



(12) 发明专利申请

(10) 申请公布号 CN 104123908 A

(43) 申请公布日 2014. 10. 29

(21) 申请号 201310200354. 6

(22) 申请日 2013. 05. 27

(30) 优先权数据

102114649 2013. 04. 24 TW

(71) 申请人 胜华科技股份有限公司

地址 中国台湾台中市潭子区建国路 10 号

(72) 发明人 廖文堆 王宗裕 韩西容 黄志鸿
王文俊

(74) 专利代理机构 北京同立钧成知识产权代理
有限公司 11205

代理人 臧建明

(51) Int. Cl.

G09G 3/32 (2006. 01)

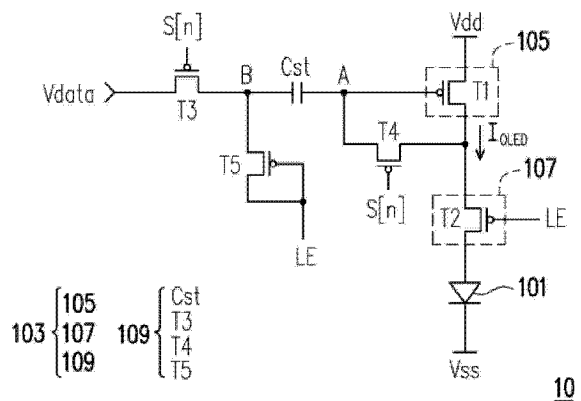
权利要求书3页 说明书8页 附图3页

(54) 发明名称

发光元件驱动电路及其相关的像素电路与应用

(57) 摘要

本发明提供一种发光元件驱动电路及其相关的像素电路与应用,且其电路架构(5T1C或6T1C)在搭配适当的操作波形下,可以使得流经有机发光二极管的电流不会随着电源电压(Vdd)受到电流电阻电压降(IR Drop)的影响而改变,而且也不会随着用以驱动有机发光二极管的薄膜晶体管的临界电压漂移(Vth shift)而有所不同。如此一来,将可大大地提升所应用的有机发光二极管显示器的亮度均匀性。



1. 一种发光元件驱动电路,其特征在于,包括:

一驱动单元,耦接于一电源电压与一发光元件之间,且包含一驱动晶体管,用以在一发光阶段,控制流经该发光元件的一驱动电流;

一发光控制单元,耦接于该驱动单元与该发光元件之间,用以在该发光阶段,反应于一发光致能信号而传导来自该驱动单元的该驱动电流至该发光元件;以及

一数据储存单元,耦接该驱动单元,且包含一储存电容,用以:在一数据写入阶段,反应于一写入扫描信号而通过该储存电容以对一数据电压与关联于该驱动晶体管的一临界电压进行储存;以及在该发光阶段,反应于该发光致能信号而控制该储存电容的端电压,

其中,在该发光阶段,该驱动单元反应于该储存电容的跨压而产生流经该发光元件的该驱动电流,且该驱动电流不受该驱动晶体管的该临界电压以及该电源电压的影响。

2. 根据权利要求1所述的发光元件驱动电路,其特征在于,该驱动晶体管的栅极耦接该储存电容的第一端,该驱动晶体管的源极耦接该电源电压,且该发光控制单元包括:

一发光控制晶体管,其栅极用以接收该发光致能信号,而其源极则耦接至该驱动晶体管的漏极,

其中,该发光元件的第一端耦接该发光控制晶体管的漏极,而该发光元件的第二端则耦接至一参考电位,

其中,该发光元件为一有机发光二极管,且该发光元件的第一端为该有机发光二极管的阳极,而该发光元件的第二端为该有机发光二极管的阴极。

3. 根据权利要求2所述的发光元件驱动电路,其特征在于,该数据储存单元还包括:

一写入晶体管,其栅极用以接收该写入扫描信号,其源极用以接收该数据电压,而其漏极则耦接至该储存电容的第二端;

一采集晶体管,其栅极用以接收该写入扫描信号,其源极耦接该驱动晶体管的栅极与该储存电容的第一端,而其漏极则耦接该驱动晶体管的漏极;以及

一电压控制晶体管,其栅极与源极耦接在一起以接收该发光致能信号,而其漏极则耦接至该储存电容的第二端与该写入晶体管的漏极。

4. 根据权利要求3所述的发光元件驱动电路,其特征在于,该驱动晶体管、该发光控制晶体管、该写入晶体管、该采集晶体管以及该电压控制晶体管皆为P型晶体管。

5. 根据权利要求4所述的发光元件驱动电路,其特征在于,该发光元件驱动电路为一有机发光二极管驱动电路,且该有机发光二极管驱动电路先后进入该数据写入阶段与该发光阶段,

其中,在该数据写入阶段,该写入扫描信号为致能,而该发光致能信号为禁能,

其中,在该发光阶段,该发光致能信号为致能,而该写入扫描信号为禁能。

6. 根据权利要求4所述的发光元件驱动电路,其特征在于,该数据储存单元还用以在一重置阶段,反应于一重置扫描信号而初始化该储存电容的第一端电压,

其中,该数据储存单元还包括:一重置晶体管,其栅极与源极耦接在一起以接收该重置扫描信号,而其漏极则耦接至该储存电容的第一端,

其中,该重置晶体管为P型晶体管。

7. 根据权利要求6所述的发光元件驱动电路,其特征在于,该发光元件驱动电路为一有机发光二极管驱动电路,且该有机发光二极管驱动电路先后进入该重置阶段、该数据写

入阶段以及该发光阶段，

其中，在该重置阶段，该重置扫描信号为致能，而该写入扫描信号与该发光致能信号为禁能，

其中，在该数据写入阶段，该写入扫描信号为致能，而该重置扫描信号与该发光致能信号为禁能，

其中，在该发光阶段，该发光致能信号为致能，而该重置扫描信号与该写入扫描信号为禁能。

8. 一种像素电路，其特征在于，包括：

一发光元件，用以在一发光阶段，反应于一驱动电流而发光；

一驱动单元，耦接于一电源电压与该发光元件之间，且包含一驱动晶体管，用以在该发光阶段，控制流经该发光元件的该驱动电流；

一发光控制单元，耦接于该驱动单元与该发光元件之间，用以在该发光阶段，反应于一发光致能信号而传导来自该驱动单元的该驱动电流至该发光元件；以及

一数据储存单元，耦接该驱动单元，且包含一储存电容，用以：在一数据写入阶段，反应于一写入扫描信号而通过该储存电容以对一数据电压与关联在该驱动晶体管的一临界电压进行储存；以及于该发光阶段，反应于该发光致能信号而控制该储存电容的端电压，

其中，在该发光阶段，该驱动单元反应于该储存电容的跨压而产生流经该发光元件的该驱动电流，且该驱动电流不受该驱动晶体管的该临界电压以及该电源电压的影响。

9. 根据权利要求 8 所述的像素电路，其特征在于，该驱动晶体管的栅极耦接该储存电容的第一端，该驱动晶体管的源极耦接该电源电压，且该发光控制单元包括：

一发光控制晶体管，其栅极用以接收该发光致能信号，而其源极则耦接至该驱动晶体管的漏极，

其中，该发光元件的第一端耦接该发光控制晶体管的漏极，而该发光元件的第二端则耦接至一参考电位，

其中，该发光元件为一有机发光二极管，且该发光元件的第一端为该有机发光二极管的阳极，而该发光元件的第二端为该有机发光二极管的阴极，

其中，该像素电路为一有机发光二极管像素电路，

其中，该驱动单元、该数据储存单元以及该发光控制单元组成一有机发光二极管驱动电路。

10. 根据权利要求 9 所述的像素电路，其特征在于，该数据储存单元还包括：

一写入晶体管，其栅极用以接收该写入扫描信号，其源极用以接收该数据电压，而其漏极则耦接至该储存电容的第二端；

一采集晶体管，其栅极用以接收该写入扫描信号，其源极耦接该驱动晶体管的栅极与该储存电容的第一端，而其漏极则耦接该驱动晶体管的漏极；以及

一电压控制晶体管，其栅极与源极耦接在一起以接收该发光致能信号，而其漏极则耦接至该储存电容的第二端与该写入晶体管的漏极。

11. 根据权利要求 10 所述的像素电路，其特征在于，该驱动晶体管、该发光控制晶体管、该写入晶体管、该采集晶体管以及该电压控制晶体管皆为 P 型晶体管。

12. 根据权利要求 11 所述的像素电路，其特征在于，该有机发光二极管驱动电路先后

进入该数据写入阶段与该发光阶段，

其中，在该数据写入阶段，该写入扫描信号为致能，而该发光致能信号为禁能，

其中，在该发光阶段，该发光致能信号为致能，而该写入扫描信号为禁能。

13. 根据权利要求 11 所述的像素电路，其特征在于，该数据储存单元还用在一重置阶段，反应于一重置扫描信号而初始化该储存电容的第一端电压，

其中，该数据储存单元还包括：一重置晶体管，其栅极与源极耦接在一起以接收该重置扫描信号，而其漏极则耦接至该储存电容的第一端，

其中，该重置晶体管为 P 型晶体管。

14. 根据权利要求 13 所述的像素电路，其特征在于，该有机发光二极管驱动电路先后进入该重置阶段、该数据写入阶段以及该发光阶段，

其中，在该重置阶段，该重置扫描信号为致能，而该写入扫描信号与该发光致能信号为禁能，

其中，在该数据写入阶段，该写入扫描信号为致能，而该重置扫描信号与该发光致能信号为禁能，

其中，在该发光阶段，该发光致能信号为致能，而该重置扫描信号与该写入扫描信号为禁能。

15. 一种具有如权利要求 8 所述的像素电路的有机发光二极管显示面板。

16. 一种具有如权利要求 15 所述的有机发光二极管显示面板的有机发光二极管显示器。

发光元件驱动电路及其相关的像素电路与应用

技术领域

[0001] 本发明是有关于一种平面显示技术,且特别是有关于一种具有自发光特性的发光元件(light-emitting component,例如有机发光二极管(OLED),但并不限制于此)驱动电路及其相关的像素电路与应用。

背景技术

[0002] 由于多媒体社会的急速进步,半导体元件及显示装置的技术也随之具有飞跃性的进步。就显示器而言,由于主动式矩阵有机发光二极管(Active Matrix Organic Light Emitting Diode, AMOLED)显示器具有无视角限制、低制造成本、高应答速度(约为液晶的百倍以上)、省电、自发光、可使用于可携式机器的直流驱动、工作温度范围大以及重量轻且可随硬件设备小型化及薄型化等等优点以符合多媒体时代显示器的特性要求。因此,主动式矩阵有机发光二极管显示器具有极大的发展潜力,可望成为下一世代的新颖平面显示器,藉以取代液晶显示器(liquid crystal display, LCD)。

[0003] 目前主动式矩阵有机发光二极管显示面板主要有两种制作方式,其一是利用低温多晶硅(LTPS)的薄膜晶体管(TFT)加工技术来制作,而另一则是利用非晶硅(a-Si)的薄膜晶体管(TFT)加工技术来制作。其中,由于低温多晶硅的薄膜晶体管加工技术需要比较多道的光罩加工而导致成本上升。因此,目前低温多晶硅的薄膜晶体管加工技术主要应用在中小尺寸的面板上,而非晶硅的薄膜晶体管加工技术则主要应用在大尺寸的面板上。

[0004] 一般来说,采用低温多晶硅的薄膜晶体管加工技术所制作出来的主动式矩阵有机发光二极管显示面板,其像素电路中的薄膜晶体管的形态可以为P型或N型,但由于P型薄膜晶体管传导正电压有较好的驱动能力,故而现今多以选择P型薄膜晶体管来实施。然而,选择P型薄膜晶体管来实现有机发光二极管像素电路的条件下,流经有机发光二极管的电流不仅会随着电源电压(V_{dd})受到电流电阻电压降(IR Drop)的影响而改变,而且还会随着用以驱动有机发光二极管的薄膜晶体管的临界电压漂移(V_{th shift})而有所不同。如此一来,将会连带影响到有机发光二极管显示器的亮度均匀性。

发明内容

[0005] 有鉴于此,为了提升有机发光二极管显示器的亮度均匀性,本发明的一示范性实施例提供一种发光元件驱动电路,其包括:驱动单元、发光控制单元,以及数据储存单元。其中,驱动单元耦接于一电源电压与发光元件之间,且包含驱动晶体管。驱动单元用以在一发光阶段,控制流经发光元件的驱动电流。发光控制单元耦接于驱动单元与发光元件之间,用以在所述发光阶段,反应于一发光致能信号而传导来自驱动单元的驱动电流至发光元件。

[0006] 数据储存单元耦接驱动单元,且包含一储存电容。数据储存单元用以:在一数据写入阶段,反应于一写入扫描信号而通过储存电容以对一数据电压与关联于驱动晶体管的临界电压进行储存;以及于所述发光阶段,反应于所述发光致能信号而控制储存电容的端电压。在所述发光阶段,驱动单元反应于储存电容的跨压而产生流经发光元件的驱动电流,且

流经发光元件的驱动电流不受驱动晶体管的临界电压以及所述电源电压的影响。

[0007] 在本发明的一示范性实施例中,驱动晶体管的栅极耦接储存电容的第一端,而驱动晶体管的源极则耦接至所述电源电压。在此条件下,发光控制单元包括:发光控制晶体管,其栅极用以接收所述发光致能信号,而其源极则耦接至驱动晶体管的漏极。另外,发光元件的第一端耦接发光控制晶体管的漏极,而发光元件的第二端则耦接至一参考电位。再者,发光元件可以为有机发光二极管,故而发光元件的第一端为有机发光二极管的阳极,且发光元件的第二端为有机发光二极管的阴极。

[0008] 在本发明的一示范性实施例中,数据储存单元可以还包括:写入晶体管、采集晶体管,以及电压控制晶体管。其中,写入晶体管的栅极用以接收所述写入扫描信号,写入晶体管的源极用以接收所述数据电压,而写入晶体管的漏极则耦接至储存电容的第二端。采集晶体管的栅极用以接收所述写入扫描信号,采集晶体管的源极耦接驱动晶体管的栅极与储存电容的第一端,而采集晶体管的漏极则耦接驱动晶体管的漏极。电压控制晶体管的栅极与源极耦接在一起以接收所述发光致能信号,而电压控制晶体管的漏极则耦接至储存电容的第二端与写入晶体管的漏极。

[0009] 在本发明的一示范性实施例中,驱动晶体管、发光控制晶体管、写入晶体管、采集晶体管以及电压控制晶体管皆可以为P型晶体管。在此条件下,发光元件驱动电路可以为有机发光二极管驱动电路,且此有机发光二极管驱动电路会先后进入所述数据写入阶段与所述发光阶段。其中,在所述数据写入阶段,所述写入扫描信号为致能,而所述发光致能信号为禁能;此外,在所述发光阶段,所述发光致能信号为致能,而所述写入扫描信号为禁能。

[0010] 在本发明的一示范性实施例中,数据储存单元可以还用以在一重置阶段,反应于一重置扫描信号而初始化储存电容的第一端电压。在此条件下,数据储存单元可以还包括:重置晶体管,其栅极与源极耦接在一起以接收所述重置扫描信号,而其漏极则耦接至储存电容的第一端。其中,重置晶体管也可为P型晶体管。

[0011] 在本发明的一示范性实施例中,在数据储存单元具有重置晶体管的条件下,有机发光二极管驱动电路会先后进入所述重置阶段、所述数据写入阶段以及所述发光阶段。其中,在所述重置阶段,所述重置扫描信号为致能,而所述写入扫描信号与所述发光致能信号为禁能。在所述数据写入阶段,所述写入扫描信号为致能,而所述重置扫描信号与所述发光致能信号为禁能。在所述发光阶段,所述发光致能信号为致能,而所述重置扫描信号与所述写入扫描信号为禁能。

[0012] 本发明的另一示范性实施例提供一种具有所提的发光元件驱动电路的像素电路,且此像素电路可以为有机发光二极管像素电路。

[0013] 本发明的再一示范性实施例提供一种具有所提的有机发光二极管像素电路的有机发光二极管显示面板。

[0014] 本发明的又一示范性实施例提供一种具有所提的有机发光二极管显示面板的有机发光二极管显示器。

[0015] 基于上述,本发明提供一种发光元件驱动电路及其相关的像素电路与应用,且其电路架构(5T1C或6T1C)在搭配适当的操作波形下,可以使得流经有机发光二极管的电流不会随着电源电压(V_{dd})受到电流电阻电压降(IR Drop)的影响而改变,而且也不会随着用以驱动有机发光二极管的薄膜晶体管的临界电压漂移(V_{th shift})而有所不同。如此一

来,将可大大地提升所应用的有机发光二极管显示器的亮度均匀性。

[0016] 为了让本发明的上述特征和优点能更明显易懂,下文特举实施例,并配合附图作详细说明如下。

[0017] 然而,应了解的是,上述一般描述及以下具体实施方式仅为例示性及阐释性的,其并不能限制本发明所欲主张的范围。

附图说明

[0018] 下面的附图是本发明的说明书的一部分,示出了本发明的示例实施例,附图与说明书的描述一起说明本发明的原理。

[0019] 图 1 为本发明一示范性实施例的(有机发光二极管)像素电路 10 的示意图;

[0020] 图 2 为图 1 的有机发光二极管像素电路 10 的实施电路图;

[0021] 图 3 为图 1 的有机发光二极管像素电路 10 的操作波形图;

[0022] 图 4 为图 1 的有机发光二极管像素电路 10 的另一实施电路图;

[0023] 图 5 为图 4 的有机发光二极管像素电路 10 的操作波形图。

[0024] 附图标记说明:

[0025] 10:(有机发光二极管)像素电路;

[0026] 101:发光元件(有机发光二极管);

[0027] 103:发光元件驱动电路;

[0028] 105:驱动单元;

[0029] 107:发光控制单元;

[0030] 109:数据储存单元;

[0031] T1:驱动晶体管;

[0032] T2:发光控制晶体管;

[0033] T3:写入晶体管;

[0034] T4:采集晶体管;

[0035] T5:电压控制晶体管;

[0036] T6:重置晶体管;

[0037] Cst:储存电容;

[0038] I_{OLED} :驱动电流;

[0039] Vdata:数据电压;

[0040] Vdd:电源电压;

[0041] Vss:参考电压;

[0042] VH、VL:高低电平;

[0043] S[n-1]:重置扫描信号;

[0044] S[n]:写入扫描信号;

[0045] LE:发光致能信号;

[0046] P0:重置阶段;

[0047] P1:数据写入阶段;

[0048] P2:发光阶段;

[0049] A、B:节点。

具体实施方式

[0050] 现将详细参考本发明的示范性实施例,在附图中说明所述示范性实施例的实例。另外,凡可能之处,在图式及实施方式中使用相同标号的元件/构件代表相同或类似部分。

[0051] 图1为本发明一示范性实施例的(有机发光二极管)像素电路10的示意图,而图2为图1的有机发光二极管像素电路10的实施电路图。图3为图1的有机发光二极管像素电路10的操作波形图。请合并参照图1、图2以及图3,本示范性实施例的像素电路10包括发光元件(light-emitting component,例如:有机发光二极管(OLED)101,但并不限制于此,故而像素电路10可以视为有机发光二极管像素电路)与发光元件驱动电路(light-emitting component driving circuit)103。其中,发光元件驱动电路103包括驱动单元(driving unit)105、发光控制单元(light-emitting control unit)107,以及数据储存单元(data storage unit)109。

[0052] 在本示范性实施例中,驱动单元105耦接于电源电压(power supply voltage)Vdd与有机发光二极管101(即,发光元件)之间,且包含驱动晶体管(driving transistor)T1。而且,驱动单元105用以在发光阶段(light enable phase),控制流经有机发光二极管101的驱动电流(driving current) I_{OLED} 。

[0053] 另外,发光控制单元107耦接于驱动单元105与有机发光二极管(发光元件)101之间。而且,发光控制单元107用以在发光阶段,反应于发光致能信号(light enable signal)LE而传导来自驱动单元105的驱动电流 I_{OLED} 至有机发光二极管101。

[0054] 再者,数据储存单元109耦接驱动单元105,且包含储存电容(storage capacitor)Cst。而且,数据储存单元109会在数据写入阶段(data-writing phase),反应于写入扫描信号 $S[n]$ (注:写入扫描信号 $S[n]$ 可为当下扫描线上的信号,且由第 $[n]$ 级的栅极驱动电路所提供,但并不限制于此)而通过储存电容Cst以对数据电压(data voltage)Vdata与关联于驱动晶体管T1的临界电压(threshold voltage, $V_{\text{th}}(T1)$)进行储存。甚至,数据储存单元109还会在发光阶段,反应于发光致能信号LE而控制储存电容Cst的端电压(terminal voltages)。

[0055] 在本示范性实施例中,驱动单元105在发光阶段,反应于储存电容Cst的跨压(cross-voltage)而产生流经有机发光二极管101的驱动电流 I_{OLED} ,且此驱动电流 I_{OLED} 不受电源电压Vdd与驱动晶体管T1的临界电压($V_{\text{th}}(T1)$)的影响。换言之,流经有机发光二极管101的驱动电流 I_{OLED} 理想上或实质上与电源电压Vdd以及驱动晶体管T1的临界电压($V_{\text{th}}(T1)$)无关。

[0056] 除此之外,发光控制单元107包括发光控制晶体管(light-emitting control transistor)T2。另外,数据储存单元109还包括写入晶体管(writing transistor)T3、采集晶体管(collection transistor)T4,以及电压控制晶体管(voltage-control transistor)T5。

[0057] 在本示范性实施例中,驱动晶体管T1、发光控制晶体管T2、写入晶体管T3、采集晶体管T4以及电压控制晶体管T5皆可以采用P型晶体管(P-type transistor)来实施,但并不限制于此,例如P型薄膜晶体管(P-type thin-film-transistor,P-type TFT)。而且,

应用图 2 所示的(有机发光二极管)像素电路 10 在其中的有机发光二极管显示面板(OLED display panel)可以利用低温多晶硅(LTPS)、非晶硅(a-Si)或非晶铟镓锌金属氧化物(a-IGZO)的薄膜晶体管(TFT)加工技术制作而成,但并不限制于此。

[0058] 另外,在图 2 所示的(有机发光二极管)像素电路 10 的电路结构上(5T1C),驱动晶体管 T1 的栅极(gate)耦接储存电容 Cst 的第一端(也即,节点 A),而驱动晶体管 T1 的源极(source)则耦接至电源电压 Vdd。

[0059] 发光控制晶体管 T2 的栅极用以接收发光致能信号 LE,而发光控制晶体管 T2 的源极则耦接至驱动晶体管 T1 的漏极(drain)。有机发光二极管(发光元件)101 的阳极(anode,即发光元件的第一端)耦接发光控制晶体管 T2 的漏极,而有机发光二极管(发光元件)101 的阴极(cathode,即发光元件的第二端)则耦接至参考电位(reference voltage,例如为接地电位,但并不限制于此)。

[0060] 写入晶体管 T3 的栅极用以接收写入扫描信号 S[n],写入晶体管 T3 的源极用以接收数据电压 Vdata,而写入晶体管 T3 的漏极则耦接至储存电容 Cst 的第二端(也即,节点 B)。采集晶体管 T4 的栅极用以接收写入扫描信号 S[n],采集晶体管 T4 的源极耦接驱动晶体管 T1 的栅极与储存电容 Cst 的第一端(也即,节点 A),而采集晶体管 T4 的漏极则耦接驱动晶体管 T1 的漏极。电压控制晶体管 T5 的栅极与源极耦接在一起以接收发光致能信号 LE,而电压控制晶体管 T5 的漏极则耦接至储存电容 Cst 的第二端(也即,节点 B)与写入晶体管 T3 的漏极。

[0061] 再者,在图 2 所示的(有机发光二极管)像素电路 10 的运作过程中,发光元件驱动电路 103(即,有机发光二极管驱动电路)会先后进入数据写入阶段与发光阶段,分别例如图 3 所示的 P1 与 P2。在本示范性实施例中,在数据写入阶段 P1,仅有写入扫描信号 S[n] 会致能;另外,在发光阶段 P2,仅有发光致能信号 LE 会致能。

[0062] 换言之,在数据写入阶段 P1,写入扫描信号 S[n] 为致能,而发光致能信号 LE 为禁能;另外,在发光阶段 P2,发光致能信号 LE 为致能,而写入扫描信号 S[n] 为禁能。当然,写入扫描信号 S[n] 与发光致能信号 LE 的高低电平(VH,VL)皆可视实际设计/应用需求而决定。

[0063] 在此值得解释的是,由于图 2 所示的(有机发光二极管)像素电路 10 中的驱动晶体管 T1、发光控制晶体管 T2、写入晶体管 T3、采集晶体管 T4 以及电压控制晶体管 T5 的形态皆为 P 型,故而可知的是,驱动晶体管 T1、发光控制晶体管 T2、写入晶体管 T3、采集晶体管 T4 以及电压控制晶体管 T5 为低电平致能(low active)。由此,现有针对写入扫描信号 S[n] 与发光致能信号 LE 会致能的表述,即表示写入扫描信号 S[n] 与发光致能信号 LE 处于低电平(low level)。

[0064] 基此,在数据写入阶段 P1,由于仅有写入扫描信号 S[n] 会致能,所以驱动晶体管 T1、写入晶体管 T3 与采集晶体管 T4 会同时处于导通(ON)的状态,而发光控制晶体管 T2 与电压控制晶体管 T5 会反应于发光致能信号 LE 的禁能而同时处于关闭(OFF)的状态,藉以避免有机发光二极管 101 有突然亮起的误动作,从而得以维持显示图像的对比。在此条件下,驱动晶体管 T1 与采集晶体管 T4 可以视为/等效成一二极管(diode),且此时储存电容 Cst 的第一端(即,节点 A)电压为 $V_{dd}-V_{th}(T1)$,而储存电容 Cst 的第二端(即,节点 B)电压为数据电压 Vdata。其中, $V_{th}(T1)$ 为驱动晶体管 T1 的临界电压。换言之,此时储存电容 Cst

两端的压差为 $V_{dd}-V_{th}(T1)-V_{data}$ 。

[0065] 紧接着,在发光阶段 P2,由于仅有发光致能信号 LE 会致能,所以驱动晶体管 T1、发光控制晶体管 T2 与电压控制晶体管 T5 皆处于导通(ON)的状态,而写入晶体管 T3 与采集晶体管 T4 则处于关闭(OFF)的状态。基此,驱动晶体管 T1 将反应于储存电容 Cst 的跨压(cross-voltage)而产生不受电源电压 Vdd 与驱动晶体管 T1 的临界电压($V_{th}(T1)$)影响的驱动电流 I_{OLED} 以流经有机发光二极管 101。

[0066] 更清楚来说,在图 2 所示的电路架构下,驱动晶体管 T1 在发光阶段 P2 所产生的驱动电流 I_{OLED} 可以表示为如下方程式(1):

$$[0067] \quad I_{OLED} = \frac{1}{2} K \times (V_{sg} - V_{th}(T1))^2 \quad (1),$$

[0068] 其中, K 为关联于驱动晶体管 T1 的电流常数。

[0069] 另外,由于驱动晶体管 T1 的源栅极电压(V_{sg})为已知的,也即:

[0070] 驱动晶体管 T1 的源极电压(V_s)等于 Vdd (即, $V_s=V_{dd}$);

[0071] 驱动晶体管 T1 的栅极电压(V_g)等于节点 A 的电压(即, $V_g=V_{dd}-V_{th}(T1)-V_{data}$) (注:节点 A 的电压会反应于电压控制晶体管 T5 的导通与储存电容 Cst 的电容耦合效应的缘故而等于 $V_{dd}-V_{th}(T1)-V_{data}$ 。换言之,电压控制晶体管 T5 在发光阶段 P2 具备有控制储存电容 Cst 的端电压的能力。);以及

[0072] $V_{sg}=V_s-V_g=V_{dd}-(V_{dd}-V_{th}(T1)-V_{data})$ 。

[0073] 因此,在图 2 所示的(有机发光二极管)像素电路 10 处在发光阶段 P2 时,若将已知的驱动晶体管 T1 的源栅极电压(V_{sg})带入方程式(1)的话,也即如下方程式(2):

$$[0074] \quad I_{OLED} = \frac{1}{2} K \times [V_{dd} - (V_{dd} - V_{th}(T1) - V_{data}) - V_{th}(T1)]^2 \quad (2),$$

[0075] 则方程式(2)可以进一步地简化为如下方程式(3):

$$[0076] \quad I_{OLED} = \frac{1}{2} K \times (V_{data})^2 \quad (3)。$$

[0077] 由此,从方程式(3)可以清楚地看出,在图 2 所示的电路结构中,流经有机发光二极管 101 的驱动电流 I_{OLED} 理想上或实质上与电源电压 Vdd 以及驱动晶体管 T1 的临界电压($V_{th}(T1)$)无关,其大致上只与数据电压 Vdata 有关而已。如此一来,即可补偿薄膜晶体管(TFT)因应力效应(Stress Effect)所造成的临界电压的变异,并且得以同时补偿电源电压(Vdd)受到电流电阻电压降(IR Drop)的影响而改变的问题。除此之外,从图 2 所示的电路结构可以清楚地看出,(有机发光二极管)像素电路 10 运作所需的控制信号只需要写入扫描信号 S[n] 与发光致能信号 LE 而已,故而可以简化(有机发光二极管)像素电路 10 的布局(layout)面积,从而使得(有机发光二极管)像素电路 10 还可以适用于高解析面板的应用需求。

[0078] 另一方面,图 4 为图 1 的(有机发光二极管)像素电路 10 的另一实施电路图。图 5 为图 4 的有机发光二极管像素电路 10 的操作波形图。请合并参照图 2 与图 4,图 2 与图 4 所示的电路结构的差异仅在于:图 4 所示的电路结构还多出重置晶体管(reset transistor) T6,其类似地可以采用 P 型晶体管来实施,但并不限制于此,例如 P 型薄膜晶体管(P-type

TFT)。在此条件下,图 4 所示的数据储存单元 109 还会在重置阶段(reset phase),反应于重置扫描信号(reset scan signal) $S[n-1]$ 而初始化/重置(initialization/reset) 储存电容 C_{st} 的第一端电压(也即,节点 A 的电压)(注:重置扫描信号 $S[n-1]$ 可为前一扫描线上的信号,且由第 $[n-1]$ 级的栅极驱动电路所提供,但并不限制于此)。在本示范性实施例中,重置晶体管 T6 的栅极与源极耦接在一起以接收重置扫描信号 $S[n-1]$,而重置晶体管 T6 的漏极则耦接至储存电容 C_{st} 的第一端(也即,节点 A)。

[0079] 相似地,在图 4 所示的(有机发光二极管)像素电路 10 的运作过程中,发光元件驱动电路 103 (即,有机发光二极管驱动电路)会先后进入重置阶段、数据写入阶段与发光阶段,分别例如图 5 所示的 P0、P1 与 P2。在本示范性实施例中,在重置阶段 P0,仅有重置扫描信号 $S[n-1]$ 会致能;在数据写入阶段 P1,仅有写入扫描信号 $S[n]$ 会致能;以及,在发光阶段 P2,仅有发光致能信号 LE 会致能。

[0080] 换言之,在重置阶段 P0,重置扫描信号 $S[n-1]$ 为致能,而写入扫描信号 $S[n]$ 与发光致能信号 LE 为禁能;在数据写入阶段 P1,写入扫描信号 $S[n]$ 为致能,而重置扫描信号 $S[n-1]$ 与发光致能信号 LE 为禁能;另外,在发光阶段 P2,发光致能信号 LE 为致能,而重置扫描信号 $S[n-1]$ 与写入扫描信号 $S[n]$ 为禁能。当然,重置扫描信号 $S[n-1]$ 、写入扫描信号 $S[n]$ 与发光致能信号 LE 的高低电平(VH, VL)皆可视实际设计/应用需求而决定。

[0081] 在此值得解释的是,由于图 4 所示的(有机发光二极管)像素电路 10 中的驱动晶体管 T1、发光控制晶体管 T2、写入晶体管 T3、采集晶体管 T4、电压控制晶体管 T5 以及重置晶体管 T6 的形态皆为 P 型,故而可知的是,驱动晶体管 T1、发光控制晶体管 T2、写入晶体管 T3、采集晶体管 T4、电压控制晶体管 T5 以及重置晶体管 T6 为低电平致能(low active)。由此,现有针对重置扫描信号 $S[n-1]$ 、写入扫描信号 $S[n]$ 与发光致能信号 LE 会致能的表述,即表示写入扫描信号 $S[n]$ 与发光致能信号 LE 处于低电平(low level)。

[0082] 基此,在重置阶段 P0,由于仅有重置扫描信号 $S[n-1]$ 会致能,所以节点 A 的电压(即,驱动晶体管 T1 的栅极电压(V_g))会反应于呈现二极管连接(diode-connected)的重置晶体管 T6 的导通(ON)而等于重置扫描信号 $S[n-1]$ 的低电平($V_{LS}[n-1]$)减去 $V_{th}(T6)$,即: $V_{LS}[n-1] - V_{th}(T6)$,其中 $V_{th}(T6)$ 为重置晶体管 T6 的临界电压(此过程即为对储存电容 C_{st} 的第一端电压(驱动晶体管 T1 的栅极电压(V_g)))进行初始化/重置)。与此同时,反应于发光致能信号 LE 的禁能,发光控制晶体管 T2 与电压控制晶体管 T5 皆会处于关闭(OFF)的状态,藉以避免有机发光二极管 101 有突然亮起的误动作,从而得以维持显示图像的对比;另外,反应于写入扫描信号 $S[n]$ 的禁能,写入晶体管 T3 与采集晶体管 T4 也会处于关闭(OFF)的状态。

[0083] 紧接着,在数据写入阶段 P1,由于仅有写入扫描信号 $S[n]$ 会致能,所以驱动晶体管 T1、写入晶体管 T3 与采集晶体管 T4 会同时处于导通(ON)的状态,且发光控制晶体管 T2 与电压控制晶体管 T5 会反应于发光致能信号 LE 的禁能而同时处于关闭(OFF)的状态。在此条件下,驱动晶体管 T1 与采集晶体管 T4 可以视为/等效成一二极管,且此时储存电容 C_{st} 的第一端(即,节点 A)电压为 $V_{dd} - V_{th}(T1)$,而储存电容 C_{st} 的第二端(即,节点 B)电压为数据电压 V_{data} 。而且,在数据写入阶段 P1,反应于发光致能信号 LE 的禁能,发光控制晶体管 T2 还是会处于关闭(OFF)的状态,故而有机发光二极管 101 也不会在此阶段 P1 发生突然亮起的误动作。

[0084] 最后,在发光阶段 P2,由于仅有发光致能信号 LE 会致能,所以驱动晶体管 T1、发光控制晶体管 T2 与电压控制晶体管 T5 皆处于导通(ON)的状态,而写入晶体管 T3 与采集晶体管 T4 则处于关闭(OFF)的状态。基此,驱动晶体管 T1 将反应于储存电容 Cst 的跨压(cross-voltage)而产生不受电源电压 Vdd 与驱动晶体管 T1 的临界电压($V_{th}(T1)$)影响的驱动电流 IOLED 以流经有机发光二极管 101 (类似前述方程式(1)~(3)的解说内容,故不再赘述之)。换言之,在图 4 中,驱动晶体管 T1 在发光阶段 P2 也会产生不受电源电压 Vdd 以及驱动晶体管 T1 的临界电压($V_{th}(T1)$)影响的驱动电流 IOLED (如上方程式(1)~(3))以流经有机发光二极管 101。显然地,图 4 所示的电路结构除了可以达到与图 2 的示范性实施例类似的技术功效外,其更额外地具备了初始化 / 重置储存电容 Cst 的第一端电压(驱动晶体管 T1 的栅极电压(V_g))的功用 / 功效。

[0085] 据此可知,上述示范性实施例所揭示的(有机发光二极管)像素电路 10 的电路架构为 5T1C (也即 5 个薄膜晶体管 +1 个电容)/6T1C (也即 6 个薄膜晶体管 +1 个电容),且若搭配适当的操作波形(如图 3/ 图 5 所示),即可使得流经有机发光二极管 101 的电流 IOLED 不会随着电源电压 Vdd 受到电流电阻电压降(IR Drop)的影响而改变,而且也不会随着用以驱动有机发光二极管 101 的驱动晶体管 T1 的临界电压漂移(V_{th} shift)而有所不同。如此一来,将可大大地提升所应用的有机发光二极管显示器的亮度表现。

[0086] 除此之外,任何应用上述示范性实施例的(有机发光二极管)像素电路 10 在其中的有机发光二极管显示面板及其有机发光二极管显示器,都属于本发明所欲请求保护的范畴。

[0087] 再者,虽然上述示范性实施例的有机发光二极管像素电路皆采用 P 型晶体管来实施,但是本发明并不限制于此。换言之,本领域具有通常知识者可依循上述示范性实施例的教导内容而类推 / 推演出有机发光二极管像素电路改采用 N 型晶体管来实施的变形态样,故而在不脱离本发明的精神和范围内,这些变型的实施方式也当属于本发明所欲保护的范畴。

[0088] 最后应说明的是:以上各实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述各实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分或者全部技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的范围。

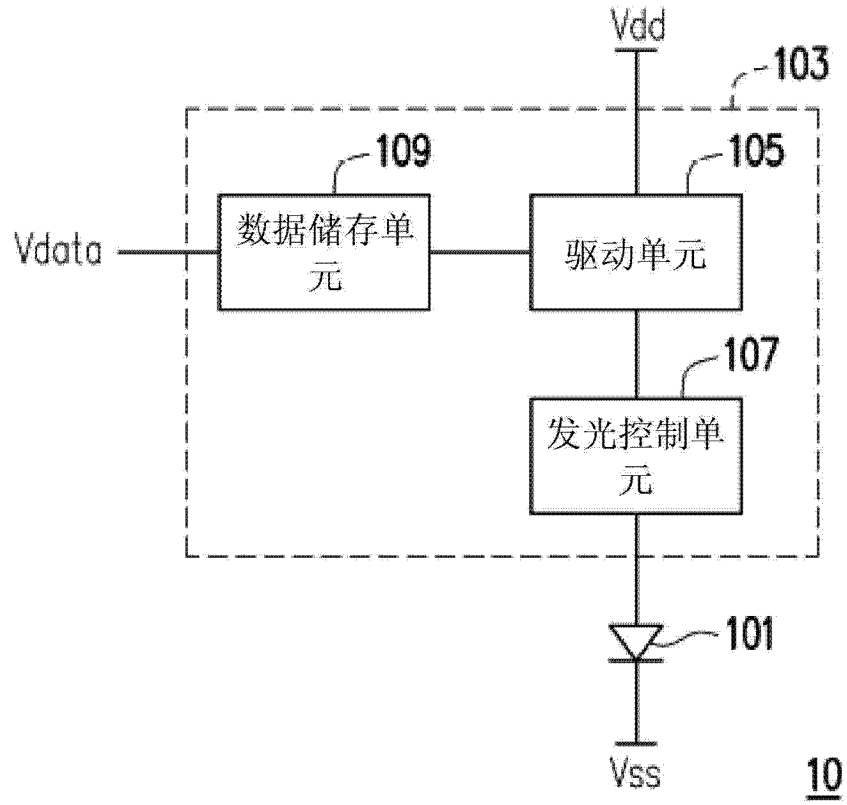


图 1

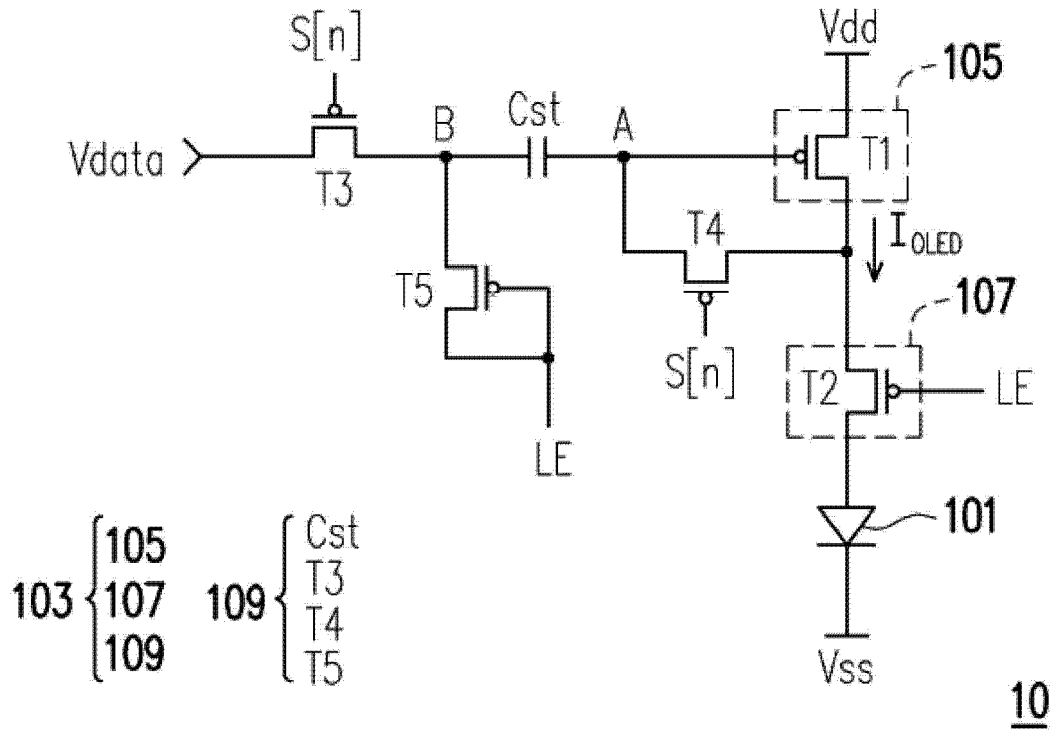


图 2

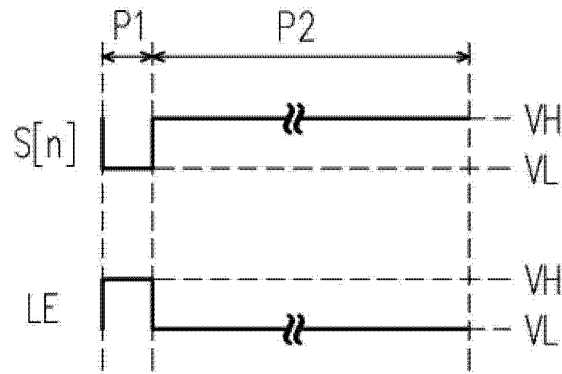


图 3

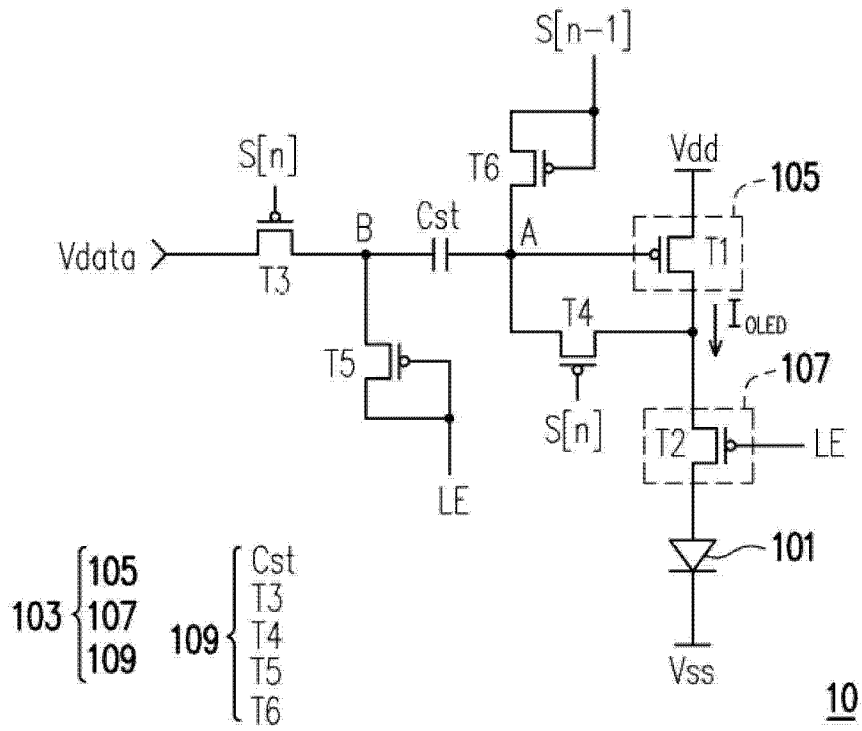


图 4

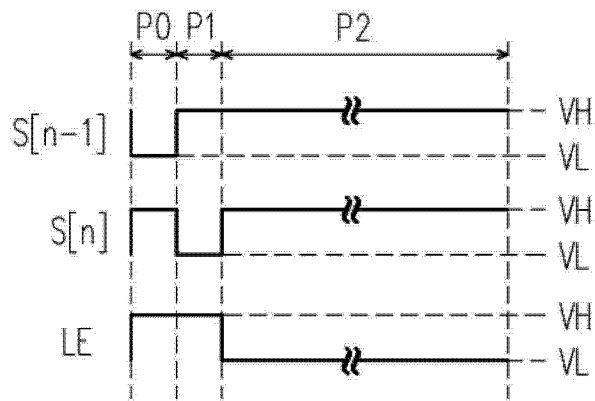


图 5

专利名称(译)	发光元件驱动电路及其相关的像素电路与应用		
公开(公告)号	CN104123908A	公开(公告)日	2014-10-29
申请号	CN201310200354.6	申请日	2013-05-27
[标]申请(专利权)人(译)	胜华科技股份有限公司		
申请(专利权)人(译)	胜华科技股份有限公司		
当前申请(专利权)人(译)	胜华科技股份有限公司		
[标]发明人	廖文堆 王宗裕 韩西容 黄志鸿 王文俊		
发明人	廖文堆 王宗裕 韩西容 黄志鸿 王文俊		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3233 G09G3/3225 G09G2310/0251 G09G2320/0233 G09G2320/045		
优先权	102114649 2013-04-24 TW		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种发光元件驱动电路及其相关的像素电路与应用，且其电路架构（5T1C或6T1C）在搭配适当的操作波形下，可以使得流经有机发光二极管的电流不会随着电源电压（V_{dd}）受到电流电阻电压降（IR Drop）的影响而改变，而且也不会随着用以驱动有机发光二极管的薄膜晶体管的临界电压漂移（V_{th} shift）而有所不同。如此一来，将可大大地提升所应用的有机发光二极管显示器的亮度均匀性。

