



(12) 发明专利申请

(10) 申请公布号 CN 103035198 A

(43) 申请公布日 2013. 04. 10

(21) 申请号 201210349385. 3

(22) 申请日 2012. 09. 19

(30) 优先权数据

100135995 2011. 10. 05 TW

101110776 2012. 03. 28 TW

101116934 2012. 05. 11 TW

(66) 本国优先权数据

201210115875. 7 2012. 04. 18 CN

(71) 申请人 胜华科技股份有限公司

地址 中国台湾台中市潭子区建国路 10 号

(72) 发明人 王文俊 韩西容 廖文堆 黄志鸿

王宗裕

(74) 专利代理机构 北京同立钧成知识产权代理

有限公司 11205

代理人 臧建明

(51) Int. Cl.

G09G 3/32(2006. 01)

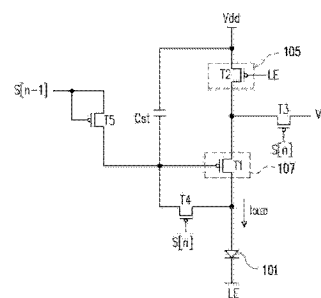
权利要求书 7 页 说明书 14 页 附图 8 页

(54) 发明名称

发光元件驱动电路及其相关的像素电路与应用

(57) 摘要

本发明提供一种关于发光元件驱动电路及其相关的像素电路与应用。其电路配置 (5T1C) 在配合适当的操作波形下, 可以使得流经有机发光二极管的电流不会随着用以驱动有机发光二极管的薄膜晶体管的阈值电压移位 (V_{th} shift) 而有所不同。如此一来, 将可大大地提升所应用的有机发光二极管显示器的亮度均匀性。



103 { 105
107
109 } 109 { T3
14
T5
Cst } 10

1. 一种发光元件驱动电路,其特征在于,包括:

一电源单元,用以接收一电源电压,并在一发光阶段,反应在一发光致能信号而传导该电源电压;

一驱动单元,耦接于该电源单元与一发光元件之间,且包含与该发光元件的第一端耦接的一驱动晶体管,用在该发光阶段,控制流经该发光元件的一驱动电流,其中该发光元件的第二端用以接收该发光致能信号;以及

一数据储存单元,包含一储存电容,用在一数据写入阶段,通过该储存电容来对一数据电压与关联于该驱动晶体管的一阈值电压进行储存,

其中,在该发光阶段,该驱动单元反应在该储存电容的跨压而产生流经该发光元件的该驱动电流,且该驱动电流不受该驱动晶体管的该阈值电压的影响。

2. 根据权利要求1所述的发光元件驱动电路,其特征在于,该电源单元包括:

一电源传导晶体管,其源极用以接收该电源电压,而其栅极则用以接收该发光致能信号,

其中,该驱动晶体管的第一漏/源极耦接该电源传导晶体管的漏极,该驱动晶体管的第二漏/源极耦接该发光元件的第一端,而该驱动晶体管的栅极则耦接该储存电容的第一端。

3. 根据权利要求2所述的发光元件驱动电路,其特征在于,该数据储存单元还包括:

一写入晶体管,其栅极用以接收一写入扫描信号,其漏极用以接收该数据电压,而其源极则耦接该驱动晶体管的第二漏/源极与该发光元件的第一端;以及

一采集晶体管,其栅极用以接收该写入扫描信号,其源极耦接该驱动晶体管的栅极与该储存电容的第一端,而其漏极则耦接该驱动晶体管的第一漏/源极与该电源传导晶体管的漏极,

其中,该发光元件为一有机发光二极管,且该发光元件的第一端为该有机发光二极管的阳极,而该发光元件的第二端为该有机发光二极管的阴极。

4. 根据权利要求3所述的发光元件驱动电路,其特征在于,该数据储存单元还用在一重置阶段,反应在一重置扫描信号而初始化该储存电容,且该数据储存单元还包括:

一重置晶体管,其栅极与源极耦接在一起以接收该重置扫描信号,而其漏极则耦接该驱动晶体管的栅极、该采集晶体管的源极以及该储存电容的第一端,

其中,该驱动晶体管、该电源传导晶体管、该写入晶体管、该采集晶体管以及该重置晶体管皆为P型晶体管。

5. 根据权利要求4所述的发光元件驱动电路,其特征在于,该发光元件驱动电路为一有机发光二极管驱动电路,且该有机发光二极管驱动电路先后进入该重置阶段、该数据写入阶段以及该发光阶段,

其中,在该重置阶段,该重置扫描信号为致能,且该写入扫描信号及该发光致能信号为禁能;在该数据写入阶段,该写入扫描信号为致能,且该重置扫描信号及该发光致能信号为禁能;以及在该发光阶段,该发光致能信号为致能,且该重置扫描信号及该写入扫描信号为禁能。

6. 根据权利要求5所述的发光元件驱动电路,其特征在于,该储存电容的第二端耦接至该电源电压。

7. 根据权利要求 5 所述的发光元件驱动电路,其特征在于,该储存电容的第二端耦接至一参考电压。

8. 根据权利要求 2 所述的发光元件驱动电路,其特征在于,该数据储存单元还包括:

一写入晶体管,其栅极用以接收一写入扫描信号,其漏极用以接收该数据电压,而其源极则耦接该驱动晶体管的第一漏/源极与该电源传导晶体管的漏极;以及

一采集晶体管,其栅极用以接收该写入扫描信号,其源极耦接该驱动晶体管的栅极与该储存电容的第一端,而其漏极则耦接该驱动晶体管的第二漏/源极与该发光元件的第一端,

其中,该发光元件为一有机发光二极管,且该发光元件的第一端为该有机发光二极管的阳极,而该发光元件的第二端为该有机发光二极管的阴极。

9. 根据权利要求 8 所述的发光元件驱动电路,其特征在于,该数据储存单元还用在一重置阶段,反应在一重置扫描信号而初始化该储存电容,且该数据储存单元还包括:

一重置晶体管,其栅极与源极耦接在一起以接收该重置扫描信号,而其漏极则耦接该驱动晶体管的栅极、该采集晶体管的源极以及该储存电容的第一端,

其中,该驱动晶体管、该电源传导晶体管、该写入晶体管、该采集晶体管以及该重置晶体管皆为 P 型晶体管。

10. 根据权利要求 9 所述的发光元件驱动电路,其特征在于,该发光元件驱动电路为一有机发光二极管驱动电路,且该有机发光二极管驱动电路先后进入该重置阶段、该数据写入阶段以及该发光阶段,

其中,在该重置阶段,该重置扫描信号为致能,且该写入扫描信号及该发光致能信号为禁能;在该数据写入阶段,该写入扫描信号为致能,且该重置扫描信号及该发光致能信号为禁能;以及在该发光阶段,该发光致能信号为致能,且该重置扫描信号及该写入扫描信号为禁能。

11. 根据权利要求 10 所述的发光元件驱动电路,其特征在于,该储存电容的第二端耦接至该电源电压。

12. 根据权利要求 10 所述的发光元件驱动电路,其特征在于,该储存电容的第二端耦接至一参考电压。

13. 一种像素电路,其特征在于,包括:

一发光元件,用在一发光阶段,反应在一驱动电流而发光;

一电源单元,用以接收一电源电压,并在该发光阶段,反应在一发光致能信号而传导该电源电压;

一驱动单元,耦接于该电源单元与该发光元件的第一端之间,且包含与该发光元件的第一端耦接的一驱动晶体管,用在该发光阶段,控制流经该发光元件的该驱动电流,其中该发光元件的第二端用以接收该发光致能信号;以及

一数据储存单元,包含一储存电容,用在一数据写入阶段,通过该储存电容来对一数据电压与关联于该驱动晶体管的一阈值电压进行储存,

其中,在该发光阶段,该驱动单元反应在该储存电容的跨压而产生流经该发光元件的该驱动电流,且该驱动电流不受该驱动晶体管的该阈值电压的影响。

14. 根据权利要求 13 所述的像素电路,其特征在于,该电源单元包括:

一电源传导晶体管,其源极用以接收该电源电压,而其栅极则用以接收该发光致能信号;

该驱动晶体管的第一漏/源极耦接该电源传导晶体管的漏极,该驱动晶体管的第二漏/源极耦接该发光元件的第一端,而该驱动晶体管的栅极则耦接该储存电容的第一端;

该储存电容的第二端在耦接至该电源电压与一参考电压其中之一。

15. 根据权利要求 14 所述的像素电路,其特征在于,该数据储存单元还包括:

一写入晶体管,其栅极用以接收一写入扫描信号,其漏极用以接收该数据电压,而其源极则耦接该驱动晶体管的第二漏/源极与该发光元件的第一端;以及

一采集晶体管,其栅极用以接收该写入扫描信号,其源极耦接该驱动晶体管的栅极与该储存电容的第一端,而其漏极则耦接该驱动晶体管的第一漏/源极与该电源传导晶体管的漏极,

其中,该发光元件为一有机发光二极管,且该发光元件的第一端为该有机发光二极管的阳极,而该发光元件的第二端为该有机发光二极管的阴极。

16. 根据权利要求 15 所述的像素电路,其特征在于,该数据储存单元还用在一重置阶段,反应在一重置扫描信号而初始化该储存电容,且该数据储存单元还包括:

一重置晶体管,其栅极与源极耦接在一起以接收该重置扫描信号,而其漏极则耦接该驱动晶体管的栅极、该采集晶体管的源极以及该储存电容的第一端,

其中,该驱动晶体管、该电源传导晶体管、该写入晶体管、该采集晶体管以及该重置晶体管皆为 P 型晶体管。

17. 根据权利要求 14 所述的像素电路,其特征在于,该数据储存单元还包括:

一写入晶体管,其栅极用以接收一写入扫描信号,其漏极用以接收该数据电压,而其源极则耦接该驱动晶体管的第一漏/源极与该电源传导晶体管的漏极;以及

一采集晶体管,其栅极用以接收该写入扫描信号,其源极耦接该驱动晶体管的栅极与该储存电容的第一端,而其漏极则耦接该驱动晶体管的第二漏/源极与该发光元件的第一端,

其中,该发光元件为一有机发光二极管,且该发光元件的第一端为该有机发光二极管的阳极,而该发光元件的第二端为该有机发光二极管的阴极。

18. 根据权利要求 17 所述的像素电路,其特征在于,该数据储存单元还用在一重置阶段,反应在一重置扫描信号而初始化该储存电容,且该数据储存单元还包括:

一重置晶体管,其栅极与源极耦接在一起以接收该重置扫描信号,而其漏极则耦接该驱动晶体管的栅极、该采集晶体管的源极以及该储存电容的第一端,

其中,该驱动晶体管、该电源传导晶体管、该写入晶体管、该采集晶体管以及该重置晶体管皆为 P 型晶体管。

19. 根据权利要求 13 所述的像素电路,其特征在于,该像素电路为一有机发光二极管像素电路。

20. 一种具有权利要求 19 所述的像素电路的有机发光二极管显示面板。

21. 一种具有权利要求 20 所述的有机发光二极管显示面板的有机发光二极管显示器。

22. 一种发光元件驱动电路,其特征在于,包括:

一电源单元,用以接收一电源电压,并在一发光阶段,反应在一发光致能信号而传导该

电源电压；

一驱动单元，耦接于该电源单元与一发光元件之间，且包含与该发光元件的第一端耦接的一驱动晶体管，用在该发光阶段，控制流经该发光元件的一驱动电流；以及

一数据储存单元，包含一储存电容，用在一数据写入阶段，通过该储存电容来对一数据电压与关联于该驱动晶体管的一阈值电压进行储存，

其中，在该发光阶段，该驱动单元反应在该储存电容的跨压而产生流经该发光元件的该驱动电流，

其中，该驱动电流不受该驱动晶体管的该阈值电压的影响，且受该电源电压的影响的程度得以被减轻。

23. 根据权利要求 22 所述的发光元件驱动电路，其特征在于，该发光元件的第二端耦接至一固定参考电压，该电源电压为一固定电源电压，且该电源单元包括：

一电源传导晶体管，其源极用以接收该固定电源电压，而其栅极则用以接收该发光致能信号。

24. 根据权利要求 23 所述的发光元件驱动电路，其特征在于，

该驱动晶体管的第一漏 / 源极耦接该电源传导晶体管的漏极，该驱动晶体管的第二漏 / 源极耦接该发光元件的第一端，而该驱动晶体管的栅极则耦接该储存电容的第一端；以及

该储存电容的第二端耦接至一控制信号。

25. 根据权利要求 24 所述的发光元件驱动电路，其特征在于，该数据储存单元还包括：

一写入晶体管，其栅极用以接收一写入扫描信号，其漏极用以接收该数据电压，而其源极则耦接该驱动晶体管的第二漏 / 源极与该发光元件的第一端；以及

一采集晶体管，其栅极用以接收该写入扫描信号，其源极耦接该驱动晶体管的栅极与该储存电容的第一端，而其漏极则耦接该驱动晶体管的第一漏 / 源极与该电源传导晶体管的漏极，

其中，该发光元件为一有机发光二极管，且该发光元件的第一端为该有机发光二极管的阳极，而该发光元件的第二端为该有机发光二极管的阴极，

其中，该固定参考电压的电平实质上不小于该数据电压的最高电平减去该有机发光二极管的导通电压。

26. 根据权利要求 25 所述的发光元件驱动电路，其特征在于，该数据储存单元还用在一重置阶段，反应在一重置扫描信号而初始化该储存电容。

27. 根据权利要求 26 所述的发光元件驱动电路，其特征在于，该数据储存单元还包括：

一重置晶体管，其栅极与源极耦接在一起以接收该重置扫描信号，而其漏极则耦接该驱动晶体管的栅极、该采集晶体管的源极以及该储存电容的第一端。

28. 根据权利要求 27 所述的发光元件驱动电路，其特征在于，该驱动晶体管、该电源传导晶体管、该写入晶体管、该采集晶体管以及该重置晶体管皆为 P 型晶体管。

29. 根据权利要求 28 所述的发光元件驱动电路，其特征在于，该发光元件驱动电路为一有机发光二极管驱动电路，且该有机发光二极管驱动电路先后进入该重置阶段、该数据写入阶段以及该发光阶段。

30. 根据权利要求 29 所述的发光元件驱动电路，其特征在于，

在该重置阶段与该数据写入阶段,该控制信号具有一第一低电压电平;以及在
在该发光阶段,该控制信号具有一高电压电平。

31. 根据权利要求 30 所述的发光元件驱动电路,其特征在于,在该重置阶段与该数据
写入阶段,该发光致能信号具有该高电压电平;以及

在该发光阶段,该发光致能信号具有相异于该第一低电压电平的一第二低电压电平。

32. 根据权利要求 31 所述的发光元件驱动电路,其特征在于,在该重置阶段,该重置扫
描信号具有该第二低电压电平;以及

在该数据写入阶段与该发光阶段,该重置扫描信号具有该高电压电平。

33. 根据权利要求 32 所述的发光元件驱动电路,其特征在于,

在该数据写入阶段,该写入扫描信号具有该第二低电压电平;以及

在该重置阶段与该发光阶段,该写入扫描信号具有该高电压电平。

34. 根据权利要求 24 所述的发光元件驱动电路,其特征在于,该数据储存单元还包括:

一写入晶体管,其栅极用以接收一写入扫描信号,其漏极用以接收该数据电压,而其源
极则耦接该驱动晶体管的第一漏/源极与该电源传导晶体管的漏极;以及

一采集晶体管,其栅极用以接收该写入扫描信号,其源极耦接该驱动晶体管的栅极与
该储存电容的第一端,而其漏极则耦接该驱动晶体管的第二漏/源极与该发光元件的第一
端,

其中,该发光元件为一有机发光二极管,且该发光元件的第一端为该有机发光二极管
的阳极,而该发光元件的第二端为该有机发光二极管的阴极,

其中,该固定参考电压的电平实质上不小于该数据电压的最高电平减去该驱动晶体管
的该阈值电压与该有机发光二极管的导通电压。

35. 根据权利要求 34 所述的发光元件驱动电路,其特征在于,该数据储存单元还用在一
重置阶段,反应在一重置扫描信号而初始化该储存电容。

36. 根据权利要求 35 所述的发光元件驱动电路,其特征在于,该数据储存单元还包括:

一重置晶体管,其栅极与源极耦接在一起以接收该重置扫描信号,而其漏极则耦接该
驱动晶体管的栅极、该采集晶体管的源极以及该储存电容的第一端。

37. 根据权利要求 36 所述的发光元件驱动电路,其特征在于,该驱动晶体管、该电源传
导晶体管、该写入晶体管、该采集晶体管以及该重置晶体管皆为 P 型晶体管。

38. 根据权利要求 37 所述的发光元件驱动电路,其特征在于,该发光元件驱动电路为
一有机发光二极管驱动电路,且该有机发光二极管驱动电路先后进入该重置阶段、该数据
写入阶段以及该发光阶段。

39. 根据权利要求 38 所述的发光元件驱动电路,其特征在于,

在该重置阶段与该数据写入阶段,该控制信号具有一第一低电压电平;以及在
在该发光阶段,该控制信号具有一高电压电平。

40. 根据权利要求 39 所述的发光元件驱动电路,其特征在于,

在该重置阶段与该数据写入阶段,该发光致能信号具有该高电压电平;以及

在该发光阶段,该发光致能信号具有相异于该第一低电压电平的一第二低电压电平。

41. 根据权利要求 40 所述的发光元件驱动电路,其特征在于,

在该重置阶段,该重置扫描信号具有该第二低电压电平;以及

在该数据写入阶段与该发光阶段,该重置扫描信号具有该高电压电平。

42. 根据权利要求 41 所述的发光元件驱动电路,其特征在于,
在该数据写入阶段,该写入扫描信号具有该第二低电压电平;以及
在该重置阶段与该发光阶段,该写入扫描信号具有该高电压电平。

43. 一种像素电路,其特征在于,包括:

一发光元件,用在一发光阶段,反应在一驱动电流而发光;

一电源单元,用以接收一电源电压,并在该发光阶段,反应在一发光致能信号而传导该电源电压;

一驱动单元,耦接于该电源单元与该发光元件之间,且包含与该发光元件的第一端耦接的一驱动晶体管,用在该发光阶段,控制流经该发光元件的该驱动电流;以及

一数据储存单元,包含一储存电容,用在一数据写入阶段,通过该储存电容以一数据电压与关联于该驱动晶体管的一阈值电压进行储存,

其中,在该发光阶段,该驱动单元反应在该储存电容的跨压而产生流经该发光元件的该驱动电流,

其中,该驱动电流不受该驱动晶体管的该阈值电压的影响,且受该电源电压的影响的程度得以被减轻。

44. 根据权利要求 43 所述的像素电路,其特征在于,

该发光元件的第二端耦接至一固定参考电压,且该电源电压为一固定电源电压;

该电源单元包括一电源传导晶体管,其源极用以接收该固定电源电压,而其栅极则用以接收该发光致能信号;

该驱动晶体管的第一漏/源极耦接该电源传导晶体管的漏极,该驱动晶体管的第二漏/源极耦接该发光元件的第一端,而该驱动晶体管的栅极则耦接该储存电容的第一端;以及

该储存电容的第二端耦接至一控制信号。

45. 根据权利要求 44 所述的像素电路,其特征在于,该数据储存单元还包括:

一写入晶体管,其栅极用以接收一写入扫描信号,其漏极用以接收该数据电压,而其源极则耦接该驱动晶体管的第二漏/源极与该发光元件的第一端;以及

一采集晶体管,其栅极用以接收该写入扫描信号,其源极耦接该驱动晶体管的栅极与该储存电容的第一端,而其漏极则耦接该驱动晶体管的第一漏/源极与该电源传导晶体管的漏极,

其中,该发光元件为一有机发光二极管,且该发光元件的第一端为该有机发光二极管的阳极,而该发光元件的第二端为该有机发光二极管的阴极,

其中,该固定参考电压的电平实质上不小于该数据电压的最高电平减去该有机发光二极管的导通电压。

46. 根据权利要求 45 所述的像素电路,其特征在于,该数据储存单元还用在一重置阶段,反应在一重置扫描信号而初始化该储存电容,

其中,该数据储存单元还包括:一重置晶体管,其栅极与源极耦接在一起以接收该重置扫描信号,而其漏极则耦接该驱动晶体管的栅极、该采集晶体管的源极以及该储存电容的第一端,

其中,该驱动晶体管、该电源传导晶体管、该写入晶体管、该采集晶体管以及该重置晶体管皆为 P 型晶体管。

47. 根据权利要求 44 所述的像素电路,其特征在于,该数据储存单元还包括:

一写入晶体管,其栅极用以接收一写入扫描信号,其漏极用以接收该数据电压,而其源极则耦接该驱动晶体管的第一漏/源极与该电源传导晶体管的漏极;以及

一采集晶体管,其栅极用以接收该写入扫描信号,其源极耦接该驱动晶体管的栅极与该储存电容的第一端,而其漏极则耦接该驱动晶体管的第二漏/源极与该发光元件的第一端,

其中,该发光元件为一有机发光二极管,且该发光元件的第一端为该有机发光二极管的阳极,而该发光元件的第二端为该有机发光二极管的阴极,

其中,该固定参考电压之的电平实质上不小于该数据电压的最高电平减去该驱动晶体管的该阈值电压与该有机发光二极管的导通电压。

48. 根据权利要求 47 所述的像素电路,其特征在于,该数据储存单元还用在一重置阶段,反应在一重置扫描信号而初始化该储存电容,

其中,该数据储存单元还包括:一重置晶体管,其栅极与源极耦接在一起以接收该重置扫描信号,而其漏极则耦接该驱动晶体管的栅极、该采集晶体管的源极以及该储存电容的第一端,

其中,该驱动晶体管、该电源传导晶体管、该写入晶体管、该采集晶体管以及该重置晶体管皆为 P 型晶体管。

49. 根据权利要求 44 所述的像素电路,其特征在于,该电源单元、该驱动单元以及该数据储存单元组成一有机发光二极管驱动电路,且该有机发光二极管驱动电路先后进入该重置阶段、该数据写入阶段以及该发光阶段,

其中,在该重置阶段与该数据写入阶段,该控制信号具有一第一低电压电平,且在该发光阶段,该控制信号具有一高电压电平,

其中,在该重置阶段与该数据写入阶段,该发光致能信号具有该高电压电平,且在该发光阶段,该发光致能信号具有相异于该第一低电压电平的一第二低电压电平,

其中,在该重置阶段,该重置扫描信号具有该第二低电压电平,且在该数据写入阶段与该发光阶段,该重置扫描信号具有该高电压电平,

其中,在该数据写入阶段,该写入扫描信号具有该第二低电压电平,且在该重置阶段与该发光阶段,该写入扫描信号具有该高电压电平。

50. 一种具有权利要求 43 所述的像素电路的有机发光二极管显示面板。

51. 一种具有权利要求 50 所述的有机发光二极管显示面板的有机发光二极管显示器。

发光元件驱动电路及其相关的像素电路与应用

技术领域

[0001] 本发明是有关于一种平面显示技术,且特别是有关于一种具有自发光特性的发光元件(light-emitting component,例如有机发光二极管(OLED),但并不限制于此)的驱动电路及其相关的像素电路与应用。

背景技术

[0002] 由于多媒体社会的急速进步,半导体元件及显示装置的技术也随之具有飞跃性的进步。就显示器而言,由于主动式矩阵有机发光二极管(Active Matrix Organic Light Emitting Diode, AMOLED)显示器具有无视角限制、低制造成本、高应答速度(约为液晶的百倍以上)、省电、自发光、可使用于可携式机器的直流驱动、工作温度范围大以及重量轻且可随硬件设备小型化及薄型化等等优点以符合多媒体时代显示器的特性要求。因此,主动式矩阵有机发光二极管显示器具有极大的发展潜力,可望成为下一世代的新颖平面显示器,由此取代液晶显示器(Liquid Crystal Display, LCD)。

[0003] 目前主动式矩阵有机发光二极管显示面板主要有两种制作方式,一种是利用低温多晶硅(LTPS)的薄膜晶体管(TFT)制程技术来制作,而另一种是利用非晶硅(a-Si)的薄膜晶体管(TFT)制程技术来制作。其中,由于低温多晶硅的薄膜晶体管制程技术需要比较多道的光罩制程而导致成本上升。因此,目前低温多晶硅的薄膜晶体管制程技术主要应用在中小尺寸的面板上,而非晶硅的薄膜晶体管制程技术则主要应用在大尺寸的面板上。

[0004] 一般来说,采用低温多晶硅的薄膜晶体管制程技术所制作出来的主动式矩阵有机发光二极管显示面板,其像素电路中的薄膜晶体管的型态可以为P型或N型,但由于P型薄膜晶体管传导正电压有较好的驱动能力,因此现今多以选择P型薄膜晶体管来实施。然而,选择P型薄膜晶体管来实现有机发光二极管像素电路的条件下,流经有机发光二极管的电流会随着用以驱动有机发光二极管的薄膜晶体管的阈值电压移位(V_{th} shift)而有所不同。如此一来,将会连带影响到有机发光二极管显示器的亮度均匀性。

发明内容

[0005] 有鉴于此,为了提升有机发光二极管显示器的亮度均匀性,本发明的一实施例提供一种发光元件驱动电路,其包括:电源单元、驱动单元,以及数据储存单元。电源单元用以接收一(固定)电源电压,并在一发光阶段,反应在一发光致能信号而传导所述电源电压。驱动单元耦接于电源单元与发光元件的第一端之间,且包含与发光元件的第一端耦接的驱动晶体管,其中发光元件的第二端用以接收所述发光致能信号。驱动单元用在所述发光阶段,控制流经有机发光二极管的驱动电流。

[0006] 数据储存单元包含储存电容,用在一数据写入阶段,通过储存电容来对一数据电压(V_{data})与关联于驱动晶体管的阈值电压(V_{th})进行储存。在所述发光阶段,驱动单元反应在储存电容的跨压而产生流经发光元件的驱动电流,且流经发光元件的驱动电流不受驱动晶体管的阈值电压的影响。

[0007] 在本发明的一实施例中,电源单元可以包括:电源传导晶体管,其源极用以接收所述电源电压,而其栅极则用以接收所述发光致能信号。

[0008] 在本发明的一实施例中,驱动晶体管的第一漏/源极耦接电源传导晶体管的漏极,驱动晶体管的第二漏/源极耦接发光元件的第一端,而驱动晶体管的栅极则耦接储存电容的第一端。另外,储存电容的第二端可以耦接至所述电源电压与一(固定)参考电压其中之一。

[0009] 在本发明的一实施例中,数据储存单元可以还包括:写入晶体管与采集晶体管。写入晶体管的栅极用以接收一写入扫描信号,写入晶体管的漏极用以接收所述数据电压,而写入晶体管的源极则可以耦接驱动晶体管的第二漏/源极与发光元件的第一端(或者,写入晶体管的源极可以耦接驱动晶体管的第一漏/源极与电源传导晶体管的漏极)。采集晶体管的栅极用以接收所述写入扫描信号,采集晶体管的源极耦接驱动晶体管的栅极与储存电容的第一端,而采集晶体管的漏极可以耦接驱动晶体管的第一漏/源极与电源传导晶体管的漏极(或者,采集晶体管的漏极可以耦接驱动晶体管的第二漏/源极与该发光元件的第一端)。其中,发光元件可以为有机发光二极管,且发光元件的第一端为有机发光二极管的阳极,而发光元件的第二端为有机发光二极管的阴极。

[0010] 在本发明的一实施例中,数据储存单元还用以在一重置阶段,反应在一重置扫描信号而初始化储存电容。基此,数据储存单元可以还包括:重置晶体管,其栅极与源极耦接在一起以接收所述重置扫描信号,而其漏极则耦接驱动晶体管的栅极、采集晶体管的源极以及储存电容的第一端。

[0011] 在本发明的一实施例中,驱动晶体管、电源传导晶体管、写入晶体管、采集晶体管以及重置晶体管皆可以为P型晶体管。

[0012] 在本发明的一实施例中,所述的发光元件驱动电路可以为有机发光二极管驱动电路,且此有机发光二极管驱动电路会先后进入所述重置阶段、所述数据写入阶段以及所述发光阶段。

[0013] 在本发明的一实施例中,在所述重置阶段,所述重置扫描信号为致能,且所述写入扫描信号与所述发光致能信号为禁能;在所述数据写入阶段,所述写入扫描信号为致能,且所述重置扫描信号与所述发光致能信号为禁能;以及,在所述发光阶段,所述发光致能信号为致能,且所述重置扫描信号与所述写入扫描信号为禁能。

[0014] 从另一观点来看,本发明的一实施例提供另一种发光元件驱动电路,其包括:电源单元、驱动单元,以及数据储存单元。电源单元用以接收一电源电压,并在一发光阶段,反应在一发光致能信号而传导所述电源电压。驱动单元耦接于电源单元与一发光元件之间,且包含与发光元件的第一端耦接的驱动晶体管。驱动单元用以在所述发光阶段,控制流经有机发光二极管的驱动电流。

[0015] 数据储存单元包含储存电容,用在一数据写入阶段,通过储存电容来对一数据电压(Vdata)与关联于驱动晶体管的阈值电压(Vth)进行储存。在所述发光阶段,驱动单元反应在储存电容的跨压而产生流经发光元件的驱动电流。其中,流经发光元件的驱动电流不受所述驱动晶体管的阈值电压的影响,且受所述电源电压的影响的程度可以被有效地降低/减轻/趋缓。

[0016] 在本发明的一实施例中,发光元件的第二端耦接至一(固定)参考电压,且在所述

电源电压为一固定电源电压的条件下,电源单元可以包括:电源传导晶体管,其源极用以接收所述固定电源电压,而其栅极则用以接收所述发光致能信号。

[0017] 在本发明的一实施例中,在所述电源电压为所述固定电源电压的条件下,驱动晶体管的第一漏/源极耦接电源传导晶体管的漏极,驱动晶体管的第二漏/源极耦接发光元件的第一端,而驱动晶体管的栅极则耦接储存电容的第一端。另外,储存电容的第二端耦接至一控制信号。

[0018] 在本发明的一实施例中,在所述电源电压为所述固定电源电压的条件下,数据储存单元可以还包括:写入晶体管与采集晶体管。写入晶体管的栅极用以接收一写入扫描信号,写入晶体管的漏极用以接收所述数据电压,而写入晶体管的源极则可以耦接驱动晶体管的第二漏/源极与发光元件的第一端(或者,写入晶体管的源极可以耦接驱动晶体管的第一漏/源极与电源传导晶体管的漏极)。采集晶体管的栅极用以接收所述写入扫描信号,采集晶体管的源极耦接驱动晶体管的栅极与储存电容的第一端,而采集晶体管的漏极可以耦接驱动晶体管的第一漏/源极与电源传导晶体管的漏极(或者,采集晶体管的漏极可以耦接驱动晶体管的第二漏/源极与发光元件的第一端)。其中,发光元件可以为有机发光二极管,且发光元件的第一端为有机发光二极管的阳极,而发光元件的第二端为有机发光二极管的阴极。在此条件下,所述参考电压的电平实质上不小于所述数据电压的最高电平减去有机发光二极管的导通电压(或者,所述参考电压的电平实质上不小于所述数据电压的最高电平减去驱动晶体管的阈值电压与有机发光二极管的导通电压)。

[0019] 在本发明的一实施例中,在所述电源电压为所述固定电源电压的条件下,数据储存单元还用在一重置阶段,反应在一重置扫描信号而初始化储存电容。基此,数据储存单元可以还包括:重置晶体管,其栅极与源极耦接在一起以接收所述重置扫描信号,而其漏极则耦接驱动晶体管的栅极、采集晶体管的源极以及储存电容的第一端。

[0020] 在本发明的一实施例中,在所述电源电压为所述固定电源电压的条件下,驱动晶体管、电源传导晶体管、写入晶体管、采集晶体管以及重置晶体管皆可以为P型晶体管。

[0021] 在本发明的一实施例中,所述的另一种发光元件驱动电路可以为有机发光二极管驱动电路,且此有机发光二极管驱动电路会先后进入所述重置阶段、所述数据写入阶段以及所述发光阶段。基此,在所述重置阶段与所述数据写入阶段,所述控制信号具有一第一低电压电平;以及在所述发光阶段,所述控制信号具有一高电压电平。另外,在所述重置阶段与所述数据写入阶段,所述发光致能信号具有所述高电压电平;以及在所述发光阶段,所述发光致能信号具有相异于所述第一低电压电平的一第二低电压电平。此外,在所述重置阶段,所述重置扫描信号具有所述第二低电压电平;以及在所述数据写入阶段与所述发光阶段,所述重置扫描信号具有所述高电压电平。此外,在所述数据写入阶段,所述写入扫描信号具有所述第二低电压电平;以及在所述重置阶段与所述发光阶段,所述写入扫描信号具有所述高电压电平。

[0022] 本发明的另一实施例提供一种具有所述的发光元件驱动电路的像素电路,且此像素电路可以为有机发光二极管像素电路。

[0023] 本发明的再一实施例提供一种具有所述的有机发光二极管像素电路的有机发光二极管显示面板。

[0024] 本发明的又一实施例提供一种具有所述的有机发光二极管显示面板的有机发光

二极管显示器。

[0025] 基于上述,本发明提供一种关于发光元件驱动电路及其相关的像素电路与应用,,其电路配置(5T1C)在配合适当的操作波形下,可以使得流经有机发光二极管的电流不会随着电源电压(Vdd)受到电流电阻电压降(IR Drop)的影响而改变,而且也不会随着用以驱动有机发光二极管的薄膜晶体管的阈值电压移位(Vth shift)而有所不同。如此一来,将可大大地提升所应用的有机发光二极管显示器的亮度均匀性。

[0026] 应了解的是,上述一般描述及以下具体实施方式仅为例示性及阐释性的,其并不能限制本发明的保护范围。

附图说明

[0027] 下面的附图是本发明的说明书的一部分,示出了本发明的示例实施例,附图标记与说明书的描述一起说明本发明的原理。

[0028] 图1为本发明一实施例的像素电路的示意图;

[0029] 图2为图1的像素电路的实施电路图;

[0030] 图3为图1的像素电路的操作波形图;

[0031] 图4~图6分别为图1的像素电路的另一实施电路图;

[0032] 图7为本发明另一实施例的像素电路的示意图;

[0033] 图8为图7的像素电路的实施电路图;

[0034] 图9为图7的像素电路的操作波形图;

[0035] 图10为图7的像素电路的另一实施电路图。

[0036] 附图标记说明:

[0037] 10、70:(有机发光二极管)像素电路;

[0038] 101、701:发光元件(有机发光二极管);

[0039] 103、703:发光元件驱动电路;

[0040] 105、705:电源单元;

[0041] 107、707:驱动单元;

[0042] 109、709:数据储存单元;

[0043] T1:驱动晶体管;

[0044] T2:电源传导晶体管;

[0045] T3:写入晶体管;

[0046] T4:采集晶体管;

[0047] T5:重置晶体管;

[0048] Cst:储存电容;

[0049] $I_{OL\text{ED}}$:驱动电流;

[0050] V_{IN} 、Vdata:数据电压;

[0051] Vdd:(固定)电源电压;

[0052] Vss:(固定)参考电压;

[0053] VH:高电压电平;

[0054] VL1:第一低电压电平;

- [0055] VL2 :第二低电压电平 ;
- [0056] S[n-1] :重置扫描信号 ;
- [0057] S[n] :写入扫描信号 ;
- [0058] LE :发光致能信号 ;
- [0059] CS :控制信号 ;
- [0060] P1 :重置阶段 ;
- [0061] P2 :数据写入阶段 ;
- [0062] P3 :发光阶段。

具体实施方式

[0063] 现将详细参考本发明的实施例,在附图中说明所述实施例的实例。另外,凡可能之处,在附图及实施方式中使用相同附图标记的元件 / 构件代表相同或类似部分。

[0064] 图 1 为本发明一实施例的像素电路 10 的示意图,而图 2 为图 1 的像素电路 10 的实施电路图。请合并参照图 1 与图 2,本示范性实施例的像素电路 10 包括发光元件 (light-emitting component,例如:有机发光二极管 (OLED) 101,但并不限制于此,故而像素电路 10 可以视为有机发光二极管像素电路)与发光元件驱动电路 (light-emitting component driving circuit) 103。其中,发光元件驱动电路 103 包括电源单元 (power unit) 105、驱动单元 (driving unit) 107,以及数据储存单元 (data storage unit) 109。

[0065] 在本实施例中,电源单元 105 用以接收 (固定) 电源电压 (power supply voltage) V_{dd} ,并在发光阶段 (light enable phase),反应在发光致能信号 (light enable signal) LE 而传导电源电压 V_{dd} 。

[0066] 另外,驱动单元 107 耦接于电源单元 105 与有机发光二极管 101 的阳极 (anode) (即,发光元件的第一端) 之间,且包含与有机发光二极管 101 的阳极直接耦接的驱动晶体管 (driving transistor) T1,其中有机发光二极管 101 的阴极 (cathode,即发光元件的第二端) 用以接收发光致能信号 LE。驱动单元 107 用以在发光阶段,控制流经有机发光二极管 101 的驱动电流 (driving current) I_{OLED} 。

[0067] 此外,数据储存单元 109 包含储存电容 (storage capacitor) Cst。数据储存单元 109 会在数据写入阶段 (data-writing phase),通过储存电容 Cst 来对数据电压 (data voltage) V_{IN} 与关联在驱动晶体管 T1 的阈值电压 (threshold voltage, $V_{th}(T1)$) 进行储存;此外,数据储存单元 109 会在重置阶段 (reset phase),反应在重置扫描信号 S[n-1] 而初始化 / 重置 (initialization/reset) 储存电容 Cst。其中,重置扫描信号 S[n-1] 可为前一扫描线上的信号,且由第 [n-1] 级的栅极驱动电路所提供。

[0068] 在本实施例中,驱动单元 107 是在发光阶段,反应在储存电容 Cst 的跨压 (cross-voltage) 而产生流经有机发光二极管 101 的驱动电流 I_{OLED} ,且此驱动电流 I_{OLED} 不受驱动晶体管 T1 的阈值电压 ($V_{th}(T1)$) 的影响。换言之,驱动电流 I_{OLED} 与驱动晶体管 T1 的阈值电压 ($V_{th}(T1)$) 无关。

[0069] 除此之外,电源单元 105 包括电源传导晶体管 (power conduction transistor) T2;另外,数据储存单元 109 还包括写入晶体管 (writing transistor) T3、采集晶体管 (collection transistor) T4,以及重置晶体管 (reset transistor) T5。

[0070] 在本实施例中,驱动晶体管 T1、电源传导晶体管 T2、写入晶体管 T3、采集晶体管 T4,以及重置晶体管 T5 皆可以为 P 型晶体管 (P-type transistor),例如 P 型薄膜晶体管 (P-type thin-film-transistor, P-type TFT)。而且,应用 (有机发光二极管) 像素电路 10 在其中的有机发光二极管显示面板 (OLED display panel) 可以利用低温多晶硅 (LTPS)、非晶硅 (a-Si) 或非晶铟镓锡金属氧化物 (a-IGZO) 的薄膜晶体管 (TFT) 制程技术制作而成,但并不限制于此。

[0071] 另外,在图 2 所示的 (有机发光二极管) 像素电路 10 的电路结构上,电源传导晶体管 T2 的源极 (source) 用以接收电源电压 Vdd,而电源传导晶体管 T2 的栅极 (gate) 则用以接收发光致能信号 LE。驱动晶体管 T1 的第一漏 / 源极 (first drain/source,也可称为第一电极) 耦接电源传导晶体管 T2 的漏极,驱动晶体管 T1 的第二漏 / 源极 (second drain/source,也可称为第二电极) 耦接有机发光二极管 101 的阳极,而驱动晶体管 T1 的栅极则耦接储存电容 Cst 的第一端。此外,储存电容 Cst 的第二端可以耦接至电源电压 Vdd。

[0072] 写入晶体管 T3 的栅极用以接收写入扫描信号 (writing scan signal) S[n] (写入扫描信号 S[n] 可为当下扫描线上的信号,且由第 [n] 级的栅极驱动电路所提供),写入晶体管 T3 的漏极用以接收数据电压 V_{IN} ,而写入晶体管 T3 的源极则耦接驱动晶体管 T1 的第二漏 / 源极与有机发光二极管 101 的阳极。采集晶体管 T4 的栅极用以接收写入扫描信号 S[n],采集晶体管 T4 的源极耦接驱动晶体管 T1 的栅极与储存电容 Cst 的第一端,而采集晶体管 T4 的漏极则耦接驱动晶体管 T1 的第一漏 / 源极与电源传导晶体管 T2 的漏极。重置晶体管 T5 的栅极与源极耦接在一起以接收重置扫描信号 S[n-1],而重置晶体管 T5 的漏极则耦接驱动晶体管 T1 的栅极、采集晶体管 T4 的源极以及储存电容 Cst 的第一端。

[0073] 此外,在图 2 所示的 (有机发光二极管) 像素电路 10 的运作过程中,发光元件驱动电路 103 (即,有机发光二极管驱动电路) 会先后进入重置阶段、数据写入阶段与发光阶段,分别例如图 3 所示的 P1、P2 与 P3。在本实施例中,在重置阶段 P1,仅有重置扫描信号 S[n-1] 会致能;在数据写入阶段 P2,仅有写入扫描信号 S[n] 会致能;以及在发光阶段 P3,仅有发光致能信号 LE 会致能。换言之,在重置阶段 P1,重置扫描信号 S[n-1] 为致能,且写入扫描信号 S[n] 与发光致能信号 LE 为禁能。在数据写入阶段 P2,写入扫描信号 S[n] 为致能,且重置扫描信号 S[n-1] 与发光致能信号 LE 为禁能。在发光阶段 P3,发光致能信号 LE 为致能,且重置扫描信号 S[n-1] 与写入扫描信号 S[n] 为禁能。当然,重置扫描信号 S[n-1]、写入扫描信号 S[n] 与发光致能信号 LE 的高低电平皆可视实际设计 / 应用需求而决定。

[0074] 在此值得解释的是,由于图 2 所示的 (有机发光二极管) 像素电路 10 中的驱动晶体管 T1、电源传导晶体管 T2、写入晶体管 T3、采集晶体管 T4,以及重置晶体管 T5 的型态皆为 P 型,由此可知的是,驱动晶体管 T1、电源传导晶体管 T2、写入晶体管 T3、采集晶体管 T4,以及重置晶体管 T5 为低电平致能 (low active)。由此,先前针对重置扫描信号 S[n-1]、写入扫描信号 S[n] 与发光致能信号 LE 会致能的表述,即表示重置扫描信号 S[n-1]、写入扫描信号 S[n] 与发光致能信号 LE 处于低电平 (low level)。

[0075] 基于此,在重置阶段 P1,由于仅有重置扫描信号 S[n-1] 会致能,所以驱动晶体管 T1 的栅极的电压会反应在重置晶体管 T5 的导通 (turned-on) 而等于 $V_{th}(T5)$ 。其中, $V_{th}(T5)$ 为重置晶体管 T5 的阈值电压。与此同时,反应在发光致能信号 LE 的禁能,电源传导晶体管 T2 会处于截止 (turned-off) 的状态,由此避免有机发光二极管 101 有突然亮起的误动作,

从而得以维持显示影像的对比；另外，反应在写入扫描信号 S[n] 的禁能，写入晶体管 T3 与采集晶体管 T4 也会处在截止的状态。

[0076] 紧接着，在数据写入阶段 P2，由于仅有写入扫描信号 S[n] 会致能，所以写入晶体管 T3 与采集晶体管 T4 会同时处于导通的状态。在此条件下，数据电压 V_{IN} （在此假设为 V_{IN} 为 Vdata，即 $V_{IN} = Vdata$ ，但并不限制于此）会经由写入晶体管 T3 以及呈现二极管连接 (diode-connected) 的驱动晶体管 T1 而传递至储存电容 Cst，由此使得驱动晶体管 T1 的栅极的电压等于 $Vdata - V_{th}(T1)$ 。在数据写入阶段 P2，驱动晶体管 T1 的第二漏 / 源极（第二电极）实质上可看作为源极，而驱动晶体管 T1 的第一漏 / 源极（第一电极）实质上可看作为漏极。

[0077] 与此同时，反应在重置扫描信号 S[n-1] 与发光致能信号 LE 的禁能，重置晶体管 T5 与电源传导晶体管 T2 会同时处在截止的状态，由此有机发光二极管 101 也不会在此数据写入阶段 P2 发生突然亮起的误动作，其因为：发光致能信号 LE 处在禁能状态的电平实质上大于数据电压 V_{IN} (Vdata) 的缘故。

[0078] 最后，在发光阶段 P3，由于仅有发光致能信号 LE 会致能，所以写入晶体管 T3、采集晶体管 T4 与重置晶体管 T5 皆处在截止的状态，而驱动晶体管 T1 与电源传导晶体管 T2 则处在导通的状态。与此同时，由于驱动晶体管 T1 的第二漏 / 源极会转变为漏极，而驱动晶体管 T1 的第一漏 / 源极会转变为源极，所以反应在电源传导晶体管 T2 的导通，驱动晶体管 T1 的源极的电压实质上会等于电源电压 Vdd，而驱动晶体管 T1 的栅极的电压则维持为 $Vdata - V_{th}(T1)$ 。由此，驱动晶体管 T1 将产生不受驱动晶体管 T1 的阈值电压 ($V_{th}(T1)$) 影响的驱动电流 I_{OLED} 以流经有机发光二极管 101。

[0079] 更清楚来说，在图 2 所示的电路配置下，驱动晶体管 T1 在发光阶段 P3 所产生的驱动电流 I_{OLED} 可以表示为如下方程式 1：

$$[0080] \quad I_{OLED} = \frac{1}{2} K \times (V_{sg} - V_{th}(T1))^2 \quad 1,$$

[0081] 其中，K 为关联于驱动晶体管 T1 的电流常数。

[0082] 另外，由于驱动晶体管 T1 的源栅极电压 (Vsg) 为已知的，亦即： $V_{sg} = Vdd - [Vdata - V_{th}(T1)]$ 。

[0083] 因此，若将已知的驱动晶体管 T1 的源栅极电压 (Vsg) 带入方程式 1 的话，亦即如下方程式 2：

$$[0084] \quad I_{OLED} = \frac{1}{2} K \times [Vdd - (Vdata - V_{th}(T1)) - V_{th}(T1)]^2 \quad 2,$$

[0085] 则方程式 2 可以进一步地简化为如下方程式 3：

$$[0086] \quad I_{OLED} = \frac{1}{2} K \times (Vdd - Vdata)^2 \quad 3.$$

[0087] 由此可知，驱动晶体管 T1 可以在发光阶段 P3 产生不受驱动晶体管 T1 的阈值电压 ($V_{th}(T1)$) 影响的驱动电流 I_{OLED} 。

[0088] 换言之，从方程式 3 可清楚看出，流经有机发光二极管 101 的驱动电流 I_{OLED} 与驱动晶体管 T1 的阈值电压 ($V_{th}(T1)$) 无关。如此一来，即可补偿薄膜晶体管 (TFT) 因制程因素所造成的阈值电压的变异。另一方面，图 4 为图 1 的（有机发光二极管）像素电路 10 的另一实施电路图。请合并参照图 1 与图 4，在本实施例中，在图 4 所示的（有机发光二极管）

像素电路 10 的电路结构上,电源传导晶体管 T2 的源极用以接收电源电压 Vdd,而电源传导晶体管 T2 的栅极则用以接收发光致能信号 LE。驱动晶体管 T1 的第一漏 / 源极 (第一电极) 耦接电源传导晶体管 T2 的漏极,驱动晶体管 T1 的第二漏 / 源极 (第二电极) 耦接有机发光二极管 101 的阳极,而驱动晶体管 T1 的栅极则耦接储存电容 Cst 的第一端。此外,储存电容 Cst 的第二端耦接至电源电压 Vdd。

[0089] 写入晶体管 T3 的栅极用以接收写入扫描信号 S[n],写入晶体管 T3 的漏极用以接收数据电压 V_{IN} ,而写入晶体管 T3 的源极则耦接驱动晶体管 T1 的第一漏 / 源极与电源传导晶体管 T2 的漏极。采集晶体管 T4 的栅极用以接收写入扫描信号 S[n],采集晶体管 T4 的源极耦接驱动晶体管 T1 的栅极与储存电容 Cst 的第一端,而采集晶体管 T4 的漏极则耦接驱动晶体管 T1 的第二漏 / 源极与有机发光二极管 101 的阳极。重置晶体管 T5 的栅极与源极耦接在一起以接收重置扫描信号 S[n-1],而重置晶体管 T5 的漏极则耦接驱动晶体管 T1 的栅极、采集晶体管 T4 的源极以及储存电容 Cst 的第一端。

[0090] 在此值得一提的是,图 3 所示的操作波形同样适用于图 4 所示的电路结构,而且图 4 所示的电路结构配合图 3 所示的操作波形的运作方式是类似于图 2,因此再此并不再加以赘述。换言之,在图 4 中,驱动晶体管 T1 在发光阶段 P3 亦会产生不受驱动晶体管 T1 的阈值电压 ($V_{th}(T1)$) 影响的驱动电流 I_{OLED} (如上方程式 1 ~ 3) 以流经有机发光二极管 101。显然地,图 4 所示的电路结构同样可以达到与图 2 的实施例类似的技术效果。

[0091] 另一方面,图 5 为图 1 的 (有机发光二极管) 像素电路 10 的另一实施电路图。请合并参照图 1、图 2 与图 5,图 5 所示的 (有机发光二极管) 像素电路 10 相对于图 2 而言,其电路结构的差异仅在于:图 5 所示的 (有机发光二极管) 像素电路 10 的储存电容 Cst 的第二端改为耦接至 (固定) 参考电压 (reference voltage) Vss,而非如上述实施例一样为耦接至电源电压 Vdd。在此条件下,在发光阶段,驱动单元 107 反应在储存电容 Cst 的跨压所产生流经有机发光二极管 101 的驱动电流 I_{OLED} 也可以不受驱动晶体管 T1 的阈值电压 ($V_{th}(T1)$) 的影响。由此,由于图 3 所示的操作波形同样适用于图 5 所示的电路结构,且图 5 所示的电路结构配合图 3 所示的操作波形的运作方式是类似于前述实施例,故而在此并不再加以赘述。

[0092] 相似地,图 6 为图 1 的 (有机发光二极管) 像素电路 10 的另一实施电路图。请合并参照图 1 与图 6,在本实施例中,在图 6 所示的 (有机发光二极管) 像素电路 10 的电路结构上,电源传导晶体管 T2 的源极用以接收电源电压 Vdd,而电源传导晶体管 T2 的栅极则用以接收发光致能信号 LE。驱动晶体管 T1 的第一漏 / 源极 (第一电极) 耦接电源传导晶体管 T2 的漏极,驱动晶体管 T1 的第二漏 / 源极 (第二电极) 耦接有机发光二极管 101 的阳极,而驱动晶体管 T1 的栅极则耦接储存电容 Cst 的第一端。此外,储存电容 Cst 的第二端耦接至参考电压 Vss。

[0093] 写入晶体管 T3 的栅极用以接收写入扫描信号 S[n],写入晶体管 T3 的漏极用以接收数据电压 V_{IN} ,而写入晶体管 T3 的源极则耦接驱动晶体管 T1 的第一漏 / 源极与电源传导晶体管 T2 的漏极。采集晶体管 T4 的栅极用以接收写入扫描信号 S[n],采集晶体管 T4 的源极耦接驱动晶体管 T1 的栅极与储存电容 Cst 的第一端,而采集晶体管 T4 的漏极则耦接驱动晶体管 T1 的第二漏 / 源极与有机发光二极管 101 的阳极。重置晶体管 T5 的栅极与源极耦接在一起以接收重置扫描信号 S[n-1],而重置晶体管 T5 的漏极则耦接驱动晶体管 T1 的

栅极、采集晶体管 T4 的源极以及储存电容 Cst 的第一端。

[0094] 在此值得一提的是,图 3 所示的操作波形同样适用于图 6 所示的电路结构,而且图 6 所示的电路结构配合图 3 所示的操作波形的运作方式是类似于图 5,故而再此并不再加以赘述。换言之,在图 6 中,驱动晶体管 T1 在发光阶段 P3 亦会产生不受驱动晶体管 T1 的阈值电压 ($V_{th}(T1)$) 影响的驱动电流 I_{OLED} 以流经有机发光二极管 101。

[0095] 除此之外,图 7 为本发明另一实施例的像素电路 70 的示意图,而图 8 为图 7 的像素电路 70 的实施电路图。请合并参照图 7 与图 8,本实施例的像素电路 70 包括发光元件 (light-emitting component,例如:有机发光二极管 (OLED) 701,但并不限制于此) 与发光元件驱动电路 703。其中,发光元件驱动电路 703 类似地包括电源单元 705、驱动单元 707,以及数据储存单元 709。

[0096] 在本实施例中,电源单元 705 用以接收电源电压 Vdd,并在发光阶段,反应在发光致能信号 LE 而传导电源电压 Vdd。在此,电源电压 Vdd 可以为一个固定电位的电源电压 (fixed power supply voltage),故以下改称电源电压 Vdd 为固定电源电压 Vdd。

[0097] 另外,驱动单元 707 耦接于电源单元 705 与有机发光二极管 701 的阳极 (即,发光元件的第一端) 之间,且包含与有机发光二极管 701 的阳极直接耦接的驱动晶体管 T1。驱动单元 707 用以在发光阶段,控制流经有机发光二极管 701 的驱动电流 I_{OLED} 。

[0098] 此外,数据储存单元 709 包含储存电容 Cst。数据储存单元 709 会在数据写入阶段,通过储存电容 Cst 来对数据电压 Vdata 与关联于驱动晶体管 T1 的阈值电压 ($V_{th}(T1)$) 进行储存;此外,数据储存单元 709 会在重置阶段,反应在重置扫描信号 S[n-1] 而初始化/重置储存电容 Cst。其中,重置扫描信号 S[n-1] 可为前一扫描线上的信号,且由第 [n-1] 级的栅极驱动电路所提供。

[0099] 在本实施例中,驱动单元 707 是在发光阶段,反应在储存电容 Cst 的跨压而产生流经有机发光二极管 701 的驱动电流 I_{OLED} ,且此驱动电流 I_{OLED} 实质上不受驱动晶体管 T1 的阈值电压 ($V_{th}(T1)$) 的影响且受固定电源电压 Vdd 的影响的程度也可以被有效地降低/减轻/趋缓。换言之,驱动电流 I_{OLED} 与驱动晶体管 T1 的阈值电压 ($V_{th}(T1)$) 无关且与电源电压 Vdd 的关连性很低甚至也可以无关 (容后再详述)。

[0100] 除此之外,电源单元 705 包括电源传导晶体管 T2;另外,数据储存单元 709 还包括写入晶体管 T3、采集晶体管 T4,以及重置晶体管 T5。

[0101] 在本实施例中,驱动晶体管 T1、电源传导晶体管 T2、写入晶体管 T3、采集晶体管 T4,以及重置晶体管 T5 皆可以为 P 型晶体管,例如 P 型薄膜晶体管。而且,应用 (有机发光二极管) 像素电路 70 在其中的有机发光二极管显示面板可以利用低温多晶硅 (LTPS)、非晶硅 (a-Si) 或非晶铟镓锡金属氧化物 (a-IGZO) 的薄膜晶体管 (TFT) 制程技术制作而成,但并不限制于此。

[0102] 另外,在图 7 所示的 (有机发光二极管) 像素电路 70 的电路结构上,电源传导晶体管 T2 的源极用以接收固定电源电压 Vdd,而电源传导晶体管 T2 的栅极则用以接收发光致能信号 LE。驱动晶体管 T1 的第一漏/源极 (亦可称为第一电极) 耦接电源传导晶体管 T2 的漏极,驱动晶体管 T1 的第二漏/源极 (亦可称为第二电极) 耦接有机发光二极管 701 的阳极,而驱动晶体管 T1 的栅极则耦接储存电容 Cst 的第一端。此外,储存电容 Cst 的第二端耦接至非电源相关的控制信号 (control signal) CS。

[0103] 写入晶体管 T3 的栅极用以接收写入扫描信号 S[n] (写入扫描信号 S[n] 可为当下扫描线上的信号, 且由第 [n] 级的栅极驱动电路所提供), 写入晶体管 T3 的漏极用以接收数据电压 Vdata, 而写入晶体管 T3 的源极则耦接驱动晶体管 T1 的第二漏 / 源极 (第二电极) 与有机发光二极管 701 的阳极。采集晶体管 T4 的栅极用以接收写入扫描信号 S[n], 采集晶体管 T4 的源极耦接驱动晶体管 T1 的栅极与储存电容 Cst 的第一端, 而采集晶体管 T4 的漏极则耦接驱动晶体管 T1 的第一漏 / 源极 (第一电极) 与电源传导晶体管 T2 的漏极。重置晶体管 T5 的栅极与源极耦接在一起以接收重置扫描信号 S[n-1], 而重置晶体管 T5 的漏极则耦接驱动晶体管 T1 的栅极、采集晶体管 T4 的源极以及储存电容 Cst 的第一端。

[0104] 在此条件下, 有机发光二极管 701 的阴极 (即, 发光元件的第二端) 可以耦接至固定电位的参考电压 Vss, 且此参考电压 Vss 的电平实质上不小于数据电压 Vdata 的最高电平减去有机发光二极管 701 的导通电压 (Voled_th), 亦即: $V_{ss} \geq V_{data} - V_{oled_th}$ 。

[0105] 另外, 在图 7 所示的 (有机发光二极管) 像素电路 70 的运作过程中, 发光元件驱动电路 703 (即, 有机发光二极管驱动电路) 会先后进入重置阶段、数据写入阶段与发光阶段, 分别例如图 9 所示的 P1、P2 与 P3。在本实施例中, 控制信号 CS 在重置阶段 P1 与数据写入阶段 P2 具有第一低电压电平 VL1 (例如为 +4V, 但并不限制于此), 且在发光阶段 P3 具有高电压电平 VH (例如为 +14V, 但并不限制于此)。

[0106] 另外, 发光致能信号 LE 在重置阶段 P1 与数据写入阶段 P2 具有高电压电平 VH, 且在发光阶段 P3 具有相异于第一低电压电平 VL1 的第二低电压电平 VL2 (例如为 -6V, 但并不限制于此)。此外, 重置扫描信号 S[n-1] 在重置阶段 P1 具有第二低电压电平 VL2, 且在数据写入阶段 P2 与发光阶段 P3 具有高电压电平 VH。除此之外, 写入扫描信号 S[n] 在数据写入阶段 P2 具有第二低电压电平 VL2, 且在重置阶段 P1 与发光阶段 P3 具有高电压电平 VH。

[0107] 换个方式来说, 从图 9 可以清楚地看出, 在重置阶段 P1, 仅有重置扫描信号 S[n-1] 会致能。在数据写入阶段 P2, 仅有写入扫描信号 S[n] 会致能。在发光阶段 P3, 仅有发光致能信号 LE 会致能。控制信号 CS 仅有在发光阶段 P3 会启动 (activation, 即处于高电压电平 VH)。在此值得解释的是, 由于图 8 所示的 (有机发光二极管) 像素电路 70 中的驱动晶体管 T1、电源传导晶体管 T2、写入晶体管 T3、采集晶体管 T4, 以及重置晶体管 T5 的型态皆为 P 型, 由此可知的是, 驱动晶体管 T1、电源传导晶体管 T2、写入晶体管 T3、采集晶体管 T4, 以及重置晶体管 T5 为低电平致能 (low active)。由此, 先前针对重置扫描信号 S[n-1]、写入扫描信号 S[n] 与发光致能信号 LE 会致能的表述, 即表示重置扫描信号 S[n-1]、写入扫描信号 S[n] 与发光致能信号 LE 处于低电平 (即, VL2)。

[0108] 基此, 在重置阶段 P1, 由于仅有重置扫描信号 S[n-1] 会致能, 所以驱动晶体管 T1 的栅极的电压会反应在重置晶体管 T5 的导通 (turned-on) 而等于 $VL2 - V_{th}(T5)$ 。其中, $V_{th}(T5)$ 为重置晶体管 T5 的阈值电压。与此同时, 反应在发光致能信号 LE 的禁能, 电源传导晶体管 T2 会处于截止 (turned-off) 的状态, 由此避免有机发光二极管 701 有突然亮起的误动作, 从而得以维持显示图像的对比; 另外, 反应在写入扫描信号 S[n] 的禁能, 写入晶体管 T3 与采集晶体管 T4 也会处于截止的状态。

[0109] 紧接着, 在数据写入阶段 P2, 由于仅有写入扫描信号 S[n] 会致能, 所以写入晶体管 T3 与采集晶体管 T4 会同时处于导通的状态。在此条件下, 数据电压 Vdata 会经由写入晶体管 T3 以及呈现二极管连接 (diode-connected) 的驱动晶体管 T1 而传递至储存电容 Cst,

由此使得驱动晶体管 T1 的栅极的电压等于 $V_{data}-V_{th}(T1)$ 。在数据写入阶段 P2, 驱动晶体管 T1 的第二漏 / 源极 (第二电极) 实质上可看作为源极, 而驱动晶体管 T1 的第一漏 / 源极 (第一电极) 实质上可看作为漏极。

[0110] 与此同时, 反应在重置扫描信号 $S[n-1]$ 与发光致能信号 LE 的禁能, 重置晶体管 T5 与电源传导晶体管 T2 会同时处在截止的状态。再加上, 参考电压 V_{ss} 的电平实质上不小于数据电压 V_{data} 的最高电平减去有机发光二极管 701 的导通电压 (V_{oled_th}), 亦即: $V_{ss} \geq V_{data}-V_{oled_th}$, 故有机发光二极管 701 也不会数据写入阶段 P2 发生突然亮起的误动作。

[0111] 最后, 在发光阶段 P3, 由于仅有发光致能信号 LE 会致能, 所以写入晶体管 T3、采集晶体管 T4 与重置晶体管 T5 皆处在截止的状态, 而驱动晶体管 T1 与电源传导晶体管 T2 则处于导通的状态。与此同时, 由于驱动晶体管 T1 的第二漏 / 源极 (第二电极) 会转变为漏极, 而驱动晶体管 T1 的第一漏 / 源极 (第一电极) 会转变为源极, 所以反应在电源传导晶体管 T2 的导通, 驱动晶体管 T1 的源极的电压实质上会等于 V_H , 而驱动晶体管 T1 的栅极的电压会反应在储存电容 C_{st} 的电容耦合效应而受已启动的控制信号 CS (即, 处于高电压电平 V_H) 的影响以上升至 $V_{data}-V_{th}(T1)+V_H-V_{L1}$ 。由此, 驱动晶体管 T1 所产生的驱动电流 I_{oled} 将可 (全然) 不受驱动晶体管 T1 的阈值电压 ($V_{th}(T1)$) 的影响, 而且受到固定电源电压 V_{dd} 基于电流电阻电压降 (IR Drop) 的缘故而改变的影响也可以有效地减轻。

[0112] 更清楚来说, 在发光阶段 P3, 驱动晶体管 T1 所产生的驱动电流 I_{oled} 可以表示为如下方程式 4:

$$[0113] \quad I_{oled} = \frac{1}{2} K \times (V_{sg} - V_{th}(T1))^2 \quad 4,$$

[0114] 其中, K 为关联于驱动晶体管 T1 的电流常数。

[0115] 另外, 驱动晶体管 T1 的源栅极电压 (V_{sg}) 也为已知的, 亦即: $V_{sg} = V_s - V_g = V_H - [V_{data}-V_{th}(T1)+V_H-V_{L1}]$ 。

[0116] 显然地, 像素电路 70 内驱动晶体管 T1 的源极电压 V_s 会等于 V_H , 而其中的 V_H 为固定电源电压 V_{dd} 的最高电平, 例如定义为 $V_{H_{vdd}}$; 此外, 像素电路 70 内驱动晶体管 T1 的栅极电压 V_g 会等于 $V_{data}-V_{th}(T1)+V_H-V_{L1}$, 而其中的 V_H 为控制信号 CS 的高电压电平, 例如定义为 $V_{H_{cs}}$ 。

[0117] 实际上, 由于固定电源电压 V_{dd} 与控制信号 CS 在电路布线上存有差异, 因此 $V_{H_{vdd}}-V_{H_{cs}}$ 实质上并不等于零。如此一来, 驱动晶体管 T1 所产生的驱动电流 I_{oled} 就有可能受到固定电源电压 V_{dd} 基于电流电阻电压降 (IR Drop) 的缘故而改变的影响。然而, 若适当地将固定电源电压 V_{dd} 的最高电平 $V_{H_{vdd}}$ 所受到电流电阻电压降 (IR Drop) 的影响与控制信号 CS 的高电压电平 $V_{H_{cs}}$ 所受到电阻 - 电容负载效应 (RC Loading) 的影响, 使得 $V_{H_{vdd}}$ 与 $V_{H_{cs}}$ 经由布线设计为实质相等的话 (即, $V_{H_{vdd}}-V_{H_{cs}}$ 实质上几乎为零, 但不以此为限), 则驱动晶体管 T1 所产生的驱动电流 I_{oled} 受到固定电源电压 V_{dd} 基于电流电阻电压降 (IR Drop) 的缘故而改变的影响就可以有效地被减轻。

[0118] 另一方面, 控制信号 CS 的低电压电平 V_{L1} 与固定参考电压 V_{ss} 的低电压电平 V_{ss} 较佳为相等, 但并不以此为限。

[0119] 以下将先以 $V_{H_{vdd}} \cong V_{H_{cs}}$ 的情况 / 条件下来进行说明, 因此, 若将已知的驱动

晶体管 T1 的源栅极电压 (Vsg) 带入方程式 4 的话,亦即如下方程式 5:

$$[0120] \quad I_{OLED} = \frac{1}{2} K \times [VH_{Vdd} - (Vdata - V_{th}(T1) + VH_{CS} - VLI) - V_{th}(T1)]^2 \quad \underline{5},$$

[0121] 则方程式 5 可以进一步地简化为如下方程式 6:

$$[0122] \quad I_{OLED} = \frac{1}{2} K \times [(VH_{Vdd} - VH_{CS}) - Vdata + VLI]^2 \quad \underline{6}.$$

[0123] 然而,若适当地将固定电源电压 Vdd 的最高电平 VH_{Vdd} 与控制信号 CS 的高电压电平 VH_{CS} 设计为实质相等的话 (即, $VH_{Vdd} = VH_{CS}$),则方程式 6 可以再进一步地简化为如下方程式 7:

$$[0124] \quad I_{OLED} = \frac{1}{2} K \times (VLI - Vdata)^2 \quad \underline{7}.$$

[0125] 由此可知,驱动晶体管 T1 可以在发光阶段 P3 产生实质上不受驱动晶体管 T1 的阈值电压 ($V_{th}(T1)$) 影响的驱动电流 I_{OLED} ,且所产生的驱动电流 I_{OLED} 受到固定电源电压 Vdd 基于电流电阻电压降 (IR Drop) 的缘故而改变的影响也可以有效地被减轻 (若考虑 VH_{Vdd} 不等于 VH_{CS})。甚至,所产生的驱动电流 I_{OLED} 可以不受固定电源电压 Vdd 基于电流电阻电压降 (IR Drop) 的缘故而改变的影响 (若考虑 VH_{Vdd} 等于 VH_{CS})。

[0126] 换言之,从方程式 7 可清楚看出,流经有机发光二极管 701 的驱动电流 I_{OLED} 实质上与 (固定) 电源电压 Vdd 以及驱动晶体管 T1 的阈值电压 ($V_{th}(T1)$) 无关,其只与数据电压 Vdata 有关。如此一来,即可补偿薄膜晶体管 (TFT) 因制程因素所造成的阈值电压的变异,并且得以同时补偿电源电压 (Vdd) 受到电流电阻电压降 (IR Drop) 的影响而改变的问题。

[0127] 在此值得一提的是,由于控制信号 CS 属于非电源相关的信号。因此, (有机发光二极管) 像素电路 70 得以操作在相对稳定的电源 (Vdd, Vss) 下。而且,用以控制 (有机发光二极管) 像素电路 70 的控制线路 (control circuit, 未示出) 整体所需的布局面积 (layout area) 以及设计复杂度还得以被有效地降低 (其因是:无须考虑到电源相关的问题)。

[0128] 另一方面,图 10 为图 7 的 (有机发光二极管) 像素电路 70 的另一实施电路图。请合并参照图 7 与图 10,在本实施例中,在图 10 所示的 (有机发光二极管) 像素电路 70 的电路结构上,电源传导晶体管 T2 的源极同样接收固定电源电压 Vdd,而电源传导晶体管 T2 的栅极同样接收发光致能信号 LE。驱动晶体管 T1 的第一漏 / 源极 (第一电极) 同样耦接电源传导晶体管 T2 的漏极,驱动晶体管 T1 的第二漏 / 源极 (第二电极) 同样耦接有机发光二极管 701 (即,发光元件) 的阳极,而驱动晶体管 T1 的栅极同样耦接储存电容 Cst 的第一端。此外,储存电容 Cst 的第二端同样耦接至控制信号 CS。

[0129] 写入晶体管 T3 的栅极同样接收写入扫描信号 S[n],写入晶体管 T3 的漏极同样接收数据电压 Vdata,而写入晶体管 T3 的源极则改为耦接驱动晶体管 T1 的第一漏 / 源极 (第一电极) 与电源传导晶体管 T2 的漏极。采集晶体管 T4 的栅极同样接收写入扫描信号 S[n],采集晶体管 T4 的源极同样耦接驱动晶体管 T1 的栅极与储存电容 Cst 的第一端,而采集晶体管 T4 的漏极则改为耦接驱动晶体管 T1 的第二漏 / 源极 (第二电极) 与有机发光二极管 701 的阳极。重置晶体管 T5 的栅极与源极同样耦接在一起以接收重置扫描信号 S[n-1],而重置晶体管 T5 的漏极同样耦接驱动晶体管 T1 的栅极、采集晶体管 T4 的源极以及储存电容

Cst 的第一端。

[0130] 在此条件下,有机发光二极管 701 的阴极同样耦接至固定电位的参考电压 V_{ss} ,且此参考电压 V_{ss} 的电平实质上不小于数据电压 V_{data} 的最高电平减去驱动晶体管 T1 的阈值电压 ($V_{th}(T1)$) 与有机发光二极管 701 的导通电压 (V_{oled_th}),亦即: $V_{ss} \geq V_{data} - V_{th}(T1) - V_{oled_th}$ 。

[0131] 在此值得一提的是,图 9 所示的操作波形同样适用于图 10 所示的电路结构。因此,在重置阶段 P1,由于仅有重置扫描信号 $S[n-1]$ 会致能,所以驱动晶体管 T1 的栅极的电压会反应在重置晶体管 T5 的导通而等于 $V_{L2} - V_{th}(T5)$ 。与此同时,反应在发光致能信号 LE 的禁能,电源传导晶体管 T2 会处在截止的状态,由此避免有机发光二极管 701 有突然亮起的误动作,从而得以维持显示影像的对比;另外,反应在写入扫描信号 $S[n]$ 的禁能,写入晶体管 T3 与采集晶体管 T4 亦会处在截止的状态。

[0132] 紧接着,在数据写入阶段 P2,由于仅有写入扫描信号 $S[n]$ 会致能,所以写入晶体管 T3 与采集晶体管 T4 会同时处在导通的状态。在此条件下,数据电压 V_{data} 会经由写入晶体管 T3 以及呈现二极管连接的驱动晶体管 T1 而传递至储存电容 Cst,由此使得驱动晶体管 T1 的栅极的电压等于 $V_{data} - V_{th}(T1)$ 。在数据写入阶段 P2,驱动晶体管 T1 的第二漏/源极(第二电极)实质上可看作为源极,而驱动晶体管 T1 的第一漏/源极(第一电极)实质上可看作为漏极。

[0133] 与此同时,反应在重置扫描信号 $S[n-1]$ 与发光致能信号 LE 的禁能,重置晶体管 T5 与电源传导晶体管 T2 会同时处在截止的状态。再加上,参考电压 V_{ss} 的电平实质上不小于数据电压 V_{data} 的最高电平减去驱动晶体管 T1 的阈值电压 ($V_{th}(T1)$) 与有机发光二极管 701 的导通电压 (V_{oled_th}),亦即: $V_{ss} \geq V_{data} - V_{th}(T1) - V_{oled_th}$,故而有机发光二极管 701 也不会数据写入阶段 P2 发生突然亮起的误动作。

[0134] 最后,在发光阶段 P3,由于仅有发光致能信号 LE 会致能,所以写入晶体管 T3、采集晶体管 T4 与重置晶体管 T5 皆处在截止的状态,而驱动晶体管 T1 与电源传导晶体管 T2 则处在导通的状态。与此同时,由于驱动晶体管 T1 的第二漏/源极(第二电极)会转变为漏极,而驱动晶体管 T1 的第一漏/源极(第一电极)会转变为源极,所以反应在电源传导晶体管 T2 的导通,驱动晶体管 T1 的源极的电压实质上会等于 V_H ,而驱动晶体管 T1 的栅极的电压会反应在储存电容 Cst 的电容耦合效应而受已启动的控制信号 CS(即,处于高电压电平 V_H) 的影响以上升至 $V_{data} - V_{th}(T1) + V_H - V_{L1}$ 。由此,驱动晶体管 T1 将产生实质上不受电源电压 V_{dd} 与驱动晶体管 T1 的阈值电压 ($V_{th}(T1)$) 影响的驱动电流 I_{oled} (如上方程式 4~7,在 $V_{H_{vdd}} = V_{H_{cs}}$ 的条件下)以流经有机发光二极管 701。显然地,图 10 所示的电路结构同样可以达到与图 8 的实施例类似的技术效果。

[0135] 据此可知,上述实施例所提供的(有机发光二极管)像素电路 10/70 的电路配置为 5T1C(亦即 5 个薄膜晶体管+1 个电容),且若配合适当的操作波形(如图 3/图 9 所示),即可使得流经有机发光二极管 101/701 的电流 I_{oled} 不会随着电源电压 V_{dd} 受到电流电阻电压降(IR Drop)的影响而改变,而且也不会随着用以驱动有机发光二极管 101 的驱动晶体管 T1 的阈值电压移位($V_{th\ shift}$)而有所不同。如此一来,将可大大地提升所应用的有机发光二极管显示器的亮度表现。除此之外,任何应用上述实施例的(有机发光二极管)像素电路 10/70 在其中的有机发光二极管显示面板及其有机发光二极管显示器,都属于本发

明所欲请求保护的范畴。

[0136] 另外,虽然上述实施例的有机发光二极管像素电路皆采用 P 型晶体管来实施,但是本发明并不限制于此。换言之,本领域普通技术人员可依循上述实施例的内容而类推/推演出有机发光二极管像素电路改采用 N 型晶体管来实施的变型,故而在不脱离本发明的精神和范围内,这些变型的实施方式也属于本发明所欲保护的范畴。

[0137] 最后应说明的是:以上各实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述各实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分或者全部技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的范围。

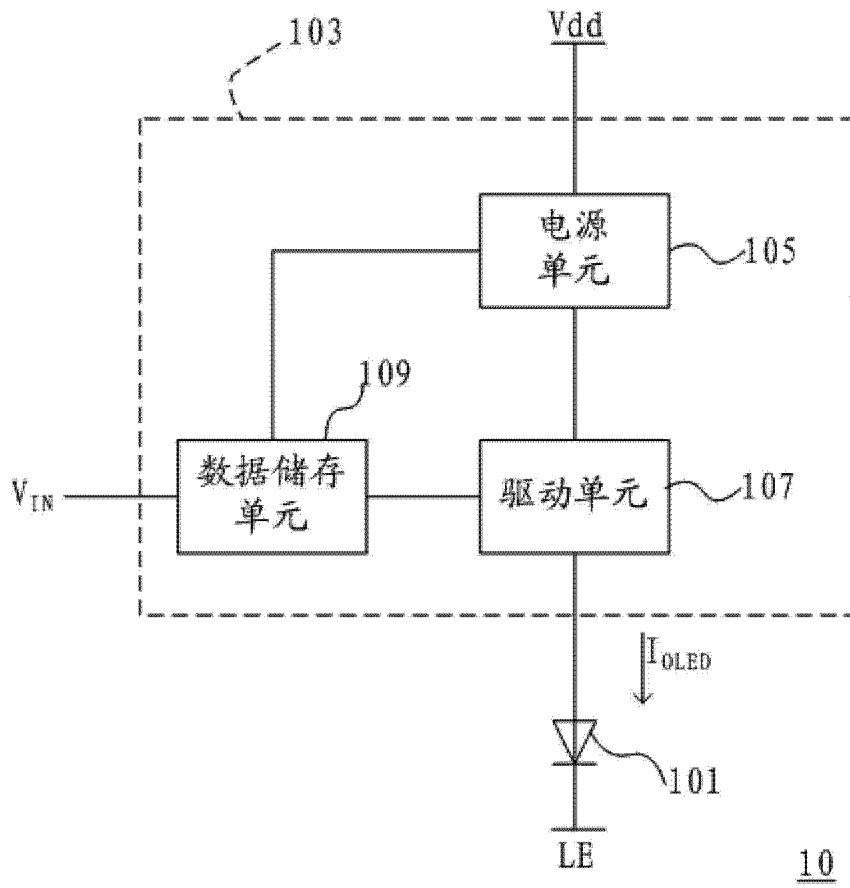


图 1

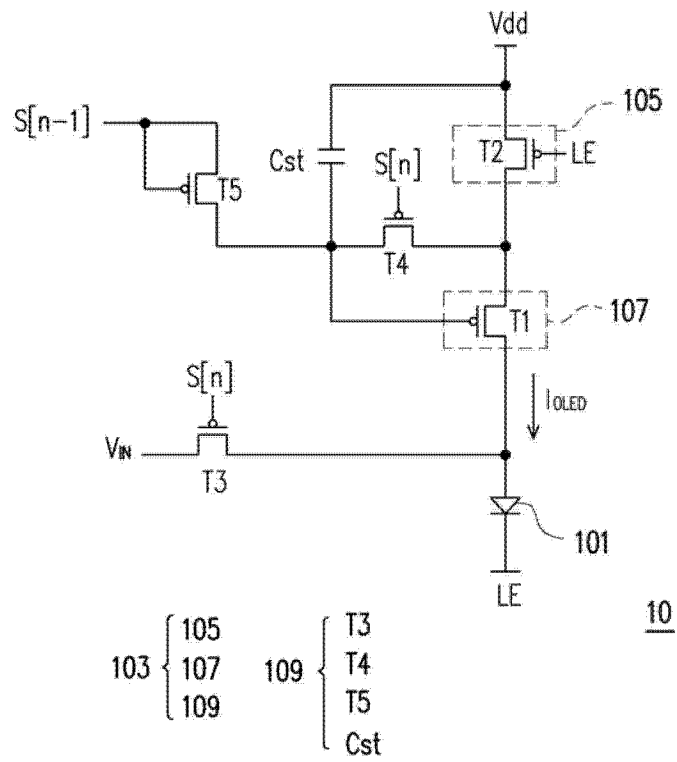


图 2

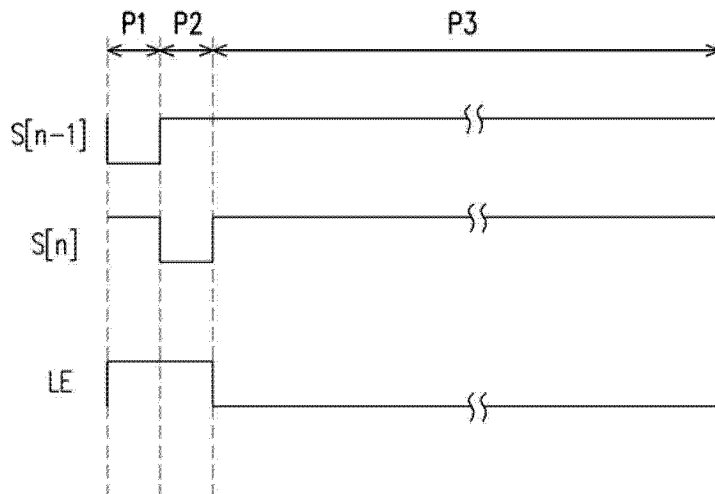


图 3

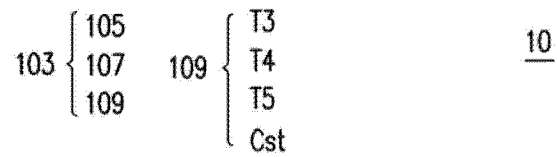
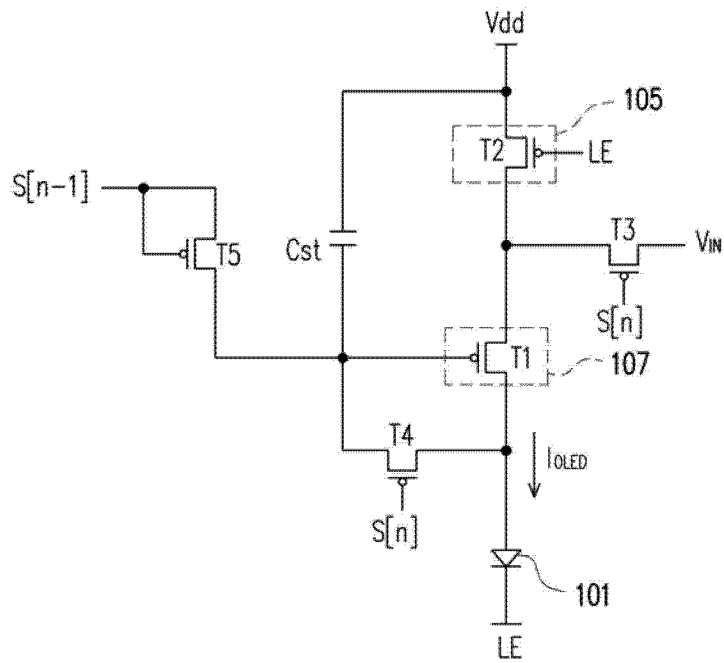


图 4

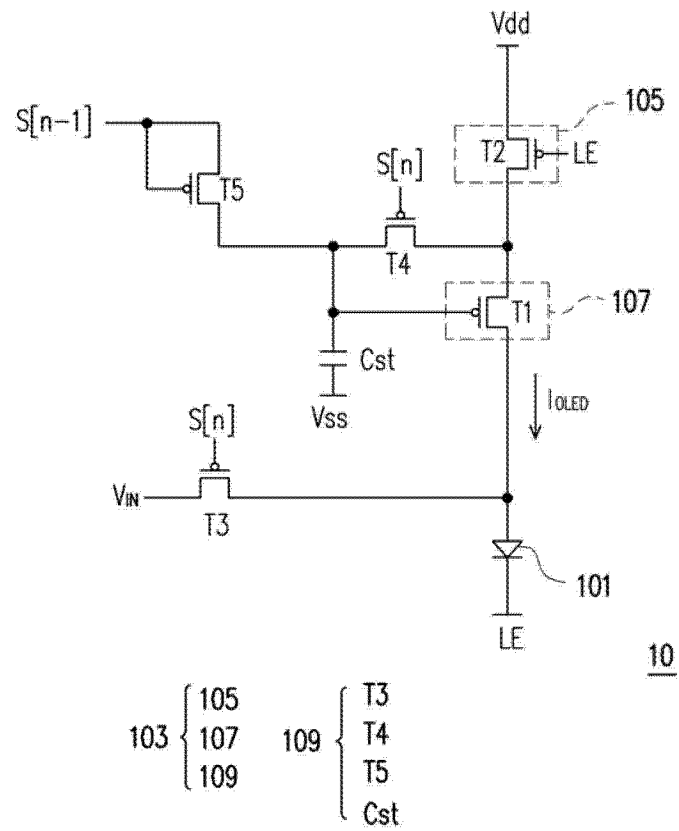
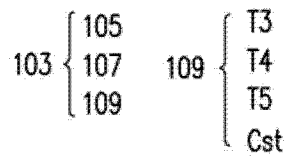
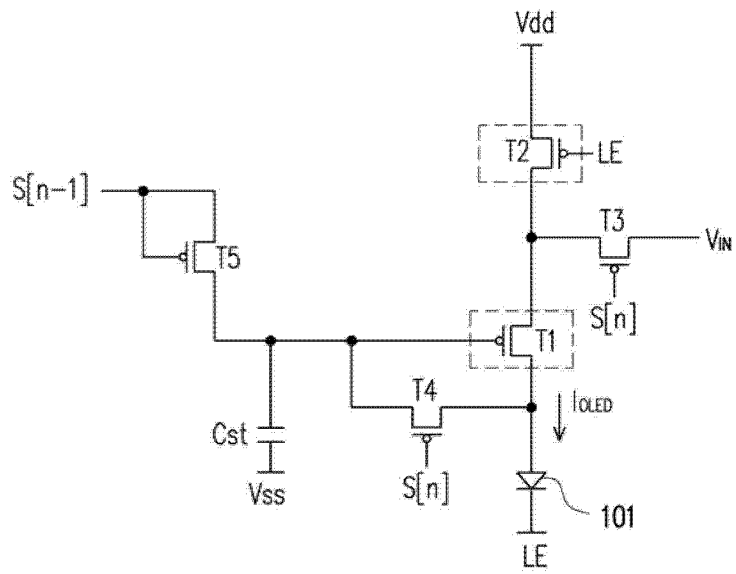


图 5



10

图 6

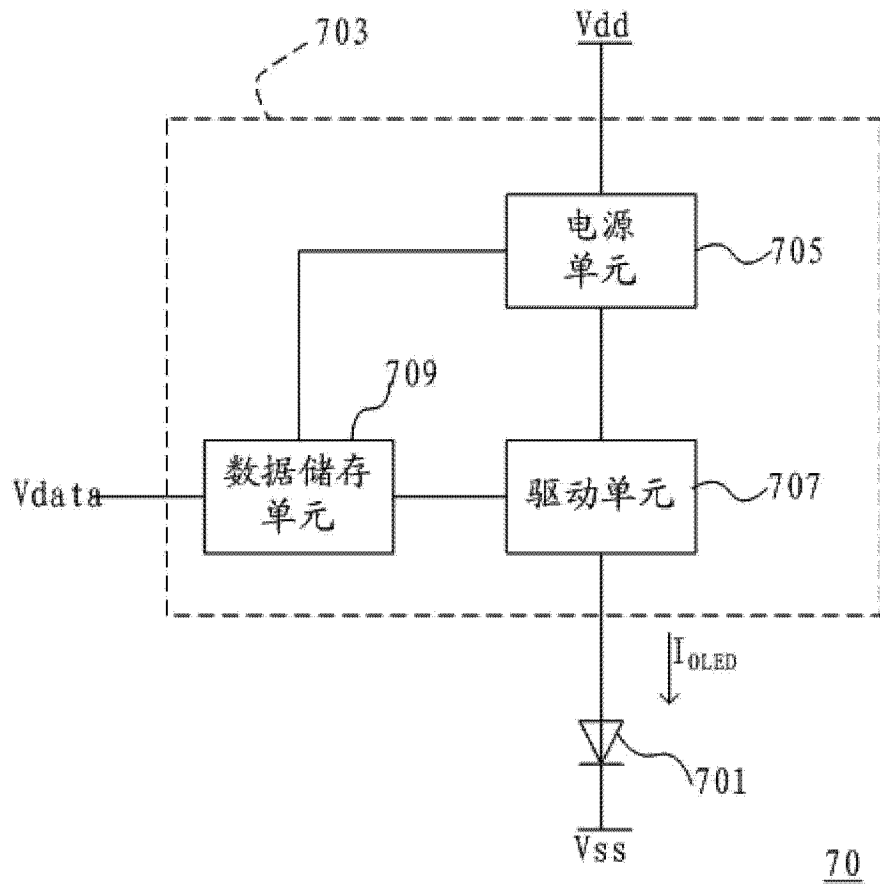


图 7

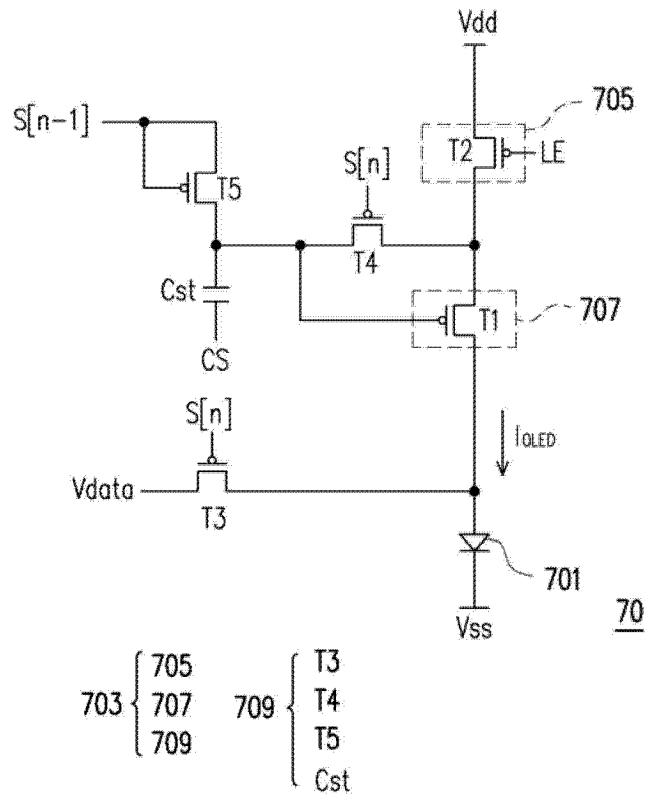


图 8

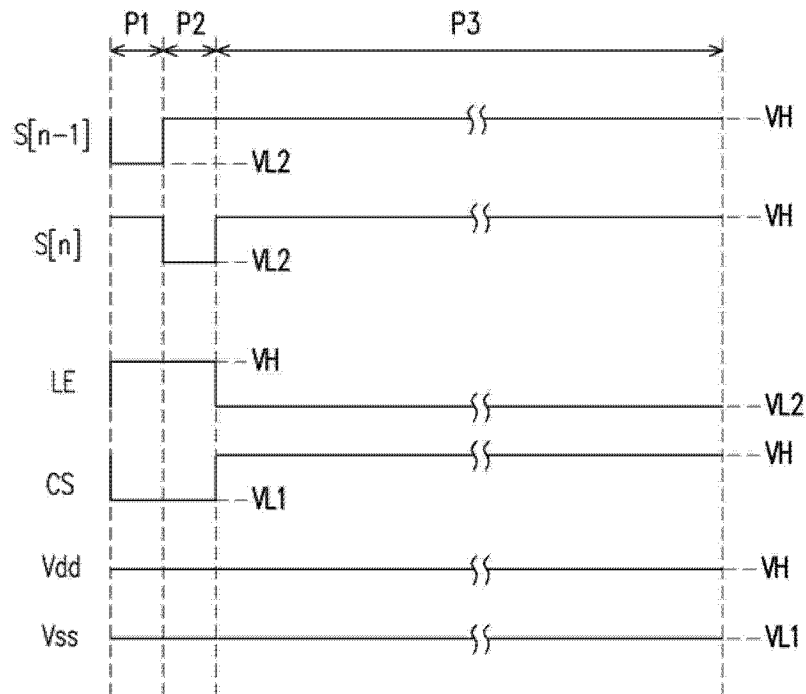
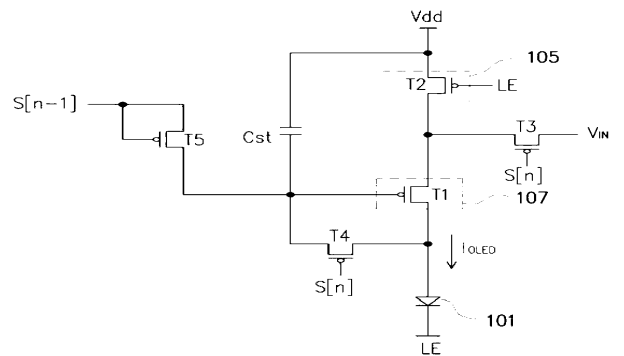


图 9

专利名称(译)	发光元件驱动电路及其相关的像素电路与应用		
公开(公告)号	CN103035198A	公开(公告)日	2013-04-10
申请号	CN201210349385.3	申请日	2012-09-19
[标]申请(专利权)人(译)	胜华科技股份有限公司		
申请(专利权)人(译)	胜华科技股份有限公司		
当前申请(专利权)人(译)	胜华科技股份有限公司		
[标]发明人	王文俊 韩西容 廖文堆 黄志鸿 王宗裕		
发明人	王文俊 韩西容 廖文堆 黄志鸿 王宗裕		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3258 G09G2300/0819 G09G2300/0861 G09G2320/0233 G09G2320/045		
优先权	101116934 2012-05-11 TW 101110776 2012-03-28 TW 100135995 2011-10-05 TW		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种关于发光元件驱动电路及其相关的像素电路与应用。其电路配置(5T1C)在配合适当的操作波形下，可以使得流经有机发光二极管的电流不会随着用以驱动有机发光二极管的薄膜晶体管的阈值电压移位(V_{th} shift)而有所不同。如此一来，将可大大地提升所应用的有机发光二极管显示器的亮度均匀性。



103 { 105
107
109 } 109 { T3
T4
T5
Cst }