



(12)发明专利申请

(10)申请公布号 CN 110010660 A

(43)申请公布日 2019. 07. 12

(21)申请号 201811582059.0

(22)申请日 2018.12.24

(30)优先权数据

10-2017-0182048 2017.12.28 KR

(71)申请人 乐金显示有限公司

地址 韩国首尔

(72)发明人 金圣武 郭真娥 金世振

(74)专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 蔡胜有 冷永华

(51)Int.Cl.

H01L 27/32(2006.01)

H01L 51/50(2006.01)

H01L 51/56(2006.01)

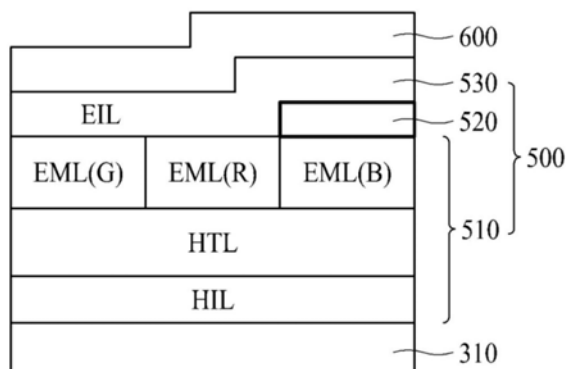
权利要求书2页 说明书14页 附图6页

(54)发明名称

电致发光显示装置

(57)摘要

公开了一种电致发光显示装置,其用于防止器件的性能、效率和寿命降低。电致发光显示装置包括:基板,该基板包括设置有复数个像素的有源区;设置在基板上的电路元件层;设置在电路元件层上的第一电极;设置在电路元件层上并与第一电极间隔开的辅助电极;设置在第一电极上的第一发光层;设置在第一发光层上的缓冲层;设置在缓冲层和辅助电极上的第二发光层;以及设置在第二发光层上的第二电极。在电致发光显示装置中,由于缓冲层通过喷墨工艺形成在第一发光层上,因而缓冲层可以仅设置在第一发光层上,并且因此,缓冲层可以由有机材料形成,从而增强了蓝色像素的器件性能。



1. 一种电致发光显示装置,包括:
基板,其包括设置有复数个像素的有源区;
设置在所述基板上的电路元件层;
设置在所述电路元件层上的第一电极;
辅助电极,其设置在所述电路元件层上并且与所述第一电极间隔开;
设置在所述第一电极上的第一发光层;
设置在所述第一发光层上的缓冲层;
设置在所述缓冲层和所述辅助电极上的第二发光层;以及
设置在所述第二发光层上的第二电极。
2. 根据权利要求1所述的电致发光显示装置,其中所述缓冲层包括有机材料。
3. 根据权利要求1或2所述的电致发光显示装置,其中所述第一发光层包括发蓝光材料层,所述缓冲层设置在所述发蓝光材料层上。
4. 根据权利要求3所述的电致发光显示装置,其中所述缓冲层具有比所述发蓝光材料层的T1电压电平高的T1电压电平和比所述发蓝光材料层的最高占据分子轨道(HOMO)能级值低的HOMO能级值。
5. 根据权利要求1至4中任一项所述的电致发光显示装置,其中所述缓冲层包括聚合物、低聚物或分子量为800或更高的单体。
6. 根据权利要求1至5中任一项所述的电致发光显示装置,其中所述缓冲层包括含有烷基的材料。
7. 根据权利要求1至6中任一项所述的电致发光显示装置,其中所述缓冲层包括含有咪唑的材料或含有芴或吡啶的材料。
8. 根据权利要求1至7中任一项所述的电致发光显示装置,其中所述缓冲层包括选自包括基于芳胺的材料、基于星型芳族胺的材料和螺型材料的组中的一种或更多种材料。
9. 根据权利要求1至8中任一项所述的电致发光显示装置,其中所述缓冲层是通过喷墨工艺形成的。
10. 根据权利要求1至9中任一项所述的电致发光显示装置,其中所述第一发光层通过喷墨工艺形成,以及所述第二发光层通过沉积工艺形成。
11. 根据权利要求1至10中任一项所述的电致发光显示装置,其中所述第一发光层包括空穴注入层、空穴传输层和发光材料层,以及
所述第二发光层包括电子注入层。
12. 根据权利要求1至11中任一项所述的电致发光显示装置,其中所述第二发光层包括导电材料并且电连接至所述辅助电极和所述第二电极。
13. 根据权利要求1至12中任一项所述的电致发光显示装置,其中所述基板还包括设置在所述有源区的外围的虚拟区。
14. 一种制造根据权利要求1至13中任一项所述的电致发光显示装置的方法,其中所述缓冲层通过喷墨工艺形成。
15. 一种制造根据权利要求1至13中任一项所述的电致发光显示装置的方法或根据权利要求14所述的方法,其中所述第一发光层通过喷墨工艺形成,以及所述第二发光层通过沉积工艺形成。

16. 一种电致发光显示装置,包括:
基板,所述基板包括设置有红色像素、绿色像素和蓝色像素的有源区;
第一电极和辅助电极,所述第一电极和所述辅助电极设置在所述基板上并且彼此间隔开;
堤部,所述堤部设置在所述第一电极和所述辅助电极中的每一者的边缘处以所述有源区中限定发光区;
第一发光层,所述第一发光层设置在所述第一电极上的所述发光区中;
设置在所述第一发光层和所述辅助电极上的第二发光层;以及
设置在所述第二发光层上的第二电极,
其中在所述蓝色像素中在所述第一发光层和所述第二发光层之间设置有缓冲层。
17. 根据权利要求16所述的电致发光显示装置,其中所述缓冲层包括有机材料。
18. 根据权利要求16或17所述的电致发光显示装置,其中
所述第一发光层包括空穴注入层、空穴传输层和发光材料层,
所述第二发光层包括电子注入层,以及
所述第一发光层和所述缓冲层通过喷墨工艺形成,以及所述第二发光层通过沉积工艺形成。
19. 根据权利要求16至18中任一项所述的电致发光显示装置,其中所述基板还包括设置在所述有源区的外围的虚拟区。

电致发光显示装置

技术领域

[0001] 本公开涉及一种电致发光显示装置,并且更具体地,涉及一种用于防止器件的性能、效率和寿命降低的电致发光显示装置。

背景技术

[0002] 电致发光显示装置是其中发光层设置在两个电极之间并且利用在这两个电极之间产生的电场来发光从而显示图像的装置。

[0003] 发光层可以由有机材料或诸如量子点的无机材料形成。在发光层中,通过电子和空穴的复合产生激子,并且当激子从激发态迁移到基态时,光被发出。

[0004] 在下文中,将参考附图描述相关技术的电致发光显示装置。

[0005] 图1是相关技术的电致发光显示装置的示意性截面图。

[0006] 如图1所见,相关技术的电致发光显示装置包括基板10、电路元件层20、第一电极30、辅助电极35、堤部40、发光层50和第二电极60。

[0007] 电路元件层20设置在基板10上。在电路元件层20中设置有各种信号线、薄膜晶体管(TFT)、电容器和平坦化层。

[0008] 第一电极30设置在电路元件层20上。第一电极30在复数个像素中的每个像素中被图案化,并且充当相关技术的电致发光显示装置的阳极。

[0009] 辅助电极35与第一电极30间隔开并且设置在电路元件层20上。辅助电极35电连接至第二电极60并减小第二电极60的电阻。

[0010] 堤部40以矩阵结构设置以限定发光区。

[0011] 发光层50设置在第一电极30上,并包括第一发光层51和第二发光层52。当跨经第一发光层51和第二发光层52施加电场时,这两个层配合而发光。如果在一个区域中不存在第一发光层51,则不会从该区域发射光。

[0012] 第一发光层51通过喷墨工艺形成在通过堤部40限定的发光区中。通过喷墨工艺沉积的层在中心的厚度可以小于在边缘处的厚度。这可能导致喷墨沉积层或特征上的弯曲上表面。作为示例,在由堤部限定的区域内的平坦表面上沉积的喷墨沉积层或特征可以在该区域的中心具有与堤部处的高度相比更低的高度。第一发光层51包括空穴注入层(HIL)、空穴传输层(HTL)和发光材料层(EML)。

[0013] 通过沉积工艺在整个基板10上形成第二发光层52。第二发光层52包括电子传输层(ETL)和电子注入层(EIL)。

[0014] 第二电极60设置在第二发光层52上。第二电极60被设置为复数个像素的公共层,并且充当相关技术的电致发光显示装置的阴极。

[0015] 在相关技术的电致发光显示装置中,第二发光层52的ETL通过沉积工艺在整个基板10上由金属形成,并因此设置在辅助电极35以及第一电极30上。

[0016] 设置在辅助电极35和第二电极60之间的ETL可以由导电材料形成,以将辅助电极35电连接至第二电极60。

[0017] 而且,在相关技术的电致发光显示装置中,由于ETL是通过沉积工艺形成在通过喷墨工艺形成的EML上,因此在EML和ETL之间的界面处出现问题,导致器件的效率和寿命降低。

发明内容

[0018] 因此,本公开涉及提供基本上消除了由于相关技术的限制和缺点而引起的一个或更多个问题的电致发光显示装置。

[0019] 本公开的一方面涉及提供用于防止器件的性能、效率和寿命降低的电致发光显示装置。

[0020] 本公开的另外的优点和特征将部分地在随后的描述中阐述,并且部分地将在察看以下内容时对于本领域的普通技术人员而言变得明显,或者可以从本公开的实践中知悉。本公开的目的和其它优点可以通过在本公开中特别指出的结构来实现和获得。

[0021] 为了实现这些和其他优点并且根据本公开的目的,如本文所体现和广泛描述的,提供了一种电致发光显示装置,其包括:基板,该基板包括设置有复数个像素的有源区;设置在基板上的电路元件层;设置在电路元件层上的第一电极;设置在电路元件层上并与第一电极间隔开的辅助电极;设置在第一电极上的第一发光层;设置在第一发光层上的缓冲层;设置在缓冲层和辅助电极上的第二发光层;以及设置在第二发光层上的第二电极。

[0022] 应当理解,本公开的前述一般性描述和下面的详细描述均是示例性和说明性的,并且意在提供所要求保护的本公开的进一步的说明。

附图说明

[0023] 包括附图以提供对本公开的进一步理解,并且附图被并入本申请中且构成本申请的一部分,其示出了本公开的实施方案,并且与说明书一起用于说明本公开的原理。在附图中;

[0024] 图1是相关技术的电致发光显示装置的示意性截面;

[0025] 图2是根据本公开的实施方案的电致发光显示装置的示意性平面图;

[0026] 图3是示出根据本公开的实施方案的电致发光显示装置的有源区和虚拟区中的像素的示意性平面图;

[0027] 图4是根据本公开的实施方案的电致发光显示装置的截面图,并且是沿着图3的线I-I'截取的截面图;

[0028] 图5A是示出根据本公开的实施方案的电致发光显示装置的有机发光器件的示意性截面图;

[0029] 图5B是示出根据本公开的实施方案的电致发光显示装置的有机发光器件的示意性截面图;

[0030] 图6是将相关技术的电致发光显示装置的驱动电压与根据本公开的实施方案的电致发光显示装置的驱动电压进行比较的曲线图;

[0031] 图7是将相关技术的电致发光显示装置的电流效率与根据本公开的实施方案的电致发光显示装置的电流效率进行比较的曲线图;

[0032] 图8是将相关技术的电致发光显示装置的寿命与根据本公开的实施方案的电致发

光显示装置的寿命进行比较的曲线图;以及

[0033] 图9是将相关技术的电致发光显示装置的归一化光强度与根据本公开的实施方案的电致发光显示装置的归一化光强度相对于波长进行比较的曲线图。

具体实施方式

[0034] 现在将详细地参照本公开的示例性实施方案,其示例在附图中示出。在任何可能的情况下,贯穿附图将使用相同的附图标记来指代相同或相似的部分。

[0035] 说明书中所描述的术语应当如下理解。

[0036] 除非上下文另有明确指示,否则本文使用的单数形式旨在还包括复数形式。术语“第一”和“第二”是用于将一个要素与其他要素区分开,并且这些要素不应受这些术语所限。还应当理解,术语“包括”、“具有”和/或“包含”当在本文中使用时指明存在所阐述的特征、整数、步骤、操作、元件和/或部件,但不排除存在或添加一个或更多个另外的特征、整数、步骤、操作、元件、部件和/或其组合。术语“至少一者”应理解为包括一个或更多个相关联的列举项的任何和所有组合。例如,“第一项、第二项和第三项中的至少一者”的含义表示从第一项、第二项和第三项中的两者或更多者提出的所有项的组合,以及第一项、第二项或第三项。术语“在……上”应当被解释为包括一个要素形成在另一要素的顶部的情况以及此外其之间布置有第三要素的情况。

[0037] 在下文中,将参照附图详细描述根据本公开的电致发光显示装置的示例性实施方案。在本说明书中,在每幅附图中添加元件的附图标记时,应注意,在任何可能的情况下,对于元件使用已经在其他附图中用于表示相同元件的相同的附图标记。在以下描述中,当相关已知功能或配置的详细描述被确定为不必要地模糊了本公开的重点时,将省略该详细描述。

[0038] 在下文中,将参照附图来详细描述本公开的示例性实施方案。

[0039] 图2是根据本公开的实施方案的电致发光显示装置的示意性平面图。

[0040] 如图2所见,根据本公开的实施方案的电致发光显示装置可以包括有源区AA、虚拟区DA和焊盘区PA。

[0041] 有源区AA可以用作显示图像的显示区。在有源区AA中可以设置有复数个像素,并且在复数个像素中的每个像素中可以设置有发光区。

[0042] 详细地,在设置于有源区AA中的复数个像素中的每个像素中可以设置有信号线例如栅极线、数据线、电力线和参考线。此外,在设置于有源区AA中的每个像素中可以设置有用用于切换通过信号线施加的信号的传递的复数个薄膜晶体管(TFT),以及在每个像素中可以设置有通过复数个TFT驱动以发光的发光器件。

[0043] 虚拟区DA可以被设置成围绕有源区AA。

[0044] 详细地,虚拟区DA可以设置在有源区AA的上侧、下侧、左侧和右侧的外侧。在虚拟区DA中可以设置有复数个虚拟像素,并且在复数个虚拟像素中的每个虚拟像素中可以设置有虚拟发光区。由于虚拟区DA不是显示图像的显示区,因此设置在虚拟区DA中的虚拟像素可以具有与设置在有源区AA中的每个像素的结构不同的结构。例如,信号线、TFT和发光器件中的至少一者可以不被设置,或者可以不被完全地设置在设置于虚拟区DA中的虚拟像素中的每个虚拟像素中,因此,可以不从设置在虚拟区DA中的每个虚拟像素中发光。如果在虚

拟区DA中发光,则由于在虚拟区DA中发生的漏光,电致发光显示装置的图像品质下降。

[0045] 虚拟区DA防止在有源区AA的中心和外部之间发生工艺错误。这将在下面详细描述。

[0046] 可以执行复数个堆叠工艺和复数个掩模工艺以在有源区AA中形成复数个像素。堆叠工艺中的每一者可以通过物理沉积工艺、化学沉积工艺、涂覆工艺或喷墨工艺形成绝缘层、金属层或有机层的工艺,掩模工艺中的每一者可以通过使用本领域技术人员已知的光刻工艺对通过堆叠工艺形成的绝缘层、金属层或有机层进行图案化以具有特定形状的工艺。

[0047] 如上所述,当在有源区AA上执行复数个堆叠工艺和复数个掩模工艺时,由于工艺特性,存在于有源区AA的中心和边缘之间发生工艺错误的可能性。为此,虚拟区DA可以设置在有源区AA的边缘中,因此,在发生错误的情况下,错误发生在虚拟区DA中而不发生在有源区AA中。

[0048] 具体地,当通过喷墨工艺形成发光器件的发光层时,在基板的中心和边缘之间可能在干燥发光层时发生差异,并且在这种情况下,如果没有设置虚拟区DA,则有源区AA的中心和边缘之间的发光是均匀的。

[0049] 因此,虚拟区DA可以设置在有源区AA的外部,因此,在通过喷墨工艺形成发光器件的发光层的情况下,发光层的干燥在有源区AA和虚拟区DA之间不均匀,但发光层的干燥在有源区AA中是完全均匀的。

[0050] 在虚拟区DA的外侧可以设置有焊盘区PA。

[0051] 在焊盘区PA中可以设置有诸如栅极驱动器或数据驱动器的电路驱动器。电路驱动器可以设置在虚拟区DA的上侧、下侧、左侧和右侧中的至少一者的外侧。设置在焊盘区PA中的电路驱动器可以经由虚拟区DA连接至设置在有源区AA中的电路元件。

[0052] 图3是示出根据本公开的实施方案的电致发光显示装置的有源区和虚拟区中的像素的示意性平面图。

[0053] 如图3所见,有源区AA可以设置在基板100上,并且虚拟区DA可以设置在有源区AA的外侧。焊盘区PA可以设置在虚拟区DA的外侧,并且在焊盘区PA中可以设置有复数个焊盘。图3示意性地示出了基板100的左上区域。

[0054] 在有源区AA中可以设置有复数个像素P。复数个像素P可以包括发射红光的红色像素、发射绿光的绿色像素和发射蓝光的蓝色像素,但是不限于此。

[0055] 在复数个像素P中,发光区可以由堤部400限定。堤部400可以被设置成围绕复数个像素P中的每个像素的边缘。在这种情况下,用于将第二电极电连接至辅助电极的接触部CNT可以设置在复数个像素P的相邻像素之间。接触部CNT可以通过设置在堤部400中的孔而使辅助电极露出的区域。

[0056] 复数个像素P可以以如图3所示的矩阵类型布置,但不限于此。在其他实施方案中,复数个像素P可以以本领域技术人员已知的各种类型布置。

[0057] 在虚拟区DA中可以设置有复数个虚拟像素DP。复数个虚拟像素DP中的一些虚拟像素可以布置在与布置有像素P的列不同的列中。此外,复数个虚拟像素DP中的一些虚拟像素可以布置在与布置有像素P的列相同的列中。

[0058] 图4是根据本公开的实施方案的电致发光显示装置的截面图并且是沿着图3的线

I-I' 截取的截面图,以及图5A和图5B中的每一者都是示出根据本公开的实施方案的电致发光显示装置的有机发光器件的示意性截面图。

[0059] 如图4所见,根据本公开的实施方案的电致发光显示装置可以包括设置在基板100上的有源区AA、虚拟区DA和焊盘区PA。

[0060] 基板100可以由玻璃、塑料等形成,但是不限于此。基板100可以由透明材料形成,或者可以由不透明材料形成。

[0061] 在基板100上可以设置有光阻挡层110。光阻挡层110可以另外地设置在基板100和有源层210之间,并且可以阻挡光行进到有源层210,从而防止有源层210劣化。光阻挡层110可以包括下光阻挡层111和上光阻挡层112。

[0062] 下光阻挡层111可以设置在基板100和上光阻挡层112之间,并且可以增强基板100和上光阻挡层112之间的粘结力。而且,下光阻挡层111可以保护上光阻挡层112的下表面,从而防止上光阻挡层112的下表面被腐蚀。因此,下光阻挡层111的氧化速率可以低于上光阻挡层112的氧化速率。也就是说,下光阻挡层111可以由比上光阻挡层112的材料耐腐蚀性更强的材料形成。如上所述,下光阻挡层111可以充当粘结力增强层或抗腐蚀层,并且可以由钛(Ti)、或钼(Mo)和Ti的合金(MoTi)形成,但不是限于此。

[0063] 上光阻挡层112可以设置在下光阻挡层111上。上光阻挡层112可以由电阻低的铜(Cu)或铝(Al)形成,但不限于此。上光阻挡层112可以由比下光阻挡层111的电阻相对较低的材料形成。上光阻挡层112可以连接至漏电极265,并且上光阻挡层112的厚度可以设定得比下光阻挡层111的厚度更厚,以减小漏电极265的电阻。

[0064] 在基板100上可以设置有缓冲层120。缓冲层120可以设置在基板100和光阻挡层110上,用于保护薄膜晶体管(TFT)免受通过易于渗透水的基板100渗透的水的影响。

[0065] 根据本公开的实施方案的电致发光显示装置可以实现为其中发射的光行进到上部的顶部发光型,并且在这种情况下,基板100的材料可以使用不透明材料以及透明材料。

[0066] 此外,根据本公开的实施方案的电致发光显示装置可以实现为其中发射光行进到下部的底部发光型,并且在这种情况下,基板100的材料可以使用透明材料。

[0067] 在基板100上在有源区AA中可以设置有电路元件层200、第一电极310、辅助电极320、堤部400、发光层500和第二电极600。

[0068] 电路元件层200可以设置在基板100上。电路元件层200可以包括有源层210、栅极绝缘层220、栅电极230、辅助线240、层间绝缘层250、源电极260、漏电极265、连接线270、钝化层280和平坦化层290。

[0069] 有源层210可以设置在基板100上。有源层210可以由硅基半导体材料、氧化物半导体材料等形成,但不限于此。

[0070] 栅极绝缘层220可以设置在有源层210上,并且可以使有源层210与栅电极230绝缘。

[0071] 栅电极230可以设置在栅极绝缘层220上。栅电极230可以包括下栅电极231和上栅电极232。

[0072] 下栅电极231可以设置在栅极绝缘层220和上栅电极232之间,并且可以增强栅极绝缘层220和上栅电极232之间的粘结力。而且,下栅电极231可以保护上栅电极232的下表面,从而防止上栅电极232的下表面被腐蚀。因此,下栅电极231的氧化速率可以低于上栅电极

232的氧化速率。也就是说,下栅电极231可以由比上栅电极232的材料耐腐蚀性更强的材料形成。如上所述,下栅电极231可以用作粘结力增强层或抗腐蚀层,并且可以由Ti、或Mo和Ti的合金(MoTi)形成,但是不限于此。

[0073] 上栅电极232可以设置在下栅电极231上。上栅电极232可以由电阻低的Cu或Al形成,但不限于此。上栅电极232可以由电阻比下栅电极231的电阻相对较低的材料形成。上栅电极232的厚度可以设定得比下栅电极231的厚度更厚,以减小栅电极230的电阻。

[0074] 辅助线240可以与栅电极230设置在相同层上,并且可以与栅电极230间隔开。辅助线240可以通过相同的工艺与栅电极230同时形成,并且可以由与栅电极230的材料相同的材料形成。辅助线240可以包括下辅助线241和上辅助线242。下辅助线241和上辅助线242可以由与下栅电极231和上栅电极232中的相应一者相同的材料形成。

[0075] 辅助线240可以电连接至辅助电极320,这将在下面描述。由于辅助线240电连接至辅助电极320,所以可以减小辅助电极320和第二电极600中的每一者的电阻。

[0076] 层间绝缘层250可以设置在栅电极230上,并且可以使栅电极230相对于源电极260和漏电极265绝缘。

[0077] 源电极260和漏电极265可以彼此面对,并且可以在层间绝缘层250上彼此间隔开。源电极260可以通过设置在层间绝缘层250中的接触孔连接至有源层210的一端,并且漏电极265可以通过设置在层间绝缘层250中的另一个接触孔连接至有源层210的另一端。源电极260可以包括下源电极261、中源电极262和上源电极263,并且漏电极265可以包括下漏电极266、中漏电极267和上漏电极268。

[0078] 下源电极261和下漏电极266可以设置在层间绝缘层250与中源电极262和中漏电极267之间,并且可以增强层间绝缘层250与中源电极262和中漏电极267之间的粘结力。而且,下源电极261和下漏电极266可以保护中源电极262和中漏电极267的下表面,从而防止中源电极262和中漏电极267的下表面被腐蚀。

[0079] 因此,下源电极261和下漏电极266中的每一者的氧化速率可以低于中源电极262和中漏电极267中的每一者的氧化速率。也就是说,下源电极261和下漏电极266可以由比中源电极262和中漏电极267中的每一者的材料的耐腐蚀性更强的材料形成。如上所述,下源电极261和下漏电极266中的每一者可以用作粘结力增强层或抗腐蚀层,并且可以由Mo和Ti的合金(MoTi)形成,但是不限于此。

[0080] 中源电极262和中漏电极267可以设置在下源电极261和下漏电极266与上源电极263和上漏电极268之间。中源电极262和中漏电极267可以由电阻低的Cu形成,但不限于此。中源电极262和中漏电极267可以由比下源电极261和下漏电极266的电阻相对较低的材料形成。中源电极262和中漏电极267中的每一者的厚度可以设定得比下源电极261和下漏电极266中的每一者的厚度更厚,以便减小源电极260和漏电极265的总电阻。

[0081] 上源电极263和上漏电极268可以设置在钝化层280与中源电极262和中漏电极267之间,并且可以增强钝化层280与中源电极262和中漏电极267之间的粘结力。另外,上源电极263和上漏电极268可以保护中源电极262和中漏电极267的上表面,从而防止中源电极262和中漏电极267的上表面被腐蚀。

[0082] 因此,上源电极263和上漏电极268中的每一者的氧化速率可以低于中源电极262和中漏电极267中的每一者的氧化速率。也就是说,上源电极263和上漏电极268可以由比中

源电极262和中漏电极267中的每一者的材料的耐腐蚀性更强的材料形成。如上所述,上源电极263和上漏电极268中的每一者可以用作粘结力增强层或抗腐蚀层,并且可以由诸如铟锡氧化物(ITO)的透明导电材料形成,但是不限于此。

[0083] 连接线270可以与源电极260和漏电极265设置在相同层上,并且可以与源电极260和漏电极265间隔开。连接线270以及源电极260和漏电极265可以通过相同的工艺由相同的材料同时形成。连接线270可以包括下连接线271、中连接线272和上连接线273。

[0084] 下连接线271可以由与下源电极261和下漏电极266中的每一者的材料相同的材料形成,以具有与下源电极261和下漏电极266中的每一者的厚度相同的厚度,并且中连接线272可以由与中源电极262和中漏电极267中的每一者相同的材料形成,以具有与中源电极262和中漏电极267中的每一者相同的厚度。另外,上连接线273可以由与上源电极263和上漏电极268中的每一者相同的材料形成,以具有与上源电极263和上漏电极268中的每一者相同的厚度。在这种情况下,连接线270以及源电极260和漏电极265可以通过相同的工艺同时形成。

[0085] 连接线270可以电连接至辅助电极320,这将在下面描述。由于连接线270电连接至辅助电极320,所以可以减小辅助电极320和第二电极600中的每一者的电阻。

[0086] 钝化层280可以设置在源电极260、漏电极265和连接线270上,并且可以保护TFT。

[0087] 平坦化层290可以设置在钝化层280上并且可以使基板100上的表面平坦化。

[0088] 如上所述,电路元件层200可以包括TFT,该TFT包括有源层210、栅电极230、源电极260和漏电极265。在图4中,示出了具有顶栅结构的TFT,其中栅电极230设置在有源层210上,但是不限于此。在另一些实施方案中,电路元件层200可以包括具有底栅结构的TFT,其中栅电极230设置在有源层210下方。

[0089] 在电路元件层200中,可以在复数个像素中的每个像素中设置包括各种信号线、TFT和电容器的电路元件。信号线可以包括栅极线、数据线、电力线和参考线,并且TFT可以包括开关TFT、驱动TFT和感测TFT。图4中所示的TFT可以对应于驱动TFT。

[0090] 开关TFT可以由通过栅极线提供的栅极信号导通,并且可以将通过数据线提供的数据电压传送到驱动TFT。

[0091] 驱动TFT可以由从开关TFT传送的数据电压导通,以由通过电力线提供的电力产生数据电流,并且可以将数据电流提供至第一电极310。

[0092] 感测TFT可以感测驱动TFT的阈值电压偏差,这导致图像品质的劣化。响应于通过栅极线或单独的感测线提供的感测控制信号,感测TFT可以将驱动TFT的电流提供至参考线。

[0093] 电容器可以在一帧期间保持提供至驱动TFT的数据电压,并且可以连接至驱动TFT的栅电极和源电极。

[0094] 在根据本公开的实施方案的电致发光显示装置被实现为顶部发光型的情况下,即使当TFT设置在发光层500下方时,发光也不受TFT的影响,因此,TFT可以设置在发光层500下方。

[0095] 第一电极310可以设置在电路元件层200上。第一电极310可以在复数个像素中的每个像素中被图案化,并且可以充当电致发光显示装置的阳极。

[0096] 当根据本公开的实施方案的电致发光显示装置被实现为顶部发光型时,第一电极

310可以包括用于将从发光层500发射的光反射到上部的反射材料。在这种情况下,第一电极310可以具有包括透明导电材料和反射材料的堆叠结构。另一方面,当根据本公开的实施方案的电致发光显示装置被实现为底部发光型时,第一电极310可以由透明导电材料形成。

[0097] 第一电极310可以通过设置在平坦化层290和钝化层280中的接触孔连接至TFT的漏电极265。根据情况,第一电极310可以通过设置在平坦化层290和钝化层280中的接触孔连接至TFT的源电极260。

[0098] 辅助电极320可以与第一电极310设置在相同层上,并且可以与第一电极310间隔开。辅助电极320和第一电极310可以通过相同的工艺由相同的材料同时形成。

[0099] 辅助电极320可以电连接至第二电极600。由于辅助电极320电连接至第二电极600,所以可以减小第二电极600的电阻。

[0100] 辅助电极320可以包括下辅助电极321、中辅助电极322和上辅助电极323。第一电极310可以包括下第一电极311、中第一电极312和上第一电极313。

[0101] 下第一电极311可以设置在平坦化层290和中第一电极312之间以增强平坦化层290和中第一电极312之间的粘结力,并且下辅助电极321可以设置在平坦化层290和中辅助电极322之间以增强平坦化层290和中辅助电极322之间的粘结力。另外,下第一电极311可以保护中第一电极312的下表面,并且下辅助电极321可以保护中辅助电极322的下表面,从而防止中第一电极312的下表面和中辅助电极322的下表面被腐蚀。

[0102] 因此,下第一电极311和下辅助电极321中的每一者的氧化速率可以低于中第一电极312和中辅助电极322中的每一者的氧化速率。也就是说,下第一电极311和下辅助电极321可以由比中第一电极312和中辅助电极322中的每一者的材料的耐腐蚀性更强的材料形成。如上所述,下第一电极311和下辅助电极321中的每一者可以用作粘结力增强层或抗腐蚀层,并且可以由Mo和Ti的合金(MoTi)形成,但不限于此。

[0103] 中第一电极312可以设置在下第一电极311和上第一电极313之间,并且中辅助电极322可以设置在下辅助电极321和上辅助电极323之间。中第一电极312和中辅助电极322可以由电阻低的Cu形成,但不限于此。中第一电极312和中辅助电极322可以由比下第一电极311和下辅助电极321的电阻相对较低的材料形成。中第一电极312和中辅助电极322中的每一者的厚度可以设定得比下第一电极311和下辅助电极321中的每一者的厚度更厚,以便减小第一电极310和辅助电极320的总电阻。

[0104] 上第一电极313和上辅助电极323可以保护中第一电极312和中辅助电极322的上表面,从而防止中第一电极312和中辅助电极322的上表面被腐蚀。

[0105] 因此,上第一电极313和上辅助电极323中的每一者的氧化速率可以低于中第一电极312和中辅助电极322中的每一者的氧化速率。也就是说,上第一电极313和上辅助电极323可以由比中第一电极312和中辅助电极322中的每一者的材料的耐腐蚀性更强的材料形成。如上所述,上第一电极313和上辅助电极323中的每一者可以用作粘结力增强层或抗腐蚀层,并且可以由诸如ITO的透明导电材料形成,但是不限于此。

[0106] 堤部400可以设置在复数个像素P的相邻像素之间。堤部400可以完全以矩阵结构设置,并且可以在单个像素P中限定发光区。堤部400可以设置在平坦化层290上以隐藏第一电极310和辅助电极320中的每一者的两端。因此,分别在复数个像素中被图案化的复数个第一电极310和辅助电极320可以通过堤部400彼此绝缘。

[0107] 在第一电极310上可以设置有发光层500。发光层500可以被设置成针对复数个像素P中的每个像素发射不同颜色的光。例如,发光层500可以被设置成发射红光、绿光和蓝光,但不限于此。发光层500可以被设置成发射白光,并且在这种情况下,针对复数个像素P中的每个像素,还可以在从发光层500发射的光的行进路径中设置有滤色器。

[0108] 参照图5A和图5B,根据本公开的实施方案的发光层500可以包括第一发光层510、缓冲层520和第二发光层530。

[0109] 第一发光层510可以设置在第一电极310上。第一发光层510可以设置在由堤部400限定的发光区中。第一发光层510可以包括空穴注入层(HIL)、空穴传输层(HTL)和发光材料层(EML)。在红色像素中,EML可以是发射红光的红色EML R。在绿色像素中,EML可以是发射绿光的绿色EML G。在蓝色像素中,EML可以是发射蓝光的蓝色EML B。可以通过喷墨工艺形成第一发光层510。详细地,可以在没有掩模的情况下使用喷墨装置通过喷墨工艺在复数个像素P中的每个像素P中对第一发光层510进行图案化。

[0110] 缓冲层520可以设置在第一发光层510上。缓冲层520可以设置在由堤部400限定的发光区中。可以在没有掩模的情况下使用喷墨装置通过喷墨工艺在复数个像素P中的每个像素中对缓冲层520进行图案化。也就是说,缓冲层520可以设置在仅第一发光层510上,而不设置在辅助电极320和第二电极600之间。缓冲层520可以由有机材料形成或者包括有机材料,因此,在增强器件性能方面没有限制。例如,缓冲层520可以由导电有机材料形成。因此,基于每个像素的特性,缓冲层520可以用作具有期望功能的功能层。在一个示例性实施方案中,缓冲层可以被配置成减轻或阻挡激子、空穴、或电子通过该层迁移的阻挡层。在另一个示例性实施方案中,缓冲层可以被配置成其上待形成有第二发光层的表面的粗糙度比第一发光层的面对缓冲层的表面的粗糙度更小的平坦化层,以减小界面问题。在另一个示例性实施方案中,缓冲层可以被配置成电子传导层。在另一个示例性实施方案中,缓冲层可以被设置在复数个像素中的仅一些选定的像素中。也可以设想这些实施方案的组合。

[0111] 具体地,参照图5A,缓冲层520可以设置在蓝色像素中,并因此可以设置在蓝色EML B上。缓冲层可以不设置在红色像素或绿色像素中,因此可以不设置在红色EML R或绿色EML G上。由于较低的T1电压电平,蓝色EML B可能具有组合的激子、电子或空穴移动到相邻的传输层的特性,因此,与红色EML R和绿色EML G相比,发光效率降低。T1电压电平表示最低三重激发态的能级或电压电平。因此,缓冲层520可以由具有比蓝色EML B的T1电压电平高的T1电压电平并且具有比蓝色EML B的最高占据分子轨道(HOMO)能级值低的最高占据分子轨道(HOMO)能级值的材料形成,并且可以设置在蓝色EML B上以增强蓝色EML B的器件性能。缓冲层520可以用作阻挡层以防止激子、电子或空穴移动到相邻的电子注入层。缓冲层520可以由具有比蓝色EML B、绿色EML G和红色EML B的T1电压电平高的T1电压电平的材料形成。参照图5B,缓冲层520可以设置在蓝色像素、绿色像素和红色像素中,并因此可以设置在蓝色EML B上、绿色EML G上和红色EML B上。

[0112] 缓冲层520可以由含有咔唑的材料或含有芴或吡啶的材料形成。另外,缓冲层520可以由选自基于芳胺的材料、基于星型(星爆,starburst)芳香胺的材料和螺型材料中的一种或更多种材料形成,但不限于此。

[0113] 此外,缓冲层520可以由聚合物、低聚物或分子量为800或更高的单体形成,或者可以由包含烷基的材料形成。所述聚合物、低聚物、单体和包含烷基的材料可以是不能应用于

沉积工艺的材料,因此,缓冲层520可以通过喷墨工艺形成。如上所述,可以通过使用喷墨工艺而不是沉积工艺在通过喷墨工艺形成的第一发光层510上形成缓冲层520,从而使第一发光层510和缓冲层520之间的界面的问题最小化。

[0114] 此外,缓冲层520可以由用于减小其上表面的粗糙度的材料形成。因此,即使当通过沉积工艺在缓冲层520上形成第二发光层530时,也减少了界面问题。另外,缓冲层520可以在第二发光层530未沉积在第一发光层510上的状态下通过喷墨工艺形成在第一发光层510上,然后,第二发光层530可以通过沉积工艺形成在缓冲层520上,从而保护第一发光层510的上表面。

[0115] 此外,缓冲层520可以用作电子传输层(ETL)。

[0116] 第二发光层530可以设置在缓冲层520和辅助电极320上。除了焊盘区PA之外,第二发光层530可以通过沉积工艺整体形成在基板100上。因此,第二发光层530也可以设置在堤部400的上表面上。由于第二发光层530设置在辅助电极320和第二电极600之间,所以第二发光层530可以由导电材料(例如,金属)形成,以便将辅助电极320电连接至第二电极600。因此,辅助电极320可以通过第二发光层530电连接至第二电极600。第二发光层530可以包括电子注入层(EIL)。

[0117] 第二电极600可以设置在发光层500上。更详细地,第二电极600可以设置在第二发光层530上。第二电极600可以用作电致发光显示装置的阴极。第二电极600可以设置在堤部400以及发光层500上。因此,第二电极600可以用作将公共电压施加到复数个像素的公共电极。

[0118] 在第二电极600上可以设置有封装层(未示出)。封装层可以被设置成覆盖有源区AA,而且,可以被设置成覆盖虚拟区DA。封装层可以防止氧气或水渗透到TFT和发光层500中。为此,封装层可以包括至少一个无机层和至少一个有机层。

[0119] 在基板100上在虚拟区DA中可以设置有电路元件层200、堤部400、虚拟发光层500和第二电极600。

[0120] 设置在虚拟区DA中的电路元件层200可以通过与设置在有源区AA中的电路元件层200相同的工艺形成为具有相同的结构。

[0121] 然而,本实施方案不限于此。在另一些实施方案中,在设置于虚拟区DA中的电路元件层200中可以不设置信号线例如栅极线、数据线、电力线和参考线中的一些,或者在电路元件层200中可以不设置开关TFT和驱动TFT中的至少一者。因此,在虚拟区DA中可以不发光。根据情况,设置在虚拟区DA中的电路元件层200可以不完全配置,使得开关TFT和驱动TFT中的一者不工作。

[0122] 设置在虚拟区DA中的堤部400可以设置在复数个虚拟像素DP的相邻虚拟像素之间。设置在虚拟区DA中的堤部400可以在单独的虚拟像素DP中限定虚拟发光区。在附图中,示出了在虚拟区DA中设置有一个像素DP,但是在虚拟区DA中可以设置有复数个虚拟像素DP。

[0123] 类似于设置在有源区AA中的堤部400,设置在虚拟区DA中的堤部400可以整体地以矩阵结构设置,并且可以在单独的虚拟像素DP中限定虚拟发光区。结果,堤部400可以以矩阵结构设置在有源区AA和虚拟区DA中。

[0124] 设置在虚拟区DA中的虚拟发光层500可以设置在电路元件层200上。设置在虚拟区

DA中的虚拟发光层500可以由与设置在有源区AA中的发光层500相同的材料形成以具有与发光层500相同的厚度。

[0125] 由于虚拟区DA不是显示图像的显示区,因此设置在虚拟区DA中的虚拟像素DP可以被配置为使得不发光。然而,当在虚拟区DA中发光时,由于在虚拟区DA中发生漏光,所以电致发光显示装置的显示品质下降。

[0126] 为了不从虚拟像素DP发射光,在设置于虚拟区DA中的电路元件层200中可以不设置TFT,或者在虚拟区DA中可以不设置第一电极。

[0127] 设置在虚拟区DA中的第二电极600可以形成为从设置在有源区AA中的第二电极600延伸的结构。然而,在虚拟区DA中可以不设置第二电极600,因此,在虚拟区DA中可以不发光。

[0128] 在基板100上在焊盘区PA中可以设置有焊盘700。焊盘700可以包括信号焊盘710和焊盘电极720。

[0129] 信号焊盘710可以设置在绝缘层225上。信号焊盘710可以与设置在有源区AA中的栅电极230设置在相同层上。信号焊盘710可以包括下信号焊盘711和上信号焊盘712。

[0130] 下信号焊盘711可以由与下栅电极231相同的材料形成以具有与下栅电极231相同的厚度,并且上信号焊盘712可以由与上栅电极232相同的材料形成以具有与上栅电极232相同的厚度。在这种情况下,信号焊盘710和栅电极230可以通过相同的工艺同时形成。

[0131] 焊盘电极720可以设置在层间绝缘层250上。焊盘电极720可以与设置在有源区AA中的源电极260和漏电极265设置在相同层上。焊盘电极720可以通过接触孔连接至信号焊盘710。焊盘电极720可以在外部露出,并且可以连接至外部驱动器。焊盘电极720可以包括下焊盘电极721、中焊盘电极722和上焊盘电极723。

[0132] 下焊盘电极721可以由与下源电极261和下漏电极266相同的材料形成以具有与下源电极261和下漏电极266相同的厚度,中焊盘电极722可以由与中源电极262和中漏电极267相同的材料形成以具有与中源电极262和中漏电极267相同的厚度,以及上焊盘电极723可以由与上源电极263和上漏电极268相同的材料形成以具有与上源电极263和上漏电极268相同的厚度。在这种情况下,焊盘电极720以及源电极260和漏电极265可以通过相同的工艺同时形成。

[0133] 如上所述,在根据本公开的实施方案的电致发光显示装置中,由于缓冲层520通过喷墨工艺形成在第一发光层510上,所以缓冲层520可以设置在仅第一发光层510上,因此,缓冲层520可以由有机材料形成或者包括有机材料,从而增强蓝色像素的器件性能。

[0134] 而且,在根据本公开的实施方案的电致发光显示装置中,由于缓冲层520通过喷墨工艺形成在第一发光层510上,因此在通过喷墨工艺形成的第一发光层510与通过沉积工艺形成的第二发光层530之间的界面上出现的问题减少,从而防止有机发光器件的效率和寿命降低。

[0135] 图6至图9是将相关技术的电致发光显示装置与根据本公开的实施方案的电致发光显示装置进行比较的曲线图。

[0136] 在相关技术的电致发光显示装置中,有机发光器件包括第一电极、第一发光层、第二发光层和第二电极而没有缓冲层。另一方面,在根据本公开的实施方案的电致发光显示装置中,如上参考图4和图5所述,有机发光器件包括第一电极、第一发光层、缓冲层、第二发

光层和第二电极。

[0137] 图6是将相关技术的电致发光显示装置的驱动电压与根据本公开的实施方案的电致发光显示装置的驱动电压进行比较的曲线图。

[0138] 参照图6,在相关技术的电致发光显示装置中,当电流密度为 $0\text{mA}/\text{cm}^2$ 至 $50\text{mA}/\text{cm}^2$ 时,驱动电压在约3V至7V的范围内。在根据本公开的实施方案的电致发光显示装置中,当电流密度为 $0\text{mA}/\text{cm}^2$ 至 $50\text{mA}/\text{cm}^2$ 时,驱动电压在约3V至7.2V的范围内。与相关技术的电致发光显示装置相比,根据本公开的实施方案的电致发光显示装置还包括缓冲层520,但在驱动电压之间几乎没有差异。

[0139] 图7是将相关技术的电致发光显示装置的电流效率与根据本公开的实施方案的电致发光显示装置的电流效率进行比较的曲线图。

[0140] 参照图7,当面板亮度为 $0\text{Cd}/\text{m}^2$ 至 $2000\text{Cd}/\text{m}^2$ 时,根据本公开的实施方案的电致发光显示装置的电流效率远高于相关技术的电致发光显示装置的电流效率。

[0141] 图8是将相关技术的电致发光显示装置的寿命与根据本公开的实施方案的电致发光显示装置的寿命进行比较的曲线图。

[0142] 参照图8,在相关技术的电致发光显示装置中,亮度随时间从约101%减少到约83%。在根据本公开的实施方案的电致发光显示装置中,即使在经过与相关技术的电致发光显示装置相同的时间时,发光也从约101%减小到约86%。如上所述,根据本公开的实施方案的电致发光显示装置的寿命比相关技术的电致发光显示装置的寿命长。

[0143] 图9是将相关技术的电致发光显示装置的归一化光强度与根据本公开的实施方案的电致发光显示装置的归一化光强度相对于波长进行比较的曲线图。

[0144] 参照图9,与相关技术的电致发光显示装置相比,根据本公开的实施方案的电致发光显示装置还包括缓冲层520,但是根据本公开的实施方案的电致发光显示装置的归一化光强度与相关技术的电致发光显示装置的归一化光强度相对于波长几乎相似。

[0145] 如上所述,在根据本公开的实施方案的电致发光显示装置中,由于缓冲层通过喷墨工艺形成在第一发光层上,因此缓冲层可以设置在仅第一发光层上,并且因此,缓冲层可以由有机材料形成或包括有机材料,从而增强蓝色像素的器件性能。

[0146] 此外,在根据本公开的实施方案的电致发光显示装置中,由于缓冲层通过喷墨工艺形成在第一发光层上,因此在通过喷墨工艺形成的第一发光层与通过沉积工艺形成的第二发光层之间的界面上出现的问题减少,从而防止有机发光器件的效率和寿命降低。

[0147] 对于本领域技术人员明显的是,在不脱离本公开的范围的情况下可以对本公开进行各种修改和变化。因此,本发明旨在覆盖本公开的修改和变型,只要这些修改和变型在所附权利要求及其等同方案的范围内即可。

[0148] 以下清单提供了本公开的各方面并且形成说明书的一部分。除了明确说明的那些之外,这些方面可以任何相容的组合进行结合。各方面还可以与本文描述的任何相容特征结合:

[0149] 方面1.一种电致发光显示装置,包括:

[0150] 基板,其包括设置有复数个像素的有源区;

[0151] 设置在所述基板上的电路元件层;

[0152] 设置在所述电路元件层上的第一电极;

- [0153] 辅助电极,其设置在所述电路元件层上并且与所述第一电极间隔开;
- [0154] 设置在所述第一电极上的第一发光层;
- [0155] 设置在所述第一发光层上的缓冲层;
- [0156] 设置在所述缓冲层和所述辅助电极上的第二发光层;以及
- [0157] 设置在所述第二发光层上的第二电极。
- [0158] 方面2.根据方面1所述的电致发光显示装置,其中所述缓冲层包括非导电材料。
- [0159] 方面3.根据方面1所述的电致发光显示装置,其中所述第一发光层包括发蓝光材料层,以及所述缓冲层设置在所述发蓝光材料层上。
- [0160] 方面4.根据方面3所述的电致发光显示装置,其中所述缓冲层具有比所述发蓝光材料层的T1电压电平高的T1电压电平和比所述发蓝光材料层的最高占据分子轨道(HOMO)能级值低的HOMO能级值。
- [0161] 方面5.根据方面1所述的电致发光显示装置,其中所述缓冲层包括聚合物、低聚物或分子量为800或更高的单体。
- [0162] 方面6.根据方面1所述的电致发光显示装置,其中所述缓冲层包括含有烷基的材料。
- [0163] 方面7.根据方面1所述的电致发光显示装置,其中所述缓冲层包括含有唑的材料或含有茚或吡啶的材料。
- [0164] 方面8.根据方面1所述的电致发光显示装置,其中所述缓冲层包括选自包括基于芳胺的材料、基于星型芳族胺的材料和螺型材料的组中的一种或更多种材料。
- [0165] 方面9.根据方面1所述的电致发光显示装置,其中所述缓冲层通过喷墨工艺形成。
- [0166] 方面10.根据方面1所述的电致发光显示装置,其中所述第一发光层通过喷墨工艺形成,以及所述第二发光层通过沉积工艺形成。
- [0167] 方面11.根据方面1所述的电致发光显示装置,其中所述第一发光层包括空穴注入层、空穴传输层和发光材料层,以及
- [0168] 所述第二发光层包括电子注入层。
- [0169] 方面12.根据方面1所述的电致发光显示装置,其中所述第二发光层包括导电材料并且电连接至所述辅助电极和所述第二电极。
- [0170] 方面13.一种电致发光显示装置,包括:
- [0171] 基板,所述基板包括设置有红色像素、绿色像素和蓝色像素的有源区;
- [0172] 第一电极和辅助电极,所述第一电极和所述辅助电极设置在所述基板上并且彼此间隔开;
- [0173] 堤部,所述堤部设置在所述第一电极和所述辅助电极中的每一者的边缘中以在所述有源区中限定发光区;
- [0174] 第一发光层,所述第一发光层设置于在所述第一电极上设置的所述发光区中;以及设置在所述第一发光层上的缓冲层;
- [0175] 设置在所述缓冲层和所述辅助电极上的第二发光层;以及
- [0176] 设置在所述第二发光层上的第二电极,
- [0177] 其中所述缓冲层设置在所述蓝色像素中。
- [0178] 方面14.根据方面13所述的电致发光显示装置,其中所述缓冲层包括非导电材料。

- [0179] 方面15.根据方面13所述的电致发光显示装置,其中
- [0180] 所述第一发光层包括空穴注入层、空穴传输层和发光材料层,
- [0181] 所述第二发光层包括电子注入层,以及
- [0182] 所述第一发光层和所述缓冲层通过喷墨工艺形成,以及所述第二发光层通过沉积工艺形成。

相关技术

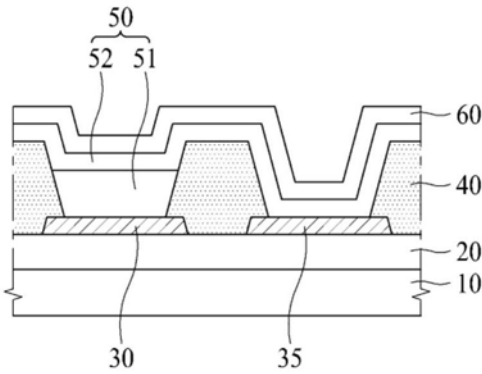


图1

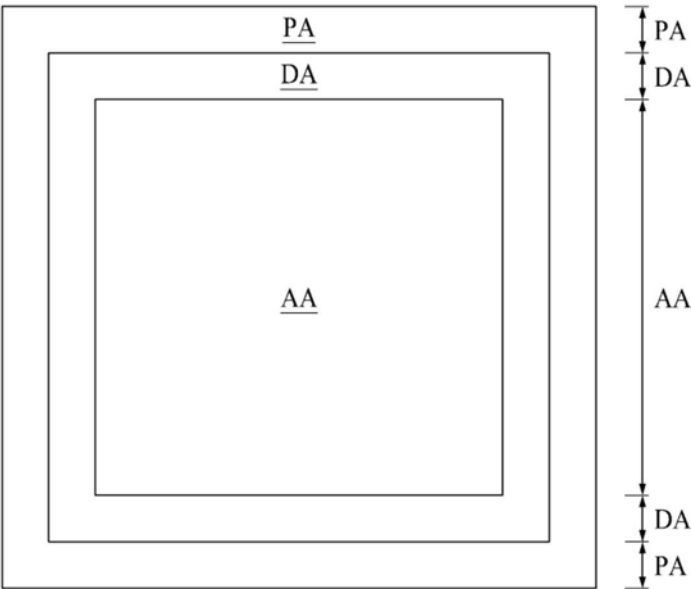


图2

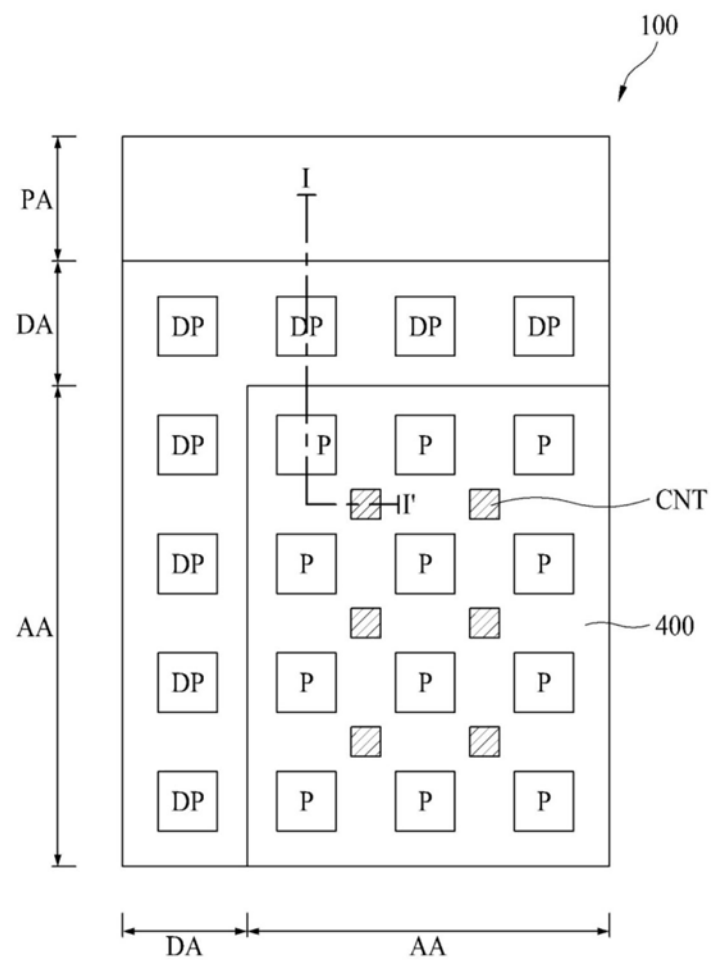


图3

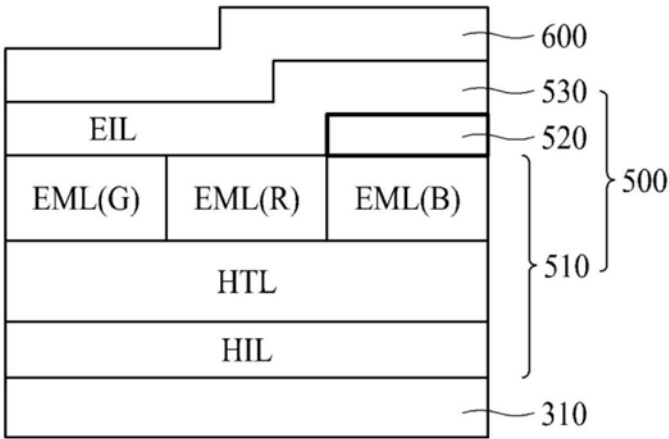


图5A

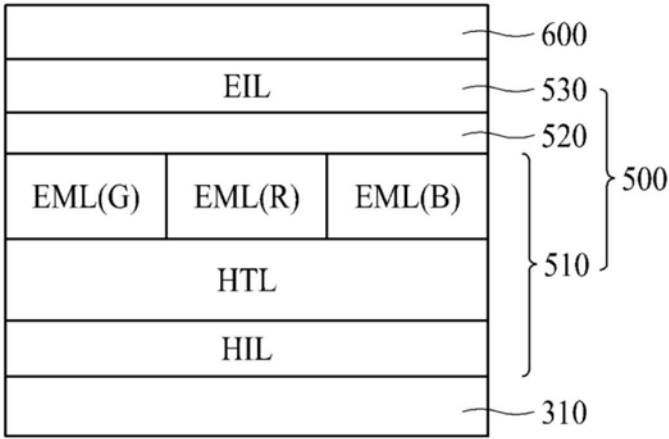


图5B

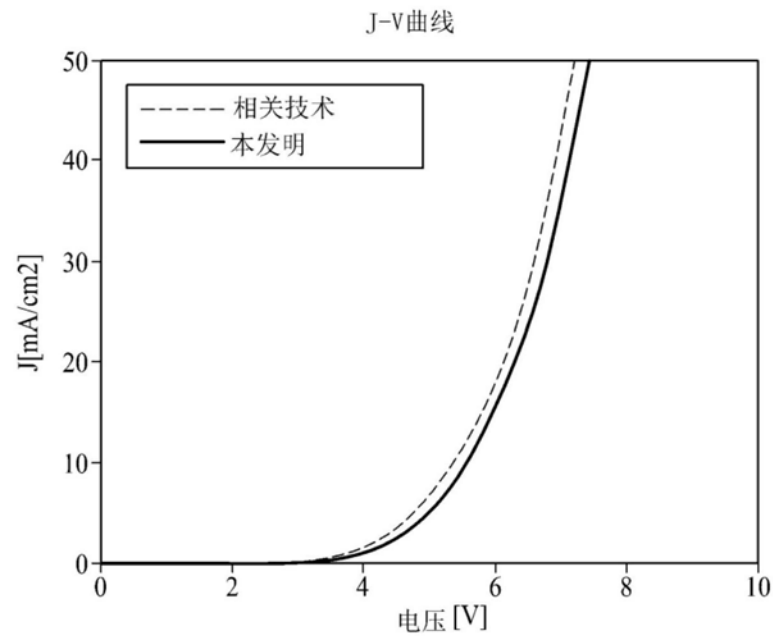


图6

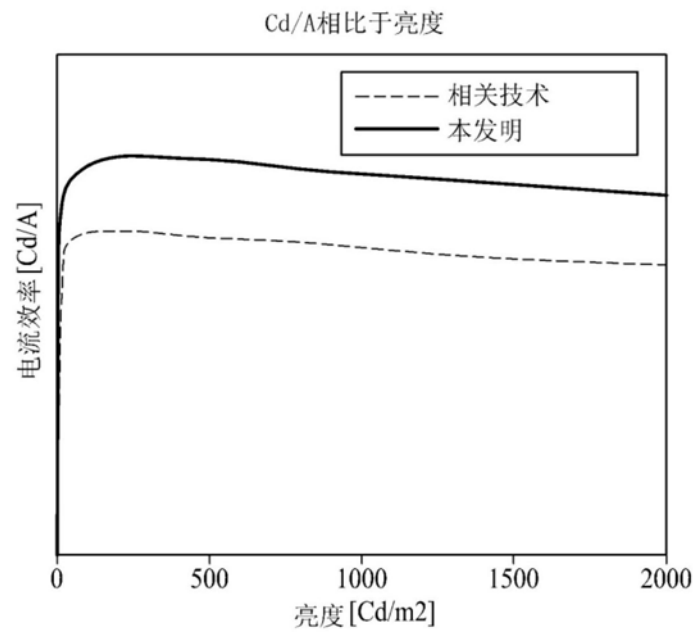


图7

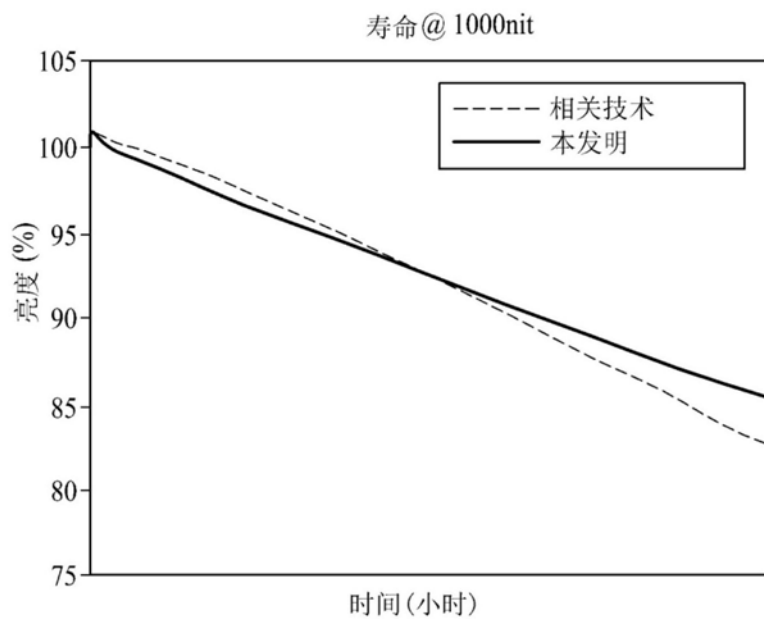


图8

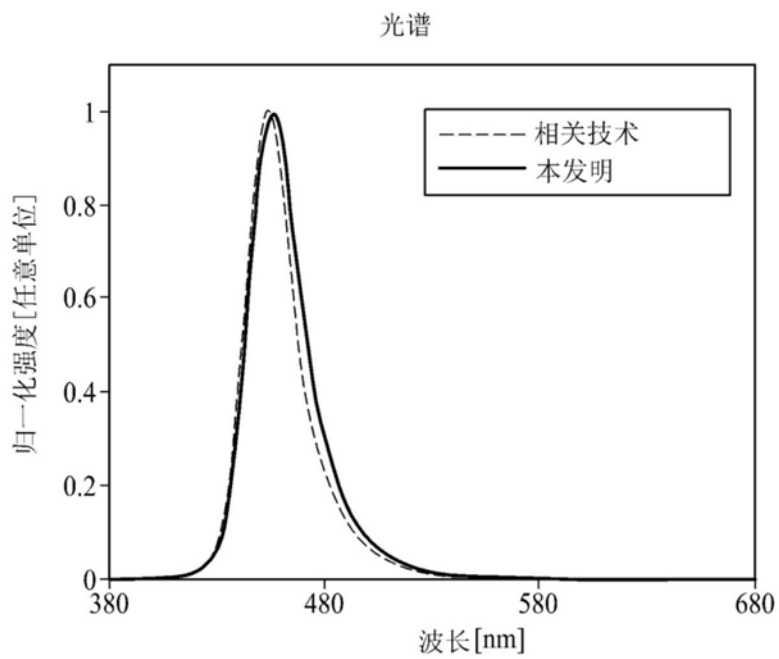


图9

专利名称(译)	电致发光显示装置		
公开(公告)号	CN110010660A	公开(公告)日	2019-07-12
申请号	CN201811582059.0	申请日	2018-12-24
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	金圣武 金世振		
发明人	金圣武 郭真娥 金世振		
IPC分类号	H01L27/32 H01L51/50 H01L51/56		
CPC分类号	H01L27/3211 H01L27/3246 H01L27/3262 H01L27/3272 H01L51/0005 H01L51/5096 H01L27/124 H01L27/3276 H01L29/78633 H01L51/5044 H01L51/5212 H01L51/5215 H01L27/12 H01L51/5072 H01L51/5092 H01L51/5228 H05B33/08 H05B45/60 H01L27/326 H01L51/5056 H01L51/5203 H01L51/56		
优先权	1020170182048 2017-12-28 KR		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种电致发光显示装置，其用于防止器件的性能、效率和寿命降低。电致发光显示装置包括：基板，该基板包括设置有复数个像素的有源区；设置在基板上的电路元件层；设置在电路元件层上的第一电极；设置在电路元件层上并与第一电极间隔开的辅助电极；设置在第一电极上的第一发光层；设置在第一发光层上的缓冲层；设置在缓冲层和辅助电极上的第二发光层；以及设置在第二发光层上的第二电极。在电致发光显示装置中，由于缓冲层通过喷墨工艺形成在第一发光层上，因而缓冲层可以仅设置在第一发光层上，并且因此，缓冲层可以由有机材料形成，从而增强了蓝色像素的器件性能。

