



# (12)发明专利申请

(10)申请公布号 CN 109559686 A

(43)申请公布日 2019. 04. 02

(21)申请号 201910105995.0

(22)申请日 2019.01.18

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

申请人 重庆京东方光电科技有限公司

(72)发明人 梁雪波 陈帅 吴海龙 李盼盼

杨婷 任燕飞 熊丽军 唐秀珠

(74)专利代理机构 北京同达信恒知识产权代理有限公司 11291

代理人 郭润湘

(51)Int.Cl.

G09G 3/3266(2016.01)

G09G 3/3208(2016.01)

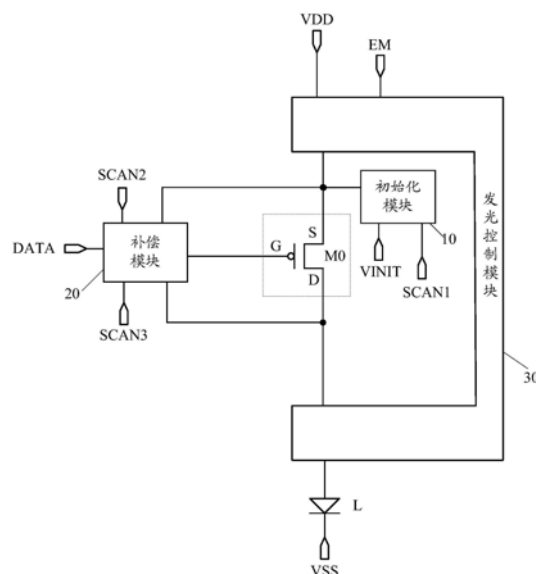
权利要求书2页 说明书8页 附图7页

## (54)发明名称

像素电路、驱动方法、电致发光显示面板及显示装置

## (57)摘要

本发明公开了一种像素电路、驱动方法、电致发光显示面板及显示装置,在初始化阶段,通过初始化模块响应于第一扫描信号,将初始化信号提供给驱动晶体管的第一极,通过补偿模块响应于第三扫描信号,将驱动晶体管的栅极与第一极导通。在数据写入阶段,通过补偿模块响应于第二扫描信号,将数据信号提供给驱动晶体管的第二极,以及响应于第三扫描信号,将驱动晶体管的栅极与第一极导通。在发光阶段,通过发光控制模块响应于发光控制信号,将第一电源端与驱动晶体管的第一极导通,将驱动晶体管的第二极与发光器件的第一极导通,以驱动发光器件发光。可以通过简单的结构与简单的时序实现对驱动晶体管的阈值电压的补偿。



1. 一种像素电路,其特征在于,包括:驱动晶体管、初始化模块、补偿模块、发光控制模块、以及发光器件;

所述初始化模块被配置为响应于第一扫描信号,将初始化信号提供给所述驱动晶体管的第一极;

所述补偿模块被配置为响应于第二扫描信号,将数据信号提供给所述驱动晶体管的第二极;以及响应于第三扫描信号,将所述驱动晶体管的栅极与第一极导通;

所述发光控制模块被配置为响应于发光控制信号,将第一电源端与所述驱动晶体管的第一极导通,以及将所述驱动晶体管的第二极与所述发光器件的第一极导通,驱动所述发光器件发光。

2. 如权利要求1所述的像素电路,其特征在于,所述初始化模块包括:第一晶体管;

所述第一晶体管的栅极被配置为接收所述第一扫描信号,所述第一晶体管的第一极被配置为接收所述初始化信号,所述第一晶体管的第二极与所述驱动晶体管的第一极耦接。

3. 如权利要求1所述的像素电路,其特征在于,所述补偿模块包括:第二晶体管、第三晶体管以及存储电容;

所述第二晶体管的栅极被配置为接收所述第二扫描信号,所述第二晶体管的第一极被配置为接收所述数据信号,所述第二晶体管的第二极与所述驱动晶体管的第二极耦接;

所述第三晶体管的栅极被配置为接收所述第三扫描信号,所述第三晶体管的第一极与所述驱动晶体管的栅极耦接,所述第三晶体管的第二极与所述驱动晶体管的第一极耦接;

所述存储电容的第一端与所述驱动晶体管的栅极耦接,所述存储电容的第二端与第二电源端或第一电源端耦接。

4. 如权利要求1所述的像素电路,其特征在于,所述发光控制模块包括:第四晶体管与第五晶体管;

所述第四晶体管的栅极被配置为接收所述发光控制信号,所述第四晶体管的第一极与所述第一电源端耦接,所述第四晶体管的第二极与所述驱动晶体管的第一极耦接;

所述第五晶体管的栅极被配置为接收所述发光控制信号,所述第五晶体管的第一极与所述驱动晶体管的第二极耦接,所述第五晶体管的第二极与所述发光器件的第一极耦接。

5. 如权利要求1-4任一项所述的像素电路,其特征在于,所述像素电路还包括:第六晶体管;

所述第六晶体管的栅极被配置为接收所述第一扫描信号,所述第六晶体管的第一极被配置为接收复位信号,所述第六晶体管的第二极与所述发光器件的第一极耦接。

6. 如权利要求5所述的像素电路,其特征在于,所述复位信号与所述初始化信号为同一信号。

7. 如权利要求5所述的像素电路,其特征在于,所述复位信号的电压小于第二电源端的电压。

8. 一种电致发光显示面板,其特征在于,包括如权利要求1-7任一项所述的像素电路。

9. 一种显示装置,其特征在于,包括如权利要求8所述的电致发光显示面板。

10. 一种如权利要求1-7任一项所述的像素电路的驱动方法,其特征在于,包括:

初始化阶段,所述初始化模块响应于第一扫描信号,将初始化信号提供给所述驱动晶体管的第一极;所述补偿模块响应于第三扫描信号,将所述驱动晶体管的栅极与第一极导

通；

数据写入阶段，所述补偿模块响应于第二扫描信号，将数据信号提供给所述驱动晶体管的第二极；以及响应于第三扫描信号，将所述驱动晶体管的栅极与第一极导通；

发光阶段，所述发光控制模块响应于发光控制信号，将第一电源端与所述驱动晶体管的第一极导通，以及将所述驱动晶体管的第二极与所述发光器件的第一极导通，驱动所述发光器件发光。

## 像素电路、驱动方法、电致发光显示面板及显示装置

### 技术领域

[0001] 本发明涉及显示技术领域,特别涉及一种像素电路、驱动方法、电致发光显示面板及显示装置。

### 背景技术

[0002] 有机发光二极管(Organic Light Emitting Diode,OLED)显示器具有低能耗、生产成本低、自发光、宽视角及响应速度快等优点,是当今平板显示器研究领域的热点之一。其中,用于控制OLED进行发光的像素电路的设计是OLED显示器的核心技术内容。由于OLED属于电流驱动,需要稳定的电流来控制其发光。然而,由于工艺制程和器件老化等原因,会使像素电路中驱动OLED发光的驱动晶体管的阈值电压 $V_{th}$ 存在不均匀性,这样导致流过OLED的电流会发生变化使得显示亮度不均,从而影响整个图像的显示效果。

### 发明内容

[0003] 本发明实施例提供一种像素电路、驱动方法、电致发光显示面板及显示装置,用以使驱动发光器件发光的工作电流保持稳定,提高图像显示亮度的均匀性。

[0004] 本发明实施例提供了一种像素电路,包括:驱动晶体管、初始化模块、补偿模块、发光控制模块、以及发光器件;

[0005] 所述初始化模块被配置为响应于第一扫描信号,将初始化信号提供给所述驱动晶体管的第一极;

[0006] 所述补偿模块被配置为响应于第二扫描信号,将数据信号提供给所述驱动晶体管的第二极;以及响应于第三扫描信号,将所述驱动晶体管的栅极与第一极导通;

[0007] 所述发光控制模块被配置为响应于发光控制信号,将第一电源端与所述驱动晶体管的第一极导通,以及将所述驱动晶体管的第二极与所述发光器件的第一极导通,驱动所述发光器件发光。

[0008] 可选地,在本发明实施例中,所述初始化模块包括:第一晶体管;

[0009] 所述第一晶体管的栅极被配置为接收所述第一扫描信号,所述第一晶体管的第一极被配置为接收所述初始化信号,所述第一晶体管的第二极与所述驱动晶体管的第一极耦接。

[0010] 可选地,在本发明实施例中,所述补偿模块包括:第二晶体管、第三晶体管以及存储电容;

[0011] 所述第二晶体管的栅极被配置为接收所述第二扫描信号,所述第二晶体管的第一极被配置为接收所述数据信号,所述第二晶体管的第二极与所述驱动晶体管的第二极耦接;

[0012] 所述第三晶体管的栅极被配置为接收所述第三扫描信号,所述第三晶体管的第一极与所述驱动晶体管的栅极耦接,所述第三晶体管的第二极与所述驱动晶体管的第一极耦接;

[0013] 所述存储电容的第一端与所述驱动晶体管的栅极耦接,所述存储电容的第二端与第二电源端或第一电源端耦接。

[0014] 可选地,在本发明实施例中,所述发光控制模块包括:第四晶体管与第五晶体管;

[0015] 所述第四晶体管的栅极被配置为接收所述发光控制信号,所述第四晶体管的第一极与所述第一电源端耦接,所述第四晶体管的第二极与所述驱动晶体管的第一极耦接;

[0016] 所述第五晶体管的栅极被配置为接收所述发光控制信号,所述第五晶体管的第一极与所述驱动晶体管的第二极耦接,所述第五晶体管的第二极与所述发光器件的第一极耦接。

[0017] 可选地,在本发明实施例中,所述像素电路还包括:第六晶体管;

[0018] 所述第六晶体管的栅极被配置为接收所述第一扫描信号,所述第六晶体管的第一极被配置为接收复位信号,所述第六晶体管的第二极与所述发光器件的第一极耦接。

[0019] 可选地,在本发明实施例中,所述复位信号与所述初始化信号为同一信号。

[0020] 可选地,在本发明实施例中,所述复位信号的电压小于第二电源端的电压。

[0021] 相应地,本发明实施例还提供了一种电致发光显示面板,包括上述像素电路。

[0022] 相应地,本发明实施例还提供了一种显示装置,包括上述电致发光显示面板。

[0023] 相应地,本发明实施例还提供了一种上述像素电路的驱动方法,包括:

[0024] 初始化阶段,所述初始化模块响应于第一扫描信号,将初始化信号提供给所述驱动晶体管的第一极;所述补偿模块响应于第三扫描信号,将所述驱动晶体管的栅极与第一极导通;

[0025] 数据写入阶段,所述补偿模块响应于第二扫描信号,将数据信号提供给所述驱动晶体管的第二极;以及响应于第三扫描信号,将所述驱动晶体管的栅极与第一极导通;

[0026] 发光阶段,所述发光控制模块响应于发光控制信号,将第一电源端与所述驱动晶体管的第一极导通,以及将所述驱动晶体管的第二极与所述发光器件的第一极导通,驱动所述发光器件发光。

[0027] 本发明有益效果如下:

[0028] 本发明实施例提供的像素电路、驱动方法、电致发光显示面板及显示装置,在初始化阶段,通过初始化模块响应于第一扫描信号,将初始化信号提供给驱动晶体管的第一极,以及通过补偿模块响应于第三扫描信号,将驱动晶体管的栅极与第一极导通,从而可以对驱动晶体管的栅极和第一极进行初始化。在数据写入阶段,通过补偿模块响应于第二扫描信号,将数据信号提供给驱动晶体管的第二极,以及响应于第三扫描信号,将驱动晶体管的栅极与第一极导通,从而可以将数据信号的电压以及驱动晶体管的阈值电压写入驱动晶体管的栅极。在发光阶段,通过发光控制模块响应于发光控制信号,将第一电源端与驱动晶体管的第一极导通,以及将驱动晶体管的第二极与发光器件的第一极导通,以驱动发光器件发光。因此,可以通过上述各模块的相互配合,以通过简单的结构与简单的时序实现对驱动晶体管的阈值电压的补偿,从而可以简化制备工艺、降低生产成本以及减小占用面积,有利于高分辨率的显示面板的设计。

## 附图说明

[0029] 图1为本发明实施例提供的像素电路的结构示意图;

- [0030] 图2为本发明实施例提供的像素电路的具体结构示意图之一；  
[0031] 图3为本发明实施例提供的信号时序图；  
[0032] 图4为本发明实施例提供的像素电路的具体结构示意图之二；  
[0033] 图5为本发明实施例提供的像素电路的具体结构示意图之三；  
[0034] 图6为本发明实施例提供的驱动方法的流程图；  
[0035] 图7为本发明实施例提供的显示装置的结构示意图。

### 具体实施方式

[0036] 为了使本发明的目的，技术方案和优点更加清楚，下面结合附图，对本发明实施例提供的像素电路、驱动方法、电致发光显示面板及显示装置的具体实施方式进行详细地说明。应当理解，下面所描述的优选实施例仅用于说明和解释本发明，并不用于限定本发明。并且在不冲突的情况下，本申请中的实施例及实施例中的特征可以相互组合。需要注意的是，附图中各图形的尺寸和形状不反映真实比例，目的只是示意说明本发明内容。并且自始至终相同或类似的标号表示相同或类似的元件或具有相同或类似功能的元件。

[0037] 本发明实施例提供了一种像素电路，如图1所示，包括：驱动晶体管M0、初始化模块10、补偿模块20、发光控制模块30、以及发光器件L；

[0038] 初始化模块10被配置为响应于第一扫描信号SCAN1，将初始化信号VINIT提供给驱动晶体管M0的第一极S；

[0039] 补偿模块20被配置为响应于第二扫描信号SCAN2，将数据信号DATA提供给驱动晶体管M0的第二极D；以及响应于第三扫描信号SCAN3，将驱动晶体管M0的栅极G与第一极S导通；

[0040] 发光控制模块30被配置为响应于发光控制信号EM，将第一电源端VDD与驱动晶体管M0的第一极S导通，以及将驱动晶体管M0的第二极D与发光器件L的第一极导通，驱动发光器件L发光。

[0041] 本发明实施例提供的像素电路，在初始化阶段，通过初始化模块响应于第一扫描信号，将初始化信号提供给驱动晶体管的第一极，以及通过补偿模块响应于第三扫描信号，将驱动晶体管的栅极与第一极导通，从而可以对驱动晶体管的栅极和第一极进行初始化。在数据写入阶段，通过补偿模块响应于第二扫描信号，将数据信号提供给驱动晶体管的第二极，以及响应于第三扫描信号，将驱动晶体管的栅极与第一极导通，从而可以将数据信号的电压以及驱动晶体管的阈值电压写入驱动晶体管的栅极。在发光阶段，通过发光控制模块响应于发光控制信号，将第一电源端与驱动晶体管的第一极导通，以及将驱动晶体管的第二极与发光器件的第一极导通，以驱动发光器件发光。因此，可以通过上述各模块的相互配合，以通过简单的结构与简单的时序实现对驱动晶体管的阈值电压的补偿，从而可以简化制备工艺、降低生产成本以及减小占用面积，有利于高分辨率的显示面板的设计。

[0042] 下面结合具体实施例，对本发明进行详细说明。需要说明的是，本实施例中是为了更好的解释本发明，但不限制本发明。

[0043] 实施例一、

[0044] 在具体实施时，在本发明实施例中，如图1所示，驱动晶体管M0可以为P型晶体管；其中，驱动晶体管M0的第一极S可以作为其源极，驱动晶体管M0的第二极D可以作为其漏极。

并且该驱动晶体管M0处于饱和状态时的电流由驱动晶体管M0的源极流向其漏极。当然,在本发明实施例中,仅是以驱动晶体管为P型晶体管为例进行说明的,对于驱动晶体管为N型晶体管的情况,设计原理与本发明相同,也属于本发明保护的范围。

[0045] 在具体实施时,在本发明实施例中,如图1所示,发光器件L的第二极与第二电源端VSS耦接。进一步地,第一电源端VDD的信号的电压 $V_{dd}$ 一般为正值,初始化信号VINIT的电压 $V_{init}$ 一般为负值,第二电源端VSS的信号的电压 $V_{ss}$ 一般为接地电压或为负值。在实际应用中,上述各电压需要根据实际应用环境来设计确定,在此不作限定。

[0046] 发光器件一般在驱动晶体管处于饱和状态时的电流的作用下实现发光。并且,一般发光器件具有开启电压,在发光器件两端的电压大于或等于开启电压时进行发光。在具体实施时,在本发明实施例中,发光器件可以包括:电致发光二极管;其中,电致发光二极管的阳极作为发光器件的第一极,电致发光二极管的阴极作为发光器件的第二极。具体地,电致发光二极管可以包括:OLED,或量子点发光二极管(Quantum Dot Light Emitting Diodes,QLED)。

[0047] 在具体实施时,在本发明实施例中,如图2所示,初始化模块10可以包括:第一晶体管M1;其中,第一晶体管M1的栅极被配置为接收第一扫描信号SCAN1,第一晶体管M1的第一极被配置为接收初始化信号VINIT,第一晶体管M1的第二极与驱动晶体管M0的第一极S耦接。

[0048] 在具体实施时,在本发明实施例中,第一晶体管M1在第一扫描信号SCAN1的控制下处于导通状态时,可以将初始化信号VINIT提供给驱动晶体管M0的第一极。

[0049] 在具体实施时,在本发明实施例中,如图2所示,补偿模块20可以包括:第二晶体管M2、第三晶体管M3以及存储电容CST;

[0050] 第二晶体管M2的栅极被配置为接收第二扫描信号SCAN2,第二晶体管M2的第一极被配置为接收数据信号DATA,第二晶体管M2的第二极与驱动晶体管M0的第二极D耦接;

[0051] 第三晶体管M3的栅极被配置为接收第三扫描信号SCAN3,第三晶体管M3的第一极与驱动晶体管M0的栅极G耦接,第三晶体管M3的第二极与驱动晶体管M0的第一极S耦接;

[0052] 存储电容CST的第一端与驱动晶体管M0的栅极G耦接,存储电容CST的第二端与第二电源端VSS耦接。或者,存储电容CST的第二端与第一电源端VDD耦接。

[0053] 在具体实施时,在本发明实施例中,第二晶体管M2在第二扫描信号SCAN2的控制下处于导通状态时,可以将数据信号DATA提供给驱动晶体管M0的第二极D。第三晶体管M3在第三扫描信号SCAN3的控制下处于导通状态时,可以将驱动晶体管M0的栅极G与第一极S导通,以使驱动晶体管M0处于二极管连接状态。存储电容CST可以存储输入驱动晶体管M0的栅极G的电压。

[0054] 在具体实施时,在本发明实施例中,如图2所示,发光控制模块可以包括:第四晶体管M4与第五晶体管M5;

[0055] 第四晶体管M4的栅极被配置为接收发光控制信号EM,第四晶体管M4的第一极与第一电源端VDD耦接,第四晶体管M4的第二极与驱动晶体管M0的第一极S耦接;

[0056] 第五晶体管M5的栅极被配置为接收发光控制信号EM,第五晶体管M5的第一极与驱动晶体管M0的第二极D耦接,第五晶体管M5的第二极与发光器件L的第一极耦接。

[0057] 在具体实施时,在本发明实施例中,第四晶体管M4在发光控制信号EM的控制下处

于导通状态时,可以将第一电源端VDD与驱动晶体管M0的第一极S导通,以将第一电源端VDD的信号提供给驱动晶体管M0的第一极S。第五晶体管M5在发光控制信号EM的控制下处于导通状态时,可以将驱动晶体管M0的第二极D与发光器件L的第一极导通,以将驱动晶体管M0产生的电流提供给发光器件L,驱动发光器件L发光。

[0058] 以上仅是举例说明本发明实施例提供的像素电路中各模块的具体结构,在具体实施时,上述各模块的具体结构不限于本发明实施例提供的上述结构,还可以是本领域技术人员可知的其他结构,在此不作限定。

[0059] 进一步地,为了简化制备工艺,在具体实施时,在本发明实施例中,如图2所示,当驱动晶体管为P型晶体管时,第一至第五晶体管均为P型晶体管。当然,当驱动晶体管为N型晶体管时,第一至第五晶体管均为N型晶体管。

[0060] 进一步的,在具体实施时,P型晶体管在高电平作用下截止,在低电平作用下导通;N型晶体管在高电平作用下导通,在低电平作用下截止。

[0061] 需要说明的是,在本发明实施例中,上述晶体管可以是薄膜晶体管(TFT,Thin Film Transistor),也可以是金属氧化物半导体场效应管(MOS,Metal Oxide Semiconductor),在此不作限定。在具体实施中,上述晶体管的第一极可以作为其源极,第二极可以作为其漏极;或者,第一极作为其漏极,第二极作为其源极,在此不作具体区分。

[0062] 下面以图2所示的像素电路为例,结合图3所示的信号时序图对本发明实施例提供的上述像素电路的工作过程作以描述。下述描述中以1表示高电平,0表示低电平,需要说明的是,1和0是逻辑电平,其仅是为了更好的解释本发明实施例的具体工作过程,而不是在具体实施时施加在各晶体管的栅极上的电压。

[0063] 一帧时间可以包括:初始化阶段T1、数据写入阶段T2以及发光阶段T3。

[0064] 在初始化阶段T1,SCNA1=0、SCNA2=1、SCNA3=0、EM=1。

[0065] 由于SCNA2=1,因此第二晶体管M2截止。由于EM=1,因此第四晶体管M4和第五晶体管M5均截止。由于SCNA1=0,因此第一晶体管M1导通,并且由于SCNA3=0,因此第三晶体管M3导通。因此,可以将初始化信号VINIT提供给驱动晶体管M0的第一极S与栅极G,从而对驱动晶体管M0的栅极G和第一极S进行初始化。

[0066] 在数据写入阶段T2,SCNA1=1、SCNA2=0、SCNA3=0、EM=1。

[0067] 由于SCNA1=1,因此第一晶体管M1截止。由于EM=1,因此第四晶体管M4和第五晶体管M5均截止。由于SCNA3=0,因此第三晶体管M3导通,将驱动晶体管M0的栅极G和其第一极S导通,以形成二极管连接方式。由于SCNA2=0,因此第二晶体管M2导通,以将数据信号DATA提供给驱动晶体管M0的第二极D。数据信号DATA的电压 $V_{DATA}$ 通过二极管形式的驱动晶体管M0对其栅极G进行充电,直至驱动晶体管M0的栅极G的电压变为: $V_{DATA}+V_{th}$ 时截止。则,存储电容CST两端的电压差为 $V_{DATA}+V_{th}-V_{ss}$ 。

[0068] 在发光阶段T3,SCNA1=1、SCNA2=1、SCNA3=1、EM=0。

[0069] 由于SCNA1=1,因此第一晶体管M1截止。由于SCNA2=1,因此第二晶体管M2截止。由于SCNA3=1,因此第三晶体管M3截止。由于EM=0,因此第四晶体管M4和第五晶体管M5均导通。导通的第四晶体管M4将第一电源端VDD的信号提供给驱动晶体管M0的第一极S,使驱动晶体管M0的第一极S的电压为 $V_{dd}$ 。由于存储电容CST的作用,因此驱动晶体管M0的栅极G的电压为: $V_{DATA}+V_{th}$ 。根据饱和状态电流特性可知,流过驱动晶体管M0且用于驱动发光器件L发



光的电流 $I_L$ 满足公式： $I_L = \beta (V_{GS} - V_{th})^2 = \beta (V_{DATA} - V_{dd})^2$ ；其中， $K = \frac{1}{2} \mu_n C_{ox} \frac{W}{L}$ ， $\mu_n$ 为驱动晶体管M0的电子迁移率， $C_{ox}$ 为单位面积的栅氧化层电容， $\frac{W}{L}$ 为驱动晶体管M0的宽长比， $V_{GS}$ 为驱动晶体管M0的栅极G与第一极S之间的电压差。因此，驱动晶体管M0驱动发光器件L发光的电流 $I_L$ 仅与数据信号DATA的电压 $V_{DATA}$ 以及第一电源端VDD的电压 $V_{dd}$ 有关，而与驱动晶体管M0的阈值电压 $V_{th}$ 无关，可以解决由于驱动晶体管M0的工艺制程以及长时间的操作造成的阈值电压 $V_{th}$ 漂移对驱动发光器件L的电流的影响，从而使驱动发光器件L发光的电流保持稳定，进而保证了发光器件L的正常工作。

[0070] 并且，现有的像素电路中的驱动晶体管M0的栅极除了与用于补偿阈值电压 $V_{th}$ 的晶体管耦接，还与复位电路耦接，从而导致在发光阶段中，驱动晶体管M0的栅极通过耦接的晶体管产生较大漏电，导致驱动晶体管M0的栅极电压衰减，进而导致显示过程中亮度衰减。而本实施例中的像素电路，与驱动晶体管M0的栅极G耦接的晶体管仅用于补偿阈值电压 $V_{th}$ 的第三晶体管M3，因此可以减小显示期间驱动晶体管M0的栅极G通过与之耦接的晶体管的漏电，减小显示过程中因驱动晶体管M0的栅极G电压衰减而导致的亮度衰减，提高亮度稳定性。

[0071] 实施例二、

[0072] 本实施例对应的像素电路的具体结构示意图如图4和图5所示，其针对实施例一中的实施方式进行了变形。下面仅说明本实施例与实施例一的区别之处，其相同之处在此不作赘述。

[0073] 在具体实施时，在本发明实施例中，如图4与图5所示，像素电路还可以包括：第六晶体管M6。其中，如图4所示，第六晶体管M6的栅极被配置为接收第一扫描信号SCAN1，第六晶体管M6的第一极被配置为接收复位信号VRE，第六晶体管M6的第二极与发光器件L的第一极耦接。

[0074] 在具体实施时，在本发明实施例中，第六晶体管M6在第一扫描信号SCAN1的控制下处于导通状态时，可以将复位信号VRE提供给发光器件L的第一极，以对发光器件L的第一极进行复位。

[0075] 一般，发光器件（例如OLED）在正向直流驱动电压作用下发光时，由于发光层内杂质离子的定向移动导致在发光层内形成一内部电场，从而降低了供载流子注入的有效电场，导致发光器件的开启电压的增大，引起发光器件的退化，降低发光器件的工作寿命。为了改善上述问题，在具体实施时，在本发明实施例中，复位信号VRE的电压小于第二电源端VSS的电压。这样可以使发光器件处于反向偏压状态，可以抵消显示期间由于发光层内杂质离子的定向移动形成的内部电场，从而可以恢复发光器件的正常特性，减缓发光器件的老化现象。

[0076] 进一步地，为了降低信号线的设置，节省布线空间，在具体实施时，在本发明实施例中，可以使复位信号与初始化信号设置为同一信号。如图5所示，可以使第六晶体管M6的第一极直接接收初始化信号VINIT。即初始化信号VINIT的电压小于第二电源端VSS的电压。

[0077] 下面以图5所示的像素电路为例，结合图3所示的信号时序图对本发明实施例提供的上述像素电路的工作过程作以描述。下述描述中以1表示高电平，0表示低电平，需要说明

的是,1和0是逻辑电平,其仅是为了更好的解释本发明实施例的具体工作过程,而不是在具体实施时施加在各晶体管的栅极上的电压。

[0078] 一帧时间可以包括:初始化阶段T1、数据写入阶段T2以及发光阶段T3。

[0079] 在初始化阶段T1,由于SCNA1=0,因此第六晶体管M6也导通,以将初始化信号VINIT提供给发光器件L的第一极,以使发光器件L处于反向偏压状态,可以抵消显示期间由于发光层内杂质离子的定向移动形成的内部电场,从而可以恢复发光器件的正常特性,减缓发光器件的老化现象。其余工作过程与实施例一基本相同,在此不作赘述。

[0080] 在数据写入阶段T2,由于SCNA1=1,因此第六晶体管M6截止。其余工作过程与实施例一基本相同,在此不作赘述。

[0081] 在发光阶段T3,由于SCNA1=1,因此第六晶体管M6截止。其余工作过程与实施例一基本相同,在此不作赘述。

[0082] 基于同一发明构思,本发明实施例还提供了一种上述像素电路的驱动方法,如图6所示,一帧时间可以包括:初始化阶段、数据写入阶段以及发光阶段。具体地,可以包括如下步骤:

[0083] S601、初始化阶段,初始化模块响应于第一扫描信号,将初始化信号提供给驱动晶体管的第一极;补偿模块响应于第三扫描信号,将驱动晶体管的栅极与第一极导通;

[0084] S602、数据写入阶段,补偿模块响应于第二扫描信号,将数据信号提供给驱动晶体管的第二极;以及响应于第三扫描信号,将驱动晶体管的栅极与第一极导通;

[0085] S603、发光阶段,发光控制模块响应于发光控制信号,将第一电源端与驱动晶体管的第一极导通,以及将驱动晶体管的第二极与发光器件的第一极导通,驱动发光器件发光。

[0086] 在具体实施时,在本发明实施例中,在初始化阶段,第六晶体管响应于第一扫描信号,将复位信号提供到给发光器件的第一极。

[0087] 其中,该像素电路的驱动方法的驱动原理和具体实施方式与上述像素电路实施例的原理和实施方式相同,因此,该像素电路的驱动方法可参见上述实施例中像素电路的具体实施方式进行实施,在此不再赘述。

[0088] 基于同一发明构思,本发明实施例还提供了一种电致发光显示面板,包括本发明实施例提供的上述任一种像素电路。该电致发光显示面板解决问题的原理与前述像素电路相似,因此该电致发光显示面板的实施可以参见前述像素电路的实施,重复之处在此不再赘述。

[0089] 基于同一发明构思,本发明实施例还提供了一种显示装置,包括本发明实施例提供的上述电致发光显示面板。该显示装置解决问题的原理与前述电致发光显示面板相似,因此该显示装置的实施可以参见前述电致发光显示面板的实施,重复之处在此不再赘述。

[0090] 在具体实施时,如图7所示,本发明实施例提供的显示装置可以为:手机。当然,显示装置还可以为平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。对于该显示装置的其它必不可少的组成部分均为本领域的普通技术人员应该理解具有的,在此不做赘述,也不应作为对本发明的限制。

[0091] 本发明实施例提供的像素电路、驱动方法、电致发光显示面板及显示装置,在初始化阶段,通过初始化模块响应于第一扫描信号,将初始化信号提供给驱动晶体管的第一极,以及通过补偿模块响应于第三扫描信号,将驱动晶体管的栅极与第一极导通,从而可以对

驱动晶体管的栅极和第一极进行初始化。在数据写入阶段,通过补偿模块响应于第二扫描信号,将数据信号提供给驱动晶体管的第二极,以及响应于第三扫描信号,将驱动晶体管的栅极与第一极导通,从而可以将数据信号的电压以及驱动晶体管的阈值电压写入驱动晶体管的栅极。在发光阶段,通过发光控制模块响应于发光控制信号,将第一电源端与驱动晶体管的第一极导通,以及将驱动晶体管的第二极与发光器件的第一极导通,以驱动发光器件发光。因此,可以通过上述各模块的相互配合,以通过简单的结构与简单的时序实现对驱动晶体管的阈值电压的补偿,从而可以简化制备工艺、降低生产成本以及减小占用面积,有利于高分辨率的显示面板的设计。

[0092] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

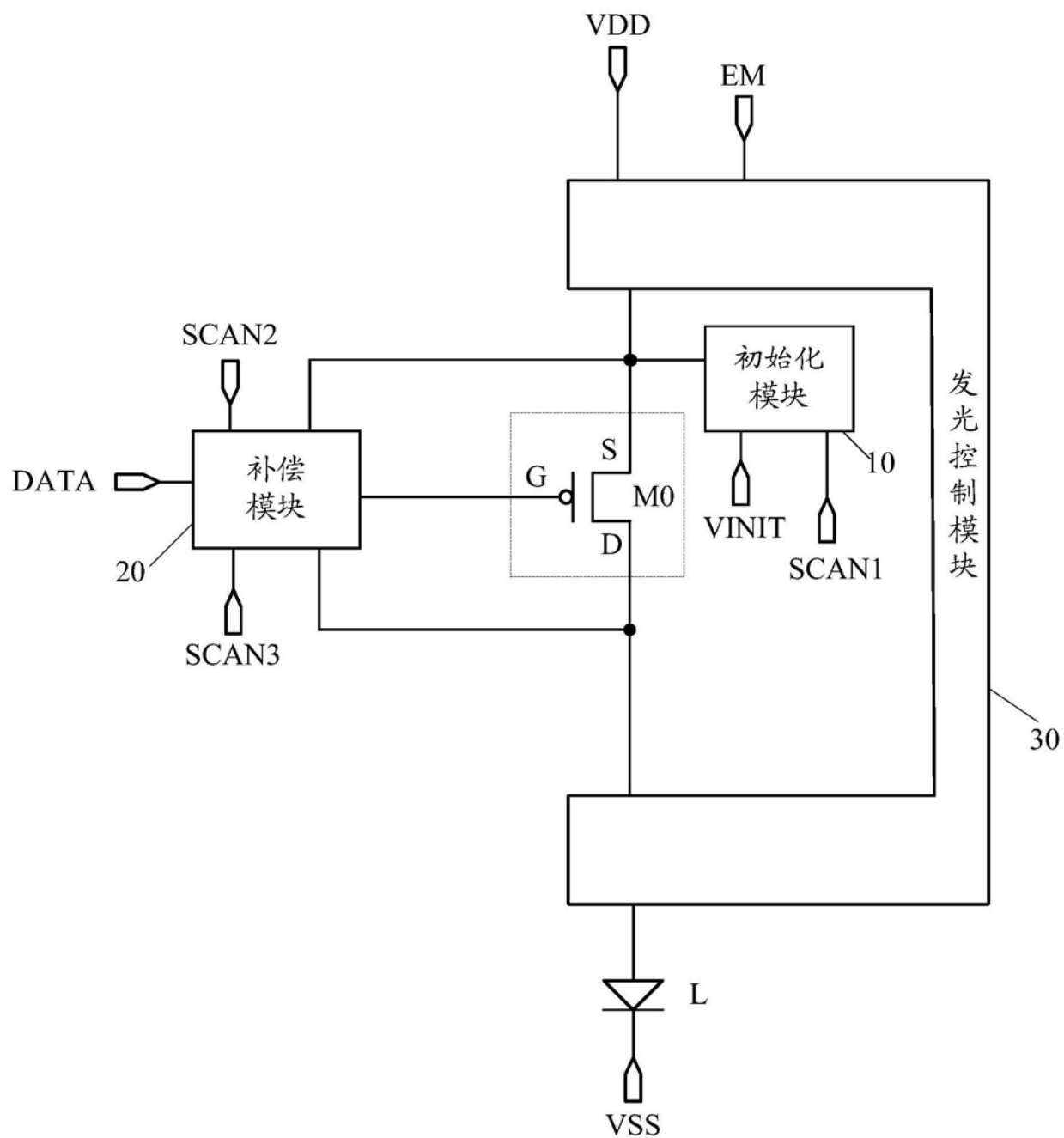


图1

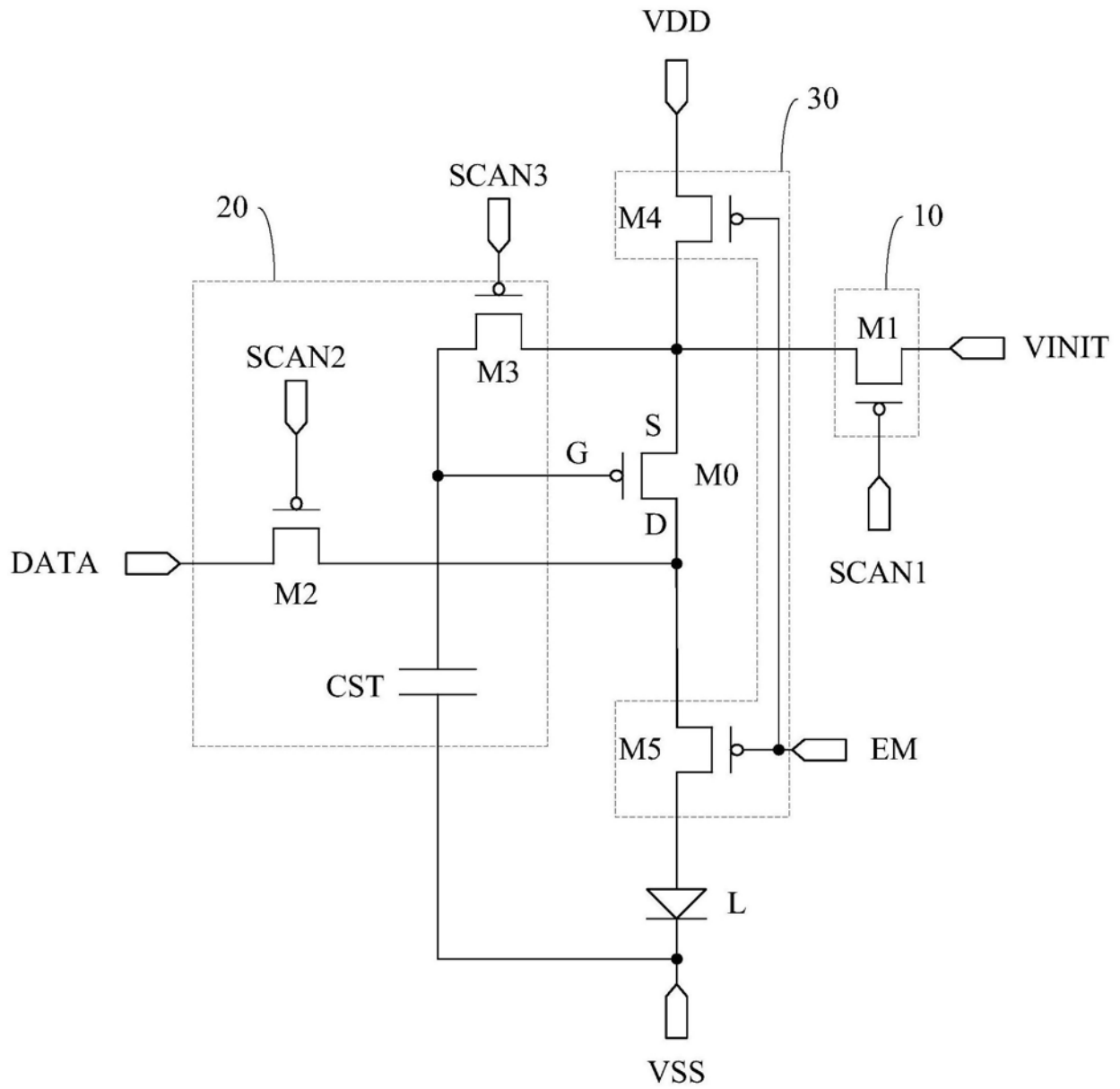


图2



图3



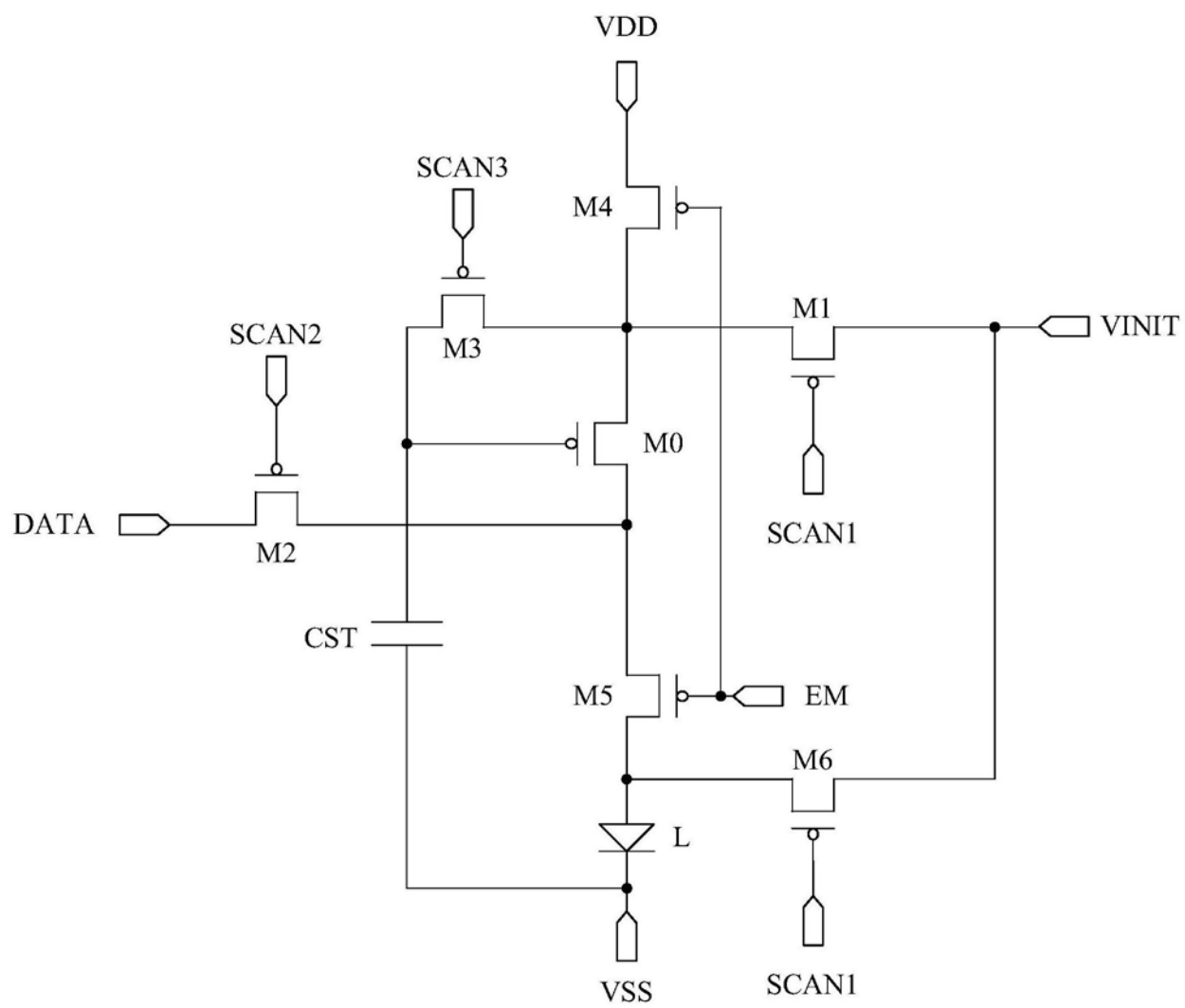


图5



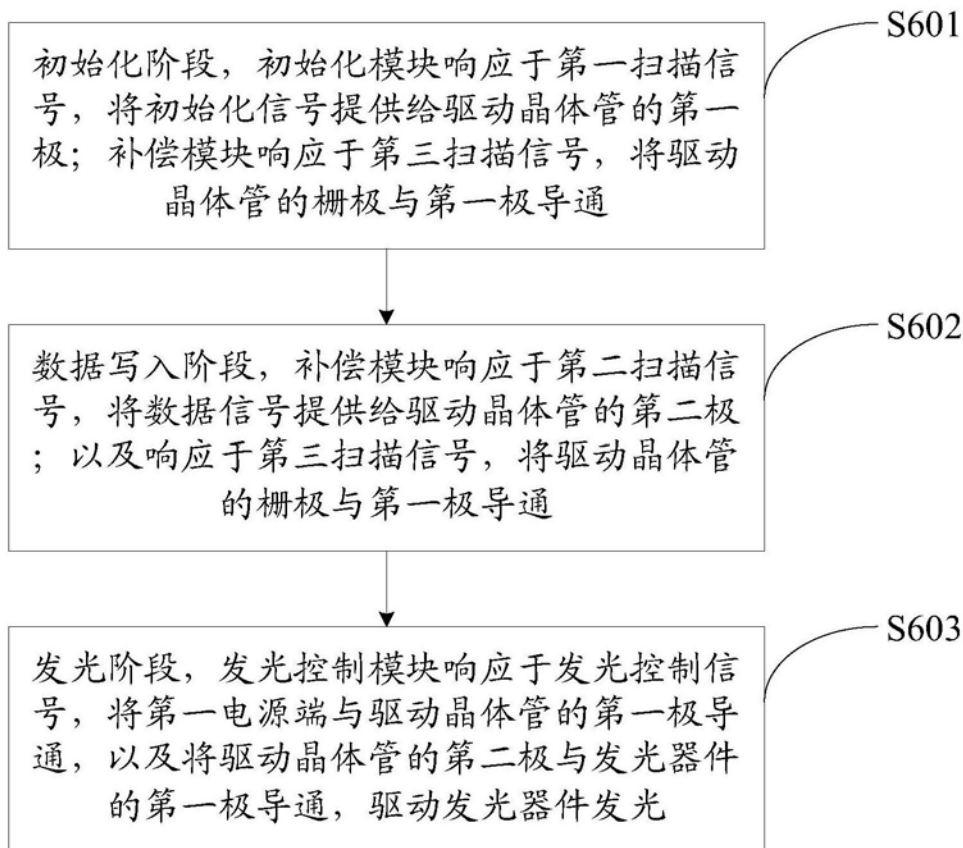


图6

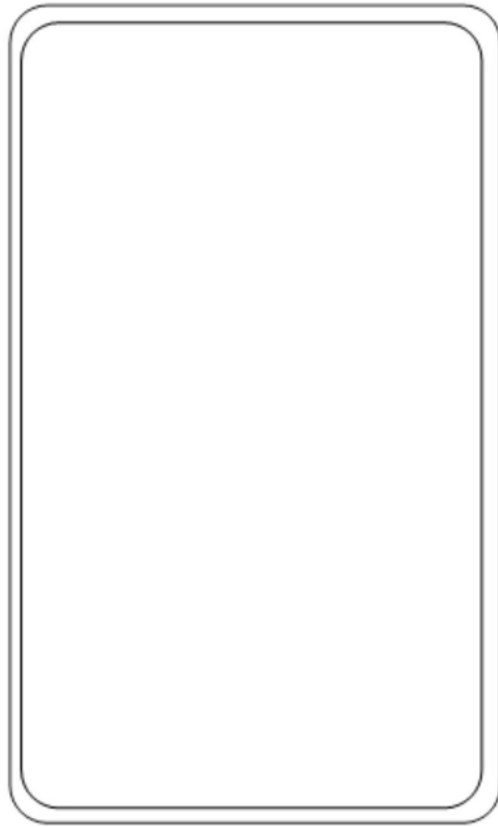


图7

专利名称(译)	像素电路、驱动方法、电致发光显示面板及显示装置		
公开(公告)号	<a href="#">CN109559686A</a>	公开(公告)日	2019-04-02
申请号	CN201910105995.0	申请日	2019-01-18
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 重庆京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 重庆京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 重庆京东方光电科技有限公司		
[标]发明人	梁雪波 陈帅 吴海龙 李盼盼 杨婷 任燕飞 熊丽军 唐秀珠		
发明人	梁雪波 陈帅 吴海龙 李盼盼 杨婷 任燕飞 熊丽军 唐秀珠		
IPC分类号	G09G3/3266 G09G3/3208		
CPC分类号	G09G3/3208 G09G3/3266 G09G2320/0233		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

#### 摘要(译)

本发明公开了一种像素电路、驱动方法、电致发光显示面板及显示装置，在初始化阶段，通过初始化模块响应于第一扫描信号，将初始化信号提供给驱动晶体管的第一极，通过补偿模块响应于第三扫描信号，将驱动晶体管的栅极与第一极导通。在数据写入阶段，通过补偿模块响应于第二扫描信号，将数据信号提供给驱动晶体管的第二极，以及响应于第三扫描信号，将驱动晶体管的栅极与第一极导通。在发光阶段，通过发光控制模块响应于发光控制信号，将第一电源端与驱动晶体管的第一极导通，将驱动晶体管的第二极与发光器件的第一极导通，以驱动发光器件发光。可以通过简单的结构与简单的时序实现对驱动晶体管的阈值电压的补偿。

