



(12)发明专利申请

(10)申请公布号 CN 109064978 A

(43)申请公布日 2018.12.21

(21)申请号 201811139951.1

(22)申请日 2018.09.28

(71)申请人 昆山国显光电有限公司

地址 215300 江苏省苏州市昆山市开发区
龙腾路1号4幢

(72)发明人 朱正勇 贾溪洋 朱晖

(74)专利代理机构 广州华进联合专利商标代理
有限公司 44224

代理人 唐清凯

(51)Int.Cl.

G09G 3/3266(2016.01)

G09G 3/3291(2016.01)

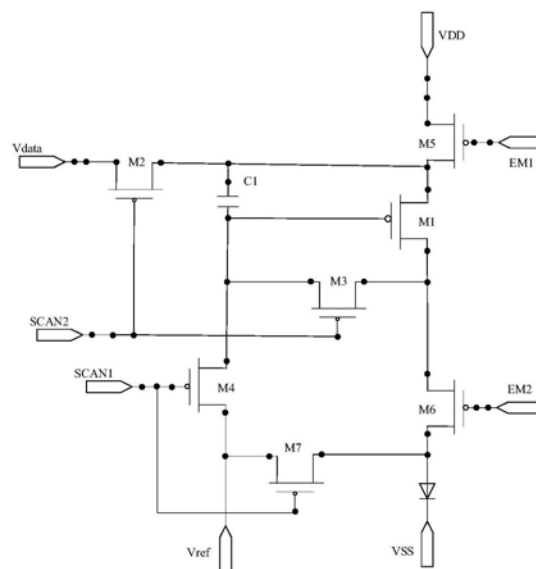
权利要求书2页 说明书7页 附图3页

(54)发明名称

像素电路、其驱动方法及显示装置

(57)摘要

本发明涉及一种像素电路、其驱动方法及显示装置,该像素电路包括晶体管T1、晶体管T2、晶体管T3、晶体管T4、晶体管T5、晶体管T6、晶体管T7、电容C1和有机发光二极管OLED。在初始化阶段,实现有机发光二极管OLED的阳极的初始化,参考电压Vref初始化晶体管T1的控制端。在发光阶段期间,晶体管T1的第一极的电位由数据电压Vdata变为第一电源电压VDD,由于晶体管T3及晶体管T4处于截止状态,电容C1的电量保持不变,晶体管T1的控制端的电位由 $Vdata - |V_{th}|$ 变为 $Vdata - |V_{th}| + \eta(VDD - Vdata)$,从而流经有机发光二极管OLED的电流公式中系数 $(\eta - 1)^2$,从而解决灰阶不易展开的技术问题。



1. 一种像素电路,其特征在于,包括:晶体管T1、晶体管T2、晶体管T3、晶体管T4、晶体管T5、晶体管T6、晶体管T7、电容C1和有机发光二极管OLED;

所述晶体管T4的控制端用于输入第一扫描信号,所述晶体管T4的第一极接所述晶体管T3的第二极、所述晶体管T1的控制端及所述电容C1的一端,所述电容C1的另一端接所述晶体管T2的第二极、所述晶体管T5的第二极及所述晶体管T1的第一极;

所述晶体管T5的控制端用于输入第一发光控制信号,所述晶体管T5的第一极用于输入所述第一电源电压VDD;

所述晶体管T4的第二极用于输入参考电压Vref,并接所述晶体管T7的第二极;

所述晶体管T2的控制端用于输入第二扫描信号,所述晶体管T2的第一极用于输入数据电压Vdata;

所述晶体管T3的控制端用于输入第二扫描信号,所述晶体管T3的第一极接所述晶体管T1的第二极与所述晶体管T6的第一极;

所述晶体管T6的控制端用于输入第二发光控制信号,所述晶体管T6的第二极接所述晶体管T7的第一极;

所述晶体管T7的控制端用于输入第一扫描信号,所述晶体管T7的第一极接所述有机发光二极管OLED的输入端;

所述有机发光二极管OLED的输出端用于输入第二电源电压VSS。

2. 根据权利要求1所述的像素电路,其特征在于,所述晶体管T1、所述晶体管T2、所述晶体管T3、所述晶体管T4、所述晶体管T5、所述晶体管T6及所述晶体管T7均为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管以及非晶硅薄膜晶体管中的任一种。

3. 根据权利要求1所述的像素电路,其特征在于,所述晶体管T1、所述晶体管T2、所述晶体管T3、所述晶体管T4、所述晶体管T5、所述晶体管T6及所述晶体管T7均为P型薄膜晶体管。

4. 根据权利要求3所述的像素电路,其特征在于,所述参考电压Vref低于所述第二电源电压VSS。

5. 一种显示装置,其特征在于,包括:如权利要求1至4任一项所述的像素电路。

6. 一种像素电路的驱动方法,所述驱动方法基于权利要求1至4任一项所述的像素电路,其特征在于,包括:

初始化阶段,所述第一扫描信号及所述第一发光控制信号均为低电平信号,所述第二扫描信号及所述第二发光控制信号均为高电平信号;所述参考电压Vref,用于初始化所述有机发光二极管OLED的阳极、所述晶体管T1的控制端;

存储阶段,所述第一扫描信号、所述第一发光控制信号及所述第二发光控制信号均为高电平信号,所述第二扫描信号为低电平信号;所述数据电压Vdata,用于将补偿电压写入所述电容C1;

发光阶段,所述第一扫描信号及所述第二扫描信号均为高电平信号,所述第一发光控制信号及所述第二发光控制信号均为低电平信号;所述第一电源电压VDD,用于提供给所述有机发光二极管OLED以使所述有机发光二极管OLED发光。

7. 根据权利要求6所述的驱动方法,其特征在于,在所述初始化阶段,所述晶体管T5由所述第一发光控制信号导通,所述第一电源电压VDD,用于初始化所述电容C1接所述晶体管T5第二极的一端。

8. 根据权利要求7所述的驱动方法, 其特征在于, 在所述初始化阶段, 所述晶体管T4由所述第一扫描信号导通, 所述参考电压Vref, 用于初始化所述电容C1接所述晶体管T1控制端的一端。

9. 根据权利要求8所述的驱动方法, 其特征在于, 在所述存储阶段, 所述晶体管T5由所述第一发光控制信号截止, 所述晶体管T2由所述第二扫描信号导通, 所述晶体管T1的第一极的电位等于数据电压Vdata;

所述晶体管T1的控制端的电位等于 $V_{data} - |V_{th}|$ 。

10. 根据权利要求9所述的驱动方法, 其特征在于, 在所述发光阶段, 所述晶体管T5由所述第一发光控制信号导通, 所述晶体管T4由所述第一扫描信号截止, 所述晶体管T3由所述第二扫描信号截止, 所述晶体管T1的第一极的电位等于第一电源电压VDD;

所述晶体管T1的控制端的电位等于 $V_{data} - |V_{th}| + \eta (V_{DD} - V_{data})$;

其中, η 为所述电容C1与所述晶体管T1控制端处的总电容除电容C1之外的其他电容C2确定的分压比例系数。

像素电路、其驱动方法及显示装置

技术领域

[0001] 本发明涉及OLED像素驱动领域,特别是涉及一种像素电路、其驱动方法及显示装置。

背景技术

[0002] 有机发光显示器是一种应用有机发光二极管(Organic Light-Emitting Diode, 简称OLED)作为发光器件的显示器,相比薄膜晶体管液晶显示器(Thin Film Transistor-Liquid Crystal Display, 简称TFT-LCD),其具有高对比度、广视角、低功耗、体积薄等优点。OLED的亮度是由驱动薄膜晶体管(Thin Film Transistor, 简称TFT)电路产生的电流大小决定。

[0003] 现有的有源矩阵有机发光二极管(Active-Matrix Organic Light Emitting Diode, 简称AMOLED)的驱动方式是由驱动电路输出数据电压,数据电压直接写入像素电路,从而控制像素的亮度。

[0004] 发明人发现,随着发光器件性能和显示面板分辨率的提高,存在相邻的灰阶不易展开的技术问题。

发明内容

[0005] 基于此,有必要针对传统技术中相邻的灰阶不易展开的技术问题,提供一种像素电路、其驱动方法及显示装置。

[0006] 一种像素电路,包括:晶体管T1、晶体管T2、晶体管T3、晶体管T4、晶体管T5、晶体管T6、晶体管T7、电容C1和有机发光二极管OLED;所述晶体管T4的控制端用于输入第一扫描信号,所述晶体管T4的第一极接所述晶体管T3的第二极、所述晶体管T1的控制端及所述电容C1的一端,所述电容C1的另一端接所述晶体管T2的第二极、所述晶体管T5的第二极及所述晶体管T1的第一极;所述晶体管T5的控制端用于输入第一发光控制信号,所述晶体管T5的第一极用于输入所述第一电源信号VDD;所述晶体管T4的第二极用于输入参考电压Vref,并接所述晶体管T7的第二极;所述晶体管T2的控制端用于输入第二扫描信号,所述晶体管T2的第一极用于输入数据电压;所述晶体管T3的控制端用于输入第二扫描信号,所述晶体管T3的第一极接所述晶体管T1的第二极与所述晶体管T6的第一极;所述晶体管T6的控制端用于输入第二发光控制信号,所述晶体管T6的第二极接所述晶体管T7的第一极;所述晶体管T7的控制端用于输入第一扫描信号,所述晶体管T7的第一极接所述有机发光二极管OLED的输入端;所述有机发光二极管OLED的输出端用于输入第二电源信号VSS。

[0007] 在其中一个实施例中,所述晶体管T1、所述晶体管T2、所述晶体管T3、所述晶体管T4、所述晶体管T5、所述晶体管T6及所述晶体管T7均为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管以及非晶硅薄膜晶体管中的任一种。

[0008] 在其中一个实施例中,所述晶体管T1、所述晶体管T2、所述晶体管T3、所述晶体管T4、所述晶体管T5、所述晶体管T6及所述晶体管T7均为P型薄膜晶体管。

- [0009] 在其中一个实施例中,所述参考电压 V_{ref} 低于所述第二电源电压 V_{SS} 。
- [0010] 一种显示装置,包括:如上述任一实施例所述的像素电路。
- [0011] 一种像素电路的驱动方法,所述驱动方法基于上述任一实施例所述的像素电路,包括:
- [0012] 初始化阶段,所述第一扫描信号及所述第一发光控制信号均为低电平信号,所述第二扫描信号及所述第二发光控制信号均为高电平信号;所述参考电压 V_{ref} ,用于初始化所述有机发光二极管OLED的阳极、所述晶体管T1的控制端;
- [0013] 存储阶段,所述第一扫描信号、所述第一发光控制信号及所述第二发光控制信号均为高电平信号,所述第二扫描信号为低电平信号;所述数据电压 V_{data} ,用于将补偿电压写入所述电容C1;
- [0014] 发光阶段,所述第一扫描信号及所述第二扫描信号均为高电平信号,所述第一发光控制信号及所述第二发光控制信号均为低电平信号;所述第一电源电压 V_{DD} ,用于提供给所述有机发光二极管OLED以使所述有机发光二极管OLED发光。
- [0015] 在其中一个实施例中,在所述初始化阶段,所述晶体管T5由所述第一发光控制信号导通,所述第一电源电压 V_{DD} ,用于初始化所述电容C1接所述晶体管T5第二极的一端。
- [0016] 在其中一个实施例中,在所述初始化阶段,所述晶体管T4由所述第一扫描信号导通,所述参考电压 V_{ref} ,用于初始化所述电容C1接所述晶体管T1控制端的一端。
- [0017] 在其中一个实施例中,在所述存储阶段,所述晶体管T5由所述第一发光控制信号截止,所述晶体管T2由所述第二扫描信号导通,所述晶体管T1的第一极的电位等于数据电压 V_{data} ;所述晶体管T1的控制端的电位等于 $V_{data}-|V_{th}|$ 。
- [0018] 在其中一个实施例中,在所述发光阶段,所述晶体管T5由所述第一发光控制信号导通,所述晶体管T4由所述第一扫描信号截止,所述晶体管T3由所述第二扫描信号截止,所述晶体管T1的第一极的电位等于第一电源电压 V_{DD} ;所述晶体管T1的控制端的电位等于 $V_{data}-|V_{th}|+\eta(V_{DD}-V_{data})$;其中, η 为所述电容C1与所述晶体管T1控制端处的总电容除电容C1之外的其他电容C2确定的分压比例系数。
- [0019] 上述像素电路、其驱动方法及显示装置,该像素电路包括晶体管T1、晶体管T2、晶体管T3、晶体管T4、晶体管T5、晶体管T6、晶体管T7、电容C1和有机发光二极管OLED。在初始化阶段,参考电压 V_{ref} 经晶体管T7加在有机发光二极管OLED的阳极,实现有机发光二极管OLED的阳极的初始化,参考电压 V_{ref} 经晶体管T4加在晶体管T1的控制端上,初始化晶体管T1的控制端。在发光阶段期间,晶体管T5由第一发光控制信号导通,晶体管T1的第一极的电位由数据电压 V_{data} 变为第一电源电压 V_{DD} ,由于晶体管T3及晶体管T4处于截止状态,电容C1的电量保持不变,晶体管T1的控制端的电位由 $V_{data}-|V_{th}|$ 变为 $V_{data}-|V_{th}|+\eta(V_{DD}-V_{data})$,从而流经有机发光二极管OLED的电流公式中系数 $(\eta-1)^2$,由于 η 接近1,所以相邻灰阶分别对应的数据电压 V_{data} 值可以具有较大的差异,从而解决灰阶不易展开的技术问题。

附图说明

- [0020] 图1为本申请一个实施例中的像素电路的电路图;
- [0021] 图2为本申请一个实施例中采用P型薄膜晶体管的像素电路的电路图;
- [0022] 图3为本申请一个实施例中驱动方法的时序图;

[0023] 图4为本申请另一个实施例中显示装置的结构示意图。

具体实施方式

[0024] 为使本发明的上述目的、特征和优点能够更加明显易懂,下面结合附图对本发明的具体实施方式做详细的说明。在下面的描述中阐述了很多具体细节以便于充分理解本发明。但是本发明能够以很多不同于在此描述的其它方式来实施,本领域技术人员可以在不违背本发明内涵的情况下做类似改进,因此本发明不受下面公开的具体实施例的限制。

[0025] 在一个实施例中,请参见图1,本申请提供一种像素电路,该像素电路包括:晶体管T1、晶体管T2、晶体管T3、晶体管T4、晶体管T5、晶体管T6、晶体管T7、电容C1和有机发光二极管OLED。其中,晶体管T1至晶体管T7均包括控制端、第一极和第二极。

[0026] 具体地,晶体管T4的控制端接第一扫描信号端,用于输入经第一扫描信号线传输的第一扫描信号SCAN1。晶体管T4的第一极接晶体管T3的第二极、晶体管T1的控制端及电容C1的一端,电容C1的另一端接晶体管T2的第二极、晶体管T5的第二极及晶体管T1的第一极。

[0027] 晶体管T5的控制端接第一发光控制端,用于输入经第一发光控制线传输的第一发光控制信号EM1,晶体管T5的第一极接第一电源,用于输入第一电源电压VDD。

[0028] 晶体管T4的第二极用于输入参考电压Vref,并接晶体管T7的第二极。

[0029] 晶体管T2的控制端用于输入第二扫描信号SCAN2,晶体管T2的第一极用于输入数据电压Vdata。

[0030] 晶体管T3的控制端接第二扫描信号端,用于输入经第二扫描信号线传输的第二扫描信号SCAN2,晶体管T3的第一极接晶体管T1的第二极与晶体管T6的第一极。

[0031] 晶体管T6的控制端接第二发光控制端,用于输入经第二发光控制线传输的第一发光控制信号EM2,晶体管T6的第二极接晶体管T7的第一极。

[0032] 晶体管T7的控制端接第一扫描信号端,用于输入经第一扫描信号线传输的第一扫描信号SCAN1,晶体管T7的第一极接有机发光二极管OLED的输入端。

[0033] 有机发光二极管OLED的输出端接第二电源,用于输入第二电源电压VSS。

[0034] 其中,晶体管T2、晶体管T3、晶体管T4、晶体管T5、晶体管T6及晶体管T7是像素电路中的开关晶体管。晶体管T1是像素电路中的驱动晶体管。电容C1是储能电容,连接于晶体管T1的控制端和晶体管T1的第一极之间。

[0035] 在本实施例中,第一扫描信号SCAN1控制晶体管T4、晶体管T7的截止或者导通,第二扫描信号SCAN2控制晶体管T2、晶体管T3的截止或者导通。第一发光控制信号EM1控制晶体管T5的截止或者导通。第二发光控制信号EM2控制晶体管T6的截止或者导通。当晶体管T4导通时,参考电压Vref经晶体管T4初始化晶体管T1的控制端。当晶体管T7导通时,参考电压Vref经晶体管T7初始化有机发光二极管OLED的阳极。当晶体管T5导通时,初始化电容C1与晶体管T5第二极连接的极板。当晶体管T2及晶体管T3导通时,数据电压Vdata经晶体管T2、晶体管T1、晶体管T3加在驱动晶体管T1的栅极。当晶体管T5及晶体管T6导通时,第一电源电压VDD经晶体管T5、晶体管T1及晶体管T6加至有机发光二极管OLED,有机发光二极管OLED发光。

[0036] 在一个实施例中,晶体管T1、晶体管T2、晶体管T3、晶体管T4、晶体管T5、晶体管T6及晶体管T7为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管以及非晶硅薄膜晶体管中

的任一种。晶体管T1、晶体管T2、晶体管T3、晶体管T4、晶体管T5、晶体管T6及晶体管T7可以采用P型薄膜晶体管,也可以采用N型薄膜晶体管。在采用P型薄膜晶体管作为像素电路中的晶体管时,对需要导通的晶体管的控制端输入低电平信号;在采用N型薄膜晶体管作为像素电路中的晶体管时,对需要导通的晶体管的控制端输入高电平信号。

[0037] 在一个实施例中,请参见图2,本申请提供的像素电路采用的晶体管T1、晶体管T2、晶体管T3、晶体管T4、晶体管T5、晶体管T6及晶体管T7均为P型薄膜晶体管。那么,可以理解的是,控制端可以是晶体管T1至晶体管T7的栅极,第一极可以是晶体管T1至晶体管T7的源极,第二极可以是晶体管T1至晶体管T7的漏极。

[0038] 在一个实施例中,参考电压Vref低于第二电源电压VSS。其中,在发光阶段,第一电源电压VDD经晶体管T5、晶体管T1及晶体管T6加至有机发光二极管OLED,有机发光二极管OLED发光。在流过有机发光二极管OLED的正向电流的作用下,会造成空穴积累以及氧化铟锡中铟离子移动,加速了有机发光二极管OLED的老化。在初始化阶段,通过设置参考电压Vref低于第二电源信号VSS,对有机发光二极管OLED进行反向偏置,从而补偿发光阶段导致的老化,进而延长了有机发光二极管OLED的寿命。

[0039] 在一个实施例中,本申请提供基于上述任一实施例中的像素驱动电路的驱动方法,该驱动方法依次包括:

[0040] 初始化阶段t1,第一扫描信号SCAN1及第一发光控制信号EM1均为低电平信号,第二扫描信号SCAN2及第二发光控制信号EM2均为高电平信号。参考电压Vref,用于初始化有机发光二极管OLED的阳极、晶体管T1的控制端。

[0041] 存储阶段t2,第一扫描信号SCAN1、第一发光控制信号EM1及第二发光控制信号EM2均为高电平信号,第二扫描信号SCAN2为低电平信号。数据电压Vdata,用于将补偿电压写入电容C1。

[0042] 发光阶段t3,第一扫描信号SCAN1及第二扫描信号SCAN2均为高电平信号,第一发光控制信号EM1及第二发光控制信号EM2均为低电平信号。第一电源电压VDD,用于提供给有机发光二极管OLED以使有机发光二极管OLED发光。

[0043] 请参见图3,图3为该驱动方法对应的信号时序图,其中,信号时序图包括初始化阶段t1、存储阶段t2及发光阶段t3。具体地工作过程如下:

[0044] 在初始化阶段t1,第一扫描信号SCAN1为低电平信号,晶体管T1、晶体管T4、晶体管T7导通,参考电压Vref初始化有机发光二极管OLED的阳极及晶体管T1的控制端。第一发光控制信号EM1为低电平信号,晶体管T5导通,第一电源电压VDD初始化电容C1与晶体管T1第一极连接的第一极板。从而电容C1与晶体管T5第二极连接的第一极板的电位等于第一电源电压VDD,电容C1与晶体管T1控制端连接的第二极板的电位等于参考电压Vref。第二扫描信号SCAN2及第二发光控制信号EM2均为高电平信号,晶体管T2、晶体管T3、晶体管T5及晶体管T6截止,没有驱动电流流经有机发光二极管OLED,从而其没有发光。

[0045] 在存储阶段t2,第一扫描信号SCAN1、第一发光控制信号EM1及第二发光控制信号EM2均为高电平信号,晶体管T4、晶体管T5、晶体管T6及晶体管T7截止,第二扫描信号SCAN2为低电平信号,晶体管T2和晶体管T3导通。晶体管T1的第一极的电位等于数据电压Vdata,晶体管T1的控制端的电位等于 $Vdata - |V_{th}|$ 。晶体管T1的控制端、晶体管T1的第一极极分别接电容C1的两极板,补偿电压 $|V_{th}|$ 写入电容C1。

[0046] 具体地,晶体管T5由第一发光控制信号EM1截止,晶体管T2由第二扫描信号SCAN2导通,晶体管T1的第一极的电位等于数据电压Vdata。晶体管T1的控制端的电位等于 $V_{data}-|V_{th}|$ 。

[0047] 在发光阶段t3,第一扫描信号SCAN1及第二扫描信号SCAN2均为高电平信号,晶体管T4、晶体管T7截止,晶体管T2、晶体管T3截止。第一发光控制信号EM1及第二发光控制信号EM2均为低电平信号,晶体管T5、晶体管T6导通,第一电源电压VDD经晶体管T5、驱动晶体管T1及晶体管T6加至有机发光二极管OLED,使得有机发光二极管OLED发光。

[0048] 具体地,电容C1的第一极板接晶体管T1的第一极,电容C1的第二极板接晶体管T1的控制端。晶体管T5由第一发光控制信号EM1导通,电容C1的第一极板的电位等于第一电源电压VDD。在存储阶段t2,电容C1第一极板的电位等于Vdata,则电容C1第一极板的电位变化量为: $VDD-Vdata$ 。又,晶体管T1控制端节点处的总电容除电容C1之外的其他电容记为C2,且其他电容C2的分压作用进一步影响电容C1第二极板的电位,则电容C1第二极板的电位等于 $V_{data}-|V_{th}|+\eta(VDD-Vdata)$ 。其中, η 为电容C1和晶体管T1控制端节点处的总电容除电容C1之外的其他电容C2确定的分压比例系数。

[0049] 在本实施例中,晶体管T1的第一极的电位由数据电压Vdata变为第一电源电压VDD,由于晶体管T3及晶体管T4处于截止状态,电容C1的电量保持不变,晶体管T1的控制端的电位由 $V_{data}-|V_{th}|$ 变为 $V_{data}-|V_{th}|+\eta(VDD-Vdata)$,从而流经有机发光二极管OLED的电流公式中系数 $(\eta-1)^2$,由于 η 接近1,所以相邻灰阶分别对应的数据电压Vdata值可以具有较大的差异,可以准确控制相邻灰阶对应的数据电压,从而解决灰阶不易展开的技术问题。

[0050] 下面结合上述实施例中的像素电路及像素电路的驱动方法说明像素电路工作过程。请参见图2和图3,其中,图3为该驱动方法对应的信号时序图,信号时序图包括初始化阶段t1、存储阶段t2及发光阶段t3。具体地工作过程如下:

[0051] 在初始化阶段t1,第一扫描信号SCAN1为低电平信号,晶体管T4导通,参考电压Vref初始化晶体管T1的栅极。第一扫描信号SCAN1为低电平信号,晶体管T7导通,参考电压Vref初始化有机发光二极管OLED的阳极。第一发光控制信号EM1为低电平信号,晶体管T5由第一发光控制信号EM1导通,第一电源电压VDD加至电容C1的第一极板。由于晶体管T1的栅极接电容C1的第二极板,从而在初始化阶段,对电容C1两极板均进行初始化,即电容C1第一极板的电位等于第一电源电压VDD,电容C1第二极板的电位等于参考电压Vref。避免上一帧像素时间存储在电容C1里的剩余电能影响当前帧像素时间对阈值电压的采样。第二扫描信号为高电平信号,晶体管T2、晶体管T3截止。第二发光控制信号EM2为高电平信号,晶体管T5、晶体管T6截止,没有驱动电流流经有机发光二极管OLED,从而其没有发光。

[0052] 在存储阶段t2,第一扫描信号SCAN1、第一发光控制信号EM1及第二发光控制信号EM2均为高电平信号,晶体管T4、晶体管T5、晶体管T6及晶体管T7截止。第二扫描信号SCAN2为低电平信号,晶体管T2和晶体管T3导通。数据电压Vdata经晶体管T2加至晶体管T1的源极,直至晶体管T1处于临界状态,晶体管T1的源极的电位等于数据电压Vdata,晶体管T1的栅极的电位等于 $V_{data}-|V_{th}|$ 。由于晶体管T1的栅极、晶体管T1的源极极分别接电容C1的两极板,从而补偿电压 $|V_{th}|$ 写入电容C1。

[0053] 此时,晶体管T2的栅极电压为 $V_{data}-|V_{th}|$,其中, V_{th} 为晶体管T1的阈值电压,且该阈值电压的值为负值,则晶体管T1的栅极电压 $V_{data}+V_{th}$ 。

[0054] 在发光阶段 t_3 ,第一扫描信号SCAN1及第二扫描信号SCAN2均为高电平信号,晶体管T4、晶体管T7截止,晶体管T2、晶体管T3截止。第一发光控制信号EM1及第二发光控制信号EM2均为低电平信号,晶体管T5、晶体管T6导通,第一电源电压VDD经晶体管T5、驱动晶体管T1及晶体管T6加至有机发光二极管OLED,使得有机发光二极管OLED发光。

[0055] 电容C1的第一极板接晶体管T1的源极,电容C1的第二极板接晶体管T1的栅极,则电容C1的第一极板的电位等于晶体管T1的源极的电位,电容C1的第二极板的电位等于晶体管T1的栅极的电位。晶体管T5由第一发光控制信号EM1导通,晶体管T1的源极的电位等于第一电源电压VDD,电容C1的第一极板的电位等于第一电源电压VDD。

[0056] 由于晶体管T3截止,电容C1的电量保持不变,电容C1两极板之间的电压差亦保持不变,即电容C1第一极板的电位随着电容C1第二极板的电位变化而变化。

[0057] 在存储阶段 t_2 ,电容C1第一极板的电位等于Vdata;

[0058] 在从存储阶段 t_2 至发光阶段 t_3 的时间阶段内,电容C1第一极板的电位变化量为:VDD-Vdata。

[0059] 又,晶体管T1栅极节点处的总电容除电容C1之外的其他电容记为C2,且其他电容C2的分压作用进一步影响电容C1第二极板的电位,则电容C1第二极板的电位等于Vdata+Vth+ η (VDD-Vdata)。

[0060] 其中 $\eta=C1/(C1+C2)$,即 η 为电容C1和晶体管T1栅极节点处的总电容除电容C1之外的其他电容C2确定的分压比例系数。

[0061] 电容C1的第二极板接晶体管T1的栅极,则晶体管T1的栅极的电位等于Vdata+Vth+ η (VDD-Vdata)。

[0062] 晶体管T1的栅极源极压降为: $V_{gs}=V_g-V_s$;

[0063] $V_{gs}=V_{data}+V_{th}+\eta(VDD-Vdata)-VDD$;

[0064] $V_{gs}=(1-\eta)*(VDD-Vdata)+V_{th}$;

[0065] 晶体管T1中的驱动电流大小:

[0066] $I=K*(V_{gs}-V_{th})^2=K*(1-\eta)^2*(VDD-Vdata)^2$;

[0067] 其中, $K=1/2*\mu*C_{ox}*W/L$ 。 μ 是薄膜晶体管的电子迁移率, C_{ox} 是薄膜晶体管单位面积的栅氧化层电容,W是薄膜晶体管的沟道宽度,L是薄膜晶体管的沟道长度。

[0068] 因此,可以得到第一晶体管T1中的驱动电流大小为:

[0069] $I=1/2*\mu*C_{ox}*W/L*(1-\eta)^2*(VDD-Vdata)^2$

[0070] 从上述公式中可以得到,流经有机发光二极管OLED的电流公式引入系数 $(\eta-1)^2$, η 接近于1,所以相邻灰阶对应的数据电压可以具有较大的差异,降低了解决灰阶不易展开的技术问题。另外,晶体管T1中的驱动电流大小与晶体管T2的阈值电压Vth大小无关,从而实现阈值电压补偿,以使有机发光二极管OLED的亮度稳定。

[0071] 在一个实施例中,本申请提供一种显示装置,请参见图4,该显示装置包括:

[0072] 多个像素,用于显示图像。每个像素包任上述一个实施例中的像素电路。

[0073] 扫描驱动器410,将扫描信号顺序地施加到像素。

[0074] 发光控制驱动器420,将发光控制信号施加到像素。

[0075] 数据驱动器430,将数据电压施加到像素。

[0076] 其中,像素响应扫描信号而接收数据电压,像素产生具有与数据电压对应的预定

亮度的光以显示图像。像素的发光时间段由发光控制信号控制。发光控制驱动器响应于初始控制信号被初始化,并产生发光控制信号。

[0077] 示例性地,请参见图4,扫描驱动器410通过扫描信号线S1至Sn连接矩阵形式排列的多个像素PX11至PXnm,像素PX11至PXnm也连接到发光控制信号线E1至Em,并通过发光控制信号线E1至Em连接发光控制驱动器420。像素PX11至PXnm也连接到数据信号线D1至Dm,并通过数据信号线D1至Em连接数据驱动器430。其中,发光控制信号线E1至Em大致平行于扫描信号线S1至Sn。发光控制信号线E1至Em大致垂直于数据信号线D1至Dm。

[0078] 以上所述实施例的各技术特征可以进行任意的组合,为使描述简洁,未对上述实施例中的各个技术特征所有可能的组合都进行描述,然而,只要这些技术特征的组合不存在矛盾,都应当认为是本说明书记载的范围。

[0079] 以上所述实施例仅表达了本发明的几种实施方式,其描述较为具体和详细,但并不能因此而理解为对发明专利范围的限制。应当指出的是,对于本领域的普通技术人员来说,在不脱离本发明构思的前提下,还可以做出若干变形和改进,这些都属于本发明的保护范围。因此,本发明的保护范围应以所附权利要求为准。

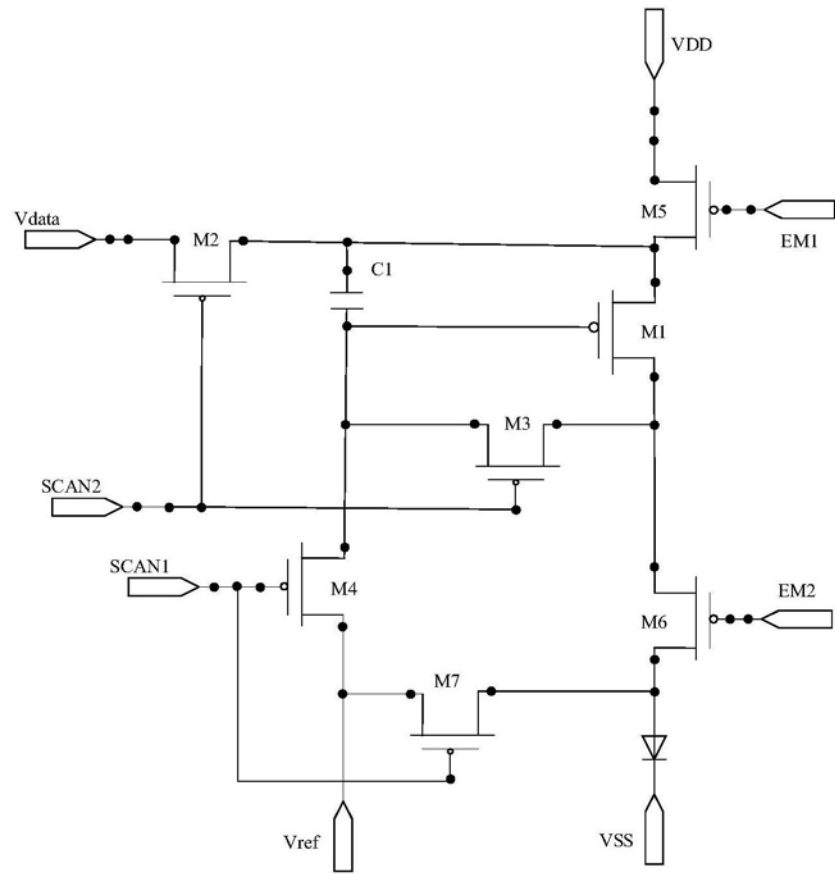


图1

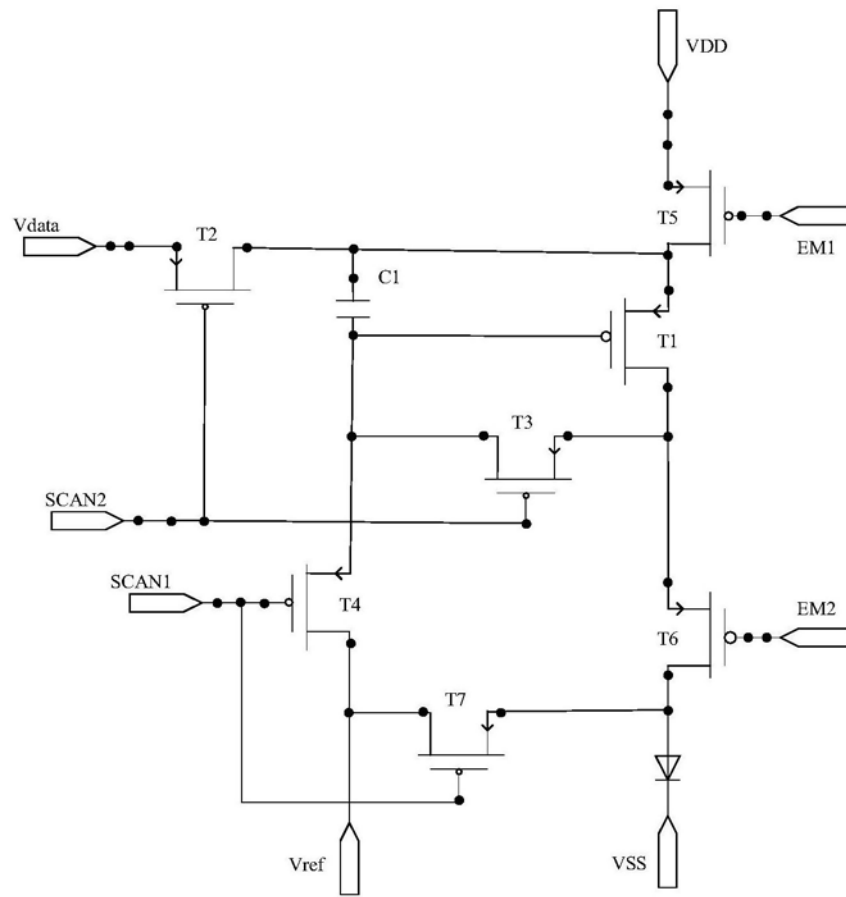


图2

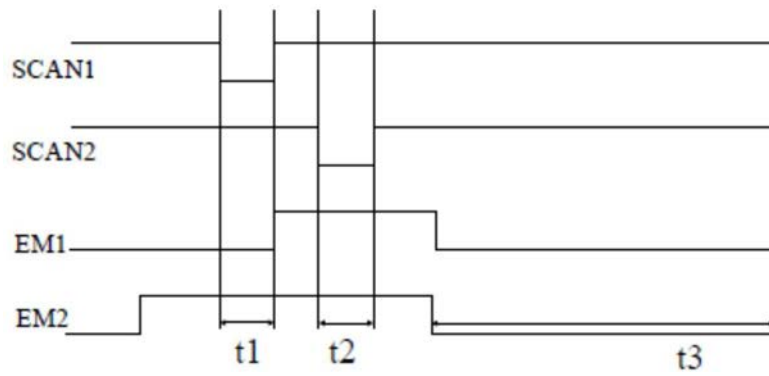


图3

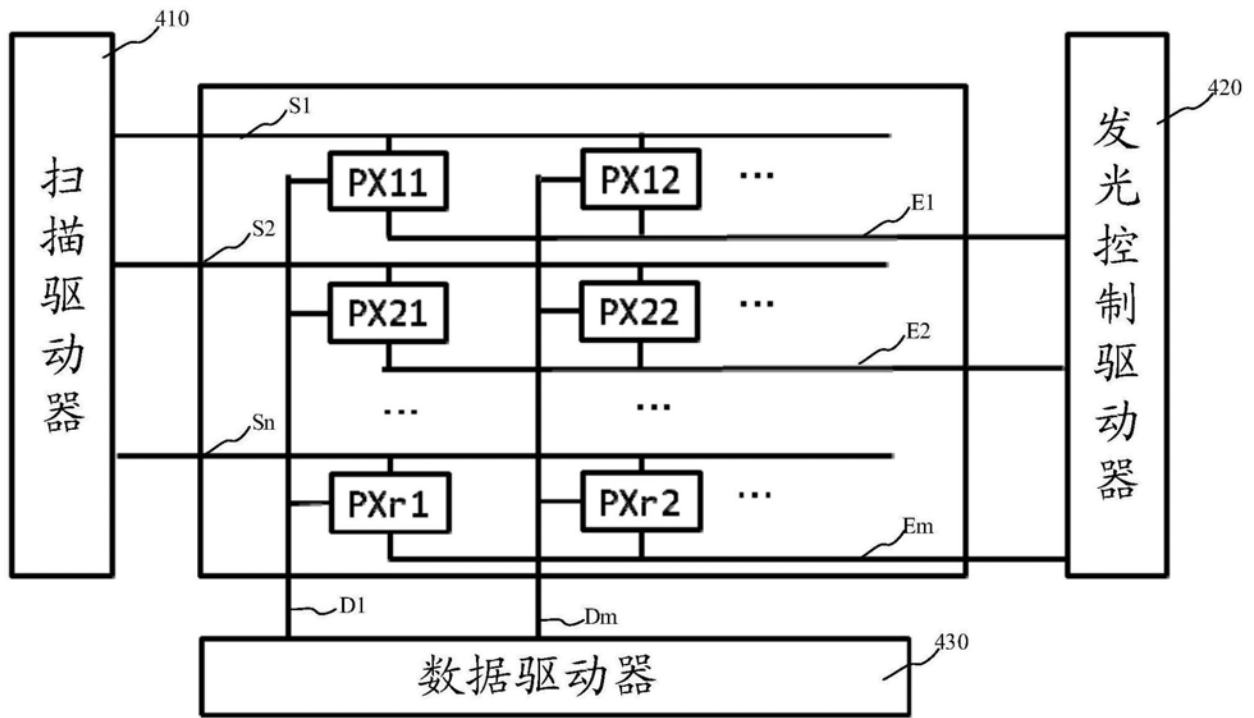


图4

专利名称(译)	像素电路、其驱动方法及显示装置		
公开(公告)号	CN109064978A	公开(公告)日	2018-12-21
申请号	CN201811139951.1	申请日	2018-09-28
[标]申请(专利权)人(译)	昆山国显光电有限公司		
申请(专利权)人(译)	昆山国显光电有限公司		
当前申请(专利权)人(译)	昆山国显光电有限公司		
[标]发明人	朱正勇 贾溪洋 朱晖		
发明人	朱正勇 贾溪洋 朱晖		
IPC分类号	G09G3/3266 G09G3/3291		
CPC分类号	G09G3/3266 G09G3/3291		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及一种像素电路、其驱动方法及显示装置，该像素电路包括晶体管T1、晶体管T2、晶体管T3、晶体管T4、晶体管T5、晶体管T6、晶体管T7、电容C1和有机发光二极管OLED。在初始化阶段，实现有机发光二极管OLED的阳极的初始化，参考电压Vref初始化晶体管T1的控制端。在发光阶段期间，晶体管T1的第一极的电位由数据电压Vdata变为第一电源电压VDD，由于晶体管T3及晶体管T4处于截止状态，电容C1的电量保持不变，晶体管T1的控制端的电位由Vdata-|Vth|变为Vdata-|Vth|+ η (VDD-Vdata)，从而流经有机发光二极管OLED的电流公式中系数 $(\eta-1)^2$ ，从而解决灰阶不易展开的技术问题。

