



(12) 发明专利

(10) 授权公告号 CN 103413520 B

(45) 授权公告日 2015. 09. 02

(21) 申请号 201310326122. 5

CN 101739947 A, 2010. 06. 16,

(22) 申请日 2013. 07. 30

CN 102930822 A, 2013. 02. 13,

(73) 专利权人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路 10 号
专利权人 成都京东方光电科技有限公司

CN 102982767 A, 2013. 03. 20,

CN 101908316 A, 2010. 12. 08,

US 2010141645 A1, 2010. 06. 10,

(72) 发明人 谭文 祁小敬

审查员 吕佩

(74) 专利代理机构 北京天昊联合知识产权代理有限公司 11112

代理人 彭瑞欣 陈源

(51) Int. Cl.

G09G 3/32(2006. 01)

(56) 对比文件

CN 1601594 A, 2005. 03. 30,

CN 203376957 U, 2014. 01. 01,

CN 1835058 A, 2006. 09. 20,

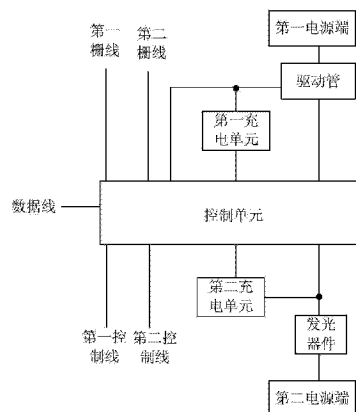
权利要求书2页 说明书9页 附图7页

(54) 发明名称

像素驱动电路、显示装置和像素驱动方法

(57) 摘要

本发明公开了一种像素驱动电路、显示装置和像素驱动方法,在该像素驱动电路中,控制单元与数据线、第一控制线、第二控制线、第一栅线和第二栅线连接,第一充电单元和第二充电单元均与控制单元连接,驱动管的栅极与第一充电单元连接,驱动管的漏极与第一电源端连接,驱动管的源极与控制单元连接,发光器件的第一极与控制单元和第二充电单元连接,发光器件的第二极与第二电源端连接,本发明的技术方案通过设置两个存储电容,改进预充电方式,使驱动管的栅极固定设置为低于工作电压的数据电压,在利用驱动管进行放电过程中,在源漏电压为零之前使得驱动管进入亚阈值导通状态,将阈值电压存入第一电容中,最终可实现阈值电压补偿功能。



1. 一种像素驱动电路,其特征在于,包括:发光器件、驱动管、控制单元、第一充电单元、第二充电单元、第一电源端和第二电源端,所述控制单元与数据线、第一控制线、第二控制线、第一栅线和第二栅线连接,所述第一充电单元和所述第二充电单元均与所述控制单元连接,所述驱动管的栅极与所述第一充电单元连接,所述驱动管的漏极与所述第一电源端连接,所述驱动管的源极与所述控制单元连接,所述发光器件的第一极与所述控制单元和所述第二充电单元连接,所述发光器件的第二极与所述第二电源端连接;其中,

所述控制单元用于根据所述第一控制线、第二控制线、第一栅线和第二栅线的信号而依次对所述第一充电单元和所述第二充电单元进行充电,分别使得所述第一充电单元两端的电压等于驱动管的阈值电压且所述第二充电单元两端的电压等于数据线提供的数据电压;

所述第一充电单元和第二充电单元用于根据所述控制单元的控制而为所述驱动管提供驱动电压,该驱动电压等于所述驱动管的阈值电压与所述数据电压之和;

所述驱动管用于驱动所述发光器件发光;

所述控制单元包括:第一开关管、第二开关管、第三开关管和第四开关管;

所述第一开关管的控制极与所述第一控制线连接,所述第一开关管的第一极与所述第一充电单元的第二端以及所述第二充电单元的第一端连接,所述第一开关管的第二极与所述驱动管的源极以及所述第四开关管的第一极连接;

所述第二开关管的控制极与第一栅线连接,所述第二开关管的第一极与所述数据线连接,所述第二开关管的第二极与所述第一充电单元的第一端以及所述驱动管的栅极连接;

所述第三开关管的控制极与第二栅线连接,所述第三开关管的第一极与所述数据线连接,所述第三开关管的第二极与所述第一充电单元的第二端、所述第二充电单元的第一端以及所述第一开关管的第一极连接;

所述第四开关管的控制极与所述第二控制线连接,所述第四开关管的第一极与所述驱动管的源极连接,所述第四开关管的第二极与所述第二充电单元的第二端以及所述发光器件的第一极连接。

2. 根据权利要求 1 所述的像素驱动电路,其特征在于,还包括:第五开关管,所述第五开关管的控制极与所述第一控制线连接,所述第五开关管的第一极与所述第四开关管的第二极以及所述发光器件的第一极连接,所述第五开关管的第二极与所述发光器件的第二极以及所述第二电源端连接。

3. 根据权利要求 2 所述的像素驱动电路,其特征在于,所述第一电源端为提供的电压为工作电压,所述第二电源端为提供的电压为参考电压,所述发光器件的第一极为正极,所述发光器件的第二极为负极。

4. 根据权利要求 3 所述的像素驱动电路,其特征在于,所述驱动管、所述第一开关管、所述第二开关管、所述第三开关管、所述第四开关管和所述第五开关管为 N 型薄膜晶体管。

5. 根据权利要求 2 所述的像素驱动电路,其特征在于,所述第一电源端为提供的电压为参考电压,所述第二电源端为提供的电压为工作电压,所述发光器件的第一极为负极,所述发光器件的第二极为正极。

6. 根据权利要求 5 所述的像素驱动电路,其特征在于,所述驱动管、所述第一开关管、所述第二开关管、所述第三开关管、所述第四开关管、所述第五开关管为 P 型薄膜晶体管。

7. 根据权利要求 1 所述的像素驱动电路,其特征在于,所述第一栅线与所述第二栅线为选通时序相邻的两条栅线,且所述第一栅线先于所述第二栅线选通。

8. 根据权利要求 7 所述的像素驱动电路,其特征在于,所述第一控制线与所述第一栅线同时开始选通,且所述第一控制线一直保持选通直到与所述第二栅线同时结束选通;所述第二控制线在所述第一栅线选通的期间内结束选通,且所述第二控制线在所述第一控制线结束选通的时刻开始选通。

9. 一种显示装置,其特征在于,包括:调控单元、数据线驱动单元、栅线驱动单元、数据线、多条栅线、第一控制线、第二控制线和多个像素驱动电路,所述调控单元用于调控所述第一控制线和所述第二控制线,所述数据线驱动单元用于驱动所述数据线,所述栅线驱动单元用于依次驱动所述多条栅线;

所述像素驱动电路采用权利要求 1 至 8 中任一所述的像素驱动电路,每个所述像素驱动电路与所述多条栅线中的两条栅线相连。

像素驱动电路、显示装置和像素驱动方法

技术领域

[0001] 本发明涉及显示技术领域,特别涉及一种像素驱动电路、显示装置和像素驱动方法。

背景技术

[0002] 有源矩阵有机发光二极管面板(Active Matrix Organic LightEmitting Diode, 简称:AMOLED)的应用越来越广泛。AMOLED 的像素显示器件为有机发光二极管(Organic Light-Emitting Diode, 简称 OLED), AMOLED 能够发光是通过驱动薄膜晶体管在饱和状态下产生驱动电流,该驱动电流驱动 OLED 发光。图 1 为现有技术中基本的像素驱动电路的结构示意图,现有的基本的像素驱动电路采用 2T1C 电路,该 2T1C 电路包括两个薄膜晶体管和 1 个存储电容,具体的结构可参见图 1 所示。

[0003] 但是,由于在现有的低温多晶硅工艺制程中驱动管 DTFT 的阈值电压 V_{th} 均匀性较差,而且在使用过程中还会发生漂移,这样当向驱动管 DTFT 输入相同数据电压 V_{data} 时,由于驱动管 DTFT 的阈值电压不同产生不同的驱动电流,从而导致 AMOLED 亮度的均匀性较差。

[0004] 为解决上述问题,本领域中的技术人员设计出具有阈值电压补偿功能的 AMOLED 像素驱动电路。图 2 为现有技术中的具有阈值电压补偿功能的像素驱动电路的结构示意图,图 3 为图 2 中所示电路的放电阶段的等效电路的结构示意图,如图 2 和图 3 所示,该电路为 6T1C 电路,在充电阶段,通过控制开关管切断驱动管 DTFT 与高电平 VDD 和低电平 VDD 的连接,同时储存电容 C 的一端与电压输入端子连接,储存电容 C 的另一端与数据线连接。电压输入端子提供了一个初始电压 V_{ini} ,数据线提供数据电压 V_{data} 电压输入端子与数据线共同对储存电容 C 进行充电,使得储存电容两端有电压 $V_{ini}-V_{data}$ 。在放电阶段,参见图 3,通过开关控制管切断驱动管 DTFT 与高电平 VDD、低电平 VDD、数据电压以及初始电压 V_{ini} 的连接,而连接驱动管 DTFT 的栅极和驱动管 DTFT 的漏极的开关管 S1 继续保存导通,储存电容 C 与驱动管 DTFT 两端连接通过驱动管 DTFT 来进行放电,当驱动管的栅极电压 $V_g=V_{data}+V_{th}$ 时,驱动管 DTFT 处于亚阈值导通状态,则放电结束,此时存储电容两端电压为 V_{th} 。其中 V_{data} 为数据信号电压, V_{th} 为驱动管 DTFT 的阈值电压。在发光显示阶段时,驱动管 DTFT 的栅极电压 $V_g=V_{data}+V_{th}$,驱动晶体管的源极电压 $V_s=V_{SS}$,驱动管 DTFT 的栅源电压 $V_{gs}=V_{data}+V_{th}$,又因为驱动回路中的驱动电流为 $I = K*(V_{gs}-V_{th})^2$,因此驱动电流 $I = K*V_{data}^2$,使得驱动电流与阈值电压无关,最终实现了阈值补偿功能。

[0005] 但是,上述电路仅仅在驱动管 DTFT 为增强型晶体管时才能实现阈值补偿功能。当驱动管 DTFT 为耗尽型晶体管时,耗尽型晶体管的阈值电压 V_{th} 为负值,在放电阶段时,当驱动管 DTFT 的栅极电压 $V_g=V_{data}$ 时驱动管便停止放电,因为此时驱动管 DTFT 栅极、源极和漏极的电压均为 V_{DATA} ,即源漏电压 $V_{gs}=0$,而使得放电结束,此时电容的两端电压为 0,而不会为 V_{th} ,因此,该 AMOLED 像素驱动电路失去了阈值补偿功能。

发明内容

[0006] 本发明提供一种像素驱动电路、显示装置和像素驱动方法,其可以在驱动管为任意类型时都能实现阈值补偿功能。

[0007] 为实现上述目的,本发明提供一种像素驱动电路,包括:发光器件、驱动管、控制单元、第一充电单元、第二充电单元、第一电源端和第二电源端,所述控制单元与数据线、第一控制线、第二控制线、第一栅线和第二栅线连接,所述第一充电单元和所述第二充电单元均与所述控制单元连接,所述驱动管的栅极与所述第一充电单元连接,所述驱动管的漏极与所述第一电源端连接,所述驱动管的源极与所述控制单元连接,所述发光器件的第一极与所述控制单元和所述第二充电单元连接,所述发光器件的第二极与所述第二电源端连接;其中,

[0008] 所述控制单元用于根据所述第一控制线、第二控制线、第一栅线和第二栅线的信号而依次对所述第一充电单元和所述第二充电单元进行充电,分别使得所述第一充电单元两端的电压等于驱动管的阈值电压且所述第二充电单元两端的电压等于数据线提供的数据电压;

[0009] 所述第一充电单元和第二充电单元用于根据所述控制单元的控制而为所述驱动管提供驱动电压,该驱动电压等于所述驱动管的阈值电压与所述数据电压之和;

[0010] 所述驱动管用于驱动所述发光器件发光。

[0011] 可选地,所述控制单元包括:第一开关管、第二开关管、第三开关管和第四开关管;

[0012] 所述第一开关管的控制极与所述第一控制线连接,所述第一开关管的第一极与所述第一充电单元的第二端以及所述第二充电单元的第一端连接,所述第一开关管的第二极与所述驱动管的源极以及所述第四开关管的第一极连接;

[0013] 所述第二开关管的控制极与第一栅线连接,所述第二开关管的第一极与所述数据线连接,所述第二开关管的第二极与所述第一充电单元的第一端以及所述驱动管的栅极连接;

[0014] 所述第三开关管的控制极与第二栅线连接,所述第三开关管的第一极与所述数据线连接,所述第三开关管的第二极与所述第一充电单元的第二端、所述第二充电单元的第一端以及所述第一开关管的第一极连接;

[0015] 所述第四开关管的控制极与所述第二控制线连接,所述第四开关管的第一极与所述驱动管的源极连接,所述第四开关管的第二极与所述第二充电单元的第二端以及所述发光器件的第一极连接。

[0016] 可选地,所述像素驱动电路还包括:第五开关管,所述第五开关管的控制极与所述第一控制线连接,所述第五开关管的第一极与所述第四开关管的第二极以及所述发光器件的第一极连接,所述第五开关管的第二极与所述发光器件的第二极以及所述第二电源端连接。

[0017] 可选地,所述第一电源端为提供的电压为工作电压,所述第二电源端为提供的电压为参考电压,所述发光器件的第一极为正极,所述发光器件的第二极为负极。

[0018] 可选地,所述驱动管、所述第一开关管、所述第二开关管、所述第三开关管、所述第四开关管和所述第五开关管为N型薄膜晶体管。

[0019] 可选地,所述第一电源端为提供的电压为参考电压,所述第二电源端为提供的电

压为工作电压,所述发光器件的第一极为负极,所述发光器件的第二极为正极。

[0020] 可选地,所述驱动管、所述第一开关管、所述第二开关管、所述第三开关管、所述第四开关管、所述第五开关管为 P 型薄膜晶体管。

[0021] 可选地,所述第一栅线与所述第二栅线为选通时序相邻的两条栅线,且所述第一栅线先于所述第二栅线选通。

[0022] 可选地,所述第一控制线与所述第一栅线同时开始选通,且所述第一控制线一直保持选通直到与所述第二栅线同时结束选通;所述第二控制线在所述第一栅线选通的期间内结束选通,且所述第二控制线在所述第一控制线结束选通的时刻开始选通。

[0023] 为实现上述目的,本发明提供一种显示装置,包括:调控单元、数据线驱动单元、栅线驱动单元、数据线、多条栅线、第一控制线、第二控制线和多个像素驱动电路,所述调控单元用于调控所述第一控制线和所述第二控制线,所述数据线驱动单元用于驱动所述数据线,所述栅线驱动单元用于依次驱动所述多条栅线;

[0024] 所述像素驱动电路采用上述任一所述的像素驱动电路,每个所述像素驱动电路与所述多条栅线中的两条栅线相连。

[0025] 为实现上述目的,本发明提供一种像素驱动方法,所述像素驱动方法是基于所述像素驱动电路,所述像素驱动电路包括:发光器件、驱动管、控制单元、第一充电单元、第二充电单元、第一电源端和第二电源端,所述控制单元与数据线、第一控制线、第二控制线、第一栅线和第二栅线连接,所述第一充电单元和所述第二充电单元均与所述控制单元连接,所述驱动管的栅极与所述第一充电单元连接,所述驱动管的漏极与所述第一电源端连接,所述驱动管的源极与所述控制单元连接,所述发光器件的第一极与所述控制单元和所述第二充电单元连接,所述发光器件的第二极与所述第二电源端连接,所述像素驱动方法包括下述步骤:

[0026] 控制单元根据所述第一控制线、第二控制线、第一栅线和第二栅线的信号而对第一充电单元充电,使得所述第一充电单元两端的电压等于驱动管的阈值电压;

[0027] 控制单元根据所述第一控制线、第二控制线、第一栅线和第二栅线的信号而对第二充电单元进行充电,使得所述第二充电单元两端的电压等于数据线提供的数据电压;

[0028] 第一充电单元和第二充电单元根据所述控制单元的控制而在预定的时段内为所述驱动管提供驱动电压,该驱动电压等于所述驱动管的阈值电压与所述数据电压之和;

[0029] 驱动管驱动发光器件发光。

[0030] 本发明具有以下有益效果:

[0031] 本发明通过设置两个的存储电容,改进预充电方式,使驱动管的栅极固定设置为介于工作电压(高电平)与参考电压(低电平)之间的数据电压,在利用驱动管放电的过程中,在驱动管的源漏电压为零之前使得驱动管由导通状态进入亚阈值截止状态,将阈值电压存入存储电容,最终实现了阈值电压补偿功能,同时该电路中驱动管可为任意类型。

附图说明

[0032] 图 1 为现有技术中基本的像素驱动电路的结构示意图;

[0033] 图 2 为现有技术中的具有阈值电压补偿功能的像素驱动电路的结构示意图;

[0034] 图 3 为图 2 中所示电路的放电阶段的等效电路的结构示意图;

- [0035] 图 4 为本发明实施例一提供的像素驱动电路的结构示意图；
[0036] 图 5 为本发明实施例二提供的像素驱动电路的结构示意图；
[0037] 图 6 为图 5 的工作时序图；
[0038] 图 7 为图 5 中所示电路的初始阶段的等效电路图；
[0039] 图 8 为图 5 中所示电路的读取阶段的等效电路图；
[0040] 图 9 为图 5 中所示电路的写入阶段的等效电路图；
[0041] 图 10 为图 5 中所示电路的显示阶段的等效电路图；
[0042] 图 11 为本发明实施例三提供的像素驱动电路的结构示意图；
[0043] 图 12 为本发明实施例五提供的像素驱动方法的流程图。

具体实施方式

[0044] 为使本领域的技术人员更好地理解本发明的技术方案，下面结合附图对本发明提供的像素驱动电路、显示装置和像素驱动方法进行详细描述。

[0045] 实施例一

[0046] 图 4 为本发明实施例一提供的像素驱动电路的结构示意图，如图 4 所示，该像素驱动电路包括：发光器件、驱动管、控制单元、第一充电单元、第二充电单元、第一电源端和第二电源端，控制单元与数据线、第一控制线、第二控制线、第一栅线和第二栅线连接，第一充电单元和第二充电单元均与控制单元连接，驱动管的栅极与第一充电单元连接，驱动管的漏极与第一电源端连接，驱动管的源极与控制单元连接，发光器件的第一极与控制单元和第二充电单元连接，发光器件的第二极与第二电源端连接；其中，

[0047] 控制单元用于根据第一控制线、第二控制线、第一栅线和第二栅线的信号而依次对第一充电单元和第二充电单元进行充电，分别使得第一充电单元两端的电压等于驱动管的阈值电压且第二充电单元两端的电压等于数据线提供的数据电压；

[0048] 第一充电单元和第二充电单元用于根据控制单元的控制而为驱动管提供驱动电压，该驱动电压等于驱动管的阈值电压与数据电压之和；

[0049] 驱动管用于驱动发光器件发光。

[0050] 其中，数据线提供数据电压 V_{data} ，第一电源端和第二电源端中的一个提供工作电压 V_{DD} ，另一个提供参考电压 V_{SS} 。具体地，若第一电源端提供的电压为参考电压 V_{SS} 时，则相应地，第二电源端提供的电压为高于参考电压 V_{SS} 的工作电压 V_{DD} 的；若第二电源端提供的电压为参考电压 V_{SS} 时，则相应地，第一电源端提供的电压为高于参考电压 V_{SS} 的工作电压 V_{DD} 。其中， V_{DD} 可以为高电平，则相应地，作为参考电压的 V_{SS} 可以为低电平。且数据电压 V_{data} 、工作电压 V_{DD} 、参考电压 V_{SS} 满足 $V_{SS} < V_{data} < V_{DD}$ 。

[0051] 本发明实施例一的工作原理如下，通过控制单元为第一充电单元和第二充电单元分别充电，使得第一充电单元的两端电压为 V_{th} ，第二充电单元的两端电压为 V_{data} ，第一充电单元和第二充电单元的两端电压之和为 $V_{data} + V_{th}$ ，其中 V_{th} 为驱动管的阈值电压。在第一充电单元和第二充电单元为驱动管提供电压时，由于驱动管的栅源电压 V_{gs} 为第一充电单元和第二充电单元的电压之和，则 $V_{gs} = V_{data} + V_{th}$ 。由于驱动管能够提供正比于该驱动管的栅源电压同其阈值电压之差的平方的驱动电流，即，驱动回路中的驱动电流 $I = K * (V_{gs} - V_{th})^2$ ，且 $V_{gs} = V_{data} + V_{th}$ ，则 $I = K * V_{data}^2$ ，使得驱动管在饱和状态下的驱动电流 I

与其阈值电压 V_{th} 无关,因此驱动管的阈值电压 V_{th} 不会对流经发光器件的电流产生影响,从而更好地保证了驱动电流 I 的一致性,使 AMOLED 亮度的均匀性较好。

[0052] 可选地,在利用实施例一提供的像素驱动电路中,第一栅线与第二栅线为选通时序相邻的两条栅线,且第一栅线先于第二栅线选通。

[0053] 进一步地,第一控制线与第一栅线同时开始选通,且第一控制线一直保持选通直到与第二栅线同时结束选通;第二控制线在第一栅线选通的期间内结束选通,且第二控制线在第一控制线结束选通的时刻开始选通。

[0054] 需要注意的是,本发明中的驱动管可以为增强型驱动管或是耗尽型驱动管。因为驱动管的漏极连接有第一电源端,而且第一电源端可以提供工作电压 V_{DD} 或者是参考电压 V_{SS} ,从而使得在第一充电单元放电过程中驱动管的源漏电压 V_{gs} 不为 0,进而使得无论驱动管的取值电压 V_{th} 为正或为负,第一充电单元都可通过驱动管放电直至驱动管由导通状态进入亚阈值截止状态,从而使得第一充电单元两端电压为 V_{th} 。

[0055] 优选地,驱动管为耗尽型晶体管。更优选地,驱动管为以氧化物半导体层作为有源层的氧化物薄膜晶体管。

[0056] 本发明实施例一提供的像素驱动电路中,通过设置两个存储电容,改进预充电方式,使驱动管的栅极固定设置为低于工作电压的数据电压,在读取阶段中,在源漏电压为零之前其使得驱动管由导通状态进入亚阈值截止状态,将阈值电压存入存储电容,最终实现了阈值电压补偿功能,同时,在本发明实施例一提供像素驱动电路中驱动管可为任意类型。

[0057] 实施例二

[0058] 图 5 为本发明实施例二提供的像素驱动电路的结构示意图,如图 5 所示,第一开关管 T_1 的控制极与第一控制线连接,第一开关管 T_1 的第一极与第一控制线连接,第一开关管 T_1 的第一极与第一充电单元的第二端以及第二充电单元的第一端连接,第一开关管 T_1 的第二极与驱动管 $DTFT$ 的源极以及第四开关管 T_4 的第一极连接。

[0059] 第二开关管 T_2 的控制极与第一栅线连接,第二开关管 T_2 的第一极与数据线连接,第二开关管 T_2 的第二极与第一充电单元的第一端以及驱动管 $DTFT$ 的栅极连接。

[0060] 第三开关管 T_3 的控制极与第二栅线连接,第三开关管 T_3 的第一极与数据线连接,第三开关管 T_3 的第二极与第一充电单元的第二端、第二充电单元的第一端以及第一开关管 T_1 的第一极连接。

[0061] 第四开关管 T_4 的控制极与第二控制线连接,第四开关管 T_4 的第一极与驱动管 $DTFT$ 的源极连接,第四开关管 T_4 的第二极与第二充电单元的第二端以及 OLED 连接。

[0062] 本实施例与实施例一的区别在于,本发明实施例二的电路为 6T2C 型电路,发光器件为 OLED,第一充电单元为第一电容 C_1 ,第二充电单元为第二电容 C_2 ,控制单元包括:第一开关管 T_1 、第二开关管 T_2 、第三开关管 T_3 和第四开关管 T_4 。数据线提供数据电压 V_{data} ,第一控制线提供第一控制信号 CR_1 ,第二控制线提供第二控制信号 CR_2 ,第一栅线和第二栅线中可以加载扫描信号,其中第一栅线指的是第 $N-1$ 条栅线 G_{n-1} ,第二栅线指的是第 N 条栅线 G_n ,栅线 G_{n-1} 与栅线 G_n 为两条相邻的栅线,即栅线 G_{n-1} 上完成信号扫描后,栅线 G_n 开始加载扫描信号,进行信号扫描,其中 N 大于等于 2。

[0063] 可选地,像素驱动电路还包括:第五开关管 T_5 ,第五开关管 T_5 的控制极与第一控制线连接,第五开关管 T_5 的第一极与第四开关管 T_4 的第二极以及 OLED 的第一极连接,第

五开关管 T5 的第二极与 OLED 的第二极以及第二电源端连接。第五晶体管 T5 的第一极和第二极连接在 OLED 的两端,用于在驱动管 DTFT 产生不正确的驱动电流时将 OLED 短路,以免 OLED 在不正确的驱动电流作用下发光,从而产生不正确的发光强度以造成显示错误,并在驱动管 DTFT 产生正确的驱动电流时使 OLED 与驱动管 DTFT 连通,使 OLED 在正确的驱动电流作用下发光,保证显示正常。

[0064] 本实施例中,第一电源端为提供的电压为工作电压 VDD,第二电源端为提供的电压为参考电压 VSS,发光器件的第一极为正极,发光器件的第二极为负极。

[0065] 进一步地,驱动管 DTFT、第一开关管 T1、第二开关管 T2、第三开关管 T3、第四开关管 T4、第五开关管 T5 为 N 型薄膜晶体管,N 型薄膜晶体管可在高电平信号下导通,并在低电平信号下截止。

[0066] 上述第一开关管 T1、第二开关管 T2、第三开关管 T3、第四开关管 T4、第五开关管 T5 均包含控制极、第一极和第二极,第一极和第二极的结构是相同的。在开关管为薄膜晶体管(TFT)的情况下,所述控制极为栅极,并且在第一极和第二极中,发送载流子的一极作为源极,接收载流子的一极作为漏极。实际应用时,对于一个开关管,根据该开关管在电路中的位置和作用以及开关管的沟道类型,可以以源极作为开关管的第一极,相应地,以漏极作为开关管的第二极;或者,可以以漏极作为开关管的第一极,相应地,以源极作为开关管的第二极。

[0067] 本发明实施例二提供的像素电路的工作过程可分为:初始阶段、读取阶段、写入阶段和显示阶段。图 6 为图 5 的工作时序图;图 7 为图 5 中所示电路的初始阶段的等效电路图;图 8 为图 5 中所示电路的读取阶段的等效电路图;图 9 为图 5 中所示电路的写入阶段的等效电路图;图 10 为图 5 中所示电路的显示阶段的等效电路图,下面结合图 6 至图 9 描述本发明实施例二提供的像素驱动电路的工作过程。

[0068] 在初始阶段,栅线 G_{n-1} 为高电平,栅线 G_n 为低电平,第一控制信号 CR1 为高电平,第二控制信号 CR2 为高电平。

[0069] 如图 7 所示,第一开关管 T1、第二开关管 T2、第四开关管 T4 和第五开关管 T5 导通,第三开关管 T3 截止。此时数据电压 V_{data} 通过第二开关管 T2 写到第一电容 C1,使得节点 A 的电压 $V_a=V_{data}$,节点 B 的电压为 $V_b=VSS$,驱动管 DTFT 的栅极电压 $V_g=V_{data}$,驱动管 DTFT 的源极电压 $V_s=VSS$ 。

[0070] 在读取阶段,栅线 G_{n-1} 为高电平,栅线 G_n 为低电平,第一控制信号 CR1 为高电平,第二控制信号 CR2 为低电平。

[0071] 如图 8 所示,第一开关管 T1、第二开关管 T2 和第五开关管 T5 导通,第三开关管 T3 和第四开关管 T4 截止。第一电容 C1 可以通过驱动管 DTFT 进行放电至亚阈值饱和截止状态,即驱动管 DTFT 的栅源电压 $V_{gs}=V_{th}$,又因为驱动管 DTFT 的栅极一直与数据线连接,所以 $V_g=V_{data}$,则 $V_s=V_{data}-V_{th}$ 。此时节点 A 的电压 $V_a=V_{data}$,节点 B 的电压为 $V_b=V_{data}-V_{th}$,第一电容 C1 的两端电压为 V_{th} 。

[0072] 读取阶段完成了对第一电容 C1 的充电,使第一电容 C1 的两端电压为 V_{th} 。

[0073] 在写入阶段,栅线 G_{n-1} 为低电平,栅线 G_n 为高电平,第一控制信号 CR1 为高电平,第二控制信号 CR2 为低电平。

[0074] 如图 9 所示,第一开关管 T1、第三开关管 T3 和第五开关管 T5 导通,第二开关管 T2

和第四开关管 T4 截止。第一电容 C1 的两端电压保持为 V_{th} ，节点 B 与数据线连接，则使得节点 B 的电压突变为 $V_b=V_{data}$ ，节点 A 的电压突变为 $V_a=V_{data}+V_{th}$ ，所以 $V_g=V_{data}+V_{th}$ ， $V_s=V_{data}$ 。同时，数据电压 V_{data} 通过第三开关管 T3 写入到第二电容 C2，第二电容 C2 的两端电压为 V_{data} 。

[0075] 写入阶段完成了对第二电容 C2 的充电，使第二电容 C2 的两端电压为 V_{data} 。

[0076] 在显示阶段，栅线 G_{n-1} 为低电平，栅线 G_n 为低电平，第一控制信号 CR1 为低电平，第二控制信号 CR2 为高电平。

[0077] 如图 10 所示，第四开关管 T4 导通，第一开关管 T1、第二开关管 T2、第三开关管 T3 和第五开关管 T5 截止，此时第一电容 C1 的两端电压为 V_{th} ，第二电容 C2 的两端电压为 V_{data} ，第一电容 C1 和第二电容 C2 为驱动管 DTFT 提供电压，则第一电容 C1 与第二电容 C2 的串联电压为驱动管 DTFT 的栅源电压，即驱动管 DTFT 的栅源电压 $V_{gs}=V_{data}+V_{th}$ 。驱动管 DTFT 驱动 OLED 进行发光，又由于驱动电流 $I = K*(V_{gs}-V_{th})^2$ ，且 $V_{gs}=V_{data}+V_{th}$ ，则 $I = K*(V_{data}+V_{th}-V_{th})^2=K*V_{data}^2$ ，本发明实施二提供的像素驱动电路使得驱动管 DTFT 在饱和状态下的驱动电流 I 与其阈值电压 V_{th} 无关，因此驱动管 DTFT 的阈值电压 V_{th} 不会对流经发光器件的电流产生影响，从而更好地保证了驱动电流 I 的一致性，使 AMOLED 亮度的均匀性较好。

[0078] 需要注意的是，本发明中的驱动管 DTFT 可以为增强型驱动管或是耗尽型驱动管，因为驱动管 DTFT 的漏极连接有第一电源端，而且第一电源端提供工作电压 VDD，从而使得在第一电容 C1 放电过程中驱动管 DTFT 的源漏电压 V_{gs} 不为 0，进而使得无论驱动管 DTFT 的取值电压 V_{th} 为正或为负，第一电容 C1 都可通过驱动管 DTFT 放电直至驱动管 DTFT 处于亚阈值导通状态，此时第一电容 C1 的两端电压为 V_{th} 。

[0079] 同时，本发明实施例所提供的像素驱动电路，在实际应用中，不仅适用于多晶硅薄膜晶体管，对其他晶体管也适用。

[0080] 本发明实施例二提供的像素驱动电路中，通过设置两个存储电容，改进预充电方式，使驱动管的栅极固定设置为低于工作电压的数据电压，在利用驱动管进行放电过程中，在源漏电压为零之前使得驱动管由导通状态进入亚阈值截止状态，将阈值电压存入第一电容中，最终实现了阈值电压补偿功能，同时，在本发明实施例二提供像素驱动电路中驱动管可为任意类型。

[0081] 实施例三

[0082] 图 11 为本发明实施例三提供的像素驱动电路的结构示意图，如图 11 所示，本实施例提供的像素驱动电路与上述实施例二的区别在于：第一电源端提供的电压为参考电压，发光器件的负极与第四开关管的第二极连接，发光器件的正极与第二电源端连接。而且第五开关管 T5 的控制极与第一控制线连接，第五开关管 T5 的第一极与第四开关管 T4 的第二极连接，第五开关管 T5 的第一极与发光器件的负极连接，第五开关管 T5 的第二极与发光器件的正极连接，第五开关管 T5 的第二极与第二电源端连接，同时驱动管、第一开关管 T1、第二开关管 T2、第三开关管 T3、第四开关管 T4、第五开关管 T5 为 P 型薄膜晶体管，而 P 型薄膜晶体管可在低电平下导通，并在高电平信号下截止。

[0083] 本发明实施例三提供的像素电路的各个开关管的开关顺序和整个电路的工作过程具体类似于上述实施例二，此处不再赘述。

[0084] 本发明实施例三提供的像素驱动电路中,通过设置两个存储电容,改进预充电方式,使驱动管的栅极固定设置为低于工作电压的数据电压,在利用驱动管进行放电过程中,在源漏电压为零之前使得驱动管由导通状态进入亚阈值截止状态,将阈值电压存入第一电容中,最终实现了阈值电压补偿功能,同时在本发明实施例三提供像素驱动电路中驱动管可为任意类型。

[0085] 实施例四

[0086] 本发明实施例四提供一种显示装置,该显示装置包括:调控单元、数据线驱动单元、栅线驱动单元、数据线、多条栅线、第一调控线、第二调控线和像素驱动电路,调控单元用于调控第一控制线和第二控制线,数据线驱动单元用于驱动数据线,栅线驱动单元用于依次驱动多条栅线,像素驱动电路采用上述实施一、实施例二或实施例三提供的像素驱动电路,具体可参见上述实施例一、实施例二或实施例三中所述,此处不再赘述,每个像素驱动电路与所述多条栅线中的两条栅线相连。

[0087] 本发明实施例四提供的显示装置包括像素驱动电路,在该像素驱动电路中,通过设置两个存储电容,改进预充电方式,使驱动管的栅极固定设置为低于工作电压的数据电压,在利用驱动管进行放电过程中,在源漏电压为零之前使得驱动管由导通状态进入亚阈值截止状态,将阈值电压存入第一电容中,最终实现了阈值电压补偿功能,同时在本发明实施例四提供的显示装置中驱动管可为任意类型。

[0088] 实施例五

[0089] 图 12 为本发明实施例五提供的像素驱动方法的流程图,其中,该像素驱动方法是基于像素驱动电路,该像素驱动电路包括:发光器件、驱动管、控制单元、第一充电单元、第二充电单元、第一电源端和第二电源端,所述控制单元与数据线、第一控制线、第二控制线、第一栅线和第二栅线连接,所述第一充电单元和所述第二充电单元均与所述控制单元连接,所述驱动管的栅极与所述第一充电单元连接,所述驱动管的漏极与所述第一电源端连接,所述驱动管的源极与所述控制单元连接,所述发光器件的第一极与所述控制单元和所述第二充电单元连接,所述发光器件的第二极与所述第二电源端连接,如图 12 所示,该像素驱动方法包括:

[0090] 步骤 101:控制单元根据所述第一控制线、第二控制线、第一栅线和第二栅线的信号而对第一充电单元充电,使得所述第一充电单元两端的电压等于驱动管的阈值电压。

[0091] 步骤 102:控制单元根据所述第一控制线、第二控制线、第一栅线和第二栅线的信号而对第二充电单元进行充电,使得所述第二充电单元两端的电压等于数据线提供的数据电压。

[0092] 步骤 103:第一充电单元和第二充电单元根据所述控制单元的控制而在预定的时段内为所述驱动管提供驱动电压,该驱动电压等于所述驱动管的阈值电压与所述数据电压之和。

[0093] 步骤 104:驱动管驱动发光器件发光。

[0094] 本发明实施例五提供的像素驱动方法,通过设置两个存储电容,改进预充电方式,且使驱动管的栅极固定设置为低于工作电压的数据电压,在利用驱动管放电时,在驱动管的源漏电压为零之前使得驱动管从导通状态进入亚阈值截止状态,将阈值电压存入存储电容,最终实现了阈值电压补偿功能,同时在本发明实施例五提供像素驱动方法中驱动管可

为任意类型。

[0095] 可以理解的是,以上实施方式仅仅是为了说明本发明的原理而采用的示例性实施方式,然而本发明并不局限于此。对于本领域内的普通技术人员而言,在不脱离本发明的精神和实质的情况下,可以做出各种变型和改进,这些变型和改进也视为本发明的保护范围。

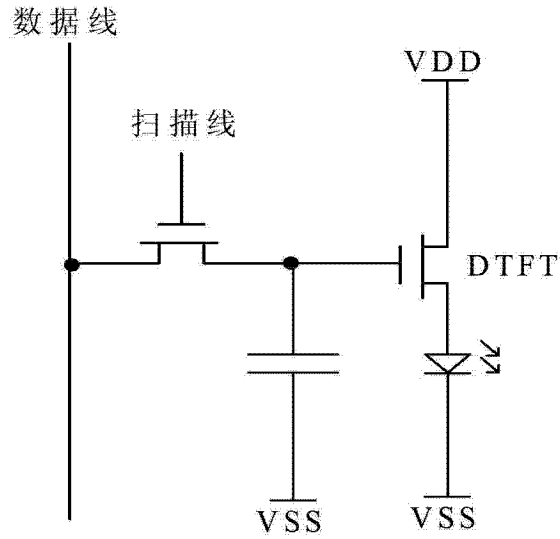


图 1

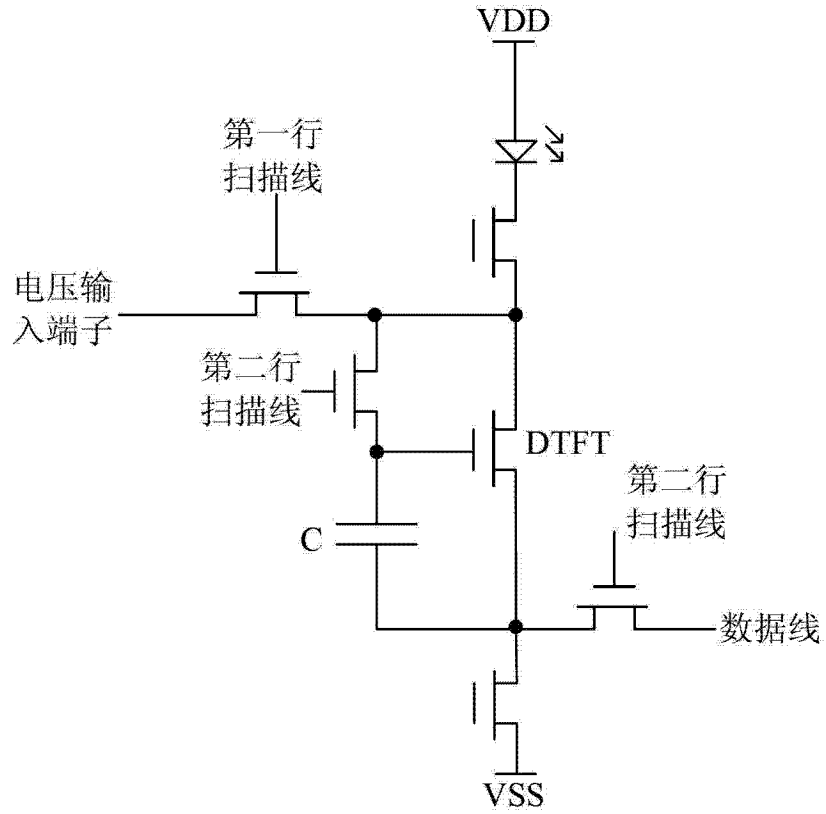


图 2

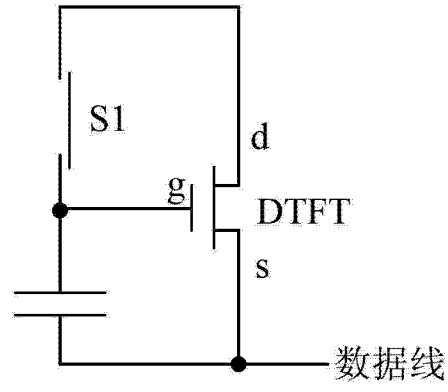


图 3

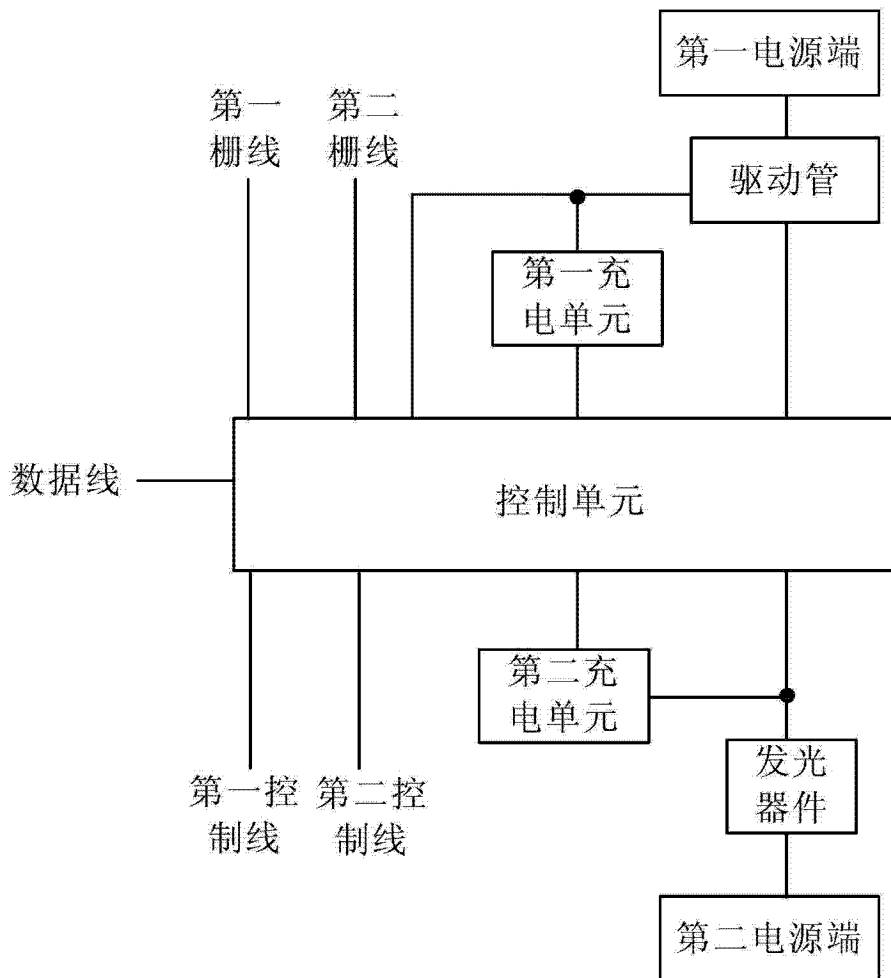


图 4

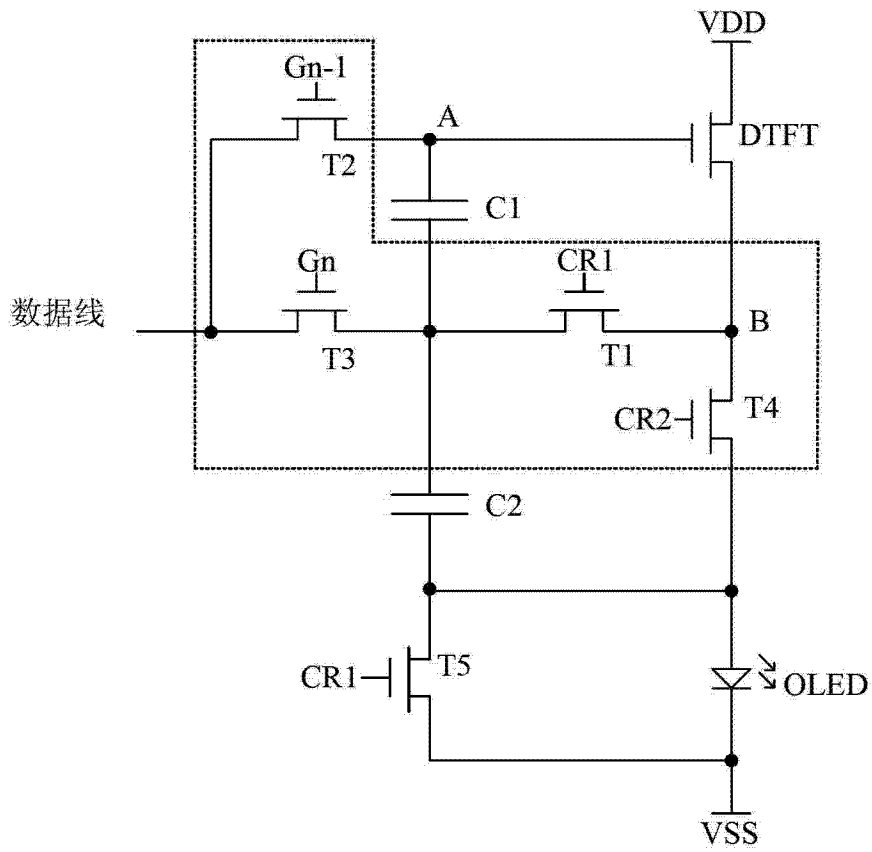


图 5

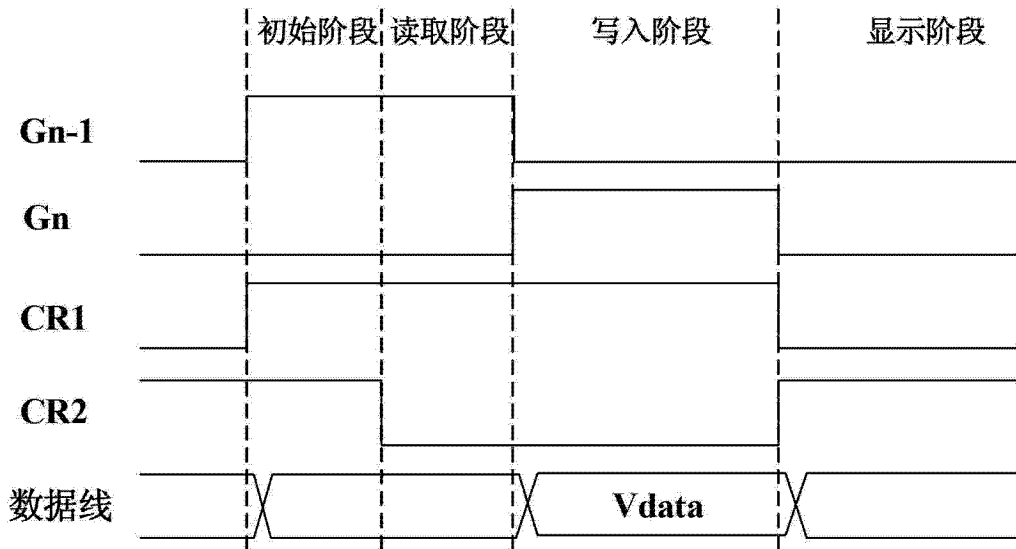


图 6

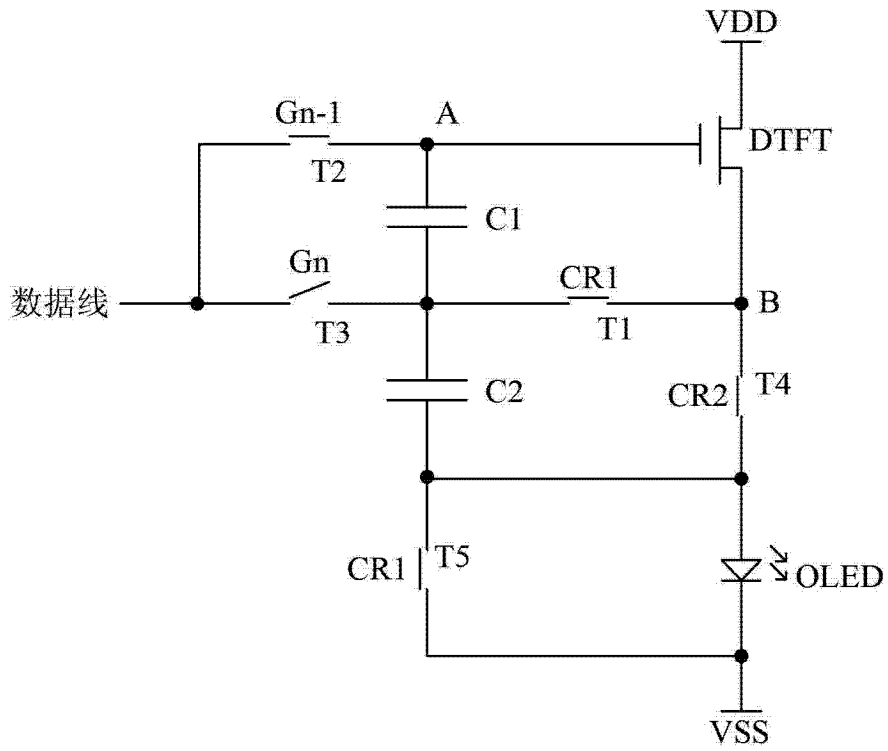


图 7

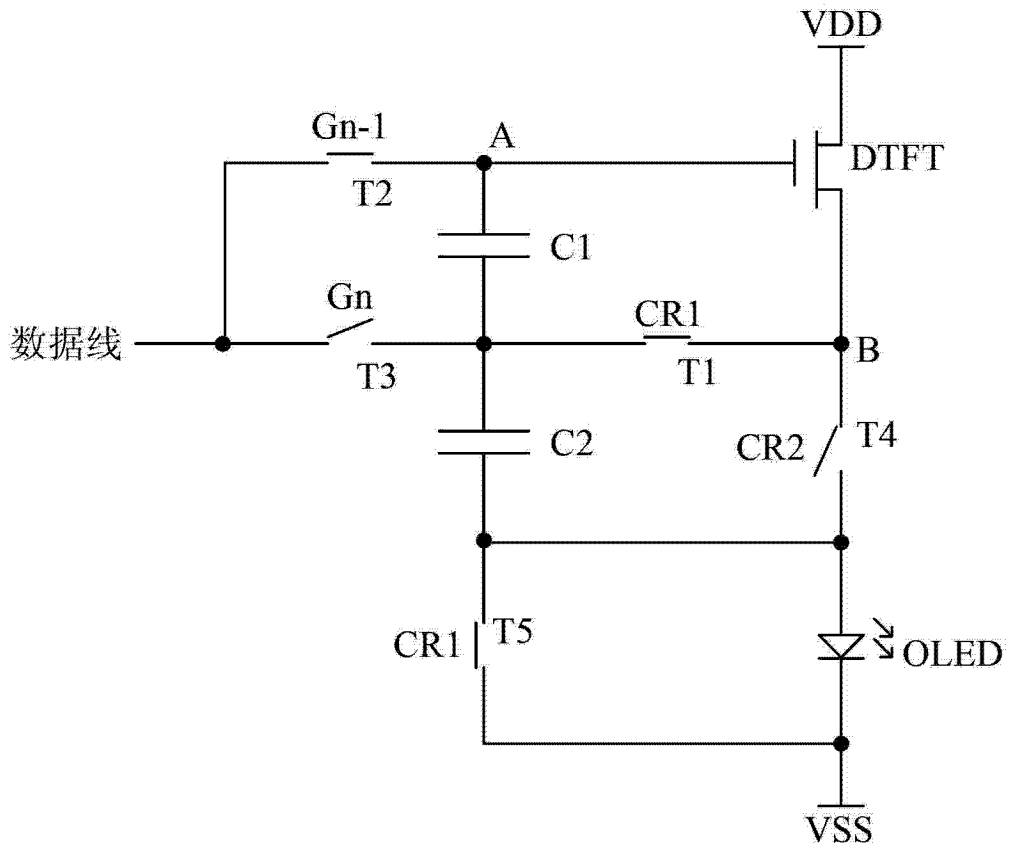


图 8

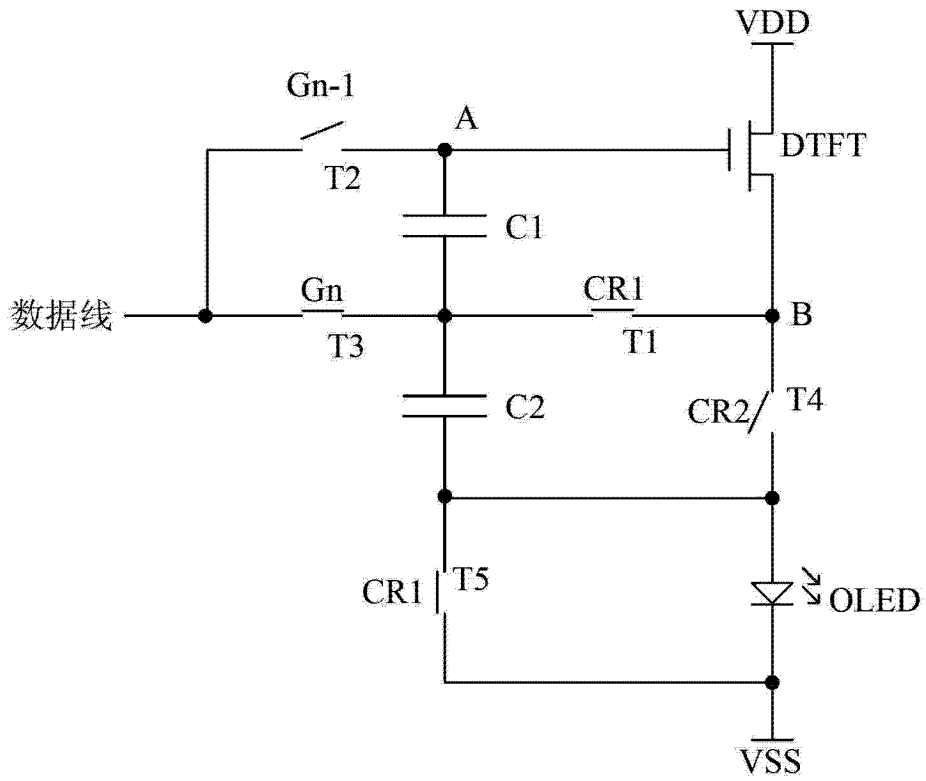


图 9

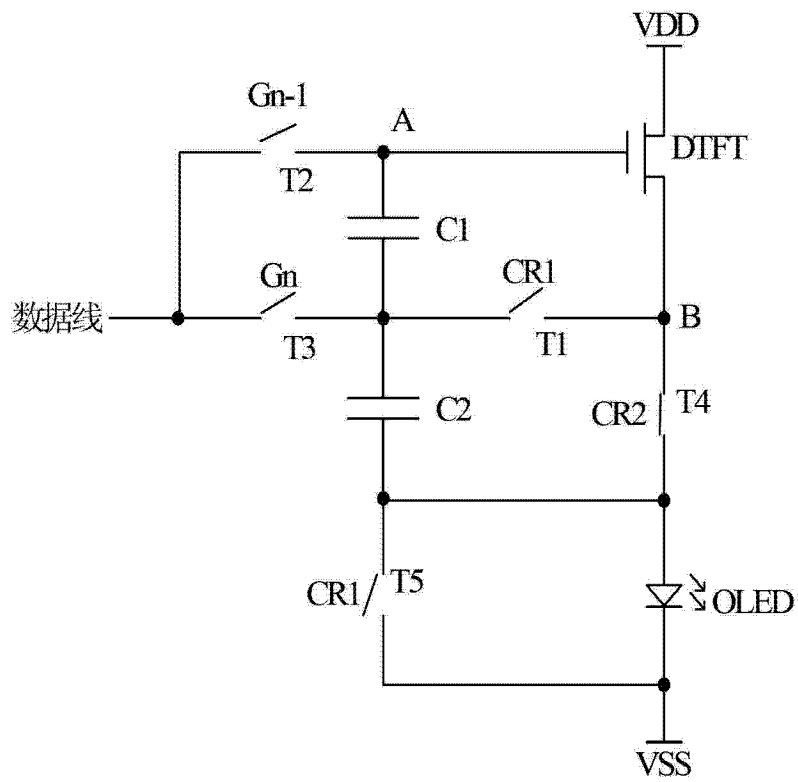


图 10

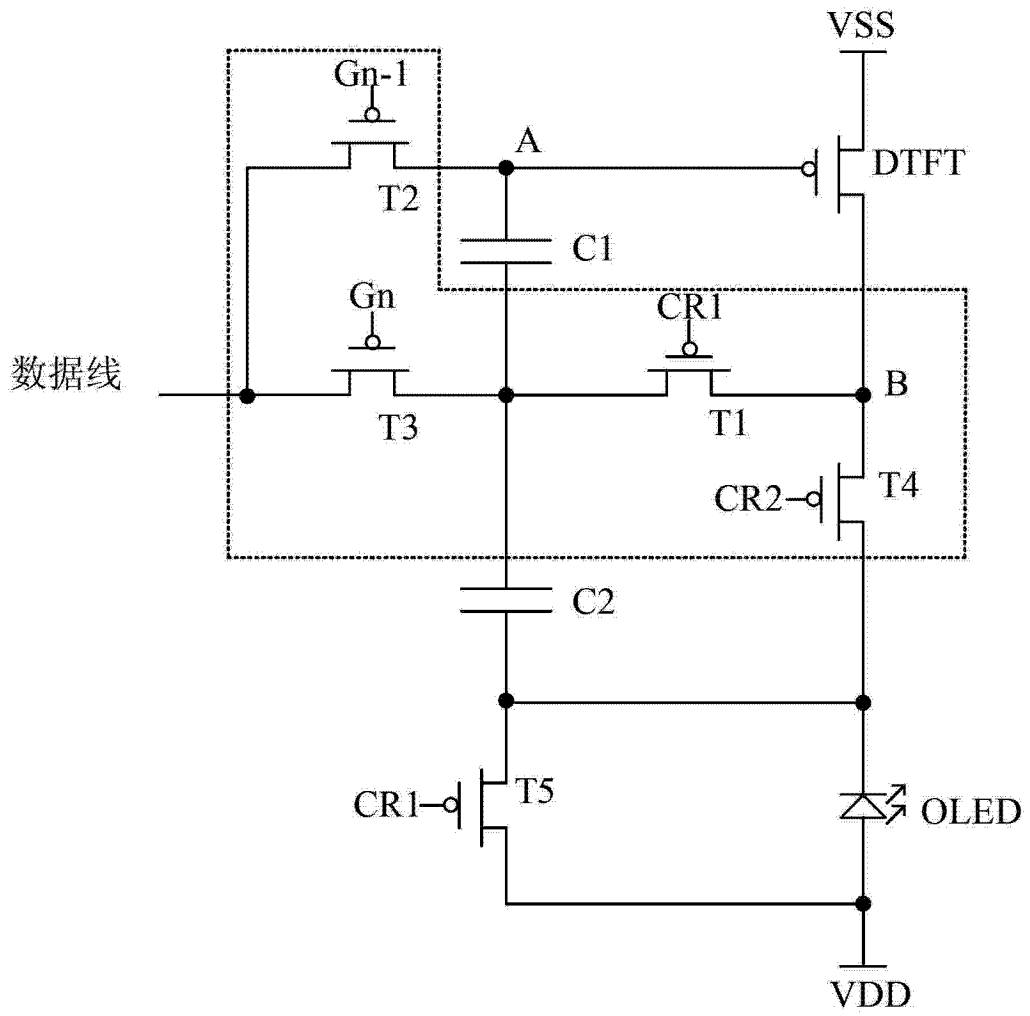


图 11

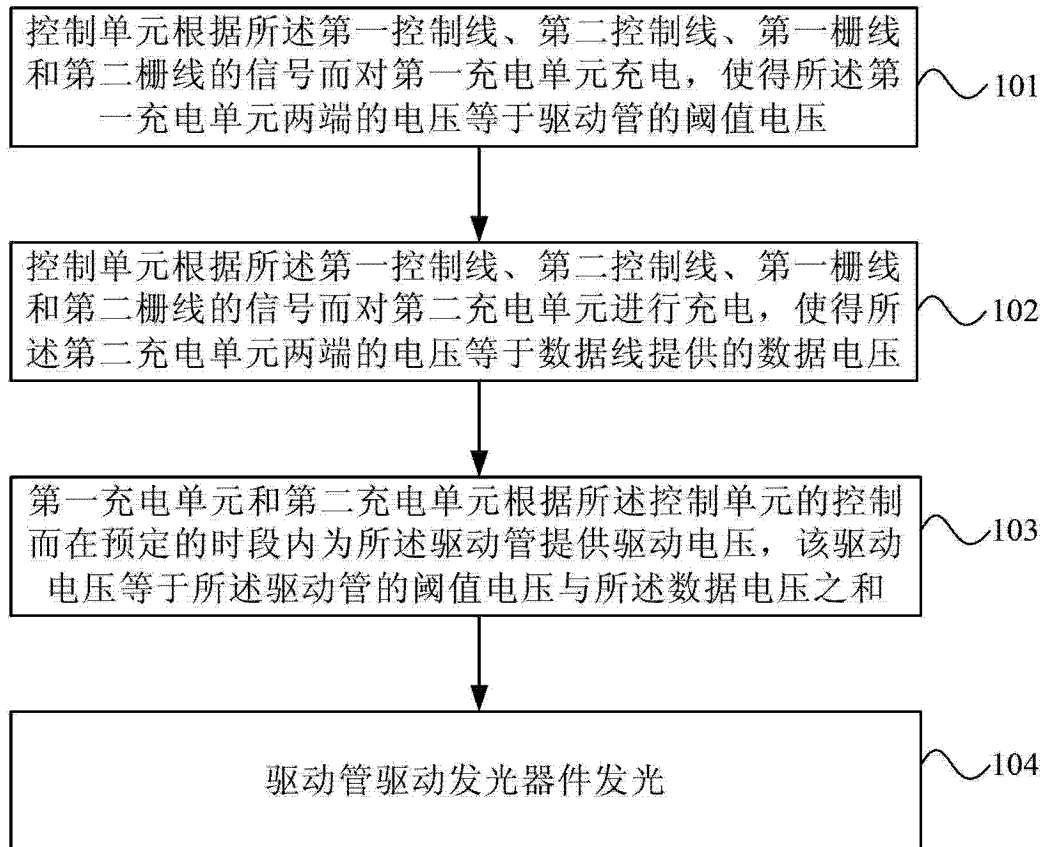


图 12

专利名称(译)	像素驱动电路、显示装置和像素驱动方法		
公开(公告)号	CN103413520B	公开(公告)日	2015-09-02
申请号	CN201310326122.5	申请日	2013-07-30
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
[标]发明人	谭文 祁小敬		
发明人	谭文 祁小敬		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3266 G09G2320/043 G09G2300/0819 G09G2310/0262 G09G2300/0852 G09G2300/0861 G09G3/3233 G09G2310/0251 G09G3/3208 G09G2330/021		
代理人(译)	陈源		
其他公开文献	CN103413520A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种像素驱动电路、显示装置和像素驱动方法，在该像素驱动电路中，控制单元与数据线、第一控制线、第二控制线、第一栅线和第二栅线连接，第一充电单元和第二充电单元均与控制单元连接，驱动管的栅极与第一充电单元连接，驱动管的漏极与第一电源端连接，驱动管的源极与控制单元连接，发光器件的第一极与控制单元和第二充电单元连接，发光器件的第二极与第二电源端连接，本发明的技术方案通过设置两个存储电容，改进预充电方式，使驱动管的栅极固定设置为低于工作电压的数据电压，在利用驱动管进行放电过程中，在源漏电压为零之前使得驱动管进入亚阈值导通状态，将阈值电压存入第一电容中，最终可实现阈值电压补偿功能。

