



(12) 发明专利

(10) 授权公告号 CN 102654975 B

(45) 授权公告日 2014. 08. 20

(21) 申请号 201110340564. 6

(22) 申请日 2011. 11. 01

(73) 专利权人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路 10 号
专利权人 成都京东方光电科技有限公司

(72) 发明人 祁小敬 李天马

(74) 专利代理机构 北京中博世达专利商标代理
有限公司 11274

代理人 申健

(51) Int. Cl.

G09G 3/32 (2006. 01)

审查员 勒海

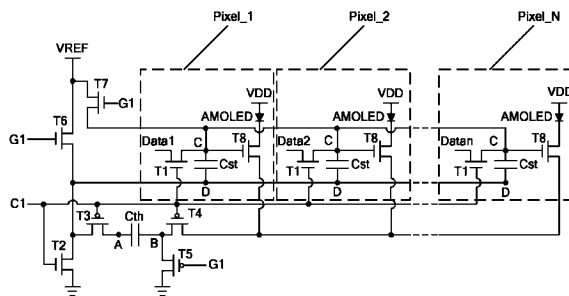
权利要求书2页 说明书6页 附图4页

(54) 发明名称

AMOLED 驱动补偿电路、方法及其显示装置

(57) 摘要

本发明公开了一种 AMOLED 驱动补偿电路、方法及其显示装置, 涉及 AMOLED 领域, 能够增加开口率。该驱动补偿电路包括: 设置在像素区域内的数个驱动电路, 用于驱动数个 AMOLED; 设置在像素区域之外的外部补偿电路, 用于消除设置在像素区域内的数个驱动电路中驱动薄膜晶体管的阈值电压对通过驱动薄膜晶体管的驱动电流的影响。该驱动补偿方法包括: 第一阶段, 存储设置在像素区域内的数个驱动电路的驱动薄膜晶体管的阈值电压; 第二阶段, 存储设置在像素区域内的数个驱动电路的灰阶电压; 第三阶段, 设置在像素区域内的数个驱动电路的驱动薄膜晶体管的栅极电压跳变为阈值电压与灰阶电压的和。该显示装置包括上述 AMOLED 驱动补偿电路。



1. 一种 AMOLED 驱动补偿电路,其特征在于,包括:
 - 设置在像素区域内的数个驱动电路,用于驱动数个 AMOLED;
 - 设置在像素区域之外的外部补偿电路,用于消除所述设置在像素区域内的数个驱动电路中驱动薄膜晶体管的阈值电压对通过所述驱动薄膜晶体管的驱动电流的影响;
 - 所述设置在像素区域内的每个驱动电路包括:第一薄膜晶体管、驱动电容、驱动薄膜晶体管以及 AMOLED;
 - 所述第一薄膜晶体管,其源极连接数据线;
 - 所述驱动电容,其第一端连接所述第一薄膜晶体管的漏极;
 - 所述驱动薄膜晶体管,其栅极连接所述第一薄膜晶体管的漏极;
 - 所述 AMOLED,其输入端连接工作电压输出端,其输出端连接所述驱动薄膜晶体管的漏极;
 - 所述第一薄膜晶体管和驱动薄膜晶体管为 n 沟道薄膜晶体管;
 - 所述设置在像素区域之外的外部补偿电路包括:
 - 第二薄膜晶体管、第三薄膜晶体管、补偿电容、第四薄膜晶体管、第五薄膜晶体管、第六薄膜晶体管以及第七薄膜晶体管;
 - 所述第二薄膜晶体管,其源极接地,其栅极连接第二时钟信号输出端,其漏极连接所述驱动电容的第二端;
 - 所述第三薄膜晶体管,其源极连接所述第二薄膜晶体管的漏极,其栅极连接所述第二时钟信号输出端;
 - 所述补偿电容,其第一端连接所述第三薄膜晶体管的漏极;
 - 所述第四薄膜晶体管,其源极连接所述补偿电容的第二端,其栅极连接所述第二时钟信号输出端,其漏极连接所述驱动薄膜晶体管的源极;
 - 所述第五薄膜晶体管,其源极接地,其栅极连接所述第二时钟信号输出端,其漏极连接所述第四薄膜晶体管的源极;
 - 所述第六薄膜晶体管,其源极连接参考电压输出端,其栅极连接第一时钟信号输出端,其漏极连接所述第二薄膜晶体管的漏极;
 - 第七薄膜晶体管,其源极连接参考电压输出端,其栅极连接第一时钟信号输出端,其漏极连接所述驱动薄膜晶体管的栅极;
 - 所述第一薄膜晶体管的栅极连接所述第二时钟信号输出端;
 - 所述第二薄膜晶体管、第六薄膜晶体管以及第七薄膜晶体管为 n 沟道薄膜晶体管;
 - 所述第三薄膜晶体管、第四薄膜晶体管以及第五薄膜晶体管为 p 沟道薄膜晶体管。
2. 根据权利要求 1 所述的 AMOLED 驱动补偿电路,其特征在于,
 - 所述第一时钟信号与所述第二时钟信号均包括第一阶段、第二阶段与第三阶段;
 - 第一阶段,所述第一时钟信号输出端为高电平,所述第二时钟信号为低电平;
 - 第二阶段,所述第一时钟信号输出端为低电平,所述第二时钟信号为高电平;
 - 第三阶段,所述第一时钟信号输出端为低电平,所述第二时钟信号为低电平。
3. 一种 AMOLED 驱动补偿方法,用于如权利要求 1 或 2 所述的 AMOLED 驱动补偿电路,其特征在于,包括:
 - 第一阶段,存储设置在像素区域内的数个驱动电路的驱动薄膜晶体管的阈值电压;

第二阶段,存储所述设置在像素区域内的数个驱动电路的灰阶电压;

第三阶段,所述设置在像素区域内的数个驱动电路的驱动薄膜晶体管的栅极电压跳变为所述阈值电压与所述灰阶电压的和;

所述第一阶段,存储设置在像素区域内的数个驱动电路的驱动薄膜晶体管的阈值电压为:

第一时钟信号输出端为高电平,第二时钟信号输出端为低电平,第三薄膜晶体管、第四薄膜晶体管、第六薄膜晶体管以及第七薄膜晶体管导通,第一薄膜晶体管、第二薄膜晶体管以及第五薄膜晶体管截止,补偿电容上的电压差为所述设置在像素区域内的数个驱动电路的驱动薄膜晶体管的阈值电压;

所述第二阶段,存储所述设置在像素区域内的数个驱动电路的灰阶电压为:

第一时钟信号输出端为低电平,第二时钟信号输出端为高电平,第三薄膜晶体管、第四薄膜晶体管、第六薄膜晶体管以及第七薄膜晶体管截止,第一薄膜晶体管、第二薄膜晶体管以及第五薄膜晶体管导通,驱动电容上的电压差为数据线输入的所述设置在像素区域内的数个驱动电路的灰阶电压;

所述第三阶段,所述设置在像素区域内的数个驱动电路的驱动薄膜晶体管的栅极电压跳变为所述阈值电压与所述灰阶电压的和为:

第一时钟信号输出端为低电平,第二时钟信号输出端为低电平,第三薄膜晶体管、第四薄膜晶体管以及第五薄膜晶体管导通,第一薄膜晶体管、第二薄膜晶体管、第六薄膜晶体管以及第七薄膜晶体管截止,所述设置在像素区域内的数个驱动电路的驱动薄膜晶体管的栅极电压跳变为所述阈值电压与所述灰阶电压的和。

4. 一种显示装置,其特征在于,包括如权利要求 1 或 2 所述的 AMOLED 驱动补偿电路。

AMOLED 驱动补偿电路、方法及其显示装置

技术领域

[0001] 本发明涉及 AMOLED 领域,尤其涉及一种 AMOLED 驱动补偿电路、方法及其显示装置。

背景技术

[0002] 有源矩阵有机发光二极管面板 (Active Matrix Organic Light Emitting Diode, AMOLED) 能够发光是由驱动电路中的驱动薄膜晶体管产生的驱动电流所驱动的,但是,随着时间的变化,驱动薄膜晶体管的阈值电压可能会变化,因而会造成输入相同的灰阶电压时,产生的驱动电流不一致,从而使所驱动的 AMOLED 的亮度不同。目前,解决这一问题的主要方法是加入驱动补偿电路,消除阈值电压的影响,从而达到一致的驱动电流,改善面板的亮度均匀性。

[0003] 在实现本发明的过程中,发明人发现现有技术中至少存在如下问题:

[0004] 现有的 AMOLED 驱动补偿电路往往需要 5 到 6 个薄膜晶体管设置在同一个像素区域内,所以会降低开口率。

发明内容

[0005] 本发明的实施例提供一种 AMOLED 驱动补偿电路、方法及其显示装置,能够增加开口率。

[0006] 为达到上述目的,本发明的实施例采用如下技术方案:

[0007] 一种 AMOLED 驱动补偿电路,包括:

[0008] 设置在像素区域内的数个驱动电路,用于驱动数个 AMOLED;

[0009] 设置在像素区域之外的外部补偿电路,用于消除所述设置在像素区域内的数个驱动电路中驱动薄膜晶体管的阈值电压对通过所述驱动薄膜晶体管的驱动电流的影响。

[0010] 所述设置在像素区域内的每个驱动电路包括:第一薄膜晶体管、驱动电容、驱动薄膜晶体管以及 AMOLED;

[0011] 所述第一薄膜晶体管,其源极连接数据线;

[0012] 所述驱动电容,其第一端连接所述第一薄膜晶体管的漏极;

[0013] 所述驱动薄膜晶体管,其栅极连接所述第一薄膜晶体管的漏极;

[0014] 所述 AMOLED,其输入端连接工作电压输出端,其输出端连接所述驱动薄膜晶体管的漏极;

[0015] 所述第一薄膜晶体管和驱动薄膜晶体管为 n 沟道薄膜晶体管;

[0016] 所述设置在像素区域之外的外部补偿电路包括:第二薄膜晶体管、第三薄膜晶体管、补偿电容、第四薄膜晶体管、第五薄膜晶体管、第六薄膜晶体管以及第七薄膜晶体管;

[0017] 所述第二薄膜晶体管,其源极接地,其栅极连接第二时钟信号输出端,其漏极连接所述驱动电容的第二端;

[0018] 所述第三薄膜晶体管,其源极连接所述第二薄膜晶体管的漏极,其栅极连接所述

第二时钟信号输出端；

[0019] 所述补偿电容,其第一端连接所述第三薄膜晶体管的漏极；

[0020] 所述第四薄膜晶体管,其源极连接所述补偿电容的第二端,其栅极连接所述第二时钟信号输出端,其漏极连接所述驱动薄膜晶体管的源极；

[0021] 所述第五薄膜晶体管,其源极接地,其栅极连接所述第二时钟信号输出端,其漏极连接所述第四薄膜晶体管的源极；

[0022] 所述第六薄膜晶体管,其源极连接参考电压输出端,其栅极连接第一时钟信号输出端,其漏极连接所述第二薄膜晶体管的漏极；

[0023] 第七薄膜晶体管,其源极连接参考电压输出端,其栅极连接第一时钟信号输出端,其漏极连接所述驱动薄膜晶体管的栅极；

[0024] 所述第一薄膜晶体管的栅极连接所述第二时钟信号输出端；

[0025] 所述第二薄膜晶体管、第六薄膜晶体管以及第七薄膜晶体管为 n 沟道薄膜晶体管；

[0026] 所述第三薄膜晶体管、第四薄膜晶体管以及第五薄膜晶体管为 p 沟道薄膜晶体管。

[0027] 所述第一时钟信号与所述第二时钟信号均包括第一阶段、第二阶段与第三阶段；

[0028] 第一阶段,所述第一时钟信号输出端为高电平,所述第二时钟信号为低电平；

[0029] 第二阶段,所述第一时钟信号输出端为低电平,所述第二时钟信号为高电平；

[0030] 第三阶段,所述第一时钟信号输出端为低电平,所述第二时钟信号为低电平。

[0031] 一种 AMOLED 驱动补偿方法,包括：

[0032] 第一阶段,存储设置在像素区域内的数个驱动电路的驱动薄膜晶体管的阈值电压；

[0033] 第二阶段,存储所述设置在像素区域内的数个驱动电路的灰阶电压；

[0034] 第三阶段,所述设置在像素区域内的数个驱动电路的驱动薄膜晶体管的栅极电压跳变为所述阈值电压与所述灰阶电压的和。

[0035] 所述第一阶段,存储设置在像素区域内的数个驱动电路的驱动薄膜晶体管的阈值电压为：

[0036] 第一时钟信号输出端为高电平,第二时钟信号输出端为低电平,第三薄膜晶体管、第四薄膜晶体管、第六薄膜晶体管以及第七薄膜晶体管导通,第一薄膜晶体管、第二薄膜晶体管以及第五薄膜晶体管截止,补偿电容上的电压差为所述设置在像素区域内的数个驱动电路的驱动薄膜晶体管的阈值电压；

[0037] 所述第二阶段,存储所述设置在像素区域内的数个驱动电路的灰阶电压为：

[0038] 第一时钟信号输出端为低电平,第二时钟信号输出端为高电平,第三薄膜晶体管、第四薄膜晶体管、第六薄膜晶体管以及第七薄膜晶体管截止,第一薄膜晶体管、第二薄膜晶体管以及第五薄膜晶体管导通,驱动电容上的电压差为数据线输入的所述设置在像素区域内的数个驱动电路的灰阶电压；

[0039] 所述第三阶段,所述设置在像素区域内的数个驱动电路的驱动薄膜晶体管的栅极电压跳变为所述阈值电压与所述灰阶电压的和为：

[0040] 第一时钟信号输出端为低电平,第二时钟信号输出端为低电平,第三薄膜晶体管、

第四薄膜晶体管以及第五薄膜晶体管导通,第一薄膜晶体管、第二薄膜晶体管、第六薄膜晶体管以及第七薄膜晶体管截止,所述设置在像素区域内的数个驱动电路的驱动薄膜晶体管的栅极电压跳变为所述阈值电压与所述灰阶电压的和。

[0041] 一种显示装置,包括上述的 AMOLED 驱动补偿电路。

[0042] 本发明实施例提供的 AMOLED 驱动补偿电路及其方法,由于外部补偿电路设置在像素区域之外,能够同时补偿像素区域内的数个驱动电路的驱动薄膜晶体管的阈值电压,像素区域内只有用于驱动 AMOLED 的驱动电路,从而能够增加开口率。

附图说明

[0043] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0044] 图 1 为本发明实施例提供的一种 AMOLED 驱动补偿电路的电路图;

[0045] 图 2 为图 1 中电路的时钟信号的时序图;

[0046] 图 3 为图 1 中电路在第一阶段的等效电路图;

[0047] 图 4 为图 1 中电路在第二阶段的等效电路图;

[0048] 图 5 为图 1 中电路在第三阶段的等效电路图;

[0049] 图 6 为本发明实施例提供的另一种 AMOLED 驱动补偿电路的电路图;

[0050] 图 7 为本发明实施例提供的一种 AMOLED 驱动补偿方法的流程图。

具体实施方式

[0051] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0052] 本发明实施例提供一种 AMOLED 驱动补偿电路,包括:

[0053] 设置在像素区域内的数个驱动电路,用于驱动数个 AMOLED;

[0054] 每个驱动电路如传统的 2T1C(二薄膜晶体管与一电容)电路,包括驱动薄膜晶体管,通过驱动薄膜晶体管的驱动电流驱动 AMOLED 发光。

[0055] 设置在像素区域之外的外部补偿电路,用于消除设置在像素区域内的数个驱动电路中驱动薄膜晶体管的阈值电压对通过所述驱动薄膜晶体管的驱动电流的影响,使得通过驱动薄膜晶体管的驱动电流与驱动薄膜晶体管的阈值电压无关,从而提高了驱动电流的一致性。

[0056] 现有技术中的每一个像素区域内除了驱动电路,还需要设置 5 到 6 个薄膜晶体管组成的补偿电路,而本发明实施例提供的 AMOLED 驱动补偿电路,由于外部补偿电路设置在像素区域之外,能够同时补偿像素区域内的数个驱动电路的驱动薄膜晶体管的阈值电压,像素区域内只有用于驱动 AMOLED 的驱动电路,从而能够增加开口率。

[0057] 具体地,如图 1 所示,设置在像素区域内的每个驱动电路包括:第一薄膜晶体管

T1、驱动电容 Cst、驱动薄膜晶体管 T8 以及 AMOLED ;其中第一薄膜晶体管 T1,其源极连接数据线 ;驱动电容 Cst,其第一端连接第一薄膜晶体管 T1 的漏极 ;驱动薄膜晶体管 T8,其栅极连接第一薄膜晶体管 T1 的漏极 ;AMOLED,其阳极连接工作电压输出端,具体为电压源 VDD,其阴极连接驱动薄膜晶体管 T8 的漏极 ;第一薄膜晶体管和驱动薄膜晶体管为 n 沟道薄膜晶体管。

[0058] 一行像素区域包括 n 个像素区域 Pixel_1、Pixel_2、...、Pixel_n,其中 n 为大于 1 的自然数,每个驱动电路分别设置在每一个像素区域内,n 个像素区域内的 n 个第一薄膜晶体管 T1 的源极分别连接 N 条数据线 Data1、Data2、...、Data_n,其中 n 为大于 1 的自然数。

[0059] 设置在像素区域之外的外部补偿电路包括 :第二薄膜晶体管 T2、第三薄膜晶体管 T3、补偿电容 Cth、第四薄膜晶体管 T4、第五薄膜晶体管 T5、第六薄膜晶体管 T6 以及第七薄膜晶体管 T7 ;其中第二薄膜晶体管 T2,其源极接地,其栅极连接第二时钟信号输出端 C1,其漏极连接驱动电容 Cst 的第二端 ;第三薄膜晶体管 T3,其源极连接第二薄膜晶体管 T2 的漏极,其栅极连接第二时钟信号输出端 C1 ;补偿电容 Cth,其第一端连接第三薄膜晶体管 T3 的漏极 ;第四薄膜晶体管 T4,其源极连接补偿电容 Cth 的第二端,其栅极连接第二时钟信号输出端 C1,其漏极连接驱动薄膜晶体管 T8 的源极 ;第五薄膜晶体管 T5,其源极接地,其栅极连接第二时钟信号输出端 C1,其漏极连接第四薄膜晶体管 T4 的源极 ;第六薄膜晶体管 T6,其源极连接参考电压输出端 VREF,其栅极连接第一时钟信号输出端 G1,其漏极连接第二薄膜晶体管 T2 的漏极 ;第七薄膜晶体管 T7,其源极连接参考电压输出端 VREF,其栅极连接第一时钟信号输出端 G1,其漏极连接驱动薄膜晶体管 T8 的栅极 ;第一薄膜晶体管 T1 的栅极连接第二时钟信号输出端 C1 ;第二薄膜晶体管 T2、第六薄膜晶体管 T6 以及第七薄膜晶体管 T7 为 n 沟道薄膜晶体管 ;第三薄膜晶体管 T3、第四薄膜晶体管 T4 以及第五薄膜晶体管 T5 为 p 沟道薄膜晶体管。

[0060] 进一步地,如图 2 所示,第一时钟信号 G1 与第二时钟信号 C1 均包括第一阶段 H1、第二阶段 H2 与第三阶段 H3 ;第一阶段 H1,第一时钟信号输出端 G1 为高电平,第二时钟信号 C1 为低电平 ;第二阶段 H2,第一时钟信号输出端 G1 为低电平,第二时钟信号 C1 为高电平 ;第三阶段 H3,第一时钟信号输出端 G1 为低电平,第二时钟信号 C1 为低电平。

[0061] 以下通过一行像素的充电过程详细描述本方案,如图 1 所示,定义 :补偿电容 Cth 与第三薄膜晶体管 T3 连接的第一端为第一节点 A ;补偿电容 Cth 与第四薄膜晶体管连接的第二端为第二节点 B ;驱动电容 Cst 与第一薄膜晶体管 T1 连接的第一端为第三节点 C,驱动电容 Cst 与第二薄膜晶体管 T2 连接的第二端为第四节点 D。

[0062] 第一阶段 H1 为预充电阶段,此时,第一时钟信号输出端 G1 为高电平,第二时钟信号输出端 C1 为低电平,第三薄膜晶体管 T3、第四薄膜晶体管 T4、第六薄膜晶体管 T6 以及第七薄膜晶体管 T7 导通,第一薄膜晶体管 T1、第二薄膜晶体管 T2 以及第五薄膜晶体管 T5 截止,此时电路等效为如图 3 所示的电路,参考电压输出端 VREF 对补偿电容充电,使得第一节点 A 的电压为参考电压输出端 VREF 上的参考电压 Vref,第二节点 B 的电压为参考电压 Vref 与驱动薄膜晶体管 T8 的阈值电压 Vth 的差,为 Vref-Vth,也就是补偿电容 Cth 上的电压差为驱动薄膜晶体管 T8 的阈值电压 Vth,需要说明的是,上述一行像素区域内的驱动薄膜晶体管 T8 需要采用相同的工艺制作,以保证此行中的每个驱动薄膜晶体管 T8 的阈值电压相同,都为 Vth。

[0063] 第二阶段 H2 为灰阶电压输入阶段,此时,第一时钟信号输出端 G1 为低电平,第二时钟信号输出端 C1 为高电平,第三薄膜晶体管 T3、第四薄膜晶体管 T4、第六薄膜晶体管 T6 以及第七薄膜晶体管 T7 截止,第一薄膜晶体管 T1、第二薄膜晶体管 T2 以及第五薄膜晶体管 T5 导通,此时电路等效为如图 4 所示的电路,以下以一个像素区域 Pixel_1 内驱动电路的工作原理为例说明本方案,数据线 Data1 对驱动电容 Cst 充电,使得第三节点 C 的电压为数据线 Data1 输入的灰阶电压 Vdata1,第四节点 D 的电压为零,也就是驱动电容 Cst 上的电压差为数据线 Data1 输入的灰阶电压 Vdata1。

[0064] 第三阶段 H3 为发光阶段,此时,第一时钟信号输出端 G1 为低电平,第二时钟信号输出端 C1 为低电平,第三薄膜晶体管 T3、第四薄膜晶体管 T4 以及第五薄膜晶体管 T5 导通,第一薄膜晶体管 T1、第二薄膜晶体管 T2、第六薄膜晶体管 T6 以及第七薄膜晶体管 T7 截止,此时电路等效为如图 5 所示的电路,第二节点 B 接地,电压为零,由于在第一阶段 H1,补偿电容 Cth 上存储的电压差为驱动薄膜晶体管 T8 的阈值电压 Vth,因此在第三阶段 H3,第一节点 A,也就是第四节点 D 的电压为驱动薄膜晶体管 T8 的阈值电压 Vth,由于在第二阶段 H2,驱动电容 Cst 上的电压差为数据线 Data1 输入的灰阶电压 Vdata1,因此在第三阶段 H3,第三节点 C 的电压跳变为驱动薄膜晶体管 T8 的阈值电压 Vth 与数据线 Data1 输入的灰阶电压 Vdata1 的和,为 $V_{th}+V_{data1}$,即驱动薄膜晶体管 T8 的栅极电压 $V_{gs} = V_{th}+V_{data1}$,通过驱动薄膜晶体管 T8 的驱动电流为:

$$[0065] \quad I = k(V_{gs}-V_{th})^2 = k(data1+V_{th}-V_{th})^2 = k(V_{data1})^2,$$

[0066] 其中 $k = \mu_{eff} \times C_{ox} \times (W/L) / 2$, μ_{eff} 表示驱动薄膜晶体管 T8 的载流子有效迁移率, C_{ox} 表示驱动薄膜晶体管 T8 的栅绝缘层介电常数, W/L 表示驱动薄膜晶体管 T8 的沟道宽长比。

[0067] 通过上述表达式,通过驱动薄膜晶体管 T8 的驱动电流 I 与其阈值电压 Vth 无关,消除了驱动薄膜晶体管 T8 的阈值电压 Vth 对通过所述驱动薄膜晶体管 T8 的驱动电流 I 的影响。

[0068] 上述参考电压输出端也可以为电源端 VDD。上述第一阶段 H1 与第二阶段 H2 时间较短,而第三阶段 H3 较长用于使面板发光显示。

[0069] 现有技术中驱动电流的表达式中通常包含 Vdd,由于电压降 (IR Drop) 的问题,电源电压 Vdd 的变化会进一步影响面板的现实效果,而本发明实施例中驱动电流的表达式中不含电源端 VDD 的电源电压 Vdd,从而进一步改善 IR Drop 的问题。

[0070] 一行中每个像素区域内驱动电路的工作原理都与上述一个像素区域 Pixel_1 内驱动电路的工作原理相同,在此不再赘述。以上仅以一行像素的充电过程详细描述了本方案,如图 6 所示,还可以在多行像素区域之外分别设置与之对应的外部补偿电路构成 AMOLED 驱动补偿电路,其中包括:m 个第一时钟信号 G1、G2、...、Gm;m 个第一时钟信号 C1、C2、...、Cm,其中 m 为大于 1 的自然数,AMOLED 驱动补偿电路的连接关系与工作原理与上述实施例相同,在此不再赘述。

[0071] 本发明实施例提供的 AMOLED 驱动补偿电路,使得设置在像素区域之外的外部补偿电路同时补偿一行像素区域内数个驱动电路的驱动薄膜晶体管的阈值电压,像素区域内只有用于驱动 AMOLED 的驱动电路,从而能够增加开口率。

[0072] 本发明实施例还提供一种 AMOLED 驱动补偿方法,该方法应用于上述实施例提供

的 AMOLED 驱动补偿电路,如图 7 所示,包括:

[0073] 步骤 101、第一阶段,存储设置在像素区域内的数个驱动电路的驱动薄膜晶体管的阈值电压;

[0074] 步骤 102、第二阶段,存储所述设置在像素区域内的数个驱动电路的灰阶电压;

[0075] 步骤 103、第三阶段,设置在像素区域内的数个驱动电路的驱动薄膜晶体管的栅极电压跳变为阈值电压与灰阶电压的和。

[0076] 而本发明实施例提供的 AMOLED 驱动补偿方法,由于通过设置在像素区域之外的外部补偿电路同时补偿像素区域内的数个驱动电路的驱动薄膜晶体管的阈值电压,像素区域内只有用于驱动 AMOLED 的驱动电路,从而能够增加开口率。

[0077] 第一阶段,存储设置在像素区域内的数个驱动电路的驱动薄膜晶体管的阈值电压具体为:

[0078] 第一时钟信号输出端为高电平,第二时钟信号输出端为低电平,第三薄膜晶体管、第四薄膜晶体管、第六薄膜晶体管以及第七薄膜晶体管导通,第一薄膜晶体管、第二薄膜晶体管以及第五薄膜晶体管截止,补偿电容上的电压差为设置在像素区域内的数个驱动电路的驱动薄膜晶体管的阈值电压;

[0079] 第二阶段,存储所述设置在像素区域内的数个驱动电路的灰阶电压具体为:

[0080] 第一时钟信号输出端为低电平,第二时钟信号输出端为高电平,第三薄膜晶体管、第四薄膜晶体管、第六薄膜晶体管以及第七薄膜晶体管截止,第一薄膜晶体管、第二薄膜晶体管以及第五薄膜晶体管导通,驱动电容上的电压差为数据线输入的设置设置在像素区域内的数个驱动电路的灰阶电压;

[0081] 第三阶段,设置在像素区域内的数个驱动电路的驱动薄膜晶体管的栅极电压跳变为阈值电压与灰阶电压的和具体为:

[0082] 第一时钟信号输出端为低电平,第二时钟信号输出端为低电平,第三薄膜晶体管、第四薄膜晶体管以及第五薄膜晶体管导通,第一薄膜晶体管、第二薄膜晶体管、第六薄膜晶体管以及第七薄膜晶体管截止,所述设置在像素区域内的数个驱动电路的驱动薄膜晶体管的栅极电压跳变为所述阈值电压与所述灰阶电压的和。

[0083] 本发明实施例提供的 AMOLED 驱动补偿方法具体的工作原理与上述实施例相同,在此不再赘述。

[0084] 设置在像素区域之外的外部补偿电路同时补偿像素区域内的数个驱动电路的驱动薄膜晶体管的阈值电压,像素区域内只有用于驱动 AMOLED 的驱动电路,从而能够增加开口率。

[0085] 本发明实施例还提供一种显示装置,包括上述的 AMOLED 驱动补偿电路。驱动补偿方法以及工作原理与上述实施例相同,在此不再赘述。

[0086] 设置在像素区域之外的外部补偿电路同时补偿像素区域内的数个驱动电路的驱动薄膜晶体管的阈值电压,像素区域内只有用于驱动 AMOLED 的驱动电路,从而能够增加开口率。

[0087] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

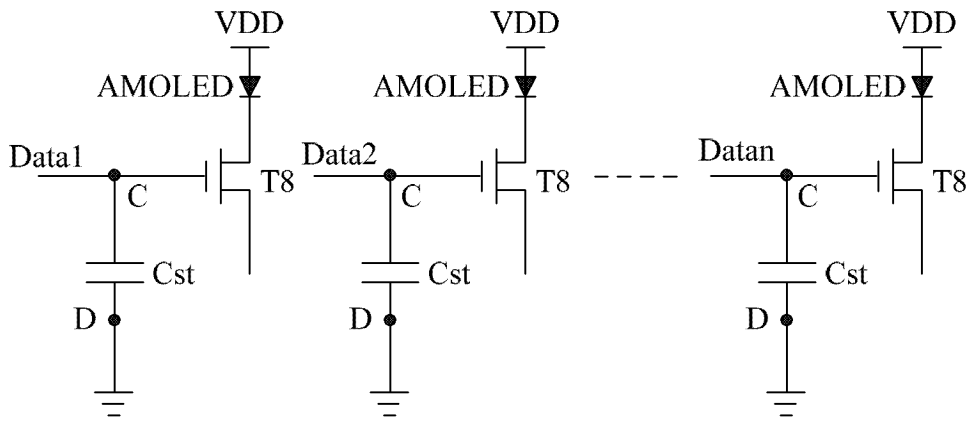


图 4

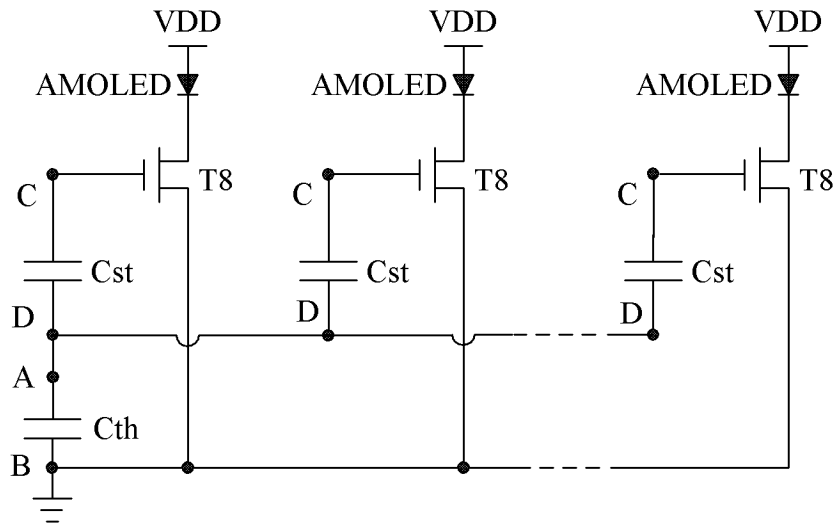


图 5

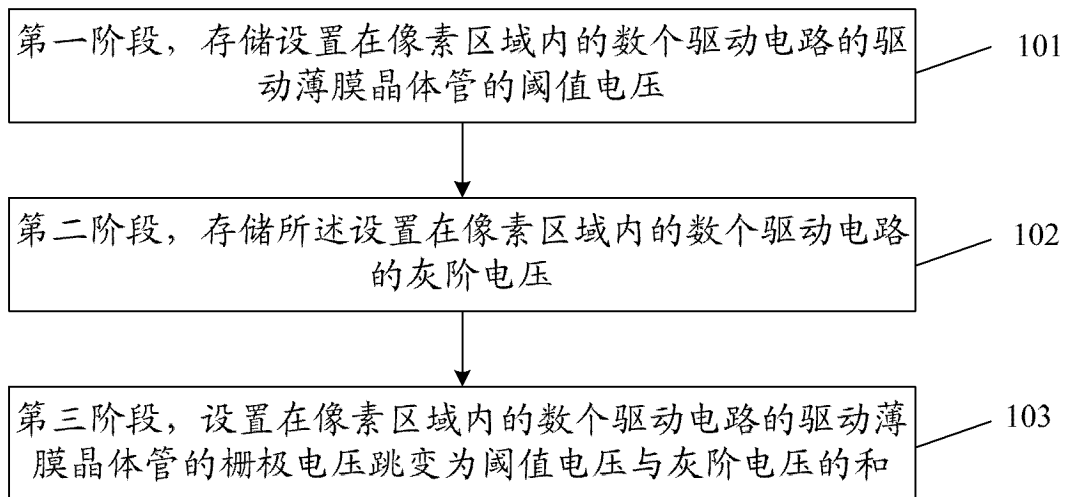


图 7

专利名称(译)	AMOLED驱动补偿电路、方法及其显示装置		
公开(公告)号	CN102654975B	公开(公告)日	2014-08-20
申请号	CN201110340564.6	申请日	2011-11-01
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
[标]发明人	祁小敬 李天马		
发明人	祁小敬 李天马		
IPC分类号	G09G3/32		
CPC分类号	G09G2300/0465 G09G2300/0861 G09G3/3233 G09G2300/0819 G09G3/3258 G09G2300/0876		
代理人(译)	申健		
其他公开文献	CN102654975A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种AMOLED驱动补偿电路、方法及其显示装置，涉及AMOLED领域，能够增加开口率。该驱动补偿电路包括：设置在像素区域内的数个驱动电路，用于驱动数个AMOLED；设置在像素区域之外的外部补偿电路，用于消除设置在像素区域内的数个驱动电路中驱动薄膜晶体管的阈值电压对通过驱动薄膜晶体管的驱动电流的影响。该驱动补偿方法包括：第一阶段，存储设置在像素区域内的数个驱动电路的驱动薄膜晶体管的阈值电压；第二阶段，存储设置在像素区域内的数个驱动电路的灰阶电压；第三阶段，设置在像素区域内的数个驱动电路的驱动薄膜晶体管的栅极电压跳变为阈值电压与灰阶电压的和。该显示装置包括上述AMOLED驱动补偿电路。

