



## (12)发明专利申请

(10)申请公布号 CN 111354307 A

(43)申请公布日 2020.06.30

(21)申请号 202010275697.9

(22)申请日 2020.04.09

(71)申请人 上海天马有机发光显示技术有限公司

地址 201201 上海市浦东新区龙东大道  
6111号1幢509室

(72)发明人 范龙飞 周星耀 高娅娜

(74)专利代理机构 北京汇思诚业知识产权代理有限公司 11444

代理人 冯伟

(51)Int.Cl.

G09G 3/3208(2016.01)

G09G 3/3258(2016.01)

G09G 3/3291(2016.01)

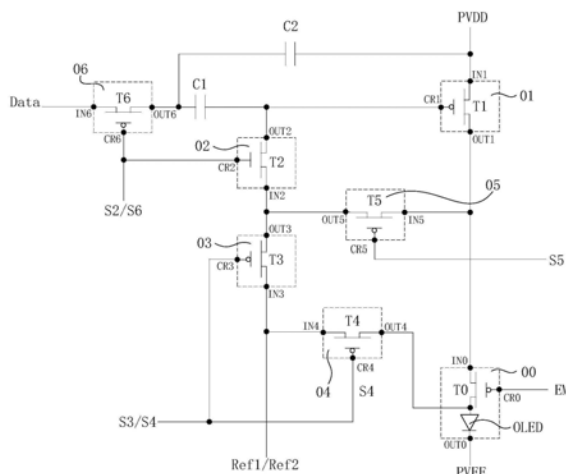
权利要求书4页 说明书15页 附图13页

## (54)发明名称

一种像素驱动电路及驱动方法、有机发光显示面板

## (57)摘要

本申请实施例一种像素驱动电路及驱动方法、显示面板,其中像素驱动电路包括发光显示模块、发光驱动模块、连接控制模块及第一初始化模块。其中,发光显示模块包括有机发光二极管;发光驱动模块包括第一控制端、第一输入端及第一输出端,第一输出端与发光显示模块电连接;连接控制模块包括第二输入端和第二输出端,第二输出端与发光驱动模块的第一控制端连接;第一初始化模块包括第三输入端及第三输出端,第三输入端连接第一参考电压信号线,第三输出端与第二输入端连接。本申请实施例提供的像素驱动电路中连接控制模块可以保证发光驱动模块的第一控制端的电位稳定,因此发光驱动模块能够为发光显示模块提供稳定的发光驱动电压。



1. 一种像素驱动电路,其特征在于,包括:

发光显示模块,所述发光显示模块包括有机发光二极管;

发光驱动模块,所述发光驱动模块包括第一控制端、第一输入端及第一输出端,所述第一输出端与所述发光显示模块电连接;

连接控制模块,所述连接控制模块包括第二输入端和第二输出端,所述第二输出端与所述发光驱动模块的第一控制端连接;

第一初始化模块,所述第一初始化模块包括第三输入端及第三输出端,所述第三输入端连接第一参考电压信号线,所述第三输出端与所述第二输入端连接。

2. 根据权利要求1所述的像素驱动电路,其特征在于,所述发光驱动模块包括第一晶体管,所述第一晶体管的栅极与所述第一控制端连接,所述第一晶体管的源极与所述第一输入端连接,所述第一晶体管的漏极与所述第一输出端连接。

3. 根据权利要求1所述的像素驱动电路,其特征在于,所述连接控制模块包括第二晶体管,所述第二晶体管的源极与所述第二输入端连接,所述第二晶体管的漏极与所述第二输出端连接。

4. 根据权利要求1所述的像素驱动电路,其特征在于,所述第一初始化模块包括第三晶体管,所述第三晶体管的源极与所述第三输入端连接,所述第三晶体管的漏极与所述第三输出端连接。

5. 根据权利要求1所述的像素驱动电路,其特征在于,所述像素驱动电路还包括:

第二初始化模块,所述第二初始化模块包括第四输入端及第四输出端,所述第四输入端连接第二参考电压信号线,所述第四输出端与所述有机发光二极管的阳极连接。

6. 根据权利要求5所述的像素驱动电路,其特征在于,所述第二初始化模块包括第四晶体管,所述第四晶体管的源极与所述第四输入端连接,所述第四晶体管的漏极与所述第四输出端连接。

7. 根据权利要求1所述的像素驱动电路,其特征在于,所述像素驱动电路还包括:

阈值电压抓取模块,所述阈值电压抓取模块包括第五输入端和第五输出端,所述第五输入端与所述第一输出端连接,所述第五输出端与所述第二输入端连接;

第一电容,所述第一电容的第一极板与所述第一控制端电连接。

8. 根据权利要求7所述的像素驱动电路,其特征在于,所述阈值电压抓取模块包括第五晶体管,所述第五晶体管的源极与所述第五输入端连接,所述第五晶体管的漏极与所述第五输出端连接。

9. 根据权利要求7所述的像素驱动电路,其特征在于,所述像素驱动电路还包括:

数据信号写入模块,所述数据信号写入模块包括第六输入端与第六输出端,所述第六输入端与数据电压线连接,所述第六输出端与所述第一电容的第二极板电连接;

所述第一输入端连接电源电压信号线。

10. 根据权利要求9所述的像素驱动电路,其特征在于,所述数据信号写入模块包括第六晶体管,所述第六晶体管的源极与所述第六输入端连接,所述第六晶体管的漏极与所述第六输出端连接。

11. 根据权利要求7所述的像素驱动电路,其特征在于,所述像素驱动电路还包括:

数据信号写入模块,所述数据信号写入模块包括第六输入端与第六输出端,所述第六

输入端与数据电压线连接,所述第六输出端与所述第一输入端连接;

电源电压写入模块,所述电源电压写入模块包括第七输入端与第七输出端,所述第七输入端与电源电压信号线连接,所述第七输出端与所述第一输入端连接。

12. 根据权利要求11所述的像素驱动电路,其特征在于,

所述数据信号写入模块包括第六晶体管,所述第六晶体管的源极与所述第六输入端连接,所述第六晶体管的漏极与所述第六输出端连接;

所述电源电压写入模块包括第七晶体管,所述第七晶体管的源极与所述第七输入端连接,所述第七晶体管的漏极与所述第七输出端连接。

13. 根据权利要求7所述的像素驱动电路,其特征在于,所述第二输入端与所述第一输出端连接;

所述像素驱动电路还包括:

数据信号写入模块,所述数据信号写入模块包括第六输入端与第六输出端,所述第六输入端与数据电压线连接,所述第六输出端与所述第一输入端连接;

电源电压写入模块,所述电源电压写入模块包括第七输入端与第七输出端,所述第七输入端与电源电压信号线连接,所述第七输出端与所述第一输入端连接。

14. 根据权利要求3所述的像素驱动电路,其特征在于,所述第二晶体管包括金属氧化物有源层。

15. 一种像素驱动电路的驱动方法,其特征在于,

所述像素驱动电路,包括:

发光显示模块,所述发光显示模块包括有机发光二极管;

发光驱动模块,所述发光驱动模块包括第一控制端、第一输入端及第一输出端,所述第一输出端与所述发光显示模块连接;

连接控制模块,所述连接控制模块包括第二输入端和第二输出端,所述第二输出端与所述发光驱动模块的第一控制端连接;

第一初始化模块,所述第一初始化模块包括第三输入端及第三输出端,所述第三输入端连接第一参考电压信号线,所述第三输出端与所述第二输入端连接;

所述驱动方法包括:

初始化阶段,所述第一初始化模块的第三输入端与第三输出端导通,所述连接控制模块的第二输入端与第二输出端导通,所述第一参考电压信号线传输参考电压,所述参考电压通过所述第一初始化模块及所述连接控制模块传输至所述第一控制端;

发光阶段,所述第一初始化模块的所述第三输入端与所述第三输出端截止,所述连接控制模块的第二输入端与所述第二输出端截止,所述发光驱动模块将发光驱动电压传输至所述发光显示模块。

16. 根据权利要求15所述的驱动方法,其特征在于,所述像素驱动电路还包第二初始化模块,所述第二初始化模块包括第四输入端及第四输出端,所述第四输入端连接第二参考电压信号线,所述第四输出端与所述有机发光二极管的阳极连接;

所述驱动方法还包括:

初始化阶段,所述第二初始化模块的第四输入端与第四输出端导通,所述第二参考电压信号线传输参考电压,所述参考电压通过所述第二初始化模块传输至所述有机发光二极

管的所述阳极。

17. 根据权利要求16所述的驱动方法,其特征在于,所述第一参考电压信号线与所述第二参考电压信号线复用。

18. 根据权利要求15所述的驱动方法,其特征在于,所述像素驱动电路还包括:阈值电压抓取模块及第一电容;所述阈值电压抓取模块包括第五输入端和第五输出端,所述第五输入端与所述第一输出端连接,所述第五输出端与所述第二输入端连接;所述第一电容的第一极板与所述第一控制端电连接;

阈值电压抓取阶段,所述阈值电压抓取模块的第五输入端与第五输出端导通,所述连接控制模块的第二输入端与第二输出端导通;

发光阶段,所述阈值电压抓取模块的第五输入端与第五输出端截止。

19. 根据权利要求18所述的驱动方法,其特征在于,所述像素驱动电路还包括数据信号写入模块,所述数据信号写入模块包括第六输入端与第六输出端,所述第六输入端与数据电压线连接,所述第六输出端与所述第一电容的第二极板连接;所述第一输入端连接电源电压信号线;

阈值电压抓取阶段,所述电源电压信号线传输电源电压,所述电源电压通过所述发光驱动模块、所述阈值电压抓取模块及所述连接控制模块存储至所述第一电容;

数据信号写入阶段,所述数据信号写入模块的第六输入端与第六输出端导通,所述数据电压线传输数据电压,所述数据电压通过所述数据信号写入模块存储至所述第一电容。

20. 根据权利要求18所述的驱动方法,其特征在于,所述像素驱动电路还包括:数据信号写入模块及电源电压写入模块;所述数据信号写入模块包括第六输入端与第六输出端,所述第六输入端与数据电压线连接,所述第六输出端与所述第一输入端连接;所述电源电压写入模块包括第七输入端与第七输出端,所述第七输入端与电源电压信号线连接,所述第七输出端与所述第一输入端连接;

阈值电压抓取阶段,所述数据信号写入模块的第六输入端与第六输出端导通,所述数据电压线传输数据电压,所述数据电压通过数据信号写入模块、所述发光驱动模块、所述阈值电压抓取模块及所述连接控制模块存储至所述第一电容;

发光阶段,所述数据信号写入模块的第六输入端与第六输出端截止,所述电源电压写入模块的第七输入端与第七输出端导通。

21. 根据权利要求15所述的驱动方法,其特征在于,所述第二输入端与所述第一输出端连接;所述像素驱动电路还包括数据信号写入模块及电源电压写入模块;所述数据信号写入模块包括第六输入端与第六输出端,所述第六输入端与数据电压线连接,所述第六输出端与所述第一输入端连接;所述电源电压写入模块包括第七输入端与第七输出端,所述第七输入端与电源电压信号线连接,所述第七输出端与所述第一输入端连接;

阈值电压抓取阶段,所述数据信号写入模块的第六输入端与第六输出端连接,所述数据电压线传输数据电压,所述数据电压通过所述数据信号写入模块、所述发光驱动模块及所述连接控制模块存储至所述第一电容;

发光阶段,所述数据信号写入模块的第六输入端与第六输出端连接截止,所述电源电压写入模块第七输入端与第七输出端导通。

22. 一种有机发光显示面板,其特征在于,包括如权利要求1-14任意一项所述的像素驱

动电路。

## 一种像素驱动电路及驱动方法、有机发光显示面板

### 【技术领域】

[0001] 本申请涉及显示技术领域,尤其涉及一种像素驱动电路及驱动方法、有机发光显示面板。

### 【背景技术】

[0002] 有机发光显示是目前手机、电视、电脑等显示器的主流技术。与传统的液晶显示相比,有机发光显示具有能耗低、成本低、自发光、视角宽及相应速度快等优点。因此,有机发光显示逐步成为主流显示技术。

[0003] 由于有机发光显示属于电流驱动,因此,需要稳定的电流来控制其发光。有机发光显示的驱动电流的大小及稳定性主要依赖于有机发光显示像素电路中驱动晶体管传输给有机发光器件的电压的大小及稳定性。现有技术中,由于与驱动晶体管的栅极所连接的其他晶体管存在漏流的问题,则驱动晶体管的栅极电位就会不稳定,进而导致其传输给有机发光器件的电压不稳定,从而使得有机发光显示存在抖屏(flicker)的问题。

### 【申请内容】

[0005] 有鉴于此,本申请实施例提供了一种像素驱动电路及驱动方法、有机发光显示面板,以解决以上问题。

[0006] 第一方面,本申请实施例提供了一种像素驱动电路,包括发光显示模块、发光驱动模块、连接控制模块及第一初始化模块。其中,发光显示模块包括有机发光二极管;发光驱动模块包括第一控制端、第一输入端及第一输出端,第一输出端与发光显示模块电连接;连接控制模块包括第二输入端和第二输出端,第二输出端与发光驱动模块的第一控制端连接;第一初始化模块包括第三输入端及第三输出端,第三输入端连接第一参考电压信号线,第三输出端与第二输入端连接。

[0007] 第二方面,本申请实施例提供了一种像素驱动电路的驱动方法。像素驱动电路包括发光显示模块、发光驱动模块、连接控制模块及第一初始化模块;其中,发光显示模块包括有机发光二极管;发光驱动模块包括第一控制端、第一输入端及第一输出端,第一输出端与发光显示模块电连接;连接控制模块包括第二输入端和第二输出端,第二输出端与发光驱动模块的第一控制端连接;第一初始化模块包括第三输入端及第三输出端,第三输入端连接第一参考电压信号线,第三输出端与第二输入端连接。驱动方法包括第一初始化阶段及发光阶段;在第一初始化阶段,第一初始化模块的第三输入端与第三输出端导通,连接控制模块的第二输入端与第二输出端导通,第一参考电压信号线传输参考电压,参考电压通过第一初始化模块及连接控制模块传输至第一控制端;发光阶段,第一初始化模块的第三输入端与第三输出端截止,连接控制模块的第二输入端与第二输出端截止,发光驱动模块将发光驱动电压传输至发光显示模块。

[0008] 第三方面,本申请实施例提供一种有机发光显示面板,包括如第一方面提供的像素驱动电路。

[0009] 在第一初始化模块的第三输出端与发光驱动模块的第一控制端之间设置了连接

控制模块,可以在像素驱动电路的发光阶段,同时将第一初始化模块的输入端与输出端、连接控制模块的输入端及输出端之间的连接断开,避免第一初始化模块在发光阶段关断不彻底时发生漏电流从而影响发光驱动模块的第一控制端的电压,保证发光驱动电路中有机发光二极管的发光稳定性。

### 【附图说明】

[0010] 为了更清楚地说明本申请实施例的技术方案,下面将对实施例中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本申请的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其它的附图。

[0011] 图1为申请实施例提供的一种像素驱动电路的示意图;

[0012] 图2为申请实施例提供的另一种像素驱动电路的示意图;

[0013] 图3为本申请实施例提供的又一种像素驱动电路的示意图;

[0014] 图4为本申请实施例提供的再一种像素驱动电路的示意图;

[0015] 图5为本申请实施例提供的一种像素驱动电路的驱动时序;

[0016] 图6为本申请实施例提供的另一种像素驱动电路的驱动时序;

[0017] 图7为本申请实施例提供的再一种像素驱动电路的驱动时序;

[0018] 图8为本申请实施例提供的一种像素驱动电路的等效电路图;

[0019] 图9为本申请实施例提供的另一种像素驱动电路的等效电路图;

[0020] 图10为本申请实施例提供的再一种像素驱动电路的等效电路图;

[0021] 图11为本申请实施例提供的还一种像素驱动电路的等效电路图;

[0022] 图12为图8所示像素驱动电路的工作时序图;

[0023] 图13为图9所示像素驱动电路的工作时序图;

[0024] 图14为图10所示像素驱动电路的工作时序图;

[0025] 图15为图11所示像素驱动电路的工作时序图;

[0026] 图16为本申请实施例提供的一种像素驱动电路的驱动方法的时序图;

[0027] 图17为本申请实施例提供的一种有机发光显示面板的示意图。

### 【具体实施方式】

[0028] 为了更好的理解本申请的技术方案,下面结合附图对本申请实施例进行详细描述。

[0029] 应当明确,所描述的实施例仅仅是本申请一部分实施例,而不是全部的实施例。基于本申请中的实施例,本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其它实施例,都属于本申请保护的范围。

[0030] 在本申请实施例中使用的术语是仅仅出于描述特定实施例的目的,而非旨在限制本申请。在本申请实施例和所附权利要求书中所使用的单数形式的“一种”、“所述”和“该”也旨在包括多数形式,除非上下文清楚地表示其他含义。

[0031] 应当理解,本文中使用的术语“和/或”仅仅是一种描述关联对象的关联关系,表示可以存在三种关系,例如,A和/或B,可以表示:单独存在A,同时存在A和B,单独存在B这三种情况。另外,本文中字符“/”,一般表示前后关联对象是一种“或”的关系。

[0032] 应当理解,尽管在本申请实施例中可能采用术语第一、第二、第三等来描述晶体管,但这些晶体管不应限于这些术语。这些术语仅用来将晶体管彼此区分开。例如,在不脱离本申请实施例范围的情况下,第一晶体管也可以被称为第二晶体管,类似地,第二晶体管也可以被称为第一晶体管。

[0033] 本案申请人通过细致深入研究,对于现有技术中所存在的问题,而提供了一种解决方案。

[0034] 图1为申请实施例提供的一种像素驱动电路的示意图,如图1所示,本申请实施例提供的像素驱动电路包括发光显示模块00、发光驱动模块01、连接控制模块02及第一初始化模块03。

[0035] 其中,发光显示模块00包括有机发光二极管OLED,用于进行发光显示。

[0036] 发光驱动模块01包括第一控制端CR1、第一输入端IN1及第一输出端OUT1,第一输出端OUT1与发光显示模块00电连接。具体地,发光驱动模块01可以为发光显示模块00中的有机发光二极管OLED的阳极提供阳极电压,同时有机发光二极管OLED的阴极接收阴极信号线PVEE传输的阴极电压,有机发光二极管OLED在阳极电压和阴极电压的作用下进行发光。

[0037] 连接控制模块02包括第二输入端IN2和第二输出端OUT2,第二输出端OUT2与发光驱动模块01的第一控制端CR1连接。此外,连接控制模块02还可以包括第二控制端CR2,第二控制端CR2与第一扫描线S2连接并用于控制连接控制模块02的第二输入端IN2与第二输出端OUT2之间的导通及截止状态。当连接控制模块02的第二输入端IN2与第二输出端OUT2之间导通时,发光驱动模块01的第一控制端CR1可以通过连接控制模块02接收信号;当连接控制模块02的第二输入端IN2与第二输出端OUT2之间截止时,连接控制模块02可以控制发光驱动模块01的第一控制端CR1与其他信号线和/或其他晶体管之间的信号传输中断。

[0038] 第一初始化模块03包括第三输入端IN3及第三输出端OUT3,第三输入端IN3连接第一参考电压信号线Ref1,第三输出端OUT3与第二输入端IN2连接。此外,第一初始化模块03还包括第三控制端CR3,第三控制端CR3与第二扫描线S3连接并用于控制第一初始化模块03的第三输入端IN3及第三输出端OUT3之间的导通与截止状态。当第一初始化模块03的第三输入端IN3与第三输出端OUT3之间导通时,第一参考电压信号线Ref1传输的参考电压可以通过导通的第一初始化模块03传输至导通的连接控制模块02,进而传输至发光驱动模块01的第一控制端CR1,完成对发光驱动模块01的第一控制端CR1的初始化。

[0039] 在第一初始化模块03的第三输出端OUT3与发光驱动模块01的第一控制端CR1之间设置了连接控制模块02,可以在像素驱动电路的发光阶段,第一初始化模块03的第三输入端IN3与第三输出端OUT3之间断开连接,同时连接控制模块02的第二输入端IN2及第二输出端OUT2之间的开连接,避免第一初始化模块03在发光阶段关断不彻底时发生漏电流从而影响发光驱动模块01的第一控制端CR1的电压,保证发光驱动电路中有机发光二极管OLED的发光稳定性。

[0040] 以下结合时序对本申请实施例提供的像素驱动电路的工作原理进行说明。

[0041] 图2本申请实施例提供的另一种像素驱动电路的示意图,图3为本申请实施例提供的又一种像素驱动电路的示意图,图4为本申请实施例提供的再一种像素驱动电路的示意图,图5为本申请实施例提供的一种像素驱动电路的驱动时序,图6为本申请实施例提供的另一种像素驱动电路的驱动时序,图7为本申请实施例提供的再一种像素驱动电路的驱动



时序。其中,图5具体对应图2所示像素驱动电路的驱动时序,图6具体对应图3所示像素驱动电路的驱动时序,图7具体对应图4所示像素驱动电路的驱动时序。

[0042] 如图5-图7所示,像素驱动电路的工作时段包括多个周期,每个周期包括初始化阶段 $t_1$ 及发光阶段 $t_4$ 。为便于理解,该实施例以低电平作为导通信号(使能电平)、高电平作为截止信号(非使能电平)进行说明。实际上,各模块也可以高电平为导通信号、低电平为截止信号。需要说明的是,此处所指导通信号是控制各模块的输入端与输出端之间导通的信号,截止信号是控制各模块的输入端与输出端之间断开连接的信号。

[0043] 在初始化阶段 $t_1$ ,第一扫描线 $S_2$ 接收导通信号,则连接控制模块02的第二控制端 $CR_2$ 接收到该导通信号后控制第二输入端 $IN_2$ 和第二输出端 $OUT_2$ 之间导通,即第二输入端 $IN_2$ 的信号可以传输至第二输出端 $OUT_2$ 。同时,第二扫描线 $S_3$ 接收导通信号,则第一初始化模块03的第三控制端 $CR_3$ 接收到该导通信号后控制第三输入端 $IN_3$ 和第三输出端 $OUT_3$ 之间导通,即第三输入端 $IN_3$ 的信号可以传输至第三输出端 $OUT_3$ 。同时与第一初始化模块03的第三输入端 $IN_3$ 连接的第一参考电压信号线 $Ref_1$ 传输参考电压,参考电压通过导通的第一初始化模块03及连接控制模块02传输至发光驱动模块01的第一控制端 $CR_1$ ,从而对发光驱动模块01的第一控制端 $CR_1$ 进行初始化。

[0044] 在发光阶段 $t_4$ ,第一扫描线 $S_2$ 及第二扫描线 $S_3$ 均接收截止信号,则连接控制模块02的第二控制端 $CR_2$ 接收到该截止信号后控制第二输入端 $IN_2$ 和第二输出端 $OUT_2$ 之间截止,第一初始化模块03的第三控制端 $CR_3$ 接收到该截止信号后控制第三输入端 $IN_3$ 和第三输出端 $OUT_3$ 之间截止。

[0045] 由于在发光阶段,连接控制模块02的第二输入端 $IN_2$ 与第二输出端 $OUT_2$ 之间截止,第一初始化模块03的第三输出端 $OUT_3$ 与发光驱动模块01的第一控制端 $CR_1$ 之间也截止,则即使第一初始化模块03关断不彻底,由于连接控制模块02使得第一初始化模块03与发光驱动模块01的第一控制端 $CR_1$ 之间形成断路,则保证了发光驱动模块01的第一控制端 $CR_1$ 的电压稳定性。

[0046] 在本申请的一个实施例中,请继续参考图2-图4,本申请实施例提供的像素驱动电路还包括第二初始化模块04,第二初始化模块04包括第四输入端 $IN_4$ 及第四输出端 $OUT_4$ ,第四输入端 $IN_4$ 连接第二参考电压信号线 $Ref_2$ ,第四输出端 $OUT_4$ 与有机发光二极管OLED的阳极连接。此外,第二初始化模块04还包括第四控制端 $CR_4$ ,第四控制端 $CR_4$ 与第三扫描线 $S_4$ 连接并用于控制第二初始化模块04的第四输入端 $IN_4$ 及第四输出端 $OUT_4$ 之间的导通与截止。当第二初始化模块04的第四输入端 $IN_4$ 与第四输出端 $OUT_4$ 之间导通时,第二参考电压信号线 $Ref_2$ 传输的参考电压可以通过导通的第二初始化模块04传输至有机发光二极管OLED的阳极,进而完成对有机发光二极管OLED的阳极的初始化。

[0047] 请继续参考图5-图7,在初始化阶段 $t_1$ ,第三扫描线 $S_4$ 接收导通信号,则第二初始化模块04的第四控制端 $CR_4$ 接收到该导通信号后控制第四输入端 $IN_4$ 和第四输出端 $OUT_4$ 之间导通,即第四输入端 $IN_4$ 的信号可以传输至第四输出端 $OUT_4$ 。同时与第二初始化模块04的第四输入端 $IN_4$ 连接的第二参考电压信号线 $Ref_2$ 传输参考电压,参考电压通过导通的第二初始化模块04传输至有机发光二极管OLED的阳极,从而对有机发光二极管OLED的阳极进行初始化。

[0048] 在发光阶段 $t_4$ ,第三扫描线 $S_4$ 接收截止信号,则第二初始化模块04的第四控制端

CR4接收到该截止信号后控制第四输入端IN4和第四输出端OUT4之间截止。

[0049] 需要说明的是,如图5及图7所示,第一初始化模块03对发光驱动模块01的第一控制端CR1的初始化与第二初始化模块03对有机发光二极管OLED的阳极的初始化可以同时进行,即在一个初始化阶段t1完成。但是,根据不同工作时序需要,第一初始化模块03对发光驱动模块01的第一控制端CR1的初始化与第二初始化模块03对有机发光二极管OLED的阳极进行初始化也可以分开进行,例如,先对第一控制端CR1进行初始化再对有机发光二极管OLED的阳极进行初始化。

[0050] 请继续参考图2-图3,本申请实施例提供的像素驱动电路还包括阈值电压抓取模块05及第一电容C1。阈值电压抓取模块05包括第五输入端IN5和第五输出端OUT5,第五输入端IN5与发光驱动模块01的第一输出端OUT1连接,第五输出端OUT5与连接控制模块02的第二输入端IN2连接。此外,阈值电压抓取模块05还包括第五控制端CR5,第五控制端CR5与第四扫描线S5连接并用于控制阈值电压抓取模块05的第五输入端IN5和第五输出端OUT5之间的导通与截止。第一电容C1的第一极板与发光驱动模块01的第一控制端CR1电连接。

[0051] 设置阈值电压抓取模块05的目的在于,在发光阶段之前的阈值电压抓取阶段,将发光驱动模块01的第一输入端IN1的电压存储至发光驱动模块01的第一控制端CR1,则在发光阶段,发光驱动模块01输出发光驱动电压的过程中,消除了发光驱动模块01的阈值电压的对发光驱动电压的影响,从而实现了阈值补偿。由于发光驱动模块01的发光驱动电压是由电源电压和数据电压决定的,因此,在阈值电压抓取阶段可将电源电压及数据电压中的一者存储至发光驱动模块01的第一控制端CR1。也就是说,在阈值电压抓取阶段,阈值电压抓取模块05可以将其第一输入端IN1的电源电压或数据电压存储至第一控制端CR1。其中,第一电容C1的作用包括存储与其连接的发光驱动模块01的第一控制端CR1的电压。

[0052] 以下,对阈值电压抓取模块05在阈值电压抓取阶段分别将电源电压、数据电压存储至发光驱动模块01的第一控制端CR1对应的电路结构进行说明。

[0053] 请参考图2,当阈值电压抓取模块05在阈值电压抓取阶段将电源电压存储至发光驱动模块01的第一控制端CR1时,本申请实施例提供的像素驱动电路还包括数据信号写入模块06,数据信号写入模块06包括第六输入端IN6与第六输出端OUT6,第六输入端IN6与数据电压线Data连接,第六输出端OUT6与第一电容C1的第二极板电连接;发光驱动模块01的第一输入端IN1连接电源电压信号线PVDD。此外,数据信号写入模块06还包括第六控制端CR6,第六控制端CR6与第五扫描线S6连接并用于控制数据信号写入模块06的第六输入端IN6与第六输出端OUT6之间的导通与截止。

[0054] 请继续参考图2及图5,在阈值电压抓取阶段t2,第一扫描线S2及第四扫描线S5接收导通信号,则连接控制模块02的第二控制端CR2接收到导通信号后控制第二输入端IN2和第二输出端OUT2之间导通,即第二输入端IN2的信号可以传输至第二输出端OUT2;阈值电压抓取模块05的第五控制端CR5接收到导通信号后控制第五输入端IN5和第五输出端OUT5之间导通,即第五输入端IN5的信号可以传输至第五输出端OUT5。同时,在阈值电压抓取阶段t2,发光驱动模块01的第一输入端IN1与第一输出端OUT1之间导通并且电源电压信号线PVDD传输电源电压,则电源电压通过发光驱动模块01、阈值电压抓取模块05及连接控制模块02传输并存储至发光驱动模块01的第一控制端CR1。

[0055] 请继续参考图2及图5,在数据信号写入阶段t3,第五扫描线S6接收导通信号,则数

据信号写入模块06的第六控制端CR6接收到导通信号后控制第六输入端IN6和第六输出端OUT6之间导通,即第六输入端IN6的信号可以传输至第六输出端OUT6,并且数据电压线Data传输数据电压,则数据电压通过数据信号写入模块06传输并存储至第一电容,也就相当于存储至发光驱动模块01的第一控制端CR1。

[0056] 请继续参考图2及图5,在发光阶段t4,第四扫描线S5及第五扫描线S6均接收截止信号,则阈值电压抓取模块05的第五控制端CR5接收到该截止信号后控制第五输入端IN5和第五输出端OUT5之间截止,则数据信号写入模块06的第六控制端CR6接收到该截止信号后控制第六输入端IN6和第六输出端OUT6之间截止。

[0057] 连接控制模块02设置在了第一初始化模块03的第三输出端OUT3与发光驱动模块01的第一控制端CR1之间,以及发光驱动模块01的第一输出端OUT1与第一控制端CR1之间,在像素驱动电路的发光阶段,连接控制模块02的第二输入端IN2与第二输出端OUT2之间的连接断开,可以同时且有效地关断第一初始化模块03的第三输出端OUT3及发光驱动模块01的第一输出端OUT1与发光驱动模块01的第一控制端CR1之间的连接,避免产生漏电流,确保发光驱动模块01的第一控制端CR1的电压稳定性,保证发光驱动电路中有有机发光二极管OLED的发光稳定性。

[0058] 请参考图3及图6,当阈值电压抓取模块05在阈值电压抓取阶段t2将数据电压存储至发光驱动模块01的第一控制端CR1时,本申请实施例提供的像素驱动电路还包括数据信号写入模块06和电源电压写入模块07。

[0059] 请继续参考图3,数据信号写入模块06包括第六输入端IN6与第六输出端OUT6,第六输入端IN6与数据电压线Data连接,第六输出端OUT6与发光驱动模块01的第一输入端IN1连接。此外,数据信号写入模块06还包括第六控制端CR6,第六控制端CR6与第五扫描线S6连接并用于控制数据信号写入模块06的第六输入端IN6与第六输出端OUT6之间的导通与截止。

[0060] 请继续参考图3,电源电压写入模块07包括第七输入端IN7与第七输出端OUT7,第七输入端IN7与电源电压信号线PVDD连接,第七输出端OUT7与发光驱动模块01的第一输入端IN1连接。此外,电源电压写入模块07还包括第七控制端CR7,第七控制端CR7与第六扫描线S7连接并用于控制电源电压写入模块07的第七输入端IN7与第七输出端OUT7之间的导通与截止。

[0061] 请继续参考图3及图6,在阈值电压抓取阶段t2,第一扫描线S2及第五扫描线S6接收导通信号,则连接控制模块02的第二控制端CR2接收到导通信号后控制第二输入端IN2和第二输出端OUT2之间导通,即第二输入端IN2的信号可以传输至第二输出端OUT2;数据信号写入模块06的第六控制端CR6接收到导通信号后控制第六输入端IN6和第六输出端OUT6之间导通,即第六输入端IN6的信号可以传输至第六输出端OUT6。同时,在阈值电压抓取阶段t2,发光驱动模块01的第一输入端IN1与第一输出端OUT1之间导通并且数据电压线Data传输数据电压,则数据电压通过数据信号写入模块06、发光驱动模块01、阈值电压抓取模块05及连接控制模块02传输并存储至发光驱动模块01的第一控制端CR1。

[0062] 需要说明的是,在该实施例中的阈值电压抓取阶段t2完成了将数据电压写入发光驱动模块01的第一控制端CR1,也就是说,该阶段相当于同时完成了数据信号写入及阈值电压抓取,则本申请实施例对应的像素电路在工作时无需再进行单独数据信号写入阶段,缩

短了每行像素驱动电路的扫描周期。

[0063] 请继续参考图3及图6,在发光阶段 $t_4$ ,第四扫描线S5及第五扫描线S6均接收截止信号,则阈值电压抓取模块05的第五控制端CR5接收到该截止信号后控制第五输入端IN5和第五输出端OUT5之间截止,则数据信号写入模块06的第六控制端CR6接收到该截止信号后控制第六输入端IN6和第六输出端OUT6之间截止。此外,第六扫描线S7接收导通信号并且电源电压信号线PVDD传输电源电压,则电源电压写入模块07的第七控制端CR7接收到导通信号后控制第七输入端IN7和第七输出端OUT7之间导通,即第七输入端IN7的信号可以传输至第七输出端OUT7;则电源电压可以通过电源电压写入模块07后形成发光驱动电压并传输至发光显示模块01。

[0064] 连接控制模块02设置在了第一初始化模块03的第三输出端OUT3与发光驱动模块01的第一控制端CR1之间,以及发光驱动模块01的第一输出端OUT1与第一控制端CR1之间,在像素驱动电路的发光阶段,连接控制模块02的第二输入端IN2与第二输出端OUT2之间的连接断开,可以同时且有效地关断第一初始化模块03的第三输出端OUT3及发光驱动模块01的第一输出端OUT1与发光驱动模块01的第一控制端CR1之间的连接,避免产生漏电流,确保发光驱动模块01的第一控制端CR1的电压稳定性,保证发光驱动电路中有有机发光二极管OLED的发光稳定性。

[0065] 图4所示的像素驱动电路与图3所示的像素驱动电路的区别点仅在于,不包括阈值电压抓取模块,从而连接控制模块02的第二输入端IN2与发光驱动模块01的第一输出端OUT1直接连接。

[0066] 请参考图4及图7,在阈值电压抓取阶段 $t_2$ ,第一扫描线S2及第五扫描线S6接收导通信号,则连接控制模块02的第二控制端CR2接收到导通信号后控制第二输入端IN2和第二输出端OUT2之间导通,即第二输入端IN2的信号可以传输至第二输出端OUT2;数据信号写入模块06的第六控制端CR6接收到导通信号后控制第六输入端IN6和第六输出端OUT6之间导通,即第六输入端IN6的信号可以传输至第六输出端OUT6。同时,在阈值电压抓取阶段 $t_2$ ,发光驱动模块01的第一输入端IN1与第一输出端OUT1之间导通并且数据电压线Data传输数据电压,则数据电压通过数据信号写入模块06、发光驱动模块01及连接控制模块02传输并存储至发光驱动模块01的第一控制端CR1。可以看出,连接控制模块02可以在阈值电压抓取阶段 $t_2$ 起到阈值电压抓取模块02的作用,通过巧妙设置连接控制模块02的位置即可以有效维持发光驱动模块01的第一控制端CR1的电压稳定性,又可以减少晶体管的数量,增加透光显示的开口面积。

[0067] 图8为本申请实施例提供的一种像素驱动电路的等效电路图,图9为本申请实施例提供的另一种像素驱动电路的等效电路图,图10为本申请实施例提供的再一种像素驱动电路的等效电路图,图11为本申请实施例提供的还一种像素驱动电路的等效电路图。以下根据图8-图11对本申请提供的像素驱动电路的具体电路结构进行说明。

[0068] 如图8-11所示,发光驱动模块01包括第一晶体管T1,第一晶体管T1的栅极与第一控制端CR1连接,第一晶体管T1的源极与第一输入端IN1连接,第一晶体管T1的漏极与第一输出端OUT1连接。连接控制模块02包括第二晶体管T2,第二晶体管T2的栅极与第二控制端CR2连接,第二晶体管T2的源极与第二输入端IN2连接,第二晶体管T2的漏极与第二输出端OUT2连接。第一初始化模块03包括第三晶体管T3,第三晶体管T3的栅极与第三控制端CR3连

接,第三晶体管T3的源极与第三输入端IN3连接,第三晶体管T3的漏极与第三输出端OUT3连接。第二初始化模块04包括第四晶体管T4,第四晶体管T4的栅极与第四控制端CR4连接,第四晶体管T4的源极与第四输入端IN4连接,第四晶体管T4的漏极与第四输出端OUT4连接。阈值电压抓取模块05包括第五晶体管T5,第五晶体管T5的源极与第五输入端IN5连接,第五晶体管T5的漏极与第五输出端OUT5连接。数据信号写入模块06包括第六晶体管T6,第六晶体管T6的源极与第六输入端IN6连接,第六晶体管T6的漏极与第六输出端OUT6连接。电源电压写入模块07包括第七晶体管T7,第七晶体管T7的源极与第七输入端IN7连接,第七晶体管T7的漏极与第七输出端OUT7连接。

[0069] 此外,如图8-11所示,在本申请的一个实施例中,发光显示模块00还可以包括发光控制晶体管T0,发光控制晶体管T0的栅极与发光控制信号线EM连接,发光控制晶体管T0的源极与发光驱动模块01的第一输出端OUT1连接,发光控制晶体管T0的漏极与有机发光二极管OLED的阳极连接。

[0070] 请参考图8,在本申请的一个实施例中,发光驱动模块01的第一输入端IN1与电源电压信号线PVDD连接,第一输出端OUT1与发光显示模块00电连接。连接控制模块02的第二控制端CR2与第一扫描线S2连接,第二输出端OUT2与发光驱动模块01的第一控制端CR1连接。第一初始化模块03的第三控制端CR3与第二扫描线S3连接,第三输入端IN3与第一参考电压信号线Ref1,第三输出端OUT3与连接控制模块02的第二输入端IN2连接。第二初始化模块04的第四控制端CR4与第三扫描线S4连接,第四输入端IN4连接第二参考电压信号线Ref2,第四输出端OUT4与有机发光二极管OLED的阳极连接。阈值电压抓取模块05的第五控制端CR5与第四扫描线S5连接,第五输入端IN5与发光驱动模块01的第一输出端OUT1连接,第五输出端OUT5与连接控制模块02的第二输入端IN2连接。数据信号写入模块06的第六控制端CR6与第五扫描线S6连接,第六输出端OUT6与第一电容C1的第二极板电连接,第六输入端IN6与数据电压线Data连接。第一电容C1的第一极板与发光驱动模块01的第一控制端CR1电连接。

[0071] 也就是说,如图8所示,在该实施例中,发光控制晶体管T0的栅极与发光控制信号线EM电连接,发光控制晶体管T0的漏极与有机发光二极管OLED的阳极电连接。第一晶体管T1的栅极与第二晶体管T2的漏极电连接,第一晶体管T1的源极与电源电压信号线PVDD电连接,第一晶体管T1的漏极与发光控制晶体管T0的源极连接。第二晶体管T2的栅极与第一扫描线S2电连接,第二晶体管T2的源极与第三晶体管T3的漏极电连接。第三晶体管T3的栅极与第二扫描线S3电连接,第三晶体管T2的源极与第一参考电压信号线Ref1电连接。第四晶体管T4的栅极与第三扫描线S4电连接,第四晶体管T4的源极与第二参考电压信号线Ref2电连接,第四晶体管T4的漏极与有机发光二极管OLED的阳极电连接。第五晶体管T5的栅极与第四扫描线S5电连接,第五晶体管T5的源极与第一晶体管T1的漏极电连接,第五晶体管T5的漏极与第二晶体管T2的源极电连接。第一电容C1的第一极板与第一晶体管T1的栅极及第二晶体管T2的漏极电连接。第六晶体管T6的栅极与第五扫描线S6电连接,第六晶体管T6的源极与数据电压线Data电连接,第六晶体管T6的漏极与第一电容C1的第二极板电连接。

[0072] 由于第一初始化模块03和第二初始化模块04可以同时分别对发光驱动模块01的第一控制端CR1和有机发光二极管OLED的阳极进行初始化,则第二扫描线S3和第三扫描线S4可以复用,且第一参考电压信号线Ref1与第二参考电压信号线Ref2可以复用。

[0073] 此外,在本实施例中,数据信号写入模块06的第六输入端IN6及第六输出端OUT6不与其他晶体管的信号线连接,且数据电压线Data仅在数据信号写入阶段写入信号,因此,数据信号写入模块06可以与其不同时工作的模块的控制端共用信号线,如图8所示,第一扫描线S2与第五扫描线S6可以复用。

[0074] 本实施例提供的像素驱动电路还可以包括第二电容C2,第二电容C2的第一极板与第一电容C1的第二极板电连接,第二电容C2的第二极板与电源电压信号线PVDD电连接。第二电容可以稳定第一电容C1中第二极板的电位。

[0075] 图12为图8所示像素驱动电路的工作时序图,下面结合图12对图8所示像素驱动电路的工作原理进行说明。

[0076] 如图12所示,图8所示像素驱动电路的一个显示周期包括依次进行的初始化阶段t1、阈值电压抓取阶段t2、数据信号写入阶段t3及发光阶段t4。以下以各个晶体管均为P型晶体管为例进行说明。

[0077] 在初始化阶段t1,第一扫描线S2及第五扫描线S6复用且传输导通信号,即低电平信号,第二晶体管T2及第六晶体管T6均导通。第二扫描线S3及第三扫描线S4复用且传输导通信号,即低电平信号,第三晶体管T3及第四晶体管T4均导通。第一参考电压信号线Ref1与第二参考电压信号线Ref2复用且传输参考电压。则参考电压通过导通的第三晶体管T3及第二晶体管T2传输至第一晶体管T1的栅极,完成对第一晶体管T1的栅极的复位;参考电压通过导通的第四晶体管T4传输至有机发光二极管OLED的阳极,完成对有机发光二极管OLED的阳极的复位。需要说明的是,由于此时数据电压线Data不传输数据电压或者其他信号,因此,第六晶体管T6导通并不会对初始化产生影响。

[0078] 在阈值电压抓取阶段t2,第一扫描线S2及第五扫描线S6复用且传输导通信号,即低电平信号,第二晶体管T2及第六晶体管T6均导通。第四扫描线S5传输导通信号,即低电平信号,第五晶体管T5导通。此时电源电压信号线PVDD传输电源电压,由于从初始化阶段t1开始,第一晶体管T1的栅极电位保持在与参考电压相同且电源电压大于参考电压,则第一晶体管T1导通,电源电压开始逐步存储至发光驱动晶体管T1的栅极,第一晶体管T1的栅极电位与源极电位差开始大于阈值电压是,则第一晶体管T1开始关断。

[0079] 在数据信号写入阶段t3,第五扫描线S6及第一扫描线S2复用且传输导通信号,即低电平信号,第六晶体管T6及第二晶体管T2均导通。此时由于与第二晶体管T2电连接的第三晶体管T3及第五晶体管T5均关断,因此,第二晶体管T2导通也不会数据信号写入产生影响。

[0080] 在发光阶段t4,发光控制信号线EM传输导通信号,即低电平信号,发光控制晶体管T0导通,且电源电压信号线PVDD传输电源电压,由于第一晶体管T1的栅极电位与电源电压的电位差开始小于阈值电压,则第一晶体管T1导通,电源电压经过第一晶体管T1后生成发光驱动电压,并通过发光控制晶体管T0传输至有机发光二极管OLED的阳极。

[0081] 请参考图9,在本申请的一个实施例中,发光驱动模块01的第一输入端IN1与电源电压写入模块07的第七输出端OUT7连接,第一输出端OUT1与发光显示模块00电连接。连接控制模块02的第二控制端CR2与第一扫描线S2连接,第二输出端OUT2与发光驱动模块01的第一控制端CR1连接。第一初始化模块03的第三控制端CR3与第二扫描线S3连接,第三输入端IN3与第一参考电压信号线Ref1,第三输出端OUT3与连接控制模块02的第二输入端IN2连

接。第二初始化模块04的第四控制端CR4与第三扫描线S4连接,第四输入端IN4连接第二参考电压信号线Ref2,第四输出端OUT4与有机发光二极管OLED的阳极连接。阈值电压抓取模块05的第五控制端CR5与第四扫描线S5连接,第五输入端IN5与发光驱动模块01的第一输出端OUT1连接,第五输出端OUT5与连接控制模块02的第二输入端IN 2连接。数据信号写入模块06的第六控制端CR6与第五扫描线S6连接,第六输出端OUT6与发光驱动模块01的第一输入端IN1连接,第六输入端IN6与数据电压线Data连接。电源电压写入模块07的第七控制端CR7与第六扫描线S7连接,第七输入端IN1与电源电压信号线PVDD连接。第一电容C1的第一极板与发光驱动模块01的第一控制端CR1电连接,第一电容C1的第二极板与电源电压信号线PVDD连接。

[0082] 也就是说,如图9所示,在该实施例中,发光控制晶体管T0的栅极与发光控制信号线EM电连接,发光控制晶体管T0的漏极与有机发光二极管OLED的阳极电连接。第一晶体管T1的栅极与第二晶体管T2的漏极电连接,第一晶体管T1的源极与第七晶体管T7的漏极电连接,第一晶体管T1的漏极与发光控制晶体管T0的源极连接。第二晶体管T2的栅极与第一扫描线S2电连接,第二晶体管T2的源极与第三晶体管T3的漏极电连接。第三晶体管T3的栅极与第二扫描线S3电连接,第三晶体管T2的源极与第一参考电压信号线Ref1电连接。第四晶体管T4的栅极与第三扫描线S4电连接,第四晶体管T4的源极与第二参考电压信号线Ref2电连接,第四晶体管T4的漏极与有机发光二极管OLED的阳极电连接。第五晶体管T5的栅极与第四扫描线S5电连接,第五晶体管T5的源极与第一晶体管T1的漏极电连接,第五晶体管T5的漏极与第二晶体管T2的源极电连接。第六晶体管T6的栅极与第五扫描线S6电连接,第六晶体管T6的源极与数据电压线Data电连接,第六晶体管T6的漏极与第一晶体管T1的源极电连接。第七晶体管T7的栅极与第六扫描线S7电连接,第七晶体管T7的源极与电源电压信号线PVDD电连接。第一电容C1的第一极板与第一晶体管T1的栅极及第二晶体管T2的漏极电连接,第一电容C1的第二极板与电源电压信号线PVDD电连接。

[0083] 由于第一初始化模块03和第二初始化模块04可以同时分别对发光驱动模块01的第一控制端CR1和有机发光二极管OLED的阳极进行初始化,则第二扫描线S3和第三扫描线S4可以复用,且第一参考电压信号线Ref1与第二参考电压信号线Ref2可以复用。

[0084] 此外,在本实施例中,电源电压写入模块07与发光控制晶体管T0仅在发光阶段工作,因此第六扫描线S7与发光控制信号线EM可以复用。数据信号写入模块06与阈值电压抓取模块05仅在阈值电压抓取阶段工作,因此第四扫描线S5与第五扫描线S6也可以复用。

[0085] 图13为图9所示像素驱动电路的工作时序图,下面结合图13对图9所示像素驱动电路的工作原理进行说明。

[0086] 如图13所示,图9所示像素驱动电路的一个显示周期包括依次进行的初始化阶段t1、阈值电压抓取阶段t2及发光阶段t4。以下以各个晶体管均为P型晶体管为例进行说明。

[0087] 在初始化阶段t1,第一扫描线S2传输导通信号,即低电平信号,第二晶体管T2导通。第二扫描线S3及第三扫描线S4复用且传输导通信号,即低电平信号,第三晶体管T3及第四晶体管T4均导通。第一参考电压信号线Ref1与第二参考电压信号线Ref2复用且传输参考电压。则参考电压通过导通的第三晶体管T3及第二晶体管T2传输至第一晶体管T1的栅极,完成对第一晶体管T1的栅极的复位;参考电压通过导通的第四晶体管T4传输至有机发光二极管OLED的阳极,完成对有机发光二极管OLED的阳极的复位。



[0088] 在阈值电压抓取阶段 $t_2$ ,第一扫描线S2传输导通信号,即低电平信号,第二晶体管T2导通。第四扫描线S5与第五扫描线S6传输导通信号,即低电平信号,第五晶体管T5及第六晶体管T6导通。此时数据电压线Data传输数据电压,并且数据电压通过导通的第六晶体管T6传输至第一晶体管T1的源极。由于从初始化阶段 $t_1$ 开始,第一晶体管T1的栅极电位保持在与参考电压相同且第一晶体管T1的栅极电位为大于参考电压的数据电压,则第一晶体管T1导通,电源电压开始逐步存储至发光驱动晶体管T1的栅极,第一晶体管T1的栅极电位与源极电位差开始大于阈值电压时,则第一晶体管T1开始关断。需要说明的是,在阈值电压抓取阶段 $t_2$ ,实际是将数据电压写入发光驱动模块O1的第一控制端CR1,因此相当于在阈值电压抓取阶段 $t_2$ 同步完成了数据信号写入和阈值电压抓取两个过程。

[0089] 在发光阶段,第六扫描线S7与发光控制信号线EM传输导通信号,即低电平信号,第七晶体管T7及发光控制晶体管T0导通,且电源电压信号线PVDD传输电源电压。电源电压通过导通的第七晶体管T7传输至第一晶体管T1的源极,并且由于第一晶体管T1的栅极电位与电源电压的电位差小于阈值电压,则第一晶体管T1导通,电源电压经过第一晶体管T1后生成发光驱动电压,并通过发光控制晶体管T0传输至有机发光二极管OLED的阳极。

[0090] 以上均是以第一参考电压信号线Ref1与第二参考电压信号线Ref2在初始化阶段 $t_1$ 复用为例进行说明的,图10示出了第一参考电压信号线Ref1与第二参考电压信号线Ref2在初始化阶段 $t_1$ 不复用的一种情况。公知地,像素驱动电路都是多行多列的排布来实现显示的,如图10所示的,一个像素驱动电路必然存在与之相邻行的其他像素驱动电路。

[0091] 图10所示像素驱动电路与图9所示像素驱动电路的主要区别在于,在一个像素驱动电路中,第一参考电压信号线Ref1与第二参考电压信号线Ref2不复用,但是一个像素驱动电路中的第一参考电压信号线Ref1与上一级的像素驱动电路中的有机发光二极管OLED的阳极连接,其中,上一级的像素驱动电路是指较该像素驱动电路先进行初始化及发光显示的像素驱动电路。

[0092] 此外,如图10所示,该像素驱动电路与图9所示的像素驱动电路中晶体管的连接方式完全相同,不同点还包括各晶体管对应的扫描线的复用方式。具体地,第四晶体管T4的栅极电连接的第三扫描线S4/S4'、第五晶体管T5的栅极电连接的第四扫描线S5/S5'及第六晶体管T6的栅极电连接的第五扫描线S6/S6'复用。

[0093] 图14为图10所示像素驱动电路的工作时序图,下面结合图14对图10所示的像素驱动电路的工作原理进行说明。需要说明的是,由于一个像素驱动电路与其上一级的像素驱动电路的工作时序存在一定差异,为便于说明,将上一级像素驱动电路中的第一扫描线标记为S2'、第二扫描线标记为S3'、第三扫描线标记为S4'、第四扫描线标记为S5'、第五扫描线标记为S6'、第六扫描线标记为S7'、发光控制信号线标记为EM'。

[0094] 如图14所示,本级像素驱动电路和上一级的像素驱动电路的一个周期均包括两个阶段,初始化阶段 $t_1/t_1'$ 和发光阶段 $t_4/t_4'$ 。

[0095] 本级像素驱动电路工作过程中,在初始化阶段 $t_1$ ,第一扫描线S2传输导通信号,第三扫描线S4、第四扫描线S5及第五扫描线S6复用并且传输导通信号,则第二晶体管T2、第四晶体管T4、第五晶体管T5及第六晶体管T6导通。数据电压线Data传输数据电压,数据电压通过第六晶体管T6、第一晶体管T1、第五晶体管T5及第二晶体管T2传输至第一晶体管T1的栅极并存储的第一电容C1。同时,第二参考电压信号线Ref2传输参考电压,参考电压通过导通



的第四晶体管T4传输至有机发光二极管OLED的阳极对其进行初始化。

[0096] 同样地,上一级像素驱动电路的初始化阶段 $t_1'$ 与发光阶段 $t_4'$ ,但是需要说明的是,在上一级像素驱动电路的初始化阶段 $t_1'$ ,对其对应的有机发光二极管OLED的阳极进行初始化的过程也是对本级像素驱动电路的发光驱动模块01,即第一晶体管T1进行初始化的过程。具体地,在上一级像素驱动电路的初始化阶段 $t_1'$ 中,本级像素驱动电路的第一扫描线S2及第三扫描线传输导通信号,即第二晶体管T2及第三晶体管T3开启,上一级像素驱动电路中的有机发光二极管OLED的阳极所接收到的参考电压通过本级像素驱动电路的第三晶体管T3及第二晶体管T2传输至第一晶体管T1的栅极,从而使第一晶体管T1的栅极进行初始化。

[0097] 在本实施例中,将相邻两级像素驱动电路中的一级像素驱动电路的第一参考电压信号线与上一级像素驱动电路的有机发光二极管的阳极连接,可以在对上一级像素驱动电路进行初始化的过程中对这一级像素驱动电路的发光驱动模块01的第一控制端CR1进行初始化,同时在对这一级像素驱动电路的初始化过程中可以同时完成数据电压写入和阈值电压抓取,从而缩短周期,提高刷新频率。

[0098] 需要说明的是,本实施例中将相邻两级像素驱动电路中的一级像素驱动电路的第一参考电压信号线与上一级像素驱动电路的有机发光二极管的阳极连接的方案也可以应用于本申请其他像素驱动电路以及像素驱动电路。

[0099] 图11与图9所示像素驱动电路的区别在于,图11所示像素驱动电路不包括阈值电压抓取模块,并且连接控制模块02的第二输入端IN2与发光驱动模块01的第一输出端OUT2直接连接,即在本申请的一个实施例中,第一晶体管T1的漏极直接与第二晶体管T2的源极电连接。并且图11所示的像素驱动电路中的第二晶体管T2为N型晶体管。

[0100] 图15为图11所示像素驱动电路的工作时序图。图15所示像素驱动电路的工作时序与图13所示图8的像素驱动电路的工作时序基本相同,区别点在于,由于第二晶体管T2为N型晶体管,而其他晶体管为P型晶体管,则在初始化阶段,使第二晶体管T2导通的导通信号应该为高电平。

[0101] 并且为了更好地避免漏电流,第二晶体管T2为N型晶体管且其有源层为稳定性更好的金属氧化物有源层。

[0102] 需要说明的是,本实施例中将第二晶体管T2设置为N型晶体管也可以应用于本申请其他像素驱动电路以及像素驱动电路。此外,为了更好地避免第一晶体管T1的栅极的电位因为漏电流而变得不稳定,也可以将第三晶体管T3及第五晶体管T5设置N型晶体管,并且其有源层也可以采用金属氧化物有源层。

[0103] 本申请实施例还提供一种像素驱动电路的驱动方法,图16为本申请实施例提供的一种像素驱动电路的驱动方法的时序图,该驱动方法用于驱动如上述任意一个实施例提供的像素驱动电路。

[0104] 请参考图1,本申请实施例提供的像素驱动电路包括发光显示模块00、发光驱动模块01、连接控制模块02及第一初始化模块03。其中,发光显示模块00包括有机发光二极管OLED,用于进行发光显示。发光驱动模块01包括第一控制端CR1、第一输入端IN1及第一输出端OUT1,第一输出端OUT1与发光显示模块00电连接。连接控制模块02包括第二输入端IN2和第二输出端OUT2,第二输出端OUT2与发光驱动模块01的第一控制端CR1连接。此外,连接控

制模块02还可以包括第二控制端CR2,第二控制端CR2与第一扫描线S2连接并用于控制连接控制模块02的第二输入端IN2与第二输出端OUT2之间的导通及截止状态。第一初始化模块03包括第三输入端IN3及第三输出端OUT3,第三输入端IN3连接第一参考电压信号线Ref1,第三输出端OUT3与第二输入端IN2连接。此外,第一初始化模块03还包括第三控制端CR3,第三控制端CR3与第二扫描线S3连接并用于控制第一初始化模块03的第三输入端IN3及第三输出端OUT3之间的导通与截止状态。

[0105] 请参考图16,驱动方法包括:

[0106] 初始化阶段t1,第二扫描线S3接收导通信号,与第二扫描线S3连接的第三控制端CR3控制第一初始化模块03的第三输入端IN3与第三输出端OUT3导通。第一扫描线S2接收导通信号,与第一扫描线S2连接的第三控制端CR2控制连接控制模块02的第二输入端IN2与第二输出端OUT2导通,第一参考电压信号线Ref1传输参考电压,参考电压通过第一初始化模块03及连接控制模块02传输至第一控制端CR1,对第一控制端CR1进行初始化;

[0107] 发光阶段t4,第二扫描线S3接收截止信号,与第二扫描线S3连接的第三控制端CR3控制第一初始化模块03的第三输入端IN3与第三输出端OUT3截止。第一扫描线S2接收截止信号,与第一扫描线S2连接的第三控制端CR2控制连接控制模块02的第二输入端IN2与第二输出端OUT2截止。发光驱动模块01将发光驱动电压传输至发光显示模块01。

[0108] 由于第一初始化模块03的第三输出端OUT3与发光驱动模块01的第一控制端CR1之间设置了连接控制模块02,在像素驱动电路的发光阶段,同时将第一初始化模块03与连接控制模块02的输入端及输出端之间的连接断开,避免第一初始化模块03在发光阶段关断不彻底时发生漏电流从而影响发光驱动模块01的第一控制端CR1的电压,保证发光驱动电路中有有机发光二极管OLED的发光稳定性。

[0109] 在本申请的一个实施例中,请参考图2-图7,像素驱动电路还包第二初始化模块04,第二初始化模块04包括第四输入端IN4及第四输出端OUT4,第四输入端IN4连接第二参考电压信号线Ref2,第四输出端OUT4与有机发光二极管OLED的阳极连接;

[0110] 驱动方法还包括:

[0111] 初始化阶段t1,与第三扫描线S4连接的第四控制端CR4控制第二初始化模块04的第四输入端IN4与第四输出端OUT4导通,第二参考电压信号线Ref传输参考电压,参考电压通过第二初始化模块04传输至有机发光二极管OLED的阳极。

[0112] 需要说明的是,第一参考电压信号线Ref2可以与第二参考电压信号线Ref2复用,即在初始化阶段,同时对发光驱动模块01的第一控制端CR1和对有机发光二极管OLED的阳极进行初始化。此外,第一参考电压信号线Ref2可以与第二参考电压信号线Ref2也可以不复用,并且在初始化阶段,包括对发光驱动模块01的第一控制端CR1进行初始化和对有机发光二极管OLED的阳极进行初始化两个阶段。

[0113] 在本申请的一个实施例中,请参考图2、图3、图5及图6,像素驱动电路还包括阈值电压抓取模块05及第一电容C1。阈值电压抓取模块05包括第五输入端IN5和第五输出端OUT5,第五输入端IN5与第一输出端OUT1连接,第五输出端OUT5与第二输入端IN2连接。第一电容C1的第一极板与第一控制端CR1电连接。

[0114] 驱动方法还包括:

[0115] 阈值电压抓取阶段t2,与第四扫描线S5连接的第五控制端CR5控制阈值电压抓取

模块05的第五输入端IN5与第五输出端OUT5导通。与第一扫描线S2连接的第二控制端CR2控制连接控制模块02的第二输入端IN2与第二输出端OUT2导通。电源电压或者数据电压通过和阈值电压抓取模块05连接控制模块02写入发光驱动模块01的第一控制端CR1。

[0116] 发光阶段t4,与第四扫描线S5连接的第五控制端CR5控制阈值电压抓取模块05的第五输入端IN5与第五输出端OUT5截止。

[0117] 在本申请的一个实施例中,请参考图2及图5,像素驱动电路还包括数据信号写入模块06,数据信号写入模块06包括第六输入端IN6与第六输出端OUT6,第六输入端IN6与数据电压线Data连接,第六输出端OUT6与第一电容C1的第二极板连接。第一输入端IN1连接电源电压信号线PVDD。

[0118] 驱动方法还包括:

[0119] 阈值电压抓取阶段t2,电源电压信号线PVDD传输电源电压,电源电压通过发光驱动模块01、阈值电压抓取模块05及连接控制模块02存储至第一电容C1;

[0120] 数据信号写入阶段t3,与第五扫描线S6连接的第六控制端CR6控制数据信号写入模块06的第六输入端IN6与第六输出端OUT6导通。数据电压线Data传输数据电压,数据电压通过数据信号写入模块06存储至第一电容C1。

[0121] 在本申请的一个实施例中,请参考图3及图6,像素驱动电路还包括数据信号写入模块06及电源电压写入模块07。数据信号写入模块06包括第六输入端IN6与第六输出端OUT6,第六输入端IN6与数据电压线Data连接,第六输出端OUT6与第一输入端IN1连接。电源电压写入模块07包括第七输入端IN7与第七输出端OUT7,第七输入端IN7与电源电压信号线PVDD连接,第七输出端OUT7与第一输入端IN1连接。

[0122] 驱动方法包括:

[0123] 阈值电压抓取阶段t2,与第五扫描线S6连接的第六控制端CR6控制数据信号写入模块06的第六输入端IN6与第六输出端OUT6导通,数据电压线Data传输数据电压,数据电压通过数据信号写入模块06、发光驱动模块01、阈值电压抓取模块05及连接控制模块02存储至第一电容C1。

[0124] 发光阶段t4,数据信号写入模块06的第六输入端IN6与第六输出端OUT6截止,与第六扫描线连接S7的第七控制端CR7控制电源电压写入模块07的第七输入端IN7与第七输出端OUT7导通。

[0125] 请参考图4及图7,第二输入端IN2与第一输出端OUT1连接,像素驱动电路还包括数据信号写入模块06及电源电压写入模块07。数据信号写入模块06包括第六输入端IN6与第六输出端OUT6,第六输入端IN6与数据电压线Data连接,第六输出端OUT6与第一输入端IN1连接。电源电压写入模块07包括第七输入端IN7与第七输出端OUT7,第七输入端IN7与电源电压信号线PVDD连接,第七输出端OUT7与第一输入端IN1连接。

[0126] 阈值电压抓取阶段t2,与第五扫描线S6连接的第六控制端CR6控制数据信号写入模块06的第六输入端IN6与第六输出端OUT6连接。数据电压线Data传输数据电压,数据电压通过数据信号写入模块06、发光驱动模块01及连接控制模块02存储至第一电容C1。

[0127] 发光阶段t4,与第五扫描线S6连接的第六控制端CR6控制数据信号写入模块06的第六输入端IN6与第六输出端OUT6截止。与第六扫描线连接S7的第七控制端CR7控制电源电压写入模块07的第七输入端IN7与第七输出端OUT7导通。

[0128] 本申请实施例提供的像素驱动电路的驱动方法中,第一初始化模块01和/或阈值电压抓取模块05均通过连接控制模块01与发光驱动模块01的第一控制端CR1连接,在像素驱动电路的发光阶段,同时将连接控制模块02的输入端及输出端之间的连接断开,即同时将第一初始化模块03和/或阈值电压抓取模块05与发光驱动模块01的第一控制端CR1断开连接,避免第一初始化模块03和/或阈值电压抓取模块05在发光阶段关断不彻底时发生漏电流从而影响发光驱动模块01的第一控制端CR1的电压,保证发光驱动电路中有机发光二极管OLED的发光稳定性。

[0129] 图17为本申请实施例提供的一种有机发光显示面板的示意图,本申请实施例提供的有机发光显示面板包括上述任意一个实施例提供的像素驱动电路。如图17所示,本申请实施例提供的有机发光显示面板包括多个像素单元P,每个像素单元P对应一个像素驱动电路。并且像素驱动电路中的有机发光二极管OLED与各晶体管位于不同膜层,其中,发光控制晶体管T0与有机发光二极管OLED通过过孔电连接。

[0130] 本申请实施例提供的有机发光显示面板中,像素驱动电路中发光驱动模块的第一控制端的电压稳定,发光驱动模块传输给发光显示模块的发光驱动电压稳定,因此有机发光显示面板的显示品质较好。

[0131] 此外,本申请实施例提供的有机发光显示面板可以应用于有机发光显示装置,如手机、电脑、电视。有机发光显示装置包括显示区和位于显示区外围的非显示区,其中,像素驱动电路对应设置在显示区内。

[0132] 以上所述仅为本申请的较佳实施例而已,并不用以限制本申请,凡在本申请的精神和原则之内,所做的任何修改、等同替换、改进等,均应包含在本申请保护的范围之内。

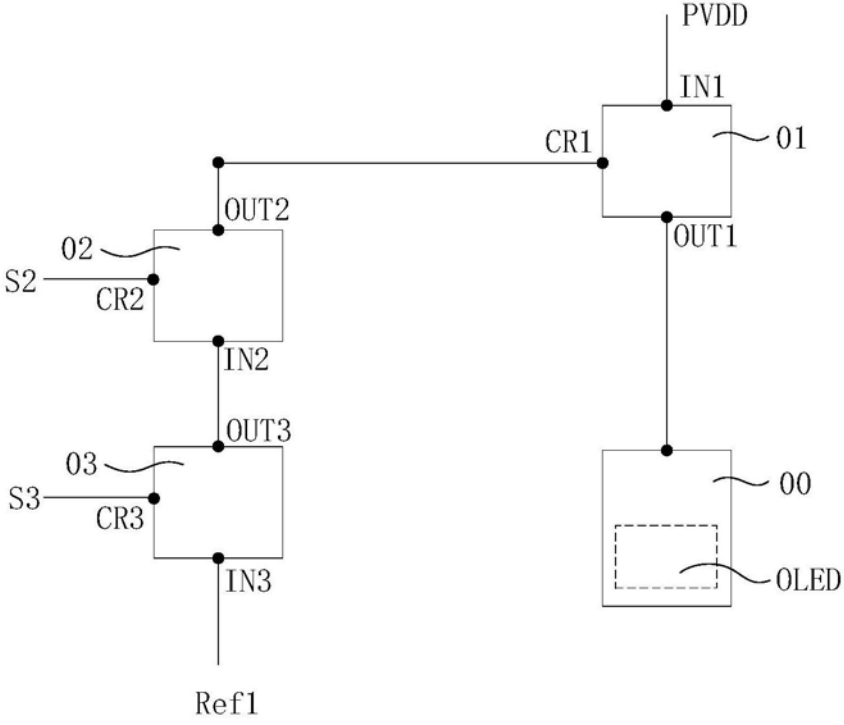


图1

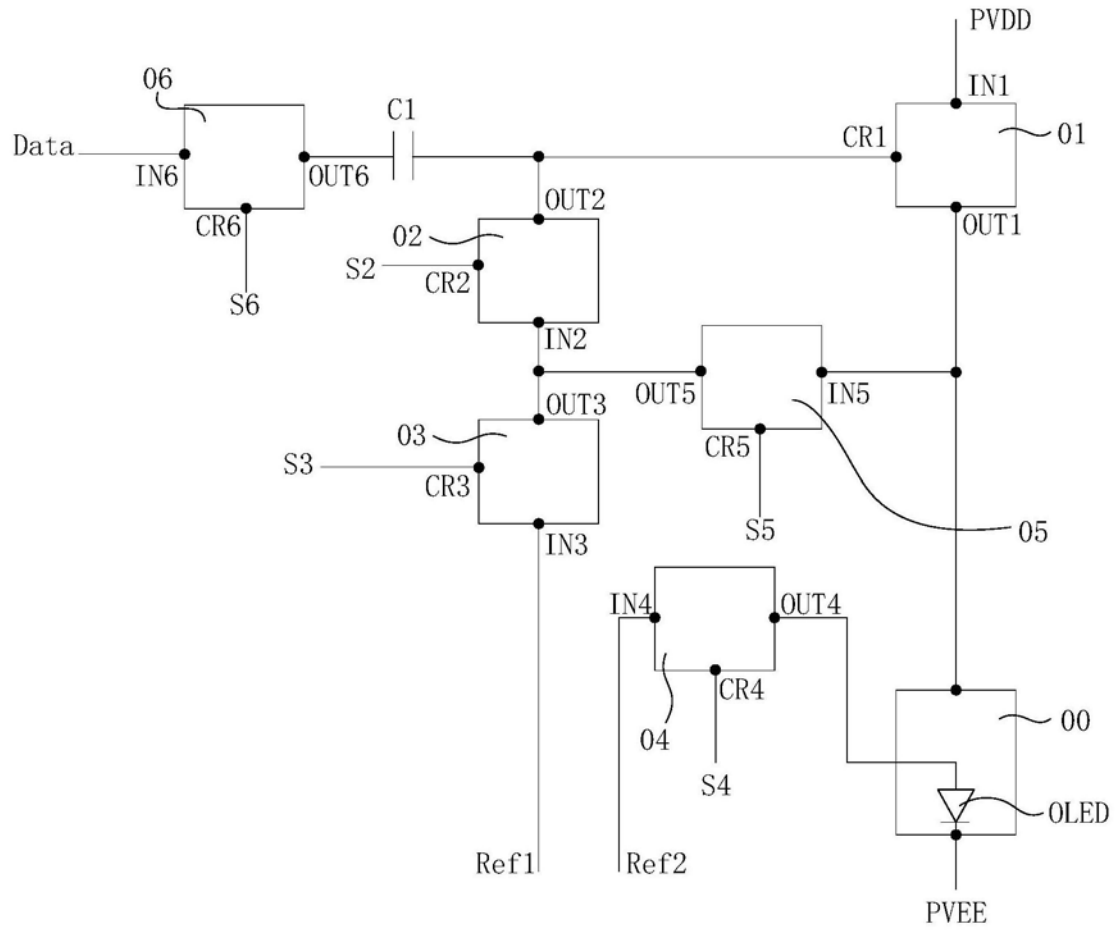


图2

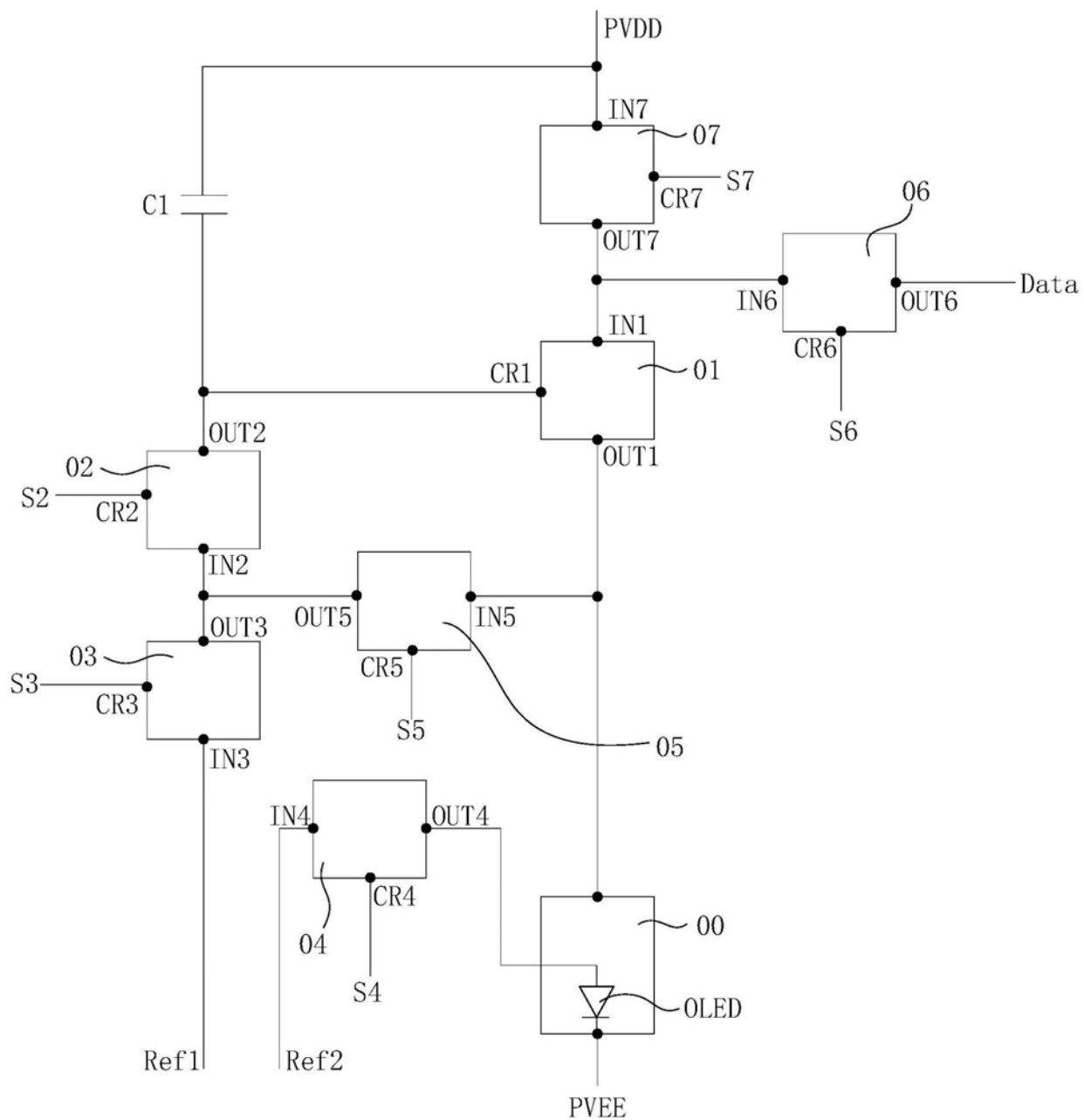


图3





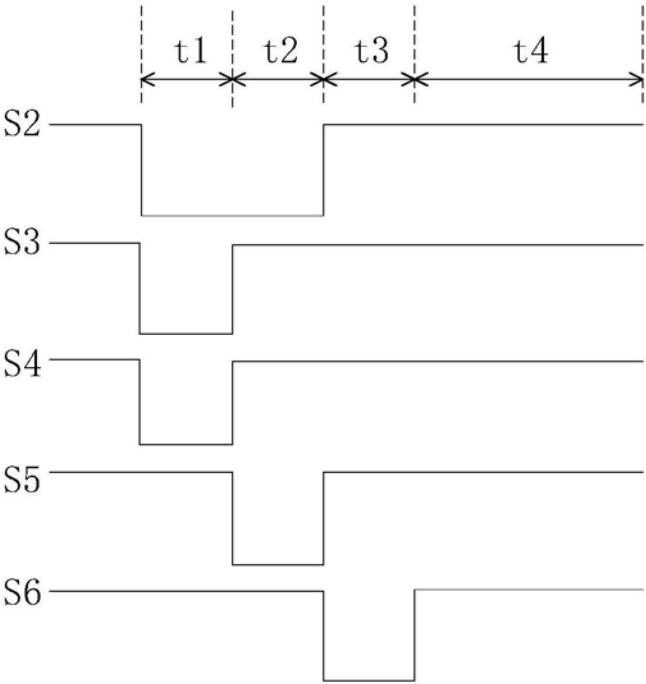


图5

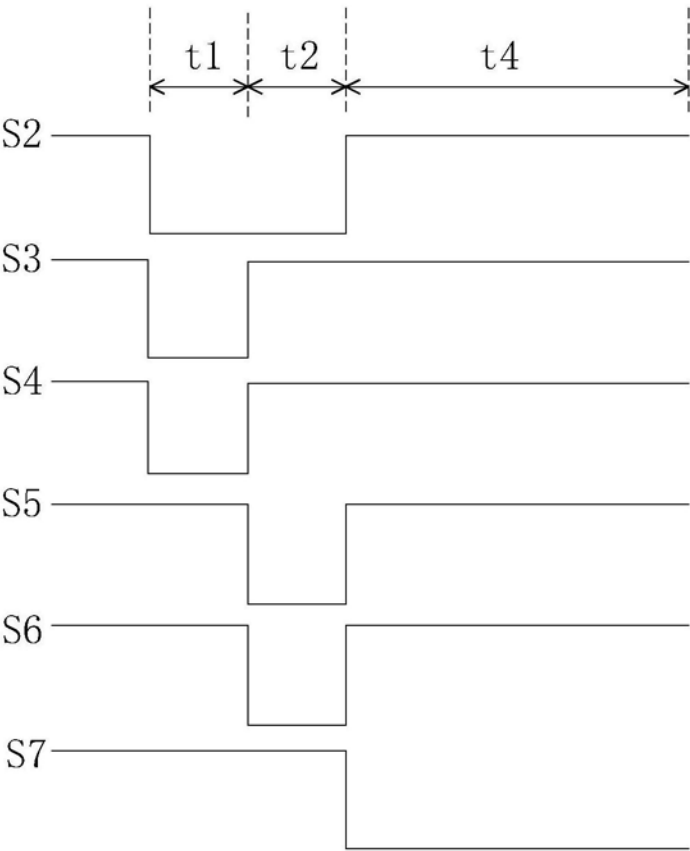


图6

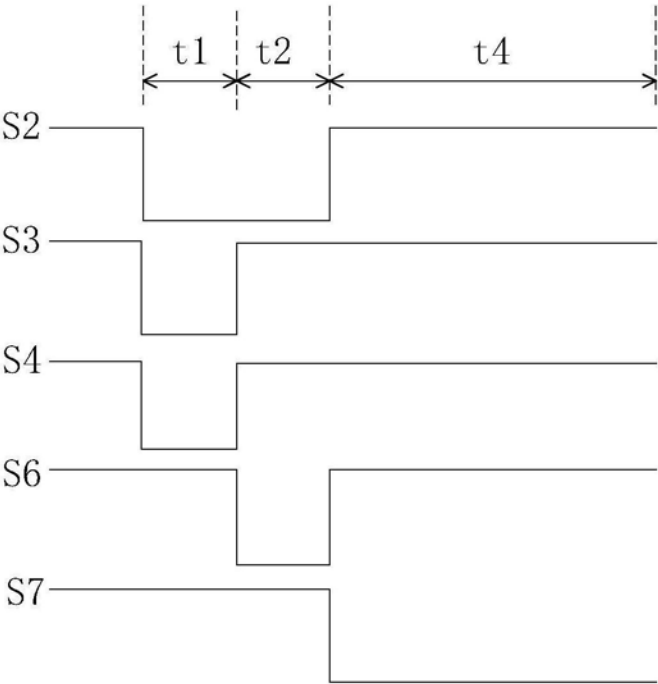


图7

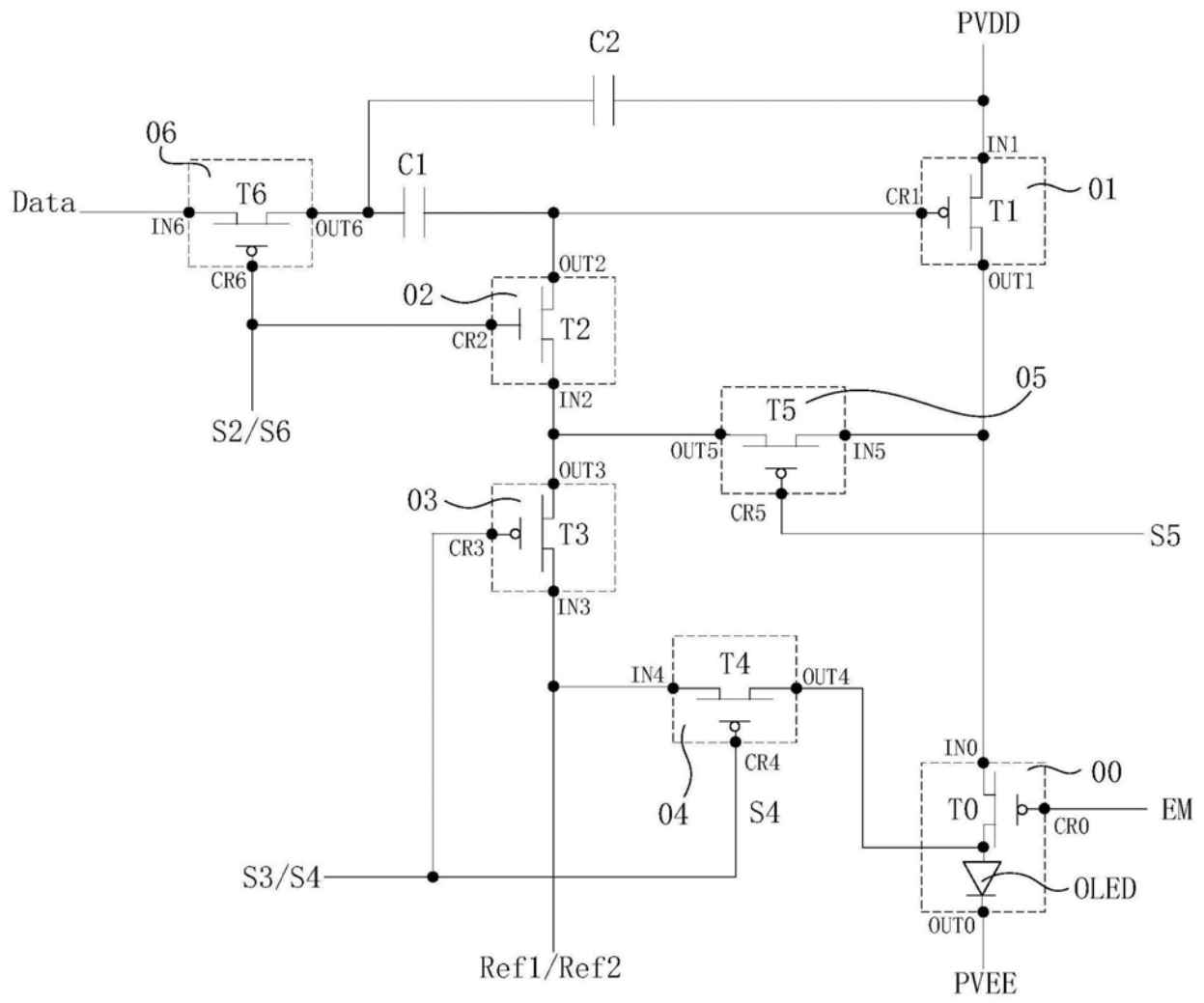


图8

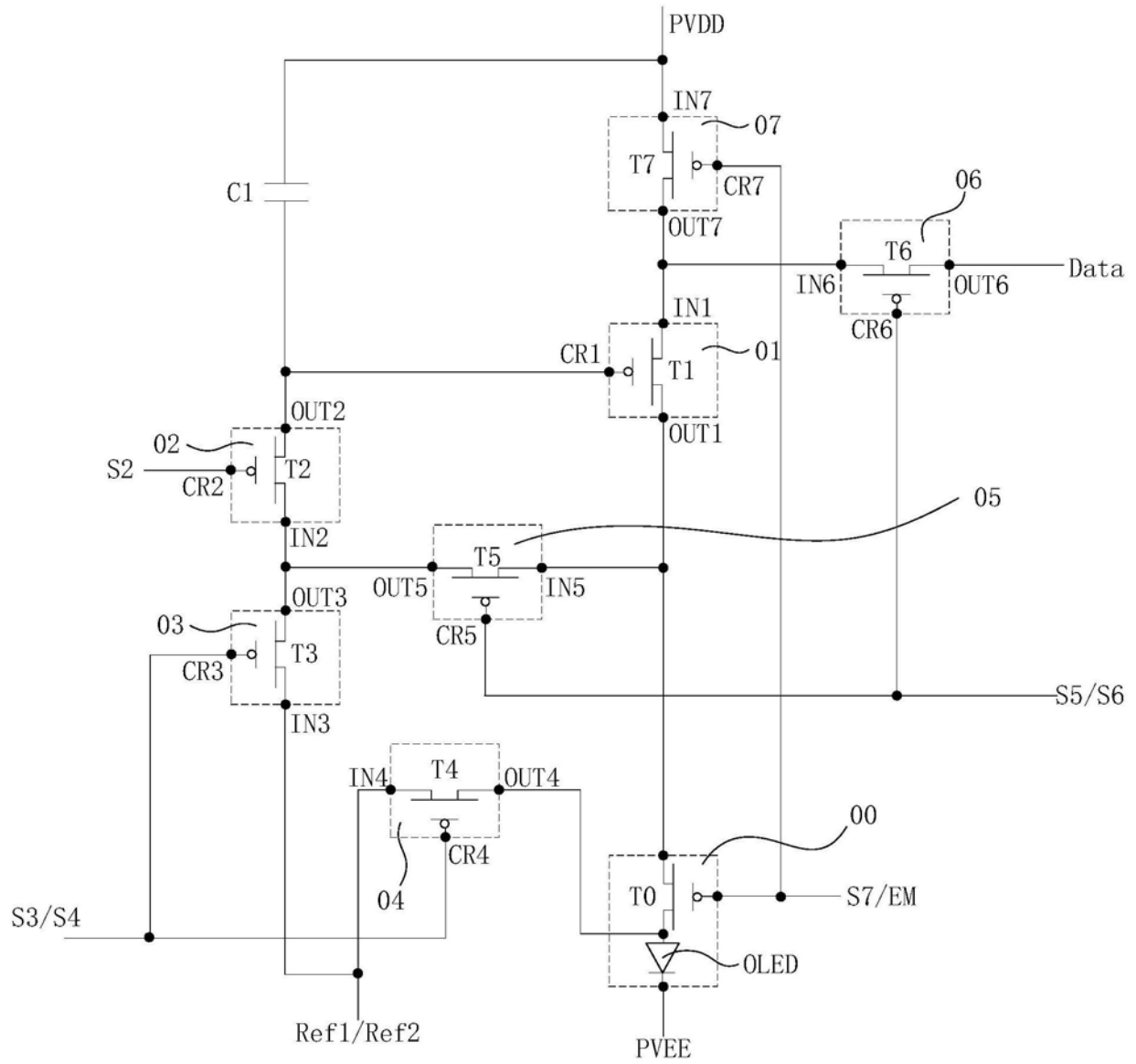


图9

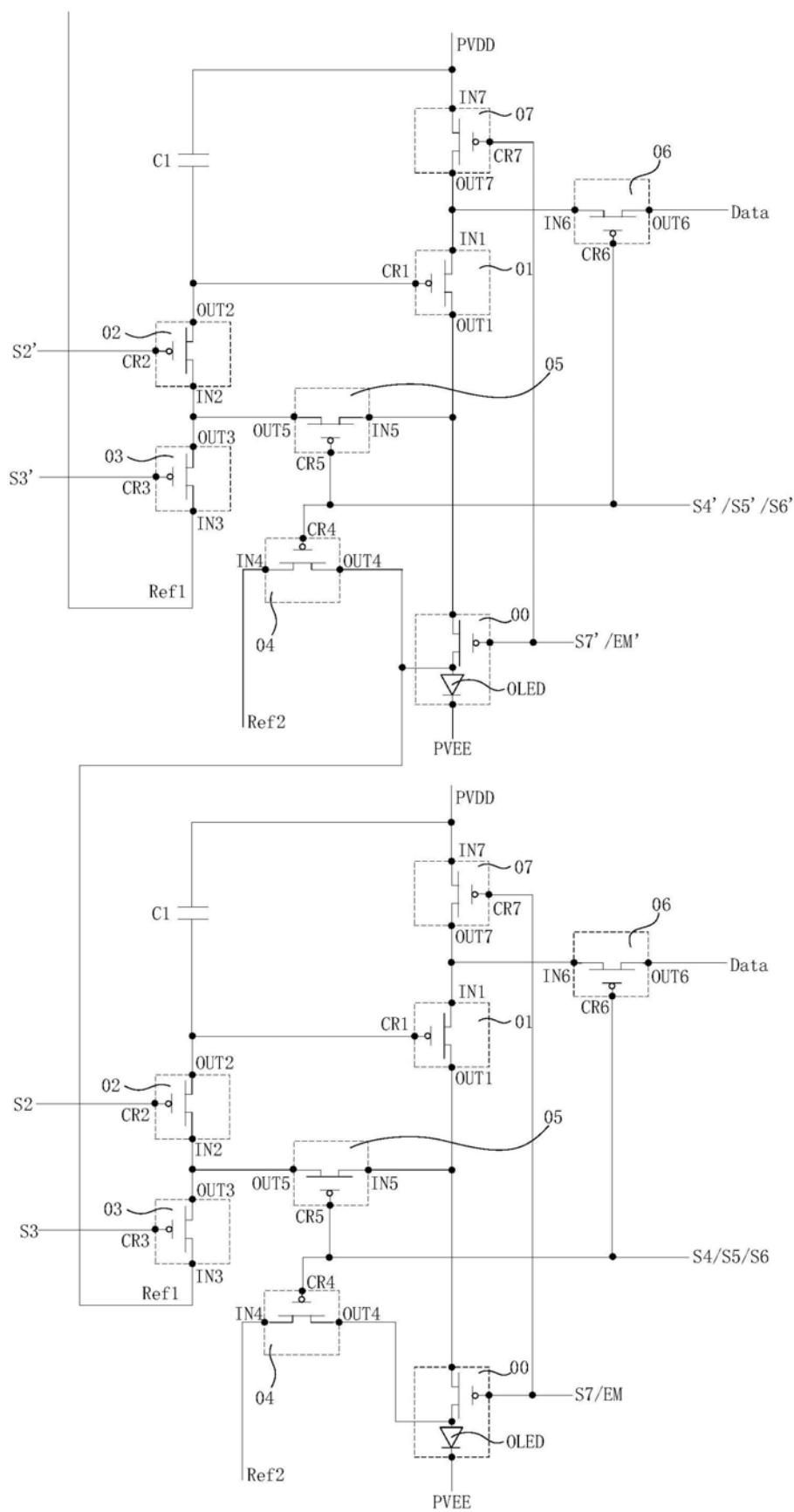


图10

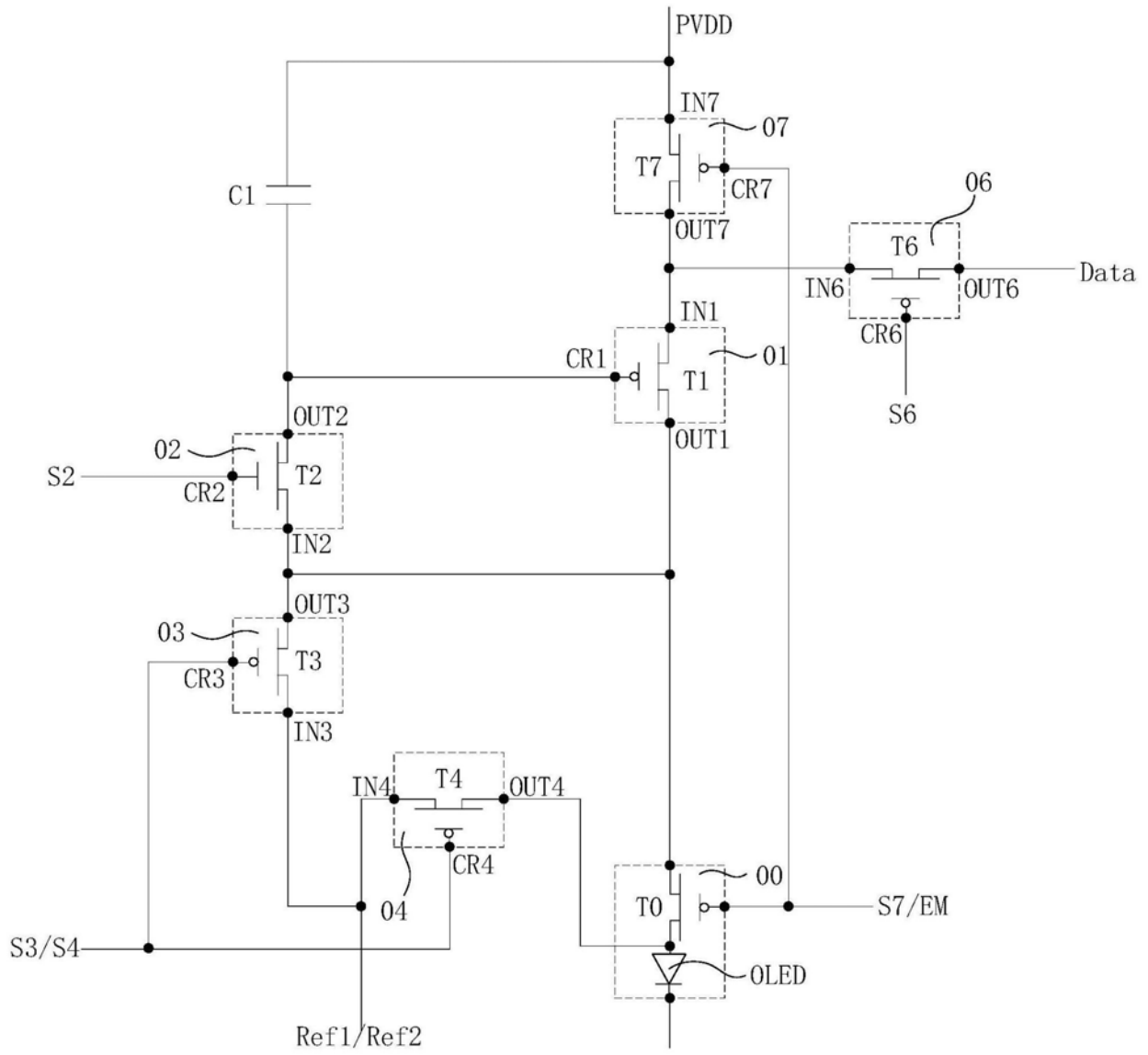


图11

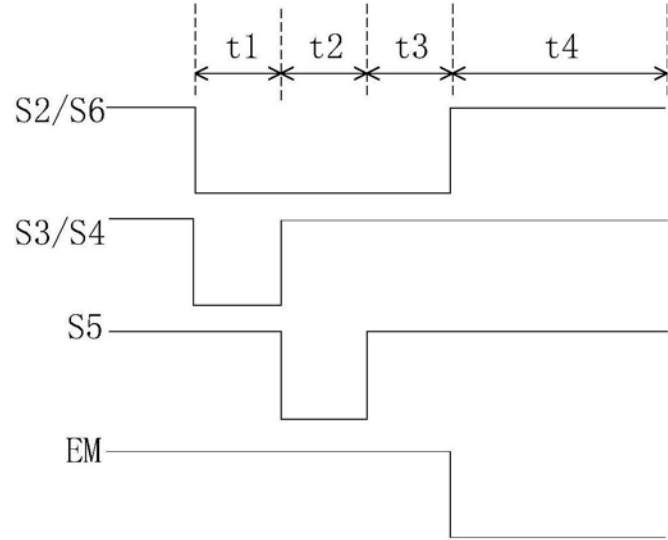


图12

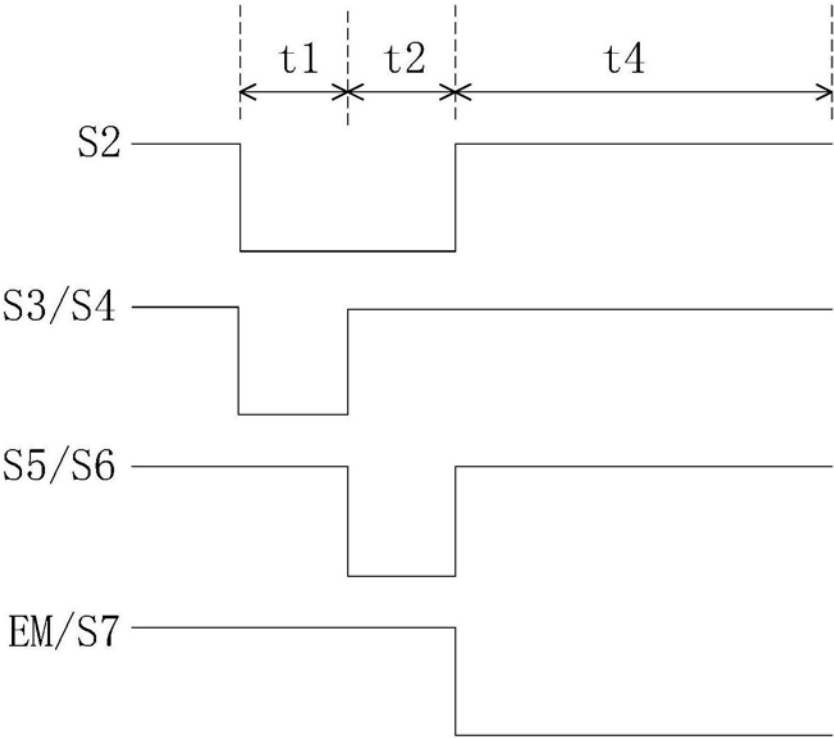


图13

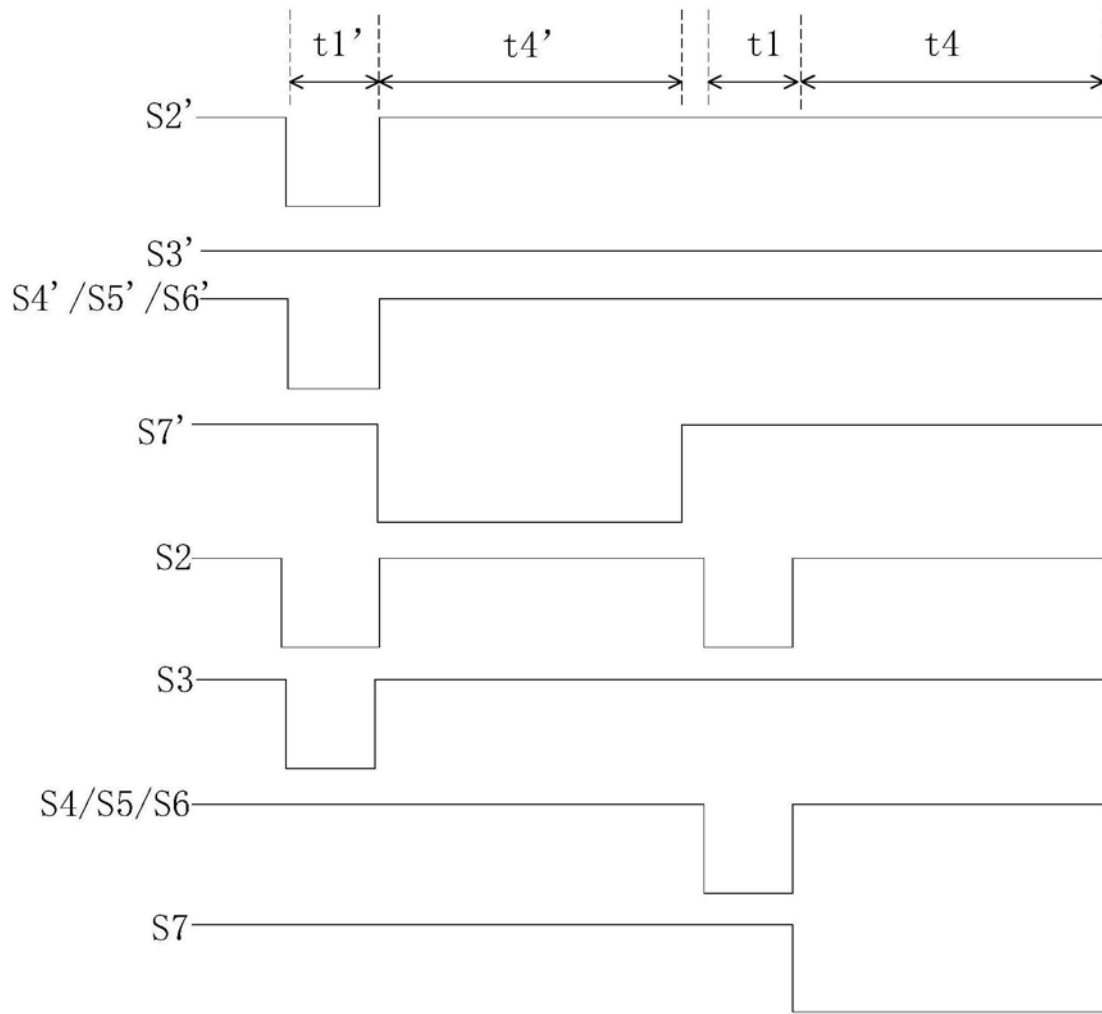


图14



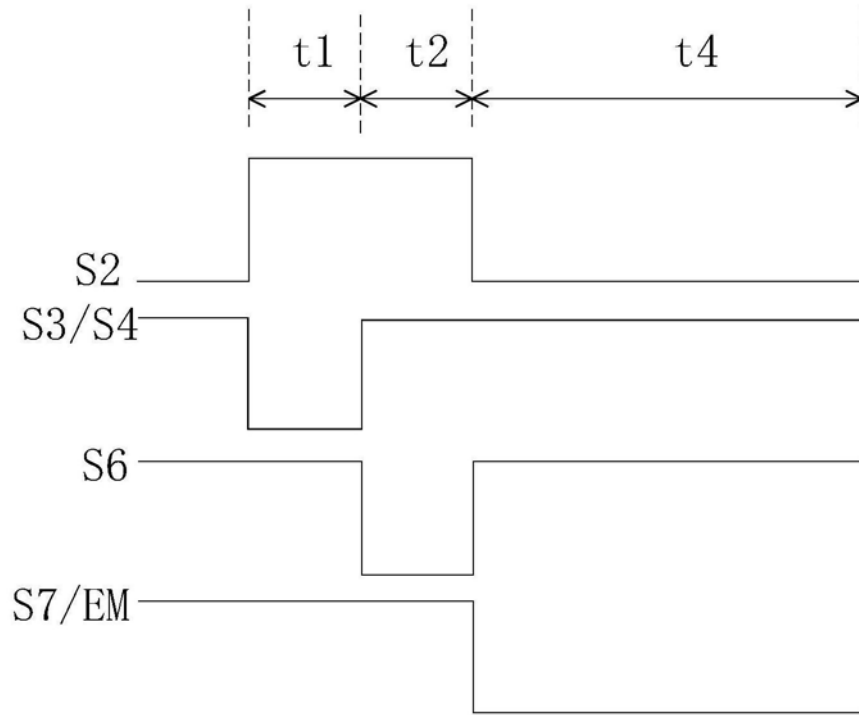


图15

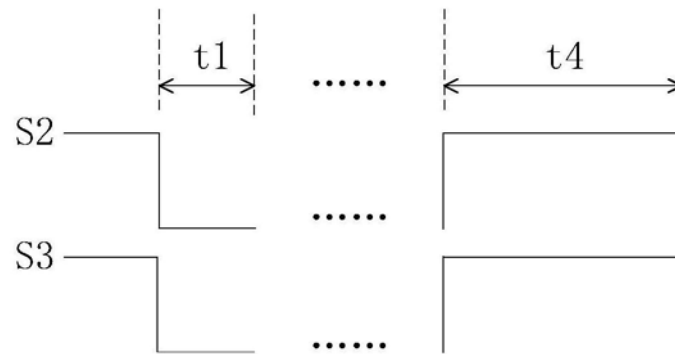


图16

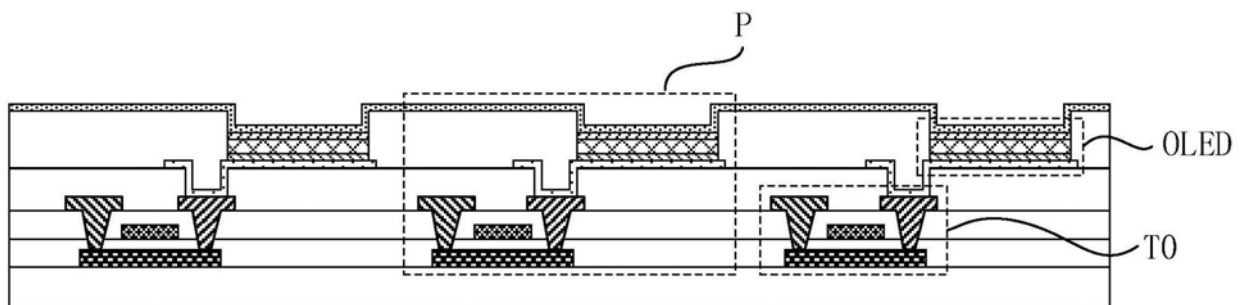


图17

专利名称(译)	一种像素驱动电路及驱动方法、有机发光显示面板		
公开(公告)号	<a href="#">CN111354307A</a>	公开(公告)日	2020-06-30
申请号	CN202010275697.9	申请日	2020-04-09
[标]申请(专利权)人(译)	上海天马有机发光显示技术有限公司		
申请(专利权)人(译)	上海天马有机发光显示技术有限公司		
当前申请(专利权)人(译)	上海天马有机发光显示技术有限公司		
[标]发明人	范龙飞 周星耀 高娅娜		
发明人	范龙飞 周星耀 高娅娜		
IPC分类号	G09G3/3208 G09G3/3258 G09G3/3291		
代理人(译)	冯伟		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

#### 摘要(译)

本申请实施例一种像素驱动电路及驱动方法、显示面板，其中像素驱动电路包括发光显示模块、发光驱动模块、连接控制模块及第一初始化模块。其中，发光显示模块包括有机发光二极管；发光驱动模块包括第一控制端、第一输入端及第一输出端，第一输出端与发光显示模块电连接；连接控制模块包括第二输入端和第二输出端，第二输出端与发光驱动模块的第一控制端连接；第一初始化模块包括第三输入端及第三输出端，第三输入端连接第一参考电压信号线，第三输出端与第二输入端连接。本申请实施例提供的像素驱动电路中连接控制模块可以保证发光驱动模块的第一控制端的电位稳定，因此发光驱动模块能够为发光显示模块提供稳定的发光驱动电压。

