



(12)发明专利申请

(10)申请公布号 CN 111312129 A

(43)申请公布日 2020.06.19

(21)申请号 202010128180.7

(22)申请日 2020.02.28

(71)申请人 京东方科技股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

申请人 成都京东方光电科技有限公司

(72)发明人 王铸 于子阳 胡谦 李嵬卿

(74)专利代理机构 北京中博世达专利商标代理有限公司 11274

代理人 申健

(51)Int.Cl.

G09G 3/00(2006.01)

G09G 3/3225(2016.01)

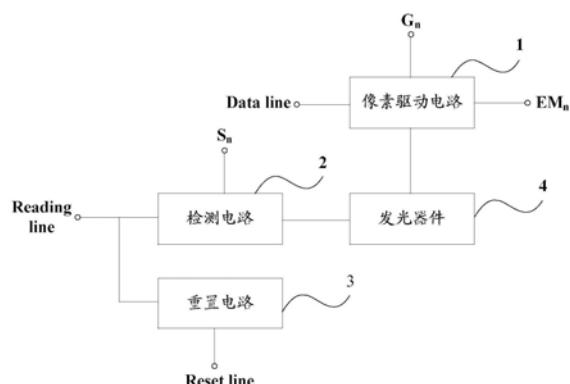
权利要求书2页 说明书8页 附图8页

(54)发明名称

像素电路、发光器件老化的检测补偿方法及显示基板

(57)摘要

本公开实施例提供一种像素电路、发光器件老化的检测补偿方法及显示基板，可以解决因OLED器件老化而导致屏幕显示画面不均问题。所述像素电路包括像素驱动电路、检测电路、重置电路以及发光器件。像素驱动电路与栅线、数据线、发光信号线以及发光器件分别连接，配置为驱动发光器件发光。检测电路与发光器件、检测信号线和读取信号线分别连接，配置为读取发光器件在发光状态下的阳极电位，并传输至读取信号线。重置电路与重置信号线、读取信号线分别连接，对读取信号线进行重置。本公开实施例提供的像素电路、发光器件老化的检测补偿方法及显示基板用于对发光器件进行老化信息检测及老化补偿。



1. 一种像素电路,其特征在于,包括像素驱动电路、检测电路、重置电路以及发光器件;其中,

所述像素驱动电路与栅线、数据线、发光信号线以及所述发光器件分别连接,配置为根据所述栅线提供的扫描信号、所述数据线提供的数据信号、以及所述发光信号线提供的发光控制信号,驱动所述发光器件发光;

所述检测电路与所述发光器件、检测信号线和读取信号线分别连接,配置为根据所述检测信号线提供的检测信号,读取所述发光器件在发光状态下的阳极电位,并传输至所述读取信号线;

所述重置电路与重置信号线、所述读取信号线分别连接,配置为根据所述重置信号线提供的重置信号,对所述读取信号线进行重置。

2. 根据权利要求1所述的像素电路,其特征在于,所述像素电路设置于衬底上,且所述读取信号线与所述数据线异层设置;

所述读取信号线在衬底上的正投影与所述数据线在所述衬底上的正投影不交叠。

3. 根据权利要求1所述的像素电路,其特征在于,所述读取信号线和所述数据线为同一条信号线,且所述信号线分时复用为所述数据线或所述读取信号线。

4. 根据权利要求3所述的像素电路,其特征在于,所述读取信号线与所述像素驱动电路中的晶体管的第一极或第二极异层设置。

5. 根据权利要求1所述的像素电路,其特征在于,

所述检测电路包括第一晶体管,所述第一晶体管的控制极与所述检测信号线连接,所述第一晶体管的第一极与所述发光器件的阳极连接,所述第一晶体管的第二极与所述读取信号线连接;

所述重置电路包括第二晶体管,所述第二晶体管的控制极与所述重置信号线连接,所述第二晶体管的第一极与重置电压端连接,所述第二晶体管的第二极与所述读取信号线连接。

6. 根据权利要求1~5任一项所述的像素电路,其特征在于,

所述像素驱动电路包括输入子电路、存储子电路以及发光控制子电路;其中,

所述输入子电路与所述栅线、所述数据线、所述存储子电路、所述发光控制子电路分别连接,配置为在所述扫描信号的控制下,将所述数据信号写入所述存储子电路;

所述发光控制子电路还与所述发光信号线、所述存储子电路、所述发光器件的阳极分别连接,配置为在所述发光控制信号的控制下,将所述存储子电路存储的所述数据信号输出至所述阳极,驱动所述发光器件发光。

7. 根据权利要求6所述的像素电路,其特征在于,所述像素驱动电路还包括复位子电路;

所述复位子电路与复位信号线、初始电压端、所述存储子电路、所述发光控制子电路、所述发光器件的阳极分别连接,配置为在所述复位信号提供的复位信号的控制下,对所述存储子电路、所述发光控制子电路和所述发光器件的阳极进行复位。

8. 一种发光器件老化的检测补偿方法,其特征在于,应用于如权利要求1所述的像素电路,所述方法包括:检测阶段;所述检测阶段包括重置阶段、发光阶段和读取阶段;

在重置阶段,所述重置电路对所述读取信号线进行重置;

在发光阶段,根据所述栅线提供的扫描信号、所述数据线提供的数据信号、以及所述发光信号线提供的发光控制信号,所述像素驱动电路驱动所述发光器件发光;

在读取阶段,所述检测电路在所述检测信号的控制下,读取所述发光器件在发光状态下的阳极电位,并传输至所述读取信号线。

9.根据权利要求8所述的发光器件老化的检测补偿方法,其特征在于,所述方法还包括补偿阶段;

在补偿阶段,根据所述读取信号线读取的所述发光器件的阳极电位,确定所述发光器件对应的补偿电压,并根据所述补偿电压调节所述数据线的数据信号,以对所述发光器件的老化进行补偿。

10.一种显示基板,其特征在于,包括多个像素单元,每个像素单元中设有如权利要求1~7任一项所述的像素电路。

## 像素电路、发光器件老化的检测补偿方法及显示基板

### 技术领域

[0001] 本公开涉及显示技术领域,尤其涉及一种像素电路、发光器件老化的检测补偿方法及显示基板。

### 背景技术

[0002] 有机发光二极管(Organic Light-Emitting Diode,简称OLED)显示屏具有自发光、广视角、对比度高、响应速度快、耗电低、超轻薄等特点,在行业内受到了广泛应用。

[0003] 目前,OLED显示屏中的每个像素均包括OLED器件和用于驱动该OLED器件发光的像素驱动电路。OLED器件长时间使用容易发生老化。随着使用时间的延长,OLED器件的材料特性逐渐变差,导致OLED器件的亮度不断衰减,也即发生老化。老化后的OLED器件的发光亮度与初始状态的OLED器件的发光亮度相比会有所下降。由于每个像素中OLED器件的发光亮度下降的程度不同,这就容易造成幕显示画面亮度不均,从而影响显示效果。

### 发明内容

[0004] 本公开的实施例提供一种像素电路、发光器件老化的检测补偿方法及显示基板,可以解决因OLED器件老化而导致屏幕显示画面不均问题。

[0005] 为达到上述目的,本公开的实施例采用如下技术方案:

[0006] 第一方面,提供一种像素电路。该像素电路包括像素驱动电路、检测电路、重置电路以及发光器件。像素驱动电路与栅线、数据线、发光信号线以及发光器件分别连接,配置为根据栅线提供的扫描信号、数据线提供的数据信号、以及发光信号线提供的发光控制信号,驱动发光器件发光。检测电路与发光器件、检测信号线和读取信号线分别连接,配置为根据检测信号线提供的检测信号,读取发光器件在发光状态下的阳极电位,并传输至读取信号线。重置电路与重置信号线、读取信号线分别连接,配置为根据重置信号线提供的重置信号,对读取信号线进行重置。

[0007] 本公开实施例提供的像素电路中,当像素驱动电路驱动发光器件发光之后,根据检测信号线提供的检测信号,能够控制检测电路对发光器件在发光状态下的阳极电位进行检测,并将其传输至读取信号线输出。并且,像素电路中还包括重置电路,该重置电路能够在重置信号的控制下对读取信号线进行重置,从而方便读取信号线为下一次检测数据的读取做好准备。

[0008] 这样,该像素电路能够在屏幕常规显示之前,例如屏幕每次开机时,对发光器件在发光状态下的阳极电位进行检测并输出,以使得像素电路所在的显示装置能够根据该发光器件的阳极电位确定其老化信息,并获取对应补偿后的数据信号。从而在屏幕常规显示的时段,根据补偿后的数据信号对应驱动像素显示,进而利于解决显示装置因发光器件老化而导致的屏幕显示画面不均的问题。

[0009] 由上,本公开实施例提供的像素电路可以根据实际需求选择性的通过检测电路对发光器件的老化信息进行检测,并根据该老化信息对像素电路所在的显示装置的显示进行

补偿,以使各发光器件的发光亮度能够达到预期,从而避免因发光器件老化带来的显示亮度不足的情况出现,有效保证了屏幕显示亮度的可靠性以及均一性。在一些实施例中,像素电路设置于衬底上,且读取信号线与数据线异层设置。读取信号线在衬底上的正投影与数据线在衬底上的正投影不交叠。

[0010] 在一些实施例中,读取信号线和数据线为同一条信号线,且该信号线分时复用为数据线或读取信号线。

[0011] 在一些实施例中,读取信号线与像素驱动电路中的晶体管的第一极或第二极异层设置。

[0012] 在一些实施例中,检测电路包括第一晶体管。第一晶体管的控制极与检测信号线连接,第一晶体管的第一极与发光器件的阳极连接,第一晶体管的第二极与读取信号线连接。重置电路包括第二晶体管。第二晶体管的控制极与重置信号线连接,第二晶体管的第一极与重置电压端连接,第二晶体管的第二极与读取信号线连接。

[0013] 在一些实施例中,像素驱动电路包括输入子电路、存储子电路以及发光控制子电路。输入子电路与栅线、数据线、存储子电路、发光控制子电路分别连接,配置为在扫描信号的控制下,将数据信号写入存储子电路。发光控制子电路还与发光信号线、存储子电路、发光器件的阳极分别连接,配置为在发光控制信号的控制下,将存储子电路存储的数据信号输出至阳极,驱动发光器件发光。

[0014] 在一些实施例中,像素驱动电路还包括复位子电路。复位子电路与复位信号线、初始电压端、存储子电路、发光控制子电路、发光器件的阳极分别连接,配置为在复位信号提供的复位信号的控制下,对存储子电路、发光控制子电路和发光器件的阳极进行复位。

[0015] 第二方面,提供一种发光器件老化的检测补偿方法,应用于如上述实施例所述的像素电路。该发光器件老化的检测补偿方法包括检测阶段。检测阶段包括重置阶段、发光阶段和读取阶段。

[0016] 在重置阶段,重置电路对读取信号线进行重置。

[0017] 在发光阶段,根据栅线提供的扫描信号、数据线提供的数据信号、以及发光信号线提供的发光控制信号,像素驱动电路驱动发光器件发光。

[0018] 在读取阶段,检测电路在检测信号的控制下,读取发光器件在发光状态下的阳极电位,并传输至读取信号线。

[0019] 本公开实施例提供的发光器件老化的检测补偿方法适用于如前述实施例中所述的像素电路。该发光器件老化的检测补偿方法所能达到的有益效果与前述实施例中的像素电路所能达到的有益效果相同,此处不再赘述。

[0020] 在一些实施例中,发光器件老化的检测补偿方法还包括补偿阶段。在补偿阶段,根据读取信号线读取的发光器件的阳极电位,确定发光器件对应的补偿电压,并根据补偿电压调节数据线的数据信号,以对发光器件的老化进行补偿。

[0021] 第三方面,提供一种显示基板。该显示基板包括多个像素单元。每个像素单元中设有如上述实施例所述的像素电路。

[0022] 上述显示基板所能实现的有益效果与上述实施例中的像素电路所能达到的有益效果相同,此处不再赘述。

## 附图说明

[0023] 为了更清楚地说明本公开实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本公开的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

- [0024] 图1为本公开实施例提供的一种像素电路的结构示意图;
- [0025] 图2为本公开实施例提供的另一种像素电路的结构示意图;
- [0026] 图3为本公开实施例提供的又一种像素电路的结构示意图;
- [0027] 图4为本公开实施例提供的又一种像素电路的结构示意图;
- [0028] 图5为图4所示的像素电路的制作过程的示意图;
- [0029] 图6为本公开实施例提供的又一种像素电路的结构示意图;
- [0030] 图7为图6所示的像素电路的制作过程的示意图;
- [0031] 图8本公开实施例提供的一种发光器老化的检测补偿方法的流程图;
- [0032] 图9本公开实施例提供的另一种发光器老化的检测补偿方法的流程图。

## 具体实施方式

[0033] 下面将结合本公开实施例中的附图,对本公开实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本公开一部分实施例,而不是全部的实施例。基于本公开中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本公开保护的范围。

[0034] 随着使用时间的延长,OLED器件容易发生老化,也即其发光亮度会有所降低。而由于OLED显示屏中每个像素所包含的OLED器件的发光亮度下降程度不同,容易造成幕显示画面亮度不均,影响显示效果。

[0035] 基于此,请参阅图1,本公开实施例提供一种像素电路。该像素电路包括像素驱动电路1、检测电路2、重置电路3以及发光器件4。像素驱动电路1与栅线G<sub>n</sub>、数据线Data line、发光信号线EM<sub>n</sub>以及发光器件4分别连接,配置为根据栅线G<sub>n</sub>提供的扫描信号、数据线Data line提供的数据信号、以及发光信号线EM<sub>n</sub>提供的发光控制信号,驱动发光器件4发光。检测电路2与发光器件4、检测信号线S<sub>n</sub>和读取信号线Reading line分别连接,配置为根据检测信号线S<sub>n</sub>提供的检测信号,读取发光器件4在发光状态下的阳极电位,并传输至读取信号线Reading line。重置电路3与重置信号线Reset line、读取信号线Reading line分别连接,配置为根据重置信号线Reset line提供的重置信号,对读取信号线Reading line进行重置。

[0036] 本公开实施例提供的像素电路中,当像素驱动电路1驱动发光器件4发光之后,根据检测信号线S<sub>n</sub>提供的检测信号,能够控制检测电路2对发光器件4在发光状态下的阳极电位进行检测,并将其传输至读取信号线Reading line输出。并且,像素电路中还包括重置电路3,重置电路3能够在重置信号的控制下对读取信号线Reading line进行重置,从而方便读取信号线Reading line为下一次检测数据的读取做好准备。

[0037] 这样,该像素电路能够在屏幕常规显示之前,例如屏幕每次开机时,对发光器件4在发光状态下的阳极电位进行检测并输出,以使得像素电路所在的显示装置能够根据该发

光器件4的阳极电位确定其老化信息，并获取对应补偿后的数据信号。从而在屏幕常规显示的时段，根据补偿后的数据信号对应驱动像素显示，进而利于解决显示装置因发光器件4老化而导致的屏幕显示画面不均的问题。

[0038] 由上，本公开实施例提供的像素电路可以根据实际需求选择性的通过检测电路2对发光器件4的老化信息进行检测，并根据该老化信息对像素电路所在的显示装置的显示进行补偿，以使各发光器件4的发光亮度能够达到预期，从而避免因发光器件4老化带来的显示亮度不足的情况出现，有效保证了屏幕显示亮度的可靠性以及均一性。

[0039] 上述像素电路中的发光器件4为具备发光性能的电子器件，例如OLED、有源矩阵量子点发光二极管(Quantum Dot Light Emitting Diodes，简称QLED)或发光二极管(Light Emitting Diodes，简称LED)等。

[0040] 像素驱动电路1的功能如上所述，其具体结构可以根据具体需要选择确定，本公开实施例不做限定。

[0041] 可选的，请参阅图2，像素驱动电路1包括输入子电路11、存储子电路12以及发光控制子电路13。输入子电路11与栅线 $G_n$ 、数据线Data line、存储子电路12、发光控制子电路13分别连接，配置为在扫描信号的控制下，将数据信号写入存储子电路12。发光控制子电路13还与发光信号线 $EM_n$ 、存储子电路12、发光器件4的阳极分别连接，配置为在发光控制信号的控制下，将存储子电路12存储的数据信号输出至阳极，驱动发光器件4发光。

[0042] 可选的，请参阅图3，像素驱动电路1还包括复位子电路14。复位子电路14与复位信号线 $R_n$ 、初始电压端 $V_{ini}$ 、存储子电路12、发光控制子电路13、发光器件4的阳极分别连接，配置为在复位信号提供的复位信号的控制下，对存储子电路12、发光控制子电路13和发光器件4的阳极进行复位。复位子电路14的具体结构可以根据实际需要选择确定，本公开实施例对此不做限定。

[0043] 检测电路2的功能如上所述，其具体结构可以根据具体需要选择确定，本公开实施例不做限定。可选的，请参阅图4或图6，检测电路2包括第一晶体管T1。第一晶体管T1的控制极与检测信号线 $S_n$ 连接，第一晶体管T1的第一极与发光器件4的阳极连接，第一晶体管T1的第二极与读取信号线Reading line连接。

[0044] 重置电路3的功能如上所述，其具体结构可以根据具体需要选择确定，本公开实施例不做限定。可选的，请参阅图4或图6，重置电路3包括第二晶体管T2。第二晶体管T2的控制极与重置信号线Reset line连接，第二晶体管T2的第一极与重置电压端 $V_{reset}$ 连接，第二晶体管T2的第二极与读取信号线Reading line连接。

[0045] 为了更加清楚的说明本公开实施例提供的像素电路，下面将以像素驱动电路1是7T1C电路(包括7个晶体管和1个电容)为例进行详述。

[0046] 在一些实施例中，请参阅图4，在该像素电路中，像素驱动电路1包括输入子电路11、存储子电路12、发光控制子电路13以及复位子电路14。输入子电路11包括第三晶体管T3和第四晶体管T4。发光控制子电路13包括第五晶体管T5、第六晶体管T6和第七晶体管T7。存储子电路12包括存储电容C。检测电路2包括第一晶体管T1。重置电路3包括第二晶体管T2。发光器件4为一OLED。复位子电路14包括第八晶体管T8和第九晶体管T9。

[0047] 上述像素电路中各器件的连接关系如下所述。

[0048] 第三晶体管T3的控制极与栅线 $G_n$ 连接，第三晶体管T3的第一极与数据线Data

line连接,第三晶体管T3的第二极与第五晶体管T5的第二极连接。第四晶体管T4的控制极与栅线G<sub>n</sub>连接,第四晶体管T4的第一极与存储电容C的第二极连接,第四晶体管T4的第二极与第六晶体管T6的第二极连接。第五晶体管T5的控制极与发光信号线EM<sub>n</sub>连接,第五晶体管T5的第一极与第一电压端ELV<sub>dd</sub>连接。第六晶体管T6的控制极与存储电容C的第二极连接,第六晶体管T6的第一极与第五晶体管T5的第二极连接。第七晶体管T7的控制极与发光信号线EM<sub>n</sub>,第七晶体管T7的第一极与第六晶体管T6的第二极连接,第七晶体管T7的第二极与OLED的阳极连接。存储电容C的第一极与第一电压端ELV<sub>dd</sub>连接。第一晶体管T1的控制极与检测信号线S<sub>n</sub>连接,第一晶体管T1的第一极与OLED的阳极连接,第一晶体管T1的第二极与读取信号线Reading line连接。第二晶体管T2的控制极与重置信号线Reset line连接,第二晶体管T2的第一极与与重置电压端V<sub>reset</sub>连接,第二晶体管T2的第二极与读取信号线Reading line连接。OLED的阴极与第二电压端ELV<sub>ss</sub>连接。第八晶体管T8的控制极与与复位信号线R<sub>n</sub>连接,第八晶体管T8的第一极与初始电压端V<sub>ini</sub>连接,第八晶体管T8的第二极与存储电容C的第二极连接。第九晶体管T9的控制极与复位信号线R<sub>n</sub>连接,第九晶体管T9的第一极与初始电压端V<sub>ini</sub>连接,第九晶体管T9的第二极与OLED的阳极连接。

[0049] 显然,在上述一些实施例中读取信号线Reading line和数据线Data line为分别设置的两条信号线。检测电路2获取发光器件4的阳极电位后,将其传输至读取信号线Reading line输出。

[0050] 上述像素电路通常设置于衬底上,像素电路中的各晶体管以及各类型的信号线可以通过形成在所述衬底上的多层导电图案对应构成,其中,每相邻的两层导电图案之间还形成有绝缘层,不同导电图案之间的连接可以通过对应绝缘层上的过孔实现。

[0051] 在一些实施例中,读取信号线Reading line与数据线Data line异层设置,且读取信号线Reading line在衬底上的正投影与数据线Data line在衬底上的正投影不交叠。

[0052] 以下以图4所示像素电路各晶体管为顶栅型的N型金属-氧化物-半导体(N-Metal-Oxide-Semiconductor,简称NMOS)晶体管为例对该像素电路的工艺制作过程进行说明。

[0053] 示例的,图5为图4所示像素电路的制作过程的示意图。其中,每相邻两层导电图案之间对应的绝缘层的制作,按照相关技术中的有关记载即可,以下对该部分内容进行了省略,仅针对各导电图案的制作进行了示意。

[0054] 如图5中的(a)所示,在衬底(图5中未示出)上形成图案化的半导体层,该半导体层用于形成像素电路的各晶体管(即第一晶体管T1、第三晶体管T3、第四晶体管T4、第五晶体管T5、第六晶体管T6、第七晶体管T7、第八晶体管T8和第九晶体管T9)中的有源层。

[0055] 此处,半导体层的制作材料可以为多晶硅半导体材料或者金属氧化物半导体材料,本公开实施例对此不作任何限定。

[0056] 如图5中的(b)所示,在上述有源层的背离衬底的一侧,形成图案化的第一导电层。该第一导电层用于形成各晶体管(即第一晶体管T1、第三晶体管T3、第四晶体管T4、第五晶体管T5、第六晶体管T6、第七晶体管T7、第八晶体管T8和第九晶体管T9)中的控制极、存储电容C的第一极以及发光信号线EM<sub>n</sub>、栅线G<sub>n</sub>、复位信号线R<sub>n</sub>、检测信号线S<sub>n</sub>。

[0057] 如图5中的(c)所示,在第一导电层的背离衬底的一侧,形成图案化的第二导电层。该第二导电层用于形成:与初始电压端V<sub>ini</sub>连接的初始电压线、存储电容C的第二极。

[0058] 如图5中的(d)所示,在第二导电层的背离衬底的一侧,形成图案化的第三导电层。

该第三导电层用于形成:数据线Data line、以及各晶体管(即第一晶体管T1、第三晶体管T3、第四晶体管T4、第五晶体管T5、第六晶体管T6、第七晶体管T7、第八晶体管T8和第九晶体管T9)中的第一极和第二极。

[0059] 如图5中的(e)所示,在第三导电层的背离衬底的一侧,形成图案化的第四导电层。该第四导电层用于形成:读取信号线Reading line、以及与第一电压端ELV<sub>dd</sub>连接的第一电压线。

[0060] 需要说明的是,第二晶体管T2在图5中未示出,第二晶体管T2的第一极和第二极采用与其他晶体管的第一极和第二极相同的工艺制作过程获得。另外,图5中区域0为用于与OLED的阳极进行连接的膜层区域。

[0061] 上述第一导电层、第二导电层、第三导电层和第四导电层的材料可以为金属材料(例如银、铝或铜等)或非金属导电性材料(例如氧化铟锡或铟锌氧化物)。

[0062] 在另一些实施例中,读取信号线Reading line和数据线Data line为同一条信号线。此时,该信号线分时复用为数据线Data line或读取信号线Reading line。

[0063] 为了更加清楚的说明本公开实施例提供的读取信号线Reading line和数据线Data line为同一条信号线时的像素电路,下面将以像素驱动电路1是7T1C电路(包括7个晶体管和1个电容)为例进行详述。

[0064] 在一些实施例中,请参阅图6,在该像素电路中,像素驱动电路1包括输入子电路11、存储子电路12、发光控制子电路13以及复位子电路14。输入子电路11包括第三晶体管T3和第四晶体管T4。发光控制子电路13包括第五晶体管T5、第六晶体管T6和第七晶体管T7。存储子电路12包括存储电容C。检测电路2包括第一晶体管T1。重置电路3包括第二晶体管T2。发光器件4为一OLED。复位子电路14包括第八晶体管T8和第九晶体管T9。

[0065] 对比图4可以看出,图6所示的像素电路中读取信号线Reading line和数据线Data line为同一条信号线Reading line/Data line,第一晶体管T1的第二极、第二晶体管T2的第二极和第三晶体管T3的第一极分别与信号线Reading line/Data line连接。而除此之外,图6所示的像素电路的电子器件及其之间的连接关系与图4所示像素电路完全相同,此处不再赘述。

[0066] 基于上述连接关系的变化,在图6所示的像素电路中,检测电路2获取发光器件4的阳极电位后,将其传输至信号线Reading line/Data line输出。也即,数据信号的输入与发光器件4的阳极电位输出通过同一条信号线Reading line/Data line实现。这样,能够使像素电路在工艺制作过程中的布线更加简单,且有效降低像素电路的占用空间。

[0067] 在一些实施例中,读取信号线Reading line与像素驱动电路1中的晶体管的第一极或第二极异层设置。

[0068] 以下以图6所示像素电路各晶体管为顶栅型的N型金属-氧化物-半导体(N-Metal-Oxide-Semiconductor,简称NMOS)晶体管为例对该像素电路的工艺制作过程进行说明。

[0069] 示例的,图7为图6所示像素电路的制作过程的示意图。

[0070] 如图7中的(a)所示,在衬底(图7中未示出)上形成图案化的半导体层,该半导体层用于形成:素电路中各晶体管(即第一晶体管T1、第三晶体管T3、第四晶体管T4、第五晶体管T5、第六晶体管T6、第七晶体管T7、第八晶体管T8和第九晶体管T9)的有源层。

[0071] 半导体层的制作材料选择与前述实施例相同,此处不再赘述。

[0072] 如图7中的(b)所示,在上述有源层的背离衬底的一侧,形成图案化的第一导电层。第一导电层用于形成:各晶体管(即第一晶体管T1、第三晶体管T3、第四晶体管T4、第五晶体管T5、第六晶体管T6、第七晶体管T7、第八晶体管T8和第九晶体管T9)的控制极、存储电容C的第一极、发光信号线EM<sub>n</sub>、栅线G<sub>n</sub>、复位信号线R<sub>n</sub>以及检测信号线S<sub>n</sub>。

[0073] 如图7中的(c)所示,在第一导电层的背离衬底的一侧,形成图案化的第二导电层。第二导电层用于形成:与初始电压端V<sub>ini</sub>连接的初始电压线、存储电容C的第二极。

[0074] 如图7中的(d)所示,在上述第二导电层的背离衬底的一侧,形成图案化的第三导电层。第三导电层用于形成:各晶体管(即第一晶体管T1、第三晶体管T3、第四晶体管T4、第五晶体管T5、第六晶体管T6、第七晶体管T7、第八晶体管T8和第九晶体管T9)的第一极和第二极。

[0075] 如图7中的(e)所示,在上述第三导电层的背离衬底的一侧,形成图案化的第四导电层。第四导电层用于形成:信号线Reading line/Data line以及与第一电压端ELV<sub>dd</sub>连接的第一电压线。

[0076] 第一导电层、第二导电层、第三导电层和第四导电层的材料的选择与前述实施例相同,此处不再赘述。

[0077] 本公开实施例提供的电路中所采用的晶体管可以为薄膜晶体管、场效应晶体管或其他特性相同的开关器件,本公开的实施例中均以薄膜晶体管为例进行说明。其中,第四晶体管T4和第九晶体管T9为双栅型的开关晶体管,第六晶体管T6为驱动晶体管,第一晶体管T1、第二晶体管T2、第三晶体管T3、第五晶体管T5、第七晶体管T7、和第八晶体管T8为开关晶体管。

[0078] 在一些实施例中,像素电路所采用的各晶体管的控制极为晶体管的栅极,第一极为晶体管的源极和漏极中一者,第二极为晶体管的源极和漏极中另一者。由于晶体管的源极、漏极在结构上可以是对称的,所以其源极、漏极在结构上可以是没有区别的,也就是说,本公开的实施例中的晶体管的第一极和第二极在结构上可以是没有区别的。

[0079] 示例性的,上述各晶体管为N型晶体管,各晶体管的控制极为栅极,第一极为源极,第二极为漏极。

[0080] 本公开实施例还提供一种显示基板。该显示基板包括多个像素单元。每个像素单元中设有如上述实施例所述的像素电路。

[0081] 显示基板可以为OLED显示基板、QLED显示基板等。

[0082] 示例的,显示基板通常还包括衬底。上述多个像素单元呈阵列状设置于衬底上。当然,显示基板通常还包括有其他的电子元件,此处不予详述。

[0083] 可选地,衬底可以为刚性衬底或柔性衬底。其中,刚性衬底可以为但不限于玻璃。柔性衬底可以为但不限于聚对苯二甲酸乙二醇酯、对苯二甲酸乙二醇酯、聚醚醚酮、聚苯乙烯、聚碳酸酯、聚芳基酸酯、聚芳酯、聚酰亚胺、聚氯乙烯、聚乙烯、纺织纤维中的一种或多种。

[0084] 上述显示基板所能实现的有益效果与上述实施例中的像素电路所能达到的有益效果相同,此处不再赘述。

[0085] 本公开实施例还提供了一种发光器件老化的检测补偿方法,应用于如上述实施例所述的像素电路。该发光器件老化的检测补偿方法包括检测阶段。进一步地,检测阶段包括

重置阶段、发光阶段和读取阶段。

[0086] 请参阅图8,上述发光器件老化的检测补偿方法包括S100～S300。

[0087] S100,在重置阶段,重置电路3对读取信号线Reading line进行重置。

[0088] S200,在发光阶段,根据栅线G<sub>n</sub>提供的扫描信号、数据线Data line提供的数据信号、以及发光信号线EM<sub>n</sub>提供的发光控制信号,像素驱动电路1驱动发光器件4发光。

[0089] S300,在读取阶段,检测电路2在检测信号的控制下,读取发光器件4在发光状态下的阳极电位,并传输至读取信号线Reading line。

[0090] 这样,在屏幕常规显示之前,例如屏幕每次开机时,对发光器件4在发光状态下的阳极电位进行检测并通过读取信号线Reading line输出至处理终端,例如驱动芯片,处理终端便能够根据该发光器件4的阳极电位确定其老化信息。

[0091] 进一步地,上述发光器件老化的检测补偿方法还包括补偿阶段。请参阅图9,该发光器件老化的检测补偿方法还包括S400。

[0092] S400,在补偿阶段,根据读取信号线Reading line读取的发光器件4的阳极电位,确定发光器件4对应的补偿电压,并根据补偿电压调节数据线Data line的数据信号,以对发光器件4的老化进行补偿。

[0093] 这样,在屏幕常规显示的时段,上述处理终端根据已确定的老化信息,对数据信号进行相应补偿,以驱动像素显示。进而利于解决显示装置因发光器件4老化而导致的屏幕显示画面不均的问题。

[0094] 本公开一些实施例所描述的方法可以通过执行软件指令的方式来实现。软件指令可以由相应的软件模块组成,软件模块可以被存放于随机存取存储器(random access memory, RAM)、闪存、只读存储器(read only memory, ROM)、可擦除可编程只读存储器(erasable programmable ROM, EPROM)、电可擦可编程只读存储器(electrically EPROM, EEPROM)、寄存器、硬盘、移动硬盘、只读光盘(CD-ROM)或者本领域熟知的任何其它形式的存储介质中。

[0095] 因此,本公开一些实施例还提供一种计算机可读存储介质,该计算机可读存储介质存储有计算机指令,所述计算机指令被配置为执行如上所述的发光器件老化的检测补偿方法。

[0096] 本领域技术人员应该可以意识到,在上述一个或多个示例中,本公开所描述的功能可以用硬件、软件、固件或它们的任意组合来实现。当使用软件实现时,可以将这些功能存储在计算机可读介质中或者作为计算机可读介质上的一个或多个指令或代码进行传输。计算机可读介质包括计算机存储介质和通信介质,其中通信介质包括便于从一个地方向另一个地方传送计算机程序的任何介质。存储介质可以是通用或专用计算机能够存取的任何可用介质。

[0097] 以上所述,仅为本公开的具体实施方式,但本公开的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本公开揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本公开的保护范围之内。因此,本公开的保护范围应以所述权利要求的保护范围为准。

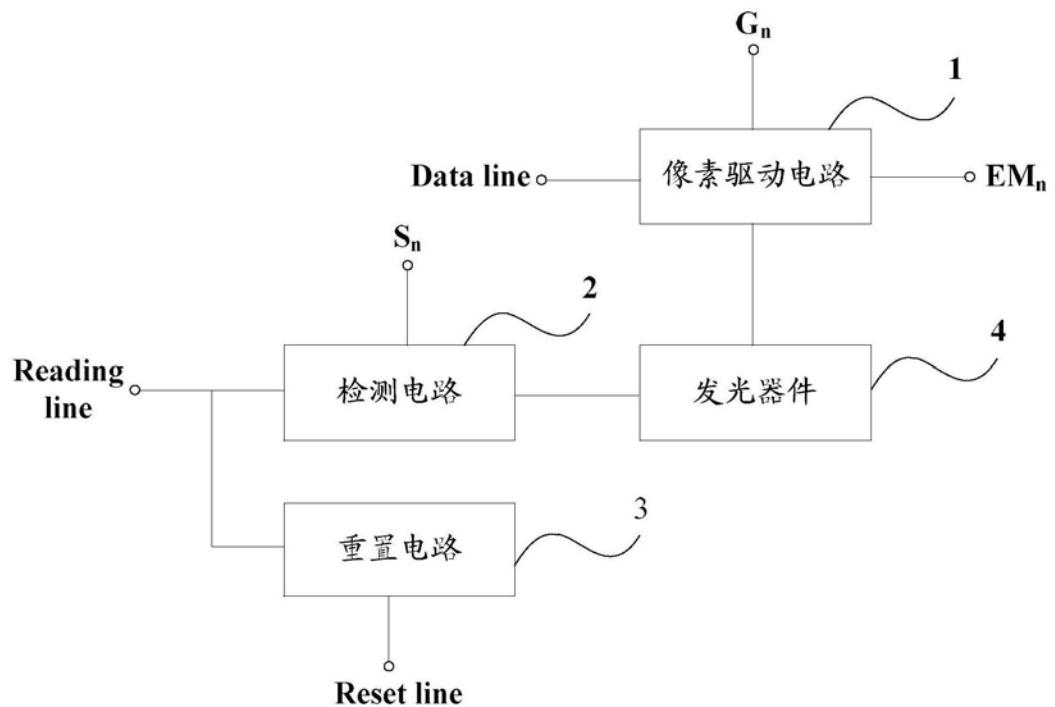


图1

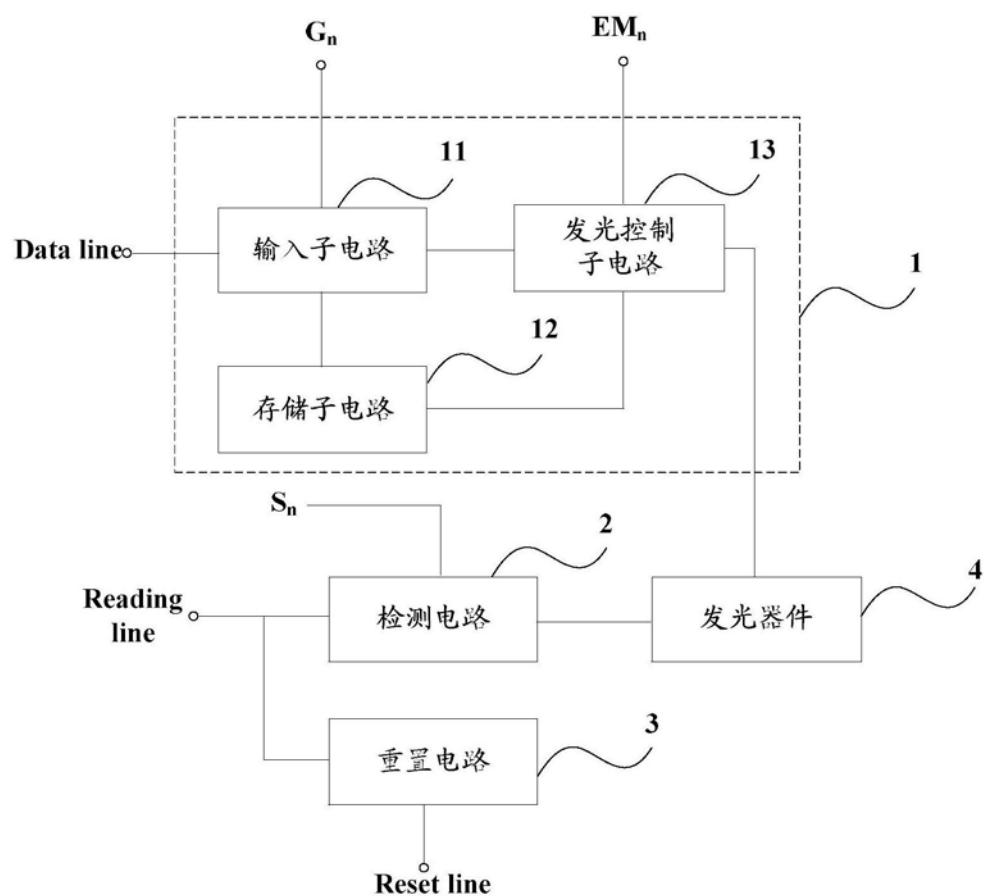


图2

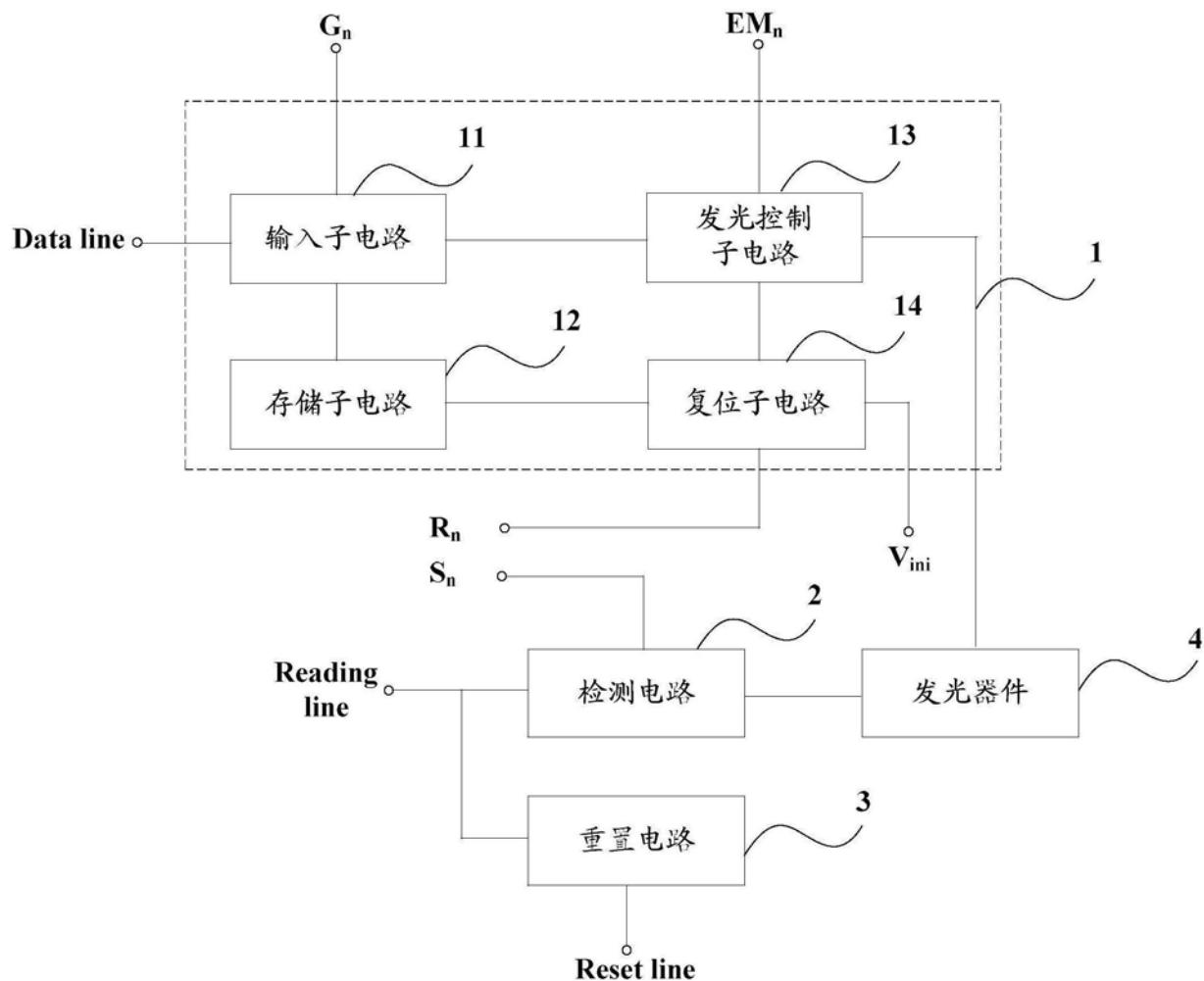


图3

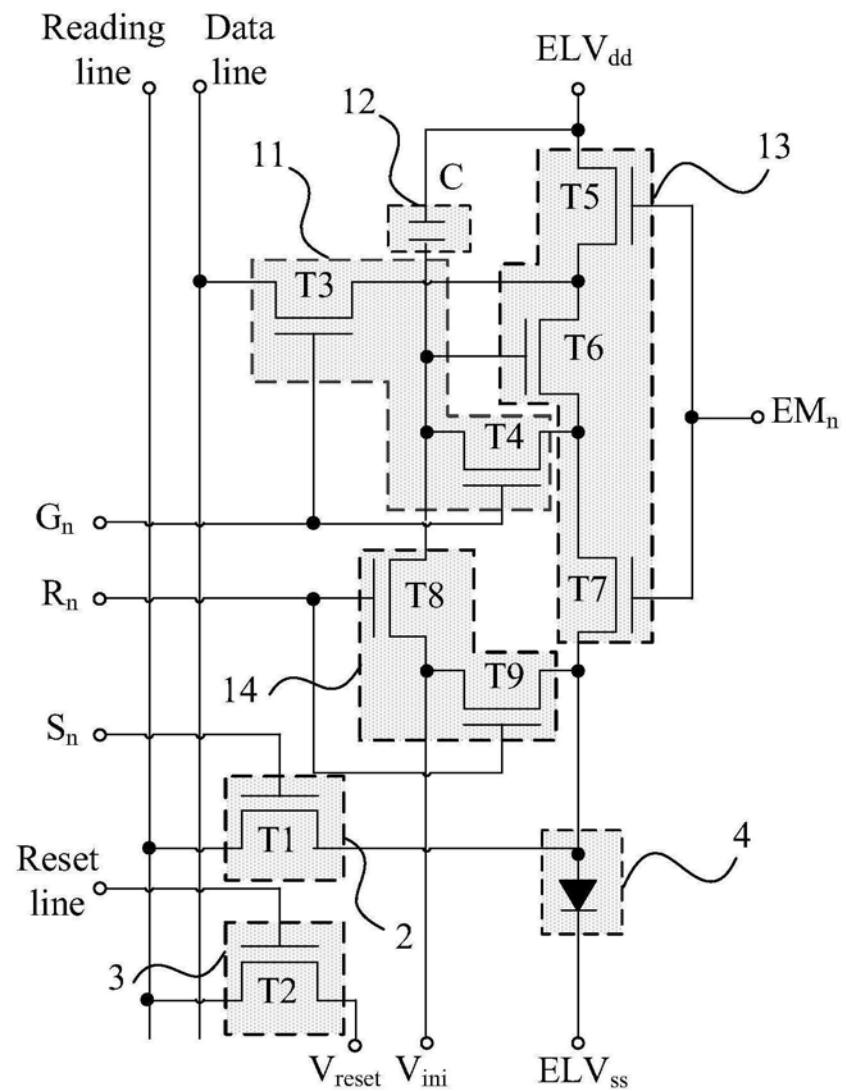


图4

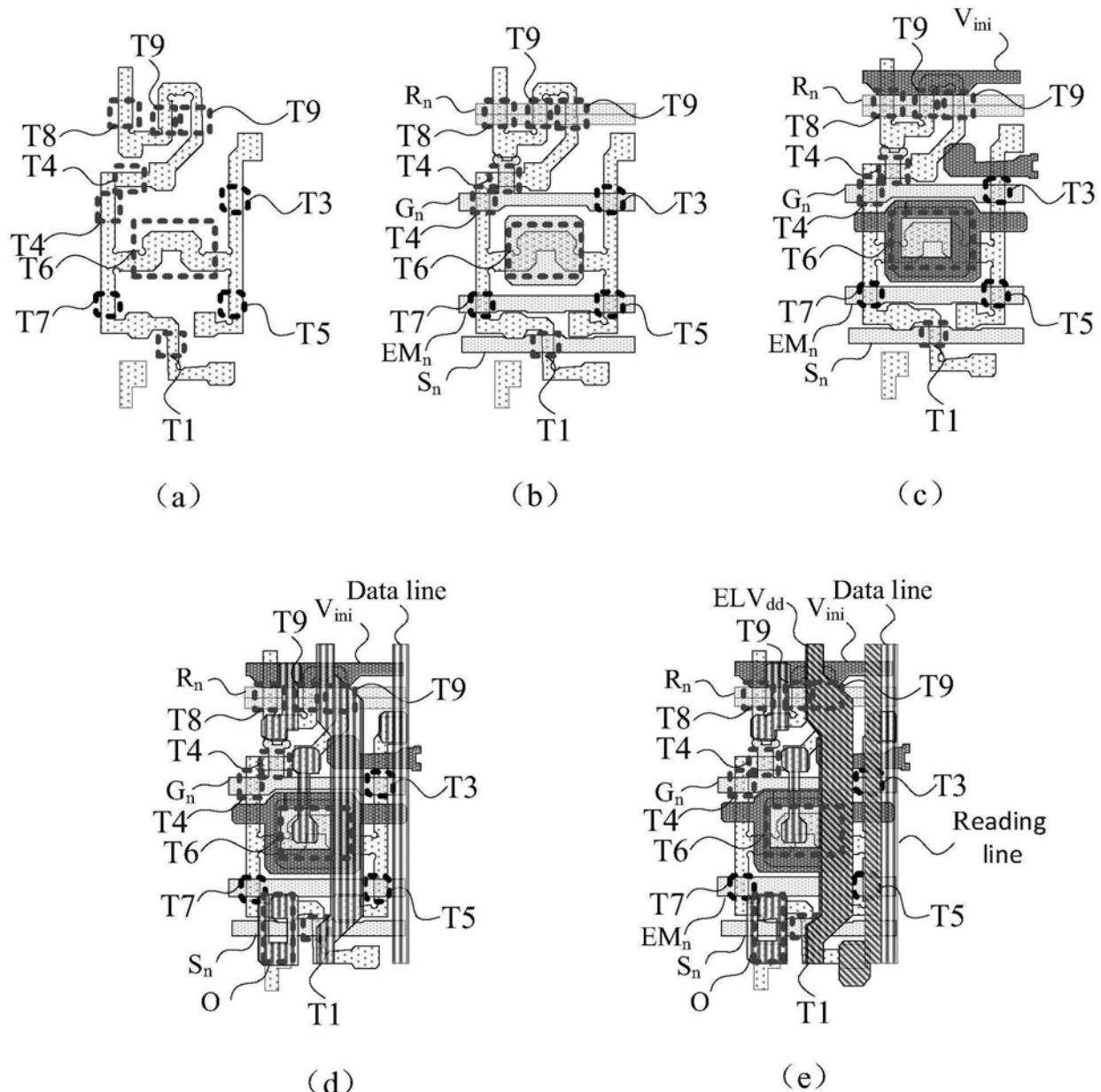


图5

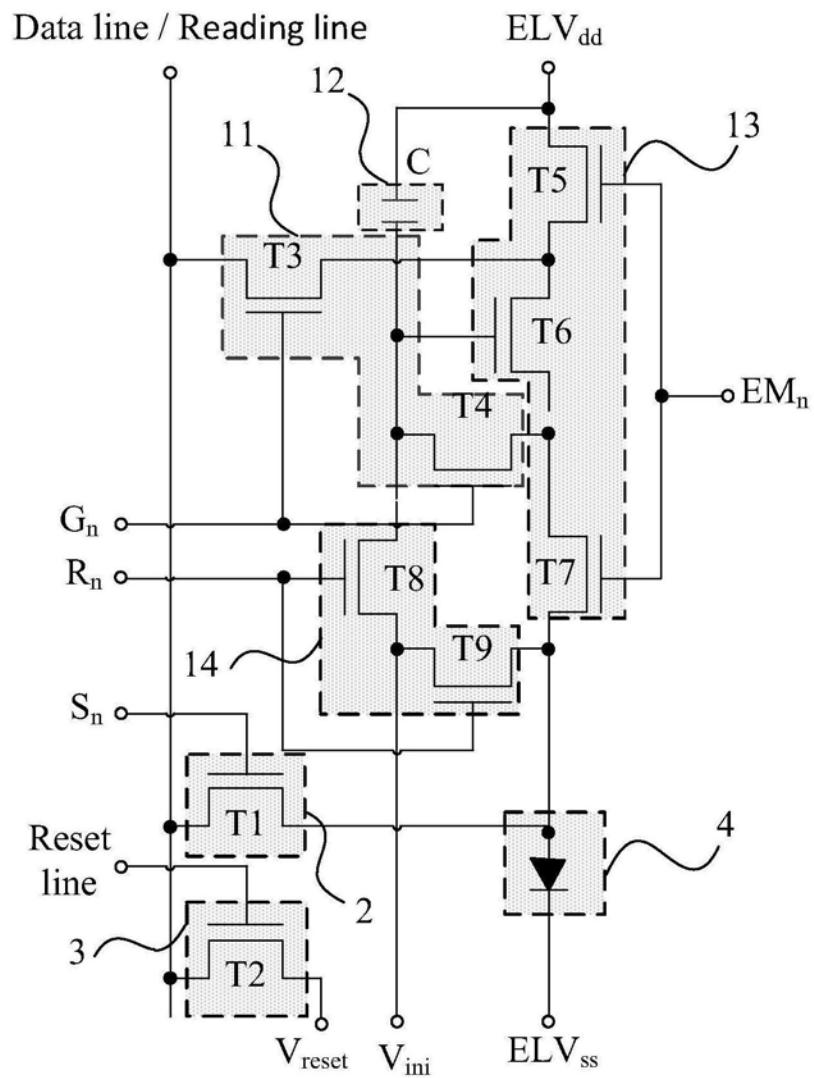


图6

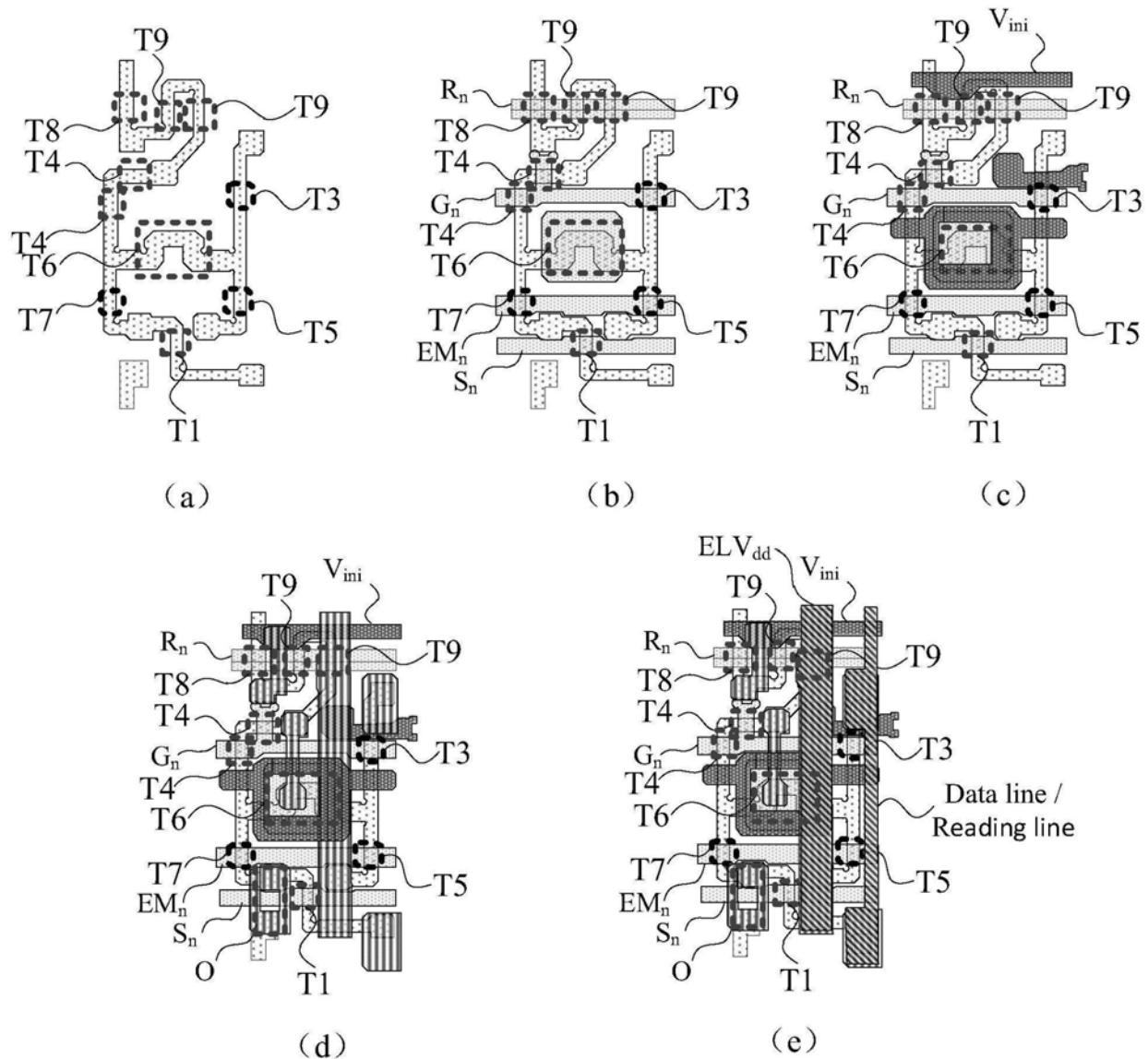


图7

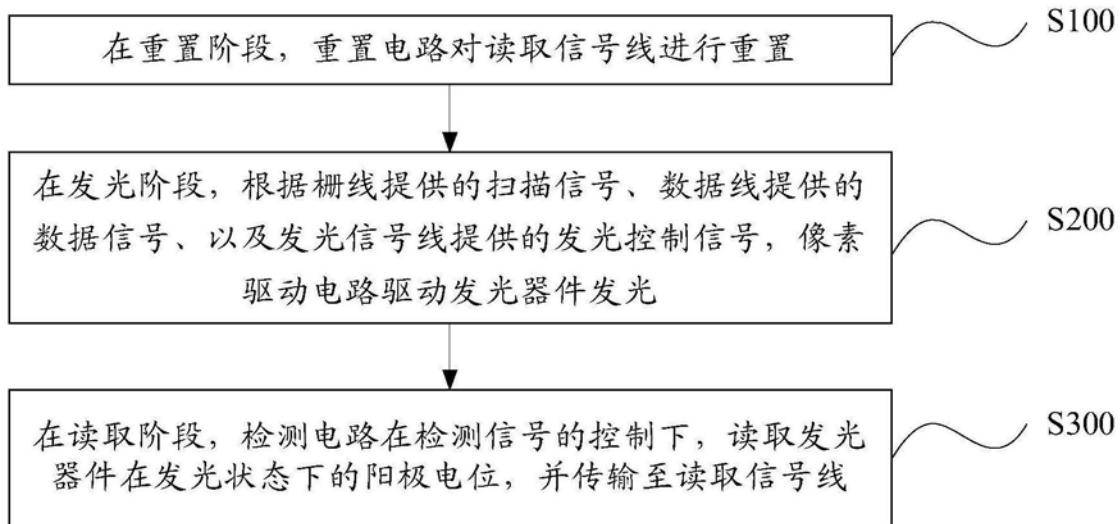


图8

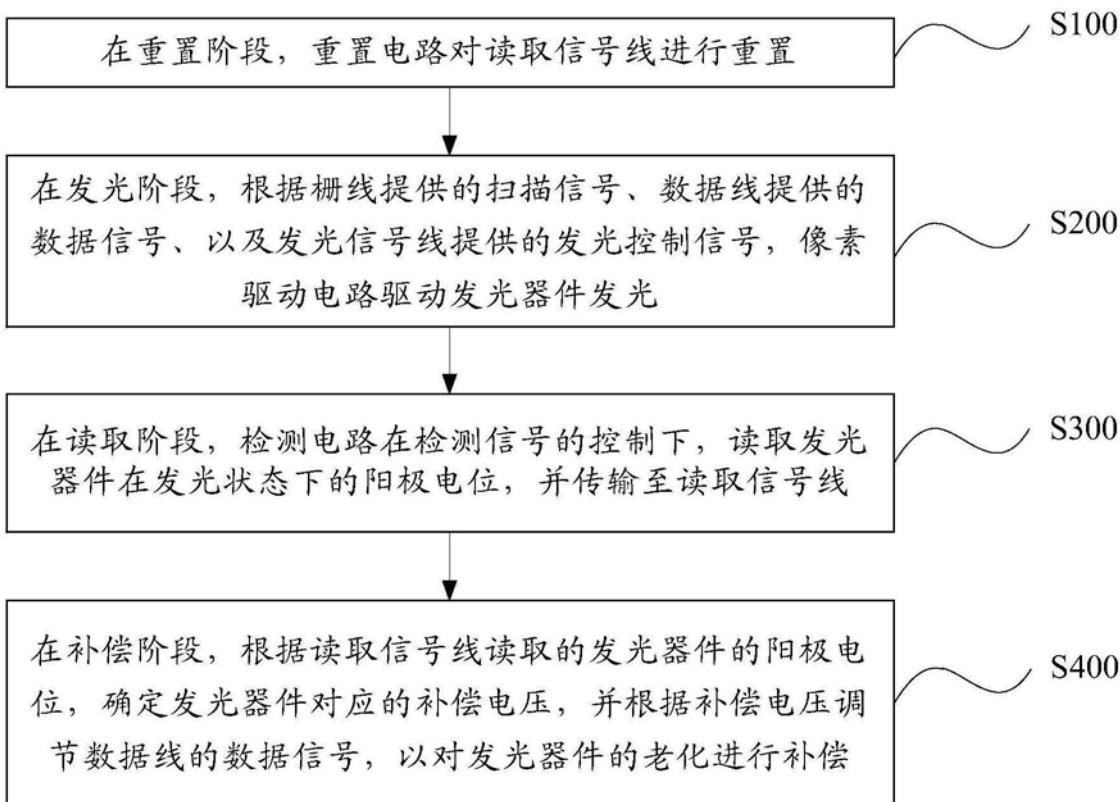


图9

专利名称(译)	像素电路、发光器件老化的检测补偿方法及显示基板		
公开(公告)号	<a href="#">CN111312129A</a>	公开(公告)日	2020-06-19
申请号	CN202010128180.7	申请日	2020-02-28
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
[标]发明人	王铸 于子阳 胡谦		
发明人	王铸 于子阳 胡谦 李嵬卿		
IPC分类号	G09G3/00 G09G3/3225		
代理人(译)	申健		
外部链接	<a href="#">Espacenet</a> <a href="#">Sipo</a>		

### 摘要(译)

本公开实施例提供一种像素电路、发光器件老化的检测补偿方法及显示基板，可以解决因OLED器件老化而导致屏幕显示画面不均问题。所述像素电路包括像素驱动电路、检测电路、重置电路以及发光器件。像素驱动电路与栅线、数据线、发光信号线以及发光器件分别连接，配置为驱动发光器件发光。检测电路与发光器件、检测信号线和读取信号线分别连接，配置为读取发光器件在发光状态下的阳极电位，并传输至读取信号线。重置电路与重置信号线、读取信号线分别连接，对读取信号线进行重置。本公开实施例提供的像素电路、发光器件老化的检测补偿方法及显示基板用于对发光器件进行老化信息检测及老化补偿。

