



(12)发明专利申请

(10)申请公布号 CN 108399886 A

(43)申请公布日 2018.08.14

(21)申请号 201810105745.2

(22)申请日 2018.02.02

(30)优先权数据

10-2017-0016283 2017.02.06 KR

(71)申请人 三星显示有限公司

地址 韩国京畿道

(72)发明人 朴竣贤 徐荣完 李安洙 郑宝容

赵康文 蔡钟哲

(74)专利代理机构 北京德琦知识产权代理有限公司 11018

公司 11018

代理人 史迎雪 康泉

(51)Int.Cl.

G09G 3/3208(2016.01)

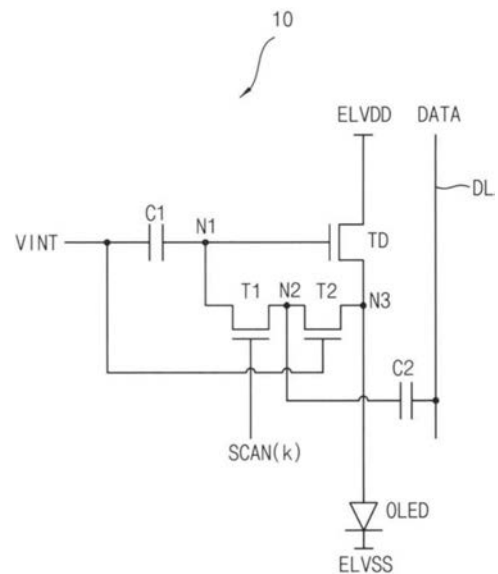
权利要求书3页 说明书12页 附图11页

(54)发明名称

像素以及具有该像素的显示设备

(57)摘要

本发明公开一种像素以及具有该像素的显示设备。显示面板驱动器基于具有至少三个电压电平的第一电力、具有恒定电压的第二电力和具有两个电压电平的第三电力来对像素进行驱动。每个像素包括：第一晶体管，连接在第一节点与第二节点之间，并且包括用于接收扫描信号的栅电极；第二晶体管，连接在第二节点和第三节点之间与第一晶体管串联，并且包括用于接收第三电力的栅电极；以及驱动晶体管，连接在第一电力的源与第三节点之间，并且包括连接到第一节点的栅电极，用于对有机发光二极管的驱动电流进行控制。第一电容器连接在第三电力的源与第一节点之间，第二电容器连接在第二节点与数据线中的一条之间。



CN 108399886 A

1. 一种显示设备,包括:
显示面板,包括多个像素;以及
显示面板驱动器,用于对多条扫描线和多条数据线进行驱动,并且提供具有至少三个电压电平的第一电力、具有恒定电压的第二电力和具有两个电压电平的第三电力,其中所述多个像素中的每个像素包括:
第一晶体管,连接在第一节点与第二节点之间,并且包括用于接收扫描信号的栅电极;
第二晶体管,连接在所述第二节点和第三节点之间与所述第一晶体管串联,并且包括用于接收所述第三电力的栅电极;
驱动晶体管,连接在所述第一电力的源与所述第三节点之间,并且包括连接到所述第一节点的栅电极,以用于对驱动电流进行控制;
有机发光二极管,连接在所述第三节点与所述第二电力的源之间,用于基于所述驱动电流来发射光;
第一电容器,连接在所述第三电力的源与所述第一节点之间;以及
第二电容器,连接在所述第二节点与所述多条数据线中的一条之间。
2. 根据权利要求1所述的显示设备,其中,所述显示面板在帧中被驱动,所述帧包括:
第一初始化时段,用于对第三节点电压进行初始化;
第二初始化时段,在所述第一初始化时段之后,用于对所述驱动晶体管的栅极电压进行初始化;
补偿时段,在所述第二初始化时段之后,用于对所述驱动晶体管的阈值电压进行补偿;
写入时段,在所述补偿时段之后,用于顺序地写入数据电压;以及
发射时段,在所述写入时段之后,在所述发射时段中所述像素同步地发射光。
3. 根据权利要求2所述的显示设备,其中,
所述驱动晶体管、所述第一晶体管和所述第二晶体管是n沟道金属氧化物半导体NMOS晶体管。
4. 根据权利要求2所述的显示设备,其中,
所述第一电力具有第一电压电平、小于所述第一电压电平的第二电压电平和大于所述第一电压电平的第三电压电平中的一个,并且
所述第三电力具有用于使所述第二晶体管导通的第一初始化电压电平和用于使所述第二晶体管截止的小于所述第一初始化电压电平的第二初始化电压电平中的一个。
5. 根据权利要求4所述的显示设备,其中,在所述第一初始化时段中:
所述第一电力具有小于所述第二电力的所述第一电压电平,
所述第三电力具有所述第一初始化电压电平,并且
所述扫描信号具有截止电平。
6. 根据权利要求4所述的显示设备,其中,在所述第二初始化时段中:
所述第一电力具有所述第一电压电平,
所述第三电力具有所述第一初始化电压电平,并且
所述扫描信号具有导通电平。
7. 根据权利要求4所述的显示设备,其中,在所述补偿时段中:
所述第一电力具有所述第二电压电平,

所述第三电力具有所述第一初始化电压电平,并且
所述扫描信号具有导通电平。

8. 根据权利要求4所述的显示设备,其中,在所述写入时段中:

所述第一电力具有大于所述第二电力的所述第三电压电平,
所述第三电力具有所述第二初始化电压电平,并且
所述扫描信号具有导通电平,并且将按照像素行的顺序被依次提供给所述扫描线。

9. 根据权利要求8所述的显示设备,其中,

在所述写入时段中,所述第二晶体管被截止,以使所述第一节点与所述第三节点电性断开。

10. 根据权利要求4所述的显示设备,其中,在所述发射时段中:

所述第一电力具有大于所述第二电力的所述第三电压电平,
所述第三电力具有所述第一初始化电压电平,并且
所述扫描信号具有截止电平。

11. 根据权利要求4所述的显示设备,其中,在所述写入时段中:

所述第一电力具有所述第一电压电平或所述第三电压电平,
所述第三电力具有所述第二初始化电压电平,并且
所述扫描信号具有导通电平,并且将按照像素行的顺序被依次提供给所述扫描线。

12. 根据权利要求11所述的显示设备,其中,在所述发射时段中:

所述第一电力具有大于所述第三电压电平的第四电压电平,
所述第三电力具有所述第一初始化电压电平,并且
所述扫描信号具有截止电平。

13. 根据权利要求2所述的显示设备,其中:

所述驱动晶体管和所述第二晶体管是n沟道金属氧化物半导体(NMOS)晶体管,
所述第一晶体管是p沟道金属氧化物半导体(PMOS)晶体管。

14. 根据权利要求2所述的显示设备,其中,所述显示面板驱动器用于:

在所述第一初始化时段和所述第二初始化时段期间,以小于所述第二电力的第一电压电平来提供所述第一电力,

在所述补偿时段期间,以小于所述第一电压电平的第二电压电平来提供所述第一电力,

在所述写入时段和所述发射时段期间,以大于所述第二电力的第三电压电平来提供所述第一电力。

15. 根据权利要求2所述的显示设备,其中,所述显示面板驱动器用于:

在所述第一初始化时段和所述第二初始化时段期间,以小于所述第二电力的第一电压电平来提供所述第一电力,

在所述补偿时段期间,以小于所述第一电压电平的第二电压电平来提供所述第一电力,

在所述写入时段期间,以大于所述第一电压电平的第三电压电平来提供所述第一电力,

在所述发射时段期间,以大于所述第三电压电平和所述第二电力的第四电压电平来提

供所述第一电力。

16. 一种像素,包括:

第一晶体管,连接在第一节点与第二节点之间,并且包括用于接收扫描信号的栅电极;

第二晶体管,连接在所述第二节点和第三节点之间与所述第一晶体管串联,并且包括用于接收具有两个电压电平的初始化电力的栅电极;

驱动晶体管,连接在具有至少三个电压电平的第一电力的源与所述第三节点之间,所述驱动晶体管包括连接到所述第一节点的栅电极,用于对驱动电流进行控制;

有机发光二极管,连接在所述第三节点与第二电力的源之间,用于基于所述驱动电流来发射光;

第一电容器,连接在所述初始化电力的源与所述第一节点之间;以及

第二电容器,连接在所述第二节点与数据线之间。

17. 根据权利要求16所述的像素,其中,

所述驱动晶体管和所述第一晶体管是不同类型的金属氧化物半导体(MOS)晶体管。

18. 根据权利要求17所述的像素,其中,

所述驱动晶体管和所述第二晶体管是n沟道金属氧化物半导体(NMOS)晶体管,

所述第一晶体管是p沟道金属氧化物半导体(PMOS)晶体管。

19. 根据权利要求18所述的像素,其中,

所述第一晶体管是低温多晶硅(LTPS)薄膜晶体管。

20. 根据权利要求18所述的像素,其中

所述第二晶体管是氧化物薄膜晶体管或低温多晶硅薄膜晶体管。

像素以及具有该像素的显示设备

技术领域

[0001] 本文所描述的一个或多个实施例涉及一种显示设备。

背景技术

[0002] 显示设备包括发射光以形成图像的多个像素。每个像素基于相应的数据电压来发射光。通过渐进式发射方法控制的显示设备以基于逐行的方式被顺序地驱动以发射光。通过同步式发射方法控制的显示设备同步地发射来自所有像素的光。

[0003] 当通过同步发射方法进行驱动时,每个像素可以对该像素的驱动晶体管的阈值电压进行补偿并且对该像素的有机发光二极管的阳极电压进行初始化,以便提高显示质量。然而,用于补偿和初始化的电路元件增加了像素尺寸。这使得难以形成高分辨率显示器。

[0004] 而且,在每个像素中,当以同步发射方法对显示设备进行驱动时,在数据写入时段期间可以形成从驱动晶体管到有机发光二极管的电流泄漏路径。作为结果,显示缺陷(例如,亮度不均匀、串扰等)可以是可见的。

发明内容

[0005] 根据一个或多个实施例,一种显示设备包括:显示面板,包括多个像素;以及显示面板驱动器,用于对多条扫描线和多条数据线进行驱动,并且提供具有至少三个电压电平的第一电力、具有恒定电压的第二电力和具有两个电压电平的第三电力,其中像素中的每个像素包括:第一晶体管,连接在第一节点与第二节点之间,并且包括用于接收扫描信号的栅电极;第二晶体管,连接在第二节点和第三节点之间与第一晶体管串联,并且包括用于接收第三电力的栅电极;驱动晶体管,连接在第一电力的源与第三节点之间,并且包括连接到第一节点的栅电极,用于对驱动电流进行控制;有机发光二极管,在第三节点与第二电力的源之间,用于基于驱动电流来发射光;第一电容器,连接在第三电力的源与第一节点之间;以及第二电容器,连接在第二节点与数据线中的一条之间。

[0006] 显示面板可以在帧中被驱动,该帧包括:第一初始化时段,用于对第三节点电压进行初始化;第二初始化时段,在第一初始化时段之后,用于对驱动晶体管的栅极电压进行初始化;补偿时段,在第二初始化时段之后,用于对驱动晶体管的阈值电压进行补偿;写入时段,在补偿时段之后,用于顺序地写入数据电压;以及发射时段,在写入时段之后,在其中像素将同步地发射光。驱动晶体管、第一晶体管和第二晶体管可以是n沟道金属氧化物半导体(NMOS)晶体管。

[0007] 第一电力可以具有第一电压电平、小于第一电压电平的第二电压电平和大于第一电压电平的第三电压电平中的一个,并且第三电力可以具有用于使第二晶体管导通的第一初始化电压电平和第二晶体管截止的小于第一初始化电压电平的第二初始化电压电平中的一个。

[0008] 在第一初始化时段中,第一电力具有小于第二电力的第一电压电平,第三电力具有第一初始化电压电平,并且扫描信号具有截止电平。在第二初始化时段中,第一电力具有

第一电压电平,第三电力具有第一初始化电压电平,并且扫描信号具有导通电平。在补偿时段中,第一电力具有第二电压电平,第三电力具有第一初始化电压电平,并且扫描信号具有导通电平。在写入时段中,第一电力具有大于第二电力的第三电压电平,第三电力具有第二初始化电压电平,并且扫描信号具有导通电平并且将按照像素行的顺序被依次提供给扫描线。在写入时段中,第二晶体管可以被截止,以使第一节点与第三节点电性断开。

[0009] 在发射时段中,第一电力具有大于第二电力的第三电压电平,第三电力具有第一初始化电压电平,并且扫描信号具有截止电平。

[0010] 在写入时段中,第一电力可以具有第一电压电平或第三电压电平,第三电力可以具有第二初始化电压电平,并且扫描信号可以具有导通电平,并且将按照像素行的顺序被依次提供给扫描线。

[0011] 在发射时段中,第一电力可以具有大于第三电压电平的第四电压电平,第三电力可以具有第一初始化电压电平,并且扫描信号可以具有截止电平。驱动晶体管和第二晶体管可以是n沟道金属氧化物半导体(NMOS)晶体管,并且第一晶体管可以是p沟道金属氧化物半导体(PMOS)晶体管。

[0012] 显示面板驱动器可以在第一初始化时段和第二初始化时段期间,以小于第二电力的第一电压电平来提供第一电力,在补偿时段期间,以小于第一电压电平的第二电压电平来提供第一电力,并且在写入时段和发射时段期间,以大于第二电力的第三电压电平来提供第一电力。

[0013] 显示面板驱动器可以在第一初始化时段和第二初始化时段期间,以小于第二电力的第一电压电平来提供第一电力,在补偿时段期间,以小于第一电压电平的第二电压电平来提供第一电力,在写入时段期间,以大于第一电压电平的第三电压电平来提供第一电力,并且在发射时段期间,以大于第三电压电平和第二电力的第四电压电平来提供第一电力。

[0014] 根据一个或多个其他实施例,一种像素包括:第一晶体管,连接在第一节点与第二节点之间,并且包括用于接收扫描信号的栅电极;第二晶体管,连接在第二节点和第三节点之间与第一晶体管串联,并且包括用于接收具有两个电压电平的初始化电力的栅电极;驱动晶体管,连接在具有至少三个电压电平的第一电力的源与第三节点之间,驱动晶体管包括连接到第一节点的栅电极,用于对驱动电流进行控制;有机发光二极管,连接在第三节点与第二电力的源之间,用于基于驱动电流来发射光;第一电容器,连接在初始化电力的源与第一节点之间;以及第二电容器,连接在第二节点与数据线之间。

[0015] 驱动晶体管和第一晶体管可以是不同类型的金属氧化物半导体(MOS)晶体管。驱动晶体管和第二晶体管可以是n沟道金属氧化物半导体(NMOS)晶体管,并且第一晶体管可以是p沟道金属氧化物半导体(PMOS)晶体管。第一晶体管可以是低温多晶硅(LTPS)薄膜晶体管。第二晶体管可以是氧化物薄膜晶体管或低温多晶硅LTPS薄膜晶体管。

附图说明

[0016] 通过参考附图详细描述示例性实施例,对于本领域技术人员而言,特征将变得显而易见,其中:

[0017] 图1示出显示设备的实施例;

[0018] 图2示出用于对显示设备进行控制的信号的实施例;

- [0019] 图3示出像素的实施例；
- [0020] 图4示出用于对像素进行控制的信号的实施例；
- [0021] 图5示出用于对像素进行控制的信号的另一实施例；
- [0022] 图6示出用于对像素进行控制的信号的实施例；
- [0023] 图7示出像素的另一实施例；
- [0024] 图8示出像素的又一实施例；
- [0025] 图9示出用于对图8中的像素进行控制的信号的实施例；
- [0026] 图10示出像素的再一实施例；
- [0027] 图11和12示出像素的其他实施例；
- [0028] 图13示出电子设备的实施例；以及
- [0029] 图14示出头戴式显示器的实施例。

具体实施方式

[0030] 参考附图对示例实施例进行描述；然而，示例实施例可以以不同的形式来体现，并且不应被解释为受限于本文所阐述的实施例。相反，提供这些实施例使得本公开将是透彻且完整的，并且将示例性实现传达给本领域技术人员。实施例(或实施例的部分)可以被组合以形成另外的实施例。

[0031] 在附图中，为了说明的清楚起见，层和区域的尺寸可以被夸大。还将理解，当层或元件被称为在另一层或基底“上”时，该层或元件可以直接在另一层或基底上，或者还可以存在中间层。此外，应当理解，当层被称为在另一层“下面”时，该层可以直接在下面，并且也可以存在一个或多个中间层。此外，还将理解，当层被称为在两层“之间”时，该层可以是两层之间的唯一层，或者也可以存在一个或多个中间层。相同的附图标记自始至终指代相同的元件。

[0032] 当元件被称为“连接”或“耦接”到另一元件时，该元件可以直接连接或耦接到另一元件，或者间接连接或耦接到另一元件并在该元件和另一元件之间插入有一个或多个中间元件。此外，当元件被称为“包含”部件时，这表示除非存在不同的公开内容，否则该元件可以进一步包括另一部件而不是排除另一部件。

[0033] 图1示出显示设备100的实施例，并且图2示出用于对显示设备100进行控制的信号的实施例。参考图1和图2，显示设备100可以包括显示面板120和显示面板驱动器140。显示设备100可以通过逐行扫描法和同步发射法来显示图像。显示设备100可以通过有机发光显示设备来实现，并且被应用于平板显示设备、柔性显示设备、透明显示设备、和头戴式显示器(HMD)设备。

[0034] 显示面板120可以包括多条扫描线SL1至SLn、多条数据线DL1至DLm、以及连接到扫描线SL1至SLn和数据线DL1至DLm的多个像素10，其中n和m是大于1的整数。

[0035] 像素10中的每个像素可以包括：第一晶体管，连接在第一节点与第二节点之间，并且具有用于接收扫描信号的栅电极；第二晶体管，连接在第二节点和第三节点之间与第一晶体管串联，并且具有用于接收第三电力VINT(例如，初始化电力)的栅电极；驱动晶体管，连接在第一电力ELVDD的源与第三节点之间，并且具有连接到第一节点的栅电极，用于对驱动电流进行控制；有机发光二极管，连接在第三节点与第二电力ELVSS的源之间，用于基于

驱动电流来发射光；第一电容器，连接在第三电力VINT的源与第一节点之间；以及第二电容器，连接在第二节点与数据线中的一条之间。

[0036] 在一些实施例中，基于帧对显示面板驱动器140进行驱动，该帧包括：第一初始化时段P1，用于对第三节点电压（例如，第三节点处的电压）进行初始化；第二初始化时段P2，在第一初始化时段P1之后，用于对驱动晶体管的栅极电压进行初始化；补偿时段P3，在第二初始化时段P2之后，用于对驱动晶体管的阈值电压进行补偿；写入时段P4，在补偿时段P3之后，用于顺序地写入数据电压；以及发射时段P5，在写入时段P4之后，在其中像素10同步地发射光。

[0037] 显示面板驱动器140可以对扫描线SL1至SLn和数据线DL1至DLm进行驱动，并且可以将第一电力ELVDD、第二电力ELVSS和第三电力VINT提供给显示面板120。第一电力ELVDD可以具有至少三个电压电平（例如，图2中的VDD_M、VDD_L和VDD_H），第二电力ELVSS可以是恒定电压，并且第三电力VINT可以具有两个电压电平（例如，图2中的VH和VL）。显示面板驱动器140可以包括时序控制器142、扫描驱动器144、数据驱动器146、以及电源148。

[0038] 时序控制器142可以对扫描驱动器144、数据驱动器146和电源148进行控制。时序控制器142可以分别将第一控制信号CON1、第二控制信号CON2和第三控制信号CON3提供给扫描驱动器144、数据驱动器146和电源148。在一些实施例中，时序控制器142可以接收RGB图像信号、垂直同步信号、水平同步信号、主时钟信号、数据使能信号等，并且基于这些信号生成与RGB图像信号相对应的图像数据IDATA、以及第一控制信号CON1、第二控制信号CON2和第三控制信号CON3。

[0039] 扫描驱动器144可以基于第一控制信号CON1将扫描信号SCAN(1)至SCAN(n)提供给扫描线SL1到SLn。在一些实施例中，扫描驱动器144可以在第二初始化时段P2和补偿时段P3期间，将具有导通电平的扫描信号SCAN(1)至SCAN(n)同步地输出到扫描线SL1到SLn。导通电平可以是扫描信号SCAN(1)至SCAN(n)的用于使被施加有扫描信号SCAN(1)至SCAN(n)的晶体管导通的电压电平。因此，可以将所有的像素10的驱动晶体管的栅极电压和有机发光二极管的阳极电压初始化为特定的电压电平，并且可以对所有的像素10的驱动晶体管的阈值电压进行补偿。在一些实施例中，扫描驱动器144可以在写入时段P4期间，将具有导通电平的扫描信号顺序地提供给分别与扫描线SL1至SLn相对应的像素行。

[0040] 数据驱动器146可以基于来自时序控制器142的第二控制信号CON2和图像数据IDATA来生成数据信号（数据电压）。数据驱动器146可以在写入时段P4期间，通过数据线DL1至DLm将数据信号提供给像素10。

[0041] 电源148可以将第一电力ELVDD、第二电力ELVSS和第三电力VINT提供给显示面板120。第一电力ELVDD可以具有第一电压电平VDD_M、第二电压电平VDD_L和第三电压电平VDD_H中的一个。在一些实施例中，第二电压电平VDD_L可以小于第一电压电平VDD_M，并且第三电压电平VDD_H可以大于第一电压电平VDD_M。第一电压电平VDD_M可以小于第二电力ELVSS，并且第三电压电平VDD_H可以大于第二电力ELVSS。第三电力（即，初始化电力）VINT可以具有第一初始化电压电平VH和小于第一初始化电压电平VH的第二初始化电压电平VL中的一个。像素10中的第二晶体管可以通过第一初始化电压电平VH被导通，并且通过第二初始化电压电平VL被截止。第二初始化电压电平VL可以是足够低的值，使得没有电流流过第二晶体管。第三电力VINT可以连接到像素10中的第一电容器的一端，以连续地将预定电

压施加到第一电容器。

[0042] 在一些实施例中,当驱动晶体管被实现为n沟道金属氧化物半导体(NMOS)晶体管时,显示面板驱动器140(例如,电源148)可以在第一初始化时段P1和第二初始化时段P2中提供具有第一电压电平VDD_M的第一电力ELVDD,在补偿时段P3中提供具有第二电压电平VDD_L的第一电力ELVDD,并且在写入时段P4和发射时段P5中提供具有第三电压电平VDD_H的第一电力ELVDD。因此,在第一初始化时段P1、第二初始化时段P2和补偿时段P3中,第一电力ELVDD可以具有比第二电力ELVSS小的电压电平,从而可以防止由于在驱动晶体管处的电流泄漏和/或有机发光二极管的阳极电压的增加造成的从有机发光二极管中无意识地发射光。

[0043] 第二电力ELVSS可以具有预定的恒定电压电平,例如直流(DC)电压。例如,第二电力ELVSS可以是接地电压或预定的负电压。

[0044] 在第一初始化时段P1中,第一电力ELVDD可以具有第一电压电平VDD_M,第三电力VINT可以具有第一初始化电压电平VH,并且扫描信号SCAN(1)至SCAN(n)可以具有截止电平。因此,像素10中的每个像素中的有机发光二极管的阳极电压可以被初始化为第一电压电平VDD_M。

[0045] 在第二初始化时段P2中,第一电力ELVDD可以具有第一电压电平VDD_M,第三电力VINT可以具有第一初始化电压电平VH,并且扫描信号SCAN(1)至SCAN(n)可以具有导通电平。因此,像素10中的每个像素中的有机发光二极管的阳极电压和驱动晶体管的栅极电压可以被初始化为第一电压电平VDD_M和驱动晶体管的阈值电压之和(例如,VDD_M+Vth,Vth是驱动晶体管的阈值电压)。

[0046] 在补偿时段P3中,第一电力ELVDD可以具有第二电压电平VDD_L,第三电力VINT可以具有第一初始化电压电平VH,并且扫描信号SCAN(1)至SCAN(n)可以具有导通电平。因此,像素10中的每个像素中的有机发光二极管的阳极电压和驱动晶体管的栅极电压可以被初始化为第二电压电平VDD_L和驱动晶体管的阈值电压之和(例如,VDD_L+Vth)。

[0047] 在写入时段P4中,第一电力ELVDD可以具有大于第二电力ELVSS的第三电压电平VDD_H,第三电力VINT可以具有第二初始化电压电平VL,并且扫描信号SCAN(1)至SCAN(n)可以按照像素行的顺序而依次具有导通电平。因此,数据电压DATA可以通过数据线DL1至DLm被顺序地写入到像素行。每个像素10的驱动晶体管的栅极电压可以包括数据电压分量。

[0048] 在发射时段P5中,第一电力ELVDD可以具有第三电压电平VDD_H,第三电力VINT可以具有第一初始化电压电平VH,并且扫描信号SCAN(1)至SCAN(n)可以具有截止电平。因此,所有的像素10可以基于各自的数据电压DATA而同步地发射光。

[0049] 如上所述,根据示例实施例的显示设备100可以使用3T2C(3个晶体管和2个电容器)的像素结构来执行同步发射。基于第一电力ELVDD的电压电平的改变,可以稳定地执行对驱动晶体管的栅极电压和有机发光二极管的阳极电压的初始化和补偿而没有电流泄漏。另外,同步发射显示设备的第二电力ELVSS可以是恒定电压,使得该电力可以被稳定地施加给显示面板120,并且可以改善显示面板120中的IR降。

[0050] 图3示出像素10的实施例。图4示出用于对像素10进行控制的信号。图5示出用于对像素10进行控制的另外的信号。

[0051] 参考图3至图5,像素10可以包括:第一晶体管T1、第二晶体管T2、驱动晶体管TD、第

一电容器C1、第二电容器C2、以及有机发光二极管OLED。图4示出当显示黑色图像时像素10的操作,以及在像素10中的每个节点处的电压改变。图5示出当显示白色图像(或最大灰度级图像)时像素10的操作,以及在像素10中的每个节点处的电压改变。

[0052] 在一些实施例中,像素10可以在根据同步发射方法驱动的显示设备中。在一些实施例中,第一晶体管T1、第二晶体管T2和驱动晶体管TD可以是NMOS晶体管。例如,第一晶体管T1、第二晶体管T2和驱动晶体管TD中的每一个可以被实现为低温多晶硅(LTPS)薄膜晶体管、氧化物薄膜晶体管或低温多晶氧化物(LTPO)薄膜晶体管。

[0053] 在图3至图5中,像素10可以布置在被连接到第K扫描线的第K像素行中,其中K是正整数。

[0054] 第一晶体管T1可以连接在第一节点N1与第二节点N2之间。第一晶体管T1可以包括用于接收扫描信号SCAN(k)的栅电极。第一晶体管T1可以通过扫描信号SCAN(k)的导通电平而导通,以使驱动晶体管TD的栅电极与源电极电性短路或者将数据电压VDATA传输给驱动晶体管TD的栅电极。

[0055] 第二晶体管T2可以连接在第二节点N2和第三节点N3之间与第一晶体管T1串联。第二晶体管T2可以包括用于接收第三电力VINT(例如,初始化电力VINT)的栅电极。第三电力VINT可以具有第一初始化电压电平VH和小于第一初始化电压电平VH的第二初始化电压电平VL中的一个。第二晶体管T2可以通过第三电力VINT的第一初始化电压电平VH而导通,用于与第一晶体管T1一起使驱动晶体管TD的栅电极与源电极电性短路,或者用于被电连接到数据线DL。第二晶体管T2可以通过第三电力VINT的第二初始化电压电平VL而截止。

[0056] 驱动晶体管TD可以连接在第一电力ELVDD的源与第三节点N3之间。驱动晶体管TD可以包括连接到第一节点N1的栅电极。发射亮度可以由流过驱动晶体管TD的驱动电流 I_{OLED} 来确定。在一些实施例中,驱动晶体管TD的栅电极可以对应于第一节点N1,并且驱动晶体管TD的源电极可以对应于第三节点N3。

[0057] 第一电容器C1可以连接在第三电力VINT的源与第一节点N1之间。第二电容器C2可以连接在第二节点N2与数据线DL之间。写入时段P4中的驱动晶体管TD的栅极电压可以由存储在第一电容器C1和第二电容器C2中的电压来确定。

[0058] 有机发光二极管OLED可以连接在第三节点N3与第二电力ELVSS的源之间。在一些实施例中,有机发光二极管OLED的阳极可以对应于第三节点N3。

[0059] 如图4所示,在第一初始化时段P1期间,第一电力ELVDD可以具有第一电压电平VDD_M,第三电力VINT可以具有第一初始化电压电平VH,并且扫描信号SCAN(k)可以具有截止电平。因此,第二晶体管T2可以被导通,第二节点N2和第三节点N3可以被电性短路,并且第二节点N2和第三节点N3可以具有第一电压电平VDD_M。例如,有机发光二极管OLED的阳极电压可以被初始化为第一电压电平VDD_M。此时,由于前一帧中的发射而导致的残留电压可能会保持在第一节点电压VN1(例如,驱动晶体管TD的栅极电压)。

[0060] 在第二初始化时段P2中,第一电力ELVDD可以具有第一电压电平VDD_M,第三电力VINT可以具有第一初始化电压电平VH,并且扫描信号SCAN(k)可以具有导通电平。因此,串联连接的第一晶体管T1和第二晶体管T2可以被导通,并且第一节点N1、第二节点N2和第三节点N3可以被电性短路。因此,驱动晶体管TD可以被二极管连接。第一节点电压VN1(例如,驱动晶体管TD的栅极电压)、第二节点电压VN2和第三节点电压VN3(例如,阳极电压)可以具

有与第一电压电平VDD_M和驱动晶体管TD的阈值电压之和相对应的值(例如,表示为VDD_M+Vth)。有机发光二极管OLED的阳极电压和驱动晶体管TD的栅极电压可以被初始化为VDD_M+Vth。

[0061] 在补偿时段P3中,第一电力ELVDD可以具有第二电压电平VDD_L,第三电力VINT可以具有第一初始化电压电平VH,并且扫描信号SCAN(k)可以具有导通电平。因此,驱动晶体管TD可以保持二极管连接状态,并且第一节点电压VN1、第二节点电压VN2和第三节点电压VN3可以被改变为第二电压电平VDD_L和驱动晶体管Vth的阈值电压之和(VDD_L+Vth)。

[0062] 在写入时段P4中,第一电力ELVDD可以具有大于第二电力ELVSS的第三电压电平VDD_H。第三电力VINT可以具有第二初始化电压电平VL。扫描信号SCAN(k)可以具有导通电平。相应地,当写入数据电压VDATA时,第一晶体管T1可以被导通并且第二晶体管T2可以被截止。在一些实施例中,第三电压电平VDD_H可以是比第二电力ELVSS大出足够高的电压,以在饱和区域中对驱动晶体管TD进行驱动。被施加有数据电压VDATA的第一节点N1和第三节点N3可以通过第一晶体管T1和第二晶体管T2的操作被电性断开。因此,可以防止通过驱动晶体管TD的电流泄漏和由此引起的阳极电压(第三节点电压VN3)的波动。

[0063] 在一个实施例中,在写入时段P4的起始点处(例如,在第一时间点处)存储在第一电容器C1、第二电容器C2和有机发光二极管OLED的电容器(例如,寄生电容器)中的电荷可以分别由公式1至公式3来表示:

[0064] [公式1]

$$[0065] \quad Q11 = (VDD_L + Vth - VL) \times Cc1$$

[0066] [公式2]

$$[0067] \quad Q21 = (VDD_L + Vth - Vref) \times Cc2$$

[0068] [公式3]

$$[0069] \quad Q31 = (VDD_L + Vth - ELVSS) \times Coled$$

[0070] 其中Q11、Q21和Q31分别表示在写入时段P4的起始点(第一时间点)处存储在第一电容器C1、第二电容器C2和有机发光二极管OLED的电容器中的电荷。Vth表示驱动晶体管TD的阈值电压,VL表示第三电力VINT的第二初始化电压电平,Vref表示参考电压,ELVSS表示第二电力的电压电平。Cc1、Cc2和Coled分别表示第一电容器、第二电容器和有机发光二极管的电容器电容。

[0071] 在写入时段P4期间,在写入数据电压VDATA的时刻(例如,第二时间点),在该时刻将具有导通电平的第K扫描信号SCAN(k)施加给像素10,存储在像素10中的第一电容器C1、第二电容器C2和有机发光二极管OLED的电容器中的电荷可以例如由公式4至公式6来表示,。

[0072] [公式4]

$$[0073] \quad Q12 = (Vgate - VL) \times Cc1$$

[0074] [公式5]

$$[0075] \quad Q22 = (Vgate - VDATA) \times Cc2$$

[0076] [公式6]

$$[0077] \quad Q32 = (Vgate - ELVSS) \times Coled$$

[0078] 其中,Q12、Q22、Q32分别表示在第二时间点处(例如,数据电压VDATA通过第K扫描

信号SCAN(k)被写入到第K像素行)存储在第一电容C1、第二电容C2和有机发光二极管OLED的电容器中的电荷。Vgate表示驱动晶体管TD的栅极电压,VL表示第三电力VINT的第二初始化电压电平,ELVSS表示第二电力的电压电平。Cc1、Cc2和Coled分别表示第一电容器、第二电容器和有机发光二极管的电容器电容。

[0079] 在写入时段P4期间,由于第一节点N1与第二节点N2(例如,驱动晶体管TD的栅电极与源电极)可以是电性断开状态,所以在第一时间点处和第二时间点处的电荷总量可以大致上相同(即, $Q11+Q21+Q31=Q12+Q22+Q32$)。驱动晶体管TD的栅极电压(第一节点电压VN1)可以例如通过基于公式1至公式6的公式7来计算。

[0080] [公式7]

$$[0081] \quad V_{gate} = V_{DDL} + V_{th} + (V_{DATA} - V_{ref}) \cdot \frac{C_{c2}}{(C_{c1} + C_{c2} + C_{oled})}$$

[0082] 其中VDDL表示第一电力ELVDD的第二电压电平VDD_L。

[0083] 因此,可以基于施加到像素10的数据电压VDATA来确定写入时段P4中的驱动晶体管TD的栅极电压,而不管在不同时刻从数据驱动器中施加的其他数据电压如何。

[0084] 此外,驱动晶体管TD的栅电极和有机发光二极管OLED的阳极可以在写入时段P4期间被电性断开,从而可以防止在写入时段P4中通过驱动晶体管TD的电流泄漏以及由此引起的阳极电压的波动。因此,可以防止或改善由于电流泄漏而导致的诸如亮度偏差、像素串扰等显示缺陷。

[0085] 在发射时段P5中,第一电力ELVDD可以具有第三电压电平VDD_H,第三电力VINT可以具有第一初始化电压电平VH,并且扫描信号SCAN(k)可以具有截止电平。也就是说,在发射时段P5中,第三电力VINT可以从第二初始化电压电平VL上升到第一初始化电压电平VH,并且第一节点电压VN1可以与第三电力VINT的变化量(例如,VH-VL)相对应地上升。因此,驱动晶体管可以稳定地在饱和区域中进行操作,基于数据电压VDATA的驱动电流I_OLED可以通过驱动晶体管TD而流入有机发光二极管OLED,并且有机发光二极管OLED可以发射对应于数据电压VDATA的光。

[0086] 图5示出当与白色图像相对应的数据电压被施加到像素10时用于对像素10进行控制的信号的另一实施例。如图5所示,驱动电流I_OLED可以随着数据电压VDATA的大小而发生变化。如上所述,根据示例实施例的像素10及其驱动方法可以实现同步发射型显示设备,该同步发射型显示设备用于基于第一电力ELVDD和第三电力VINT的电压电平的相对简单的3T2C的电路结构来执行初始化和补偿。因此,同步发射型显示设备可以实现高显示分辨率。

[0087] 另外,串联连接的第一晶体管T1和第二晶体管T2可以由不同的信号(例如,扫描信号和第三电力)来控制,使得第一节点N1和第三节点N3可以在写入时段P4中彼此电性隔离。因此,可以防止通过数据电压VDATA写入从驱动晶体管TD到有机发光二极管OLED泄漏的电流,并且可以防止或改善由于电流泄漏而导致的亮度偏差、像素串扰。

[0088] 图6示出用于对图3中的像素10进行控制的信号的另一实施例。除了写入时段中的第一电力的电压电平以外,图6中的像素的操作可以与图4和图5中的操作大致相同或相似。

[0089] 参考图3和图6,像素10可以基于与白色图像相对应的数据电压VDATA来发射光。在第一初始化时段P1、第二初始化时段P2和补偿时段P3期间,像素10可以进行与图4的操作大

致相同的操作。例如,在第一初始化时段P1和第二初始化时段P2中的第一电力ELVDD的第一电压电平VDD_M1可以与图4的第一电压电平VDD_M大致相同。在补偿时段P3中的第一电力ELVDD的第二电压电平VDD_L可以与图4的第二电压电平VDD_L大致相同。

[0090] 在写入时段P4中,第一电力ELVDD可具有第一电压电平VDD_M1或大于第一电压电平VDD_M1的第三电压电平VDD_M2,第三电力VINT可具有第二初始化电压电平VL,并且扫描信号SCAN(k)可以具有导通电平。

[0091] 在发射时段P5中,第一电力ELVDD可以具有大于第三电压电平VDD_M2的第四电压电平VDD_H,第三电力VINT可以具有第一初始化电压电平VH,并且扫描信号SCAN(k)可以具有截止电平。例如,第四电压电平VDD_H可以与图4的发射时段P5中的第三电压电平VDD_H大致相同。

[0092] 即,在写入时段P4中,第一电力ELVDD的第三电压电平VDD_M2可以被确定为用于消除通过驱动晶体管TD的电流泄漏路径的最佳值。在一些实施例中,在写入时段P4中的第一电力ELVDD的电压电平(例如,第三电压电平VDD_M2)可以大于或等于第一电压电平VDD_M1并且小于第四电压电平VDD_H。因此,可以防止在写入时段P4中通过驱动晶体管TD的电流泄漏。

[0093] 图7示出像素的另一实施例,除了用于对第二晶体管进行驱动的方法之外,该像素可以与图3中的像素大致相同或相似。参考图7,像素可以包括:第一晶体管T1、第二晶体管T2、驱动晶体管TD、第一电容器C1、第二电容器C2、以及有机发光二极管OLED。

[0094] 第一晶体管T1、第二晶体管T2和驱动晶体管TD可以是NMOS晶体管。例如,第一晶体管T1、第二晶体管T2和驱动晶体管TD中的每一个可以是LTPS薄膜晶体管、氧化物薄膜晶体管或LTPO薄膜晶体管。

[0095] 第一晶体管T1可以连接在第一节点N1与第二节点N2之间。第一晶体管T1可以包括用于接收扫描信号SCAN(k)的栅电极。

[0096] 第二晶体管T2可以连接在第二节点N2和第三节点N3之间与第一晶体管T1串联。第二晶体管T2可以包括用于接收全局栅信号GW的栅电极。在一些实施例中,全局栅信号GW可以在扫描驱动器中生成。全局栅信号GW可以在第一初始化时段、第二初始化时段、补偿时段和发射时段中具有导通电平,并且在写入时段中具有截止电平。因此,在第一初始化时段、第二初始化时段、补偿时段和发射时段中,第二晶体管T2可以处于导通状态。

[0097] 驱动晶体管TD可以连接在第一电力ELVDD的源与第三节点N3之间。驱动晶体管TD可以包括连接到第一节点N1的栅电极。发射亮度可以由流过驱动晶体管TD的驱动电流I_{OLED}来确定。

[0098] 图8示出图1的显示设备中的像素10的另一实施例,图9示出用于对图8中的像素进行控制的信号的实施例。除了第一晶体管之外,图8的像素可以与图3的像素大致相同或相似。

[0099] 参考图8和图9,像素可以包括:第一晶体管T1、第二晶体管T2、驱动晶体管TD、第一电容器C1、第二电容器C2、以及有机发光二极管OLED。在一些实施例中,驱动晶体管TD和第二晶体管T2可以是NMOS晶体管,并且第一晶体管T1可以是p沟道金属氧化物半导体(PMOS)晶体管。

[0100] 在一些实施例中,驱动晶体管TD和第二晶体管T2可以是氧化物薄膜晶体管或LTPS

薄膜晶体管,并且第一晶体管T1可以是LTPS薄膜晶体管。在一些实施例中,驱动晶体管TD和第二晶体管T2可以通过LTPO工艺形成的氧化物薄膜晶体管。

[0101] 如图9所示,第一晶体管T1可以是PMOS晶体管,因此施加到第一晶体管T1的栅电极上的扫描信号SCAN(k)的逻辑高电平可以是截止电平,并且逻辑低电平可以是导通电平。如上所述,由扫描信号SCAN(k)控制的第一晶体管T1可以由PMOS晶体管代替,并且具有第一晶体管T1的像素可以被应用于各种类型的显示面板驱动器。

[0102] 图10示出像素的另一实施例,除了用于对第二晶体管进行驱动的方法之外,该像素可以与图8中的像素大致相同或相似。

[0103] 参考图10,像素可以包括:第一晶体管T1、第二晶体管T2、驱动晶体管TD、第一电容器C1、第二电容器C2、以及有机发光二极管OLED。在一些实施例中,驱动晶体管TD和第二晶体管T2可以是NMOS晶体管,并且第一晶体管T1可以是p沟道金属氧化物半导体(PMOS)晶体管。

[0104] 第一晶体管T1可以连接在第一节点N1与第二节点N2之间。第一晶体管T1可以包括用于接收扫描信号SCAN(k)的栅电极。

[0105] 第二晶体管T2可以连接在第二节点N2和第三节点N3之间与第一晶体管T1串联。第二晶体管T2可以包括用于接收全局栅信号GW的栅电极。在一些实施例中,全局栅信号GW可以在扫描驱动器中生成。全局栅信号GW可以在第一初始化时段、第二初始化时段、补偿时段和发射时段中具有导通电平,并且在写入时段中具有截止电平。因此,在第一初始化时段、第二初始化时段、补偿时段和发射时段中,第二晶体管T2可以处于导通状态。

[0106] 驱动晶体管TD可以连接在第一电力ELVDD的源与第三节点N3之间。驱动晶体管TD可以包括连接到第一节点N1的栅电极。发射亮度可以由流过驱动晶体管TD的驱动电流 I_{OLED} 来确定。

[0107] 图11和图12示出图1的显示设备中的像素的附加实施例,除了晶体管的类型之外,该像素可以与图3的像素大致相同或相似。

[0108] 参考图11和图12,像素可以包括:第一晶体管T1、第二晶体管T2、驱动晶体管TD、第一电容器C1、第二电容器C2、以及有机发光二极管OLED。第一晶体管T1可以连接在第一节点N1与第二节点N2之间,并且可以包括用于接收扫描信号SCAN(k)的栅电极。

[0109] 第二晶体管T2可以连接在第二节点N2和第三节点N3之间与第一晶体管T1串联。第二晶体管T2可以包括用于接收初始化电力VINT(例如,第三电力)的栅电极。驱动晶体管TD可以连接在第一电力ELVDD的源与第三节点N3之间。驱动晶体管TD可以包括连接到第一节点N1的栅电极。发射亮度可以由流过驱动晶体管TD的驱动电流 I_{OLED} 来确定。

[0110] 在一些实施例中,如图11所示,驱动晶体管TD可以是NMOS晶体管,并且第一晶体管T1和第二晶体管T2可以是PMOS晶体管。例如,PMOS晶体管可以是LTPS薄膜晶体管。然而,在这种情况下,初始化电力VINT、扫描信号SCAN(k)的电压电平可以与图4至图6中所描述的操作不同的方式来改变。

[0111] 在一些实施例中,如图12所示,驱动晶体管TD和第二晶体管T2可以是PMOS晶体管,并且第一晶体管T1可以是NMOS晶体管。在这种情况下,初始化电力VINT的电压电平可以与图4至图6中所描述的操作不同的方式来改变。因此,在写入时段P4中,第一节点N1(驱动晶体管TD的栅电极)和第三节点N3(阳极)可以彼此被电性隔离。

[0112] 图13示出电子设备1000的实施例,并且图14示出被实现为头戴式显示器的电子设备1000的实施例。参考图13和图14,电子设备1000可以包括:处理器1010、存储设备1020、储存设备1030、输入/输出(I/O)设备1040、电源1050、以及显示设备1060。显示设备1060可以对应于图1的显示设备。

[0113] 另外,电子设备1000可以进一步包括用于与显卡、声卡、存储卡、通用串行总线(USB)设备、其他适当的电子设备等进行通信的多个端口。在一个实施例中,如图14所示,电子设备1000可以被实现为头戴式显示器(HMD)。然而,这是一个示例,并且电子设备1000不限于此。例如,电子设备1000可以被实现在电视、智能电话、虚拟现实(VR)设备、移动电话、视频电话、智能平板、智能手表、平板电脑、个人计算机、车载导航、监视器、笔记本电脑、和/或类似物中。

[0114] 处理器1010可以执行各种适当的计算功能。处理器1010可以是微处理器、中央处理单元(CPU)等。处理器1010可以经由地址总线、控制总线、数据总线等耦接到其他适当的组件。此外,处理器1010可以耦接到诸如外围组件互连(PCI)总线等扩展总线。

[0115] 存储设备1020还可以存储用于电子设备1000的操作的数据。例如,存储设备1020可以包括诸如可擦除可编程只读存储器(EPROM)设备、电可擦除可编程只读存储器(EEPROM)设备、闪存设备、相位随机存取存储器(PRAM)设备、电阻随机存取存储器(RRAM)设备、纳米浮动栅极存储器(NFGM)设备、聚合物随机存取存储器(PoRAM)设备、磁性随机存取存储器(MRAM)设备、铁电随机存取存储器(FRAM)设备等的至少一个非易失性存储设备、和/或诸如动态随机存取存储器(DRAM)设备、静态随机存取存储器(SRAM)设备、移动DRAM设备等的至少一个易失性存储设备、等等。

[0116] 储存设备1030可以存储用于电子设备1000的操作的数据。储存设备1030可以是固态驱动器(SSD)设备、硬盘驱动器(HDD)设备、CD-ROM设备、等等。I/O设备1040可以是诸如键盘、小键盘、触摸板、触摸屏、鼠标和/或类似物等的输入设备、以及诸如打印机、扬声器和/或类似物等的输出设备。电源1050可以提供用于对电子设备1000进行操作的电力。

[0117] 显示设备1060可以经由总线或其他通信链路连接到其他元件。根据一些示例实施例,显示设备1060可以位于I/O设备1040中。如上所述,显示设备1060可以包括包含多个像素的显示面板以及显示面板驱动器,该显示面板驱动器用于对连接到显示面板的扫描线和数据线进行驱动,并且将初始化电力、第一电力和第二电力提供给显示面板。

[0118] 显示面板中的像素中的每个像素可以包括:第一晶体管,连接在第一节点与第二节点之间,并且具有被配置为接收扫描信号的栅电极;第二晶体管,连接在第二节点和第三节点之间与第一晶体管串联,并且具有被配置为接收初始化电力(第三电力)的栅电极;驱动晶体管,连接在第一电力的源与第三节点之间,并且具有连接到第一电极以对驱动电流进行控制的栅电极;有机发光二极管,连接在第三节点与第二电力的源之间,用于基于驱动电流来发射光;第一电容器,连接在初始化电力的源与第一节点之间;以及第二电容器,连接在第二节点与数据线中的一条之间。

[0119] 因此,电子设备1000中的显示设备1060可以以相对简单的3T2C的电路结构来执行同步发射。因此,同步发射型显示设备1060可以实现高显示分辨率。

[0120] 本实施例可以被应用于任何显示设备和包括该显示设备的任何系统。例如,本实施例可以被应用于HMD设备、电视、计算机监视器、膝上型计算机、数码相机、移动电话、智能

电话、智能平板、个人数字助理 (PDA)、便携式多媒体播放器 (PMP)、MP3 播放器、导航系统、游戏机、视频电话等。

[0121] 本文描述的方法、过程和/或操作可以通过由计算机、处理器、控制器或其他信号处理设备执行的代码或指令来执行。计算机、处理器、控制器或其他信号处理设备可以是本文所描述的那些元件、或者是除了本文所描述的元件之外的元件。因为详细描述构成方法(或计算机、处理器、控制器或其他信号处理设备的操作)的基础的算法,所以用于实现方法实施例的操作的代码或指令可以将计算机、处理器、控制器或其他信号处理设备转换成用于执行本文所描述的方法的专用处理器。

[0122] 本文所公开的实施例的驱动器、控制器以及其他信号生成和信号处理特征可以以例如可包括硬件、软件或两者的逻辑来实现。当至少部分地以硬件来实现时,驱动器、控制器以及其他信号生成和信号处理特征可以是例如各种集成电路中的任何一种,各种集成电路包括但不限于,专用集成电路、可编程门阵列、逻辑门的组合、片上系统、微处理器、或其他类型的处理或控制电路。

[0123] 当至少部分地以软件来实现时,驱动器、控制器以及其他信号生成和信号处理特征可以包括例如存储器或其他储存设备,该存储器或其他储存设备用于存储要由例如计算机、处理器、微处理器、控制器或其他信号处理设备执行的代码或指令。计算机、处理器、微处理器、控制器或其他信号处理设备可以是本文所描述的那些元件、或者是除了本文所描述的元件之外的元件。因为详细描述构成方法(或计算机、微处理器、控制器或其他信号处理设备的操作)的基础的算法,所以用于实现方法实施例的操作的代码或指令可以使计算机、处理器、控制器或其他信号处理设备转换成用于执行本文所描述的方法的专用处理器。

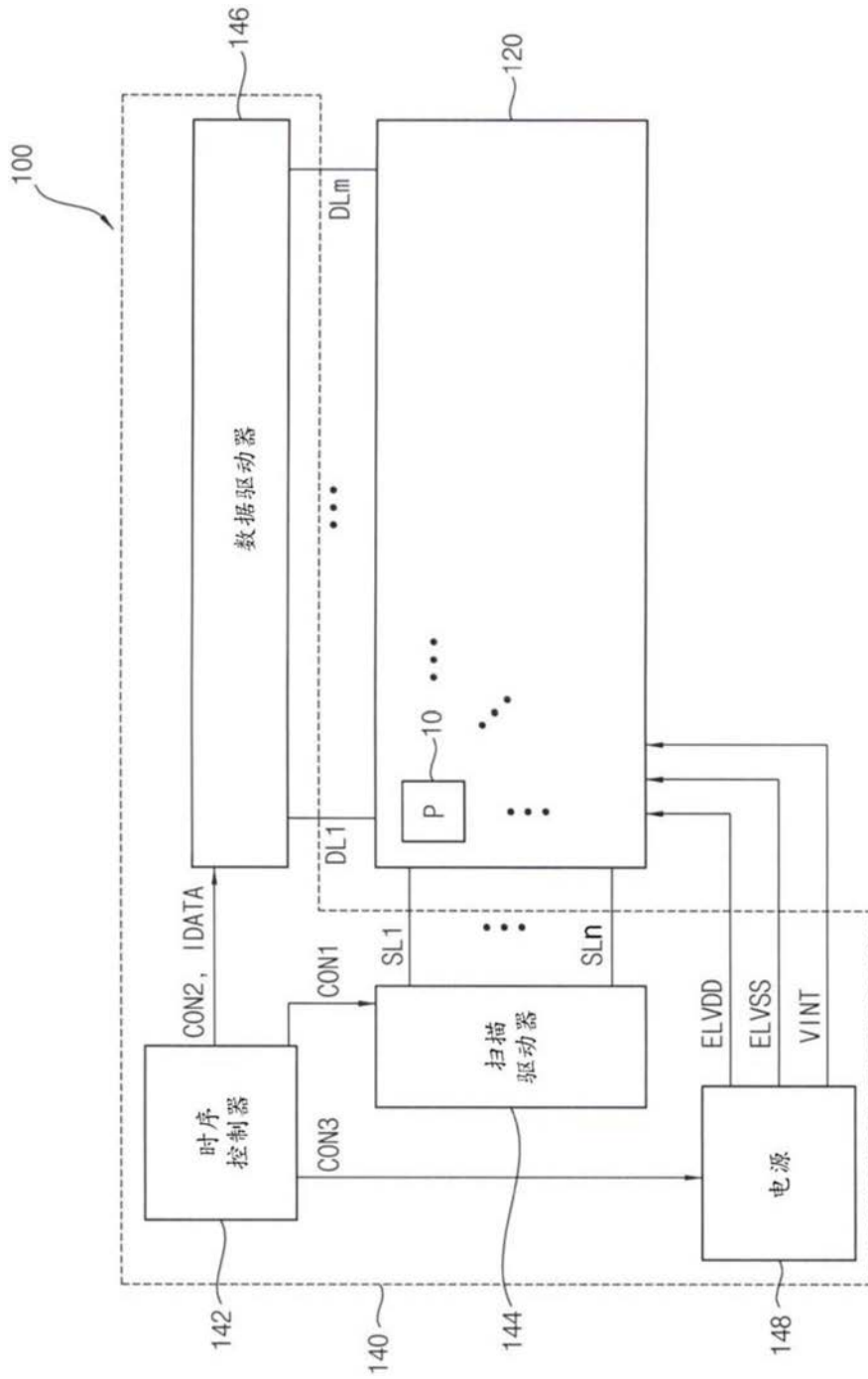


图1

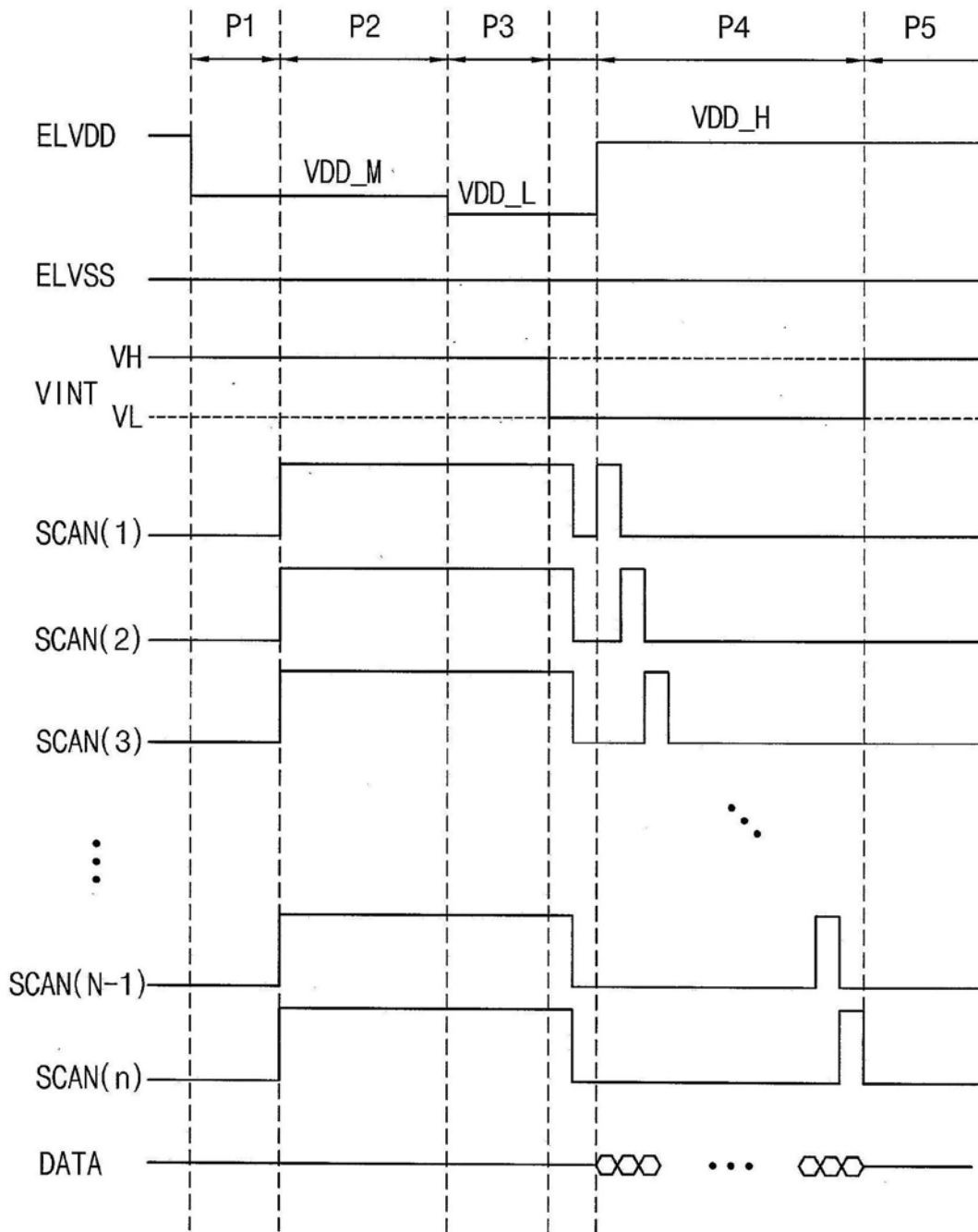


图2

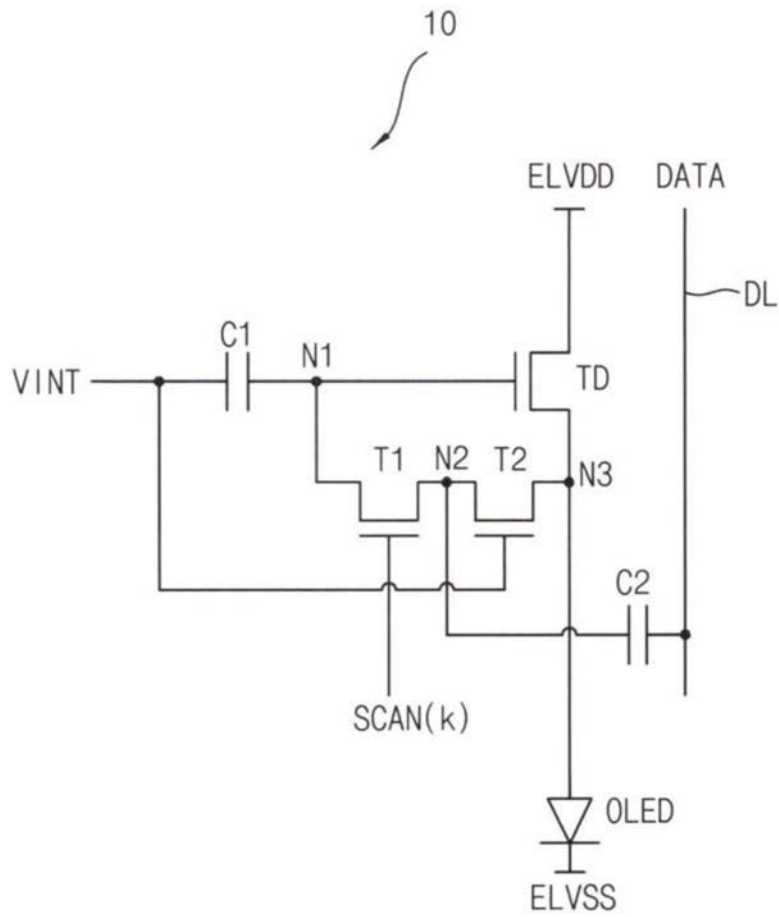


图3

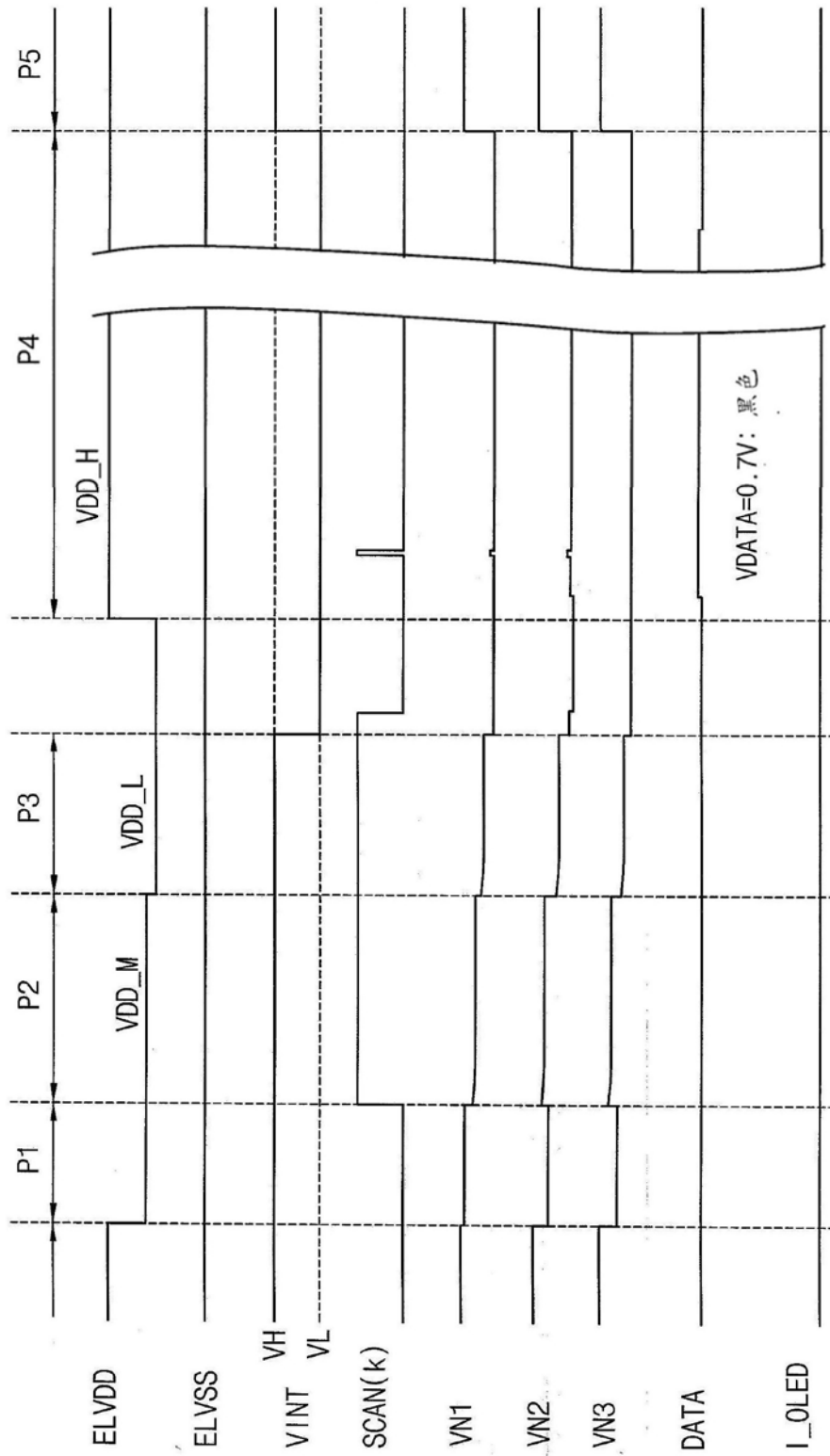


图4

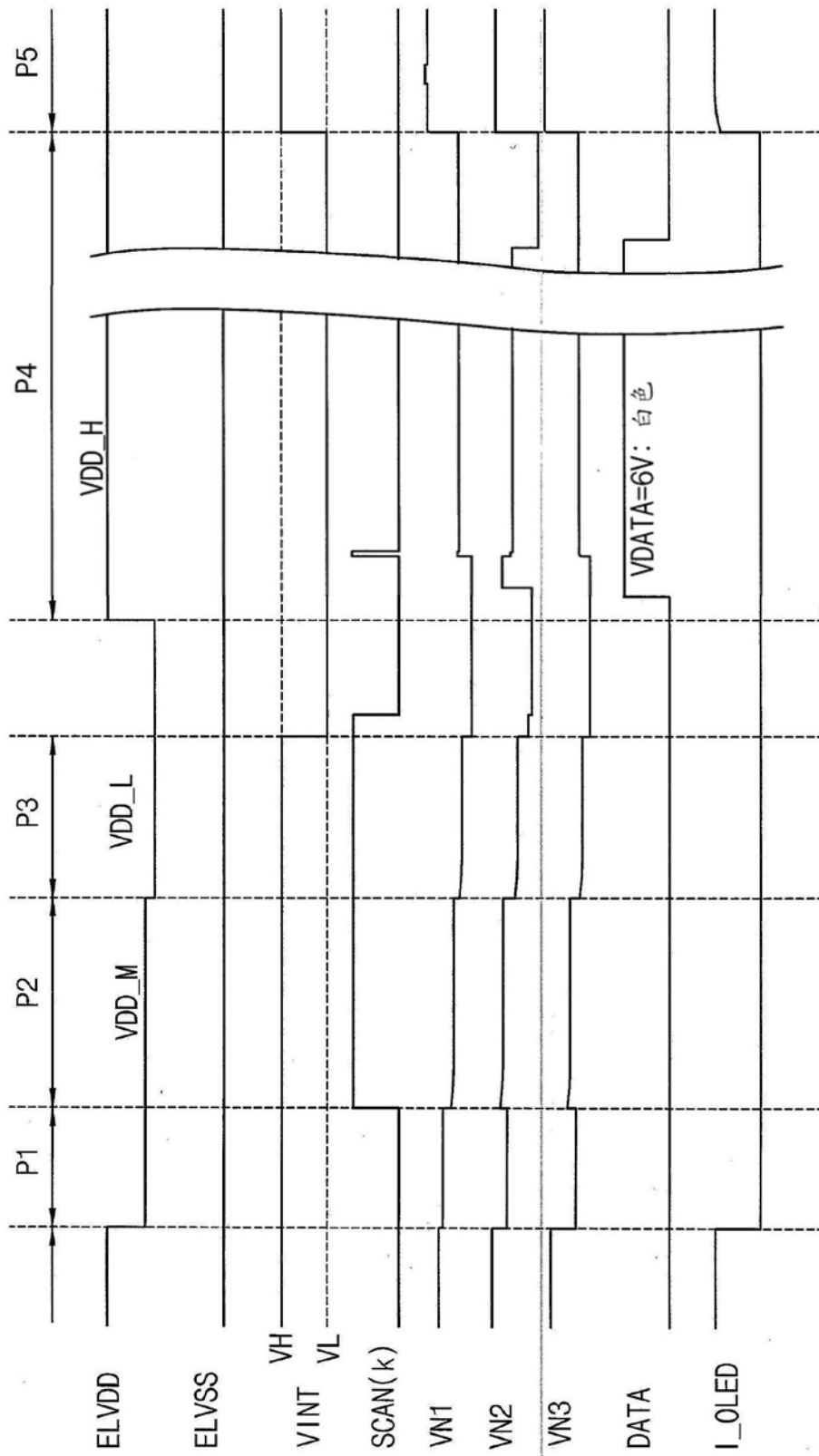


图5

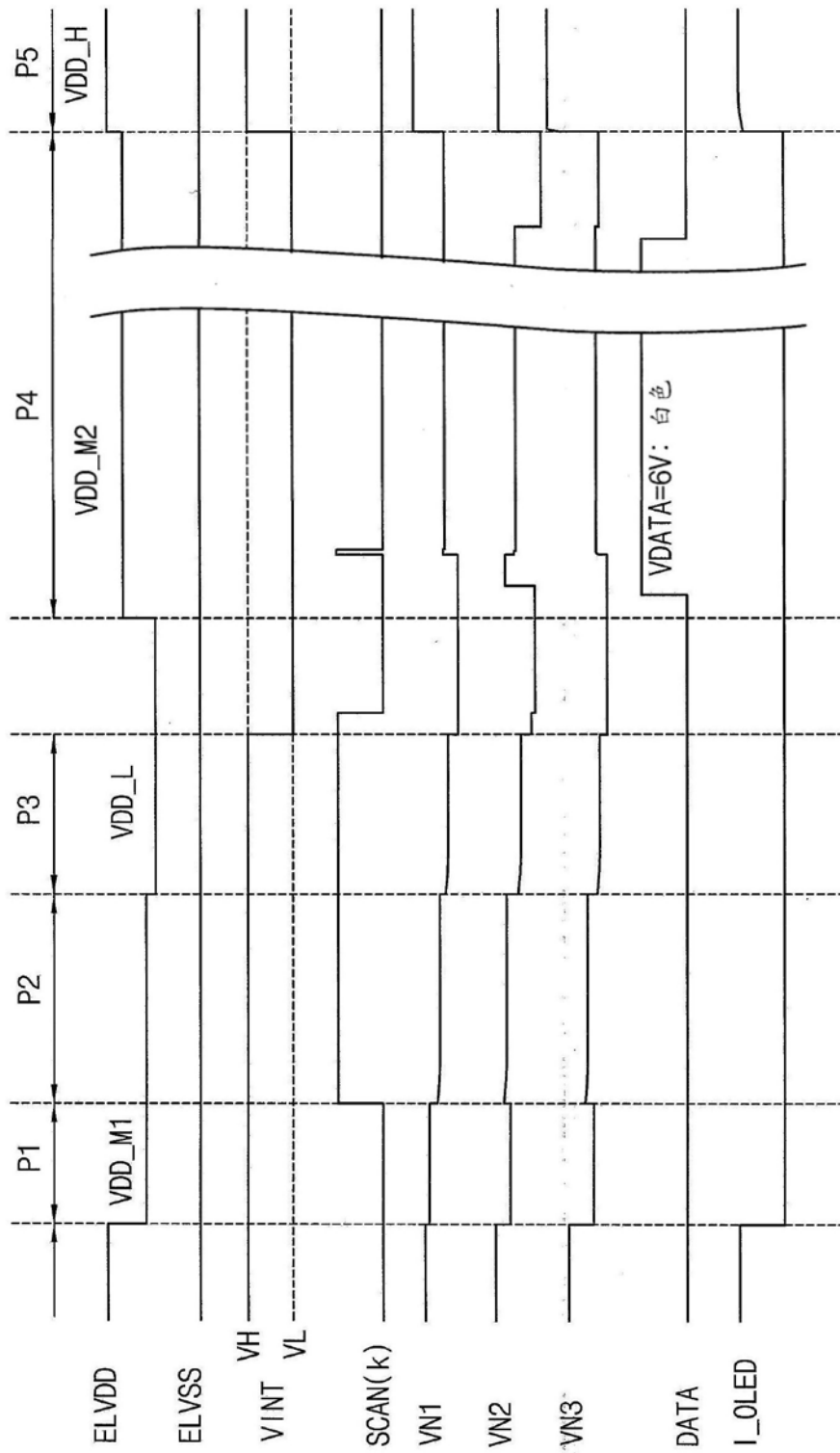


图6

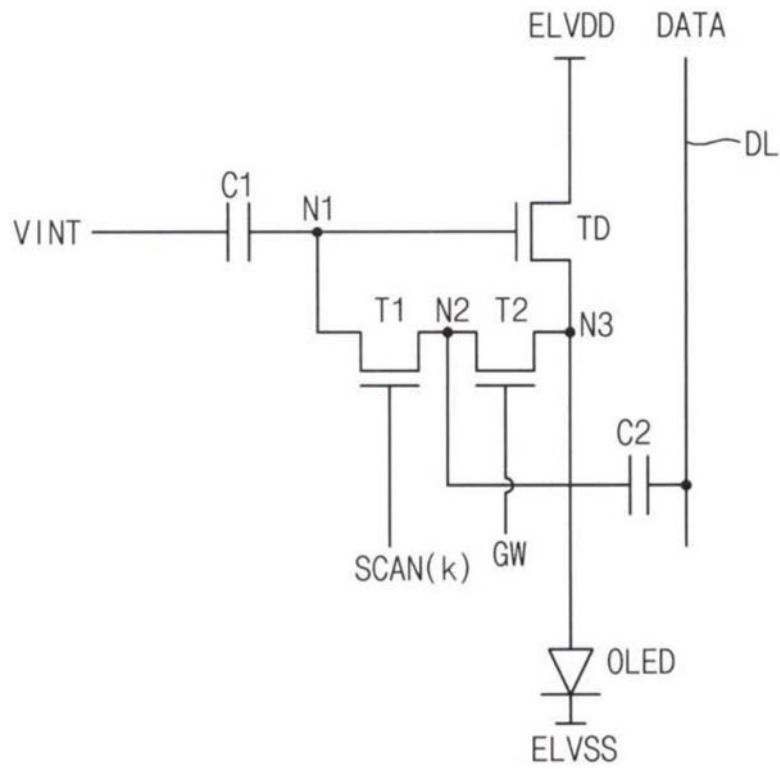


图7

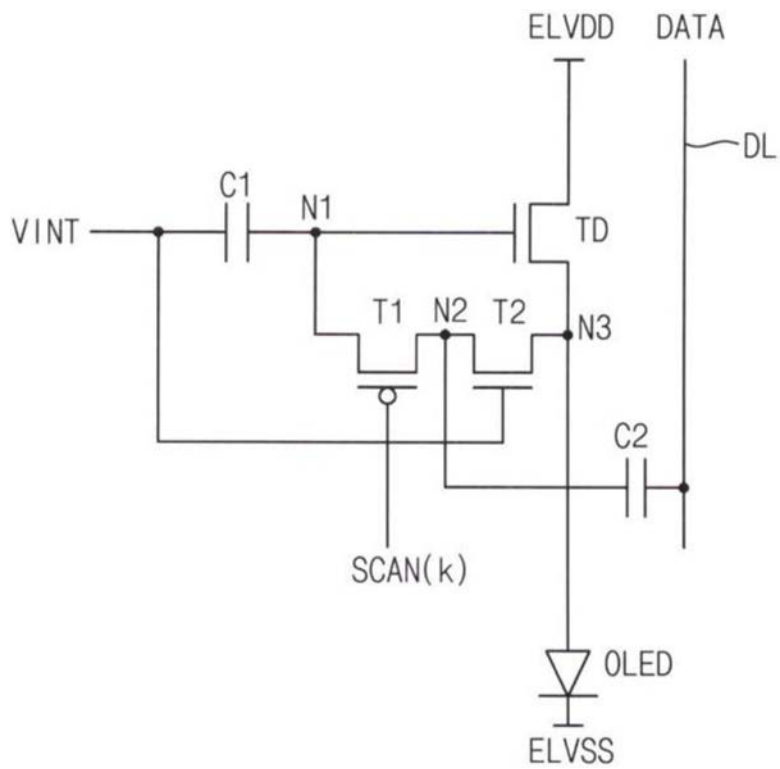


图8

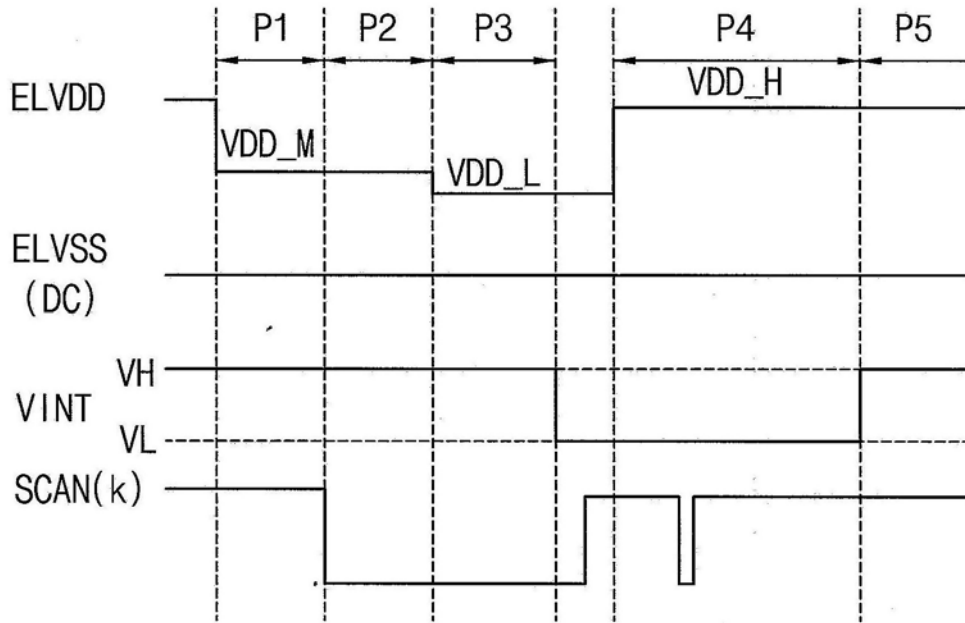


图9

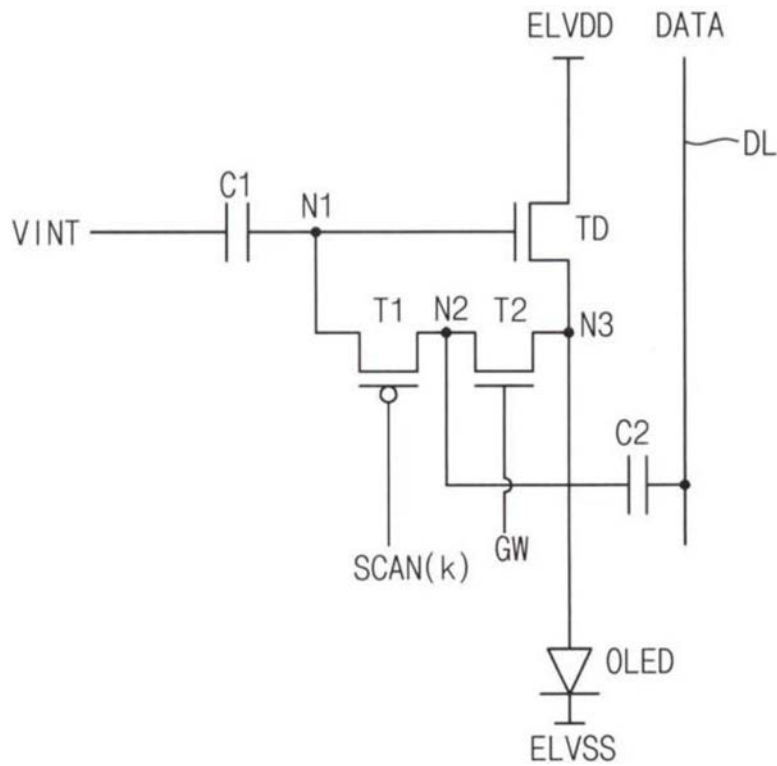


图10

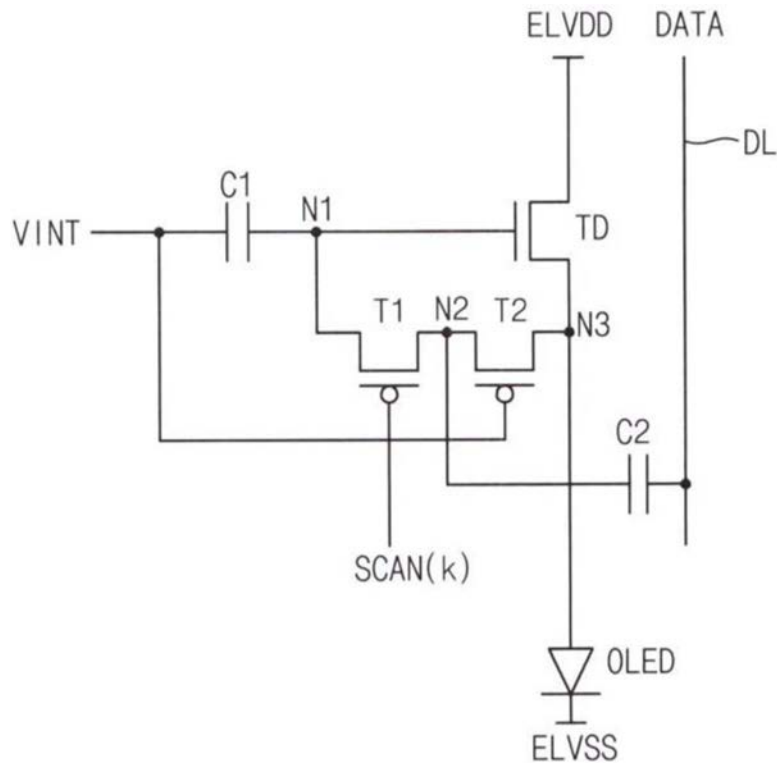


图11

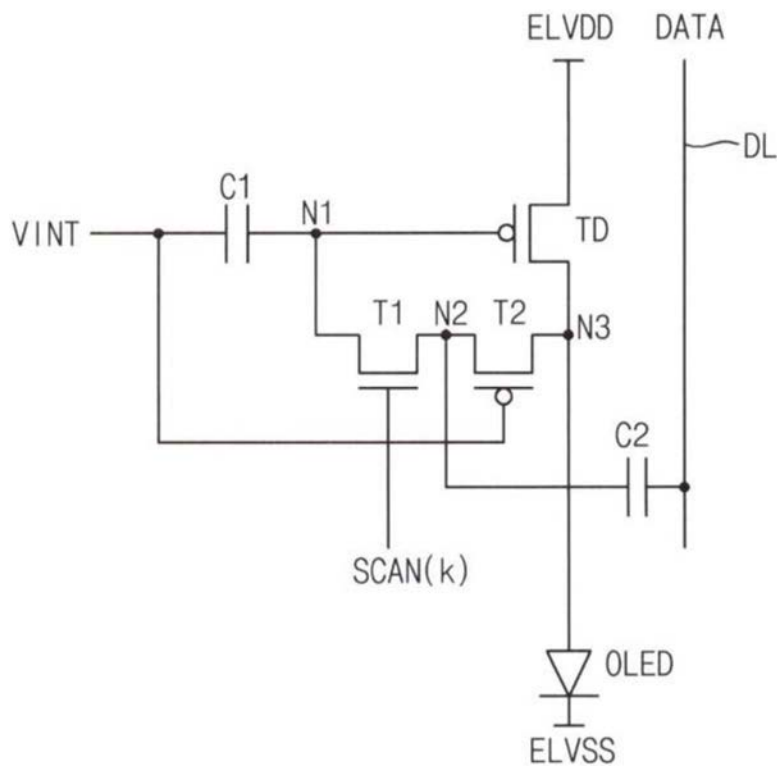


图12

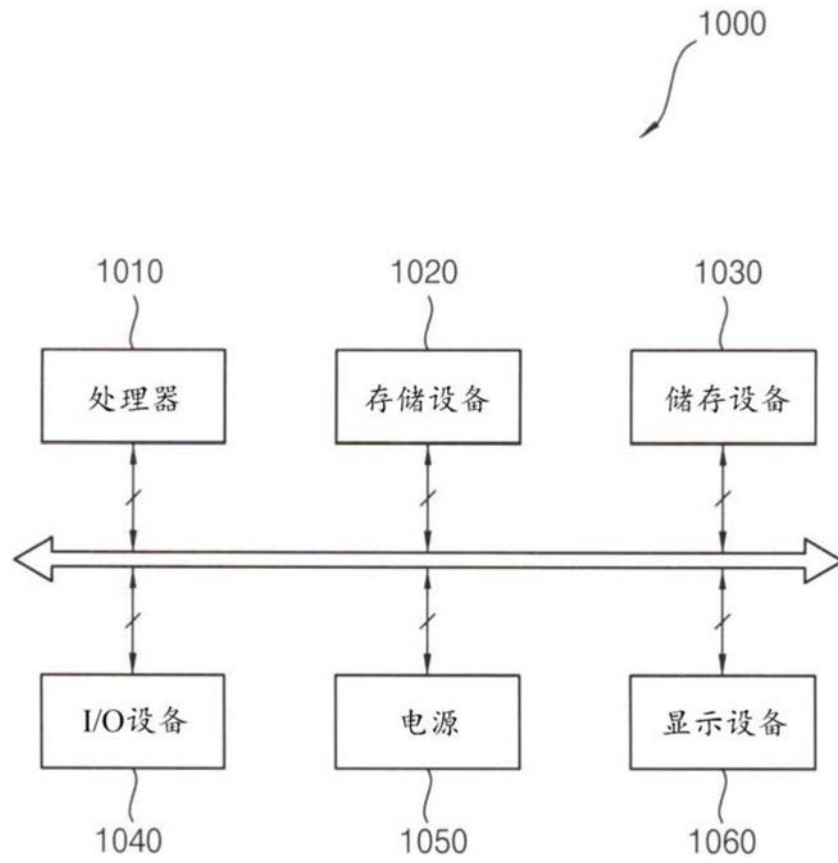


图13

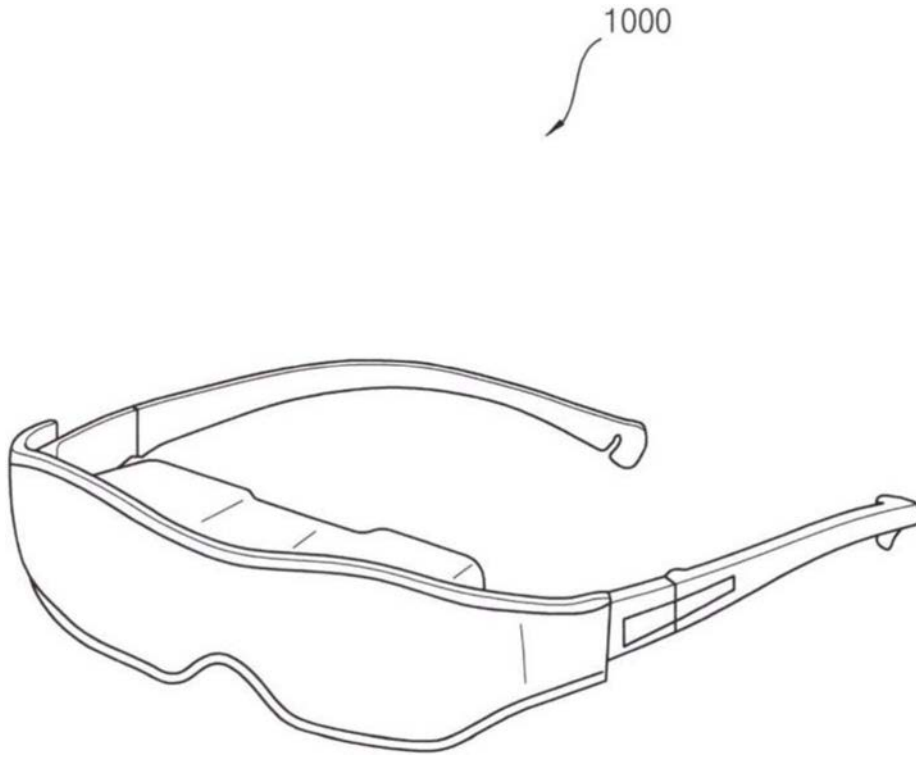


图14

专利名称(译)	像素以及具有该像素的显示设备		
公开(公告)号	CN108399886A	公开(公告)日	2018-08-14
申请号	CN201810105745.2	申请日	2018-02-02
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	朴竣贤 徐荣完 李安洙 郑宝容 赵康文 蔡钟哲		
发明人	朴竣贤 徐荣完 李安洙 郑宝容 赵康文 蔡钟哲		
IPC分类号	G09G3/3208		
CPC分类号	G09G3/3208 G09G3/3233 G09G2300/0814 G09G2300/0819 G09G2320/0223 G09G2320/0233 H01L27/3265 G09G3/3258 G09G2310/0264 H01L51/5203		
优先权	1020170016283 2017-02-06 KR		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开一种像素以及具有该像素的显示设备。显示面板驱动器基于具有至少三个电压电平的第一电力、具有恒定电压的第二电力和具有两个电压电平的第三电力来对像素进行驱动。每个像素包括：第一晶体管，连接在第一节点与第二节点之间，并且包括用于接收扫描信号的栅电极；第二晶体管，连接在第二节点和第三节点之间与第一晶体管串联，并且包括用于接收第三电力的栅电极；以及驱动晶体管，连接在第一电力的源与第三节点之间，并且包括连接到第一节点的栅电极，用于对有机发光二极管的驱动电流进行控制。第一电容器连接在第三电力的源与第一节点之间，第二电容器连接在第二节点与数据线中的一条之间。

