



(12)发明专利申请

(10)申请公布号 CN 107516489 A

(43)申请公布日 2017.12.26

(21)申请号 201711004261.0

(22)申请日 2017.10.24

(71)申请人 深圳市华星光电半导体显示技术有限公司

地址 518132 广东省深圳市光明新区公明街道塘明大道9-2号

(72)发明人 王珊 温亦谦

(74)专利代理机构 深圳市德力知识产权代理事务所 44265

代理人 林才桂 刘巍

(51)Int.Cl.

G09G 3/3208(2016.01)

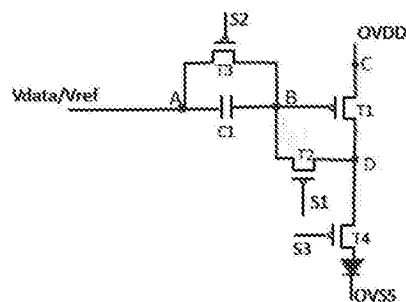
权利要求书1页 说明书4页 附图4页

(54)发明名称

OLED像素驱动电路及其驱动方法

(57)摘要

本发明涉及一种OLED像素驱动电路及其驱动方法。该OLED像素驱动电路包括：第一薄膜晶体管(T1)栅极连接第二节点(B)，源极和漏极连接第三节点(C)和第四节点(D)；第二薄膜晶体管(T2)栅极连接第一信号(S1)，源极和漏极连接第二节点(B)和第四节点(D)；第三薄膜晶体管(T3)栅极连接第二信号(S2)，源极和漏极连接第一节点(A)和第二节点(B)；第四薄膜晶体管(T4)栅极连接第三信号(S3)，源极和漏极连接第四节点(D)和OLED的阳极；OLED的阴极连接电源低电位(OVSS)；电容(C1)两端连接第一节点(A)和第二节点(B)；第三节点(C)连接电源高电位(OVDD)；第一节点(A)连接电压输入端(Vdata/Vref)。本发明还提供了驱动方法。本发明消除了因阈值电压的不同导致发光不均匀的现象。



1. 一种OLED像素驱动电路,其特征在于,包括:

第一薄膜晶体管(T1),其栅极连接第二节点(B),源极和漏极分别连接第三节点(C)和第四节点(D);

第二薄膜晶体管(T2),其栅极连接第一信号(S1),源极和漏极分别连接第二节点(B)和第四节点(D);

第三薄膜晶体管(T3),其栅极连接第二信号(S2),源极和漏极分别连接第一节点(A)和第二节点(B);

第四薄膜晶体管(T4),其栅极连接第三信号(S3),源极和漏极分别连接第四节点(D)和OLED的阳极;

OLED的阴极连接电源低电位(OVSS);

电容(C1),其两端分别连接第一节点(A)和第二节点(B);

第三节点(C)连接电源高电位(OVDD);

第一节点(A)连接电压输入端(Vdata/Vref)以输入数据电压(Vdata)或参考电压(Vref);

所述第一薄膜晶体管(T1)、第二薄膜晶体管(T2)、第三薄膜晶体管(T3)及第四薄膜晶体管(T4)为P型晶体管。

2. 如权利要求1所述的OLED像素驱动电路,其特征在于,所述第一信号(S1)、第二信号(S2)以及第三信号(S3)的时序配置为包括数据电压存储阶段,阈值电压补偿阶段,以及发光阶段。

3. 如权利要求2所述的OLED像素驱动电路,其特征在于,在所述数据电压存储阶段和阈值电压补偿阶段,电压输入端(Vdata/Vref)输入数据电压(Vdata)。

4. 如权利要求2所述的OLED像素驱动电路,其特征在于,在所述发光阶段,电压输入端(Vdata/Vref)输入参考电压(Vref)。

5. 如权利要求2所述的OLED像素驱动电路,其特征在于,在所述数据电压存储阶段,第一信号(S1)为高电平,第二信号(S2)为低电平,第三信号(S3)为高电平。

6. 如权利要求2所述的OLED像素驱动电路,其特征在于,在所述阈值电压补偿阶段,第一信号(S1)为低电平,第二信号(S2)为高电平,第三信号(S3)为高电平。

7. 如权利要求2所述的OLED像素驱动电路,其特征在于,在所述发光阶段,第一信号(S1)为高电平,第二信号(S2)为高电平,第三信号(S3)为低电平。

8. 一种如权利要求1所述的OLED像素驱动电路的驱动方法,其特征在于,包括:所述第一信号(S1)、第二信号(S2)以及第三信号(S3)的时序配置为包括数据电压存储阶段,阈值电压补偿阶段,以及发光阶段。

9. 如权利要求8所述的OLED像素驱动电路的驱动方法,其特征在于,在所述数据电压存储阶段和阈值电压补偿阶段,电压输入端(Vdata/Vref)输入数据电压(Vdata)。

10. 如权利要求8所述的OLED像素驱动电路的驱动方法,其特征在于,在所述发光阶段,电压输入端(Vdata/Vref)输入参考电压(Vref)。

OLED像素驱动电路及其驱动方法

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种OLED像素驱动电路及其驱动方法。

背景技术

[0002] 作为新一代显示技术,有机发光二极管(OLED)显示面板具有低功耗、高色域、高亮度、高分辨率、宽视角、高响应速度等优点,因此备受市场的青睐。

[0003] OLED显示装置按照驱动方式可以分为无源矩阵型OLED(Passive Matrix OLED, PMOLED)和有源矩阵型OLED(Active Matrix OLED, AMOLED)两大类。其中,AMOLED具有呈阵列式排布的像素,属于主动显示类型,发光效能高,通常用作高清晰度的大尺寸显示装置。

[0004] 参见图1,其为现有OLED的2T1C像素驱动电路示意图,现有的驱动方法及像素结构,通过对OLED施加不同的直流驱动电压,使得OLED在不同的灰阶值下显示所需要的色彩和亮度。2T1C指电路主要包括两个薄膜晶体管和一个电容,其中一个薄膜晶体管T2为开关TFT,由扫描信号Gate控制,用于控制数据信号Data的进入,是控制电容Cst的充电开关,另一个薄膜晶体管T1为驱动TFT,用于驱动OLED,控制通过OLED的电流,电容Cst主要是用来存储Data信号进而控制T1对OLED的驱动电流。在图1所示电路中,作为举例,T1和T2均采用了P型TFT。扫描信号Gate可以来自于栅极驱动器,对应于某一行扫描线,数据信号Data可以来自于源极驱动器,对应于某一列数据线。OVDD为电源高电位,OVSS为电源低电位。

[0005] 扫描信号Gate打开后,数据信号Data的电压Vdata接入到驱动TFTT1,存储在电容Cst上,使得T1一直处于导通状态,OLED长时间处于直流偏置状态,内部的离子极性化形成内建电场,导致OLED的阈值电压不断增大,OLED的发光亮度不断降低。长时间发光缩短了OLED的寿命。每个子像素OLED的衰老程度不同,使得屏幕显示画面不均,影响显示效果。

[0006] 如图2a所示,其为现有OLED的6T1C像素驱动电路示意图,图2b为图2a所示电路的时序图。电路主要包括T1~T6共6个薄膜晶体管和1个电容C1,其中T6为N型TFT。按照时序图示意,OLED的驱动过程由信号S1~S3控制,划分为t1~t3共三个阶段。但是以上现有6T1C像素驱动电路驱动方法存在以下不足:像素结构既有N型TFT又有P型TFT,结构工艺较为复杂;6T1C结构,有效发光面积较小。

[0007] 总之,现有OLED像素驱动电路各自均存在缺陷,亟需改进。如图1所示,现有OLED的2T1C像素驱动电路中,Gate打开后,Vdata电位存储在电容Cst中,驱动TFT保持导通,使得OLED一直处于直流偏置状态,此驱动方法容易引起OLED的衰老。如图2a和图2b所示,现有OLED的6T1C像素驱动电路TFT数量较多且类型不同,工艺复杂。

发明内容

[0008] 因此,本发明的目的在于提供一种OLED像素驱动电路,消除因驱动晶体管的工艺造成的阈值电压的不同导致发光不均匀的现象。

[0009] 本发明的另一目的在于提供一种OLED像素驱动电路的驱动方法,消除因驱动晶体管的工艺造成的阈值电压的不同导致发光不均匀的现象。

- [0010] 为实现上述目的,本发明提供了一种OLED像素驱动电路,包括:
- [0011] 第一薄膜晶体管,其栅极连接第二节点,源极和漏极分别连接第三节点和第四节点;
- [0012] 第二薄膜晶体管,其栅极连接第一信号,源极和漏极分别连接第二节点和第四节点;
- [0013] 第三薄膜晶体管,其栅极连接第二信号,源极和漏极分别连接第一节点和第二节点;
- [0014] 第四薄膜晶体管,其栅极连接第三信号,源极和漏极分别连接第四节点和OLED的阳极;
- [0015] OLED的阴极连接电源低电位;
- [0016] 电容,其两端分别连接第一节点和第二节点;
- [0017] 第三节点连接电源高电位;
- [0018] 第一节点连接电压输入端以输入数据电压或参考电压;
- [0019] 所述第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管及第四薄膜晶体管为P型晶体管。
- [0020] 其中,所述第一信号、第二信号以及第三信号的时序配置为包括数据电压存储阶段,阈值电压补偿阶段,以及发光阶段。
- [0021] 其中,在所述数据电压存储阶段和阈值电压补偿阶段,电压输入端输入数据电压。
- [0022] 其中,在所述发光阶段,电压输入端输入参考电压。
- [0023] 其中,在所述数据电压存储阶段,第一信号为高电平,第二信号为低电平,第三信号为高电平。
- [0024] 其中,在所述阈值电压补偿阶段,第一信号为低电平,第二信号为高电平,第三信号为高电平。
- [0025] 其中,在所述发光阶段,第一信号为高电平,第二信号为高电平,第三信号为低电平。
- [0026] 本发明还提供了上述OLED像素驱动电路的驱动方法,所述第一信号、第二信号以及第三信号的时序配置为包括数据电压存储阶段,阈值电压补偿阶段,以及发光阶段。
- [0027] 其中,在所述数据电压存储阶段和阈值电压补偿阶段,电压输入端输入数据电压。
- [0028] 其中,在所述发光阶段,电压输入端输入参考电压。
- [0029] 综上,本发明的OLED像素驱动电路及其驱动方法消除了因驱动晶体管的工艺造成的阈值电压的不同导致发光不均匀的现象,提高面板的显示质量;使用同一种类型的TFT,使面板制程工艺简单。

附图说明

- [0030] 下面结合附图,通过对本发明的具体实施方式详细描述,将使本发明的技术方案及其他有益效果显而易见。
- [0031] 附图中,
- [0032] 图1为现有OLED的2T1C像素驱动电路示意图;
- [0033] 图2a为现有OLED的6T1C像素驱动电路示意图;

- [0034] 图2b为图2a所示电路的时序图；
- [0035] 图3为本发明OLED像素驱动电路一较佳实施例的电路示意图；
- [0036] 图4为图3所示电路的时序图；
- [0037] 图5a为图3所示电路在数据电压存储阶段的电路状态示意图；
- [0038] 图5b为图3所示电路在数据电压存储阶段的电路驱动信号时序图；
- [0039] 图6a为图3所示电路在阈值电压补偿阶段的电路状态示意图；
- [0040] 图6b为图3所示电路在阈值电压补偿阶段的电路驱动信号时序图；
- [0041] 图7a为图3所示电路在发光阶段的电路状态示意图；
- [0042] 图7b为图3所示电路在发光阶段的电路驱动信号时序图。

具体实施方式

[0043] 参见图3,其为本发明OLED像素驱动电路一较佳实施例的电路示意图,图4为图3所示电路的时序图。本发明提出一种4T1C的OLED像素电路及像素驱动方法,用于驱动有机发光二极管,该较佳实施例的电路主要包括:

[0044] 薄膜晶体管T1,其栅极连接节点B,源极和漏极分别连接节点C和节点D;薄膜晶体管T2,其栅极连接信号S1,源极和漏极分别连接节点B和节点D;薄膜晶体管T3,其栅极连接信号S2,源极和漏极分别连接节点A和节点B;薄膜晶体管T4,其栅极连接信号S3,源极和漏极分别连接节点D和OLED的阳极;

[0045] OLED的阴极连接电源低电位0VSS;

[0046] 电容C1,其两端分别连接节点A和节点B;

[0047] 节点C连接电源高电位0VDD;

[0048] 节点A连接电压输入端Vdata/Vref以输入数据电压Vdata或参考电压Vref;

[0049] 在此较佳实施例中,T1、T2、T3及T4为P型晶体管。

[0050] 信号S1、信号S2以及信号S3的时序配置为包括数据电压存储阶段,阈值电压补偿阶段,以及发光阶段,以分别对应驱动过程所包括的三个阶段,分别为第一阶段:OLED数据电压Vdata的存储阶段、第二阶段:OLED阈值电压补偿阶段、第三阶段:OLED发光阶段。

[0051] 在数据电压存储阶段和阈值电压补偿阶段,电压输入端Vdata/Vref输入数据电压Vdata,在此较佳实施例中此时数据电压Vdata为高电平。在发光阶段,电压输入端Vdata/Vref输入参考电压Vref,在此较佳实施例中此时参考电压Vref为高电平。

[0052] 参见图5a及图5b,图5a为图3所示电路在数据电压存储阶段的电路状态示意图,图5b为相应的电路驱动信号时序图。

[0053] 在第一阶段,OLED数据电压Vdata的存储阶段,信号S1为高电平,信号S2为低电平,信号S3为高电平。

[0054] 由于电路中晶体管为P型晶体管,因此,S2为低电位时,所以T3导通,S1、S3为高电位时,T2、T4关闭,节点A处的电位 V_A =节点B处的电位 V_B =数据电压Vdata。

[0055] 此阶段完成对OLED数据电压Vdata的存储。

[0056] 参见图6a及图6b,图6a为图3所示电路在阈值电压补偿阶段的电路状态示意图,图6b为相应的电路驱动信号时序图。

[0057] 在第二阶段,OLED阈值电压补偿阶段,信号S1为低电平,信号S2为高电平,信号S3

为高电平。

[0058] S2为高电位,所以T3关闭,S1为低电位,T2导通,因电容C1的作用,节点C处放电,T1导通,直到截止电压关闭,即 $V_B = OVDD - V_{th}$, $V_A = V_{data}$, V_{th} 表示T1的截止电压。

[0059] 此阶段完成OLED阈值电压补偿。

[0060] 参见图7a及图7b,图7a为图3所示电路在发光阶段的电路状态示意图,图7b为相应的电路驱动信号时序图。

[0061] 在第三阶段,OLED发光显示阶段,信号S1为高电平,信号S2为高电平,信号S3为低电平。

[0062] S3低电位,T4导通,由于节点A电位突变为参考电压 V_{ref} ,电压变化 $\Delta V = V_{ref} - V_{data}$,由于电容C1的耦合作用,节点B电位会随之改变,由原来的 $OVDD - V_{th}$ 变为 $OVDD - V_{th} + \Delta V = OVDD - V_{th} + V_{ref} - V_{data}$,因T1为P型,所以驱动电流 $I_{oled} = k(V_{sg} - V_{th})^2 = k(OVDD - OVDD + V_{th} - V_{ref} + V_{data} - V_{th})^2 = k(V_{data} - V_{ref})^2$,消除了因驱动晶体管的工艺造成的阈值电压的不同导致发光不均匀的现象,发光二极管OLED发光。

[0063] 此阶段完成OLED的发光显示。

[0064] 本发明还相应提供了上述像素驱动电路的驱动方法,消除了因驱动晶体管的工艺造成的阈值电压的不同导致发光不均匀的现象,改善面板的显示质量。

[0065] 综上,本发明的OLED像素驱动电路及其驱动方法消除了因驱动晶体管的工艺造成的阈值电压的不同导致发光不均匀的现象,提高面板的显示质量;使用同一种类型的TFT,使面板制程工艺简单。

[0066] 以上所述,对于本领域的普通技术人员来说,可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形,而所有这些改变和变形都应属于本发明后附的权利要求的保护范围。

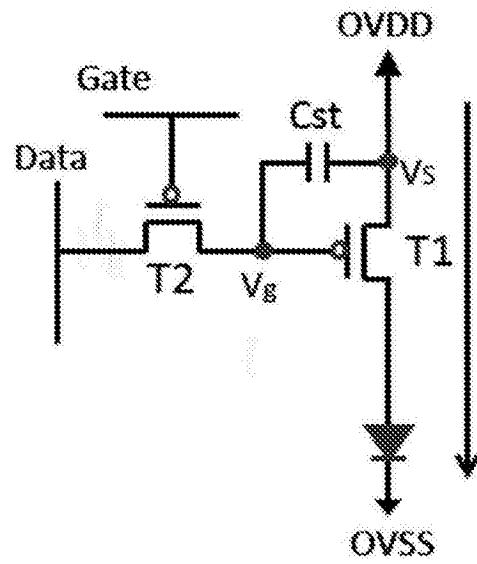


图1

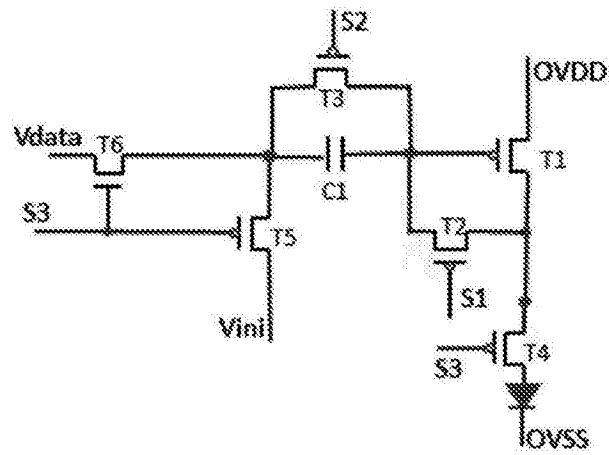


图2a

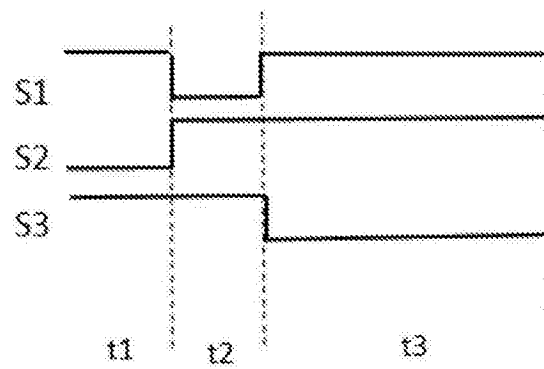


图2b

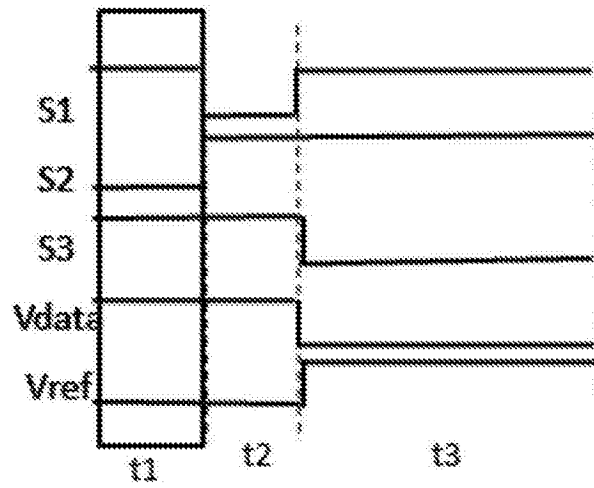


图5b

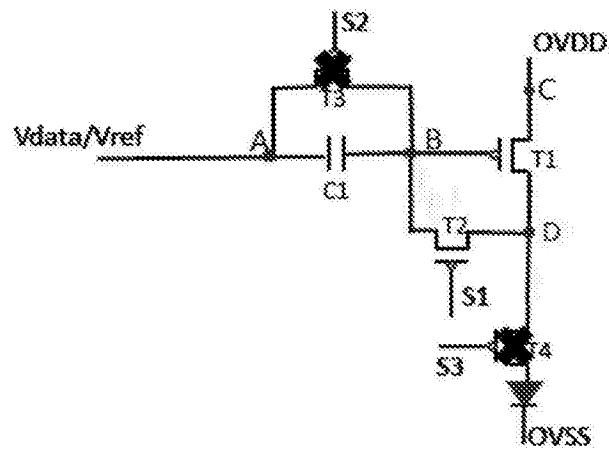


图6a

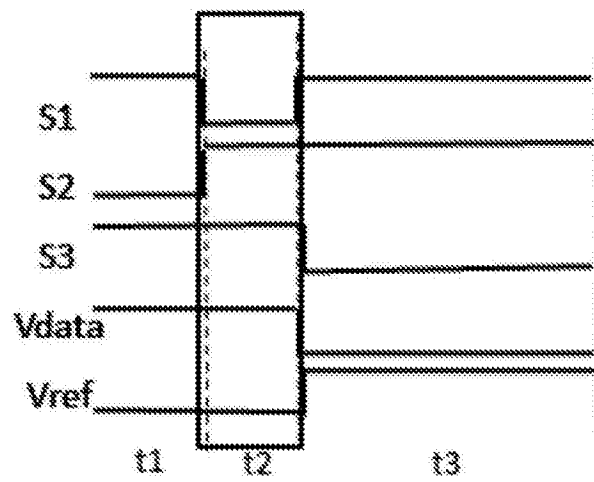


图6b

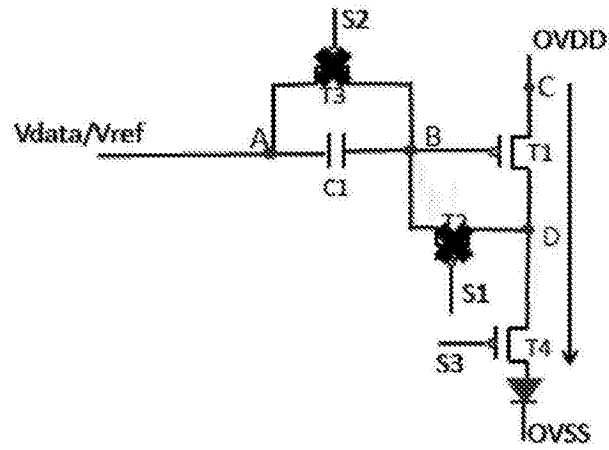


图7a

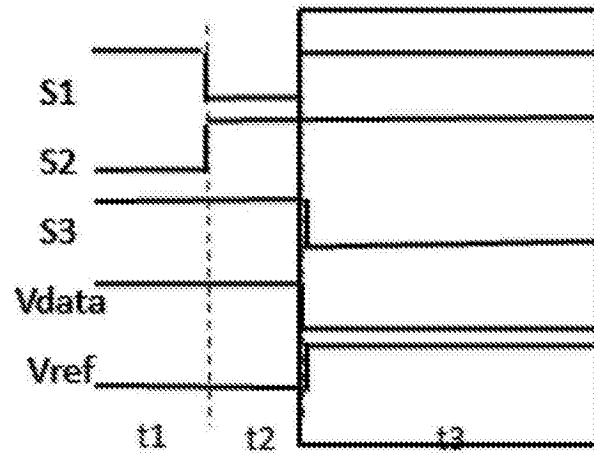


图7b

专利名称(译)	OLED像素驱动电路及其驱动方法		
公开(公告)号	CN107516489A	公开(公告)日	2017-12-26
申请号	CN2017111004261.0	申请日	2017-10-24
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	王珊 温亦谦		
发明人	王珊 温亦谦		
IPC分类号	G09G3/3208		
CPC分类号	G09G3/3208		
代理人(译)	刘巍		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及一种OLED像素驱动电路及其驱动方法。该OLED像素驱动电路包括：第一薄膜晶体管(T1)栅极连接第二节点(B)，源极和漏极连接第三节点(C)和第四节点(D)；第二薄膜晶体管(T2)栅极连接第一信号(S1)，源极和漏极连接第二节点(B)和第四节点(D)；第三薄膜晶体管(T3)栅极连接第二信号(S2)，源极和漏极连接第一节点(A)和第二节点(B)；第四薄膜晶体管(T4)栅极连接第三信号(S3)，源极和漏极连接第四节点(D)和OLED的阳极；OLED的阴极连接电源低电位(OVSS)；电容(C1)两端连接第一节点(A)和第二节点(B)；第三节点(C)连接电源高电位(OVDD)；第一节点(A)连接电压输入端(Vdata/Vref)。本发明还提供了驱动方法。本发明消除了因阈值电压的不同导致发光不均匀的现象。

