



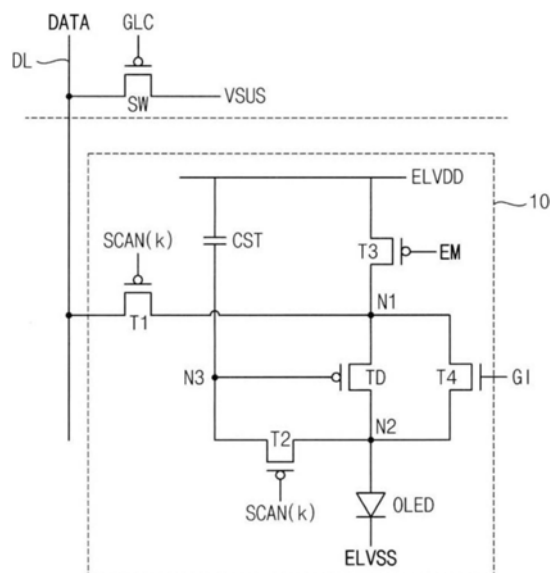
(43)申请公布日 2018.08.14

G09G 3/3266(2016.01)

权利要求书3页 说明书12页 附图13页

(57)摘要

本发明涉及一种像素以及具有像素的显示设备。像素包括第一晶体管、第二晶体管、第三晶体管、第四晶体管以及驱动晶体管。第一晶体管连接在数据线与第一节点之间,并具有用以接收扫描信号的栅电极。驱动晶体管连接在第一节点与第二节点之间,并具有连接到第三节点的栅电极。第二晶体管连接在第二节点与第三节点之间,并具有用以接收扫描信号的栅电极。第三晶体管连接在第一电源与第一节点之间,并具有用以接收发射信号的栅电极。第四晶体管连接在第一节点与第二节点之间,并具有用以接收初始化信号的栅电极。有机发光二极管连接在第二节点与第二电源之间。存储电容器连接在第一电源与第三节点之间。



1. 一种显示设备,包括:

显示面板,包括多个像素;以及

显示面板驱动器,对多条扫描线、多条发射控制线、多条初始化线和多条数据线进行驱动,所述显示面板驱动器将第一电源和第二电源提供给所述显示面板,其中所述像素中的每一个像素包括:

第一晶体管,连接在所述数据线中的一条与第一节点之间,并具有用以接收扫描信号的栅电极;

驱动晶体管,连接在所述第一节点与第二节点之间,并具有连接到第三节点的栅电极;

第二晶体管,连接在所述第二节点与所述第三节点之间,并具有用以接收所述扫描信号的栅电极;

第三晶体管,连接在所述第一电源与所述第一节点之间,并具有用以接收发射信号的栅电极;

第四晶体管,与所述驱动晶体管并联地连接在所述第一节点与所述第二节点之间,并具有用以接收初始化信号的栅电极;

有机发光二极管,连接在所述第二节点与所述第二电源之间;以及

存储电容器,连接在所述第一电源与所述第三节点之间。

2. 根据权利要求1所述的显示设备,其中,所述显示面板驱动器基于帧驱动所述显示面板,所述帧包括:

初始化周期,用以同时地对第二节点电压和第三节点电压进行初始化;

写入周期,在所述初始化周期之后,用以对所述驱动晶体管的阈值电压进行补偿并顺序地写入数据电压;以及

发射周期,在所述写入周期之后,用以使所述像素同时地发射光。

3. 根据权利要求2所述的显示设备,其中

所述驱动晶体管是p沟道金属氧化物半导体晶体管,并且

所述第四晶体管是n沟道金属氧化物半导体晶体管。

4. 根据权利要求3所述的显示设备,其中

所述第一电源是预定的恒定电压,并且

所述第二电源具有第一电压电平和大于所述第一电压电平的第二电压电平中的一个。

5. 根据权利要求4所述的显示设备,其中

所述扫描信号的导通电平和所述发射信号的导通电平中的每一个对应于逻辑低电平,并且

所述初始化信号的导通电平对应于逻辑高电平。

6. 根据权利要求4所述的显示设备,其中,在所述初始化周期中:

所述第二电源具有所述第一电压电平,

所述扫描信号和所述初始化信号具有截止电平,并且

所述发射信号具有所述截止电平。

7. 根据权利要求4所述的显示设备,其中,在所述写入周期中:

所述第二电源具有所述第二电压电平,

所述初始化信号和所述发射信号具有截止电平,并且

所述扫描信号按像素行的顺序依次具有导通电平。

8. 根据权利要求4所述的显示设备, 其中, 在所述发射周期中:

所述第二电源具有所述第一电压电平,

所述发射信号具有导通电平, 并且

所述扫描信号和所述初始化信号具有截止电平。

9. 根据权利要求4所述的显示设备, 其中

所述第二电源的所述第一电压电平小于所述第一电源的电压电平, 并且

所述第二电源的所述第二电压电平大于所述第一电源的电压电平。

10. 根据权利要求3所述的显示设备, 其中, 所述显示面板驱动器包括:

全局栅极驱动器, 用以共同地通过所述发射控制线将所述发射信号提供给所述像素, 并且共同地通过所述初始化线将所述初始化信号提供给所述像素。

11. 根据权利要求10所述的显示设备, 其中, 所述全局栅极驱动器用以:

在所述初始化周期期间输出具有导通电平的所述初始化信号, 并且

在所述发射周期期间输出具有导通电平的所述发射信号。

12. 根据权利要求3所述的显示设备, 其中, 所述显示面板驱动器包括:

扫描驱动器, 用以在所述初始化周期期间将具有导通电平的所述扫描信号同时地输出到所述扫描线, 并且按像素行的顺序将具有导通电平的所述扫描信号顺序地输出到所述扫描线。

13. 根据权利要求3所述的显示设备, 进一步包括:

电源供应, 将维持电压提供给所述数据线,

其中在所述初始化周期和所述发射周期中, 通过所述数据线将所述维持电压提供给所述显示面板, 并且其中在所述初始化周期中, 将所述有机发光二极管的阳极电压和所述驱动晶体管的栅极电压初始化为所述维持电压。

14. 根据权利要求2所述的显示设备, 其中

所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管和所述驱动晶体管是p沟道金属氧化物半导体晶体管,

所述第一电源是预定的恒定电压, 并且

所述第二电源具有第一电压电平和大于所述第一电压电平的第二电压电平中的一个。

15. 根据权利要求14所述的显示设备, 其中, 所述显示面板驱动器包括:

全局栅极驱动器, 用以共同地通过所述发射控制线将所述发射信号提供给所述像素。

16. 根据权利要求15所述的显示设备, 其中

所述初始化信号对应于当前扫描信号的下一个扫描信号, 所述当前扫描信号的下一个扫描信号与相对于当前像素行的下一个像素行相对应。

17. 一种像素, 包括:

第一晶体管, 连接在数据线与第一节点之间, 并具有用以接收第K个扫描信号的栅电极, 其中K是正整数;

驱动晶体管, 连接在所述第一节点与第二节点之间, 并具有连接到第三节点的栅电极;

第二晶体管, 连接在所述第二节点与所述第三节点之间, 并具有用以接收所述第K个扫描信号的栅电极;

第三晶体管,连接在第一电源与所述第一节点之间,并具有用以接收发射信号的栅电极;

第四晶体管,与所述驱动晶体管并联地连接在所述第一节点与所述第二节点之间,并具有用以接收初始化信号的栅电极;

有机发光二极管,连接在所述第二节点与第二电源之间;以及
存储电容器,连接在所述第一电源与所述第三节点之间。

18. 根据权利要求17所述的像素,其中
所述驱动晶体管是p沟道金属氧化物半导体晶体管,并且
所述第四晶体管是n沟道金属氧化物半导体晶体管。

19. 根据权利要求18所述的像素,其中
所述第四晶体管是氧化物薄膜晶体管、低温多晶硅薄膜晶体管和低温多晶氧化物薄膜晶体管中的一种。

20. 根据权利要求18所述的像素,其中
所述第一电源是预定的恒定电压,并且
所述第二电源具有第一电压电平和大于所述第一电压电平的第二电压电平中的一个。

像素以及具有像素的显示设备

技术领域

[0001] 本文中的一个或多个实施例涉及一种像素以及显示设备。

背景技术

[0002] 已经提出了用于对显示器进行控制的各种方法。示例包括逐行发射法和同时发射法。在逐行扫描法中,像素行顺序地发射光。在同时发射法中,在顺序数据写入操作完成之后,显示器中的所有像素同步地发射光。

[0003] 一种逐行发射显示器具有拥有7T-1C结构(例如七个晶体管和一个电容器)的像素。一种同时发射显示器具有拥有4T-1C结构(例如,四个晶体管和一个电容器)的像素,其中晶体管是p沟道金属氧化物半导体(PMOS)晶体管。显示器中的4T-1C像素未对有机发光二极管的阳极电压进行初始化。在这些显示器或其他显示器中,作为像素驱动电压而施加的第一电源和第二电源基于数据写入状态或发射状态来改变电压电平。因此,增加了用于对阳极电压进行初始化的时间以及非发射时间,并且降低了电源供应的稳定性。这可能会导致亮度偏差以及图像均匀性劣化。

发明内容

[0004] 根据一个或多个实施例,显示设备包括:包括多个像素的显示面板,以及用以对多条扫描线、多条发射控制线、多条初始化线和多条数据线进行驱动的显示面板驱动器,显示面板驱动器将第一电源和第二电源提供给显示面板,其中,像素中的每一个像素包括:第一晶体管,连接在数据线中的一条与第一节点之间,并具有用以接收扫描信号的栅电极;驱动晶体管,连接在第一节点与第二节点之间,并具有连接到第三节点的栅电极;第二晶体管,连接在第二节点与第三节点之间,并具有用以接收扫描信号的栅电极;第三晶体管,连接在第一电源与第一节点之间,并具有用以接收发射信号的栅电极;第四晶体管,与驱动晶体管并联地连接在第一节点与第二节点之间,并具有用以接收初始化信号的栅电极;有机发光二极管,连接在第二节点与第二电源之间;以及存储电容器,连接在第一电源与第三节点之间。

[0005] 显示面板驱动器可以基于帧驱动显示面板,该帧包括:初始化周期,用以同时地对第二节点电压和第三节点电压进行初始化;写入周期,在初始化周期之后,用以对驱动晶体管的阈值电压进行补偿并顺序地写入数据电压;以及发射周期,在写入周期之后,用以使像素同时地发射光。驱动晶体管可以是p沟道金属氧化物半导体晶体管,并且第四晶体管可以是n沟道金属氧化物半导体晶体管。

[0006] 第一电源可以是预定的恒定电压,并且第二电源可以具有第一电压电平和大于第一电压电平的第二电压电平中的一个。扫描信号的导通电平和发射信号的导通电平中的每一个可以对应于逻辑低电平,并且初始化信号的导通电平可以对应于逻辑高电平。

[0007] 在初始化周期中,第二电源可以具有第一电压电平,扫描信号和初始化信号可以具有截止电平,并且发射信号可以具有截止电平。

[0008] 在写入周期中,第二电源可以具有第二电压电平,初始化信号和发射信号可以具有截止电平,并且扫描信号可以按像素行的顺序依次具有导通电平。

[0009] 在发射周期中,第二电源可以具有第一电压电平,发射信号可以具有导通电平,并且扫描信号和初始化信号可以具有截止电平。第二电源的第一电压电平可以小于第一电源的电压电平,并且第二电源的第二电压电平可以大于第一电源的电压电平。

[0010] 显示面板驱动器可以包括:全局栅极驱动器,用以共同地通过发射控制线将发射信号提供给像素,并且共同地通过初始化线将初始化信号提供给像素。全局栅极驱动器可以在初始化周期期间输出具有导通电平的初始化信号,并且可以在发射周期期间输出具有导通电平的发射信号。

[0011] 显示面板驱动器可以包括:扫描驱动器,用以在初始化周期期间将具有导通电平的扫描信号同时地输出到扫描线,并且按像素行的顺序将具有导通电平的扫描信号顺序地输出到扫描线。电源供应可以将维持电压提供给数据线,可以在初始化周期和发射周期中通过数据线将维持电压提供给显示面板,并且可以在初始化周期中将有机发光二极管的阳极电压和驱动晶体管的栅极电压初始化为维持电压。

[0012] 第一晶体管、第二晶体管、第三晶体管、第四晶体管和驱动晶体管可以是p沟道金属氧化物半导体晶体管,第一电源可以是预定的恒定电压,并且第二电源可以具有第一电压电平和大于第一电压电平的第二电压电平中的一个。

[0013] 显示面板驱动器可以包括:全局栅极驱动器,用以通过发射控制线将发射信号提供给像素。初始化信号可以对应于当前扫描信号的下一个扫描信号,该当前扫描信号的下一个扫描信号与相对于当前像素行的下一个像素行相对应。

[0014] 根据一个或多个其他实施例,像素包括:第一晶体管,连接在数据线与第一节点之间,并具有用以接收第K个扫描信号的栅电极,其中K是正整数;驱动晶体管,连接在第一节点与第二节点之间,并具有连接到第三节点的栅电极;第二晶体管,连接在第二节点与第三节点之间,并具有用以接收第K个扫描信号的栅电极;第三晶体管,连接在第一电源与第一节点之间,并具有用以接收发射信号的栅电极;第四晶体管,与驱动晶体管并联地连接在第一节点与第二节点之间,并具有用以接收初始化信号的栅电极;有机发光二极管,连接在第二节点与第二电源之间;以及存储电容器,连接在第一电源与第三节点之间。

[0015] 驱动晶体管可以是p沟道金属氧化物半导体晶体管,并且第四晶体管可以是n沟道金属氧化物半导体晶体管。第四晶体管可以是氧化物薄膜晶体管、低温多晶硅(LTPS)薄膜晶体管和低温多晶氧化物(LTPO)薄膜晶体管中的一种。第一电源可以是预定的恒定电压,并且第二电源可以具有第一电压电平和大于第一电压电平的第二电压电平中的一个。

附图说明

[0016] 通过参考附图详细描述示例性实施例,对于本领域技术人员而言,特征将变得显而易见,其中:

[0017] 图1示出显示设备的实施例;

[0018] 图2示出用于对显示设备进行控制的信号的实施例;

[0019] 图3示出像素的实施例;

[0020] 图4示出用于对像素进行控制的信号的实施例;

- [0021] 图5示出显示设备的另一实施例；
- [0022] 图6示出用于对图5的显示设备进行控制的信号的实施例；
- [0023] 图7示出像素的另一实施例；
- [0024] 图8示出用于对图7的像素进行控制的信号的实施例；
- [0025] 图9示出像素的另一实施例；
- [0026] 图10示出用于对图9的像素进行控制的信号的实施例；
- [0027] 图11示出像素的另一实施例；
- [0028] 图12示出像素的另一实施例；以及
- [0029] 图13示出电子设备的实施例。

具体实施方式

[0030] 将参考附图对示例实施例进行描述；然而，示例实施例可以以不同的形式来体现，并且不应被解释为受限于本文所阐述的实施例。相反，提供这些实施例使得本公开将是彻底且完整的，并且将示例性实现传达给本领域技术人员。实施例(或实施例的部分)可以被组合以形成另外的实施例。

[0031] 在附图中，为了说明的清楚起见，层和区域的尺寸可能被夸大。还将理解，当层或元件被称为在另一层或基底“上”时，该层或元件可以直接在另一层或基底上，或者还可以存在中间层。此外，将理解，当层被称为在另一层“下面”时，该层可以直接在下面，并且也可以存在一个或多个中间层。此外，还将理解，当层被称为在两层“之间”时，该层可以是两层之间的唯一层，或者也可以存在一个或多个中间层。相同的附图标记自始至终指代相同的元件。

[0032] 当元件被称为“连接”或“耦接”到另一元件时，该元件可以直接连接或耦接到另一元件，或者间接连接或耦接到另一元件而在该元件和该另一元件之间插入有一个或多个中间元件。此外，当元素被称为“包括”部件时，这表示除非存在不同的公开内容，否则该元素可以进一步包括另一部件而不是排除另一部件。

[0033] 图1示出显示设备100的实施例，该显示设备100包括显示面板110以及显示面板驱动器。显示面板驱动器可以包括：时序控制器120、扫描驱动器130、全局栅极驱动器140、数据驱动器150、以及电源供应160。显示设备100可以通过逐行扫描法或同时发射法来显示图像。显示设备100可以是例如有机发光显示设备或其他类型的平板显示设备。显示设备可以是柔性显示设备、透明显示设备或头戴式显示设备。

[0034] 显示面板110可以包括：多条扫描线SL1至SL_n、多条初始化线GL1至GL_n、多条发射控制线EL1至EL_n、多条数据线DL1至DL_m、以及与扫描线SL1至SL_n、初始化线GL1至GL_n、发射控制线EL1至EL_n和数据线DL1至DL_m连接的多个像素10，其中n和m是大于1的整数。

[0035] 像素10中的每一个像素10可以包括：第一晶体管、第二晶体管、第三晶体管、第四晶体管、以及驱动晶体管。第一晶体管连接在数据线DL1至DL_m中之一与第一节点之间，并包括用以接收第K个扫描信号的栅电极。驱动晶体管连接在第一节点与第二节点之间，并具有连接到第三节点的栅电极。第二晶体管连接在第二节点与第三节点之间，并具有用以接收第K个扫描信号的栅电极。第三晶体管连接在第一电源ELVDD与第一节点之间，并具有用以接收发射信号的栅电极。第四晶体管与驱动晶体管并联地连接在第一节点与第二节点之

间,并具有用以接收初始化信号的栅电极。有机发光二极管连接在第二节点与第二电源ELVSS之间。存储电容器连接在第一电源ELVDD与第三节点之间,其中K是小于或等于n的正整数。

[0036] 在一些实施例中,帧周期包括:初始化周期、写入周期、以及发射周期。在初始化周期中,驱动晶体管的栅极电压和有机发光二极管的阳极电压大致上被同时地初始化。在初始化周期之后的写入周期中,数据电压被顺序地写入像素行。在写入周期之后的发射周期中,像素10同时地发射光。

[0037] 显示面板驱动器可以对扫描线SL1至SLn、发射控制线EL1至ELn、初始化线GL1至GLn和数据线DL1至DLm进行驱动,并将第一电源ELVDD和第二电源ELVSS提供给显示面板110。显示面板驱动器可以包括:时序控制器120、扫描驱动器130、全局栅极驱动器140、数据驱动器150、以及电源供应160。

[0038] 时序控制器120可以对扫描驱动器130、全局栅极驱动器140、数据驱动器150和电源供应160进行控制。时序控制器120可以分别将第一至第四控制信号CON1、CON2、CON3和CON4提供给扫描驱动器130、全局栅极驱动器140、数据驱动器150和电源供应160。在一些实施例中,时序控制器120可以接收RGB图像信号、垂直同步信号、水平同步信号、主时钟信号、数据使能信号等,并且基于这些信号生成与RGB图像信号相对应的图像数据DATA'和第一至第四控制信号CON1、CON2、CON3和CON4。

[0039] 扫描驱动器130可以基于第一控制信号CON1将扫描信号提供给扫描线SL1至SLn。在一些实施例中,扫描驱动器130可以将具有导通电平的扫描信号同时地输出到扫描线SL1至SLn。导通电平可以是例如扫描信号的、用以将其上被施加有该扫描信号的晶体管导通的电压电平。因此,可以将驱动晶体管的栅极电压和所有的像素10的有机发光二极管的阳极电压初始化为一定的电压电平。在一些实施例中,扫描驱动器130可以在写入周期期间顺序地将具有导通电平的扫描信号提供给分别与扫描线SL1至SLn相对应的像素行。

[0040] 全局栅极驱动器140可以基于第二控制信号CON2将发射信号提供给发射控制线EL1至ELn,并将初始化信号提供给初始化线GL1至GLn。在一些实施例中,发射信号和初始化信号中的每一个可以对应于全局栅极信号。例如,发射信号可以被共同地提供给显示面板110中的所有的像素10。初始化信号也可以被共同地提供给显示面板110中的所有的像素10。

[0041] 在一些实施例中,全局栅极驱动器140可以在初始化周期期间输出具有导通电平的初始化信号。像素10可以根据初始化信号的逻辑电平同时地执行初始化操作。

[0042] 在一些实施例中,全局栅极驱动器140可以在发射周期期间输出具有导通电平的发射信号。像素10根据发射信号的逻辑电平同时地发射光。在一些实施例中,全局栅极驱动器140可以被物理地包括在扫描驱动器130中。

[0043] 数据驱动器150可以基于来自于时序控制器120的第三控制信号CON3来生成数据信号(数据电压)。数据驱动器150可以通过数据线DL1至DLm将数据信号提供给像素10。数据信号可以与写入周期中的图像的数据电压相对应。在除了写入周期之外的周期中,提供给数据线DL1至DLm的电压可以与维持电压VSUS相对应。

[0044] 当数据电压没有被提供给数据线DL1至DLm时,可以通过数据线DL1至DLm将维持电压VSUS施加到像素10。维持电压VSUS可以用以对驱动晶体管的栅极电压和有机发光二极

管的阳极电压进行初始化的电压。在一些实施例中,维持电压VSUS可以被确定为充分地小于有机发光二极管的阈值电压。在一些实施例中,可以从电源供应160提供维持电压VSUS。

[0045] 电源供应160可以将第一电源ELVDD和第二电源ELVSS提供给显示面板110。第一电源ELVDD可以是预定的恒定电压。例如,第一电源ELVDD可以具有直流(DC)电压。第二电源ELVSS可以在第一电压电平与大于第一电压电平的第二电压电平之间摆动。在一些实施例中,当驱动晶体管是PMOS晶体管时,第二电源ELVSS可以在初始化周期和发射周期中具有第一电压电平,并且在写入周期中具有第二电压电平。由于第二电源ELVSS在写入周期中具有第二电压电平,因此可以防止由数据写入或有机发光二极管基于阳极电压上升的非预期发射而产生的电流泄漏。

[0046] 当数据电压的最大值被施加到驱动晶体管时,第二电源ELVSS的第二电压电平可以是例如大于阳极电压的值。在一个实施例中,第二电源ELVSS的第二电压电平可以是大于或等于第一电源ELVDD的电压电平的。在一个实施例中,第二电源ELVSS的第二电压电平可以在写入周期期间不会使有机发光二极管发射光的电平。

[0047] 在一些实施例中,电源供应160还可以将维持电压VSUS提供给数据线DL1至DLm。在一些实施例中,显示设备100可以进一步包括开关晶体管162,该开关晶体管162被连接在数据线DL1至DLm与电源供应160之间。开关晶体管162可以具有用以接收数据线控制信号GLC的栅电极。在一些实施例中,可以从时序控制器120提供数据线控制信号GLC。可以从除电源供应160之外的其他元件中生成并提供维持电压VSUS。在一个实施例中,开关晶体管162可以位于显示面板110的外部。

[0048] 如上所述,根据示例性实施例的同时驱动法的显示设备100可以在初始化周期期间同步地对像素10中的每个像素10的驱动晶体管的栅极电压和有机发光二极管的阳极电压进行初始化。作为结果,可以减少初始化时间。而且,可以消除像素10的初始化偏差、以及栅极电压与阳极电压之间的初始化偏差。此外,用于进行初始化的晶体管可以是具有高响应速度的NMOS晶体管(例如,氧化物薄膜晶体管、NMOS LTPS薄膜晶体管等)。这可以允许进一步地减少初始化时间。因此,可以减少初始化偏差引起的显示故障。此外,第一电源ELVDD可以是恒定电压,并且第二电源ELVSS可以仅具有两个电压电平。作为结果,可以稳定地显示图像而不会出现模糊和/或闪烁。

[0049] 图2示出用于对图1的显示设备的操作进行控制的时序图的实施例。参考图1和图2,显示设备100的单个帧周期可以包括:初始化周期P1、写入周期P2、以及发射周期P3。在一些实施例中,第一电源ELVDD可以是预定的恒定电压。第二电源ELVSS可以具有第一电压电平V1和大于第一电压电平V1的第二电压电平V2中的一个。例如,第二电源ELVSS可以在初始化周期P1和发射周期P3中具有第一电压电平V1,并且可以在写入周期P2中具有第二电压电平V2。

[0050] 在一些实施例中,发射信号EM和初始化信号中的每一个可以是全局信号,该全局信号被共同地提供给所有的像素10。

[0051] 在初始化周期P1中,扫描信号SCAN(1)至SCAN(n)和初始化信号GI可以具有导通电平(ON),并且发射信号EM可以具有截止电平(OFF)。在一些实施例中,扫描驱动器130可以同时地输出扫描信号SCAN(1)至SCAN(n)。扫描信号SCAN(1)至SCAN(n)中的每一个都可以在初始化周期P1期间具有导通电平。全局栅极驱动器140可以在初始化周期P1期间输出具有导

通电平的初始化信号GI和具有截止电平的发射信号EM。因此,每个像素10的驱动晶体管的栅极电压和有机发光二极管的阳极电压大致上可以同时地被初始化为相同的电压。

[0052] 在一些实施例中,接收初始化信号GI的晶体管可以是NMOS晶体管,并且驱动晶体管可以是PMOS晶体管。因此,如图2所示,初始化信号GI的导通电平可以是逻辑高电平,并且初始化信号GI的截止电平可以是逻辑低电平。相反,扫描信号SCAN (1) 至SCAN (n) 和发射信号EM的导通电平可以是逻辑低电平,并且扫描信号SCAN (1) 至SCAN (n) 和发射信号EM的截止电平可以是逻辑高电平。因此,初始化信号GI的导通电平可以不同于扫描信号SCAN (1) 至SCAN (n) 和发射信号EM的导通电平。

[0053] 在一些实施例中,显示面板110外部的开关晶体管162可以由数据线控制信号GLC导通,以通过数据线DL1至DLm将维持电压VSUS提供给像素10。可以将驱动晶体管的栅极电压和有机发光二极管的阳极电压初始化为维持电压VSUS。

[0054] 在写入周期中,第二电源ELVSS可以具有第二电压电平V2,初始化信号GI和发射信号EM可以具有截止电平,并且扫描信号SCAN (1) 至SCAN (n) 可以按像素行的顺序依次具有导通电平。扫描驱动器130可以在写入周期P2期间按像素行的顺序依次输出每个都具有导通电平的扫描信号SCAN (1) 至SCAN (n)。全局栅极驱动器140可以在写入周期P2期间输出每个都具有截止电平的初始化信号GI和发射信号EM。因此,数据电压DATA可以被顺序地写入像素行。像素10中的每一个像素10的驱动晶体管的漏电极和栅电极可以被短路(例如二极管连接)。因此,可以与数据写入同时地执行驱动晶体管的阈值电压补偿。

[0055] 在一些实施例中,当数据电压DATA的最大值被施加到驱动晶体管时,第二电源ELVSS的第二电压电平可能大于阳极电压。例如,当驱动晶体管是PMOS晶体管时,第二电压电平V2可以基于与黑图像或最低灰度级相对应的数据电压。

[0056] 由于数据线控制信号GLC可以在写入周期P2期间具有截止电平,所以可以将开关晶体管162截止,并且可以通过数据线DL1至DLm将数据电压DATA提供给像素10。

[0057] 在发射周期P3中,第二电源ELVSS可以具有第一电压电平V1,发射信号EM可以具有导通电平,并且扫描信号SCAN (1) 至SCAN (n) 以及初始化信号GI可以具有截止电平。因此,所有的像素10可以基于各自的数据电压DATA而同时地发射光。

[0058] 图3示出可以作为显示设备100中的像素的代表的像素10的实施例,并且图4是示出像素10的示例操作的时序图。

[0059] 参考图3和图4,像素10可以包括:第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、驱动晶体管TD、有机发光二极管OLED、以及存储电容器CST。在一些实施例中,像素10可以位于由同时发射法驱动显示设备中。

[0060] 第一晶体管T1可以连接在数据线DL与第一节点N1之间,并且可以包括用以接收扫描信号SCAN (k) 的栅电极。第一晶体管T1可以通过扫描信号SCAN (k) 的导通电平被导通,以将电压从数据线DL传输到第一节点N1。

[0061] 驱动晶体管TD可以连接在第一节点N1与第二节点N2之间,并且可以包括连接到第三节点N3的栅电极。在一些实施例中,驱动晶体管TD可以是PMOS晶体管。因此,第一节点N1可以对应于驱动晶体管TD的源电极,第二节点N2可以对应于驱动晶体管TD的漏电极,并且第三节点N3可以对应于驱动晶体管TD的栅电极。

[0062] 第二晶体管T2可以连接在第二节点N2与第三节点N3之间,并且可以包括用以接收

扫描信号SCAN(k)的栅电极。当第二晶体管T2导通时,为了执行阈值电压补偿,驱动晶体管TD的栅电极和驱动晶体管TD的漏电极可以被短路(例如二极管连接)。

[0063] 第三晶体管T3可以连接在第一电源ELVDD与第一节点N1之间。第三晶体管T3可以包括用以接收发射信号EM的栅电极。第三晶体管T3可以导通,以在发射周期P3中将第一电源ELVDD传输到第一节点N1。

[0064] 第四晶体管T4可以与驱动晶体管TD并联地连接在第一节点N1与第二节点N2之间。第四晶体管T4可以包括用以接收初始化信号GI的栅电极。第四晶体管T4的晶体管类型可以不同于驱动晶体管TD。在一些实施例中,第四晶体管T4可以是NMOS晶体管。在一些实施例中,NMOS晶体管可以被实现为氧化物薄膜晶体管。在一些实施例中,NMOS晶体管可以被实现为低温多晶硅(LTPS)薄膜晶体管。在一些实施例中,NMOS晶体管可以被实现为低温多晶氧化物(LTPO)薄膜晶体管。因此,相比于驱动晶体管TD,第四晶体管T4可以具有相对更快的响应速度以及更少的泄漏。

[0065] 存储电容器CST可以连接在第一电源ELVDD与第三节点N3之间。有机发光二极管OLED可以连接在第二节点N2与第二电源ELVSS之间。

[0066] 在一些实施例中,第一至第三晶体管T1、T2和T3以及驱动晶体管TD可以是PMOS晶体管,并且只有第四晶体管T4可以是NMOS晶体管。因此,初始化信号GI的导通电平可以是逻辑高电平。

[0067] 参考图4,在初始化周期P1中,第二电源ELVSS可以具有第一电压电平,扫描信号SCAN(k)和初始化信号GI可以具有导通电平,并且发射信号EM可以具有截止电平。此外,显示面板110外部的开关SW可以导通,并且可以在初始化周期P1期间将维持电压VSUS传输到数据线DL。因此,第一晶体管T1、第二晶体管T2和第四晶体管T4可以导通,第一节点N1、第二节点N2和第三节点N3可以被短路。因此,可以将维持电压VSUS施加到第一节点N1、第二节点N2和第三节点N3。第二节点N2可以对应于有机发光二极管OLED的阳极,并且第三节点N3可以对应于驱动晶体管TD的栅电极。因此,可以在初始化周期P1中将阳极电压和驱动晶体管TD的栅极电压同时地初始化为维持电压VSUS。

[0068] 在写入周期P2中,第二电源ELVSS可以具有第二电压电平,初始化信号GI和发射信号EM可以具有截止电平,并且扫描信号SCAN(k)可以具有导通电平。数据电压DATA可以通过数据线DL被传输到像素10,并且第一晶体管T1和第二晶体管T2可以在写入周期P2中导通。驱动晶体管TD的漏电极和栅电极可以被短路,使得可以将与数据电压DATA和驱动晶体管TD的阈值电压之间的差异相对应的电压施加到栅电极。因此,栅电极和源电极之间的阈值电压补偿可以在写入周期P2中与数据写入一起发生。

[0069] 由于第二电源ELVSS可以在写入周期P2中具有第二电压电平,所以可以防止由数据写入和/或有机发光二极管OLED的基于阳极电压(例如,第二节点电压)上升的非预期发射而引起的驱动晶体管TD处的电流泄漏。

[0070] 在发射周期P3中,第二电源ELVSS可以再次具有第一电压电平,发射信号EM可以具有导通电平,并且扫描信号SCAN(k)和初始化信号GI可以具有截止电平。因此,第三晶体管T3可以导通,并且驱动晶体管TD可以基于数据电压DATA生成发射电流,以从有机发光二极管OLED中发射光。

[0071] 在一些实施例中,第二晶体管T2也可以是NMOS晶体管(例如,被实现为氧化物薄膜

晶体管)。此外,施加到第二晶体管T2的栅电极的信号可以具有与扫描信号SCAN(k)相反的波形。

[0072] 如上所述,像素10可以使用与PMOS型驱动晶体管TD并联连接的第四晶体管T4,大致上同时地对有机发光二极管OLED的阳极电压和驱动晶体管TD的栅极电压进行初始化。由此,可以减少每帧中的初始化时间。因此,可以减少或消除像素10的初始化偏差,并且可以减少初始化偏差引起的显示故障。此外,第四晶体管T4可以是具有高响应速度的NMOS晶体管,并且因此可以进一步缩短初始化时间。

[0073] 图5示出显示设备100A的另一实施例。图6是示出显示设备100A的示例操作的时序图。除了像素和全局栅极驱动器之外,显示设备100A大致上可以与图1中的显示设备100相同或相似。

[0074] 参考图5和图6,显示设备100A可以包括显示面板110A和显示面板驱动器。显示面板驱动器可以包括:时序控制器120、扫描驱动器130、全局栅极驱动器140A、数据驱动器150、以及电源供应160。显示设备100A可以通过逐行扫描法和同时发射法来显示图像。

[0075] 显示面板110A可以包括多个像素11。除了第四晶体管之外,每个像素11都可以具有与图3中的像素10大致相同的结构。

[0076] 在一些实施例中,帧周期包括:初始化周期,用以大致上同时地对驱动晶体管的栅极电压和有机发光二极管的阳极电压进行初始化;在初始化周期之后的写入周期,用以将数据电压顺序地写入像素行;以及在写入周期之后发射周期,用以控制像素11同时地发射光。

[0077] 时序控制器120可以对扫描驱动器130、全局栅极驱动器140A、数据驱动器150和电源供应160进行控制。扫描驱动器130可以基于第一控制信号CON1将扫描信号提供给多条扫描线SL1至SLn。全局栅极驱动器140A可以基于第二控制信号CON2将发射信号提供给发射控制线EL1至ELn。数据驱动器150可以基于来自于时序控制器120的第三控制信号CON3来生成数据信号(数据电压)。数据驱动器150可以通过数据线DL1至DLm将数据信号提供给像素11。

[0078] 当数据电压没有被提供给数据线DL1至DLm时,可以通过数据线DL1至DLm将维持电压VSUS施加到像素11。维持电压VSUS可以用以对驱动晶体管的栅极电压和有机发光二极管的阳极电压进行初始化的电压。

[0079] 电源供应160可以将第一电源ELVDD和第二电源ELVSS提供给显示面板110A。第一电源ELVDD可以是预定的恒定电压。例如,第一电源ELVDD可以具有直流(DC)电压。第二电源ELVSS可以在第一电压电平V1与大于第一电压电平V1的第二电压电平V2之间摆动。

[0080] 如图6所示,显示设备100A可以按照初始化周期P1、写入周期P2和发射周期P3的顺序来进行动作。与图1中的显示设备100不同,全局栅极驱动器140A没有生成初始化信号。

[0081] 在初始化周期P1中,第二电源ELVSS可以具有第一电压电平V1,扫描信号SCAN(1)至SCAN(n)可以具有导通电平,并且发射信号EM可以具有截止电平。因此,像素11中的每个像素11的驱动晶体管的栅极电压和有机发光二极管的阳极电压大致上可以同时地被初始化为相同的电压。

[0082] 在写入周期P2中,第二电源ELVSS可以具有第二电压电平V2,发射信号EM可以具有截止电平,并且扫描信号SCAN(1)至SCAN(n)可以按像素行的顺序依次具有导通电平。因此,可以将数据电压DATA顺序地写入像素行。

[0083] 在发射周期P3中,第二电源ELVSS可以具有第一电压电平V1,发射信号EM可以具有导通电平,并且扫描信号SCAN(1)至SCAN(n)可以具有截止电平。因此,所有的像素11可以同时地发射与各自的数据电压DATA相对应的光。

[0084] 图7示出可以作为显示设备100A中的像素的代表像素11的另一实施例。图8是示出像素11的示例操作的时序图。除了第四晶体管之外,像素11大致上可以与图3中的像素10相同或相似。

[0085] 参考图7和图8,第K个像素行中的像素11可以包括第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、驱动晶体管TD、有机发光二极管OLED、以及存储电容器CST,其中K是正整数。

[0086] 第一晶体管T1可以连接在数据线DL与第一节点N1之间,并且可以包括用以接收第K个扫描信号SCAN(k)的栅电极。驱动晶体管TD可以连接在第一节点N1与第二节点N2之间。驱动晶体管TD可以包括连接到第三节点N3的栅电极。第二晶体管T2可以连接在第二节点N2与第三节点N3之间。第二晶体管T2可以包括用以接收第K个扫描信号SCAN(k)的栅电极。第三晶体管T3可以连接在第一电源ELVDD与第一节点N1之间。第三晶体管T3可以包括用以接收发射信号EM的栅电极。第四晶体管T4可以与驱动晶体管TD并联地连接在第一节点N1与第二节点N2之间。第四晶体管T4可以包括用以接收被施加到下一个像素行(例如,第(K+1)个像素行)上的第(K+1)个扫描信号SCAN(k+1)的栅电极。

[0087] 存储电容器CST可以连接在第一电源ELVDD与第三节点N3之间。有机发光二极管OLED可以连接在第二节点N2与第二电源ELVSS之间。

[0088] 在一些实施例中,第一至第四晶体管T1、T2、T3和T4以及驱动晶体管TD可以是PMOS晶体管。因此,第(K+1)条扫描线可以连接到第四晶体管T4的栅电极。

[0089] 如图8所示,在初始化周期P1中,第二电源ELVSS可以具有第一电压电平V1,第K个扫描信号SCAN(k)和第(K+1)个扫描信号SCAN(K+1)可以具有导通电平,并且发射信号EM可以具有截止电平。因此,第一晶体管T1、第二晶体管T2和第四晶体管T4可以导通,第一节点N1、第二节点N2和第三节点N3可以被短路,并且阳极电压和驱动晶体管TD的栅极电压可以在初始化周期P1中同时地被初始化为维持电压VSUS。

[0090] 在第K个像素行的写入周期P2中,第二电源ELVSS可以具有第二电压电平V2,发射信号EM可以具有截止电平,并且第K个扫描信号SCAN(k)可以具有导通电平。数据电压DATA可以通过数据线DL被传输到像素11,并且第一晶体管T1和第二晶体管T2可以在写入周期P2中导通。驱动晶体管TD的漏电极和栅电极可以被短路,从而允许将与数据电压DATA和驱动晶体管TD的阈值电压之间的差异相对应的电压施加到栅电极。因此,栅电极和源电极之间的阈值电压补偿可以在写入周期P2中与数据写入一起发生。

[0091] 在发射周期P3中,第二电源ELVSS可以再次具有第一电压电平V1,发射信号EM可以具有导通电平,第K个扫描信号SCAN(k)和第(K+1)个扫描信号SCAN(K+1)可以具有截止电平。因此,第三晶体管T3可以导通,并且驱动晶体管TD可以基于数据电压DATA来生成发射电流,以从有机发光二极管OLED发射光。

[0092] 如上所述,像素11可以使用与PMOS型驱动晶体管TD并联连接的第四晶体管T4,大致上同时地对有机发光二极管OLED的阳极电压和驱动晶体管TD的栅极电压进行初始化。因此,可以减少每帧中的初始化时间。此外,可以消除像素11的初始化偏差,并且可以减少初

始化偏差引起的显示故障。

[0093] 图9示出像素12的另一实施例,并且图10是示出图9中的像素12的示例操作的时序图。除了施加到第四晶体管的信号之外,像素12大致上可以与图7中的像素11相同或相似。

[0094] 参考图9和图10,第K个像素行中的像素12可以包括:第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、驱动晶体管TD、有机发光二极管OLED、以及存储电容器CST,其中K是正整数。在一些实施例中,第一至第四晶体管T1、T2、T3和T4以及驱动晶体管TD可以是PMOS晶体管。作为全局栅极信号的初始化信号GI可以被施加到第四晶体管T4。

[0095] 如图10所示,初始化信号GI可以在初始化周期P1中具有导通电平,并且在写入周期P2和发射周期P3中可以具有截止电平。因此,第四晶体管T4可以仅在初始化周期P1中导通,使得阳极电压和驱动晶体管TD的栅极电压可以被同时地初始化为维持电压VSUS。

[0096] 如上所述,像素12可以使用与PMOS型驱动晶体管TD并联连接的第四晶体管T4,大致上同时地对有机发光二极管OLED的阳极电压和驱动晶体管TD的栅极电压进行初始化。因此,可以减少每帧中的初始化时间。

[0097] 图11示出像素15的另一实施例,并且图12示出像素16的另一实施例。除了被实现为NMOS晶体管的驱动晶体管TD1之外,图11和图12中的像素大致上可以与图3中的像素10相同或相似。

[0098] 参考图11和图12,第K个像素行中的像素15和16中的每一个都可以包括:第一晶体管T11、第二晶体管T21、第三晶体管T31、第四晶体管T41、驱动晶体管TD1、有机发光二极管OLED、以及存储电容器CST,其中K是正整数。在一些实施例中,驱动晶体管TD1可以是NMOS晶体管。例如,驱动晶体管TD1可以被实现为氧化物薄膜晶体管、LTPS薄膜晶体管或LTPO薄膜晶体管。

[0099] 在一些实施例中,如图11所示,第一至第四晶体管T11、T21、T31、T41可以是NMOS晶体管。在一些实施例中,如图12所示,第四晶体管T41可以是PMOS晶体管。

[0100] 第一晶体管T11可以连接在数据线DL与第一节点N1之间,并且可以包括用以接收第K个扫描信号SCAN(k)的栅电极。驱动晶体管TD1可以连接在第一节点N1与第二节点N2之间。驱动晶体管TD1可以包括连接到第三节点N3的栅电极。第二晶体管T21可以连接在第二节点N2与第三节点N3之间。第二晶体管T21可以包括用以接收第K个扫描信号SCAN(k)的栅电极。第三晶体管T31可以连接在第一电源ELVDD与第一节点N1之间。第三晶体管T31可以包括用以接收发射信号EM的栅电极。第四晶体管T41可以与驱动晶体管TD1并联地连接在第一节点N1与第二节点N2之间。第四晶体管T41可以包括用以接收初始化信号GI的栅电极。存储电容器CST可以连接在第一电源ELVDD与第三节点N3之间。有机发光二极管OLED可以连接在第二节点N2与第二电源ELVSS之间。

[0101] 驱动晶体管TD1的栅极电压和有机发光二极管OLED的阳极电压大致上可以同时地被初始化为相同的电压。

[0102] 图13示出电子设备1000的实施例,该电子设备1000可以包括处理器1010、存储设备1020、储存设备1030、输入/输出(I/O)设备1040、电源供应1050以及显示设备1060。显示设备1060可以与例如上述实施例中的任意一个相对应。

[0103] 此外,电子设备1000可以包括用于与显卡、声卡、存储卡、通用串行总线(USB)设备、其他适当的电子设备等进行通信的多个端口。在一个实施例中,电子设备1000可以是头

戴式显示器 (HMD)、电视、智能手机、移动电话、视频电话、智能平板、智能手表、平板电脑、个人计算机、车载导航、监视器、笔记本电脑、和/或类似物。

[0104] 处理器1010可以执行各种适当的计算功能。处理器1010可以是微处理器、中央处理单元 (CPU) 等。处理器1010可以经由地址总线、控制总线、数据总线等被耦接到其他适当的组件。此外,处理器1010可以耦接到诸如外围组件互连 (PCI) 总线等的扩展总线。

[0105] 存储设备1020还可以存储电子设备1000的操作的数据。例如,存储设备1020可以包括至少一个非易失性存储设备、和/或至少一个易失性存储设备、等等,该非易失性存储设备诸如可擦除可编程只读存储器 (EPROM) 设备、电可擦除可编程只读存储器 (EEPROM) 设备、闪存设备、相位随机存取存储器 (PRAM) 设备、电阻随机存取存储器 (RRAM) 设备、纳米浮动栅极存储器 (NFGM) 设备、聚合物随机存取存储器 (PoRAM) 设备、磁性随机存取存储器 (MRAM) 设备、铁电随机存取存储器 (FRAM) 设备等,该易失性存储设备诸如动态随机存取存储器 (DRAM) 设备、静态随机存取存储器 (SRAM) 设备、移动DRAM设备、和/或类似物。

[0106] 储存设备1030可以储存用于电子设备1000的操作的数据。储存设备1030可以是固态驱动器 (SSD) 设备、硬盘驱动器 (HDD) 设备、CD-ROM设备、和/或类似物。

[0107] I/O设备1040可以是诸如键盘、小键盘、触摸板、触摸屏、鼠标和/或类似物的输入设备、以及诸如打印机、扬声器和/或类似物的输出设备。

[0108] 电源供应1050可以为电子设备1000提供电源。

[0109] 显示设备1060可以经由总线或其他通信链路被连接到其他元件。根据一些示例实施例,显示设备1060可以位于I/O设备1040中。如上所述,显示设备1060可以包括:包括多个像素的显示面板、将数据电压提供给显示面板的数据驱动器、将扫描信号提供给显示面板的扫描驱动器、提供发射信号和初始化信号的全局栅极驱动器、以及将第一电源和第二电源提供给显示面板电源供应。

[0110] 每个像素可以包括:第一晶体管,连接在数据线与第一节点之间,并具有用以接收扫描信号的栅电极;驱动晶体管,连接在第一节点与第二节点之间,并具有连接到第三节点的栅电极;第二晶体管,连接在第二节点与第三节点之间,并具有用以接收扫描信号的栅电极;第三晶体管,连接在第一电源与第一节点之间,并具有用以接收发射信号的栅电极;以及第四晶体管,与驱动晶体管并联地连接在第一节点与第二节点之间,并具有用以接收初始化信号的栅电极。

[0111] 因此,像素中的每一个像素的驱动晶体管的栅极电压和有机发光二极管的阳极电压大致上可以同时地被初始化为相同的电压。因此,可以减少像素的初始化时间,并且可以消除像素的初始化偏差以及栅极电压与阳极电压之间的初始化偏差。此外,用于进行初始化的晶体管可以是具有高响应速度的NMOS晶体管(例如,氧化物薄膜晶体管、NMOS LTPS薄膜晶体管等),从而可以进一步缩短初始化时间。

[0112] 本实施例可被应用在任何显示设备和包括该显示设备的任何系统中。例如,本实施例可以应用于HMD、电视、计算机监控器、膝上型计算机、数字照相机、移动电话、智能电话、智能平板、个人数字助理 (PDA)、便携式多媒体播放器 (PMP)、MP3播放器、导航系统、游戏机、视频电话等。

[0113] 本文描述的方法、过程和/或操作可以通过由计算机、处理器、控制器或其他信号处理设备执行的代码或指令来执行。计算机、处理器、控制器或其他信号处理设备可以是本

文所描述的那些元件或者是除了本文所描述的元件之外的元件。因为详细描述了构成方法(或计算机、处理器、控制器或其他信号处理设备的操作)的基础的算法,所以用于对方法实施例的操作加以实现的代码或指令可以将计算机、处理器、控制器或其他信号处理设备转换成用于执行本文所描述的方法的专用处理器。

[0114] 本文所描述的实施例的驱动器、控制器和其他信号生成及信号处理电路可以以逻辑来实现,该逻辑例如可以包括硬件、软件或这两者。当至少部分地以硬件来实现时,驱动器、控制器和其他信号生成及信号处理电路可以是例如各种集成电路中的任何一种,该各种集成电路包括但不限于专用集成电路、可编程门阵列、逻辑门的组合、片上系统、微处理器、或其他类型的处理或控制电路。

[0115] 当至少部分地以软件来实现时,驱动器、控制器和其他信号生成及信号处理电路可以包括例如用于存储例如由计算机、处理器、微处理器、控制器或其他信号处理设备执行的代码或指令的存储器或其他储存设备。计算机、处理器、微处理器、控制器或其他信号处理设备可以是本文所描述的那些元件或者是除了文本所描述的元件之外的元件。因为详细描述了构成方法(或计算机、处理器、微处理器、控制器或其他信号处理设备的操作)的基础的算法,所以用于对方法实施例的操作加以实现的代码或指令可以将计算机、处理器、控制器或其他信号处理设备转换成用于执行本文所描述的方法的专用处理器。

[0116] 本文已经公开了示例性实施例,并且尽管采用了特定术语,但是特定术语仅在通用性和描述性的意义上被使用并且被解释,而不是为了限制的目的。在一些情况下,如提交本申请的本领域普通技术人员所显而易见的,结合特定实施例描述的特征、特性和/或元件可以单独使用或与结合其他实施例描述的特征、特性和/或元件结合使用,除非另有说明。因此,在不脱离权利要求中所阐述的实施例的精神和范围的情况下,可以进行形式和细节上的各种改变。

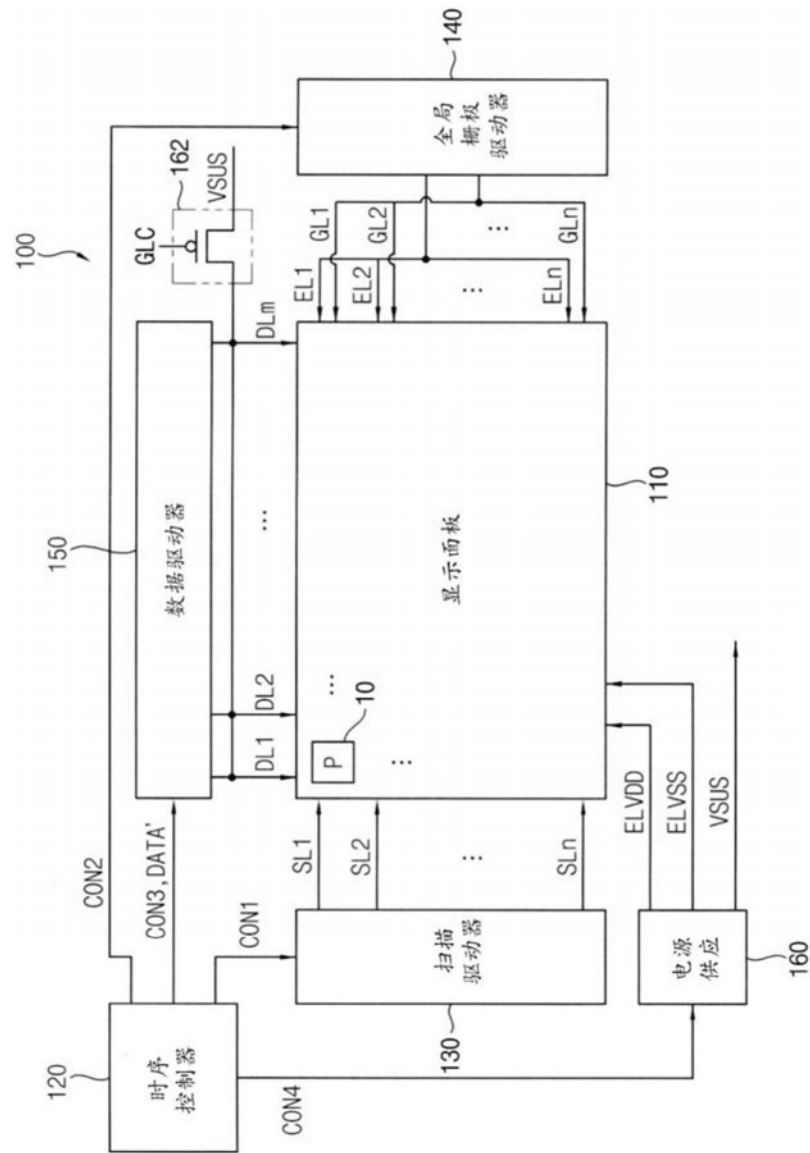


图1

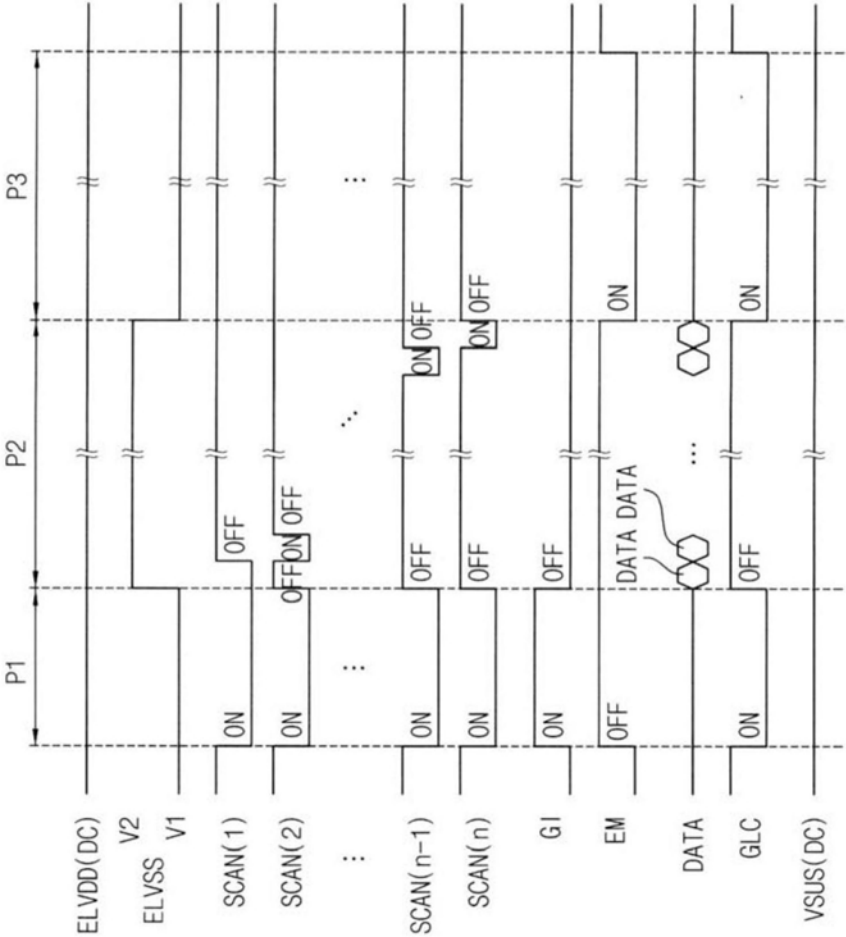


图2

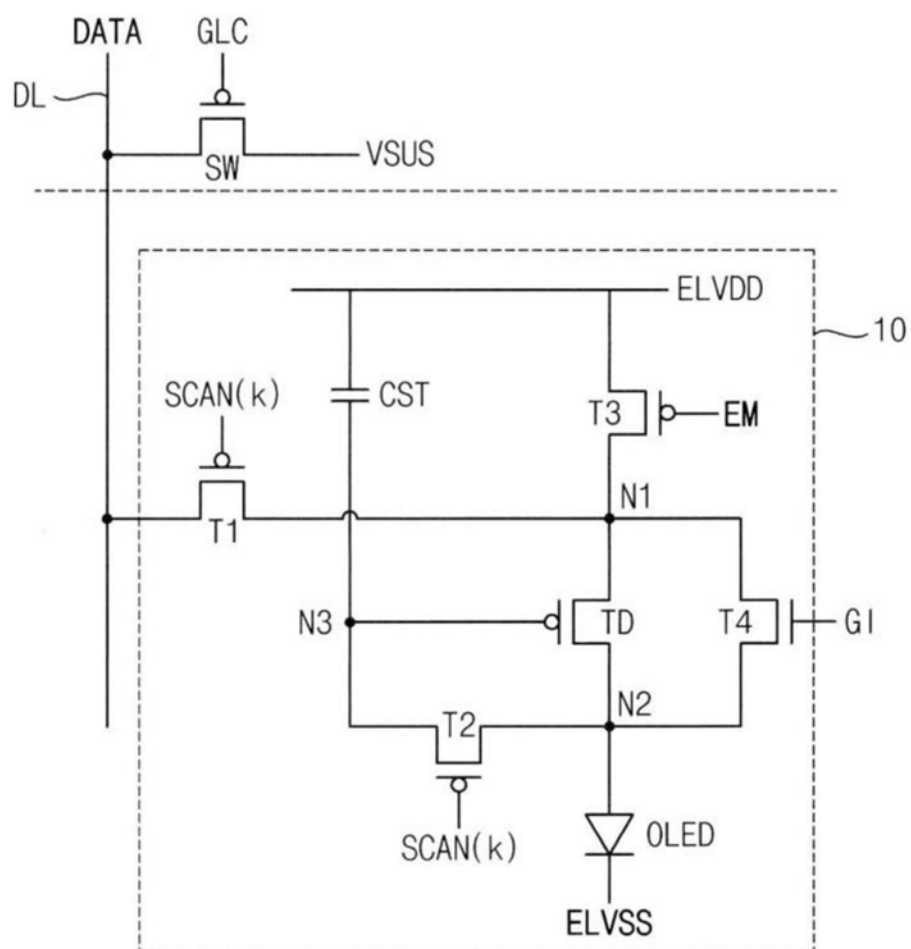


图3

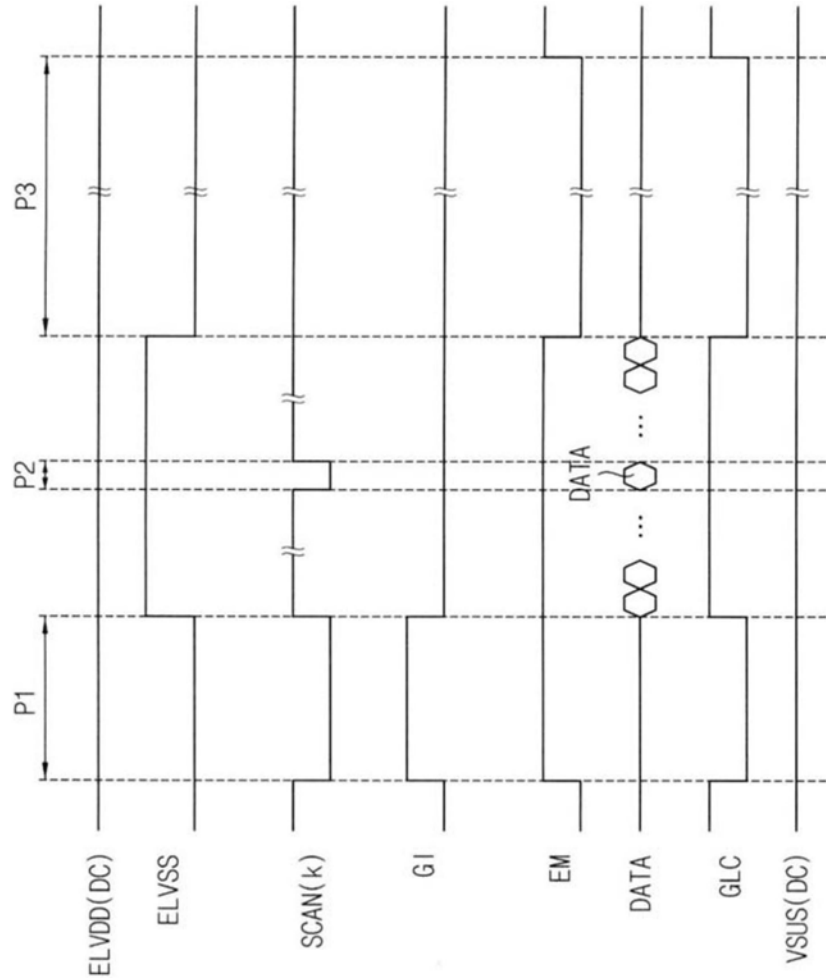


图4

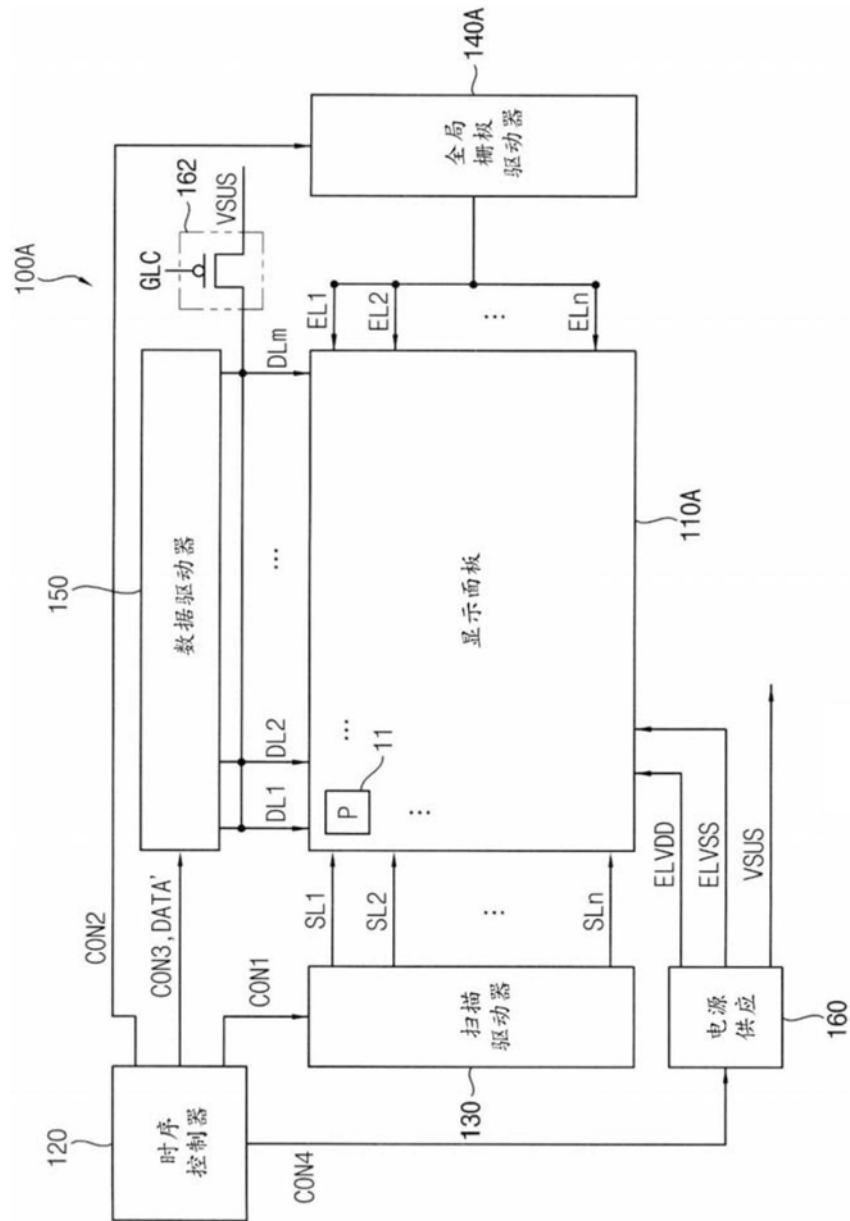


图5

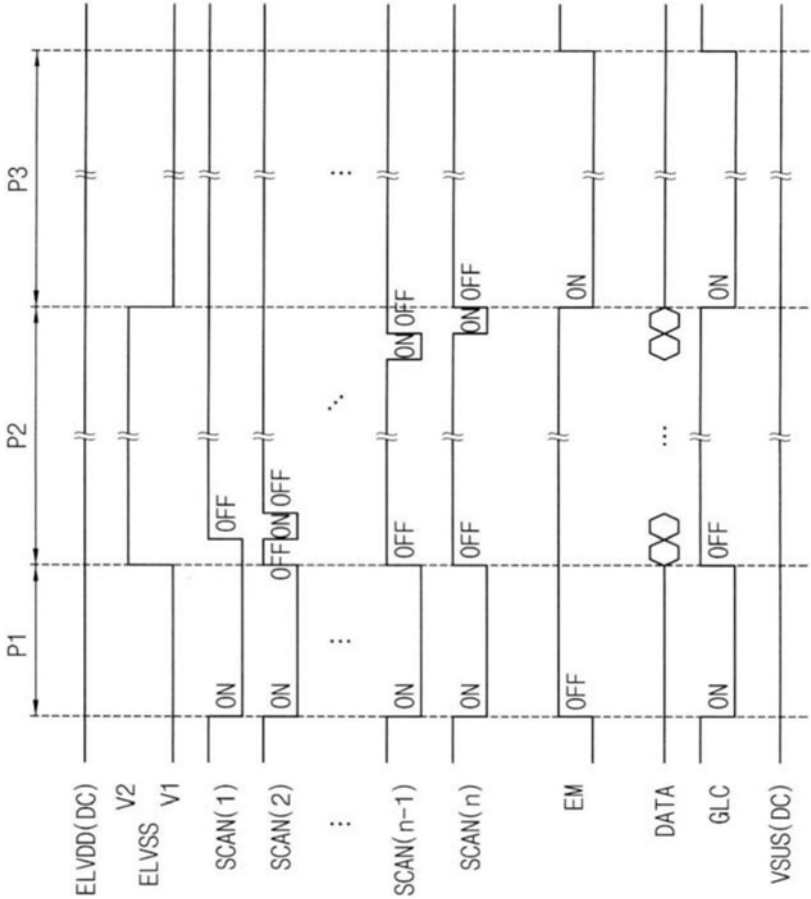


图6

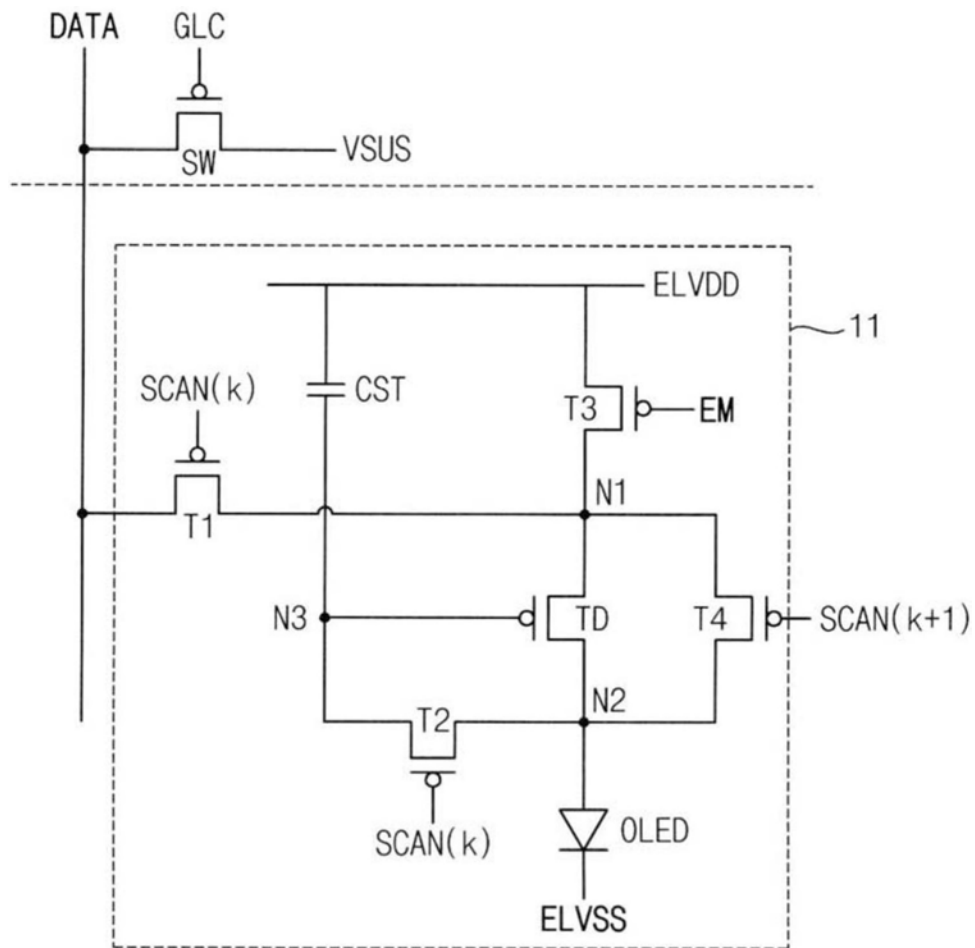


图7

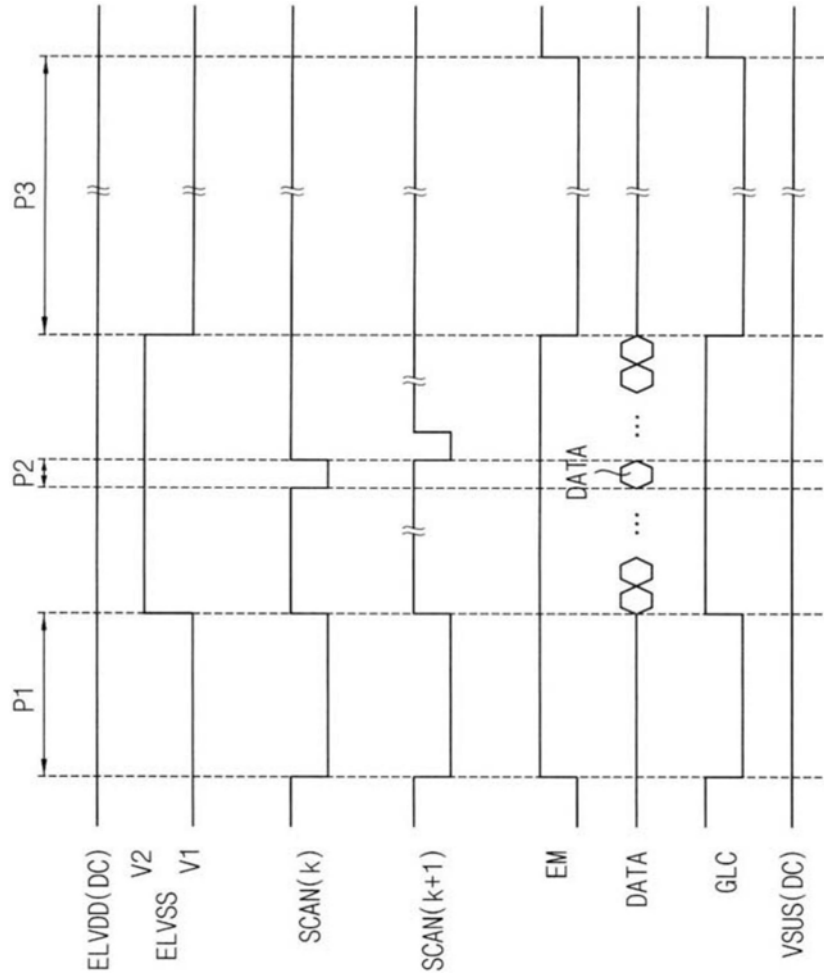


图8

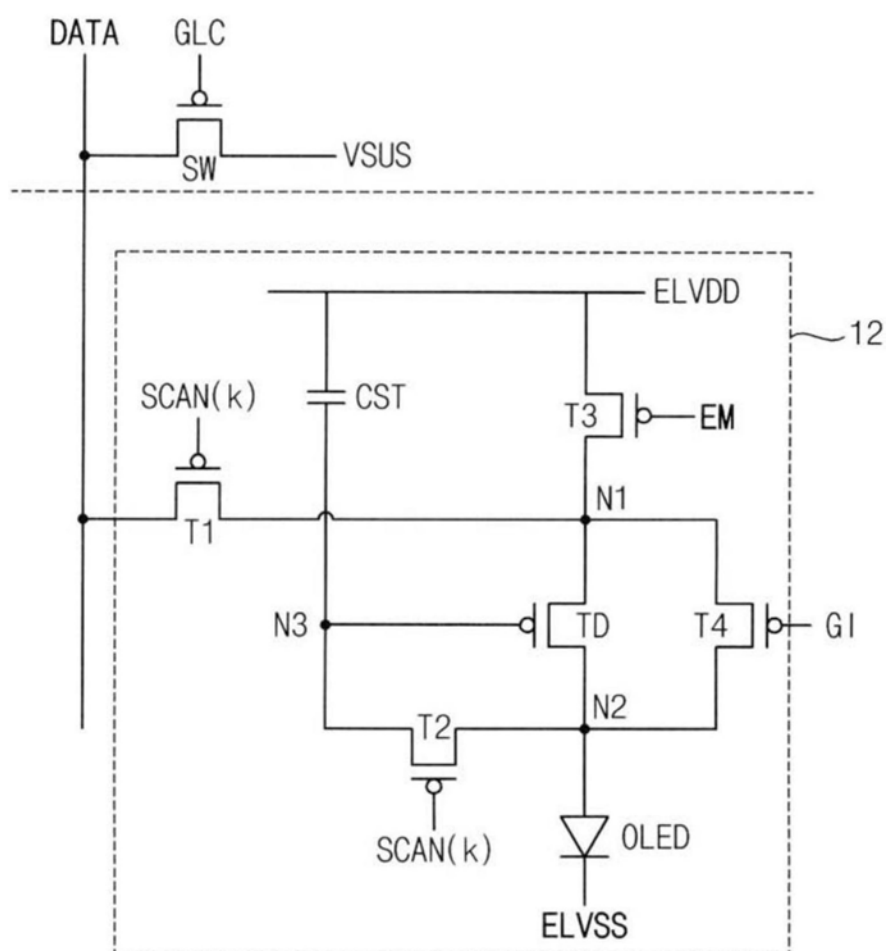


图9

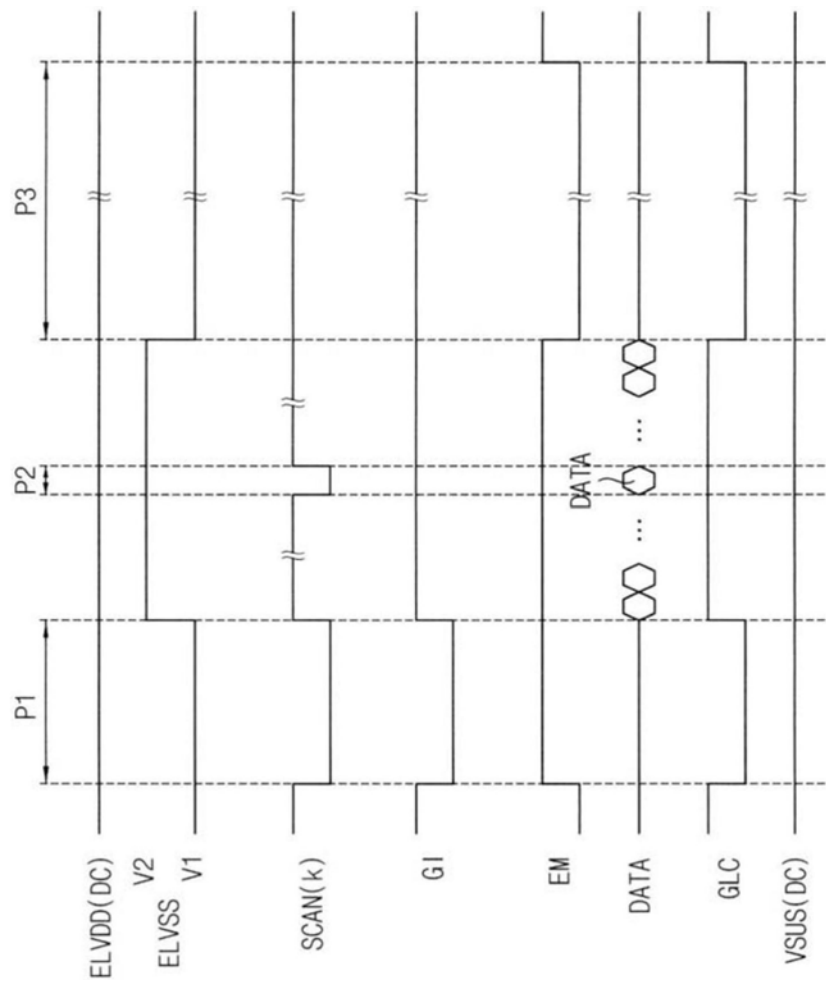


图10

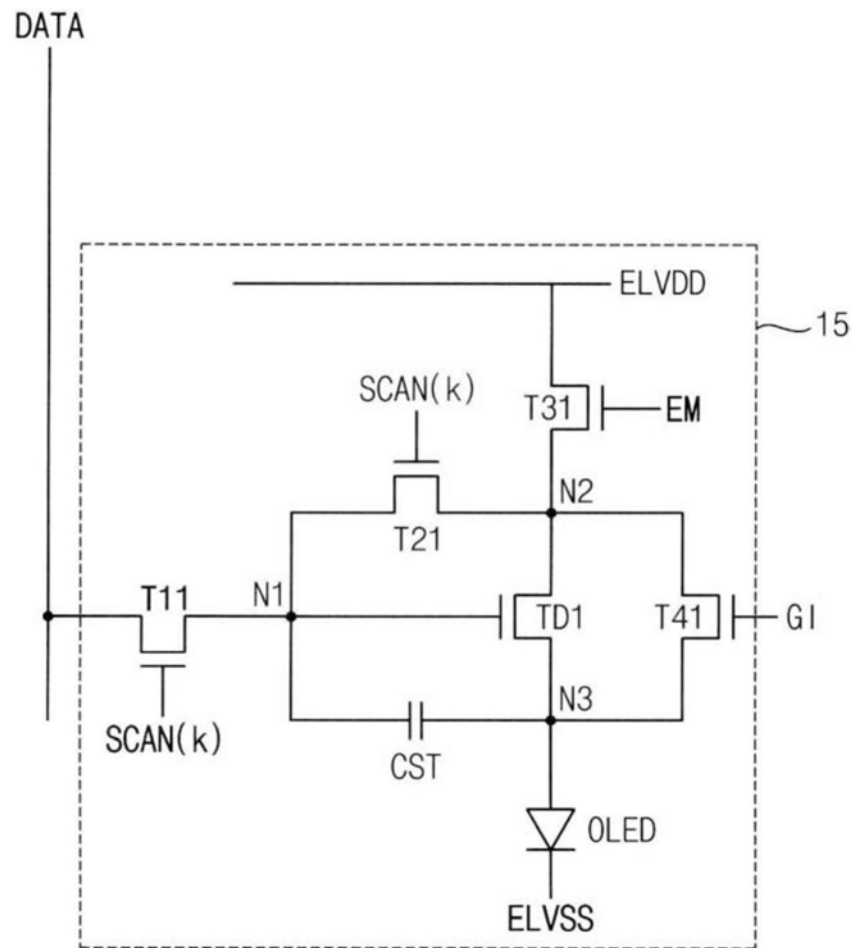


图11

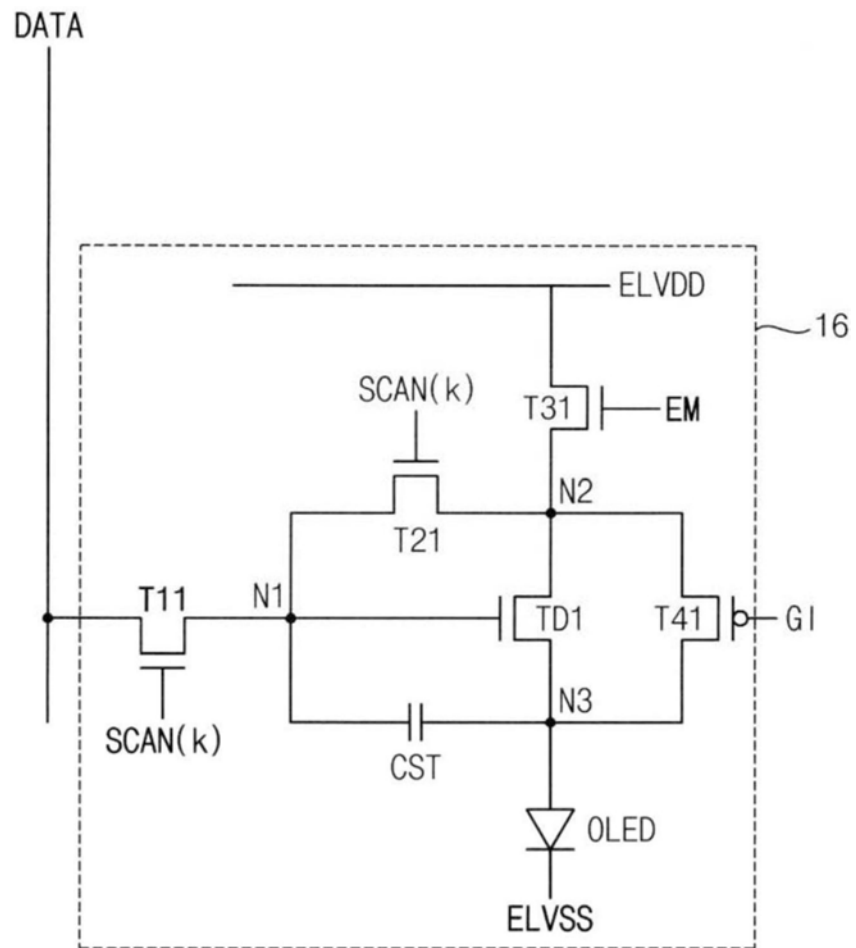


图12

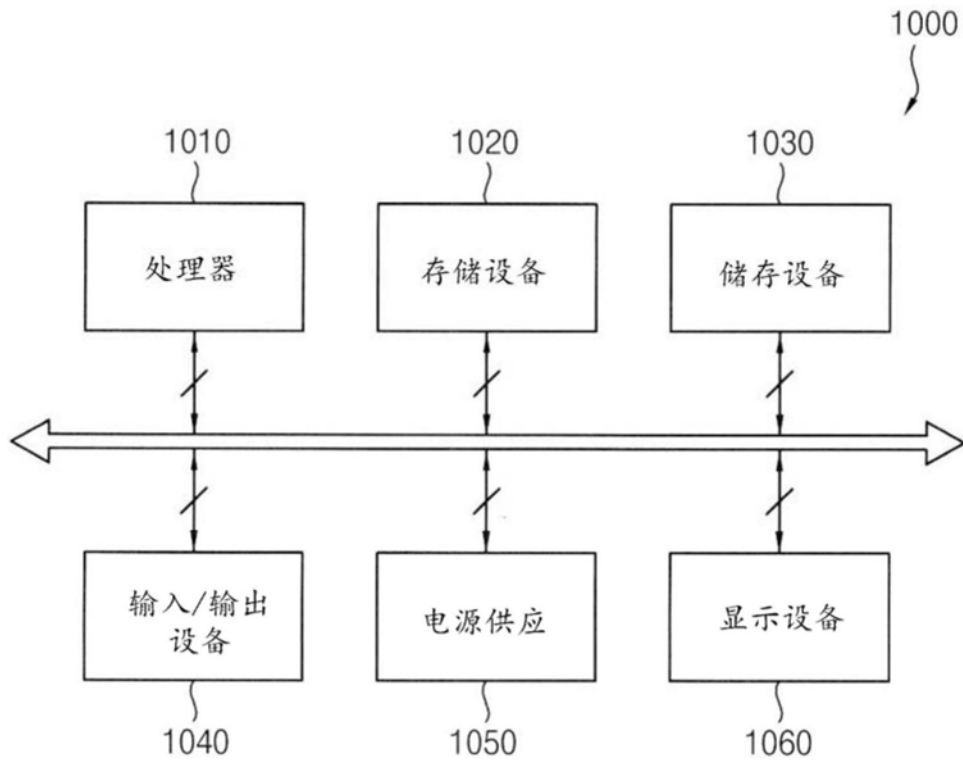


图13

专利名称(译)	像素以及具有像素的显示设备		
公开(公告)号	CN108399892A	公开(公告)日	2018-08-14
申请号	CN201810117659.3	申请日	2018-02-06
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	朴竣贤 李安洙 李智慧 郑宝容 赵康文 蔡钟哲		
发明人	朴竣贤 李安洙 李智慧 郑宝容 赵康文 蔡钟哲		
IPC分类号	G09G3/3225 G09G3/3266		
CPC分类号	G09G3/3266 G09G3/3233 G09G3/3258 G09G3/3291 G09G2300/0809 G09G2300/0814 G09G2300/0819 G09G2300/0842 G09G2300/0866 G09G2310/0208 G09G2310/0213 G09G2310/0243 G09G2310/0262 G09G2310/062 G09G2310/08 G09G2320/0233 G09G2330/028 G09G3/3225		
优先权	1020170016277 2017-02-06 KR		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及一种像素以及具有像素的显示设备。像素包括第一晶体管、第二晶体管、第三晶体管、第四晶体管以及驱动晶体管。第一晶体管连接在数据线与第一节点之间，并具有用以接收扫描信号的栅电极。驱动晶体管连接在第一节点与第二节点之间，并具有连接到第三节点的栅电极。第二晶体管连接在第二节点与第三节点之间，并具有用以接收扫描信号的栅电极。第三晶体管连接在第一电源与第一节点之间，并具有用以接收发射信号的栅电极。第四晶体管连接在第一节点与第二节点之间，并具有用以接收初始化信号的栅电极。有机发光二极管连接在第二节点与第二电源之间。存储电容器连接在第一电源与第三节点之间。

