



(12) 发明专利

(10) 授权公告号 CN 103077955 B

(45) 授权公告日 2016. 03. 30

(21) 申请号 201310030336. 8

审查员 聂一琴

(22) 申请日 2013. 01. 25

(73) 专利权人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路 10 号

(72) 发明人 解红军

(74) 专利代理机构 北京天昊联合知识产权代理有限公司 11112
代理人 罗建民 邓伯英

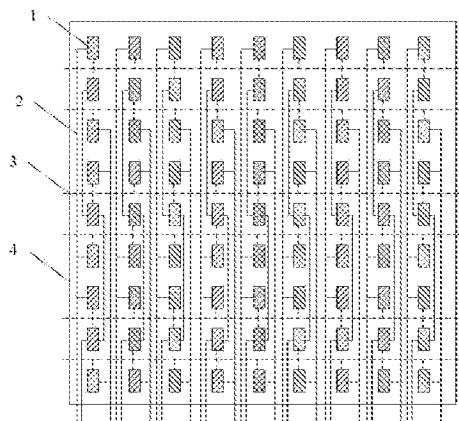
(51) Int. Cl.
H01L 27/32(2006. 01)

(56) 对比文件
CN 203277386 U, 2013. 11. 06,
CN 102385847 A, 2012. 03. 21,
US 6714212 B1, 2004. 03. 30,
US 2007/0146274 A1, 2007. 06. 28,

权利要求书1页 说明书6页 附图7页

(54) 发明名称
一种有机发光二极管像素结构、显示装置

(57) 摘要
本发明属于显示技术领域,具体涉及有机发光二极管像素结构以及显示装置。该有机发光二极管像素结构,包括多条用于为 OLED 像素单元提供驱动的栅线 and 数据线,多个所述 OLED 像素单元以矩阵形式排列,逐 L 行对所述 OLED 像素单元进行扫描,被同时扫描的每 L 行所述 OLED 像素单元设置为一个像素块,其中 $L \geq 3$ 。该有机发光二极管像素结构能有效改善存储电容 Cs 充电不足的问题,同时相应地改善了数据线的 RC 延时问题,因此相应地提高了显示装置的显示均匀性,保证了显示装置的显示质量,特别适用于大尺寸超高解析度 OLED 显示装置中使用。



1. 一种有机发光二极管像素结构,包括多条用于为 OLED 像素单元提供驱动的栅线和数据线,多个所述 OLED 像素单元以矩阵形式排列,其特征在于,逐 L 行对所述 OLED 像素单元进行扫描,被同时扫描的每 L 行所述 OLED 像素单元设置为一个像素块,其中 $L \geq 3$ 。

2. 根据权利要求 1 所述的有机发光二极管像素结构,其特征在于,多个所述 OLED 像素单元以 $M \times N$ (行 * 列) 矩阵形式排列,每一所述 OLED 像素单元包括多个颜色的子像素单元,每一子像素单元根据颜色依次按列循环排列,所述数据线的数目为 $L \times N$ 条,每一所述像素块的同一列子像素单元设置有 L 条数据线,每一条数据线分别连接不同行的子像素单元。

3. 根据权利要求 2 所述的有机发光二极管像素结构,其特征在于,所述栅线的数目为 $(2/3)M$ 条,每一条栅线与同一列中相邻行的至少一个所述子像素单元连接,其中 $M \geq 3$ 且为 3 的整数倍。

4. 根据权利要求 3 所述的有机发光二极管像素结构,其特征在于,每相邻的三行所述像素单元设置为一个像素块,每一所述像素块的同一列子像素单元设置有三条数据线,每一条数据线分别连接不同行的子像素单元;每一所述像素块中设置有两条栅线,每一条栅线连接同一列中相邻的一行或两行的子像素单元。

5. 根据权利要求 4 所述的有机发光二极管像素结构,其特征在于,在所述像素块中,第一行与第二行的所述像素单元之间设置第一栅线,第二行与第三行的所述像素单元之间设置有第二栅线,所述第一栅线与第一行所有列的所述子像素单元和第二行的奇数列或偶数列的所述子像素单元连接,所述第二栅线与第三行所有列的所述子像素单元和第二行的偶数列或奇数列的所述子像素单元连接。

6. 根据权利要求 5 所述的有机发光二极管像素结构,其特征在于,相邻所述像素块中,所述数据线按每三行间隔穿插的方式连接相同列的子像素单元,奇数像素块中的子像素单元按行顺序穿插,偶数像素块中的子像素单元按行逆序穿插。

7. 根据权利要求 6 所述的有机发光二极管像素结构,其特征在于,奇数像素块中子像素单元的行穿插顺序为 $3i-2, 3i-1, 3i$, 偶数像素块中子像素单元的行穿插顺序为 $3i, 3i-1, 3i-2$, 其中, i 为像素块从上至下的排列顺序号。

8. 根据权利要求 5-7 任一项所述的有机发光二极管像素结构,其特征在于,所述 OLED 像素单元根据待显示图像的显示顺序接收扫描控制信号,同一所述像素块的像素单元的待显示图像的图像数据存储为一组,并通过相应像素块中的两条栅线同时向对应着显示待显示图像的像素单元发送扫描信号。

9. 根据权利要求 8 所述的有机发光二极管像素结构,其特征在于,所述栅线驱动方式为双边驱动方式或者单边驱动方式,所述数据线驱动方式为双边驱动方式或者单边驱动方式。

10. 根据权利要求 1-7 任一项所述的有机发光二极管像素结构,其特征在于,每一所述像素单元中包括三个颜色或者四个颜色的子像素单元,所述三个颜色分别为红、绿、蓝,或者所述四个颜色分别为红、绿、蓝、白。

11. 一种显示装置,其特征在于,包括如权 1 至 10 任一所述的有机发光二极管像素结构。

一种有机发光二极管像素结构、显示装置

技术领域

[0001] 本发明属于显示技术领域,具体涉及一种有机发光二极管像素结构、显示装置。

背景技术

[0002] OLED (Organic Light-Emitting Diode,有机发光二极管)显示装置是一种新兴的平板显示装置,由于其具有制备工艺简单、成本低、功耗低、响应速度快等优点,因而具有广阔的应用前景。

[0003] OLED 显示装置中的像素单元包括以矩阵形式排列的多个像素单元。像素单元按照驱动方式分为无源矩阵(Passive Matrix,简称 PM)驱动方式和有源矩阵(Active Matrix,简称 AM)驱动方式两种。由于 AM-OLED 在可视角度、色彩的还原性、功耗以及响应时间等方面具有明显的优势,因此得到了广泛的应用。

[0004] OLED 显示装置中,显示面板具有多个像素(pixel)单元,每个像素单元均分别包括薄膜晶体管(Thin Film Transistor,简称 TFT)、存储电容(storing capacitor,以下简称 Cs)以及与所述 TFT 连接的 OLED 等。从驱动机理上而言,AM-OLED 是一种矩阵选址的像素结构,像素结构中包括为像素单元提供行选通的扫描信号的栅极线(Gate line,也即扫描线)、提供列选通的数据信号的数据线(Data line),扫描信号与数据信号同时作用于 TFT,通过对 TFT 的导通或截止进行控制,实现对与之连接的 OLED 的电流的控制,从而使 OLED 在可控的一帧时间内都能够发光,以显示图像。

[0005] 如图 1 所示,现有技术中 OLED 通用的 2T1C 像素电路结构中包括开关管 T1、T2 和存储电容 Cs。通用的 OLED 像素结构如图 2 所示,每列子像素单元对应一条数据线 2,每行子像素单元对应一条扫描线 3(图 2 中的扫描线标识为虚线只是为了便于与数据线分辨,在实际电路中,扫描线与数据线均为相同的实体电路走线,以下各图中有关扫描线的标识与此相同),这种逐行扫描的方式是扫描线一行一行地打开,数据线一行一行地刷新。当扫描线被选中时,行选通信号 Vsel 使得 T1 开启,数据电压 Vdata 通过 T1 对 Cs 充电,Cs 的电压控制 T2 的漏极电流,随着 T2 的栅极电位逐渐提高,T2 开始导通,并稳定工作于饱和区;当扫描线未被选中时,T1 截止,存储在 Cs 上的电荷继续维持 T2 的栅极电压,T2 保持导通状态,以使得 OLED 在一个帧周期内维持恒流控制。

[0006] 超高解析度(resolution)的 OLED 显示面板具有像素数目多,数据量庞大,驱动频率高的特点,将现有的像素结构的连接方式应用于超高解析度的 OLED 显示装置中,每行的充电时间受到限制的不足就突显出来;同时,还具有驱动线路长、RC 延时(Delay)严重等问题。而且,驱动频率高还将进一步导致像素单元充电不足,从而影响显示均匀性;驱动线路长导致单边驱动方式下线路阻抗过高,影响驱动信号的完整性。例如:以显示面板中总行数为 Th,帧刷新频率为 60Hz 计算,每行的充电时间约为 $16.67\text{ms}/\text{Th}$ 。若全高清(Full High Definition,简称 FHD)显示面板以解析度为 $1920*1080$ 、Th 为 1125 行计算,每行充电时间约为 $14\mu\text{s}$;若以解析度为 $3840*2160$ 、帧刷新频率为 60Hz 计算,则每行的充电时间约为 $6\mu\text{s}$ 。可见,随着显示面板解析度的提高,充电时间大大缩短,加上数据线自身的走线阻抗

造成信号延迟,造成 Cs 达不到预定的充电电压,最终导致显示均匀性差,显示亮度呈现渐变式等不足。在小尺寸产品上为提高扫描频率而采用的栅极双边(Dual-Gate)驱动方式中,行充电时间仅为原充电时间的一半,导致这种驱动方式也不能用于大尺寸高解析度显示装置中。

[0007] 可见,现有的 OLED 像素结构无法应用于超高解析度显示装置中,随着显示面板尺寸的增加,数据线与其自身线路阻抗综合产生的问题将会愈加明显,使得 RC 延时问题愈发突出。为解决大尺寸高分辨率显示面板存在的上述问题,目前显示技术领域常采用的驱动方式是分区驱动方式,即将整个显示面板分为多个区域(例如:条形分区或田字分区)分别进行驱动。分区驱动方式中,在每个区域设置有独立的源极驱动器(Source Driver)芯片和时序控制(Timing CONTroller,简称 TCON)芯片,每个区域之间使用单独的栅极驱动器(Gate Driver)芯片,或者使用共用的栅极驱动器。为适应显示面板的大尺寸,栅极和源极均可采用双边驱动方式或者单边驱动方式,以改善驱动能力不足、RC 延时严重的问题。但是,采用条形分区驱动方式对时序控制芯片的同步要求很高,而田字分区驱动方式在显示时会出现分区块的差异。因此,设计一种既能改善存储电容 Cs 充电不足的问题,又能保证显示质量的 OLED 显示装置成为目前亟待解决的问题。

发明内容

[0008] 本发明所要解决的技术问题是针对现有技术中存在的上述不足,提供一种有机发光二极管像素结构、显示装置,该有机发光二极管像素结构具有良好的显示质量,能有效改善存储电容 Cs 充电不足的问题。

[0009] 解决本发明技术问题所采用的技术方案是该有机发光二极管像素结构,包括多条用于为 OLED 像素单元提供驱动的栅线和数据线,多个所述 OLED 像素单元以矩阵形式排列,逐 L 行对所述 OLED 像素单元进行扫描,被同时扫描的每 L 行所述 OLED 像素单元设置为一个像素块,其中 $L \geq 3$ 。

[0010] 优选的是,多个所述 OLED 像素单元以 $M \times N$ (行 * 列)矩阵形式排列,每一所述 OLED 像素单元包括多个颜色的子像素单元,每一子像素单元根据颜色依次按列循环排列,所述数据线的数目为 LN 条,每 L 条数据线分别连接同一列的不同行的所述子像素单元。

[0011] 进一步优选的是,所述栅线的数目为 $(2/3)M$ 条,每一条栅线与同一列中相邻行的至少所述子像素单元连接。

[0012] 优选的是,每相邻的三行所述像素单元设置为一个像素块,每一所述像素块的同一列子像素单元设置有三条数据线,每一条数据线分别连接不同行的子像素单元;每一所述像素块中设置有两条栅线,每一条栅线连接同一列中相邻的一行或两行的子像素单元。

[0013] 优选的是,在所述像素块中,第一行与第二行的所述像素单元之间设置第一栅线,第二行与第三行的所述像素单元之间设置有第二栅线,所述第一栅线与第一行所有列的所述子像素单元和第二行的奇数列或偶数列的所述子像素单元连接,所述第二栅线与第三行所有列的所述子像素单元和第二行的偶数列或奇数列的所述子像素单元连接。

[0014] 优选的是,相邻所述像素块中,所述数据线按每三行间隔穿插的方式连接相同列的子像素单元,奇数像素块中的子像素单元按行顺序穿插,偶数像素块中的子像素单元按行逆序穿插。

[0015] 优选的是,奇数像素块中子像素单元的行穿插顺序为 $3i-2, 3i-1, 3i$, 偶数像素块中子像素单元的行穿插顺序为 $3i, 3i-1, 3i-2$, 其中, i 为像素块的排列顺序号。

[0016] 优选的是,所述 OLED 像素单元根据待显示图像的显示顺序接收扫描控制信号,同一所述像素块的像素单元的待显示图像的图像数据存储为一组,并通过相应像素块中的两条栅线同时向对应着显示待显示图像的像素单元发送扫描信号。

[0017] 优选的是,所述栅线驱动方式为双边驱动方式或者单边驱动方式,所述数据线驱动方式为双边驱动方式或者单边驱动方式。

[0018] 其中,每一所述像素单元中包括三个颜色或者四个颜色的子像素单元,所述三个颜色分别为红、绿、蓝,或者所述四个颜色分别为红、绿、蓝、白。

[0019] 一种显示装置,包括上述的有机发光二极管像素结构。

[0020] 本发明的有益效果是:该有机发光二极管像素结构能有效改善存储电容 C_s 充电不足的问题,同时相应地改善了数据线的 RC 延时问题,因此相应地提高了 OLED 显示装置的显示均匀性,保证了显示装置的显示质量,特别适用于大尺寸超高解析度 OLED 显示装置中使用。

附图说明

[0021] 图 1 所示为现有技术中通用的像素电路结构;

[0022] 图 2 所述为现有技术中 OLED 像素结构示意图;

[0023] 图 3 为本发明实施例 1 OLED 像素结构中数据线的连接示意图;

[0024] 图 4 为本发明实施例 1 OLED 像素结构中栅极线的连接示意图;

[0025] 图 5 为本发明实施例 1 中 OLED 像素结构示意图;

[0026] 图 6 为现有技术中图像数据输入的顺序示意图;

[0027] 图 7 为本发明实施例 1 中图像数据输出的顺序示意图;

[0028] 图 8 为本发明实施例 1 中另一 OLED 像素结构示意图;

[0029] 图 9 为本发明实施例 2 中 OLED 像素结构示意图;

[0030] 图 10 为本发明实施例 2 中图像数据输入的顺序示意图;

[0031] 图 11 为本发明实施例 2 中图像数据输出的顺序示意图;

[0032] 图 12 为本发明实施例 3 中 OLED 像素结构示意图。

[0033] 图中:1—像素子单元;2—数据线;3—栅极线;4—显示区。

具体实施方式

[0034] 为使本领域技术人员更好地理解本发明的技术方案,下面结合附图和具体实施方式对本发明 OLED 像素结构、显示装置作进一步详细描述。

[0035] 本发明的技术构思是,从降低行扫描频率入手,设计一种具有较低的行扫描频率的 OLED 像素结构,从而保证每个像素单元中存储电容 C_s 的充电时间;同时采用分路设计,使每条数据线上的 R、C 值降低,从而降低 RC 延时时间,实现大尺寸高解析度下出现的多个问题的改善。

[0036] 一种 OLED 像素结构,包括多条用于为 OLED 像素单元提供驱动的栅线和数据线,多个所述 OLED 像素单元以矩阵形式排列,逐 L 行对所述 OLED 像素单元进行扫描,被同时扫描

的每 L 行所述 OLED 像素单元设置为一个像素块,其中 $L \geq 3$ 。

[0037] 一种显示装置,包括上述 OLED 像素结构。

[0038] 实施例 1:

[0039] 一种 OLED 像素结构,包括多条用于为 OLED 像素单元提供驱动的栅线和数据线,多个所述 OLED 像素单元以矩阵形式排列,逐 L 行对所述 OLED 像素单元同时进行扫描,被同时扫描的每 L 行所述 OLED 像素单元设置为一个像素块,其中 $L \geq 3$ 。

[0040] 其中,多个所述 OLED 像素单元以 $M \times N$ (行 * 列) 矩阵形式排列,每一所述 OLED 像素单元包括多个颜色的子像素单元,每一子像素单元根据颜色依次按列循环排列,所述数据线的数目为 LN 条,每 L 条数据线分别连接同一列的不同行的所述子像素单元;所述栅线的数目为 $(2/3)M$ 条,每一条栅线与同一列中相邻行的至少所述子像素单元连接。

[0041] 在本实施例中,如图 3-5 所示, L 优选为三,即每相邻的三行所述像素单元设置为一个像素块,每一所述像素块的同一列子像素单元设置有三条数据线 2,每一条数据线分别连接不同行的子像素单元。数据线的连接示意图如图 3 所示,在显示面板的显示区 4 中,每一条数据线从显示区 4 的上方依次串联多个子像素单元至显示区 4 的下方,在显示区外连接数据驱动器(即 Source Driver IC),所述数据驱动器的源极输出(Source output)通道数目为现有技术中源极输出通道数目的三倍。

[0042] 如图 4 所示,为了相应的减少数据处理量,每一所述像素块中设置有两条栅线 3,每一条栅线连接同一列中相邻的一行或两行的子像素单元。具体的,第一行与第二行的所述像素单元之间设置第一栅线,第二行与第三行的所述像素单元之间设置有第二栅线,所述第一栅线与第一行所有列的所述子像素单元和第二行的奇数列或偶数列的所述子像素单元连接,所述第二栅线与第三行所有列的所述子像素单元和第二行的偶数列或奇数列的所述子像素单元连接。

[0043] 这样,每三行像素单元使用二条栅极线,相比现有技术减少了三分之一数目的栅极线,也相应地节省了栅极驱动器的三分之一数目的输出通道。而且,通过对第二行像素单元中按列排列的子像素单元的奇偶排序,将奇数序列的子像素单元与偶数序列的子像素单元均匀地分配至该二条栅极线上,有效地避免了二条栅极线之间出现短路不良,而且使得每一条栅极线上的负载值基本相当。

[0044] 相应的,在相邻所述像素块中,所述数据线按每三行间隔穿插的方式连接相同列的子像素单元,奇数像素块中的子像素单元按行顺序穿插,偶数像素块中的子像素单元按行逆序穿插。例如,奇数像素块中同列子像素单元的行穿插顺序为 $3i-2, 3i-1, 3i$,偶数像素块中同列子像素单元的行穿插顺序为 $3i, 3i-1, 3i-2$,其中, i 为像素块的排列顺序号。

[0045] 具体的,将显示区 4 中的每三行设置为一个像素块,并对多个像素块从上至下进行编号,即分别为块 1、块 2、块 3……。如图 3 所示,同一列的多行子像素单元中,多个像素块的数据线穿插顺序为第一根数据线的连接行号为 1、6、7……的子像素单元,第二根数据线的连接行号为 2、5、8……的子像素单元,第三根数据线的连接行号为 3、4、9……的子像素单元。

[0046] 综上,本实施例 OLED 像素结构中栅极线与数据线的连接示意图如图 5 所示。

[0047] 在图像显示过程中,所述 OLED 像素单元根据待显示图像的显示顺序接收扫描控制信号,同一所述像素块的像素单元的待显示图像的图像数据存储为一组,并通过相应像

素块中的两条栅线同时向对应着显示待显示图像的像素单元发送扫描信号。

[0048] 在实际应用中,所述栅线通过栅线驱动器与时序控制单元连接。因此,相应地使时序控制单元的数据处理方法、数据驱动器与 OLED 的数据线的连接方式与本实施例中 OLED 像素结构相配合,将时序控制单元中奇数像素块和偶数像素块的时序控制分别采用顺序和逆序的穿插方法,达到了降低行扫描频率的目的,使行扫描时间变为现有技术行扫描时间的三倍,为像素单元中存储电容 C_s 的充电赢取足够的时间。

[0049] 如图 6、7 所示,图中对应着每一子像素单元中的数字和字母编号的说明如下,纵向书写的(数字一)+(字母)+(数字二),表示第(数字一)行、(数字二)列的(字母)颜色的子像素单元,例如:2R3 表示第二行第三列的红色子像素单元。在本实施例中,时序控制单元图像数据输入的顺序与现有技术的图像数据输入顺序相同,均为按顺序依次输入;时序控制单元图像数据输出的顺序为,奇数像素块中子像素单元的行穿插顺序为 $3i-2, 3i-1, 3i$, 偶数像素块中子像素单元的行穿插顺序为 $3i, 3i-1, 3i-2$, 其中, i 为像素块从上至下的排列顺序号。

[0050] 具体的,在时序控制单元中,将对应着同一像素块中的三行图像数据建立缓存,如图 6 所示为输入到时序控制单元中的图像数据;缓存后将图像数据进行穿插操作,如图 7 所示为从时序控制单元中输出的图像数据;最后将穿插后的图像数据依序传送给数据驱动器。这里的图像数据穿插算法以既定的显示面板中数据线的走线来进行相应设计,并且所述图像数据以对应着显示相应待显示图像的子像素单元为最小单位,三行逐次穿插,使得同一像素块中的所有子像素单元被同时扫描(打开)。在时序控制单元中,由于需要等待三行图像数据都缓存完毕才能将图像数据整批传送给数据驱动器,因此,最终显示面板上的显示刷新将会比向时序控制单元中输入图像数据出现三行刷新时间的延时,此时只需相应地调整时序控制单元中输出端的控制时序即可。

[0051] 在本实施例中,在显示面板显示区 4 外围的左右两侧分别连接栅极驱动芯片,即所述栅线驱动方式为双边驱动方式;所述数据线与源极驱动器连接,所述数据线驱动方式为单边驱动方式,如图 5 所示。这里应该理解的是,所述栅线驱动方式和所述数据线驱动方式可以为单边/单边驱动方式、单边/双边驱动方式以及双边/双边驱动方式(如图 8 所示),双边驱动方式以及单边驱动方式的应用可以视显示装置的产品尺寸来决定采用单边驱动方式还是双边驱动方式,因此这里不再赘述。

[0052] 在本实施例中,每一所述像素单元中包括三个颜色,所述三个颜色分别为红、绿、蓝。以解析度为 $3840*2160$ 、帧刷新频率为 60Hz 计算,本实施例中采用 $3840*3*3=34560$ 通道的数据线,使用 $2160 \div 3*2=1440$ 通道的栅极线来进行驱动。每三条数据线设置为与同一列子像素单元连接,每二条栅极线设置为与相邻的三行子像素单元的开关管的控制端连接。在驱动过程中,扫描刷新时将使同一像素块中的每三行子像素单元同时打开(而其余的像素块中的子像素单元关闭),同一列子像素单元的三条数据线分别为不同行的子像素单元中的存储电容 C_s 充电;然后,栅极线再打开下一像素块中的相邻三行子像素单元(而其余的像素块中的子像素单元关闭),并相应地使数据线对相应的子像素单元中的 C_s 进行充电。周而复始,从而实现整个显示面板的逐三行扫描。

[0053] 本实施例的 OLED 像素结构中,通过将数据线数目增加为现有技术中数据线数目的三倍,使每一条数据线所连接的子像素数目变为现有技术中数据线数目的三分之一(即

为 720),从而降低了数据线的 RC 负载(loading)值,特别是降低了存储电容 C_s 的电容值,可以极大地改善了数据线的 RC 延时问题,同时对驱动芯片的驱动能力要求变得宽松;而且,栅极线数目为现有技术中栅极线数目的三分之二,每次行扫描时,每二行栅极线同时打开对应行的像素单元中的开关管,同时数据线对相应的存储电容 C_s 充电,因为行扫描频率变为现有技术中行扫描频率的三分之一,因此像素单元中存储电容 C_s 的充电时间变为现有技术中充电时间的三倍(约为 $20 \mu s$),保证了显示面板的显示均匀性以及显示亮度稳定,提高了显示装置的显示质量。同时,还设计了一种数据线与栅极线的走线与连接方式,能使数据线走线没有交叉,栅极线的负载均匀且不短路。

[0054] 实施例 2:

[0055] 本实施例与实施例 1 的区别在于,本实施例中每一所述像素单元中包括四个颜色的子像素单元,所述四个颜色分别为红、绿、蓝、白。

[0056] 本实施例中,OLED 像素结构中栅极线和数据线的连接方式以及时序控制单元中图像数据的输出顺序与实施例 1 类同。由于像素单元中包括四个颜色的子像素单元,具体的,所述像素结构中数据线与栅极线的连接如图 9 所示;时序控制单元中图像数据的输入顺序如图 10 所示,图像数据的输出顺序如图 11 所示。

[0057] 实施例 3:

[0058] 本实施例与实施例 1、2 的区别在于,本实施例中每一所述像素块中的栅极线的连接方式与现有技术中栅极线的连接方式相同,即,每一所述像素块中设置有三条栅线 3,每一条栅线均与一行子像素单元连接,如图 12 所示。

[0059] 在实施例 1-3 中,有机发光二极管像素结构在扫描时采用逐三行扫描方式,将属于同一个像素块的三行子像素单元同时打开,并同时刷新该三行子像素单元的图像数据;再配合相应的时序控制单元的图像数据处理方法进行数据处理,可以满足这种像素结构的图像数据排列要求。由于行扫描频率降低为现有技术中行扫描频率的三分之一,因此极大地改善了存储电容 C_s 充电不足的问题,同时相应地改善了数据线的 RC 延时问题,保证了显示装置的显示质量。

[0060] 本发明提供的高端显示质量、大尺寸 AMOLED 显示装置实现像素结构,特别适用于在大尺寸超高解析度 OLED 显示装置中使用。

[0061] 可以理解的是,以上实施方式仅仅是为了说明本发明的原理而采用的示例性实施方式,然而本发明并不局限于此。对于本领域内的普通技术人员而言,在不脱离本发明的精神和实质的情况下,可以做出各种变型和改进,这些变型和改进也视为本发明的保护范围。

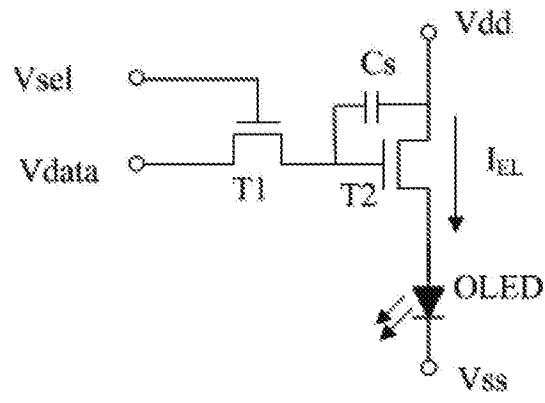


图 1

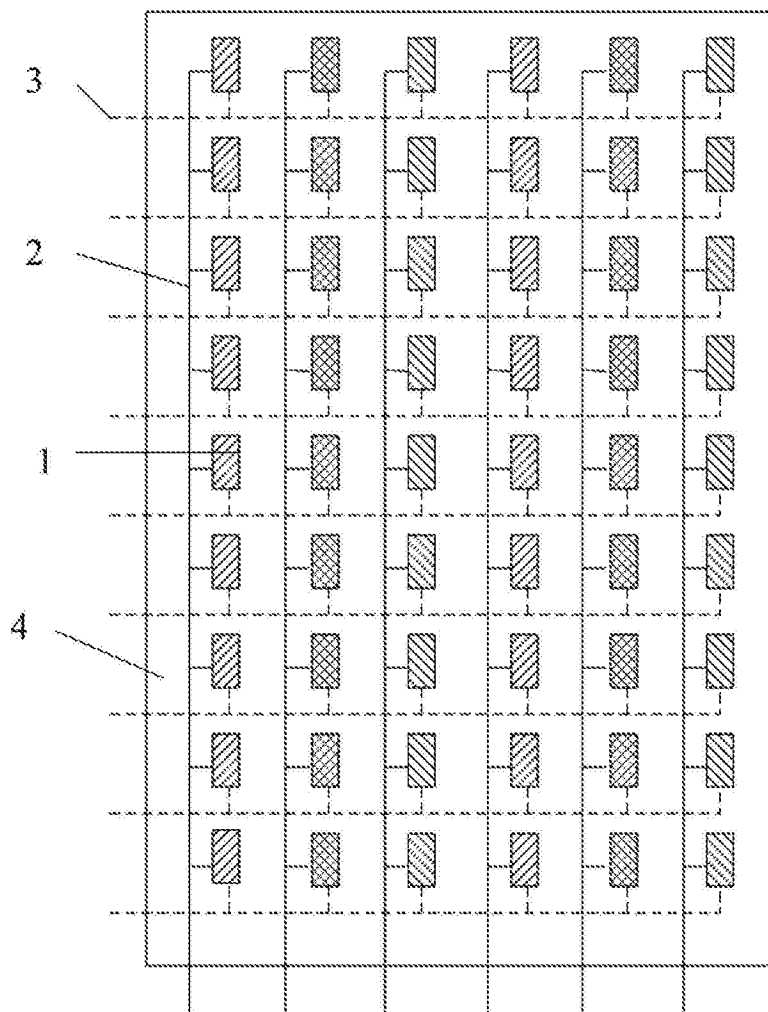


图 2

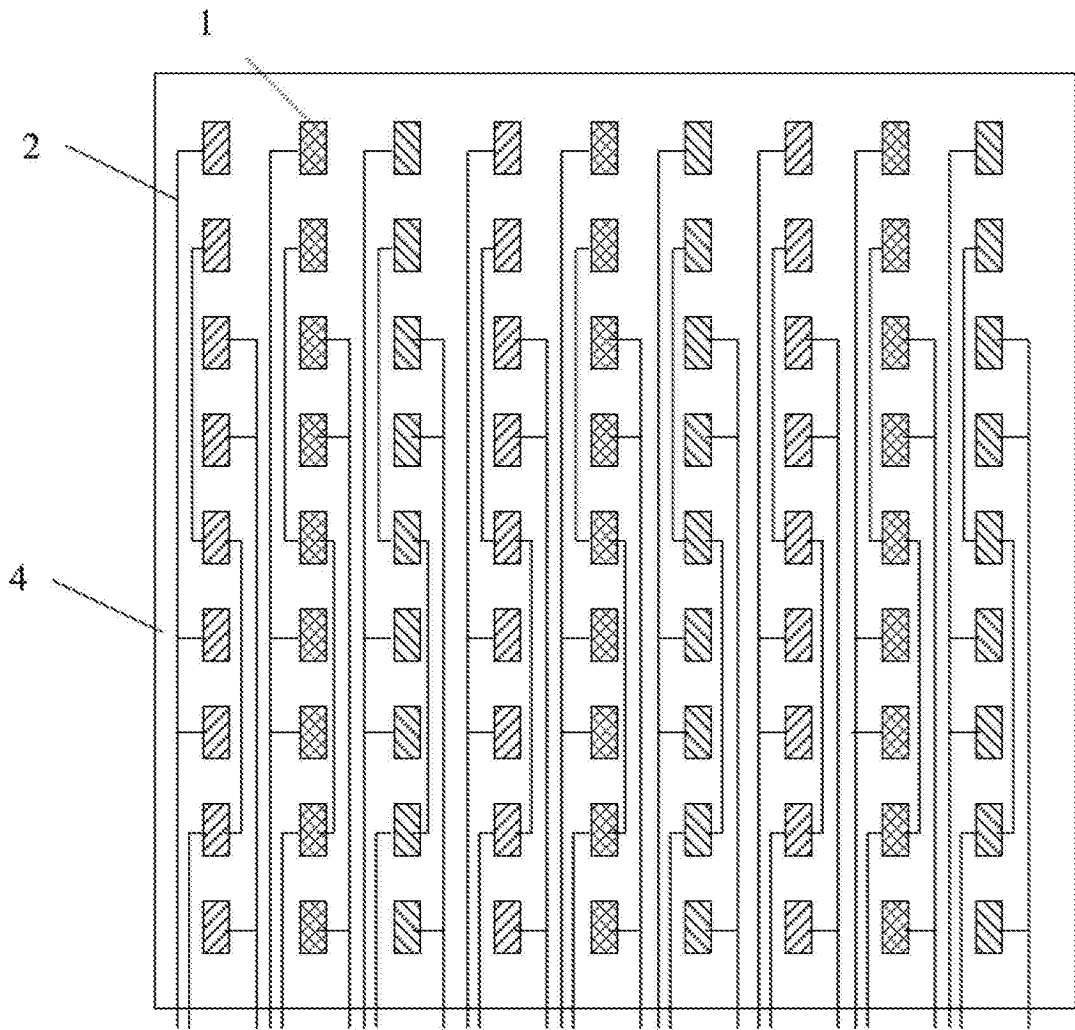


图 3

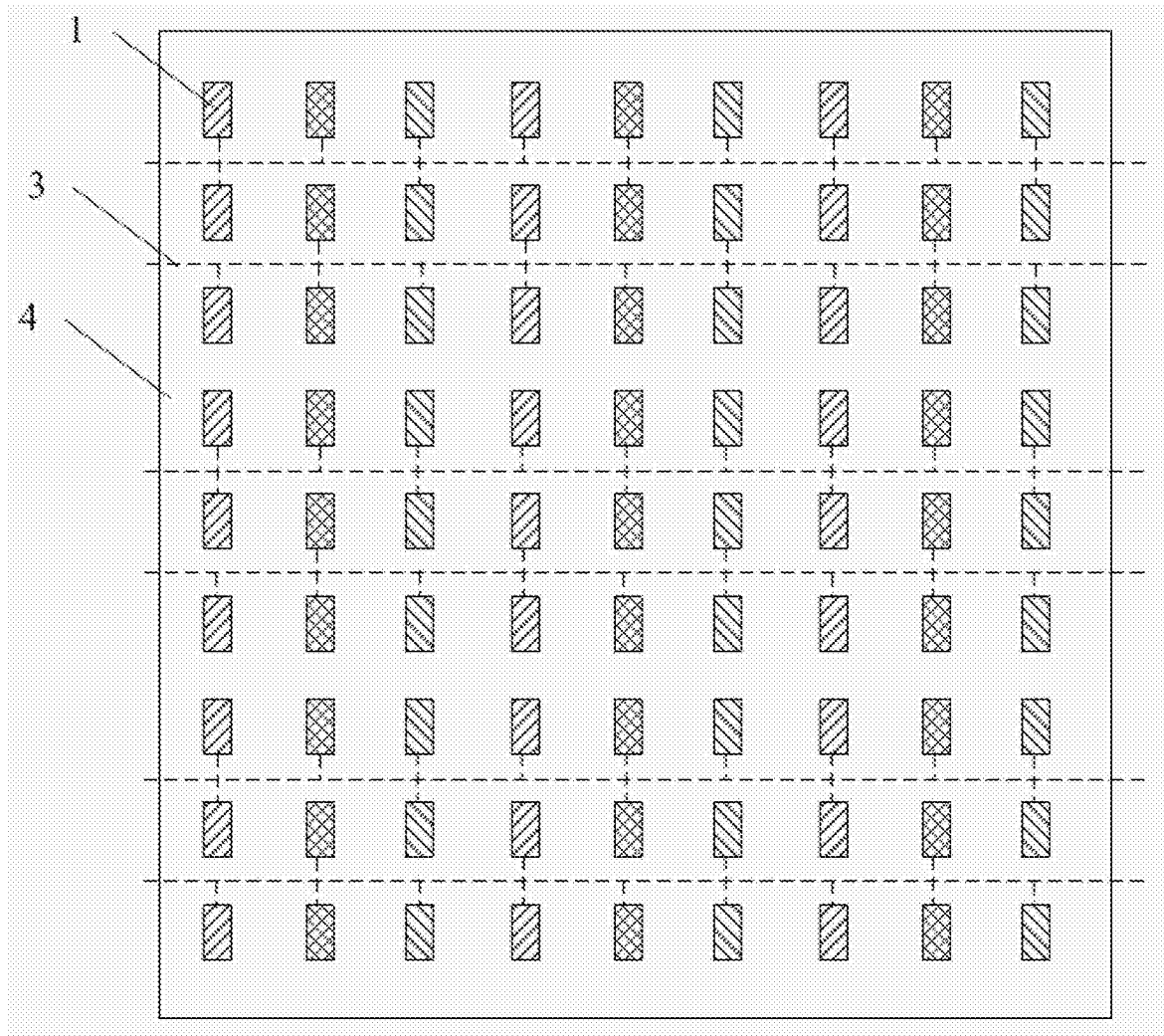


图 4

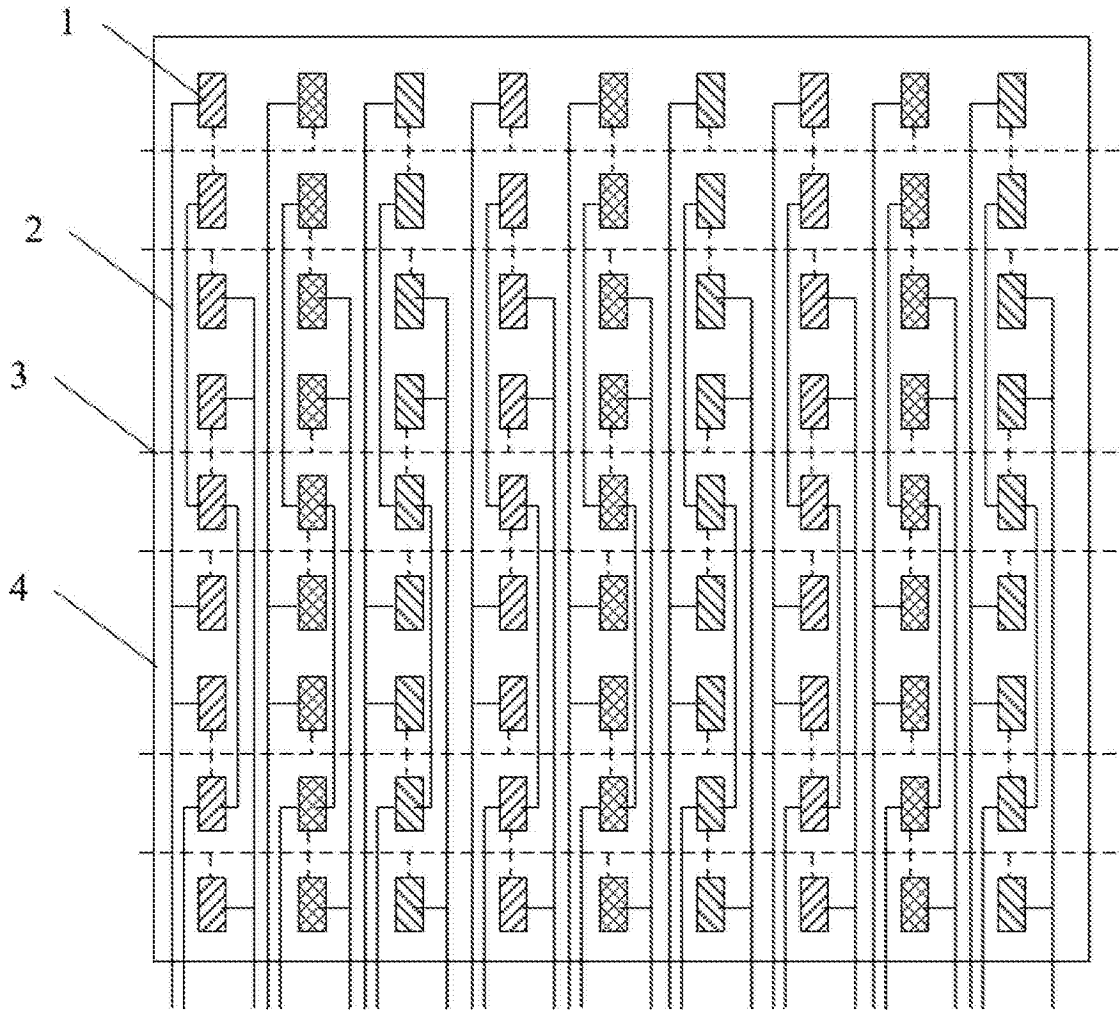


图 5

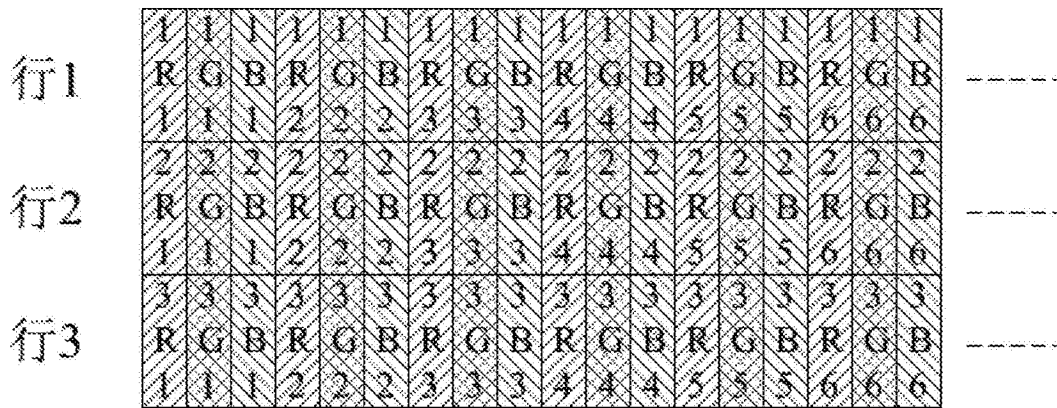


图 6

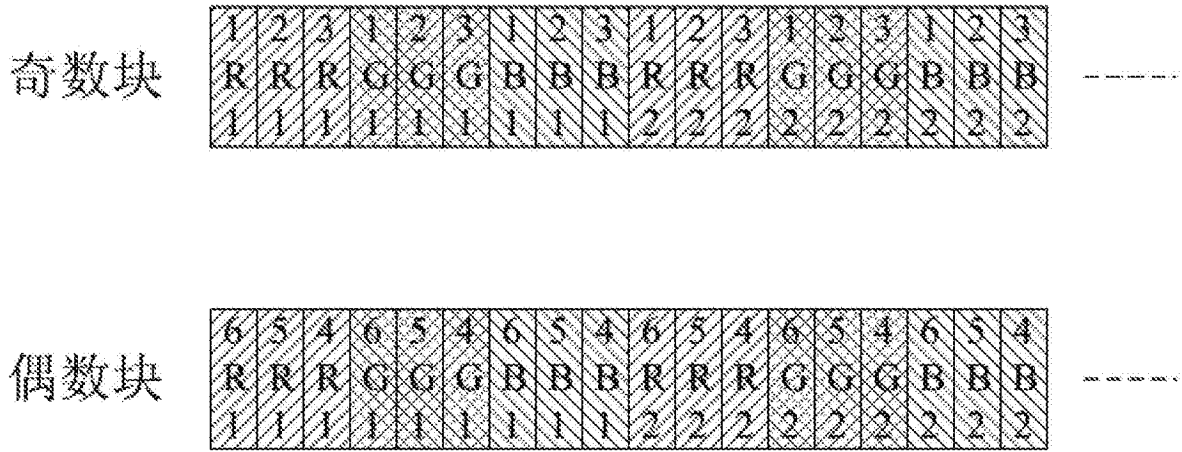


图 7

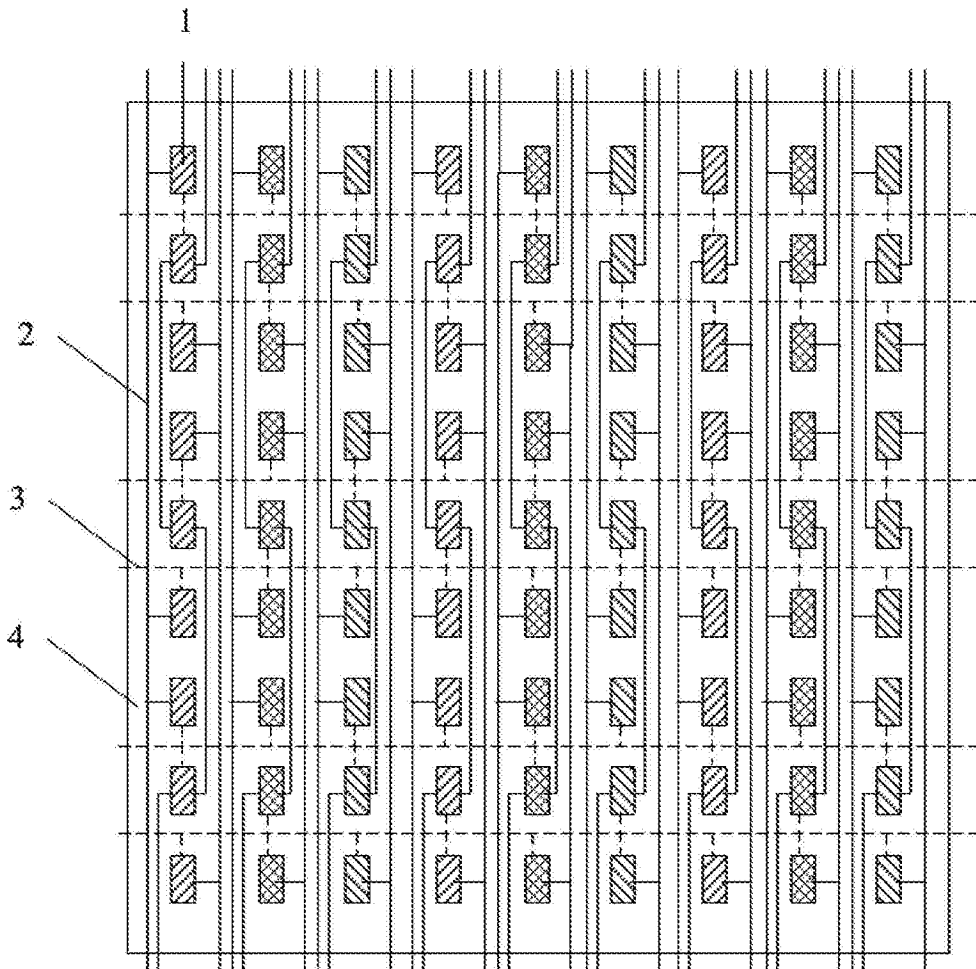


图 8

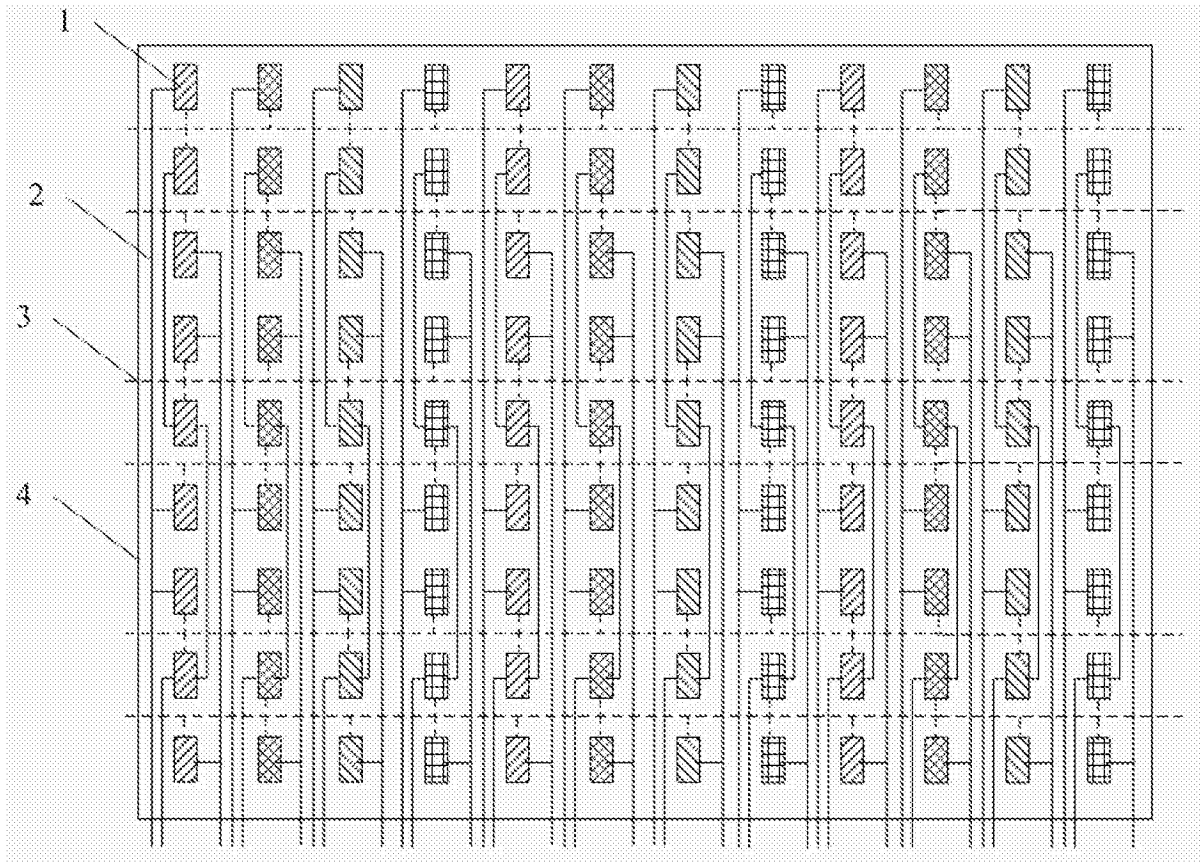


图 9

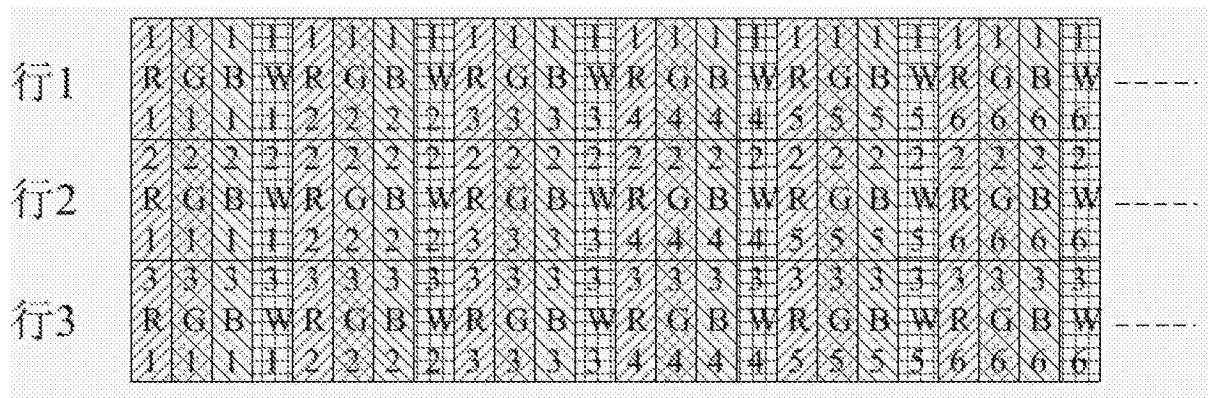


图 10

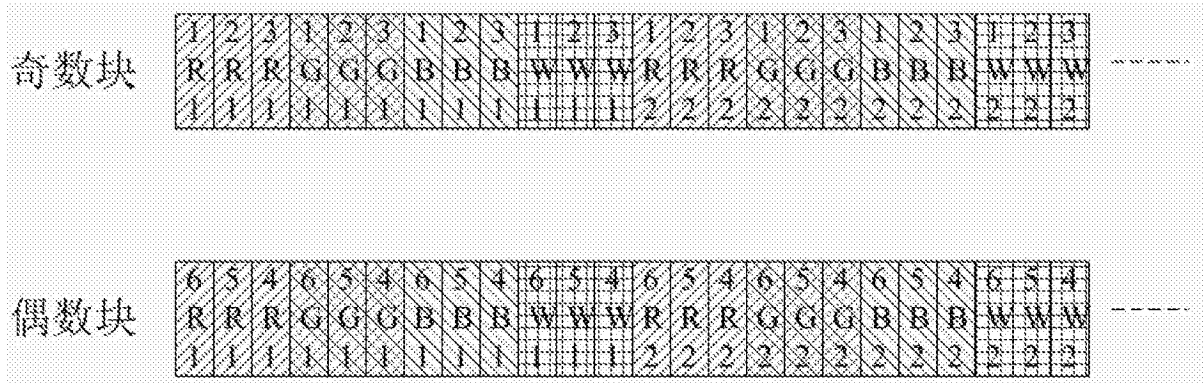


图 11

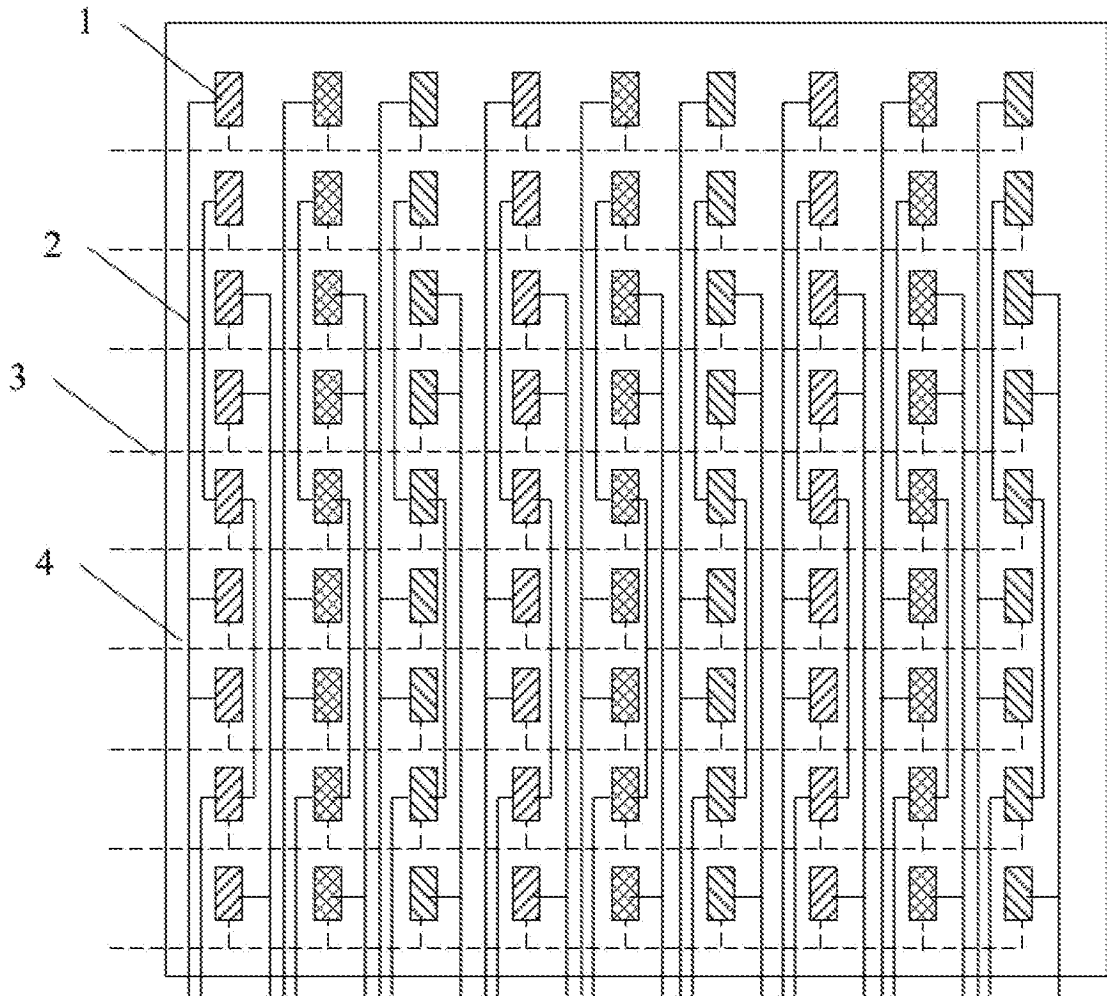


图 12

专利名称(译)	一种有机发光二极管像素结构、显示装置		
公开(公告)号	CN103077955B	公开(公告)日	2016-03-30
申请号	CN201310030336.8	申请日	2013-01-25
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	解红军		
发明人	解红军		
IPC分类号	H01L27/32		
CPC分类号	G09G3/2092 G09G3/3233 G09G2300/0426 G09G2300/0452 G09G2320/0223 G09G2320/0233		
代理人(译)	罗建民		
其他公开文献	CN103077955A		
外部链接	Espacenet SIPO		

摘要(译)

本发明属于显示技术领域，具体涉及有机发光二极管像素结构以及显示装置。该有机发光二极管像素结构，包括多条用于为OLED像素单元提供驱动的栅线和数据线，多个所述OLED像素单元以矩阵形式排列，逐L行对所述OLED像素单元进行扫描，被同时扫描的每L行所述OLED像素单元设置为一个像素块，其中 $L \geq 3$ 。该有机发光二极管像素结构能有效改善存储电容 C_s 充电不足的问题，同时相应地改善了数据线的RC延时问题，因此相应地提高了显示装置的显示均匀性，保证了显示装置的显示质量，特别适用于大尺寸超高解析度OLED显示装置中使用。

