



(12) 发明专利申请

(10) 申请公布号 CN 103035195 A

(43) 申请公布日 2013. 04. 10

(21) 申请号 201210106334. 8

(22) 申请日 2012. 04. 12

(30) 优先权数据

100135995 2011. 10. 05 TW

(71) 申请人 胜华科技股份有限公司

地址 中国台湾台中市潭子区建国路 10 号

(72) 发明人 王文俊 韩西容 廖文堆 黄志鸿
王宗裕

(74) 专利代理机构 北京同立钧成知识产权代理
有限公司 11205

代理人 臧建明

(51) Int. Cl.

G09G 3/32 (2006. 01)

H05B 37/02 (2006. 01)

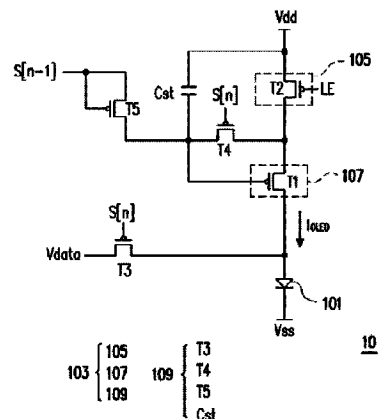
权利要求书 7 页 说明书 15 页 附图 9 页

(54) 发明名称

发光元件驱动电路、像素电路、显示面板及显示器

(57) 摘要

本发明提供一种发光元件驱动电路、像素电路、显示面板及显示器,且其电路架构(5T1C)在搭配适当的操作波形下,可以使得流经有机发光二极管的电流不会随着电源电压(Vdd)受到电流电阻电压降(IR Drop)的影响而改变,而且也不会随着用以驱动有机发光二极管的薄膜晶体管的临限电压漂移(Vth shift)而有所不同。如此一来,将可大大地提升所应用的有机发光二极管显示器的亮度均匀性。



1. 一种发光元件驱动电路,包括:

一电源单元,用以接收一电源电压,并在一发光阶段,反应于一发光致能信号而传导该电源电压;

一驱动单元,耦接在该电源单元与一发光元件之间,且包含与该发光元件的第一端耦接的一驱动晶体管,用以在该发光阶段,控制流经该发光元件的一驱动电流;以及

一数据储存单元,包含一储存电容,用以在一数据写入阶段,通过该储存电容以对一数据电压与关联于该驱动晶体管的一临界电压进行储存,

其中,在该发光阶段,该驱动单元反应于该储存电容的跨压而产生流经该发光元件的该驱动电流,且该驱动电流不受该电源电压与该驱动晶体管的该临界电压的影响。

2. 根据权利要求1所述的发光元件驱动电路,其中该发光元件的第二端耦接至一参考电压,该电源电压为一可变电源电压,且该电源单元包括:

一电源传导晶体管,其源极用以接收该可变电源电压,而其栅极则用以接收该发光致能信号。

3. 根据权利要求2所述的发光元件驱动电路,其中

该驱动晶体管的第一漏/源极耦接该电源传导晶体管的漏极,该驱动晶体管的第二漏/源极耦接该发光元件的第一端,而该驱动晶体管的栅极则耦接该储存电容的第一端;以及

该储存电容的第二端耦接至该可变电源电压。

4. 根据权利要求3所述的发光元件驱动电路,其中该数据储存单元还包括:

一写入晶体管,其栅极用以接收一写入扫描信号,其漏极用以接收该数据电压,而其源极则耦接该驱动晶体管的第二漏/源极与该发光元件的第一端;以及

一采集晶体管,其栅极用以接收该写入扫描信号,其源极耦接该驱动晶体管的栅极与该储存电容的第一端,而其漏极则耦接该驱动晶体管的第一漏/源极与该电源传导晶体管的漏极,

其中,该发光元件为一有机发光二极管,且该发光元件的第一端为该有机发光二极管的阳极,而该发光元件的第二端为该有机发光二极管的阴极,

其中,该参考电压的准位实质上不小于该数据电压的最高准位减去该有机发光二极管的导通电压。

5. 根据权利要求4所述的发光元件驱动电路,其中该数据储存单元还用以在一重置阶段,反应于一重置扫描信号而初始化该储存电容。

6. 根据权利要求5所述的发光元件驱动电路,其中该数据储存单元还包括:

一重置晶体管,其栅极与源极耦接在一起以接收该重置扫描信号,而其漏极则耦接该驱动晶体管的栅极、该采集晶体管的源极以及该储存电容的第一端。

7. 根据权利要求6所述的发光元件驱动电路,其中该驱动晶体管、该电源传导晶体管、该写入晶体管、该采集晶体管以及该重置晶体管皆为P型晶体管。

8. 根据权利要求7所述的发光元件驱动电路,其中该发光元件驱动电路为一有机发光二极管驱动电路,且该有机发光二极管驱动电路先后进入该重置阶段、该数据写入阶段以及该发光阶段。

9. 根据权利要求8所述的发光元件驱动电路,其中

在该重置阶段与该数据写入阶段,该可变电电源电压具有一第一低电压准位;以及在
在该发光阶段,该可变电电源电压具有一高电压准位,
其中,该参考电压的准位还实质上不小于该可变电电源电压在该重置阶段与该数据写入
阶段的该第一低电压准位。

10. 根据权利要求 9 所述的发光元件驱动电路,其中
在该重置阶段与该数据写入阶段,该发光致能信号具有该高电压准位;以及
在该发光阶段,该发光致能信号具有相异于该第一低电压准位的一第二低电压准位。

11. 根据权利要求 10 所述的发光元件驱动电路,其中
在该重置阶段,该重置扫描信号具有该第二低电压准位;以及
在该数据写入阶段与该发光阶段,该重置扫描信号具有该高电压准位。

12. 根据权利要求 11 所述的发光元件驱动电路,其中
在该数据写入阶段,该写入扫描信号具有该第二低电压准位;以及
在该重置阶段与该发光阶段,该写入扫描信号具有该高电压准位。

13. 根据权利要求 3 所述的发光元件驱动电路,其中该数据储存单元还包括:
一写入晶体管,其栅极用以接收一写入扫描信号,其漏极用以接收该数据电压,而其源
极则耦接该驱动晶体管的第一漏/源极与该电源传导晶体管的漏极;以及
一采集晶体管,其栅极用以接收该写入扫描信号,其源极耦接该驱动晶体管的栅极与
该储存电容的第一端,而其漏极则耦接该驱动晶体管的第二漏/源极与该发光元件的第一
端,

其中,该发光元件为一有机发光二极管,且该发光元件的第一端为该有机发光二极管
的阳极,而该发光元件的第二端为该有机发光二极管的阴极,

其中,该参考电压的准位实质上不小于该数据电压的最高准位减去该驱动晶体管的该
临界电压与该有机发光二极管的导通电压。

14. 根据权利要求 13 所述的发光元件驱动电路,其中该数据储存单元还用在一重置阶
段,反应于一重置扫描信号而初始化该储存电容。

15. 根据权利要求 14 所述的发光元件驱动电路,其中该数据储存单元还包括:
一重置晶体管,其栅极与源极耦接在一起以接收该重置扫描信号,而其漏极则耦接该
驱动晶体管的栅极、该采集晶体管的源极以及该储存电容的第一端。

16. 根据权利要求 15 所述的发光元件驱动电路,其中该驱动晶体管、该电源传导晶体
管、该写入晶体管、该采集晶体管以及该重置晶体管皆为 P 型晶体管。

17. 根据权利要求 16 所述的发光元件驱动电路,其中该发光元件驱动电路为一有机发
光二极管驱动电路,且该有机发光二极管驱动电路先后进入该重置阶段、该数据写入阶段
以及该发光阶段。

18. 根据权利要求 17 所述的发光元件驱动电路,其中
在该重置阶段与该数据写入阶段,该可变电电源电压具有一第一低电压准位;以及
在该发光阶段,该可变电电源电压具有一高电压准位。

19. 根据权利要求 18 所述的发光元件驱动电路,其中
在该重置阶段与该数据写入阶段,该发光致能信号具有该高电压准位;以及
在该发光阶段,该发光致能信号具有相异于该第一低电压准位的一第二低电压准位。

20. 根据权利要求 19 所述的发光元件驱动电路,其中
在该重置阶段,该重置扫描信号具有该第二低电压准位;以及
在该数据写入阶段与该发光阶段,该重置扫描信号具有该高电压准位。

21. 根据权利要求 20 所述的发光元件驱动电路,其中
在该数据写入阶段,该写入扫描信号具有该第二低电压准位;以及
在该重置阶段与该发光阶段,该写入扫描信号具有该高电压准位。

22. 根据权利要求 1 所述的发光元件驱动电路,其中该发光元件的第二端耦接至一参考电压,该电源电压为一固定电源电压,且该电源单元包括:

一电源传导晶体管,其源极用以接收该固定电源电压,而其栅极则用以接收该发光致能信号。

23. 根据权利要求 22 所述的发光元件驱动电路,其中
该驱动晶体管的第一漏/源极耦接该电源传导晶体管的漏极,该驱动晶体管的第二漏/源极耦接该发光元件的第一端,而该驱动晶体管的栅极则耦接该储存电容的第一端;
该储存电容的第二端通过一第一切换晶体管而耦接至该固定电源电压;以及
该储存电容的第二端还通过一第二切换晶体管而耦接至该参考电压。

24. 根据权利要求 23 所述的发光元件驱动电路,其中
该第一切换晶体管的栅极用以接收该发光致能信号,该第一切换晶体管的源极耦接该固定电源电压,而该第一切换晶体管的漏极则耦接该储存电容的第二端;以及
该第二切换晶体管的栅极用以接收该发光致能信号的一互补信号,该第二切换晶体管的源极耦接该参考电压,而该第二切换晶体管的漏极则耦接该储存电容的第二端。

25. 根据权利要求 24 所述的发光元件驱动电路,其中该数据储存单元还包括:

一写入晶体管,其栅极用以接收一写入扫描信号,其漏极用以接收该数据电压,而其源极则耦接该驱动晶体管的第二漏/源极与该发光元件的第一端;以及

一采集晶体管,其栅极用以接收该写入扫描信号,其源极耦接该驱动晶体管的栅极与该储存电容的第一端,而其漏极则耦接该驱动晶体管的第一漏/源极与该电源传导晶体管的漏极,

其中,该发光元件为一有机发光二极管,且该发光元件的第一端为该有机发光二极管的阳极,而该发光元件的第二端为该有机发光二极管的阴极,

其中,该参考电压的准位实质上不小于该数据电压的最高准位减去该有机发光二极管的导通电压。

26. 根据权利要求 25 所述的发光元件驱动电路,其中该数据储存单元还用以在一重置阶段,反应于一重置扫描信号而初始化该储存电容。

27. 根据权利要求 26 所述的发光元件驱动电路,其中该数据储存单元还包括:

一重置晶体管,其栅极与源极耦接在一起以接收该重置扫描信号,而其漏极则耦接该驱动晶体管的栅极、该采集晶体管的源极以及该储存电容的第一端。

28. 根据权利要求 27 所述的发光元件驱动电路,其中该驱动晶体管、该电源传导晶体管、该第一切换晶体管、该第二切换晶体管、该写入晶体管、该采集晶体管以及该重置晶体管皆为 P 型晶体管。

29. 根据权利要求 28 所述的发光元件驱动电路,其中该发光元件驱动电路为一有机发

光二极管驱动电路,且该有机发光二极管驱动电路先后进入该重置阶段、该数据写入阶段以及该发光阶段。

30. 根据权利要求 24 所述的发光元件驱动电路,其中该数据储存单元还包括:

一写入晶体管,其栅极用以接收一写入扫描信号,其漏极用以接收该数据电压,而其源极则耦接该驱动晶体管的第一漏/源极与该电源传导晶体管的漏极;以及

一采集晶体管,其栅极用以接收该写入扫描信号,其源极耦接该驱动晶体管的栅极与该储存电容的第一端,而其漏极则耦接该驱动晶体管的第二漏/源极与该发光元件的第一端,

其中,该发光元件为一有机发光二极管,且该发光元件的第一端为该有机发光二极管的阳极,而该发光元件的第二端为该有机发光二极管的阴极,

其中,该参考电压的准位实质上不小于该数据电压的最高准位减去该驱动晶体管的该临界电压与该有机发光二极管的导通电压。

31. 根据权利要求 30 所述的发光元件驱动电路,其中该数据储存单元还用以在一重置阶段,反应于一重置扫描信号而初始化该储存电容。

32. 根据权利要求 31 所述的发光元件驱动电路,其中该数据储存单元还包括:

一重置晶体管,其栅极与源极耦接在一起以接收该重置扫描信号,而其漏极则耦接该驱动晶体管的栅极、该采集晶体管的源极以及该储存电容的第一端。

33. 根据权利要求 32 所述的发光元件驱动电路,其中该驱动晶体管、该电源传导晶体管、该第一切换晶体管、该第二切换晶体管、该写入晶体管、该采集晶体管以及该重置晶体管皆为 P 型晶体管。

34. 根据权利要求 33 所述的发光元件驱动电路,其中该发光元件驱动电路为一有机发光二极管驱动电路,且该有机发光二极管驱动电路先后进入该重置阶段、该数据写入阶段以及该发光阶段。

35. 根据权利要求 1 所述的发光元件驱动电路,其中该发光元件的第二端耦接至一参考电压,该电源电压为一固定电源电压或一可变电源电压,而该电源单元包括:

一电源传导晶体管,其漏极用以接收该固定或该可变电源电压,而其栅极则用以接收该发光致能信号。

36. 根据权利要求 35 所述的发光元件驱动电路,其中

该驱动晶体管的漏极耦接该电源传导晶体管的源极,该驱动晶体管的源极耦接该发光元件的第一端,而该驱动晶体管的栅极则耦接该储存电容的第一端;以及

该储存电容的第二端耦接至该参考电压。

37. 根据权利要求 36 所述的发光元件驱动电路,其中该数据储存单元还包括:

一写入晶体管,其栅极用以接收一写入扫描信号,其漏极用以接收该数据电压,而其源极则耦接该驱动晶体管的源极与该发光元件的第一端;以及

一采集晶体管,其栅极用以接收该写入扫描信号,其漏极耦接该驱动晶体管的栅极与该储存电容的第一端,而其源极则耦接该驱动晶体管的漏极与该电源传导晶体管的源极,

其中,该发光元件为一有机发光二极管,且该发光元件的第一端为该有机发光二极管的阳极,而该发光元件的第二端为该有机发光二极管的阴极,

其中,该参考电压的准位实质上不小于该数据电压的最高准位减去该有机发光二极管

的导通电压。

38. 根据权利要求 37 所述的发光元件驱动电路,其中该数据储存单元还用以在一重置阶段,反应于一重置扫描信号而初始化该储存电容。

39. 根据权利要求 38 所述的发光元件驱动电路,其中该数据储存单元还包括:

一重置晶体管,其栅极与漏极耦接在一起以接收该重置扫描信号,而其源极则耦接该驱动晶体管的栅极、该采集晶体管的漏极以及该储存电容的第一端。

40. 根据权利要求 39 所述的发光元件驱动电路,其中该驱动晶体管、该电源传导晶体管、该写入晶体管、该采集晶体管以及该重置晶体管皆为 N 型晶体管。

41. 根据权利要求 40 所述的发光元件驱动电路,其中该发光元件驱动电路为一有机发光二极管驱动电路,且该有机发光二极管驱动电路先后进入该重置阶段、该数据写入阶段以及该发光阶段。

42. 根据权利要求 41 所述的发光元件驱动电路,其中

当该电源电压为该固定电源电压时,则该固定电源电压具有一高电压准位;以及

当该电源电压为该可变电源电压时,则该可变电源电压在该重置阶段与该数据写入阶段具有一第一低电压准位,且该可变电源电压在该发光阶段具有该高电压准位,其中该参考电压的准位还实质上不小于该可变电源电压在该重置阶段与该数据写入阶段的该第一低电压准位。

43. 根据权利要求 42 所述的发光元件驱动电路,其中

在该重置阶段与该数据写入阶段,该发光致能信号具有相异于该参考电压与该第一低电压准位的一第二低电压准位;以及

在该发光阶段,该发光致能信号具有该高电压准位。

44. 根据权利要求 43 所述的发光元件驱动电路,其中

在该重置阶段,该重置扫描信号具有该高电压准位;以及

在该数据写入阶段与该发光阶段,该重置扫描信号具有该第二低电压准位。

45. 根据权利要求 44 所述的发光元件驱动电路,其中

在该数据写入阶段,该写入扫描信号具有该高电压准位;以及

在该重置阶段与该发光阶段,该写入扫描信号具有该第二低电压准位。

46. 一种发光元件驱动电路,包括:

一电源单元,用以接收一电源电压,并在一发光阶段,反应于一发光致能信号而传导该电源电压;

一驱动单元,耦接在该电源单元与一发光元件的第一端之间,且包含与该发光元件的第一端耦接的一驱动晶体管,用以在该发光阶段,控制流经该发光元件的一驱动电流;以及

一数据储存单元,包含一储存电容,用以在一数据写入阶段,通过该储存电容以对一数据电压与关联于该驱动晶体管的一临界电压进行储存,

其中,在该发光阶段,该驱动单元反应于该储存电容的跨压而产生流经该发光元件的该驱动电流,且该驱动电流不受该电源电压与该驱动晶体管的该临界电压的影响,

其中,该发光元件的第二端耦接至一参考电压,且该参考电压的准位实质上不小于该数据电压的一最高准位减去该发光元件的导通电压。

47. 根据权利要求 46 所述的发光元件驱动电路,其中

该发光元件为一有机发光二极管,且该发光元件的第一端为该有机发光二极管的阳极,而该发光元件的第二端为该有机发光二极管的阴极;以及

该发光元件驱动电路为一有机发光二极管驱动电路。

48. 一种发光元件驱动电路,包括:

一电源单元,用以接收一电源电压,并在一发光阶段,反应于一发光致能信号而传导该电源电压;

一驱动单元,耦接在该电源单元与一发光元件的第一端之间,且包含与该发光元件的第一端耦接的一驱动晶体管,用以在该发光阶段,控制流经该发光元件的一驱动电流;以及

一数据储存单元,包含一储存电容,用以在一数据写入阶段,通过该储存电容以对一数据电压与关联于该驱动晶体管的一临界电压进行储存,

其中,在该发光阶段,该驱动单元反应于该储存电容的跨压而产生流经该发光元件的该驱动电流,且该驱动电流不受该电源电压与该驱动晶体管的该临界电压的影响,

其中,该发光元件的第二端耦接至一参考电压,且该参考电压的准位实质上不小于该数据电压的最高准位减去该驱动晶体管的该临界电压与该发光元件的导通电压。

49. 根据权利要求 48 所述的发光元件驱动电路,其中

该发光元件为一有机发光二极管,且该发光元件的第一端为该有机发光二极管的阳极,而该发光元件的第二端为该有机发光二极管的阴极;以及

该发光元件驱动电路为一有机发光二极管驱动电路。

50. 一种像素电路,包括:

一发光元件,用以在一发光阶段,反应于一驱动电流而发光;

一电源单元,用以接收一电源电压,并在该发光阶段,反应于一发光致能信号而传导该电源电压;

一驱动单元,耦接于该电源单元与该发光元件的第一端之间,且包含与该发光元件的第一端耦接的一驱动晶体管,用以在该发光阶段,控制流经该发光元件的该驱动电流;以及

一数据储存单元,包含一储存电容,用以在一数据写入阶段,通过该储存电容以对一数据电压与关联于该驱动晶体管的一临界电压进行储存,

其中,在该发光阶段,该驱动单元反应于该储存电容的跨压而产生流经该发光元件的该驱动电流,且该驱动电流不受该电源电压与该驱动晶体管的该临界电压的影响,

其中,该发光元件的第二端耦接至一参考电压,且该参考电压的准位实质上不小于该数据电压的一最高准位减去该发光元件的导通电压。

51. 根据权利要求 50 所述的像素电路,其中

该发光元件为一有机发光二极管,且该发光元件的第一端为该有机发光二极管的阳极,而该发光元件的第二端为该有机发光二极管的阴极;以及

该像素电路为一有机发光二极管像素电路。

52. 一种具有根据权利要求 51 所述的像素电路的有机发光二极管显示面板。

53. 一种具有根据权利要求 52 所述的有机发光二极管显示面板的有机发光二极管显示器。

54. 一种像素电路,包括:

一发光元件,用以在一发光阶段,反应于一驱动电流而发光;

一电源单元,用以接收一电源电压,并在该发光阶段,反应于一发光致能信号而传导该电源电压;

一驱动单元,耦接在该电源单元与该发光元件的第一端之间,且包含与该发光元件的第一端耦接的一驱动晶体管,用以在该发光阶段,控制流经该发光元件的该驱动电流;以及

一数据储存单元,包含一储存电容,用以在一数据写入阶段,通过该储存电容以对一数据电压与关联于该驱动晶体管的一临界电压进行储存,

其中,在该发光阶段,该驱动单元反应于该储存电容的跨压而产生流经该发光元件的该驱动电流,且该驱动电流不受该电源电压与该驱动晶体管的该临界电压的影响,

其中,该发光元件的第二端耦接至一参考电压,且该参考电压的准位实质上不小于该数据电压的最高准位减去该驱动晶体管的该临界电压与该发光元件的导通电压。

55. 根据权利要求 54 所述的像素电路,其中

该发光元件为一有机发光二极管,且该发光元件的第一端为该有机发光二极管的阳极,而该发光元件的第二端为该有机发光二极管的阴极;以及

该像素电路为一有机发光二极管像素电路。

56. 一种具有根据权利要求 55 所述的像素电路的有机发光二极管显示面板。

57. 一种具有根据权利要求 56 所述的有机发光二极管显示面板的有机发光二极管显示器。

发光元件驱动电路、像素电路、显示面板及显示器

技术领域

[0001] 本发明是有关于一种平面显示技术,且特别是有关于一种发光元件驱动电路、像素电路、显示面板及显示器。

背景技术

[0002] 由于多媒体社会的急速进步,半导体元件及显示装置的技术也随之具有飞跃性的进步。就显示器而言,由于主动式矩阵有机发光二极管 (Active Matrix Organic Light Emitting Diode, AMOLED) 显示器具有无视角限制、低制造成本、高应答速度 (约为液晶的百倍以上)、省电、自发光、可使用于可携式机器的直流驱动、工作温度范围大以及重量轻且可随硬件设备小型化及薄型化等等优点以符合多媒体时代显示器的特性要求。因此,主动式矩阵有机发光二极管显示器具有极大的发展潜力,可望成为下一代新型平面显示器,从而取代液晶显示器 (Liquid Crystal Display, LCD)。

[0003] 目前主动式矩阵有机发光二极管显示面板主要有两种制作方式,其一是利用低温多晶硅 (LTPS) 的薄膜晶体管 (TFT) 工艺技术来制作,而另一则是利用非晶硅 (α -Si) 的薄膜晶体管 (TFT) 工艺技术来制作。其中,由于低温多晶硅的薄膜晶体管工艺技术需要比较多道的光罩工艺而导致成本上升。因此,目前低温多晶硅的薄膜晶体管工艺技术主要应用在中小尺寸的面板上,而非晶硅的薄膜晶体管工艺技术则主要应用在大尺寸的面板上。

[0004] 一般来说,采用低温多晶硅的薄膜晶体管工艺技术所制作出来的主动式矩阵有机发光二极管显示面板,其像素电路中的薄膜晶体管的型态可以为 P 型或 N 型,但由于 P 型薄膜晶体管传导正电压有较好的驱动能力,故而现今多以选择 P 型薄膜晶体管来实施。然而,选择 P 型薄膜晶体管来实现有机发光二极管像素电路的条件下,流经有机发光二极管的电流不仅会随着电源电压 (Vdd) 受到电流电阻电压降 (IR Drop) 的影响而改变,而且还会随着用以驱动有机发光二极管的薄膜晶体管的临限电压漂移 (Vth shift) 而有所不同。如此一来,将会连带影响到有机发光二极管显示器的亮度均匀性。

发明内容

[0005] 有鉴于此,本发明的一示范性实施例提供一种发光元件驱动电路,其包括:电源单元、驱动单元,以及数据储存单元。电源单元用以接收一电源电压,并在一发光阶段,反应于一发光致能信号而传导所述电源电压。驱动单元耦接在电源单元与发光元件的第一端之间,且包含与发光元件的第一端耦接的驱动晶体管。驱动单元用以在所述发光阶段,控制流经有机发光二极管的驱动电流。

[0006] 数据储存单元包含储存电容,用以在一数据写入阶段,通过储存电容以对一数据电压 (Vdata) 与关联于驱动晶体管的临界电压 (Vth) 进行储存。在所述发光阶段,驱动单元反应于储存电容的跨压而产生流经发光元件的驱动电流,且流经发光元件的驱动电流不受所述电源电压与驱动晶体管的临界电压的影响。

[0007] 在本发明的一示范性实施例中,发光元件的第二端耦接至一参考电压,且在所述

电源电压为一可变电源电压的条件下,电源单元可以包括:电源传导晶体管,其源极用以接收所述可变电源电压,而其栅极则用以接收所述发光致能信号。

[0008] 在本发明的一示范性实施例中,在所述电源电压为所述可变电源电压的条件下,驱动晶体管的第一漏/源极耦接电源传导晶体管的漏极,驱动晶体管的第二漏/源极耦接发光元件的第一端,而驱动晶体管的栅极则耦接储存电容的第一端。另外,储存电容的第二端耦接至所述可变电源电压。

[0009] 在本发明的一示范性实施例中,在所述电源电压为所述可变电源电压的条件下,数据储存单元可以还包括:写入晶体管与采集晶体管。写入晶体管的栅极用以接收一写入扫描信号,写入晶体管的漏极用以接收所述数据电压,而写入晶体管的源极则可以耦接驱动晶体管的第二漏/源极与发光元件的第一端(或者,写入晶体管的源极可以耦接驱动晶体管的第一漏/源极与电源传导晶体管的漏极)。采集晶体管的栅极用以接收所述写入扫描信号,采集晶体管的源极耦接驱动晶体管的栅极与储存电容的第一端,而采集晶体管的漏极可以耦接驱动晶体管的第一漏/源极与电源传导晶体管的漏极(或者,采集晶体管的漏极可以耦接驱动晶体管的第二漏/源极与发光元件的第一端)。其中,发光元件可以为有机发光二极管,且发光元件的第一端为有机发光二极管的阳极,而发光元件的第二端为有机发光二极管的阴极。在此条件下,所述参考电压的准位实质上不小于所述数据电压的最高准位减去有机发光二极管的导通电压(或者,所述参考电压的准位实质上不小于所述数据电压的最高准位减去驱动晶体管的临界电压与有机发光二极管的导通电压)。

[0010] 在本发明的一示范性实施例中,在所述电源电压为所述可变电源电压的条件下,数据储存单元还用以在一重置阶段,反应于一重置扫描信号而初始化储存电容。基此,数据储存单元可以还包括:重置晶体管,其栅极与源极耦接在一起以接收所述重置扫描信号,而其漏极则耦接驱动晶体管的栅极、采集晶体管的源极以及储存电容的第一端。

[0011] 在本发明的一示范性实施例中,在所述电源电压为所述可变电源电压的条件下,驱动晶体管、电源传导晶体管、写入晶体管、采集晶体管以及重置晶体管皆可以为P型晶体管。

[0012] 在本发明的另一示范性实施例中,若将所述可变电源电压改变为一固定电源电压的话,则储存电容的第一端可反应于一切换机制(switching means),而在所述发光阶段之前耦接至所述参考电压,并在所述发光阶段时耦接至所述固定电源电压。

[0013] 在本发明的再一示范性实施例中,发光元件的第二端耦接至一参考电压,且所述电源电压可以为一固定或一可变电源电压。在此条件下,电源单元可以包括:电源传导晶体管,其漏极用以接收所述固定或所述可变电源电压,而其栅极则用以接收所述发光致能信号。

[0014] 在本发明的一示范性实施例中,在所述电源电压可为所述固定或所述可变电源电压的条件下,驱动晶体管的漏极耦接电源传导晶体管的源极,驱动晶体管的源极耦接发光元件的第一端,而驱动晶体管的栅极则耦接储存电容的第一端。另外,储存电容的第二端耦接至所述参考电压。

[0015] 在本发明的一示范性实施例中,在所述电源电压可为所述固定或所述可变电源电压的条件下,数据储存单元可以还包括:写入晶体管与采集晶体管。写入晶体管的栅极用以接收一写入扫描信号,写入晶体管的漏极用以接收所述数据电压,而写入晶体管的源极则

耦接驱动晶体管的源极与发光元件的第一端。采集晶体管的栅极用以接收所述写入扫描信号,采集晶体管的漏极耦接驱动晶体管的栅极与储存电容的第一端,而采集晶体管的源极则耦接驱动晶体管的漏极与电源传导晶体管的源极。其中,发光元件可以为有机发光二极管,且发光元件的第一端为有机发光二极管的阳极,而发光元件的第二端为有机发光二极管的阴极。在此条件下,所述参考电压的准位实质上不小于所述数据电压的最高准位减去有机发光二极管的导通电压。

[0016] 在本发明的一示范性实施例中,在所述电源电压可为所述固定或所述可变电源电压的条件下,数据储存单元亦可在一重置阶段,反应于一重置扫描信号而初始化储存电容。基此,数据储存单元可以还包括:重置晶体管,其栅极与漏极耦接在一起以接收所述重置扫描信号,而其源极则耦接驱动晶体管的栅极、采集晶体管的漏极以及储存电容的第一端。

[0017] 在本发明的一示范性实施例中,在所述电源电压可为所述固定或所述可变电源电压的条件下,驱动晶体管、电源传导晶体管、写入晶体管、采集晶体管以及重置晶体管皆可以为N型晶体管。

[0018] 在上述本发明的一示范性实施例中,所提的发光元件驱动电路可以为有机发光二极管驱动电路,且此有机发光二极管驱动电路会先后进入所述重置阶段、所述数据写入阶段以及所述发光阶段。

[0019] 本发明的另一示范性实施例提供一种发光元件驱动电路,其包括:电源单元、驱动单元,以及数据储存单元。电源单元,用以接收一电源电压,并在一发光阶段,反应于一发光致能信号而传导所述电源电压。驱动单元耦接在电源单元与发光元件的第一端之间,且包含与发光元件的第一端耦接的驱动晶体管。驱动单元用以在发光阶段,控制流经发光元件的驱动电流。

[0020] 数据储存单元包含储存电容,用以在一数据写入阶段,通过储存电容以对一数据电压与关联于驱动晶体管的临界电压进行储存。在所述发光阶段,驱动单元反应于储存电容的跨压而产生流经发光元件的驱动电流,且驱动电流不受电源电压与驱动晶体管的临界电压的影响,发光元件的第二端耦接至一参考电压,且该参考电压的准位实质上不小于数据电压的一最高准位减去发光元件的导通电压。

[0021] 本发明的另一示范性实施例提供一种发光元件驱动电路,其包括:电源单元、驱动单元,以及数据储存单元。电源单元,用以接收一电源电压,并在一发光阶段,反应于一发光致能信号而传导电源电压。驱动单元耦接在电源单元与发光元件的第一端之间,且包含与发光元件的第一端耦接的一驱动晶体管,用以在发光阶段,控制流经发光元件的一驱动电流。

[0022] 数据储存单元包含储存电容,用以在一数据写入阶段,通过储存电容以对一数据电压与关联于驱动晶体管的一临界电压进行储存。在所述发光阶段,驱动单元反应于储存电容的跨压而产生流经发光元件的驱动电流,且驱动电流不受电源电压与驱动晶体管的临界电压的影响,发光元件的第二端耦接至一参考电压,且该参考电压的准位实质上不小于该数据电压的最高准位减去该驱动晶体管的该临界电压与该发光元件的导通电压。

[0023] 本发明的另一示范性实施例提供一种像素电路,包括:发光元件、电源单元、驱动单元、数据储存单元。发光元件,用以在一发光阶段,反应于一驱动电流而发光。电源单元,用以接收一电源电压,并在发光阶段,反应于一发光致能信号而传导电源电压。驱动单元,

耦接于电源单元与发光元件的第一端之间,且包含与发光元件的第一端耦接的一驱动晶体管,用以在发光阶段,控制流经发光元件的驱动电流。

[0024] 数据储存单元,包含一储存电容,用以在一数据写入阶段,通过储存电容以对一数据电压与关联于驱动晶体管的一临界电压进行储存。在所述发光阶段,驱动单元反应于储存电容的跨压而产生流经发光元件的驱动电流,且驱动电流不受电源电压与驱动晶体管的临界电压的影响。发光元件的第二端耦接至一参考电压,且参考电压的准位实质上不小于数据电压的一最高准位减去发光元件的导通电压。

[0025] 所述发光元件为一有机发光二极管,且发光元件的第一端为有机发光二极管的阳极,而发光元件的第二端为有机发光二极管的阴极。像素电路为一有机发光二极管像素电路。

[0026] 本发明的另一示范性实施例提供一种像素电路,包括:发光元件、电源单元、驱动单元、数据储存单元。发光元件,用以在一发光阶段,反应于一驱动电流而发光。电源单元,用以接收一电源电压,并在发光阶段,反应于一发光致能信号而传导电源电压。驱动单元,耦接在电源单元与发光元件的第一端之间,且包含与发光元件的第一端耦接的一驱动晶体管,用以在发光阶段,控制流经发光元件的驱动电流。

[0027] 数据储存单元,包含一储存电容,用以在一数据写入阶段,通过储存电容以对一数据电压与关联于驱动晶体管的一临界电压进行储存。在所述发光阶段,驱动单元反应于储存电容的跨压而产生流经发光元件的驱动电流,且驱动电流不受电源电压与驱动晶体管的临界电压的影响。发光元件的第二端耦接至一参考电压,且参考电压的准位实质上不小于数据电压的最高准位减去驱动晶体管的临界电压与发光元件的导通电压。

[0028] 所述发光元件为一有机发光二极管,且发光元件的第一端为有机发光二极管的阳极,而发光元件的第二端为有机发光二极管的阴极。像素电路为一有机发光二极管像素电路。

[0029] 本发明的再一示范性实施例提供一种具有所提的有机发光二极管像素电路的有机发光二极管显示面板。

[0030] 本发明的又一示范性实施例提供一种具有所提的有机发光二极管显示面板的有机发光二极管显示器。

[0031] 基于上述,本发明提供一种发光元件驱动电路、像素电路、显示面板及显示器,且其电路架构(5T1C)在搭配适当的操作波形下,可以使得流经有机发光二极管的电流不会随着电源电压(V_{dd})受到电流电阻电压降(IR Drop)的影响而改变,而且也不会随着用以驱动有机发光二极管的薄膜晶体管的临界电压漂移(V_{th} shift)而有所不同。如此一来,将可大大地提升所应用的有机发光二极管显示器的亮度均匀性。

[0032] 应了解的是,上述一般描述及以下具体实施方式仅为示例性及阐释性的,其并不能限制本发明所欲主张的范围。

附图说明

[0033] 下面的所附图式是本发明的说明书的一部分,绘示了本发明的示例实施例,所附图式与说明书的描述一起说明本发明的原理。

[0034] 图1绘示为本发明一示范性实施例的有机发光二极管像素电路(OLED pixel

circuit) 的示意图；

- [0035] 图 2 绘示为图 1 的有机发光二极管像素电路的实施电路图；
- [0036] 图 3 绘示为图 1 的有机发光二极管像素电路的操作波形图；
- [0037] 图 4 绘示为图 1 的有机发光二极管像素电路的另一实施电路图；
- [0038] 图 5 绘示为图 1 的有机发光二极管像素电路的另一实施电路图；
- [0039] 图 6 绘示为图 5 的有机发光二极管像素电路的操作波形图；
- [0040] 图 7 绘示为图 1 的有机发光二极管像素电路的另一实施电路图；
- [0041] 图 8 绘示为图 1 的有机发光二极管像素电路的另一实施电路图；
- [0042] 图 9 绘示为图 8 的有机发光二极管像素电路的操作波形图；
- [0043] 图 10 绘示为图 8 的有机发光二极管像素电路的另一操作波形图。
- [0044] 附图标记说明：
- [0045] 10 :有机发光二极管像素电路；
- [0046] 101 :有机发光二极管；
- [0047] 103 :发光元件驱动电路；
- [0048] 105 :电源单元；
- [0049] 107 :驱动单元；
- [0050] 109 :数据储存单元；
- [0051] T 1 :驱动晶体管；
- [0052] T2 :电源传导晶体管；
- [0053] T3 :写入晶体管；
- [0054] T4 :采集晶体管；
- [0055] T5 :重置晶体管
- [0056] T6 :第一切换晶体管；
- [0057] T7 :第二切换晶体管；
- [0058] Cst :储存电容；
- [0059] I_{OLED} :驱动电流；
- [0060] Vdata :数据电压；
- [0061] Vdd : (可变 / 固定) 电源电压；
- [0062] Vss :参考电压；
- [0063] VH :高电压准位；
- [0064] VL1 :第一低电压准位；
- [0065] VL2 :第二低电压准位；
- [0066] S[n-1] :重置扫描信号；
- [0067] S[n] :写入扫描信号；
- [0068] LE :发光致能信号；
- [0069] \overline{LE} :发光致能信号的互补信号；
- [0070] P1 :重置阶段；
- [0071] P2 :数据写入阶段；
- [0072] P3 :发光阶段。

具体实施方式

[0073] 现将详细参考本发明的示范性实施例,在附图中说明所述示范性实施例的实例。另外,凡可能之处,在图式及实施方式中使用相同标号的元件/构件代表相同或类似部分。

[0074] 图1绘示为本发明一示范性实施例的有机发光二极管像素电路(OLED pixel circuit)的示意图,而图2绘示为图1的有机发光二极管像素电路的实施电路图。请合并参照图1与图2,本示范性实施例的有机发光二极管像素电路10包括发光元件(light-emitting component,例如:有机发光二极管(OLED)101,但并不限制于此)与发光元件驱动电路(light-emitting component driving circuit)103。其中,发光元件驱动电路103包括电源单元(power unit)105、驱动单元(driving unit)107,以及数据储存单元(data storage unit)109。

[0075] 在本示范性实施例中,电源单元105用以接收电源电压(power supply voltage) Vdd,并在发光阶段(light enable phase),反应于发光致能信号(light enable signal) LE而传导电源电压Vdd。在此,电源电压Vdd可以为一直变电源电压(variable power supply voltage),故以下改称电源电压Vdd为可变电源电压Vdd。

[0076] 另外,驱动单元107耦接在电源单元105与有机发光二极管101的阳极(anode)(即,发光元件的第一端)之间,且包含与有机发光二极管101的阳极直接耦接的驱动晶体管(driving transistor)T1。驱动单元107用以在发光阶段,控制流经有机发光二极管101的驱动电流(driving current) I_{OLED} 。

[0077] 再者,数据储存单元109包含储存电容(storage capacitor)Cst。数据储存单元109会在数据写入阶段(data-writing phase),通过储存电容Cst以对数据电压(data voltage) Vdata与关联于驱动晶体管T1的临界电压(threshold voltage, $V_{\text{th}}(T1)$)进行储存;此外,数据储存单元109会在重置阶段(reset phase),反应于重置扫描信号S[n-1]而初始化/重置(initialization/reset)储存电容Cst。其中,重置扫描信号S[n-1]可为前一扫描线上的信号,且由第[n-1]级的栅极驱动电路所提供。

[0078] 在本示范性实施例中,驱动单元107在发光阶段,反应于储存电容Cst的跨压而产生流经有机发光二极管101的驱动电流 I_{OLED} ,且此驱动电流 I_{OLED} 不受电源电压Vdd与驱动晶体管T1的临界电压($V_{\text{th}}(T1)$)的影响。换言之,驱动电流 I_{OLED} 与电源电压Vdd以及驱动晶体管T1的临界电压($V_{\text{th}}(T1)$)无关。

[0079] 除此之外,电源单元105包括电源传导晶体管(power conduction transistor) T2;另外,数据储存单元107还包括写入晶体管(writing transistor)T3、采集晶体管(collection transistor)T4,以及重置晶体管(reset transistor)T5。

[0080] 在本示范性实施例中,驱动晶体管T1、电源传导晶体管T2、写入晶体管T3、采集晶体管T4,以及重置晶体管T5皆可以为P型晶体管(P-type transistor),例如P型薄膜晶体管(P-type thin-film-transistor, P-type TFT)。而且,应用有机发光二极管像素电路10中的有机发光二极管显示面板(OLED display panel)可以利用低温多晶硅(LTPS)、非晶硅(α -Si)或非晶铟镓锡金属氧化物(α -IGZO)的薄膜晶体管(TFT)工艺技术制作而成,但并不限制于此。

[0081] 另外,在图2所示的有机发光二极管像素电路10的电路结构上,电源传导晶体管

T2 的源极 (source) 用以接收可变电源电压 Vdd, 而电源传导晶体管 T2 的栅极 (gate) 则用以接收发光致能信号 LE。驱动晶体管 T1 的第一漏 / 源极 (first drain/source) 耦接电源传导晶体管 T2 的漏极, 驱动晶体管 T1 的第二漏 / 源极 (second drain/source) 耦接有机发光二极管 101 的阳极, 而驱动晶体管 T1 的栅极则耦接储存电容 Cst 的第一端。此外, 储存电容 Cst 的第二端耦接至可变电源电压 Vdd。

[0082] 写入晶体管 T3 的栅极用以接收写入扫描信号 (writing scan signal) S[n] (写入扫描信号 S[n] 可为当下扫描线上的信号, 且由第 [n] 级的栅极驱动电路所提供), 写入晶体管 T3 的漏极用以接收数据电压 Vdata, 而写入晶体管 T3 的源极则耦接驱动晶体管 T1 的第二漏 / 源极与有机发光二极管 101 的阳极。采集晶体管 T4 的栅极用以接收写入扫描信号 S[n], 采集晶体管 T4 的源极耦接驱动晶体管 T1 的栅极与储存电容 Cst 的第一端, 而采集晶体管 T4 的漏极则耦接驱动晶体管 T1 的第一漏 / 源极与电源传导晶体管 T2 的漏极。重置晶体管 T5 的栅极与源极耦接在一起以接收重置扫描信号 S[n-1], 而重置晶体管 T5 的漏极则耦接驱动晶体管 T1 的栅极、采集晶体管 T4 的源极以及储存电容 Cst 的第一端。

[0083] 在此条件下, 有机发光二极管 101 的阴极 (cathode) (即, 发光元件的第二端) 耦接至参考电压 (reference voltage) Vss, 且此参考电压 Vss 的准位实质上不小于数据电压 Vdata 的最高准位减去有机发光二极管 101 的导通电压 (Voled_th), 亦即: $V_{ss} \geq V_{data} - V_{oled_th}$ 。

[0084] 再者, 在图 2 所示的有机发光二极管像素电路 10 的工作过程中, 发光元件驱动电路 103 (即, 有机发光二极管驱动电路) 会先后进入重置阶段、数据写入阶段与发光阶段, 各别例如图 3 绘示为有机发光二极管像素电路的操作波形图, 其中所示的重置阶段 P1、数据写入阶段 P2 与发光阶段 P3。在本示范性实施例中, 可变电源电压 Vdd 在重置阶段 P1 与数据写入阶段 P2 具有第一低电压准位 (first low voltage level) VL1 (例如为 +4V, 但并不限制于此), 且在发光阶段 P3 具有高电压准位 (high voltage level) VH (例如为 +14V, 但并不限制于此)。

[0085] 另外, 发光致能信号 LE 在重置阶段 P1 与数据写入阶段 P2 具有高电压准位 VH, 且在发光阶段 P3 具有相异于第一低电压准位 VL1 的第二低电压准位 (second low voltage level) VL2 (例如为 -6V, 但并不限制于此)。再者, 重置扫描信号 S[n-1] 在重置阶段 P1 具有第二低电压准位 VL2, 且在数据写入阶段 P2 与发光阶段 P3 具有高电压准位 VH。除此之外, 写入扫描信号 S[n] 在数据写入阶段 P2 具有第二低电压准位 VL2, 且在重置阶段 P1 与发光阶段 P3 具有高电压准位 VH。

[0086] 换个方式来说, 从图 3 可以清楚地看出, 在重置阶段 P1, 仅有重置扫描信号 S[n-1] 会致能。在数据写入阶段 P2, 仅有写入扫描信号 S[n] 会致能。在发光阶段 P3, 仅有发光致能信号 LE 会致能。可变电源电压 Vdd 仅有在发光阶段 P3 会启动 (activation, 即处于高电压准位 VH)。于此值得解释的是, 由于图 2 所示的有机发光二极管像素电路 10 中的驱动晶体管 T1、电源传导晶体管 T2、写入晶体管 T3、采集晶体管 T4, 以及重置晶体管 T5 的型态皆为 P 型, 故而可知的是, 驱动晶体管 T1、电源传导晶体管 T2、写入晶体管 T3、采集晶体管 T4, 以及重置晶体管 T5 为低准位致能 (low active)。由此, 先前针对重置扫描信号 S[n-1]、写入扫描信号 S[n] 与发光致能信号 LE 会致能的表述, 即表示重置扫描信号 S[n-1] 写入扫描信号 S[n] 与发光致能信号 LE 处于低准位 (即, VL2)。

[0087] 基此,在重置阶段 P1,由于仅有重置扫描信号 S[n-1] 会致能,所以驱动晶体管 T1 的栅极的电压会反应于重置晶体管 T5 的导通 (turned-on) 而等于 VL2-Vth(T5)。其中, Vth(T5) 为重置晶体管 T5 的临界电压。与此同时,反应于发光致能信号 LE 的禁能,电源传导晶体管 T2 会处于截止 (turned-off) 的状态,从而避免有机发光二极管 101 有突然亮起的误动作,从而得以维持显示影像的对比;另外,反应于写入扫描信号 S[n] 的禁能,写入晶体管 T3 与采集晶体管 T4 亦会处于截止的状态。

[0088] 紧接着,在数据写入阶段 P2,由于仅有写入扫描信号 S[n] 会致能,所以写入晶体管 T3 与采集晶体管 T4 会同时处于导通的状态。在此条件下,数据电压 Vdata 会经由写入晶体管 T3 以及呈现二极管连接 (diode-connected) 的驱动晶体管 T1 而传递至储存电容 Cst,从而使得驱动晶体管 T1 的栅极的电压等于 Vdata-Vth(T1)。在数据写入阶段 P2,驱动晶体管 T1 的第二漏 / 源极实质上可看作为源极,而驱动晶体管 T1 的第一漏 / 源极实质上可看作为漏极。

[0089] 与此同时,反应于重置扫描信号 S[n-1] 与发光致能信号 LE 的禁能,重置晶体管 T5 与电源传导晶体管 T2 会同时处于截止的状态。再加上,参考电压 Vss 的准位实质上不小于数据电压 Vdata 的最高准位减去有机发光二极管 101 的导通电压 (Voled_th),亦即: $V_{ss} \geq V_{data} - V_{oled_th}$,故有机发光二极管 101 也不会再在数据写入阶段 P2 发生突然亮起的误动作。

[0090] 在此值得一提的是,如图 3 所示的参考电压 Vss 的准位,较佳是控制在不小于可变电源电压 Vdd 在重置阶段 P1 与数据写入阶段 P2 的第一低电压准位 VL1,例如为 +4V 以上,但不以此为限。如此一来,即可更进一步地确保有机发光二极管 101 在重置阶段 P1 与数据写入阶段 P2 不会突然亮起的可能。

[0091] 最后,在发光阶段 P3,由于仅有发光致能信号 LE 会致能,所以写入晶体管 T3、采集晶体管 T4 与重置晶体管 T5 皆处于截止的状态,而驱动晶体管 T1 与电源传导晶体管 T2 则处于导通的状态。与此同时,由于驱动晶体管 T1 的第二漏 / 源极会转变为漏极,而驱动晶体管 T1 的第一漏 / 源极会转变为源极,所以反应于电源传导晶体管 T2 的导通,驱动晶体管 T1 的源极的电压实质上会等于 VH,而驱动晶体管 T1 的栅极的电压会反应于储存电容 Cst 的电容耦合效应而上升至 Vdata-Vth(T1)+VH。由此,驱动晶体管 T1 将产生不受电源电压 Vdd 与驱动晶体管 T1 的临界电压 (Vth(T1)) 影响的驱动电流 I_{OLED} 以流经有机发光二极管 101。

[0092] 更清楚来说,在发光阶段 P3,驱动晶体管 T1 所产生的驱动电流 I_{OLED} 可以表示为如下方程式 1:

$$[0093] \quad I_{OLED} = \frac{1}{2} K \times (V_{sg} - V_{th}(T1))^2 \quad \mathbf{1},$$

[0094] 其中,K 为关联于驱动晶体管 T1 的电流常数。

[0095] 另外,由于驱动晶体管 T1 的源栅极电压 (Vsg) 为已知的,亦即: $V_{sg} = V_H - [V_{data} - V_{th}(T1) + V_H]$ 。

[0096] 因此,若将已知的驱动晶体管 T1 的源栅极电压 (Vsg) 带入方程式 1 的话,亦即如下方程式 2:

$$[0097] \quad I_{OLED} = \frac{1}{2} K \times [VH - (Vdata - V_{th}(T1) + VH) - V_{th}(T1)]^2 \quad \underline{2} \cdot \cdot$$

[0098] 则方程式 2 可以进一步地简化为如下方程式 3:

$$[0099] \quad I_{OLED} = \frac{1}{2} K \times (-Vdata)^2 \quad \underline{3}。$$

[0100] 由此可知,驱动晶体管 T1 可以在发光阶段 P3 产生不受电源电压 Vdd 与驱动晶体管 T1 的临界电压 ($V_{th}(T1)$) 影响的驱动电流 I_{OLED} 。

[0101] 换言之,从方程式 3 可清楚看出,流经有机发光二极管 101 的驱动电流 I_{OLED} 与电源电压 Vdd 以及驱动晶体管 T1 的临界电压 ($V_{th}(T1)$) 无关,其只与数据电压 Vdata 有关。如此一来,即可补偿薄膜晶体管 (TFT) 因工艺因素所造成的临界电压的变异,并且得以同时补偿电源电压 (Vdd) 受到电流电阻电压降 (IR Drop) 的影响而改变的问题。

[0102] 另一方面,图 4 绘示为图 1 的有机发光二极管像素电路的另一实施电路图。请合并参照图 1 与图 4,在本示范性实施例中,在图 4 所示的有机发光二极管像素电路 10 的电路结构上,电源传导晶体管 T2 的源极用以接收可变电源电压 Vdd,而电源传导晶体管 T2 的栅极则用以接收发光致能信号 LE。驱动晶体管 T1 的第一漏/源极耦接电源传导晶体管 T2 的漏极,驱动晶体管 T1 的第二漏/源极耦接有机发光二极管 101 的阳极,而驱动晶体管 T1 的栅极则耦接储存电容 Cst 的第一端。此外,储存电容 Cst 的第二端耦接至可变电源电压 Vdd。

[0103] 写入晶体管 T3 的栅极用以接收写入扫描信号 $S[n]$,写入晶体管 T3 的漏极用以接收数据电压 Vdata,而写入晶体管 T3 的源极则改为耦接驱动晶体管 T1 的第一漏/源极与电源传导晶体管 T2 的漏极。采集晶体管 T4 的栅极用以接收写入扫描信号 $S[n]$,采集晶体管 T4 的源极耦接驱动晶体管 T1 的栅极与储存电容 Cst 的第一端,而采集晶体管 T4 的漏极则改为耦接驱动晶体管 T1 的第二漏/源极与有机发光二极管 101 的阳极。重置晶体管 T5 的栅极与源极耦接在一起以接收重置扫描信号 $S[n-1]$,而重置晶体管 T5 的漏极则耦接驱动晶体管 T1 的栅极、采集晶体管 T4 的源极以及储存电容 Cst 的第一端。

[0104] 在此条件下,有机发光二极管 101 的阴极耦接至参考电压 V_{ss} ,且此参考电压 V_{ss} 的准位实质上不小于数据电压 Vdata 的最高准位减去驱动晶体管 T1 的临界电压 ($V_{th}(T1)$) 与有机发光二极管 101 的导通电压 (V_{oled_th}),亦即: $V_{ss} \geq Vdata - V_{th}(T1) - V_{oled_th}$ 。

[0105] 在此值得一提的是,图 3 所示的操作波形同样适用于图 4 所示的电路结构。因此,在重置阶段 P1,由于仅有重置扫描信号 $S[n-1]$ 会致能,所以驱动晶体管 T1 的栅极的电压会反应于重置晶体管 T5 的导通而等于 $V_{L2} - V_{th}(T5)$ 。与此同时,反应于发光致能信号 LE 的禁能,电源传导晶体管 T2 会处于截止的状态,从而避免有机发光二极管 101 有突然亮起的误动作,从而得以维持显示影像的对比;另外,反应于写入扫描信号 $S[n]$ 的禁能,写入晶体管 T3 与采集晶体管 T4 亦会处于截止的状态。

[0106] 紧接着,在数据写入阶段 P2,由于仅有写入扫描信号 $S[n]$ 会致能,所以写入晶体管 T3 与采集晶体管 T4 会同时处于导通的状态。在此条件下,数据电压 Vdata 会经由写入晶体管 T3 以及呈现二极管连接的驱动晶体管 T1 而传递至储存电容 Cst,从而使得驱动晶体管 T1 的栅极的电压等于 $Vdata - V_{th}(T1)$ 。在数据写入阶段 P2,驱动晶体管 T1 的第二漏/源极实质上可看作为源极,而驱动晶体管 T1 的第一漏/源极实质上可看作为漏极。

[0107] 与此同时,反应于重置扫描信号 $S[n-1]$ 与发光致能信号 LE 的禁能,重置晶体管 T5 与电源传导晶体管 T2 会同时处于截止的状态。再加上,参考电压 V_{ss} 的准位实质上不小于数据电压 V_{data} 的最高准位减去驱动晶体管 T1 的临界电压 ($V_{th}(T1)$) 与有机发光二极管 101 的导通电压 (V_{oled_th}),亦即: $V_{ss} \geq V_{data} - V_{th}(T1) - V_{oled_th}$,故有机发光二极管 101 也不会在数据写入阶段 P2 发生突然亮起的误动作。

[0108] 最后,在发光阶段 P3,由于仅有发光致能信号 LE 会致能,所以写入晶体管 T3、采集晶体管 T4 与重置晶体管 T5 皆处于截止的状态,而驱动晶体管 T1 与电源传导晶体管 T2 则处于导通的状态。与此同时,由于驱动晶体管 T1 的第二漏/源极会转变为漏极,而驱动晶体管 T1 的第一漏/源极会转变为源极,所以反应于电源传导晶体管 T2 的导通,驱动晶体管 T1 的源极的电压实质上会等于 V_H ,而驱动晶体管 T1 的栅极的电压会反应于储存电容 C_{st} 的电容耦合效应而上升至 $V_{data} - V_{th}(T1) + V_H$ 。由此,驱动晶体管 T1 将产生不受电源电压 V_{dd} 与驱动晶体管 T1 的临界电压 ($V_{th}(T1)$) 影响的驱动电流 I_{oled} (如上方程式 1 ~ 3) 以流经有机发光二极管 101。显然地,图 4 所示的电路结构同样可以达到与图 2 的示范性实施例类似的技术功效。

[0109] 另一方面,图 5 绘示为图 1 的有机发光二极管像素电路的另一实施电路图。请合并参照图 1 与图 5,在本示范性实施例中,在图 5 所示的有机发光二极管像素电路 10 的电路结构上,电源传导晶体管 T2 的源极改为接收具有高电压准位 V_H 的固定电源电压 (constant power supply voltage) V_{dd} ,而电源传导晶体管 T2 的栅极则用以接收发光致能信号 LE。驱动晶体管 T1 的第一漏/源极耦接电源传导晶体管 T2 的漏极,驱动晶体管 T1 的第二漏/源极耦接有机发光二极管 101 的阳极,而驱动晶体管 T1 的栅极则耦接储存电容 C_{st} 的第一端。

[0110] 此外,储存电容 C_{st} 的第二端可以通过第一切换晶体管 T6 与第二切换晶体管 T7 (两者皆可以为 P 型晶体管,例如 P 型薄膜晶体管,但并不限制于此) 而分别耦接至固定电源电压 V_{dd} 与参考电压 V_{ss} 。第一切换晶体管 T6 的栅极用以接收发光致能信号 LE,第一切换晶体管 T6 的源极耦接固定电源电压 V_{dd} ,而第一切换晶体管 T6 的漏极则耦接储存电容 C_{st} 的第二端。第二切换晶体管 T7 的栅极用以接收发光致能信号 LE 的互补信号 \overline{LE} ,第二切换晶体管 T7 的源极耦接参考电压 V_{ss} ,而第二切换晶体管 T7 的漏极则耦接储存电容 C_{st} 的第二端。

[0111] 相似地,写入晶体管 T3 的栅极用以接收写入扫描信号 $S[n]$,写入晶体管 T3 的漏极用以接收数据电压 V_{data} ,而写入晶体管 T3 的源极则耦接驱动晶体管 T1 的第二漏/源极与有机发光二极管 101 的阳极。采集晶体管 T4 的栅极用以接收写入扫描信号 $S[n]$,采集晶体管 T4 的源极耦接驱动晶体管 T1 的栅极与储存电容 C_{st} 的第一端,而采集晶体管 T4 的漏极则耦接驱动晶体管 T1 的第一漏/源极与电源传导晶体管 T2 的漏极。重置晶体管 T5 的栅极与源极耦接在一起以接收重置扫描信号 $S[n-1]$,而重置晶体管 T5 的漏极则耦接驱动晶体管 T1 的栅极、采集晶体管 T4 的源极以及储存电容 C_{st} 的第一端。

[0112] 在此条件下,有机发光二极管 101 的阴极耦接至参考电压 V_{ss} ,且此参考电压 V_{ss} 的准位实质上不小于数据电压 V_{data} 的最高准位减去有机发光二极管 101 的导通电压 (V_{oled_th}),亦即: $V_{ss} \geq V_{data} - V_{oled_th}$ 。

[0113] 再者,在图 5 所示的有机发光二极管像素电路 10 的工作过程中,发光元件驱动电

路 103(即,有机发光二极管驱动电路)同样会先后进入重置阶段、数据写入阶段与发光阶段,各别例如图 6 绘示为图 5 的有机发光二极管像素电路的操作波形图,其中所示的重置阶段 P1、数据写入阶段 P2 与发光阶段 P3。基此,在重置阶段 P1,由于重置扫描信号 $S[n-1]$ 与发光致能信号 LE 的互补信号 \overline{LE} 会同时致能,所以驱动晶体管 T1 的栅极的电压会反应于重置晶体管 T5 的导通而等于 $V_{L2}-V_{th}(T5)$ 。而且,第二切换晶体管 T7 会反应于发光致能信号 LE 的互补信号 \overline{LE} 的致能而导通。

[0114] 与此同时,反应于发光致能信号 LE 的禁能,电源传导晶体管 T2 会处于截止的状态,从而避免有机发光二极管 101 有突然亮起的误动作,从而得以维持显示影像的对比。而且,第一切换晶体管 T6 会反应于发光致能信号 LE 的禁能而处于截止的状态。另外,反应于写入扫描信号 $S[n]$ 的禁能,写入晶体管 T3 与采集晶体管 T4 亦会处于截止的状态。

[0115] 紧接着,在数据写入阶段 P2,由于写入扫描信号 $S[n]$ 与发光致能信号 LE 的互补信号 \overline{LE} 会同时致能,所以写入晶体管 T3、采集晶体管 T4 与第二切换晶体管 T7 会同时处于导通的状态。在此条件下,数据电压 V_{data} 会经由写入晶体管 T3 以及呈现二极管连接的驱动晶体管 T1 而传递至储存电容 C_{st} ,从而使得驱动晶体管 T1 的栅极的电压等于 $V_{data}-V_{th}(T1)$ 。相似地,在数据写入阶段 P2,驱动晶体管 T1 的第二漏/源极实质上可看作为源极,而驱动晶体管 T1 的第一漏/源极实质上可看作为漏极。

[0116] 与此同时,反应于重置扫描信号 $S[n-1]$ 与发光致能信号 LE 的禁能,重置晶体管 T5 与电源传导晶体管 T2 会同时处于截止的状态。再加上,参考电压 V_{ss} 的准位实质上不小于数据电压 V_{data} 的最高准位减去有机发光二极管 101 的导通电压 (V_{oled_th}),亦即: $V_{ss} \geq V_{data}-V_{oled_th}$,故有机发光二极管 101 也不会数据写入阶段 P2 发生突然亮起的误动作。

[0117] 最后,在发光阶段 P3,由于仅有发光致能信号 LE 会致能,所以写入晶体管 T3、采集晶体管 T4、重置晶体管 T5 与第二切换晶体管 T7 皆处于截止的状态,而驱动晶体管 T1、电源传导晶体管 T2 与第一切换晶体管 T6 则处于导通的状态。与此同时,由于驱动晶体管 T1 的第二漏/源极会转变为漏极,而驱动晶体管 T1 的第一漏/源极会转变为源极,所以反应于电源传导晶体管 T2 的导通,驱动晶体管 T1 的源极的电压实质上会等于 V_H ,而驱动晶体管 T1 的栅极的电压会反应于储存电容 C_{st} 的电容耦合效应而上升至 $V_{data}-V_{th}(T1)+V_H$ 。由此,驱动晶体管 T1 将产生不受电源电压 V_{dd} 与驱动晶体管 T1 的临界电压 ($V_{th}(T1)$) 影响的驱动电流 I_{oled} (如上方程式 1 ~ 3) 以流经有机发光二极管 101。显然地,图 5 所示的电路结构同样可以达到与图 2 的示范性实施例类似的技术功效。

[0118] 另一方面,图 7 绘示为图 1 的有机发光二极管像素电路的另一实施电路图。请合并参照图 1 与图 7,在本示范性实施例中,在图 7 所示的有机发光二极管像素电路 10 的电路结构上,电源传导晶体管 T2 的源极同样接收具有高电压准位 V_H 的固定电源电压 V_{dd} ,而电源传导晶体管 T2 的栅极则用以接收发光致能信号 LE。驱动晶体管 T1 的第一漏/源极耦接电源传导晶体管 T2 的漏极,驱动晶体管 T1 的第二漏/源极耦接有机发光二极管 101 的阳极,而驱动晶体管 T1 的栅极则耦接储存电容 C_{st} 的第一端。

[0119] 相似地,储存电容 C_{st} 的第二端可以通过第一切换晶体管 T6 与第二切换晶体管 T7 而分别耦接至固定电源电压 V_{dd} 与参考电压 V_{ss} 。第一切换晶体管 T6 的栅极用以接收发光致能信号 LE,第一切换晶体管 T6 的源极耦接固定电源电压 V_{dd} ,而第一切换晶体管 T6 的漏

极则耦接储存电容 C_{st} 的第二端。第二切换晶体管 T7 的栅极用以接收发光致能信号 LE 的互补信号 \overline{LE} , 第二切换晶体管 T7 的源极耦接参考电压 V_{ss} , 而第二切换晶体管 T7 的漏极则耦接储存电容 C_{st} 的第二端。

[0120] 写入晶体管 T3 的栅极用以接收写入扫描信号 $S[n]$, 写入晶体管 T3 的漏极用以接收数据电压 V_{data} , 而写入晶体管 T3 的源极则耦接驱动晶体管 T1 的第一漏 / 源极与电源传导晶体管 T2 的漏极。采集晶体管 T4 的栅极用以接收写入扫描信号 $S[n]$, 采集晶体管 T4 的源极耦接驱动晶体管 T1 的栅极与储存电容 C_{st} 的第一端, 而采集晶体管 T4 的漏极则耦接驱动晶体管 T1 的第二漏 / 源极与有机发光二极管 101 的阳极。重置晶体管 T5 的栅极与源极耦接在一起以接收重置扫描信号 $S[n-1]$, 而重置晶体管 T5 的漏极则耦接驱动晶体管 T1 的栅极、采集晶体管 T4 的源极以及储存电容 C_{st} 的第一端。

[0121] 在此条件下, 有机发光二极管 101 的阴极耦接至参考电压 V_{ss} , 且此参考电压 V_{ss} 的准位实质上不小于数据电压 V_{data} 的最高准位减去驱动晶体管 T1 的临界电压 ($V_{th}(T1)$) 与有机发光二极管 101 的导通电压 (V_{oled_th}), 亦即: $V_{ss} \geq V_{data} - V_{th}(T1) - V_{oled_th}$ 。

[0122] 在此值得一提的是, 图 6 所示的操作波形同样适用于图 7 所示的电路结构。因此, 在重置阶段 P1, 由于重置扫描信号 $S[n-1]$ 与发光致能信号 LE 的互补信号 \overline{LE} 会同时致能, 所以驱动晶体管 T1 的栅极的电压会反应于重置晶体管 T5 的导通而等于 $V_{L2} - V_{th}(T5)$ 。而且, 第二切换晶体管 T7 会反应于发光致能信号 LE 的互补信号 \overline{LE} 的致能而导通。

[0123] 与此同时, 反应于发光致能信号 LE 的禁能, 电源传导晶体管 T2 会处于截止的状态, 从而避免有机发光二极管 101 有突然亮起的误动作, 从而得以维持显示影像的对比。而且, 第一切换晶体管 T6 会反应于发光致能信号 LE 的禁能而处于截止的状态。另外, 反应于写入扫描信号 $S[n]$ 的禁能, 写入晶体管 T3 与采集晶体管 T4 亦会处于截止的状态。

[0124] 紧接着, 在数据写入阶段 P2, 由于写入扫描信号 $S[n]$ 与发光致能信号 LE 的互补信号 \overline{LE} 会同时致能, 所以写入晶体管 T3、采集晶体管 T4 与第二切换晶体管 T7 会同时处于导通的状态。在此条件下, 数据电压 V_{data} 会经由写入晶体管 T3 以及呈现二极管连接的驱动晶体管 T1 而传递至储存电容 C_{st} , 从而使得驱动晶体管 T1 的栅极的电压等于 $V_{data} - V_{th}(T1)$ 。相似地, 在数据写入阶段 P2, 驱动晶体管 T1 的第二漏 / 源极实质上可看作为源极, 而驱动晶体管 T1 的第一漏 / 源极实质上可看作为漏极。

[0125] 与此同时, 反应于重置扫描信号 $S[n-1]$ 与发光致能信号 LE 的禁能, 重置晶体管 T5 与电源传导晶体管 T2 会同时处于截止的状态。再加上, 参考电压 V_{ss} 的准位实质上不小于数据电压 V_{data} 的最高准位减去驱动晶体管 T1 的临界电压 ($V_{th}(T1)$) 与有机发光二极管 101 的导通电压 (V_{oled_th}), 亦即: $V_{ss} \geq V_{data} - V_{th}(T1) - V_{oled_th}$, 故有机发光二极管 101 也不会数据写入阶段 P2 发生突然亮起的误动作。

[0126] 最后, 在发光阶段 P3, 由于仅有发光致能信号 LE 会致能, 所以写入晶体管 T3、采集晶体管 T4、重置晶体管 T5 与第二切换晶体管 T7 皆处于截止的状态, 而驱动晶体管 T1、电源传导晶体管 T2 与第一切换晶体管 T6 则处于导通的状态。与此同时, 由于驱动晶体管 T1 的第二漏 / 源极会转变为漏极, 而驱动晶体管 T1 的第一漏 / 源极会转变为源极, 所以反应于电源传导晶体管 T2 的导通, 驱动晶体管 T1 的源极的电压实质上会等于 V_H , 而驱动晶体管 T1 的栅极的电压会反应于储存电容 C_{st} 的电容耦合效应而上升至 $V_{data} - V_{th}(T1) + V_H$ 。由此, 驱动晶体管 T1 将产生不受电源电压 V_{dd} 与驱动晶体管 T1 的临界电压 ($V_{th}(T1)$) 影响

的驱动电流 I_{OLED} (如上方程式 1 ~ 3) 以流经有机发光二极管 101。显然地,图 7 所示的电路结构同样可以达到与图 2 的示范性实施例类似的技术功效。

[0127] 另一方面,图 8 绘示为图 1 的有机发光二极管像素电路的另一实施电路图。请合并参照图 1 与图 8,在本示范性实施例中,驱动晶体管 T1、电源传导晶体管 T2、写入晶体管 T3、采集晶体管 T4,以及重置晶体管 T5 皆可以为 N 型晶体管 (N-type transistor),例如 N 型薄膜晶体管 (N-type thin-film-transistor, N-type TFT)。而且,应用有机发光二极管像素电路 10 中的有机发光二极管显示面板 (OLED display panel) 可以利用低温多晶硅 (LTPS)、非晶硅 (α -Si) 或非晶铟镓锡金属氧化物 (α -IGZO) 的薄膜晶体管 (TFT) 工艺技术制作而成,但并不限制于此。

[0128] 另外,在图 8 所示的有机发光二极管像素电路 10 的电路结构上,电源传导晶体管 T2 的漏极用以接收具有高电压准位 V_H 的固定电源电压 V_{dd} ,而电源传导晶体管 T2 的栅极则用以接收发光致能信号 LE。驱动晶体管 T1 的漏极耦接电源传导晶体管 T2 的源极,驱动晶体管 T1 的源极耦接有机发光二极管 101 的阳极,而驱动晶体管 T1 的栅极则耦接储存电容 C_{st} 的第一端。此外,储存电容 C_{st} 的第二端耦接至参考电压 V_{ss} 。

[0129] 写入晶体管 T3 的栅极用以接收写入扫描信号 $S[n]$,写入晶体管 T3 的漏极用以接收数据电压 V_{data} ,而写入晶体管 T3 的源极则耦接驱动晶体管 T1 的源极与有机发光二极管 101 的阳极。采集晶体管 T4 的栅极用以接收写入扫描信号 $S[n]$,采集晶体管 T4 的源极耦接驱动晶体管 T1 的栅极与储存电容 C_{st} 的第一端,而采集晶体管 T4 的漏极则耦接驱动晶体管 T1 的漏极与电源传导晶体管 T2 的源极。重置晶体管 T5 的栅极与源极耦接在一起以接收重置扫描信号 $S[n-1]$,而重置晶体管 T5 的漏极则耦接驱动晶体管 T1 的栅极、采集晶体管 T4 的源极以及储存电容 C_{st} 的第一端。

[0130] 在此条件下,有机发光二极管 101 的阴极耦接至参考电压 V_{ss} ,且此参考电压 V_{ss} 的准位实质上不小于数据电压 V_{data} 的最高准位减去有机发光二极管 101 的导通电压 ($V_{\text{oled_th}}$),亦即: $V_{\text{ss}} \geq V_{\text{data}} - V_{\text{oled_th}}$ 。

[0131] 再者,在图 8 所示的有机发光二极管像素电路 10 的工作过程中,发光元件驱动电路 103 (即,有机发光二极管驱动电路) 同样会先后进入重置阶段、数据写入阶段与发光阶段,各别例如图 9 绘示为图 8 的有机发光二极管像素电路的操作波形图,其中所示的重置阶段 P1、数据写入阶段 P2 与发光阶段 P3。在本示范性实施例中,固定电源电压 V_{dd} 具有高电压准位 V_H 。另外,发光致能信号 LE 在重置阶段 P1 与数据写入阶段 P2 具有相异于参考电压 V_{ss} 的第二低电压准位 V_{L2} ,且在发光阶段 P3 具有高电压准位 V_H 。再者,重置扫描信号 $S[n-1]$ 在重置阶段 P1 具有高电压准位 V_H ,且在数据写入阶段 P2 与发光阶段 P3 具有第二低电压准位 V_{L2} 。除此之外,写入扫描信号 $S[n]$ 在数据写入阶段 P2 具有高电压准位 V_H ,且在重置阶段 P1 与发光阶段 P3 具有第二低电压准位 V_{L2} 。

[0132] 相似地,从图 9 可以清楚地看出,在重置阶段 P1,仅有重置扫描信号 $S[n-1]$ 会致能。在数据写入阶段 P2,仅有写入扫描信号 $S[n]$ 会致能。在发光阶段 P3,仅有发光致能信号 LE 会致能。在此值得解释的是,由于有机发光二极管像素电路 10 中的驱动晶体管 T1、电源传导晶体管 T2、写入晶体管 T3、采集晶体管 T4,以及重置晶体管 T5 的型态皆为 N 型,故而可知的是,驱动晶体管 T1、电源传导晶体管 T2、写入晶体管 T3、采集晶体管 T4,以及重置晶体管 T5 为高准位致能 (high active)。由此,先前针对重置扫描信号 $S[n-1]$ 、写入扫

描信号 S[n] 与发光致能信号 LE 会致能的表述,即表示重置扫描信号 S[n-1] 写入扫描信号 S[n] 与发光致能信号 LE 处于高准位 (即, VH)。

[0133] 基此,在重置阶段 P1,由于仅有重置扫描信号 S[n-1] 会致能,所以驱动晶体管 T1 的栅极的电压会反应于重置晶体管 T5 的导通而等于 $V_H - V_{th}(T5)$ 。与此同时,反应于发光致能信号 LE 的禁能,电源传导晶体管 T2 会处于截止的状态,从而避免有机发光二极管 101 有突然亮起的误动作,从而得以维持显示影像的对比;另外,反应于写入扫描信号 S[n] 的禁能,写入晶体管 T3 与采集晶体管 T4 亦会处于截止的状态。

[0134] 紧接着,在数据写入阶段 P2,由于仅有写入扫描信号 S[n] 会致能,所以写入晶体管 T3 与采集晶体管 T4 会同时处于导通的状态。在此条件下,数据电压 Vdata 会经由写入晶体管 T3 以及呈现二极管连接 (diode-connected) 的驱动晶体管 T1 而传递至储存电容 Cst,从而使得驱动晶体管 T1 的栅极的电压等于 $V_{data} + V_{th}(T1)$ 。

[0135] 与此同时,反应于重置扫描信号 S[n-1] 与发光致能信号 LE 的禁能,重置晶体管 T5 与电源传导晶体管 T2 会同时处于截止的状态。再加上,参考电压 Vss 的准位实质上不小于数据电压 Vdata 的最高准位减去有机发光二极管 101 的导通电压 (V_{oled_th}),亦即: $V_{ss} \geq V_{data} - V_{oled_th}$,故有机发光二极管 101 也不会数据写入阶段 P2 发生突然亮起的误动作。

[0136] 最后,在发光阶段 P3,由于仅有发光致能信号 LE 会致能,所以写入晶体管 T3、采集晶体管 T4 与重置晶体管 T5 皆处于截止的状态,而驱动晶体管 T1 与电源传导晶体管 T2 则处于导通的状态。与此同时,反应于固定电源电压 Vdd 的高电压准位 VH,不受电源电压 Vdd 与驱动晶体管 T1 的临界电压 ($V_{th}(T1)$) 影响的驱动电流 I_{OLED} 将会被产生,以流经有机发光二极管 101。其中,由于驱动晶体管 T1 的栅极的电压为 $V_{data} + V_{th}(T1)$,而驱动晶体管 T1 的源极的电压实质上可看作为有机发光二极管 101 的导通电压 (V_{oled_th})。因此,在发光阶段 P3,驱动晶体管 T1 所产生的驱动电流 I_{OLED} 可以表示为如下方程式 4:

$$[0137] \quad I_{OLED} = \frac{1}{2} K \times (V_{gs} - V_{th}(T1))^2 \quad \underline{4},$$

[0138] 其中, K 为关联于驱动晶体管 T1 的电流常数。

[0139] 另外,由于驱动晶体管 T1 的栅源极电压 (V_{gs}) 为已知的,亦即: $V_{gs} = V_{data} + V_{th}(T1) - V_{oled_th}$ 。

[0140] 因此,若将已知的驱动晶体管 T1 的源栅极电压 (V_{gs}) 带入方程式 4 的话,亦即如下方程式 5:

$$[0141] \quad I_{OLED} = \frac{1}{2} K \times [V_{data} + V_{th}(T1) - V_{oled_th} - V_{th}(T1)]^2 \quad \underline{5},$$

[0142] 则方程式 5 可以进一步地简化为如下方程式 6:

$$[0143] \quad I_{OLED} = \frac{1}{2} K \times (V_{data} - V_{oled_th})^2 \quad \underline{6}.$$

[0144] 由此可知,驱动晶体管 T1 可以在发光阶段 P3 产生不受电源电压 Vdd 与驱动晶体管 T1 的临界电压 ($V_{th}(T1)$) 影响的驱动电流 I_{OLED} 。

[0145] 换言之,从方程式 6 可清楚看出,流经有机发光二极管 101 的驱动电流 I_{OLED} 与电源电压 Vdd 以及驱动晶体管 T1 的临界电压 ($V_{th}(T1)$) 无关,其大抵只会与数据电压 Vdata

有关。如此一来,同样可以补偿薄膜晶体管(TFT)因工艺因素所造成的临界电压的变异,并且得以同时补偿电源电压(Vdd)受到电流电阻电压降(IR Drop)的影响而改变的问题。

[0146] 另一方面,图8所示的电源传导晶体管T2的漏极可以改为接收可变电源电压Vdd,如图10所示,图10绘示为图8的有机发光二极管像素电路的另一操作波形图。基此,可变电源电压Vdd在重置阶段P1与数据写入阶段P2具有第一低电压准位VL1,且在发光阶段P3具有高电压准位VH。相似地,如图10所示的参考电压Vss的电压准位,较佳是控制在不小于可变电源电压Vdd在重置阶段P1与数据写入阶段P2的第一低电压准位VL1,例如为+4V以上,但不以此为限。如此一来,即可更进一步确保有机发光二极管101在重置阶段P1与数据写入阶段P2不会突然亮起的可能。另外,由于图8所示的电路架构采用图10的工作方式类似于图9,故而在不再加以赘述之。

[0147] 据此可知,上述示范性实施例所揭示的有机发光二极管像素电路10的电路架构为5T1C(亦即5个薄膜晶体管+1个电容),且若搭配适当的操作波形(如图3/图6/图9所示),即可使得流经有机发光二极管101的电流 I_{OLED} 不会随着电源电压Vdd受到电流电阻电压降(IR Drop)的影响而改变,而且也不会随着用以驱动有机发光二极管101的驱动晶体管T1的临限电压漂移(V_{th} shift)而有所不同。如此一来,将可大大地提升所应用的有机发光二极管显示器的亮度表现。除此之外,任何应用上述示范性实施例的有机发光二极管像素电路10中的有机发光二极管显示面板及其有机发光二极管显示器,都属于本发明所欲请求保护的范畴。

[0148] 最后应说明的是:以上各实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述各实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分或者全部技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的范围。

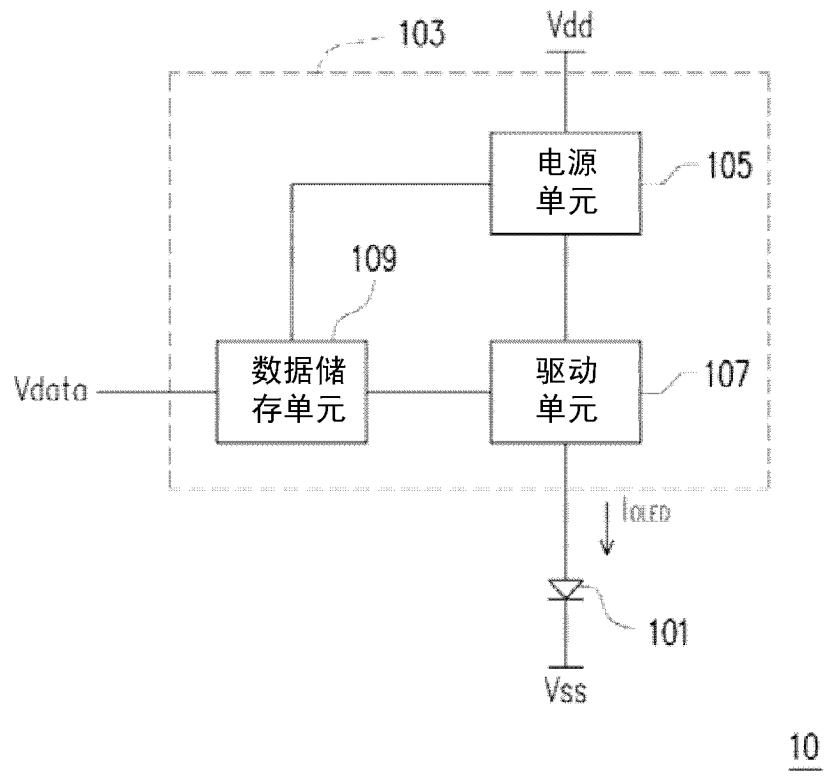


图 1

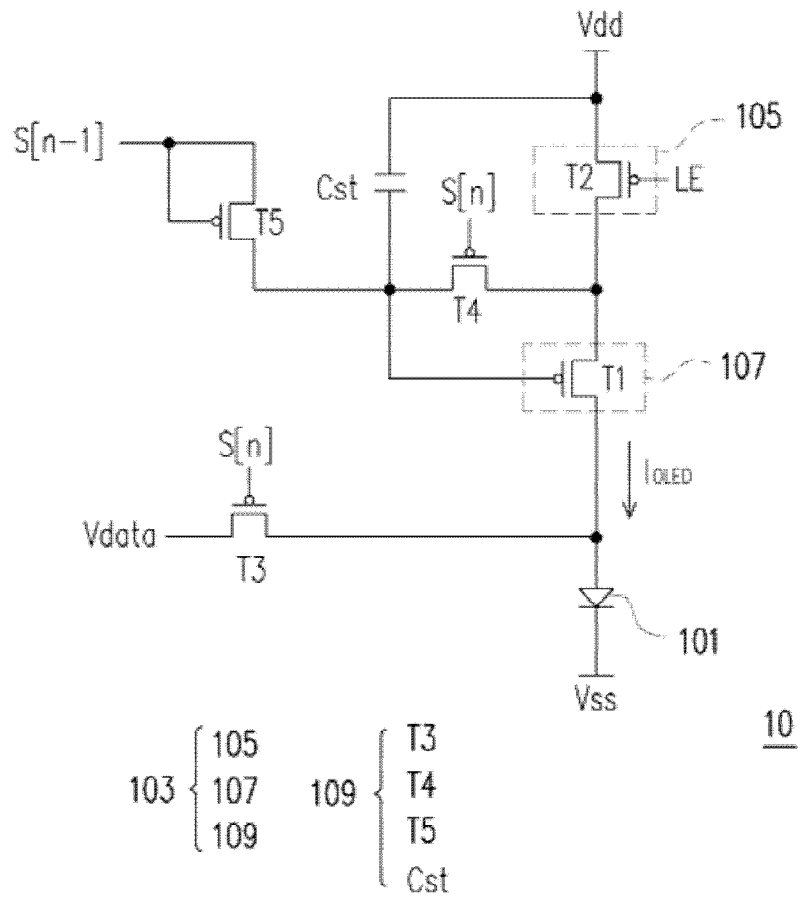


图 2

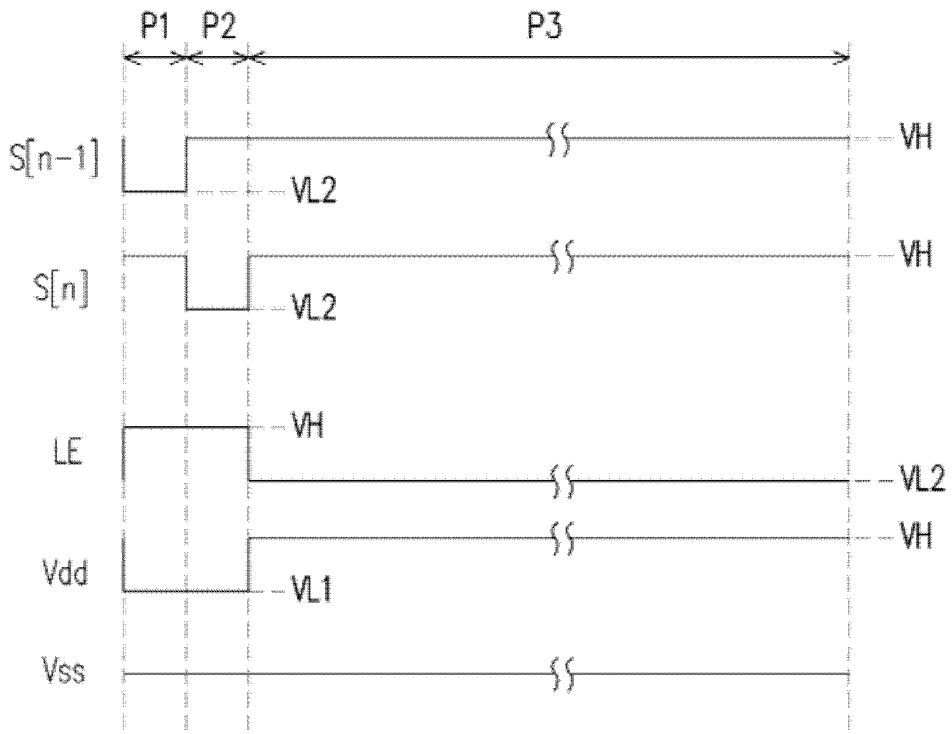


图 3

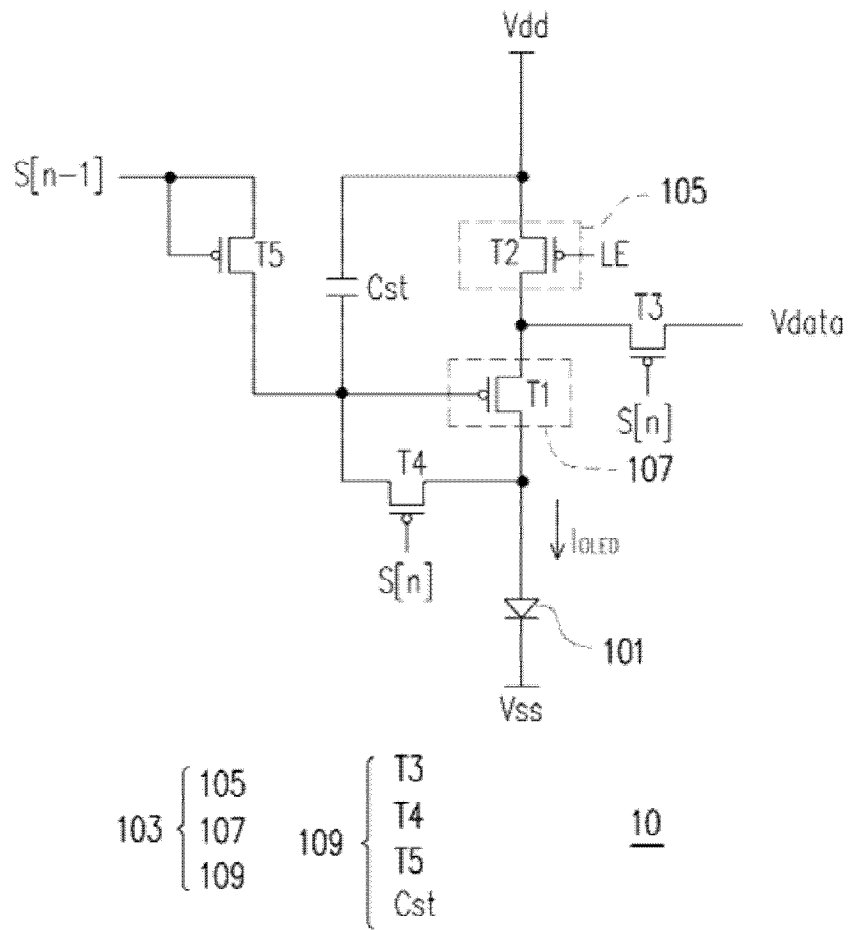


图 4

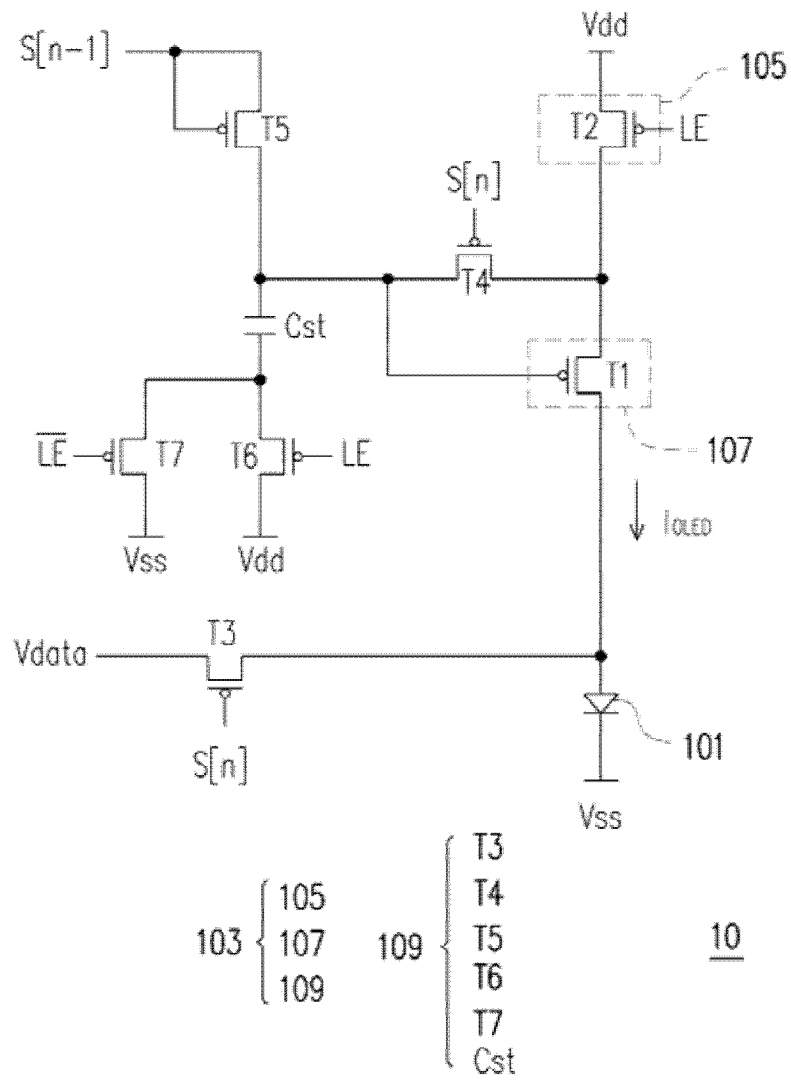


图 5

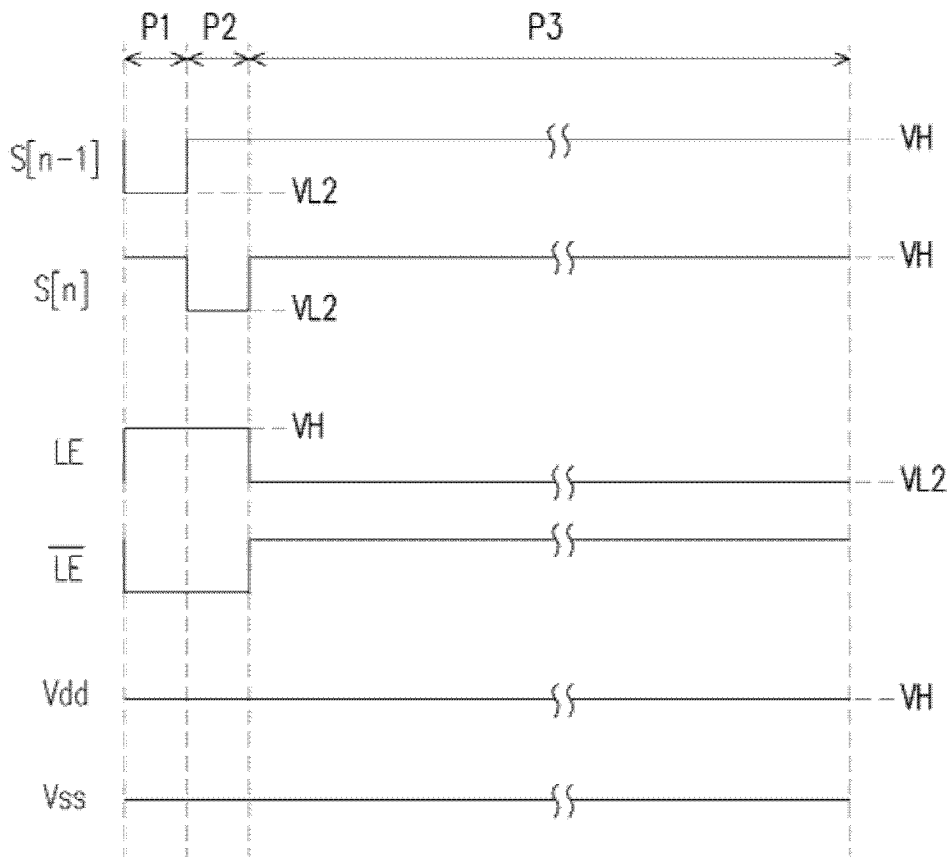


图 6

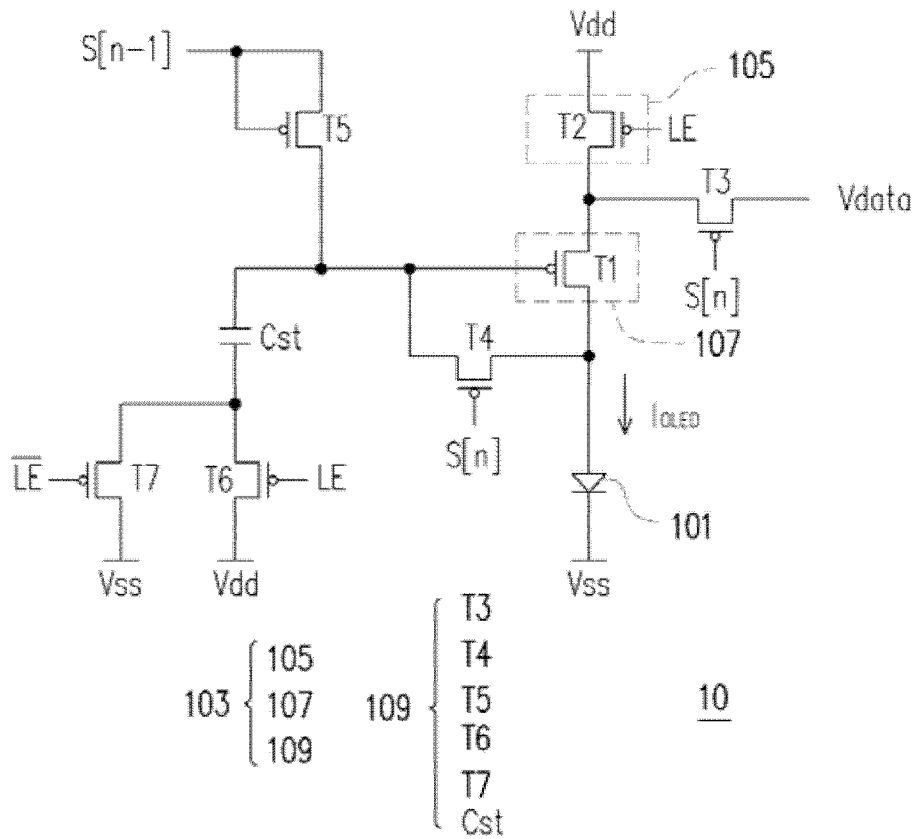


图 7

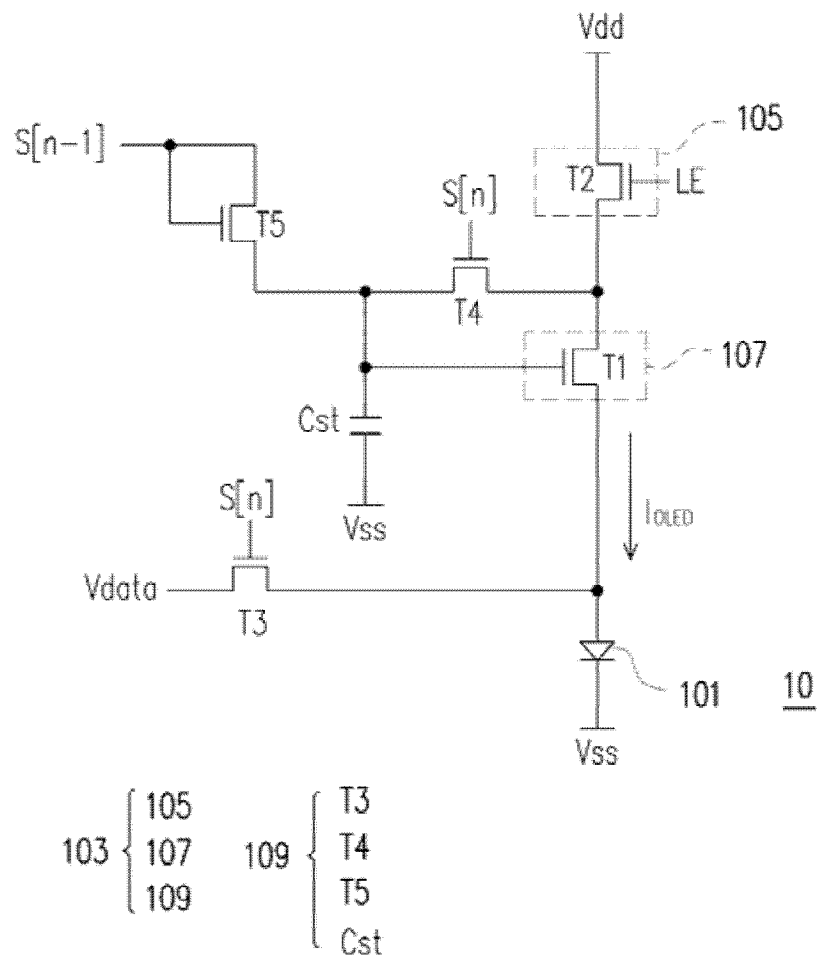


图 8

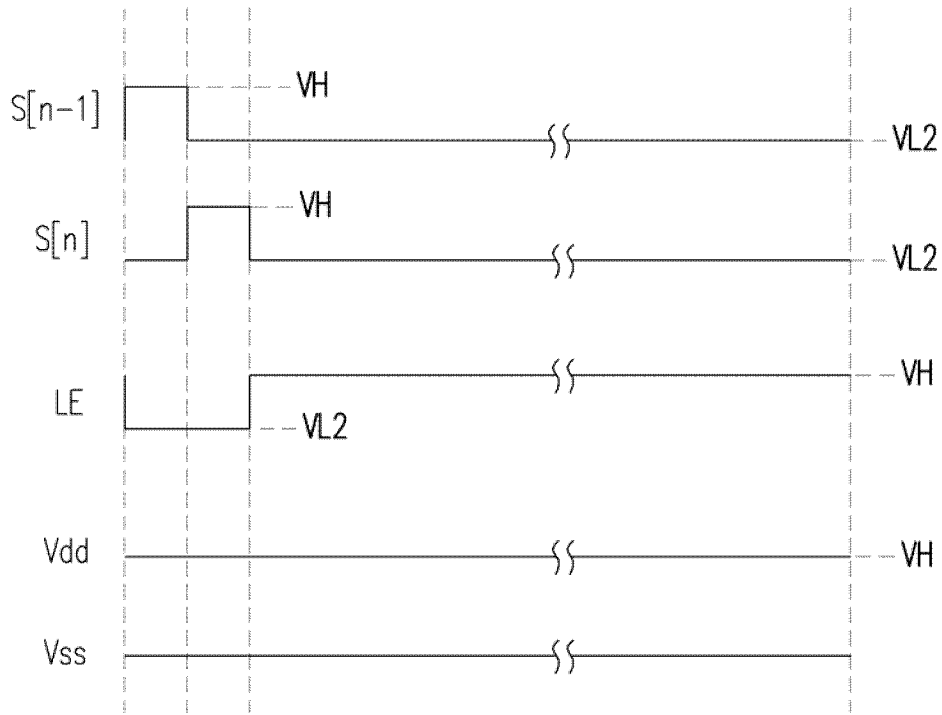


图 9

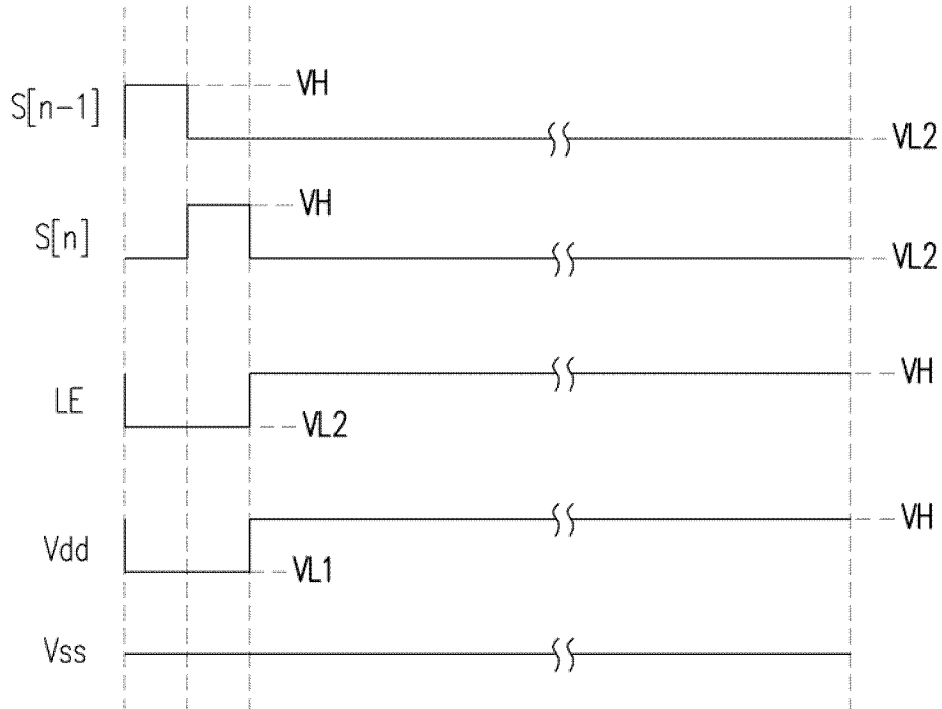


图 10

专利名称(译)	发光元件驱动电路、像素电路、显示面板及显示器		
公开(公告)号	CN103035195A	公开(公告)日	2013-04-10
申请号	CN201210106334.8	申请日	2012-04-12
[标]申请(专利权)人(译)	胜华科技股份有限公司		
申请(专利权)人(译)	胜华科技股份有限公司		
当前申请(专利权)人(译)	胜华科技股份有限公司		
[标]发明人	王文俊 韩西容 廖文堆 黄志鸿 王宗裕		
发明人	王文俊 韩西容 廖文堆 黄志鸿 王宗裕		
IPC分类号	G09G3/32 H05B37/02 G09G3/3258		
优先权	100135995 2011-10-05 TW		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种发光元件驱动电路、像素电路、显示面板及显示器，且其电路架构(5T1C)在搭配适当的操作波形下，可以使得流经有机发光二极管的电流不会随着电源电压(Vdd)受到电流电阻电压降(IR Drop)的影响而改变，而且也不会随着用以驱动有机发光二极管的薄膜晶体管的临界电压漂移(Vth shift)而有所不同。如此一来，将可大大地提升所应用的有机发光二极管显示器的亮度均匀性。

