



(12) 发明专利

(10) 授权公告号 CN 102708819 B

(45) 授权公告日 2014. 08. 13

(21) 申请号 201210145708. 7

CN 102034426 A, 2011. 04. 27,

(22) 申请日 2012. 05. 10

CN 202067514 U, 2011. 12. 07,

(73) 专利权人 北京京东方光电科技有限公司

US 2011/0090208 A1, 2011. 04. 21,

地址 100176 北京市经济技术开发区西环中
路 8 号

审查员 李文斐

(72) 发明人 杨盛际 吴俊纬 王海生 刘英明

(74) 专利代理机构 北京中博世达专利商标代理
有限公司 11274

代理人 申健

(51) Int. Cl.

G09G 3/36 (2006. 01)

G02F 1/133 (2006. 01)

G02F 1/1368 (2006. 01)

H01L 27/32 (2006. 01)

H01L 27/12 (2006. 01)

(56) 对比文件

CN 101019166 A, 2007. 08. 15,

权利要求书2页 说明书6页 附图7页

CN 101339737 A, 2009. 01. 07,

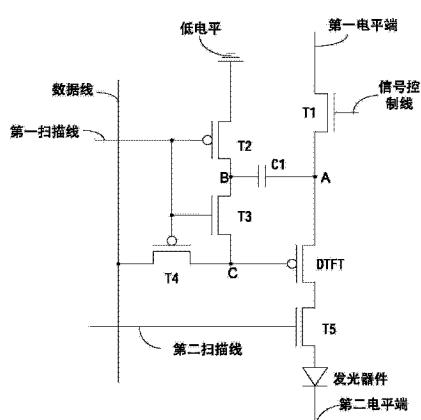
CN 201266473 A, 2009. 07. 01,

(54) 发明名称

一种像素驱动电路及其驱动方法、阵列基板
和显示装置

(57) 摘要

本发明实施例提供一种像素驱动电路及其驱动方法、阵列基板和显示装置，涉及显示技术领域，能够避免驱动晶体管阈值电压漂移对有源发光器件驱动电流的影响。该像素驱动电路，包括：数据线、第一扫描线、信号控制线、发光器件、存储电容、驱动晶体管和四个开关晶体管。本发明实施例用于显示器制造。



1. 一种像素驱动电路,其特征在于,包括数据线、第一扫描线、信号控制线、发光器件、存储电容、驱动晶体管和四个开关晶体管;

第一开关晶体管的栅极连接所述信号控制线,所述第一开关晶体管的源极连接第一电平端,所述第一开关晶体管的漏极连接所述存储电容的第一极;

第二开关晶体管的栅极连接所述第一扫描线,所述第二开关晶体管的源极连接低电平,所述第二开关晶体管的漏极连接所述存储电容的第二极;

第三开关晶体管的栅极连接所述第一扫描线,所述第三开关晶体管的源极连接所述存储电容的第二极;

第四开关晶体管,所述第四开关晶体管的栅极连接所述第一扫描线,所述第四开关晶体管的源极连接所述数据线,所述第四开关晶体管的漏极连接所述第三开关晶体管的漏极;

所述驱动晶体管的栅极连接所述第四开关晶体管的漏极,所述驱动晶体管的源极连接所述存储电容的第一极;

所述发光器件的一极连接所述驱动晶体管的漏极,所述发光器件的另一极连接第二电平端。

2. 根据权利要求 1 所述的像素驱动电路,其特征在于,还包括:第二扫描线和第五开关晶体管,

所述第五开关晶体管的栅极连接所述第二扫描线,所述第五开关晶体管的源极连接所述驱动晶体管的漏极,所述第五开关晶体管的漏极连接所述发光器件的一极;

所述发光器件的另一极连接第二电平端。

3. 根据权利要求 1 或 2 所述的像素驱动电路,其特征在于,所述第一开关晶体管、所述第三开关晶体管为“N”型开关晶体管;

所述第二开关晶体管、所述第四开关晶体管、所述驱动晶体管为“P”型开关晶体管。

4. 根据权利要求 1 或 2 所述的像素驱动电路,其特征在于,所述第一开关晶体管、所述第三开关晶体管和所述驱动晶体管为“P”型开关晶体管;

所述第二开关晶体管、所述第四开关晶体管为“N”型开关晶体管。

5. 一种对如权利要求 1-4 任一项所述像素驱动电路的驱动方法,其特征在于,包括:

在第一阶段,第一开关晶体管、第二开关晶体管、第四开关晶体管导通,第三开关晶体管截止,第一电平端向存储电容充电;

在第二阶段,所述第二开关晶体管、第四开关晶体管导通,所述第一开关晶体管、第三开关晶体管截止,所述存储电容放电直至驱动晶体管的栅极和源极的电压差等于所述驱动晶体管的阈值电压;

在第三阶段,所述第一开关晶体管、第三开关晶体管导通,所述第二开关晶体管和第四开关晶体管截止,所述第一电平端和第二电平端向发光器件施加导通信号。

6. 根据权利要求 5 所述的方法,其特征在于,在所述第一阶段至所述第三阶段,第五开关晶体管均处于导通状态。

7. 根据权利要求 6 所述的方法,其特征在于,在所述第一阶段开始之前所述第五开关晶体管提前导通。

8. 一种阵列基板,其特征在于,包括:

权利要求 1 ~ 4 所述的任一像素驱动电路。

9. 一种显示装置,包括:

权利要求 8 所述的阵列基板。

一种像素驱动电路及其驱动方法、阵列基板和显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种像素驱动电路及其驱动方法、阵列基板和显示装置。

背景技术

[0002] 有源矩阵有机发光二极管(Active Matrix/Organic Light Emitting Diode, AMOLED)显示器是当今平板显示器研究领域的热点之一,与液晶显示器相比,有机发光二极管OLED具有低能耗、生产成本低、自发光、宽视角及响应速度快等优点,目前,在手机、PDA(掌上电脑)、数码相机等显示领域OLED已经开始取代传统的LCD显示屏。像素驱动电路设计是AMOLED显示器核心技术内容,具有重要的研究意义。

[0003] 与TFT-LCD(Thin Film Transistor Liquid Crystal Display,薄膜场效应晶体管液晶显示器)利用稳定的电压控制亮度不同,OLED属于电流驱动,需要稳定的电流来控制发光。由于工艺制程和器件老化等原因,在现有的两个晶体管T1、T2和一个存储电容C1的驱动电路中(参照图1所示),其中驱动电流 I_{OLED} 是由于数据线提供的电压 V_{data} 作用在驱动晶体管(DTFT)饱和区域而产生的电流。它驱动OLED来发光,其中驱动电流计算公式为 $I_{\text{OLED}}=K(V_{\text{GS}}-V_{\text{th}})^2$,其中 V_{GS} 为驱动晶体管栅极和源极之间的电压, V_{th} 为驱动晶体管的阈值电压,由于工艺制程和器件老化等原因,各像素点的驱动TFT的阈值电压(V_{th})存在不均匀性,各像素点的驱动TFT(即图中T2)的阈值电压存在不均匀性,这样就导致了流过每个像素点OLED的电流发生变化,从而影响整个图像的显示效果。

发明内容

[0004] 本发明的实施例提供一种像素驱动电路及其驱动方法、阵列基板和显示装置,能够避免驱动晶体管的阈值电压漂移对有源发光器件驱动电流的影响,进而提高了显示图像的均匀性。

[0005] 为达到上述目的,本发明的实施例采用如下技术方案:

[0006] 一方面,提供一种像素驱动电路,包括数据线、第一扫描线、信号控制线、发光器件、存储电容、驱动晶体管和四个开关晶体管;

[0007] 第一开关晶体管的栅极连接所述信号控制线,所述第一开关晶体管的源极连接第一电平端,所述第一开关晶体管的漏极连接所述存储电容的第一极;

[0008] 第二开关晶体管的栅极连接所述第一扫描线,所述第二开关晶体管的源极连接低电平,所述第二开关晶体管的漏极连接所述存储电容的第二极;

[0009] 第三开关晶体管的栅极连接所述第一扫描线,所述第三开关晶体管的源极连接所述存储电容的第二极;

[0010] 第四开关晶体管,所述第四开关晶体管的栅极连接所述第一扫描线,所述第四开关晶体管的源极连接所述数据线,所述第四开关晶体管的漏极连接所述第三开关晶体管的漏极;

[0011] 所述驱动晶体管的栅极连接所述第四开关晶体管的漏极,所述驱动晶体管的源极连接所述存储电容的第一极;

[0012] 所述发光器件的一极连接所述驱动晶体管的漏极,所述发光器件的另一极连接第二电平端。

[0013] 一方面,提供一种像素驱动电路的驱动方法,包括:

[0014] 在第一阶段,第一开关晶体管、第二开关晶体管、第四开关晶体管导通,第三开关晶体管截止,第一电平端向存储电容充电;

[0015] 在第二阶段,所述第二开关晶体管、第四开关晶体管导通,所述第一开关晶体管、第三开关晶体管截止,所述存储电容放电直至所述驱动晶体管栅极和源极的电压差等于所述驱动晶体管的阈值电压;

[0016] 在第三阶段,所述第一开关晶体管、第三开关晶体管导通,所述第二开关晶体管和第四开关晶体管截止,所述第一电平端和第二电平端向发光器件施加导通信号。

[0017] 一方面,提供一种阵列基板,包括:

[0018] 上述的像素驱动电路。

[0019] 一方面,提供一种显示装置,包括:

[0020] 上述的阵列基板。

[0021] 本发明的实施例提供一种像素驱动电路及其驱动方法、阵列基板和显示装置,能够通过电压补偿的方式避免驱动晶体管的阈值电压漂移对有源发光器件驱动电流的影响,进而提高了显示图像的均匀性。

附图说明

[0022] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0023] 图 1 为现有技术提供的一种像素驱动电路结构示意图;

[0024] 图 2 为本发明实施例提供的一种像素驱动电路结构示意图;

[0025] 图 3 为本发明实施例提供的另一种像素驱动电路结构示意图;

[0026] 图 4 为本发明实施例提供的像素驱动电路的信号时序状态示意图;

[0027] 图 5a 为本发明实施例提供的像素驱动电路在第一时间段的等效电路示意图;

[0028] 图 5b 为本发明实施例提供的像素驱动电路在第二时间段的等效电路示意图;

[0029] 图 5c 为本发明实施例提供的像素驱动电路在第三时间段的等效电路示意图;

[0030] 图 6 为本发明实施例提供的像素驱动电路的另一种信号时序状态示意图。

具体实施方式

[0031] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0032] 本发明所有实施例中采用的开关晶体管和驱动晶体管均可以为薄膜晶体管或场效应管或其他特性相同的器件,由于这里采用的开关晶体管的源极、漏极是对称的,所以其源极、漏极是可以互换的。在本发明实施例中,为区分晶体管除栅极之外的两极,将其中一极称为源极,另一极称为漏极。按附图中的形态规定晶体管的中间端为栅极、信号输入端为源极、信号输出端为漏极。此外本发明实施例所采用的开关晶体管包括P型开关晶体管和N型开关晶体管两种,其中,P型开关晶体管在栅极为低电平时导通,在栅极为高电平时截止,N型开关晶体管为在栅极为高电平时导通,在栅极为低电平时截止。

[0033] 参照图2,为本发明实施例提供的一种像素驱动电路,包括数据线、第一扫描线、信号控制线、发光器件、存储电容C1、驱动晶体管DTFT和四个开关晶体管(T1~T4);

[0034] 第一开关晶体管T1的栅极连接信号控制线,第一开关晶体管T1的源极连接第一电平端,第一开关晶体管T1漏极连接存储电容C1的第一极;

[0035] 第二开关晶体管T2的栅极连接第一扫描线,第二开关晶体管T2的源极连接低电平,第二开关晶体管T2的漏极连接存储电容C1的第二极;

[0036] 第三开关晶体管T3的栅极连接第一扫描线,第三开关晶体管T3的源极连接存储电容C1的第二极;

[0037] 第四开关晶体管T4,第四开关晶体管T4的栅极连接第一扫描线,第四开关晶体管T4的源极连接数据线,第四开关晶体管T4的漏极连接第三开关晶体管T3的漏极;

[0038] 驱动晶体管DTFT的栅极连接第四开关晶体管T4的漏极,驱动晶体管DTFT的源极;连接存储电容C1的第一极;

[0039] 发光器件的一极连接驱动晶体管DTFT的漏极,发光器件的另一极连接第二电平端。

[0040] 其中,第一开关晶体管T1、第三开关晶体管T3为“N”型开关晶体管;驱动晶体管DTFT、第二开关晶体管T2、第四开关晶体管T4为“P”型开关晶体管;

[0041] 或者,

[0042] 第一开关晶体管T1、第三开关晶体管T3和驱动晶体管DTFT为“P”型开关晶体管;第二开关晶体管T2、第四开关晶体管T4为“N”型开关晶体管。

[0043] 当然这里的发光器件可以为有源发光二极管OLED,当该OLED为底发射型OLED时,第二电平端的电平V₂低于第一电平端的电平V₁;优选的,低电平为接地端;当然图2中是以底发射型OLED为例的。

[0044] 本发明实施例提供的像素驱动电路能够通过电压补偿的方式避免驱动晶体管的阈值电压漂移对有源发光器件驱动电流的影响,提高了显示图像的均匀性。

[0045] 进一步的,参照图3所示,本发明实施例提供的另一种像素驱动电路还包括:第二扫描线和第五开关晶体管T5,第五开关晶体管T5的栅极连接第二扫描线,第五开关晶体管T5的源极连接驱动晶体管DTFT的漏极,第五开关晶体管T5的漏极连接发光器件的一极;

[0046] 发光器件的另一极连接第二电平端。

[0047] 同样的,这里的发光器件可以为有源发光二极管OLED,当该OLED为底发射型OLED时,第二电平端的电平V₂低于第一电平端的电平V₁,当该OLED为顶发射型OLED时,第二电平端的电平V₂高于第一电平端的电平V₁,当然图3中是以底发射型OLED为例的。

[0048] 其中,第一开关晶体管T1、第三开关晶体管T3为“N”型开关晶体管;第二开关晶

体管 T2、第四开关晶体管 T4、驱动晶体管 DTFT 为“P”型开关晶体管；

[0049] 或者，

[0050] 第一开关晶体管 T1、第三开关晶体管 T3 和驱动晶体管 DTFT 为“P”型开关晶体管；第二开关晶体管 T2、第四开关晶体管 T4 为“N”型开关晶体管。

[0051] 这里第五开关晶体管 T5 可以在显示结束之后截止，起到了保护发光器件的作用。

[0052] 参照以上各实施例提供的像素驱动电路本发明实施例还提供了以上各实施例像素驱动电路的驱动方法：

[0053] 在第一阶段，第一开关晶体管、第二开关晶体管、第四开关晶体管导通，第三开关晶体管截止，第一电平端向存储电容充电；

[0054] 在第二阶段，所述第二开关晶体管、第四开关晶体管导通，所述第一开关晶体管、第三开关晶体管截止，所述存储电容放电直至所述驱动晶体管的栅极和源极的电压差等于所述驱动晶体管的阈值电压；

[0055] 在第三阶段，所述第一开关晶体管、第三开关晶体管导通，所述第二开关晶体管和第四开关晶体管截止，所述第一电平端和第二电平端向发光器件施加导通信号。

[0056] 进一步的，在包括有第五开关晶体管和第二扫描线的像素驱动电路实施例中，在所述第一阶段至所述第三阶段，所述第五开关晶体管均处于导通状态。

[0057] 这里以第一开关晶体管 T1、第三开关晶体管 T3 为“N”型开关晶体管；第二开关晶体管 T2、第四开关晶体管 T4、驱动晶体管 DTFT 为“P”型开关晶体管为例进行说明，当然第五开关晶体管 T5 可以为 N 型也可以为 P 型，这里以 N 型为例说明，参照图 4 提供的像素驱动电路的信号时序状态示意图，同时参照图 5a ~ 5c 所提供的像素驱动电路的各个阶段工作状态的等效电路示意图，本发明实施例提供一种像素驱动电路的驱动方法，包括：

[0058] 在第一阶段，即图 4 所示的时序状态示意图中的第一时间段，第一扫描线施加低电平信号，第二扫描线、信号控制线和数据线施加高电平信号，第一开关晶体管 T1、第二开关晶体管 T2、第四开关晶体管 T4 和第五开关晶体管 T5 导通，第三开关晶体管 T3 截止，第一电平端向存储电容 C1 充电；此时形成电路的等效电路图如图 5a 所示，该过程中存储电容 C1 的第一极即图中 A 点的电压充至和第一电平端的电压相同，此时 A 点电压 V_A 等于第一电平端的电压 V_1 ；存储电容 C1 的第二极连接低电平，则第二极电压即 B 点电压 $V_B=0$ 。

[0059] 在第二阶段即图 4 所示的时序状态示意图的第二时间段，第一扫描线和信号控制线施加低电平信号，第二扫描线和数据线施加高电平信号，第二开关晶体管 T2、第四开关晶体管 T4、第五开关晶体管 T5 导通，第一开关晶体管 T1、第三开关晶体管 T3 截止，存储电容 C1 放电直至驱动晶体管 DTFT 栅极和源极的电压差等于驱动晶体管 DTFT 的阈值电压；此时形成电路的等效电路图如图 5b 所示，该过程中存储电容 C1 的第一极即图中 A 点开始放电，直到 $V_A-V_C=V_{th}$ 为止，其中 V_A 即 A 点电压， V_C 为 C 点电压即驱动晶体管 DTFT 的栅极电压，此时 $V_C=V_{data}$ ，其中 V_{data} 为数据线提供的电压值， V_{th} 为此时驱动晶体管 DTFT 的阈值电压，最后 A 点的电压变为 $V_{data}+V_{th}$ ，该阶段即为补偿阶段，同时起到缓冲作用为下一个阶段做好准备。

[0060] 在第三阶段即图 4 所示的时序状态示意图的第三时间段，第一扫描线、第二扫描线和信号控制线施加高电平信号，数据线施加低电平信号，第一开关晶体管 T1、第三开关晶体管 T3、第五开关晶体管 T5 导通，第二开关晶体管 T2 和第四开关晶体管 T4 截止，第一电平端和第二电平端向发光器件施加导通信号。此时形成的电路的等效电路图如图 5c 所示，该

过程中存储电容 C1 的第一极电压重新回到和第一电平端相同的电压值 V_1 ，存储电容 C1 的第二极浮接，此时第一极和第二极的电压实现等量跳变，则 $V_B = V_C = V_1 - V_{data} - V_{th}$ ，有源发光器件开始发光，其中驱动电流根据公式：

$$[0061] \quad I_{OLED} = K[V_{GS} - V_{th}]^2 = K[V_1 - (V_1 - V_{data} - V_{th}) - V_{th}]^2 = K \cdot V_{data}^2$$

[0062] 由以上公式可知驱动电流 I_{OLED} 只和数据线电压 V_{data} 值有关系，因此驱动电流不受 V_{th} 影响，其中， V_{GS} 为 TFT 栅极和源极之间的电压， $K = \frac{1}{2} \mu C_{ox} \frac{W}{L}$ ， μ 、 C_{ox} 为工艺常数， W 为 TFT 沟道宽度， L 为薄膜晶体管的沟道长度， W 、 L 都为可选择性设计的常数。

[0063] 以上是以发光器件采用底发射型 OLED 为例进行说明，即第一电平端的电平高于第二电平端的电平；此外可以想到的是，在发光器件采用底发射型 OLED 时，第二电平端可以直连和低电平连接，即将 OLED 的负极连接低电平，这样也可以降低像素驱动电路的设计难度，更便于电路构图。

[0064] 进一步的，参照图 6 所示的时序状态图，其中，在第一阶段开始之前向第二扫描线施加高电平信号，由于第二扫描线提前施加电平信号（这里为高电平），即使得第五开关晶体管提前导通，这样使得电路在驱动晶体管 DTFT 工作之前提前进入准备状态，以此可以消耗电路内部残存电流以减少显示图像中残像现象发生，另外第五开关晶体管 T5 可以在显示结束之后截止，起到了保护发光器件的作用。

[0065] 以上实施例是以第一开关晶体管 T1、第三开关晶体管 T3 为“N”型开关晶体管；第二开关晶体管 T2、第四开关晶体管 T4、驱动晶体管 DTFT 为“P”型开关晶体管为例，当然第一开关晶体管 T1、第三开关晶体管 T3 和驱动晶体管 DTFT 为“P”型开关晶体管；第二开关晶体管 T2、第四开关晶体管 T4 为“N”型开关晶体管时只需要相应的调整第一扫描线、第二扫描线、信号控制线和数据线施加的电平信号即可，即本发明实施例对提供的各个开关晶体管和驱动晶体管的类型不做限制，即当各个开关晶体管和驱动晶体管的类型采取变化是只需调整第一扫描线、第二扫描线、信号控制线和数据线施加的电平信号即可，这里以能够实现本发明实施例提供的像素电路的驱动方法为准，本领域技术人员在本发明实施例提供的像素驱动电路和驱动方法的基础上可轻易想到并实现的任一组合均在本发明的保护范围内。

[0066] 本发明实施例提供的像素驱动电路的驱动方法，能够通过电压补偿的方式避免驱动晶体管的阈值电压漂移对有源发光器件驱动电流的影响，进而提高了显示图像的均匀性。

[0067] 一方面，提供一种阵列基板，包括：

[0068] 沿列延伸排列的多条数据线；

[0069] 沿行延伸排列的多条第一扫描线、第二扫描线和信号控制线；

[0070] 以矩阵形式布置在数据线和扫描线交叉位置处的多个像素；

[0071] 像素包括上述的任一像素驱动电路。

[0072] 本发明实施例提供的阵列基板，能够通过电压补偿的方式避免驱动晶体管的阈值电压漂移对有源发光器件驱动电流的影响，进而提高了显示图像的均匀性。

[0073] 一方面，提供一种显示装置，包括：上述的阵列基板。另外，显示装置还可以为电子纸、手机、电视、数码相框等等显示设备。

[0074] 本发明实施例提供的显示装置，能够通过电压补偿的方式避免驱动晶体管的阈值

电压漂移对有源发光器件驱动电流的影响,进而提高了显示图像的均匀性。

[0075] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

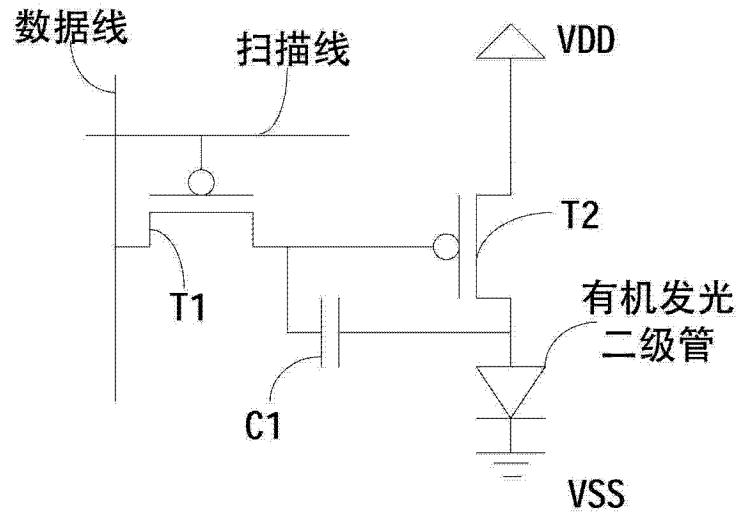


图 1

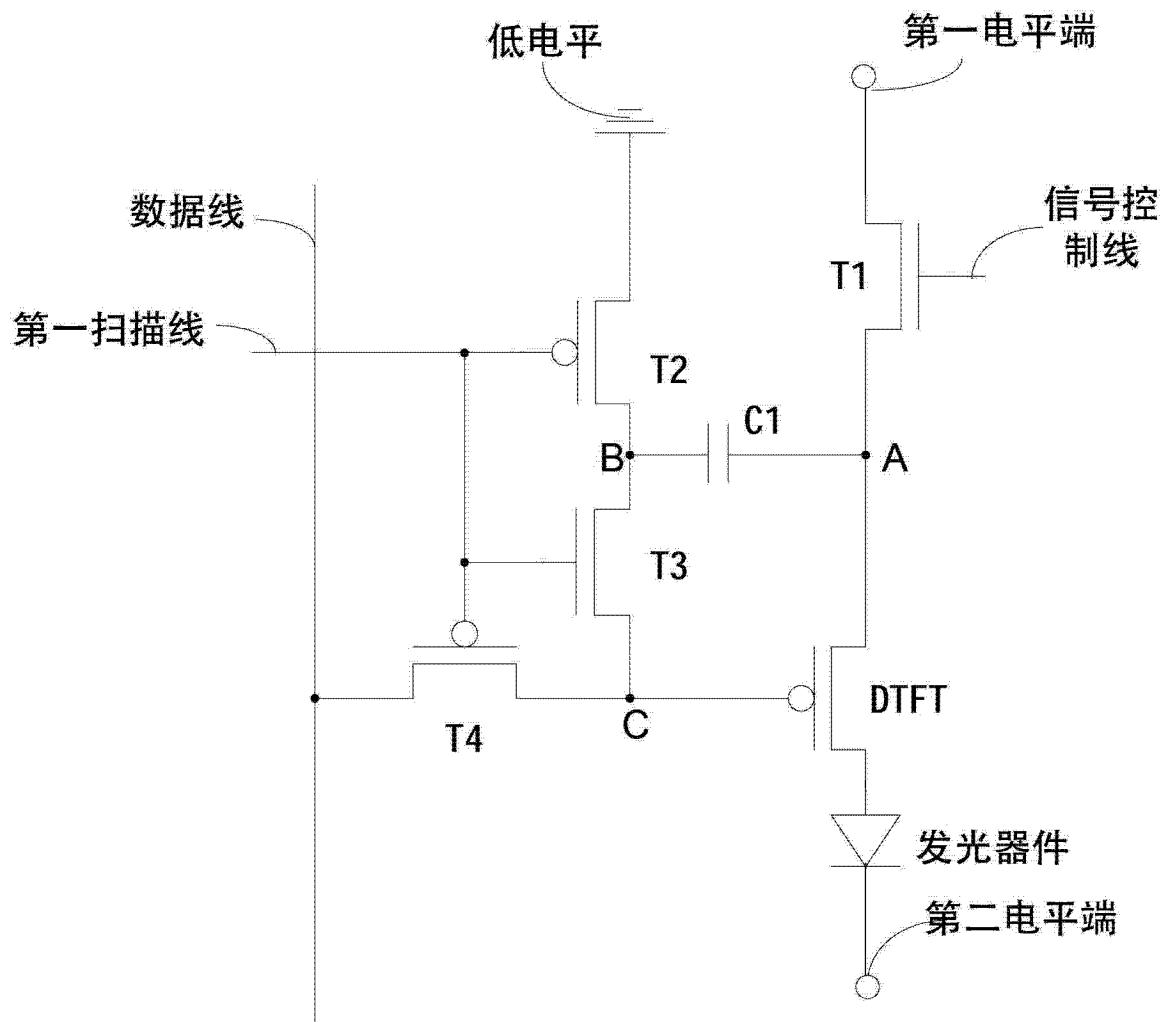


图 2

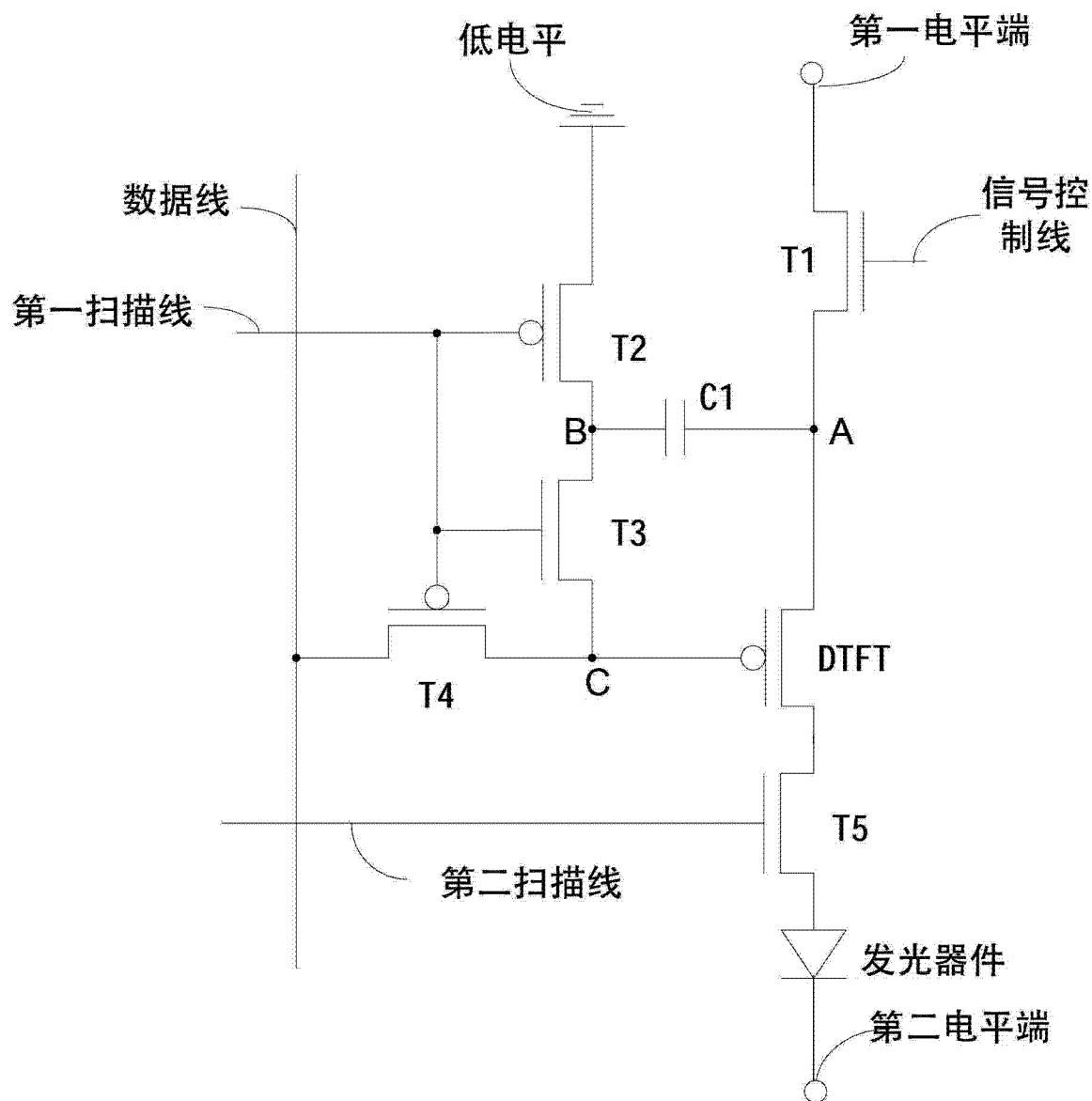


图 3

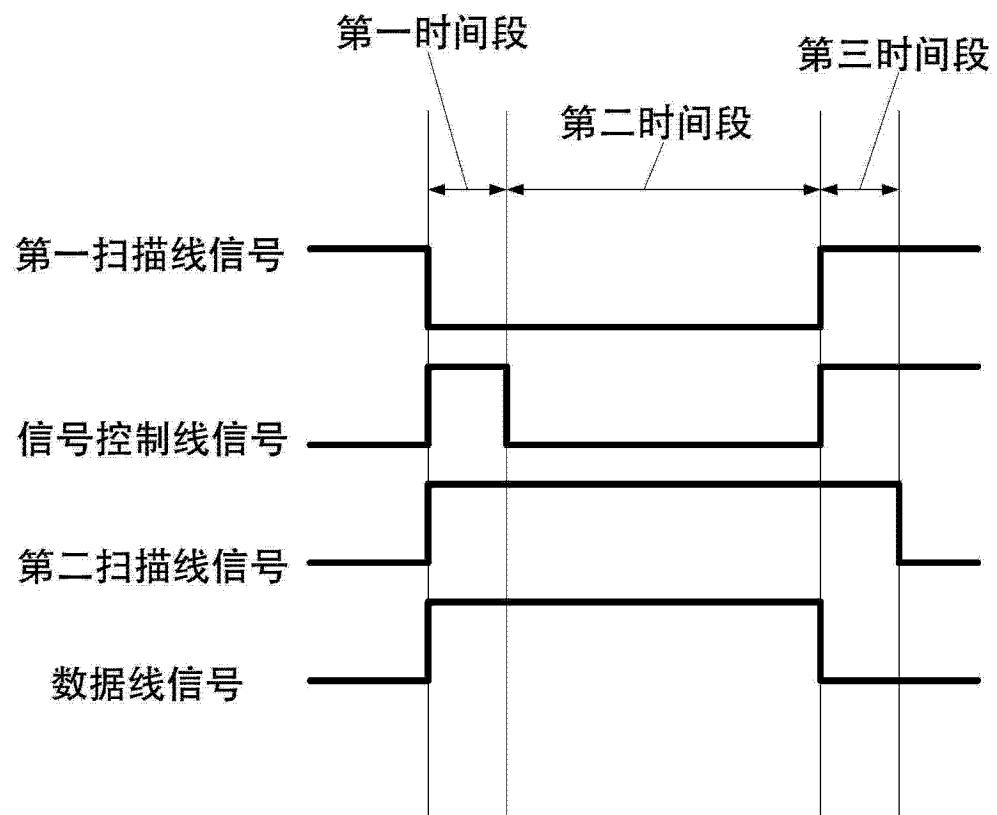


图 4

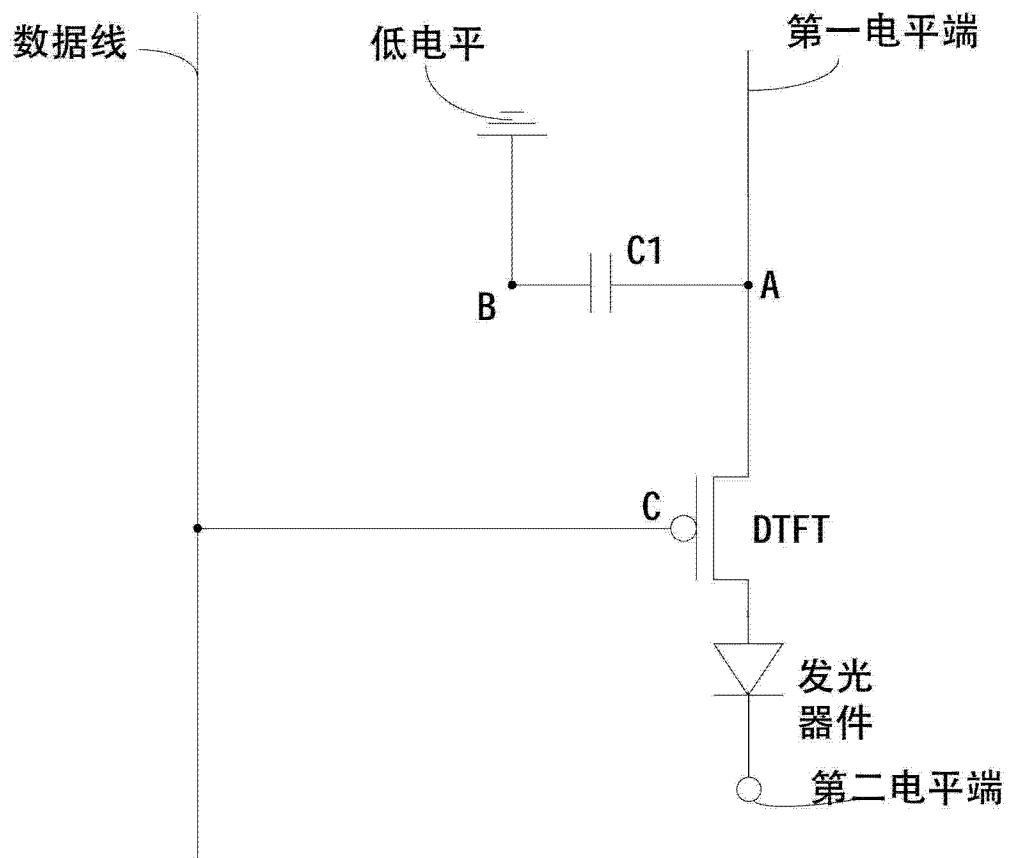


图 5a

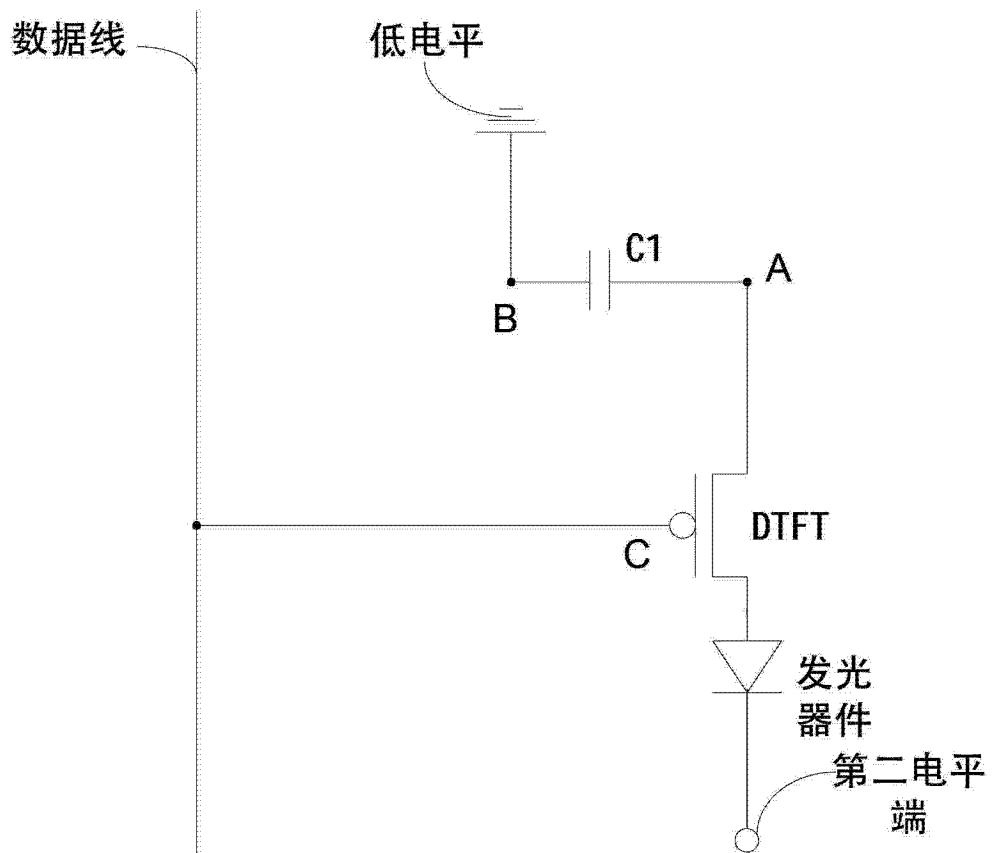


图 5b

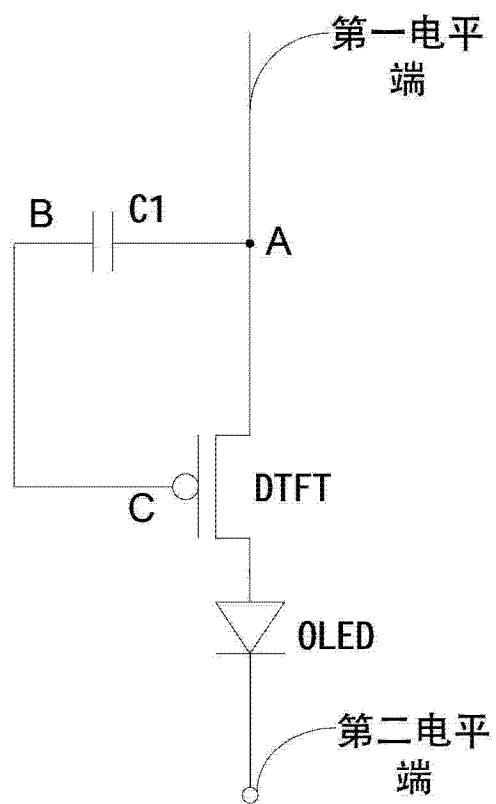


图 5c

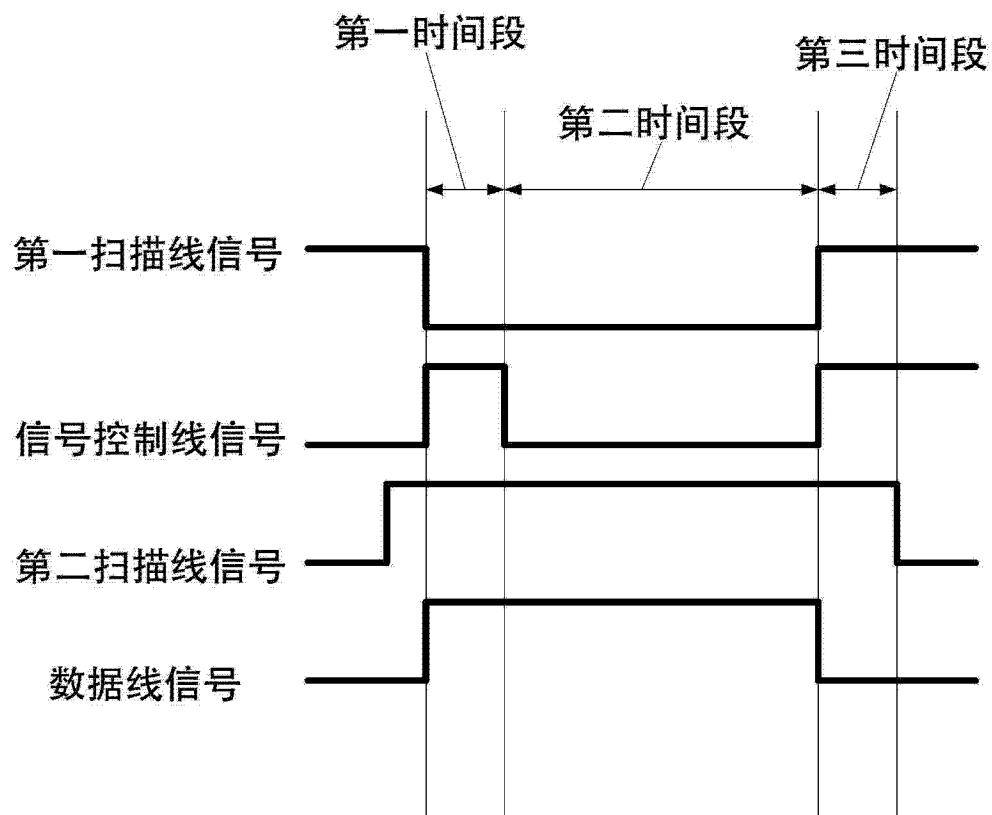


图 6

专利名称(译)	一种像素驱动电路及其驱动方法、阵列基板和显示装置		
公开(公告)号	CN102708819B	公开(公告)日	2014-08-13
申请号	CN201210145708.7	申请日	2012-05-10
[标]申请(专利权)人(译)	北京京东方光电科技有限公司		
申请(专利权)人(译)	北京京东方光电科技有限公司		
当前申请(专利权)人(译)	北京京东方光电科技有限公司		
[标]发明人	杨盛际 吴俊纬 王海生 刘英明		
发明人	杨盛际 吴俊纬 王海生 刘英明		
IPC分类号	G09G3/36 G02F1/133 G02F1/1368 H01L27/32 H01L27/12		
CPC分类号	G09G3/32 G09G3/30 G09G3/3258 G09G3/3233 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2310/0251 G09G2310/0262 G09G2320/045		
代理人(译)	申健		
审查员(译)	李文斐		
其他公开文献	CN102708819A		
外部链接	Espacenet Sipo		

摘要(译)

本发明实施例提供一种像素驱动电路及其驱动方法、阵列基板和显示装置，涉及显示技术领域，能够避免驱动晶体管阈值电压漂移对有源发光器件驱动电流的影响。该像素驱动电路，包括：数据线、第一扫描线、信号控制线、发光器件、存储电容、驱动晶体管和四个开关晶体管。本发明实施例用于显示器制造。

