



(12)发明专利申请

(10)申请公布号 CN 111146250 A

(43)申请公布日 2020.05.12

(21)申请号 201911060462.1

(22)申请日 2019.11.01

(30)优先权数据

10-2018-0132691 2018.11.01 KR

(71)申请人 乐金显示有限公司

地址 韩国首尔

(72)发明人 金仲基

(74)专利代理机构 北京集佳知识产权代理有限

公司 11227

代理人 杜诚 刘敏

(51)Int.Cl.

H01L 27/32(2006.01)

H01L 51/52(2006.01)

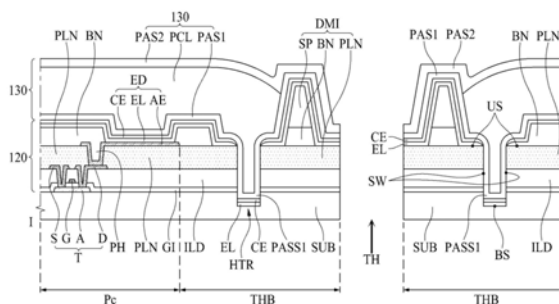
权利要求书2页 说明书12页 附图5页

(54)发明名称

在显示区域中具有通孔的电致发光显示装置

(57)摘要

公开了一种在显示区域中具有通孔的电致发光显示装置。该电致发光显示装置包括基板、通孔、内坝和孔-沟槽。基板包括布置有用于显示图像的多个像素的显示区域和包围显示区域的非显示区域。通孔布置在显示区域内。内坝包围通孔。孔-沟槽包围内坝,并且随着基板部分地凹陷一定厚度而形成。



1. 一种电致发光显示装置,包括:
基板,其具有显示区域和包围所述显示区域的非显示区域,所述显示区域具有用于显示图像的多个像素;
布置在所述显示区域内的通孔;
包围所述通孔的内坝;以及
包围所述内坝的孔-沟槽,所述孔-沟槽随着所述基板部分地凹陷一定厚度而形成。
2. 根据权利要求1所述的电致发光显示装置,其中,所述显示区域包括:
用于表现图像信息的发光二极管;以及
用于驱动所述发光二极管的驱动元件,并且
其中,所述通孔是通过去除所述基板、所述发光二极管和所述驱动元件而形成。
3. 根据权利要求2所述的电致发光显示装置,其中,所述孔-沟槽包括:
底表面,其限定在比所述基板的上表面更加凹陷一定深度的位置处;
上表面,其限定在所述基板的上表面上;以及
侧壁,其用于将所述底表面与所述上表面连接,并且
其中,所述发光二极管的发光层布置在除了所述侧壁之外的所述底表面和所述上表面上。
4. 根据权利要求1所述的电致发光显示装置,其中,所述孔-沟槽具有井形状,所述井形状是通过将所述基板去除至少20%的厚度和至多70%的厚度而凹陷。
5. 根据权利要求1所述的电致发光显示装置,其中,所述孔-沟槽布置在所述内坝和所述像素中的布置成靠近所述内坝的相邻像素之间。
6. 根据权利要求1所述的电致发光显示装置,其中,所述孔-沟槽具有与所述通孔的形状对应的闭合曲线形状。
7. 根据权利要求1所述的电致发光显示装置,其中,所述孔-沟槽具有包围所述通孔的多边形形状、圆形形状和椭圆形形状中的任何一种。
8. 根据权利要求1所述的电致发光显示装置,其中,所述孔-沟槽的宽度窄于所述内坝的宽度。
9. 根据权利要求1所述的电致发光显示装置,其中,所述内坝包括:
与所述通孔相邻的第一内坝;以及
包围所述第一内坝的第二内坝。
10. 根据权利要求9所述的电致发光显示装置,其中,所述孔-沟槽布置在所述第一内坝与所述第二内坝之间。
11. 根据权利要求1所述的电致发光显示装置,还包括:
形成在所述基板上的薄膜晶体管层;
覆盖所述薄膜晶体管层的平坦化层;
阳极电极,其与布置在所述薄膜晶体管层中的薄膜晶体管连接,并且布置在所述平坦化层上;以及
堤部,其限定所述阳极电极中的发光区域,
其中,所述孔-沟槽穿过所述堤部、所述平坦化层和所述薄膜晶体管层,并且所述孔-沟槽是通过将所述基板去除一定厚度而形成。

12. 根据权利要求11所述的电致发光显示装置,其中,所述内坝还包括布置在所述平坦化层和所述堤部上的间隔物,所述间隔物包围所述通孔。

13. 根据权利要求11所述的电致发光显示装置,还包括:

外坝,其布置在所述非显示区域中,并且包围所述显示区域;

发光层,其覆盖所述外坝与所述通孔之间的所述基板上的所述像素、所述内坝以及所述孔-沟槽;

布置在所述发光层上的阴极电极;以及

覆盖所述阴极电极的封装层。

14. 根据权利要求13所述的电致发光显示装置,其中,所述发光层从所述通孔的侧壁露出。

15. 根据权利要求14所述的电致发光显示装置,其中,所述封装层包括:

第一无机封装层;

有机封装层,其布置在所述第一无机封装层上;以及

第二无机封装层,其布置在所述有机封装层的上表面上。

在显示区域中具有通孔的电致发光显示装置

技术领域

[0001] 本公开内容涉及一种在显示区域中具有通孔的电致发光显示装置,更具体地,涉及一种设置有在显示区域中布置的如下装置的电致发光显示装置:该装置例如是通过穿过基板而接收光的相机孔,或者是穿过基板的附加装置可以插入其中的通孔。

背景技术

[0002] 在显示装置中,电致发光显示装置是自发光装置,并且具有视角和对比度比其他显示装置更优异的优点。另外,由于电致发光显示装置不需要单独的背光,因此有利的是,电致发光显示装置能够是轻薄的并且具有低功耗。此外,电致发光显示装置的有机发光显示装置的优点在于其可以在低直流电压下被驱动,具有快速响应速度,并且具有低制造成本。

[0003] 电致发光显示装置包括多个电致发光二极管。电致发光二极管包括阳极电极、形成在阳极电极上的发光层、和形成在发光层上的阴极电极。如果向阳极电极施加高电位电压并且向阴极电极施加低电位电压,则阳极电极中的空穴和阴极电极中的电子分别移动到发光层。当空穴和电子在发光层中彼此结合时,在激发过程中形成激子,并且由于来自激子的能量而产生光。电致发光显示装置通过对从被堤部单独划分的多个电致发光二极管的发光层产生的光量进行电控制来显示图像。

[0004] 由于其超薄的外形和优异的柔性,电致发光显示装置被应用作为各种领域的各种产品。然而,电致发光显示装置的缺点在于它易受水和氧气的影响。因此,为了将电致发光显示装置应用于各种领域并将其开发为各种类型的显示装置,需要用于屏蔽水和氧气从外部渗透到电致发光显示装置中的方法。特别地,如果通孔位于显示区域内,则需要开发能够屏蔽水和氧气渗透到通孔周围的结构。

发明内容

[0005] 本公开内容的目的是提供一种电致发光显示装置,其最大化显示区域的面积,其中在用于显示图像的显示区域中布置有附加装置(例如,布置有通过穿过基板而接收光的相机孔,或者布置有通过穿过基板而设置部件的通孔)。可选地,本公开内容的目的是提供一种电致发光显示装置,其具有以下结构:即使在显示区域中设置通孔,该结构也能够屏蔽水渗透到布置在通孔附近的显示元件的发光二极管。

[0006] 为了实现上述目的之一,根据本公开内容的一个实施方式的电致发光显示装置包括基板、通孔、内坝和孔-沟槽。基板包括布置有用于显示图像的多个像素的显示区域和包围显示区域的非显示区域。通孔布置在显示区域内。内坝包围通孔。孔-沟槽包围内坝,并且随着基板部分地凹陷一定厚度而形成。

[0007] 例如,显示区域包括用于表现图像信息的发光二极管,以及用于驱动发光二极管的驱动元件。通过去除基板、发光二极管和驱动元件而形成通孔。

[0008] 例如,孔-沟槽包括底表面、上表面和侧壁。底表面限定在相比于基板的上表面凹

陷一定深度的位置处。上表面限定在基板的上表面上。侧壁将底表面与上表面连接。发光二极管的发光层沉积在除了侧壁之外的底表面和上表面上。

[0009] 例如,孔-沟槽具有通过将基板在厚度方向上去除20%至70%而凹陷的井形状。

[0010] 例如,孔-沟槽布置在内坝与像素中的布置成靠近内坝的相邻像素之间。

[0011] 例如,孔-沟槽具有与通孔的形状对应的闭合曲线形状。

[0012] 例如,孔-沟槽具有包围通孔的多边形形状、圆形形状和椭圆形形状中的任何一种。

[0013] 例如,孔-沟槽的宽度窄于内坝的宽度。

[0014] 例如,内坝包括邻近通孔的第一内坝和包围第一内坝的第二内坝。

[0015] 例如,孔-沟槽布置在第一内坝与第二内坝之间。

[0016] 例如,电致发光显示装置还包括薄膜晶体管层、平坦化层、阳极电极和堤部。薄膜晶体管层形成在基板上。平坦化层覆盖薄膜晶体管层。阳极电极与布置在薄膜晶体管层中的薄膜晶体管连接,并且布置在平坦化层上。堤部限定阳极电极中的发光区域。孔-沟槽穿过堤部、平坦化层和薄膜晶体管层,并且通过将基板去除一定厚度而形成。

[0017] 例如,内坝还包括沉积在平坦化层和堤部上的间隔物,该间隔物包围通孔。

[0018] 例如,电致发光显示装置还包括外坝、发光层、阴极电极、第一无机封装层、有机封装层和第二无机封装层。外坝布置在非显示区域中,并且包围显示区域。发光层覆盖外坝与通孔之间的基板上的像素、内坝和孔-沟槽。阴极电极沉积在发光层上。封装层覆盖阴极电极。

[0019] 例如,通孔没有与基板、薄膜晶体管层、平坦化层、发光层、阴极电极和封装层一起设置。发光层从通孔的侧壁露出。

[0020] 例如,封装层包括第一无机封装层、沉积在第一无机封装层上的有机封装层、以及沉积在有机封装层的上表面上的第二无机封装层。

[0021] 在根据本公开内容的一个实施方式的电致发光显示装置中,由于通孔设置在显示区域中,因此非显示区域占据的面积比率最小化,并且显示区域的面积比率最大化。在根据本公开内容的一个实施方式的电致发光显示装置中,由于内坝和孔-沟槽设置在通孔附近,因此防止了水从外部渗透到发光二极管中。在根据本公开内容的一个实施方式的电致发光显示装置中,即使在显示区域中设置穿过显示面板的孔,外部的水和颗粒也被屏蔽,不会渗透和扩散到显示元件中,从而可以确保产品的稳定性和寿命。

[0022] 除了如上所述的本公开内容的效果之外,本领域技术人员将从以下对本公开内容的描述中清楚地理解本公开内容的其他目的和特征。

附图说明

[0023] 本发明包括附图以提供对本公开内容的进一步理解,并且附图被并入且构成本申请的一部分,附图示出了本公开内容的实施方式,并且与说明书一起用于解释本公开内容的原理。在附图中:

[0024] 图1是示出根据本公开内容的一个实施方式的在显示区域中包括通孔的电致发光显示装置的平面图;

[0025] 图2是示出根据本公开内容的一个实施方式的电致发光显示装置中的布置在显示

区域中的通孔的结构平面放大图；

[0026] 图3是沿图1中的线I-I'截取的截面图,示出了根据本公开内容的优选实施方式的在电致发光显示装置中布置通孔的部分的结构；

[0027] 图4是沿图1中的线II-II'截取的截面图,示出了根据本公开内容的优选实施方式的电致发光显示装置中的一侧的结构；

[0028] 图5是示出根据本公开内容的一个实施方式的布置在电致发光显示装置的显示区域中的通孔和孔-沟槽的结构平面图；以及

[0029] 图6是示出根据本公开内容的另一实施方式的布置在电致发光显示装置的显示区域中的通孔和孔-沟槽的结构平面图。

具体实施方式

[0030] 将通过以下参考附图描述的实施方式,来阐明本公开内容的优点和特征及其实现方法。然而,本公开内容可以以不同的形式实施,并且不应该被解释为限于在本文中阐述的实施方式。相反,提供这些实施方式是为了使本公开内容彻底和完整,并且将本公开内容的范围完全传达给本领域技术人员。此外,本公开内容仅由权利要求的范围限定。

[0031] 在描述本公开内容的实施方式的附图中公开的形状、尺寸、比率、角度和数量仅仅是示例,因此,本公开内容不限于所示出的细节。贯穿说明书,相同的附图标记指代相同的元件。在以下描述中,当确定对相关已知功能或配置的详细描述不必要地模糊本公开内容的重点时,将省略详细描述。

[0032] 在使用本公开内容中描述的“包括”、“具有”和“包含”的情况下,可以添加另一部分,除非使用“仅”。除非另有相反的说明,否则单数形式的术语可以包括复数形式。

[0033] 在解释元件时,尽管没有明确的描述,但该元件被解释为包括误差范围。

[0034] 在描述位置关系时,例如,当位置关系被描述为“在.....上”、“在.....上方”,“在.....之下”和“在.....旁边”时,可以在两个其他部分之间布置一个或更多个部分,除非使用“紧接”或“直接”。

[0035] 在描述时间关系时,例如,当时间顺序被描述为“在...之后”、“后续”、“下一个”和“之前”时,可以包括不连续的情况,除非使用“紧接”或“直接”。

[0036] 应当理解,尽管在本文中可以使用术语“第一”、“第二”等来描述各种元件,但是这些元件不应受这些术语的限制。这些术语仅用于区分一个元件与另一个元件。例如,在不脱离本公开内容的范围的情况下,第一元件可以被称为第二元件,并且类似地,第二元件可以被称为第一元件。

[0037] 术语“至少一个”应该被理解为包括相关所列项目中的一个或多个的任何组合和所有组合。例如,“第一项、第二项和第三项中的至少一个”的含义表示根据第一项、第二项和第三项中的两个或更多个提出的所有项的组合以及第一项、第二项或第三项。

[0038] 本公开内容的各种实施方式的特征可以部分地或整体地彼此耦合或组合,并且可以以各种方式相互操作并且在技术上被驱动,如本领域技术人员可以充分理解的。本公开内容的实施方式可以彼此独立地执行,或者可以以相互依赖的关系一起执行。

[0039] 在下文中,将参考附图详细描述根据本公开内容的电致发光显示装置的示例。只要有可能,在整个附图中将使用相同的附图标记来表示相同或相似的部分。

[0040] 在下文中,将参考附图详细描述根据本公开内容的优选实施方式电致发光显示装置。图1是示出根据本公开内容的在显示区域中包括通孔的电致发光显示装置的平面图。参照图1,根据本公开内容的电致发光显示装置包括基板SUB、像素P、公共电力线CPL、外坝DMO、包括焊盘部PP、栅极驱动电路200和驱动集成电路300的驱动部、以及通孔TH。

[0041] 基板SUB是基础基板(或基础层),并且包括塑料材料或玻璃材料。考虑到显示装置的特性,优选的是基板SUB是透明的。然而,视情况而定,例如,在顶部发光型显示装置的情况下,可以使用不透明材料作为基板SUB。

[0042] 根据一个示例的基板SUB可以在平面上具有矩形形状、圆角矩形形状(其每个角部分被以一定曲率半径倒角)、或者具有至少六个边的非矩形形状。在这种情况下,具有非矩形形状的基板SUB可以包括至少一个突起或至少一个凹口部分。

[0043] 根据一个示例的基板SUB可以分为显示区域AA和非显示区域IA。显示区域AA设置在基板SUB的中央部分的大部分,并且可以被限定为用于显示图像的区域。根据一个示例的显示区域AA可以在平面上具有矩形形状、圆角矩形形状(其每个角部分被以一定曲率半径倒角)、或者具有至少六个边的非矩形形状。在这种情况下,具有非矩形形状的显示区域AA可以包括至少一个突起或至少一个凹口部分。

[0044] 非显示区域IA设置在基板SUB的边缘区域以包围显示区域AA,并且可以被限定为不显示图像的区域或外围区域。根据一个示例的非显示区域IA可以包括:第一非显示区域IA1,其设置在基板SUB的第一边缘上;第二非显示区域IA2,其设置在基板SUB的第二边缘上、与第一非显示区域IA1平行;第三非显示区域IA3,其设置在基板SUB的第三边缘上;以及第四非显示区域IA4,其设置在基板SUB的第四边缘上、与第三非显示区域IA3平行。例如,第一非显示区域IA1可以是,但不限于基板SUB的上(或下)边缘区域,第二非显示区域IA2可以是,但不限于基板SUB的下(或上)边缘区域,第三非显示区域IA3可以是,但不限于基板SUB的左(或右)边缘区域,第四非显示区域IA4可以是,但不限于基板SUB的右(或左)边缘区域。

[0045] 像素P可以设置在基板SUB的显示区域AA上。根据一个示例的像素P可以包括以矩阵排列布置的多个像素,并且可以布置在基板SUB的显示区域AA中。像素P可以由扫描线SL、数据线DL和像素驱动电力线PL限定。

[0046] 扫描线SL沿第一方向X纵向延伸,并且沿着与第一方向X交叉的第二方向Y以一定间隔布置。基板SUB的显示区域AA包括沿第二方向Y彼此间隔开的、与第一方向X平行的多个扫描线SL。在这种情况下,第一方向X可以被定义为基板SUB的水平方向,并且第二方向Y可以被定义为基板SUB的垂直方向,或者反之亦然,而限于这种情况。

[0047] 数据线DL沿第二方向Y纵向延伸,并且沿第一方向X以一定间隔布置。基板SUB的显示区域AA包括沿第一方向X彼此间隔开的、与第二方向Y平行的多个数据线DL。

[0048] 像素驱动电力线PL可以布置在基板SUB上以与数据线DL平行。基板SUB的显示区域AA包括与数据线DL平行的多个像素驱动电力线PL。可选地,像素驱动电力线PL可以布置成与扫描线SL平行。

[0049] 根据一个示例的像素P可以布置在显示区域AA上以具有条(stripe)结构。在这种情况下,一个单位像素可以包括红色子像素、绿色子像素和蓝色子像素。此外,一个单位像素还可以包括白色子像素。

[0050] 根据另一示例的像素P可以布置在显示区域AA上以具有pentile结构。在这种情况下

下,一个单位像素可以包括二维地布置成多边形形状的至少一个红色子像素、至少两个绿色子像素和至少一个蓝色子像素。例如,可以布置具有pentile结构的一个单位像素,使得一个红色子像素、两个绿色子像素和一个蓝色子像素二维地具有八边形形状。在这种情况下,蓝色子像素可以具有相对最大的开口面积(或发光面积),并且绿色子像素可以具有相对最小的开口面积。

[0051] 像素P可以包括:像素电路PC,其与相邻的扫描线SL、数据线DL和像素驱动电力线PL电连接;以及发光二极管ED,其与像素电路PC电连接。

[0052] 像素电路PC响应于从与其相邻的至少一个扫描线SL提供的扫描信号,基于从相邻数据线DL提供的数据电压来控制从像素驱动电力线PL流到发光二极管ED的电流Ied。

[0053] 根据一个示例的像素电路PC可以包括至少两个薄膜晶体管和一个电容器。例如,根据一个示例的像素电路PC可以包括:驱动薄膜晶体管,其将基于数据电压的数据电流Ied提供至发光二极管ED;开关薄膜晶体管,其将从数据线DL提供的数据电压提供至驱动薄膜晶体管;以及电容器,其存储驱动薄膜晶体管的栅极-源极电压。

[0054] 根据另一示例的像素电路PC可以包括至少三个薄膜晶体管和至少一个电容器。例如,根据至少三个薄膜晶体管中的每一个的操作(或功能),根据另一示例的像素电路PC可以包括电流提供电路、数据提供电路和补偿电路。在这种情况下,电流提供电路可以包括驱动薄膜晶体管,该驱动薄膜晶体管将基于数据电压的数据电流Ied提供至发光二极管ED。数据提供电路可以包括至少一个开关薄膜晶体管,该开关薄膜晶体管响应于至少一个扫描信号将从数据线DL提供的数据电压提供至电流提供电路。补偿电路可以包括至少一个补偿薄膜晶体管,该补偿薄膜晶体管响应于至少一个扫描信号来补偿驱动薄膜晶体管的特征值(阈值电压和/或迁移率)的变化。

[0055] 发光二极管ED发射与从像素电路PC提供的数据电流Ied对应的亮度的光。在这种情况下,数据电流Ied可以通过驱动薄膜晶体管和发光二极管ED从像素驱动电力线PL流到公共电力线CPL。

[0056] 根据一个示例的发光二极管ED可以包括:与像素电路PC电连接的像素驱动电极AE(或第一电极或阳极)、形成在像素驱动电极上的发光层EL、以及与发光层电连接的公共电极CE(或第二电极或阴极)。

[0057] 公共电力线CPL布置在基板SUB的非显示区域IA上,并且与布置在显示区域AA上的公共电极CE电连接。根据一个示例的公共电力线CPL沿着与基板SUB的显示区域AA相邻的第二至第四非显示区域IA2、IA3和IA4布置,同时具有一定的线宽,并且包围除了以下部分之外的其他部分:与基板SUB的第一非显示区域IA1相邻的显示区域AA的部分。公共电力线CPL的一端可以布置在第一非显示区域IA1的一侧,公共电力线CPL的另一端可以布置在第一非显示区域IA1的另一侧。公共电力线CPL的一端和另一端可以布置成包围第二至第四非显示区域IA2、IA3和IA4。因此,根据一个示例的公共电力线CPL可以二维地具有“ \cap ”形状,其中与基板SUB的第一非显示区域IA1对应的一侧是敞开的。

[0058] 可以在基板SUB上形成封装层,以包围显示区域AA的上表面和侧面以及公共电力线CPL。同时,封装层可以在第一非显示区域IA1中使公共电力线CPL的一端和另一端露出。封装层可以防止氧气或水渗透到设置在显示区域AA中的发光二极管ED中。根据一个示例的封装层可以包括至少一个无机膜。根据另一示例的封装层可以包括多个无机膜和介于多个

无机膜之间的有机膜。

[0059] 根据本公开内容的一个实施方式的驱动部可以包括焊盘部PP、栅极驱动电路200和驱动集成电路300。

[0060] 焊盘部PP可以包括设置在基板SUB的非显示区域IA中的多个焊盘。根据一个示例的焊盘部可以包括设置在基板SUB的第一非显示区域IA1中的多个公共电源焊盘、多个数据输入焊盘、多个电源焊盘和多个控制信号输入焊盘。

[0061] 栅极驱动电路200设置在基板SUB的第三非显示区域IA3和/或第四非显示区域IA4中,并且以一对一的关系与设置在显示区域AA中的扫描线SL连接。与像素P的制造工艺(即,薄膜晶体管的制造工艺)一起,栅极驱动电路200可以与基板SUB的第三非显示区域IA3和/或第四非显示区域IA4集成。栅极驱动电路200基于从驱动集成电路300提供的栅极控制信号而生成扫描信号,并且根据给定的顺序输出扫描信号,从而根据给定的顺序驱动多个扫描线SL中的每一个。根据一个示例的栅极驱动电路200可以包括移位寄存器。

[0062] 外坝DMO可以具有闭合曲线结构,其中,其设置在基板SUB的第一非显示区域IA1、第二非显示区域IA2、第三非显示区域IA3和第四非显示区域IA4中,以包围显示区域AA的外周。例如,外坝DMO可以布置在公共电力线CPL的外侧,因此位于基板SUB上方的最外侧。优选地,焊盘部PP和驱动集成电路300布置在外坝DMO的外部区域中。

[0063] 尽管图1示出了外坝DMO布置在最外侧,但是外坝DMO不限于图1的示例。作为另一示例,外坝DMO可以布置在电力公共线CPL和栅极驱动电路200之间。作为其他示例,外坝DMO可以布置在显示区域AA和栅极驱动电路200之间。

[0064] 驱动集成电路300通过芯片封装(键合)工艺而被封装在基板SUB的第一非显示区域IA1中所限定的芯片封装区域中。驱动集成电路300的输入端子与焊盘部PP电连接,因此与设置在显示区域AA中的多个数据线DL和多个像素驱动电力线PL电连接。驱动集成电路300接收通过焊盘部PP从显示驱动电路部分(或主电路)输入的各种电源、定时同步信号和数字图像数据,通过根据定时同步信号生成栅极控制信号来控制栅极驱动电路200的驱动,并且同时将数字图像数据转换成模拟型像素数据电压,以将经转换的数据电压提供至相应的数据线DL。

[0065] 通孔TH物理地穿过显示装置。例如,通孔TH可以形成为仅穿过构成显示装置的显示面板。在这种情况下,接合至显示面板的上表面的偏振器或盖玻璃可以具有用于覆盖通孔TH而不被通孔TH穿过的结构。当形成用于透射光的通孔TH(例如,相机孔或光传感器孔)时,通孔TH可以仅穿过显示面板而不穿过偏振器或盖玻璃。再例如,如果要设置完全穿过显示装置的附加装置,则可以设置用于使显示面板、接合至显示面板的上部的光学膜、以及盖玻璃全部开放的通孔TH。

[0066] 由于显示元件不能布置在通孔TH中,因此在传统技术中通孔TH应被布置在非显示区域IA中。在这种情况下,非显示区域IA的宽度和长度区域(对应于通孔TH的宽度和长度区域)可能增大,以确保用于制备通孔TH的区域,由此显示区域AA在显示面板中占据的面积比率减小。本公开内容的特征在于,通孔TH布置在显示区域AA中。显示元件不是布置在显示区域AA内与通孔TH相对应的区域中,而是显示元件布置在通孔TH附近,由此可以使显示区域AA在显示面板中占据的面积比率最大化。

[0067] 在下文中,将参照图2更详细地描述作为本公开内容的主要特征的通孔的结构特

征。图2是示出在根据本公开内容的电致发光显示装置中的显示区域中布置的通孔的结构平面放大图。

[0068] 参照图2,通孔TH布置在显示区域AA内。像素P布置在通孔TH附近。在像素P中,布置成靠近通孔TH的像素P可以被定义为相邻像素Pc。可以在相邻像素Pc和通孔TH之间限定孔-边界部分THB。

[0069] 内坝DMI和沟槽HTR布置在孔-边界部分THB中。特别地,内坝DMI布置成最靠近通孔TH。内坝DMI具有包围通孔TH同时对应于通孔TH的形状的闭合曲线形状。沟槽HTR布置在内坝DMI与相邻像素Pc之间。沟槽HTR具有包围内坝DMI同时对应于内坝DMI的形状的闭合曲线形状。因此,尽管内坝DMI和沟槽HTR可以各自具有彼此不同的闭合曲线形状,但是它们也可以具有形状彼此相同但尺寸彼此不同的闭合曲线形状。例如,内坝DMI和沟槽HTR可以具有同心圆形状,并且可以布置成以一定间隔彼此间隔开。

[0070] 在下文中,将参照图3和图4描述根据本公开内容的优选实施方式的在显示区域中包括通孔的电致发光显示装置的截面结构。图3是沿图1中的线I-I'截取的截面图,示出了根据本公开内容的优选实施方式的电致发光显示装置中布置通孔的部分的结构。图4是沿图1中的线II-II'截取的截面图,示出了根据本公开内容的优选实施方式的电致发光显示装置中的一侧的结构。

[0071] 参照图3和图4,根据本公开内容的优选实施方式的电致发光显示装置可以包括基板SUB、像素阵列层120、间隔物SP、封装层130和通孔TH。

[0072] 基板SUB可以包括显示区域AA和包围显示区域AA的非显示区域IA。基板SUB是基础层,并且包括塑料材料或玻璃材料。根据一个示例的基板SUB可以具有不透明或有色的聚酰亚胺材料。基板SUB可以是柔性基板或刚性基板。例如,玻璃材料的柔性基板SUB可以是厚度为100微米或更小的薄型玻璃基板,或者是通过基板蚀刻工艺蚀刻以具有100微米或更小的厚度的玻璃基板。

[0073] 缓冲膜(未示出)可以形成在基板SUB的上表面上。缓冲膜形成在基板SUB的一个表面上,以屏蔽水通过易于渗水的基板SUB渗透到像素阵列层120中。根据一个示例的缓冲膜可以由交替沉积的多个无机膜制成。例如,缓冲膜可以由交替沉积的硅氧化物膜(SiO_x)、硅氮化物膜(SiN_x)和SiON中的一个或多个无机膜的多层膜形成。可以省略缓冲膜。

[0074] 像素阵列层120可以包括薄膜晶体管层、平坦化层PLN、堤部图案BN、间隔物SP和发光二极管ED。

[0075] 薄膜晶体管层分别设置在基板SUB的显示区域AA中所限定的多个像素P中以及基板SUB的第四非显示区域IA4中所限定的栅极驱动电路200中。

[0076] 根据一个示例的薄膜晶体管层包括薄膜晶体管T、栅极绝缘膜GI、层间电介质(ILD)膜。在这种情况下,图2中所示的薄膜晶体管T可以是与发光二极管ED电连接的驱动薄膜晶体管。

[0077] 薄膜晶体管T包括形成在基板SUB或缓冲膜上的半导体A、栅电极G、源电极S和漏电极D。图3和图4示出了,但不限于薄膜晶体管T的顶部栅极结构,其中栅电极G布置在半导体层A上方。作为另一示例,薄膜晶体管T可以具有栅电极G布置在半导体层A下方的底部栅极结构,或者栅电极G布置在半导体层A上方和下方的双栅极结构。

[0078] 半导体层A可以形成在基板SUB或缓冲膜上。半导体层A可以包括硅基半导体材料、

氧化物基半导体材料或有机基半导体材料,并且可以具有单层结构或多层结构。可以在缓冲膜与半导体层A之间另外形成用于屏蔽进入半导体层A的外部光的光屏蔽层。

[0079] 栅极绝缘膜GI可以形成在整个基板SUB上以覆盖半导体层A。栅极绝缘膜GI可以由无机膜形成,例如硅氧化物(SiO_x)膜、硅氮化物(SiN_x)膜、或SiO_x和SiN_x的多层膜。

[0080] 栅电极G可以形成在栅极绝缘膜GI上以与半导体层A交叠。栅电极G可以与扫描线SL一起形成。根据一个示例的栅电极G可以由Mo、Al、Cr、Au、Ti、Ni、Nd和Cu中的任何一种或它们的合金的单层或多层形成。

[0081] 层间电介质(ILD)膜可以形成在整个基板SUB上,以覆盖栅电极G和栅极绝缘膜GI。层间电介质(ILD)膜在栅电极G和栅极绝缘膜GI上提供平坦化平面。

[0082] 源电极S和漏电极D可以形成在层间电介质(ILD)膜上,以与半导体层A交叠。栅电极G置于源电极S和漏电极D之间。源电极S和漏电极D可以与数据线DL、像素驱动电力线PL和公共电力线CPL一起形成。也就是说,源电极S、漏电极D、数据线DL、像素驱动电力线PL和公共电力线CPL分别通过针对源极-漏极电极材料的图案化工艺同时形成。

[0083] 源电极S和漏电极D中的每一个可以通过穿过层间电介质(ILD)膜和栅极绝缘膜GI的电极接触孔而连接至半导体层A。源电极S和漏电极D可以由Mo、Al、Cr、Au、Ti、Ni、Nd和Cu中的任何一种或它们的合金的单层或多层形成。在这种情况下,图2中所示的薄膜晶体管T的源电极S可以与像素驱动电力线PL电连接。

[0084] 如上所述,设置在基板SUB的像素P中的薄膜晶体管T构成像素电路PC。另外,布置在基板SUB的第四非显示区域IA4中的栅极驱动电路200可以包括与设置在像素P中的薄膜晶体管T相同或相似的薄膜晶体管。

[0085] 平坦化层PLN形成在整个基板SUB上以覆盖薄膜晶体管层。平坦化层PLN在薄膜晶体管层上提供平坦化表面。根据一个示例的平坦化层PLN可以由诸如丙烯酸树脂、环氧树脂、酚醛树脂、聚酰胺树脂或聚酰亚胺树脂的有机膜形成。

[0086] 根据另一示例的平坦化层PLN可以包括用于使设置在像素P中的驱动薄膜晶体管的漏电极D露出的像素接触孔PH。

[0087] 堤部图案BN布置在平坦化层PLN上,并且限定显示区域AA的像素P内的开口区域(或发光区域)。堤部图案BN可以表示为像素限定膜。

[0088] 发光二极管ED包括像素驱动电极AE、发光层EL和公共电极CE。像素驱动电极AE形成在平坦化层PLN上,并且通过设置在平坦化层PLN中的像素接触孔PH而电连接至驱动薄膜晶体管的漏电极D。在这种情况下,除了像素驱动电极AE的与像素P的开口区域交叠的中心部分之外的其他边缘部分可以被堤部图案BN覆盖。堤部图案BN可以通过覆盖像素驱动电极AE的边缘部分来限定像素P的开口区域。

[0089] 根据一个示例的像素驱动电极AE可以包括高反射率的金属材料。例如,像素驱动电极AE可以由多层结构(例如,铝(Al)和钛(Ti)的沉积结构(Ti/Al/Ti)、Al和ITO的沉积结构(ITO/Al/ITO)、APC(Ag/Pd/Cu)合金、以及APC合金和ITO的沉积结构(ITO/APC/ITO))形成,或者可以包括由Ag、Al、Mo、Au、Mg、Ca和Ba中的任何一种材料制成或两种或更多种的合金材料制成的单层结构。

[0090] 发光层EL完全形成在基板SUB的显示区域AA上,以覆盖像素驱动电极AE和堤部图案BN。根据一个示例的发光层EL可以包括垂直沉积以发射白光的两个或更多个发光部。例

如,根据一个示例的发光层EL可以包括用于通过第一光和第二光的组合来发射白光的第一发光部和第二发光部。在这种情况下,第一发光部发射第一光,并且可以包括蓝色发光部、绿色发光部、红色发光部、黄色发光部和黄绿色发光部中的任何一个。第二发光部可以包括蓝色发光部、绿色发光部、红色发光部、黄色发光部和黄绿色发光部中的、用于发射与第一光互补的第二光的发光部。

[0091] 根据另一示例的发光层EL可以包括蓝色发光部、绿色发光部和红色发光部中的任何一个,以发射与在像素P中设置的颜色对应的颜色光。例如,发光层EL可以包括有机发光层、无机发光层和量子点发光层中的任何一种,或者可以包括有机发光层(或无机发光层)和量子点发光层的沉积或组合结构。

[0092] 另外,根据一个示例的发光二极管ED还可以包括用于提高发光层EL的发光效率和/或寿命的功能层。

[0093] 公共电极CE形成为与发光层EL电连接。公共电极CE形成在基板SUB的整个显示区域AA上,因此与设置在每个像素P中的发光层EL共同连接。

[0094] 根据一个示例的公共电极CE可以包括能够透射光的透明导电材料或半透射导电材料。如果公共电极CE由半透射导电材料形成,则可以通过微腔结构增强从发光二极管ED发射的光的发光效率。根据一个示例的半透射导电材料可以包括Mg、Ag、或Mg和Ag的合金。另外,还可以在公共电极CE上形成用于通过控制从发光二极管ED发射的光的折射率来提高光的发光效率的覆盖层。

[0095] 间隔物SP可以布置成分布在显示区域AA内的开口区域中,即,没有布置发光二极管ED的区域。间隔物SP旨在使得在沉积发光层EL的过程中丝网掩模(screen mask)和基板彼此不接触。间隔物SP布置在堤部图案BN上,并且可以沉积为使得发光层EL和公共电极CE能够跨越/覆盖布置在显示区域AA内的间隔物SP。

[0096] 视情况而定,发光层EL和/或公共电极CE可以不跨越间隔物SP。由于间隔物SP仅布置在显示区域AA内的堤部图案BN的一部分中,所以公共电极CE具有以下结构:即使公共电极CE没有跨越间隔物SP,该结构也与显示区域AA连接同时完全覆盖显示区域AA。

[0097] 封装层130形成为包围像素阵列层120的上表面和侧面。封装层130用于防止氧气或水渗透到发光二极管ED中。

[0098] 根据一个示例的封装层130可以包括第一无机封装层PAS1、第一无机封装层PAS1上的有机封装层PCL、以及有机封装层PCL上的第二无机封装层PAS2。第一无机封装层PAS1和第二无机封装层PAS2用于屏蔽水或氧气渗透到发光二极管ED中。第一无机封装层PAS1和第二无机封装层PAS2中的每一个可以由诸如硅氮化物、铝氮化物、锆氮化物、钛氮化物、钪氮化物、钽氮化物、硅氧化物、铝氧化物或钛氧化物的无机材料形成。第一无机封装层PAS1和第二无机封装层PAS2可以通过化学气相沉积(CVD)工艺或原子层沉积(ALD)工艺形成。

[0099] 有机封装层PCL被第一无机封装层PAS1和第二无机封装层PAS2包围。有机封装层PCL可以形成为比第一无机封装层PAS1和/或第二无机封装层PAS2相对更厚,以吸附和/或屏蔽在制造过程中可能出现的颗粒。有机封装层PCL可以由诸如SiOC_x(硅氧碳)丙烯酸或环氧树脂的有机材料制成。有机封装层PCL可以通过涂覆工艺(例如喷墨涂覆工艺或狭缝涂覆工艺)形成。

[0100] 根据本公开内容的第一实施方式的电致发光显示装置还可以包括坝结构。坝结构

包括布置在显示区域AA外部的的外坝DMO和布置在显示区域AA内部的内坝DMI。外坝DMO布置在基板SUB的非显示区域IA中,以防止有机封装层PCL溢出。内坝DMI布置成包围显示区域AA内的通孔TH。在图4中仅示出外坝DMO,在图3中仅示出内坝DMI。

[0101] 根据一个示例的外坝DMO可以布置在显示区域AA的外部。更详细地,外坝DMO可以布置在栅极驱动电路200(其布置在显示区域外部)和公共电力线CPL(其布置在栅极驱动电路200外部)的外部。视情况而定,外坝DMO可以布置成与公共电力线CPL的外侧交叠。在这种情况下,可以减小布置栅极驱动电路200和公共电力线CPL的非显示区域IA的宽度,以减小边框宽度。

[0102] 根据本公开内容的优选实施方式,包括内坝DMI和外坝DMO的坝结构可以具有三层结构,其中相应的元件形成为垂直于基板SUB。例如,坝结构可以包括由平坦化层PLN形成的第一层、由堤部图案BN形成的第二层、以及由间隔物SP形成的第三层。

[0103] 第一层可以具有平坦化层PLN的图案梯形截面结构。第二层可以具有沉积在第一层上的梯形截面结构。第三层可以具有沉积在第二层上的梯形截面结构。如果有机封装层PCL较薄以易于控制有机封装层PCL的延展,则可以不要坝结构高。在这种情况下,可以省略第三层。

[0104] 坝结构被第一无机封装层PAS1和/或第二无机封装层PAS2完全覆盖。有机封装层PCL可以与坝结构的内壁的一部分接触。例如,从有机封装层PCL的边缘区域到上表面的高度可以高于坝结构DM的第一层并且低于坝结构DM的第二层。替选地,从有机封装层PCL的边缘区域到上表面的高度可以高于坝结构DM的第二层并且低于坝结构DM的第三层。

[0105] 优选地,从有机封装层PCL的边缘区域到上表面的高度可以低于坝结构的整个高度。因此,第一无机封装层PAS1和第二无机封装层PAS2在坝结构的上表面和外侧壁上彼此表面接触。

[0106] 将再次参照图2和图3更详细地描述根据本公开内容的实施方式的内坝DMI的结构。根据本公开内容的一个实施方式的内坝DMI被布置在显示区域AA内的通孔TH和包围通孔TH的相邻像素Pc之间。因此,与外坝DMO不同,发光二极管ED的一些元件可以沉积在内坝DMI上。例如,发光层EL和公共电极CE可以沉积为跨越内坝DMI。

[0107] 内坝DMI可以具有正锥形形状。如果内坝DMI具有正锥形形状,尽管可以防止有机封装层PCL在通孔TH附近损失,但是发光层EL可能从通孔TH的侧壁露出,因此可能易受渗水的影响。为了避免这种情况,内坝DMI可以具有倒锥形形状。如果内坝DMI具有倒锥形形状,则发光层EL可以在内坝DMI的下端处具有不连续结构。在这种情况下,可以防止渗透通过以下部分的水扩散到布置在通孔TH附近的相邻像素Pc:该部分通过发光层EL的通孔TH而露出。

[0108] 为了确保显示区域AA的显示面积比率为最大范围,优选的是,将内坝DMI布置成非常靠近通孔TH。因此,倒锥形形状的内坝DMI不能完全屏蔽渗水。在本公开内容中,还设置有孔-沟槽HTR以完全屏蔽通过在通孔TH的侧面露出的发光层EL而渗透的水,以免其扩散到相邻像素Pc,而不管内坝DMI是正锥形形状或倒锥形形状。

[0109] 孔-沟槽HTR具有对应于通孔TH的形状的闭合曲线形状。例如,如果通孔TH具有圆形形状,则孔-沟槽HTR可以具有圆形形状。替选地,孔-沟槽HTR可以具有包围通孔TH的椭圆形形状,而不管通孔TH的形状如何。再例如,如果通孔TH具有多边形形状,例如矩形、六边形

形状或八边形形状,则孔-沟槽HTR可以具有包围通孔TH的多边形形状、圆形形状和椭圆形形状中的任何一种。在下文中,为方便起见,将基于以下情况来给出描述:通孔TH具有圆形形状,孔-沟槽HTR具有包围通孔TH的圆形形状,同时与通孔TH具有同心圆。

[0110] 优选地,孔-沟槽HTR布置在内坝DMI与相邻像素Pc之间。孔-沟槽HTR的截面可以具有井形状,基板SUB从该形状被部分地移除一定厚度。更详细地,可以通过在基板SUB上形成像素阵列层120、形成阳极电极AE、以及图案化用于限定发光区域的堤部BN之后将像素阵列层120和基板SUB一起蚀刻来形成孔-沟槽HTR。

[0111] 孔-沟槽HTR包括底表面BS、上表面US和连接底表面BS与上表面US的侧壁SW。底表面BS可以被限定为形成在基板SUB中的凹陷部分的最低表面。上表面US可以被限定为在形成有孔-沟槽HTR的状态下基板SUB的最上表面。例如,由于在堤部BN被图案化之后露出的平坦化层PLN中形成孔-沟槽HTR,所以平坦化层PLN的上表面可以被限定为上表面US。侧壁SW可以被限定为将底表面BS与上表面US连接的孔-沟槽HTR的侧面。

[0112] 在形成孔-沟槽HTR之后,沉积发光层EL。发光层EL沉积在孔-沟槽HTR的底表面BS上以及孔-沟槽HTR的上表面US的外周中。然而,由于发光层不沉积在孔-沟槽HTR的侧壁SW上,所以发光层EL通过孔-沟槽HTR具有断开结构。因此,即使水渗透到暴露于通孔TH侧面的发光层EL中,也可以通过孔-沟槽HTR完全屏蔽水扩散到布置在通孔TH附近的相邻像素Pc。

[0113] 由于孔-沟槽HTR形成为使得发光层EL通过孔-沟槽HTR而断开,所以优选的是,孔-沟槽HTR具有足够的深度。考虑到工艺误差,优选的是,孔-沟槽HTR完全包围通孔TH并且具有井形状,基板SUB从该形状移除预定的厚度。视情况而定,即使孔-沟槽HTR的深度浅,孔-沟槽HTR也可以使发光层EL断开,但是优选地具有比基板SUB的厚度大20%或者更多的深度,以具有确保的断开结构。

[0114] 另外,公共电极CE沉积在发光层EL上。封装层130沉积在公共电极CE上。特别地,首先沉积封装层130的第一无机封装层PAS1。可以沿着孔-沟槽HTR的上表面US、底表面BS和侧壁SW沉积第一无机封装层PAS1。因此,通过暴露于通孔TH的侧壁SW的发光层EL而渗透的水被孔-沟槽HTR以及覆盖孔-沟槽HTR的第一无机膜PAS1完全屏蔽。

[0115] 如果孔-沟槽HTR的深度太深,则基板SUB可能被孔-沟槽HTR损坏。在这种情况下,孔-沟槽HTR的用于防止水渗透的功能可能显著劣化。为了防止孔-沟槽HTR的功能劣化,孔-沟槽HTR的深度应该满足能够保持在基板SUB中形成孔-沟槽HTR的部分的刚性的条件。例如,优选地,孔-沟槽HTR的最大深度不超过基板SUB的厚度的70%。

[0116] 在下文中,将参照图5和图6描述根据本公开内容的各种实施方式的包围通孔的孔-沟槽。图5是示出根据本公开内容的一个实施方式的布置在电致发光显示装置的显示区域中的通孔和孔-沟槽的结构平面图,图6是示出根据本公开内容的另一实施方式的布置在电致发光显示装置的显示区域中的通孔和孔-沟槽的结构平面图。为方便起见,在图5和图6中仅示出通孔TH、孔-沟槽HTR和内坝DMI。尽管在图5和图6中未标记,但在以下描述中提及的附图标记与在图1至图3中所示的相同。

[0117] 参照图5,根据本公开内容的一个实施方式的电致发光显示装置包括显示区域内的通孔TH。第一内坝DMI1包围通孔TH的外周。第二内坝DMI2包围第一内坝DMI1的外周。在第一内坝DMI1与第二内坝DMI2之间布置有孔-沟槽HTR。尽管未示出,但是包括相邻像素Pc的像素P布置在第二内坝DMI2附近。

[0118] 在根据图5的一个实施方式中,布置了包括第一内坝DMI1和第二内坝DMI2的多个内坝以增强其功能。另外,孔-沟槽HTR布置在第一内坝DMI1与第二内坝DMI2之间。此时,优选的是,孔-沟槽HTR的宽度窄于第一内坝DMI1的宽度和第二内坝DMI2的宽度。同时,第一内坝DMI1和第二内坝DMI2可以具有相同的宽度,或它们各自的宽度彼此不同。

[0119] 优选地,如果可能的话,被限定为通孔TH与相邻像素Pc之间区域的孔-边界部分THB具有窄的区域。如果孔-边界部分THB太宽,则可能干扰显示功能。第一内坝DMI1、第二内坝DMI2和孔-沟槽HTR布置在孔-边界部分THB中。在这种情况下,第一内坝DMI1和第二内坝DMI2旨在防止有机封装层PCL溢出到外部,并且在设定其窄的宽度值方面具有限制性。另一方面,孔-沟槽HTR旨在使发光层EL断开,并且发光层EL的断开主要与孔-沟槽HTR的深度有关。因此,为了确保孔-边界部分THB的宽度尽可能小,优选的是,孔-沟槽HTR的宽度不大于第一内坝DMI1和/或第二内坝DMI2的宽度。

[0120] 参照图6,根据本公开内容的另一实施方式的电致发光显示装置包括显示区域内的通孔TH。第一内坝DMI1包围通孔TH的外周。第二内坝DMI2包围第一内坝DMI1的外周。孔-沟槽HTR布置在第二内坝DMI2附近。尽管未示出,但是包括相邻像素Pc的像素P布置在孔-沟槽HTR附近。

[0121] 根据图6,布置了包括第一内坝DMI1和第二内坝DMI2的多个内坝以增强其功能。另外,孔-沟槽HTR布置为包围第二内坝DMI2。此时,优选的是,孔-沟槽HTR的宽度窄于第一内坝DMI1的宽度和第二内坝DMI2的宽度。第一内坝DMI1和第二内坝DMI2可以具有相同的宽度,或它们各自的宽度彼此不同。

[0122] 根据本公开内容的一个实施方式的电致发光显示装置可以应用于各种产品,例如电视机、笔记本电脑、监视器、冰箱、微波炉、洗衣机和相机,以及便携式电子装置,例如电子日记、电子书、PMP(便携式多媒体播放器)、导航仪、UMPC(超移动PC)、智能电话、移动通信终端、移动电话、平板电脑(个人电脑)、智能手表、手表电话和可穿戴设备。

[0123] 对于本领域技术人员明显的是,上述本公开内容不限于上述实施方式和附图,并且可以在不脱离本公开内容的精神或范围的情况下进行各种替换、修改和变化。因此,本公开内容的范围由所附权利要求限定,并且从权利要求的含义、范围和等同构思得出的所有变型或修改都落入本公开内容的范围内。

[0124] 根据以上详细描述,可以对实施方式进行这些和其他改变。通常,在权利要求中,所使用的术语不应被解释为将权利要求限制于说明书和权利要求中公开的具体实施方式,而是应该被解释为包括所有可能的实施方式,以及这样的权利要求所授权的等同物的全部范围。因此,权利要求不受本公开内容的限制。

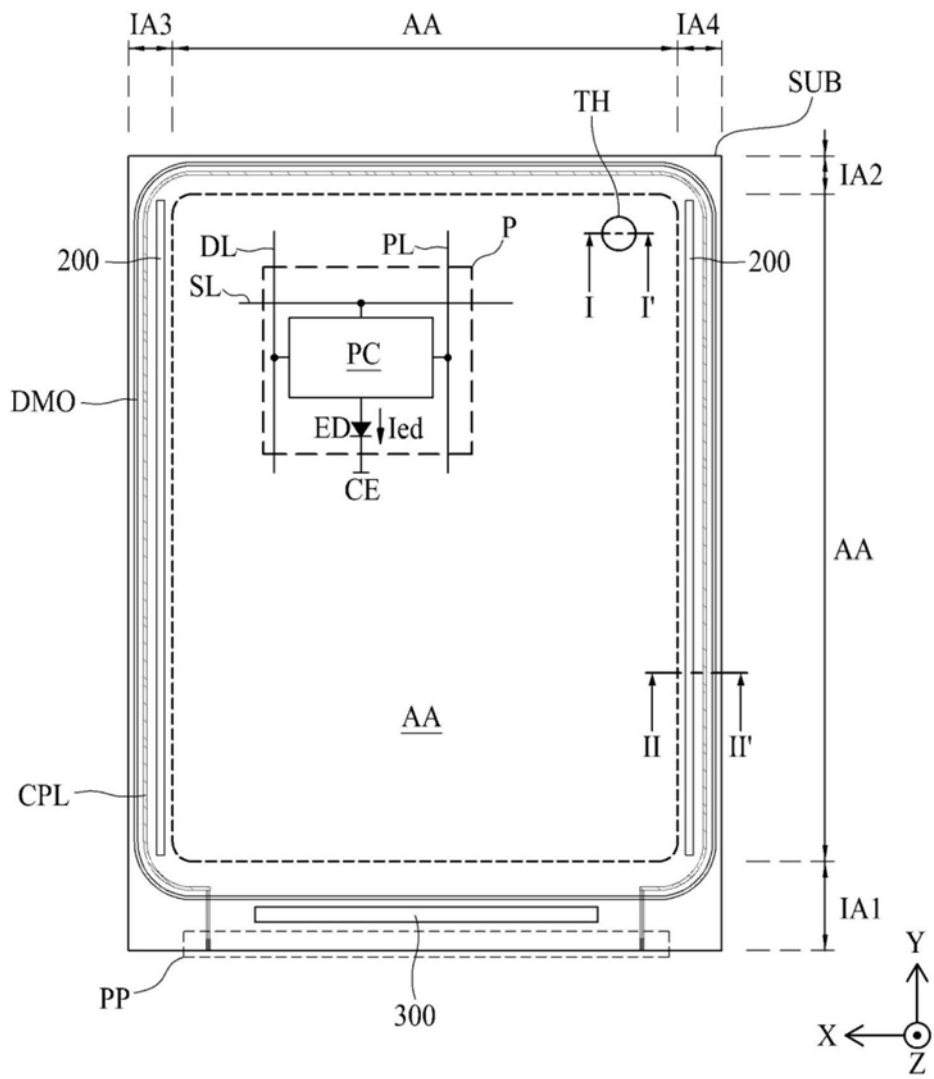


图1

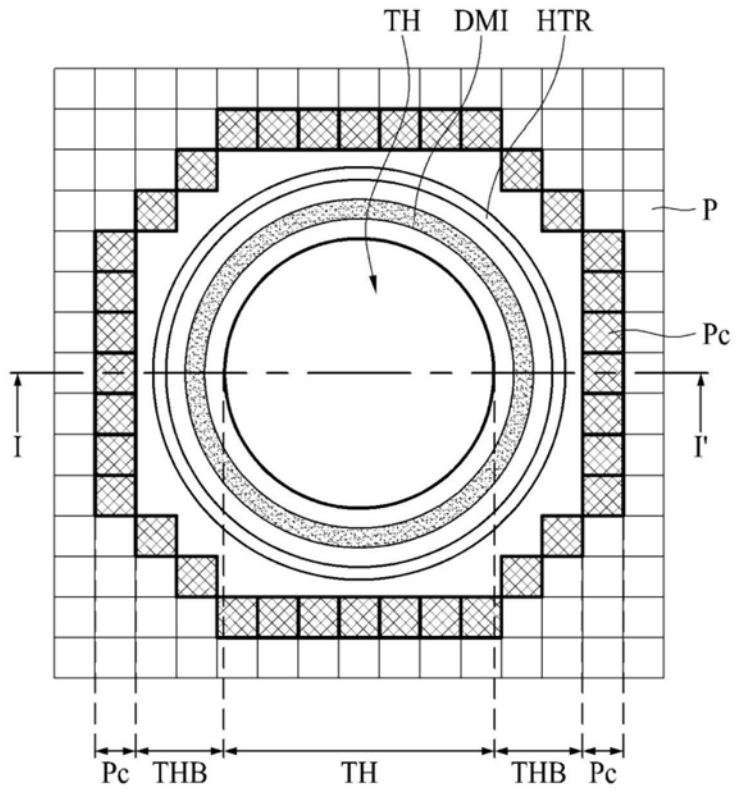


图2

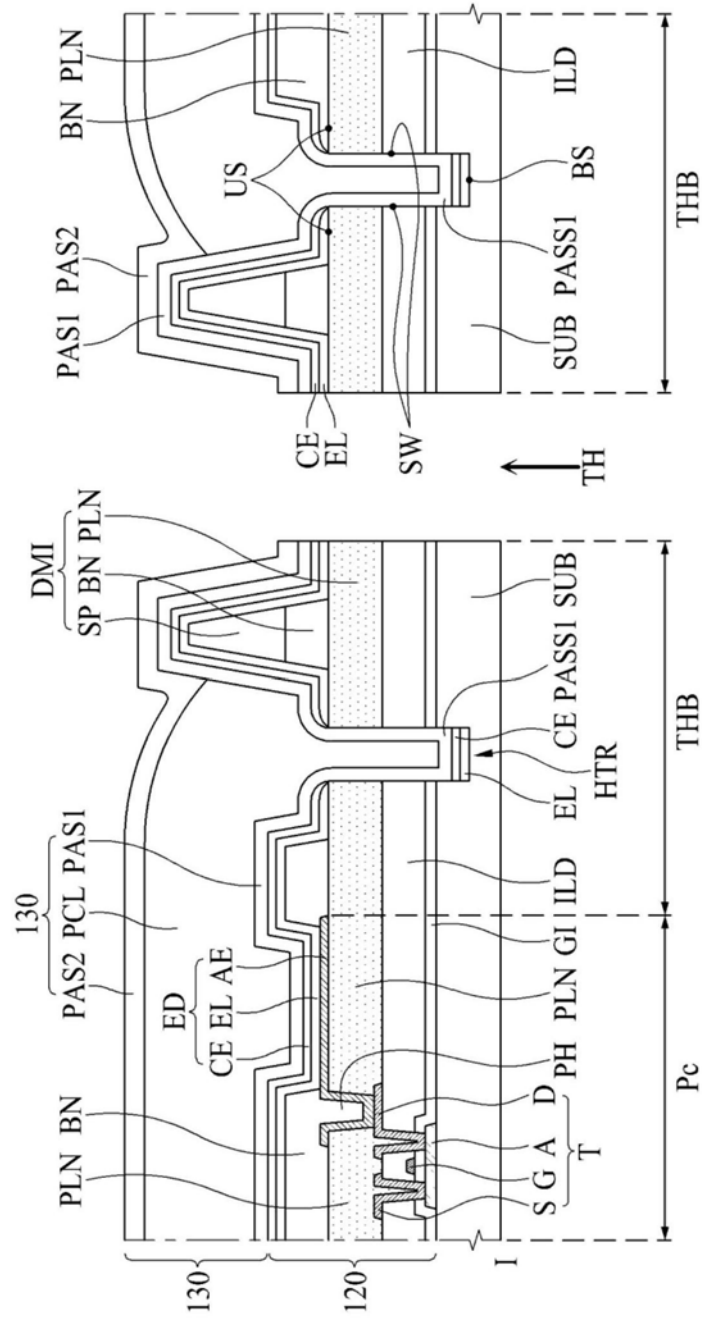


图3

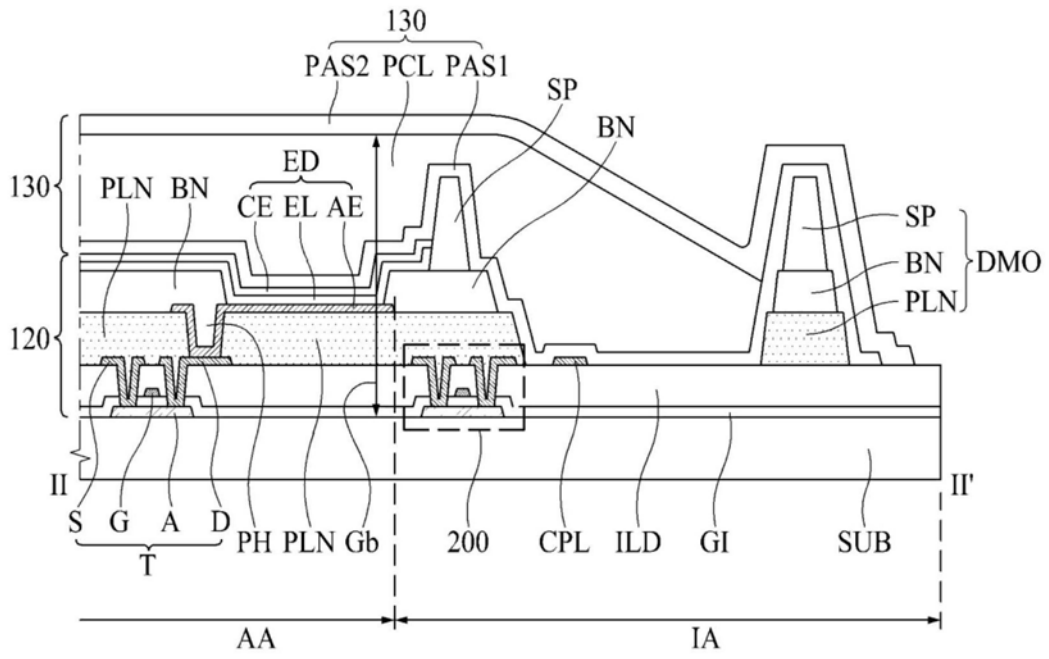


图4

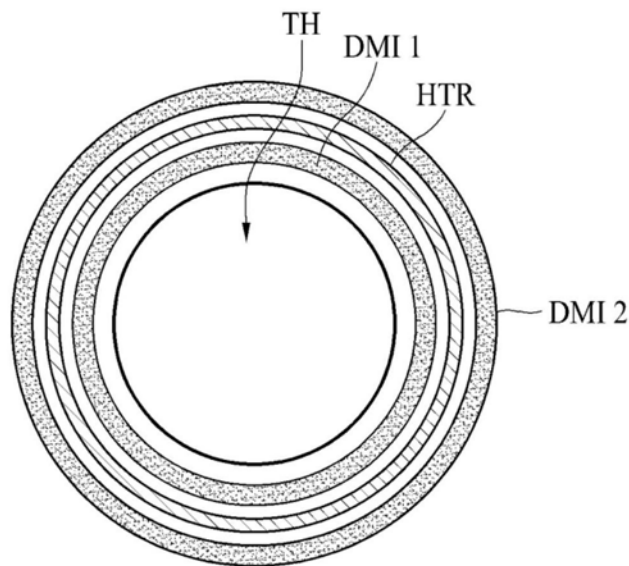


图5

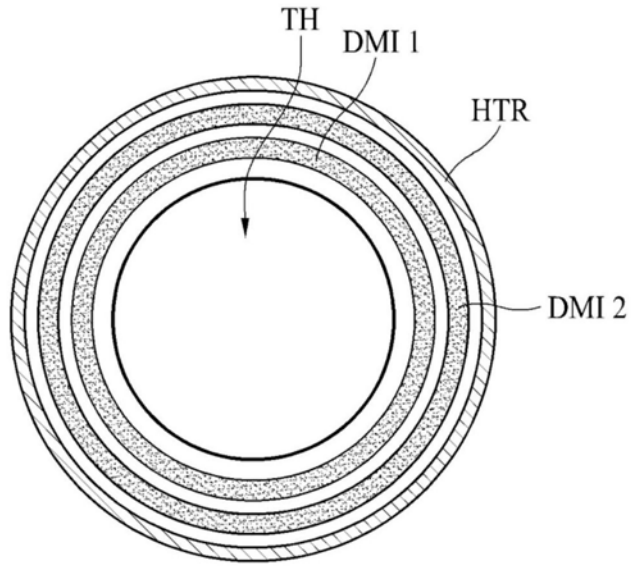


图6

专利名称(译)	在显示区域中具有通孔的电致发光显示装置		
公开(公告)号	CN111146250A	公开(公告)日	2020-05-12
申请号	CN201911060462.1	申请日	2019-11-01
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	金仲基		
发明人	金仲基		
IPC分类号	H01L27/32 H01L51/52		
CPC分类号	H01L27/3246 H01L27/3258 H01L51/5256 H01L27/3234 H01L27/3244 H01L51/5246 H01L51/5253		
代理人(译)	杜诚 刘敏		
优先权	1020180132691 2018-11-01 KR		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种在显示区域中具有通孔的电致发光显示装置。该电致发光显示装置包括基板、通孔、内坝和孔-沟槽。基板包括布置有用于显示图像的多个像素的显示区域和包围显示区域的非显示区域。通孔布置在显示区域内。内坝包围通孔。孔-沟槽包围内坝，并且随着基板部分地凹陷一定厚度而形成。

