



(12)发明专利申请

(10)申请公布号 CN 109300910 A

(43)申请公布日 2019.02.01

(21)申请号 201811010398.1

H01L 51/56(2006.01)

(22)申请日 2018.08.31

H01L 21/84(2006.01)

(71)申请人 武汉华星光电半导体显示技术有限公司

地址 430079 湖北省武汉市东湖新技术开
发区高新大道666号光谷生物创新园
C5栋305室

(72)发明人 曹君 徐湘伦

(74) 专利代理机构 深圳翼盛智成知识产权事务
所(普通合伙) 44300

代理人 黃威

(51) Int.Cl.

H01L 27/12(2006.01)

H01L 27/32(2006.01)

H01L 51/52(2006.01)

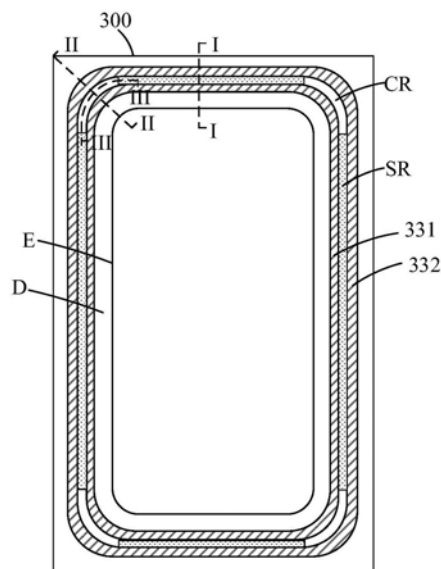
权利要求书2页 说明书7页 附图7页

(54)发明名称

有机发光二极管显示面板及其制造方法

(57)摘要

一种OLED显示面板及其制造方法,所述OLED显示面板包括一TFT阵列基板、若干个有机发光单元、一第一挡墙、一第二挡墙、一沟槽及一薄膜封装结构。有机发光单元设于显示区域中,第一挡墙和第二挡墙设于非显示区域中。沟槽形成于对应第一挡墙和第二挡墙间的空隙的位置,设置于TFT阵列基板之绝缘层层叠构中且具有一暴露的开口。薄膜封装结构覆盖上述元件。特别地,沟槽设置于直边区,因而TFT阵列基板在直边区和拐角区形成高度差。本申请能够有效降低薄膜封装结构的有机层在拐角区溢出的风险。



1. 一种有机发光二极管显示面板, 包括一显示区域和一非显示区域, 所述显示区域用于显示影像, 所述非显示区域围绕所述显示区域, 其特征在于, 所述显示面板包括:

一薄膜晶体管阵列基板, 其在所述非显示区域上包括一绝缘层叠构, 所述绝缘层叠构包括若干个层叠的绝缘层;

若干个有机发光单元, 设置于所述薄膜晶体管阵列基板上, 位于所述显示区域中;

一第一挡墙, 设置于所述薄膜晶体管阵列基板上, 所述第一挡墙位于所述非显示区域且围绕所述显示区域;

一第二挡墙, 设置于所述薄膜晶体管阵列基板上, 所述第二挡墙位于所述非显示区域且围绕所述第一挡墙, 所述第一挡墙和所述第二挡墙相距一段距离, 所述第一挡墙和所述第二挡墙构成一环形结构, 在所述环形结构上定义有一直边区和一拐角区;

一沟槽, 设置于所述环形结构的所述直边区, 位于所述第一挡墙和所述第二挡墙之间, 所述沟槽设置于所述薄膜晶体管阵列基板之所述绝缘层叠构中, 具有一暴露之开口; 以及

一薄膜封装结构, 具有交叠的一或多个有机层和一或多个无机层, 所述薄膜封装结构覆盖所述薄膜晶体管阵列基板、所述若干个有机发光单元、所述第一挡墙、所述第二挡墙及设置于所述环形结构之所述直边区的所述沟槽暴露之所述开口。

2. 根据权利要求1所述的显示面板, 其特征在于: 所述第一挡墙包括一第一闭环结构, 所述第二挡墙包括一第二闭环结构, 所述第一闭环结构设置于所述第二闭环结构内, 所述沟槽设置于所述第一闭环结构和所述第二闭环结构之间。

3. 根据权利要求1所述的显示面板, 其特征在于: 所述薄膜晶体管阵列基板在所述直边区的高度低于在所述拐角区的高度。

4. 根据权利要求1所述的显示面板, 其特征在于: 所述沟槽具有一侧壁及一底壁, 所述沟槽的所述侧壁及所述底壁邻接所述绝缘层叠构的所述若干个绝缘层中的至少一绝缘层。

5. 根据权利要求1所述的显示面板, 其特征在于: 所述沟槽具有一侧壁及一底壁, 所述沟槽的所述侧壁邻接所述绝缘层叠构的所述若干个绝缘层中的其中一绝缘层, 所述沟槽的所述底壁邻接所述绝缘层叠构的所述若干个绝缘层中的另一绝缘层。

6. 根据权利要求1所述的显示面板, 其特征在于: 所述薄膜晶体管阵列基板的所述绝缘层叠构所包括的若干个绝缘层依序包括一栅极绝缘层、一第一层间绝缘层及一第二层间绝缘层, 所述第二层间绝缘层为所述绝缘层叠构中最外侧的绝缘层。

7. 根据权利要求6所述的显示面板, 其特征在于: 所述沟槽的深度为所述第二层间绝缘层的厚度。

8. 根据权利要求6所述的显示面板, 其特征在于: 所述沟槽的深度为所述第一层间绝缘层和所述第二层间绝缘层的总厚度。

9. 根据权利要求6所述的显示面板, 其特征在于: 所述沟槽的深度为所述栅极绝缘层、所述第一层间绝缘层和所述第二层间绝缘层的总厚度。

10. 一种有机发光二极管显示面板的制造方法, 所述显示面板包括一显示区域和一非显示区域, 所述显示区域用于显示影像, 所述非显示区域围绕所述显示区域, 其特征在于, 所述方法包括:

形成一薄膜晶体管阵列基板, 所述薄膜晶体管阵列基板在所述非显示区域上包括一绝缘层叠构, 所述绝缘层叠构包括若干个层叠的绝缘层;

于所述显示区域中、所述薄膜晶体管阵列基板上设置若干个有机发光单元；

去除所述非显示区域中、所述薄膜晶体管阵列基板之所述绝缘层叠构所包括的所述若干个绝缘层中的至少一绝缘层，以形成一沟槽，所述沟槽具有一暴露之开口；

于所述非显示区域中、所述薄膜晶体管阵列基板上设置一第一挡墙和一第二挡墙，所述第一挡墙和所述第二挡墙构成一环形结构，在所述环形结构上定义有一直边区和一拐角区，所述沟槽设置于所述环形结构的所述直边区，且位于所述第一挡墙和所述第二挡墙之间；

形成具有交叠的一或多个有机层和一或多个无机层的一薄膜封装结构，以覆盖所述薄膜晶体管阵列基板、所述若干个有机发光单元、所述第一挡墙、所述第二挡墙及设置于所述环形结构之所述直边区的所述沟槽暴露之所述开口。

有机发光二极管显示面板及其制造方法

技术领域

[0001] 本申请涉及一种显示技术,特别涉及一种有机发光二极管(organic light emitting diode)显示面板及其制造方法。

背景技术

[0002] 有机发光二极管显示器和液晶显示器(liquid crystal display,LCD)相比,最大的优势在于OLED显示器可实现柔性显示。然而,OLED器件对水氧特别敏感,为了防止水氧入侵,同时达到柔性显示的效果,传统工艺会以一薄膜封装结构模封OLED器件。

[0003] 一般来说,薄膜封装结构由交叠的有机层和无机层构成,薄膜封装结构中的有机层具有一定的流动性,为将其限定在一定区域内,通常会在显示区域外围形成一圈或多圈挡墙(dam)。

[0004] 图1显示一种现有的OLED显示面板100的示意图。如图1所示,显示面板100分成非显示区域D和显示区域E,挡墙110设置在非显示区域D中,挡墙110定义了薄膜封装结构中有机层的边界。

[0005] 图2显示一种现有的异形屏200的示意图。请一并参阅图1和图2,挡墙100为封闭的环形结构,其具有一直边区(straight line region)SR和一拐角区(corner region)CR。图1所示的挡墙有四个拐角区CR,图2所示的异形屏200中拐角区CR的数量和形貌则更加复杂。

[0006] 由于拐角区CR的形状较直边区SR的形状相对复杂,现有技术中存在薄膜封装结构的有机层从拐角区CR溢出的问题,导致水氧入侵,OLED器件无法获得良好的水氧防护,降低OLED显示器的寿命。因异形屏200的拐角区CR数量多,薄膜封装结构的有机层溢出的问题更为严重。

发明内容

[0007] 本申请的目的在于提供一种有机发光二极管显示面板及其制造方法,以降低薄膜封装结构的有机层溢出的风险。

[0008] 为实现上述目的,本申请一方面提供一种有机发光二极管显示面板,包括一显示区域和一非显示区域,所述显示区域用于显示影像,所述非显示区域围绕所述显示区域,所述显示面板包括:一薄膜晶体管阵列基板,其在所述非显示区域上包括一绝缘层叠构,所述绝缘层叠构包括若干个层叠的绝缘层;若干个有机发光单元,设置于所述薄膜晶体管阵列基板上,位于所述显示区域中;一第一挡墙,设置于所述薄膜晶体管阵列基板上,所述第一挡墙位于所述非显示区域且围绕所述显示区域;一第二挡墙,设置于所述薄膜晶体管阵列基板上,所述第二挡墙位于所述非显示区域且围绕所述第一挡墙,所述第一挡墙和所述第二挡墙相距一段距离,所述第一挡墙和所述第二挡墙构成一环形结构,在所述环形结构上定义有一直边区和一拐角区;一沟槽,设置于所述环形结构的所述直边区,位于所述第一挡墙和所述第二挡墙之间,所述沟槽设置于所述薄膜晶体管阵列基板之所述绝缘层叠构中,具有一暴露之开口;以及一薄膜封装结构,具有交叠的一或多个有机层和一或多个无机层,

所述薄膜封装结构覆盖所述薄膜晶体管阵列基板、所述若干个有机发光单元、所述第一挡墙、所述第二挡墙及设置于所述环形结构之所述直边区的所述沟槽暴露之所述开口。

[0009] 本申请实施例中,所述第一挡墙包括一第一闭环结构,所述第二挡墙包括一第二闭环结构,所述第一闭环结构设置于所述第二闭环结构内,所述沟槽设置于所述第一闭环结构和所述第二闭环结构之间。

[0010] 本申请实施例中,所述薄膜晶体管阵列基板在所述直边区的高度低于在所述拐角区的高度。

[0011] 本申请实施例中,所述沟槽具有一侧壁及一底壁,所述沟槽的所述侧壁及所述底壁邻接所述绝缘层叠构的所述若干个绝缘层中的至少一绝缘层。

[0012] 本申请实施例中,所述沟槽具有一侧壁及一底壁,所述沟槽的所述侧壁邻接所述绝缘层叠构的所述若干个绝缘层中的其中一绝缘层,所述沟槽的所述底壁邻接所述绝缘层叠构的所述若干个绝缘层中的另一绝缘层。

[0013] 本申请实施例中,所述薄膜晶体管阵列基板的所述绝缘层叠构所包括的若干个绝缘层依序包括一栅极绝缘层、一第一层间绝缘层及一第二层间绝缘层,所述第二层间绝缘层为所述绝缘层叠构中最外侧的绝缘层。

[0014] 本申请实施例中,所述沟槽的深度为所述第二层间绝缘层的厚度。

[0015] 本申请实施例中,所述沟槽的深度为所述第一层间绝缘层和所述第二层间绝缘层的总厚度。

[0016] 本申请实施例中,所述沟槽的深度为所述栅极绝缘层、所述第一层间绝缘层和所述第二层间绝缘层的总厚度。

[0017] 本申请另一方面提供一种有机发光二极管显示面板的制造方法,所述显示面板包括一显示区域和一非显示区域,所述显示区域用于显示影像,所述非显示区域围绕所述显示区域,所述方法包括:形成一薄膜晶体管阵列基板,所述薄膜晶体管阵列基板在所述非显示区域上包括一绝缘层叠构,所述绝缘层叠构包括若干个层叠的绝缘层;于所述显示区域中、所述薄膜晶体管阵列基板上设置若干个有机发光单元;去除所述非显示区域中、所述薄膜晶体管阵列基板之所述绝缘层叠构所包括的所述若干个绝缘层中的至少一绝缘层,以形成一沟槽,所述沟槽具有一暴露之开口;于所述非显示区域中、所述薄膜晶体管阵列基板上设置一第一挡墙和一第二挡墙,所述第一挡墙和所述第二挡墙构成一环形结构,在所述环形结构上定义有一直边区和一拐角区,所述沟槽设置于所述环形结构的所述直边区,且位于所述第一挡墙和所述第二挡墙之间;形成具有交叠的一或多个有机层和一或多个无机层的一薄膜封装结构,以覆盖所述薄膜晶体管阵列基板、所述若干个有机发光单元、所述第一挡墙、所述第二挡墙及设置于所述环形结构之所述直边区的所述沟槽暴露之所述开口。

[0018] 本申请中,对应两道挡墙和之间空隙的直边区的TFT阵列基板设置有一道沟槽,这使得TFT阵列基板在直边区的高度低于在拐角区的高度。也就是,TFT阵列基板在直边区和拐角区形成高度差,当薄膜封装结构中有机层从拐角区外溢到两道挡墙之间时,溢出的部分可以借助高度差分流到较低的直边区。因此,本申请能够有效降低薄膜封装结构的有机层在拐角区溢出的风险。

[0019] 为让本申请的上述内容能更明显易懂,下文特举优选实施例,并配合所附图式,作详细说明如下。

附图说明

- [0020] 图1显示一种现有的OLED显示面板的示意图。
- [0021] 图2显示一种现有的异形屏的示意图。
- [0022] 图3显示根据本申请的一种有机发光二极管显示面板的示意图。
- [0023] 图4显示图3中沿I-I虚线的剖面图。
- [0024] 图5显示图3中沿II-II虚线的剖面图。
- [0025] 图6显示图3中沿III-III虚线的剖面图。
- [0026] 图7显示根据本申请一实施例的有机发光二极管显示面板的示意图。
- [0027] 图8显示根据本申请一实施例的沿两挡墙间的空隙的剖面的示意图。
- [0028] 图9显示根据本申请另一实施例的有机发光二极管显示面板的示意图。
- [0029] 图10显示根据本申请另一实施例的沿两挡墙间的空隙的剖面的示意图。
- [0030] 图11显示根据本申请又一实施例的有机发光二极管显示面板的示意图。
- [0031] 图12显示根据本申请又一实施例的沿两挡墙间的空隙的剖面的示意图。
- [0032] 图13显示根据本申请的一种有机发光二极管显示面板的制造方法的流程图。

具体实施方式

[0033] 为使本申请的目的、技术方案及效果更加清楚、明确,以下参照附图并举实施例对本申请进一步详细说明。应当理解,此处所描述的具体实施例仅用以解释本申请,本申请说明书所使用的词语“实施例”意指用作实例、示例或例证,并不用于限定本申请。

[0034] 图3显示根据本申请的一种有机发光二极管(organic light emitting diode, OLED)显示面板300的示意图。图4显示图3中沿I-I虚线的剖面图。图5显示图3中沿II-II虚线的剖面图。图6显示图3中沿III-III虚线的剖面图。

[0035] OLED显示面板300包括一非显示区域D和一显示区域E。显示区域E为一有效显示区域。显示区域E具有由若干条扫描线(未图示)和若干条数据线(未图示)交错而成的若干个像素(未图示),用于显示影像。非显示区域D围绕显示区域E,非显示区域D用于设置例如一显示芯片(未图示)及一外围走线区(未图示)。

[0036] OLED显示面板300包括一薄膜晶体管(thin-film transistor, TFT)阵列基板310、设置于显示区域E的若干个有机发光单元320、设置于非显示区域D的一第一挡墙331和一第二挡墙332、以及一薄膜封装结构340。

[0037] TFT阵列基板310在显示区域E上包括若干个薄膜晶体管(未图示),用以驱动有机发光单元320。每个薄膜晶体管包括一栅极、一源极和一汲极。若干个有机发光单元320设置在TFT阵列基板310上(图5及图6仅示出一个有机发光单元320)。每个有机发光单元320包括一阳极、一阴极及设置在阳极和阴极间的有机发光层。在一些实施例中,薄膜晶体管的栅极连接扫描线,源极连接数据线,汲极连接有机发光单元320的阳极,以有源方式驱动有机发光单元320。

[0038] TFT阵列基板310在非显示区域D上具有一绝缘层叠构,其包括若干个层叠的绝缘层(见图7、9及11)。第一挡墙331和第二挡墙332设置在TFT阵列基板310上,位于非显示区域D。也就是,第一挡墙331和第二挡墙332设置在非显示区域D中的TFT阵列基板310之最上一层的绝缘层上。第一挡墙331围绕显示区域E,第二挡墙332围绕第一挡墙331,第一挡墙331

和第二挡墙332彼此相距一段距离。第一挡墙331和第二挡墙332为凸起结构,两者之间形成一空隙。

[0039] 薄膜封装结构340具有交叠的一或多个有机层和一或多个无机层,有机层主要用于提供OLED显示面板300柔性,无机层主要用于防止水氧渗透到OLED显示面板300。薄膜封装结构340的有机层和无机层的数量可视需要调整。于一实施例中,薄膜封装结构340包括一第一无机层341、一有机层342及一第二无机层343。有机层342覆盖显示区域E中的有机发光单元320,第一无机层341和第二无机层343则延伸到非显示区域D,覆盖第一挡墙331和第二挡墙332。

[0040] 第一挡墙331主要用于界定有机层342的边界。有机层342使用闪蒸法在沉积单体后暴露于紫外光来固化单体而形成,第二挡墙332主要用于避免在形成有机层342时,单体沉积在于不期望沉积的区域,而造成黏合性降低,水氧渗透的问题。

[0041] 第一挡墙331和第二挡墙332可采用一般的制程工艺制成。第一挡墙331和第二挡墙332的材料可以彼此相同或不同。第一挡墙331和第二挡墙332的材料可以包括光致抗蚀剂、聚丙烯酸类树脂、聚酰亚胺类树脂和丙烯酸类树脂的有机材料,或者硅化合物的无机材料。

[0042] 薄膜封装结构340可采用一般的制程工艺制成。第一无机层341和第二无机层343的材料可以彼此相同或不同。第一无机层341和第二无机层343的材料可以包括氮化硅、氮化铝、氮化锆、氮化钛、氮化钪、氮化铪、氧化硅、氧化铝、氧化钛、氧化锡、氧化铈和氮氧化硅。有机层342的材料可以包括丙烯酸树脂、甲基丙烯酸树脂、聚异戊二烯、乙烯树脂、环氧树脂、聚氨酯树脂、纤维素树脂、花树脂和其它聚合物材料。

[0043] 第一挡墙331和第二挡墙332构成一环形结构,例如一封闭的环形结构。具体来说,第一挡墙331包括一第一闭环结构,第二挡墙332包括一第二闭环结构,第一闭环结构设置于所述第二闭环结构内。也就是,第二闭环结构所围绕的面积大于第一闭环结构围绕的面积。上述之空隙位于第一闭环结构和第二闭环结构之间。

[0044] 第一挡墙331和第二挡墙332构成的环形结构上定义有一直边区(straight line region)SR和一拐角区(corner region)CR,如第3图所示。直边区SR对应显示区域E的直边,拐角区CR都应显示区域E的角落。拐角区CR对应呈一定角度的折线或者弧线,或者两者的组合。

[0045] 在第一挡墙331和第二挡墙332之间,于环形结构的直边区SR设置有一沟槽311。也就是,沟槽311设置于直边区SR的第一闭环结构和第二闭环结构之间。沟槽311是通过在对应两道挡墙331和332间的空隙的位置,将直边区SR的TFT阵列基板310挖空而形成的。在挖孔后,沟槽311具有一暴露之开口。

[0046] 具体来说,沟槽311是通过涂布光阻、曝光、显影、刻蚀等流程,将对应直边区SR之TFT阵列基板310的绝缘层叠构中的最上面一层或最上面几层绝缘层去除而形成的。也就是,至少一绝缘层被去除以形成沟槽311。

[0047] TFT阵列基板310可采用一般的制程工艺制成。TFT阵列基板310之绝缘层叠构中的绝缘层的材料可以包括有机材料,例如光致抗蚀剂、丙烯酸聚合物、聚酰亚胺聚合物、聚酰胺聚合物、硅氧烷聚合物、含有光敏丙烯酸羧基的聚合物、酚醛树脂或碱溶性树脂。TFT阵列基板310之绝缘层叠构中的绝缘层的材料也可以包括硅化合物、金属或金属氧化物的无机

材料,例如氧化硅(SiO_x)、氮化硅(SiN_x)、氮氧化硅(SiO_xNy)、碳氧化硅(SiO_xCy)、碳氮化硅(SiC_xNy)、铝(Al)、镁(Mg)、锌(Zn)、铪(Hf)、锆(Zr)、钛(Ti)、钽(Ta)、氧化铝(AlO_x)、氧化钛(TiO_x)、氧化钽(TaO_x)、氧化镁(MgO_x)、氧化锌(ZnO_x)、氧化铪(HfO_x)、氧化锆(ZrO_x)和氧化钛(TiO_x)。

[0048] 具体来说,沟槽311包括一侧壁312和一底壁313。于一实施例中,可将TFT阵列基板310的绝缘层叠构中对应直边区SR的最上面一层绝缘层的一部分去除,使得沟槽311的侧壁312及底壁313都邻接最上面一层绝缘层,也就是侧壁312和底壁313邻接的绝缘层是相同的绝缘层。于另一实施例中,可将TFT阵列基板310的绝缘层叠构中对应直边区SR最上面一层绝缘层或最上面几层绝缘层全部去除,使得沟槽311的侧壁312邻接若干个绝缘层中的其中一绝缘层,311沟槽的底壁313邻接若干个绝缘层中的另一绝缘层,也就是,侧壁312和底壁313邻接的绝缘层是不同的绝缘层。于再一实施例中,最上面几层绝缘层中最下面的绝缘层也可被部分地去除。

[0049] 薄膜封装结构340覆盖TFT阵列基板310、有机发光单元320、第一挡墙331、第二挡墙332及设置于环形结构之直边区SR的沟槽311暴露之开口。

[0050] 如图4、图5和图6所示,特别是图6,对应直边区SR的TFT阵列基板310设置了凹槽311(图6虚线围绕之区域),而对应拐角区CR的TFT阵列基板310没有设置任何凹槽。由于对应直边区SR的TFT阵列基板310进行了挖空,而拐角区CR的TFT阵列基板310没有挖空,因此TFT阵列基板310在直边区SR的高度 H_1 低于在拐角区CR的高度 H_2 。在一些实施例中,也可对直边区SR和拐角区CR的TFT阵列基板310都进行挖空,只要TFT阵列基板310在直边区SR的高度低于在拐角区CR的高度即可。

[0051] 拐角区CR形状复杂,薄膜封装结构340在拐角区CR的黏合性较直边区SR不佳,薄膜封装结构340容易脱落,使得薄膜封装结构340中的有机层342容易在拐角区CR溢出。异形屏的拐角区CR数量多,使得这种情况更容易发生。本申请中,对应两道挡墙331和332之间空隙的直边区SR的TFT阵列基板310设置有一道沟槽311,这使得TFT阵列基板310在直边区SR的高度 H_1 低于在拐角区CR的高度 H_2 。也就是,TFT阵列基板310在直边区SR和拐角区CR形成高度差,当薄膜封装结构340中有机层342从拐角区CR外溢到两道挡墙331和332之间时,溢出的部分可以借助高度差分流到较低的直边区SR。因此,本申请能够有效降低薄膜封装结构340的有机层342在拐角区CR溢出的风险。

[0052] 图7显示根据本申请一实施例的有机发光二极管显示面板的示意图。图8显示根据本申请一实施例的沿两挡墙331和332间的空隙的剖面的示意图。于非显示区域D,TFT阵列基板310的绝缘层叠构所包括的若干个绝缘层由下而上依序包括一基底701、一缓冲层702、一栅极绝缘层703、一第一层间绝缘层704及一第二层间绝缘层705。基底701的材料为玻璃或塑料。缓冲层702为一可选的结构。第二层间绝缘层705为绝缘层叠构中最外侧的绝缘层。

[0053] 当第二层间绝缘层705沉积完成后,在两道挡墙331和332空隙的直边区SR,通过涂布光阻、曝光、显影、刻蚀等流程将第二层间绝缘层705进行挖空,形成沟槽311,这样在空隙处就形成如图8的结构。也就是,凹槽311是对第二层间绝缘层705挖孔而形成。本实施例中,沟槽311的深度为第二层间绝缘层705的厚度。形成沟槽311后,再沉积有机发光单元320、两道挡墙331和332以及薄膜封装结构340。

[0054] 图9显示根据本申请另一实施例的有机发光二极管显示面板的示意图。图10显示

根据本申请另一实施例的沿两挡墙331和332间的空隙的剖面的示意图。相对于图7和图8的实施例,本实施例中,当第二层间绝缘层705沉积完成后,在两道挡墙331和332空隙的直边区SR,通过涂布光阻、曝光、显影、刻蚀等流程将第二层间绝缘层705和第一层间绝缘层704进行挖空,形成沟槽311,这样在空隙处就形成如图10的结构。也就是,凹槽311是对第二层间绝缘层705和第一层间绝缘层704挖孔而形成。本实施例中,沟槽311的深度为第一层间绝缘层704和第二层间绝缘层705的总厚度。

[0055] 图11显示根据本申请又一实施例的有机发光二极管显示面板的示意图。图12显示根据本申请又一实施例的沿两挡墙331和332间的空隙的剖面的示意图。相对于图7和图8的实施例,本实施例中,当第二层间绝缘层705沉积完成后,在两道挡墙331和332空隙的直边区SR,通过涂布光阻、曝光、显影、刻蚀等流程将第二层间绝缘层705、第一层间绝缘层704和栅极绝缘层703进行挖空,形成沟槽311,这样在空隙处就形成如图12的结构。也就是,凹槽311是对第二层间绝缘层705、第一层间绝缘层704和栅极绝缘层703挖孔而形成。本实施例中,沟槽311的深度为栅极绝缘层703、第一层间绝缘层704和第二层间绝缘层705的总厚度。

[0056] 图13显示根据本申请的一种有机发光二极管显示面板的制造方法的流程图。如上所述,显示面板300包括一显示区域E和一非显示区域D,显示区域E用于显示影像,非显示区域D围绕显示区域E。请配合图3至图12,一并参阅图13,本申请的OLED显示面板的制造方法包括如下步骤:

[0057] 步骤S1,形成一TFT阵列基板。具体地,形成一TFT阵列基板310,TFT阵列基板310在非显示区域D上包括一绝缘层叠构,绝缘层叠构包括若干个层叠的绝缘层,如缓冲层702、栅极绝缘层703、第一层间绝缘层704和第二层间绝缘层705。TFT阵列基板310可采用一般的制成工艺形成。

[0058] 步骤S2,于显示区域上,在TFT阵列基板上设置若干个有机发光单元。具体地,于显示区域E中、TFT阵列基板310上设置若干个有机发光单元320。有机发光单元320由上而下可包括一阳极、一有机发光层及一阴极。

[0059] 步骤S3,于非显示区域上,去除TFT阵列基板中的绝缘层,以形成一沟槽。具体地,去除非显示区域D中、TFT阵列基板310之绝缘层叠构所包括的若干个绝缘层中的至少一绝缘层,以形成一沟槽311,沟槽311具有一暴露之开口。沟槽311是通过涂布光阻、曝光、显影、刻蚀等流程,将对应直边区SR之TFT阵列基板310的绝缘层叠构中的最上面一层或最上面几层绝缘层去除而形成的。例如,沟槽311通过去除第二层间绝缘层705而形成,沟槽311通过去除第二层间绝缘层705和第一层间绝缘层704而形成,沟槽311通过去除第二层间绝缘层705、第一层间绝缘层704和栅极绝缘层703而形成。步骤S2和S3的顺序可以调换。

[0060] 步骤S4,于非显示区域上,设置一第一挡墙和一第二挡墙,第一挡墙和第二挡墙构成一环形结构,沟槽位于环形结构的直边区。具体地,于非显示区域D中、TFT阵列基板310上设置一第一挡墙331和一第二挡墙332。第一挡墙331和第二挡墙332可采用一般的制程工艺制成。第一挡墙331和第二挡墙332构成一环形结构,在环形结构上定义有一直边区SR和一拐角区CR,沟槽311设置于环形结构的直边区SR,且位于第一挡墙331和第二挡墙332之间。

[0061] 步骤S5,形成一薄膜封装结构。具体地,形成具有交叠的一或多个有机层和一或多个无机层的一薄膜封装结构340,以覆盖TFT阵列基板310、有机发光单元320、第一挡墙331、第二挡墙332及设置于环形结构之直边区SR的沟槽311暴露之开口。薄膜封装结构可采用一

般的制程工艺制成。

[0062] 本申请的OLED显示面板的制造方法中,TFT阵列基板310在直边区SR的高度H1低于在拐角区CR的高度H2。当薄膜封装结构340中有机层342从拐角区CR外溢到两道挡墙331和332之间时,溢出的部分可以借助高度差分流到较低的直边区SR,降低有机层342直接溢出的风险。

[0063] 本申请的OLED显示面板的制造方法的其他技术细节可参照上文对OLED显示面板的描述,在此不再赘述。

[0064] 综上所述,虽然本申请已以优选实施例揭露如上,但上述优选实施例并非用以限制本申请,本领域的普通技术人员,在不脱离本申请的范围内,均可作各种更动与润饰,因此本申请的保护范围以权利要求界定的范围为准。

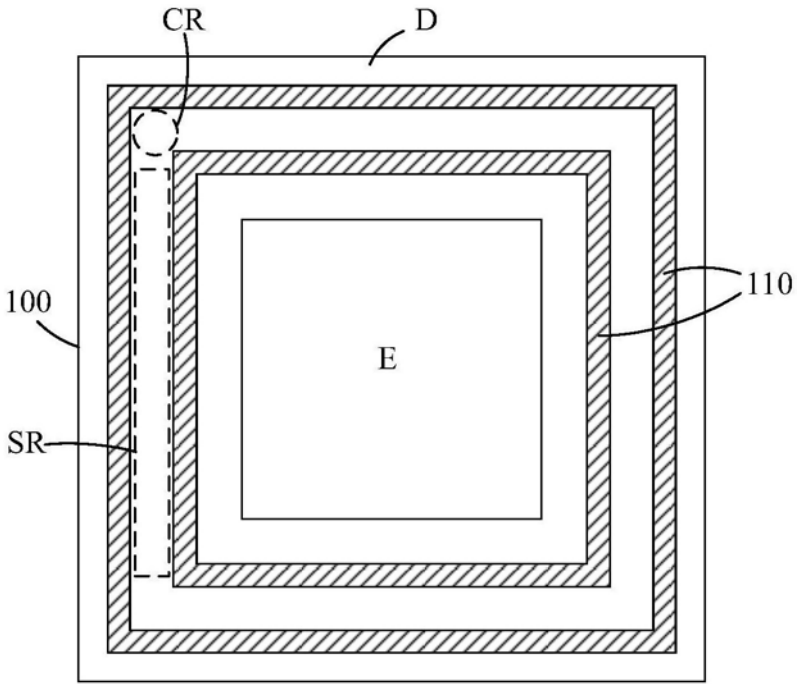


图1

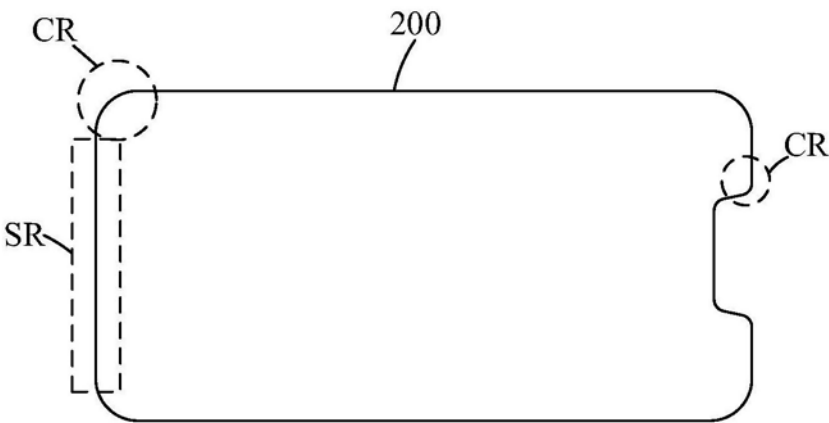


图2

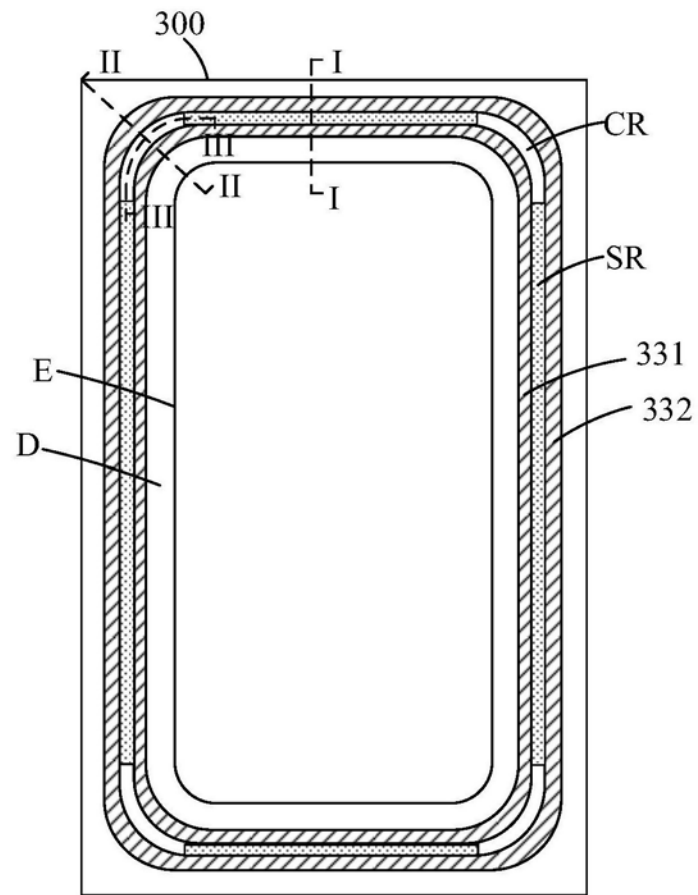


图3

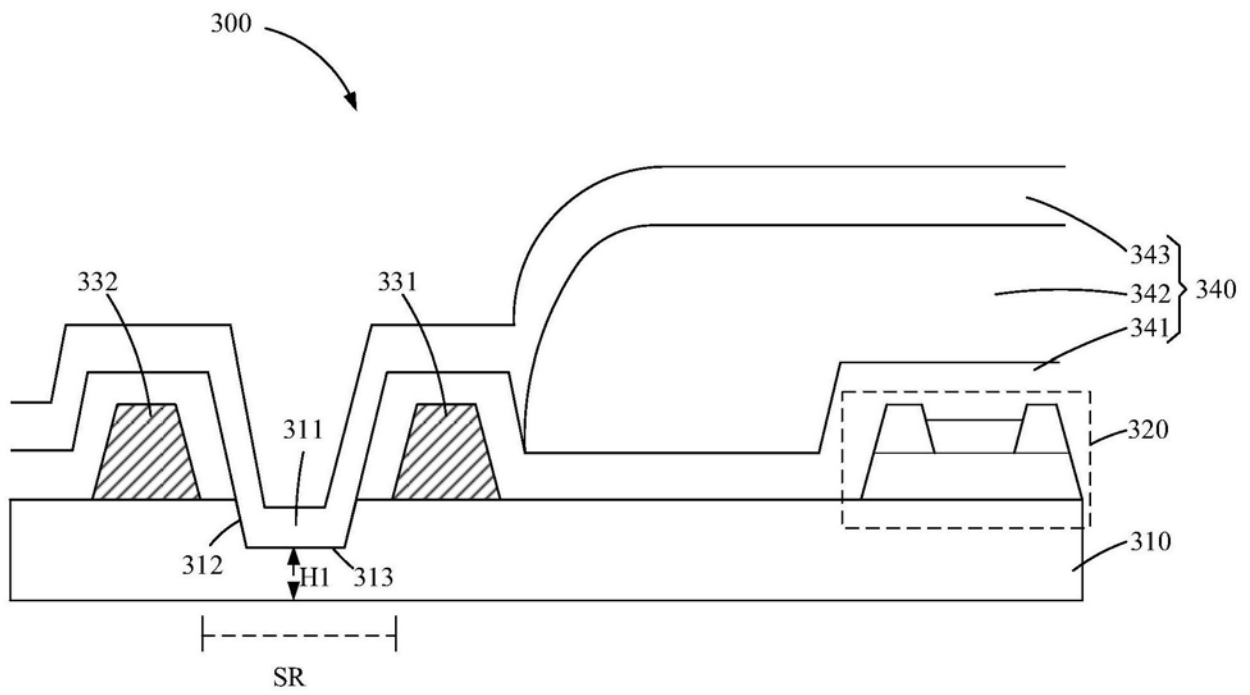


图4

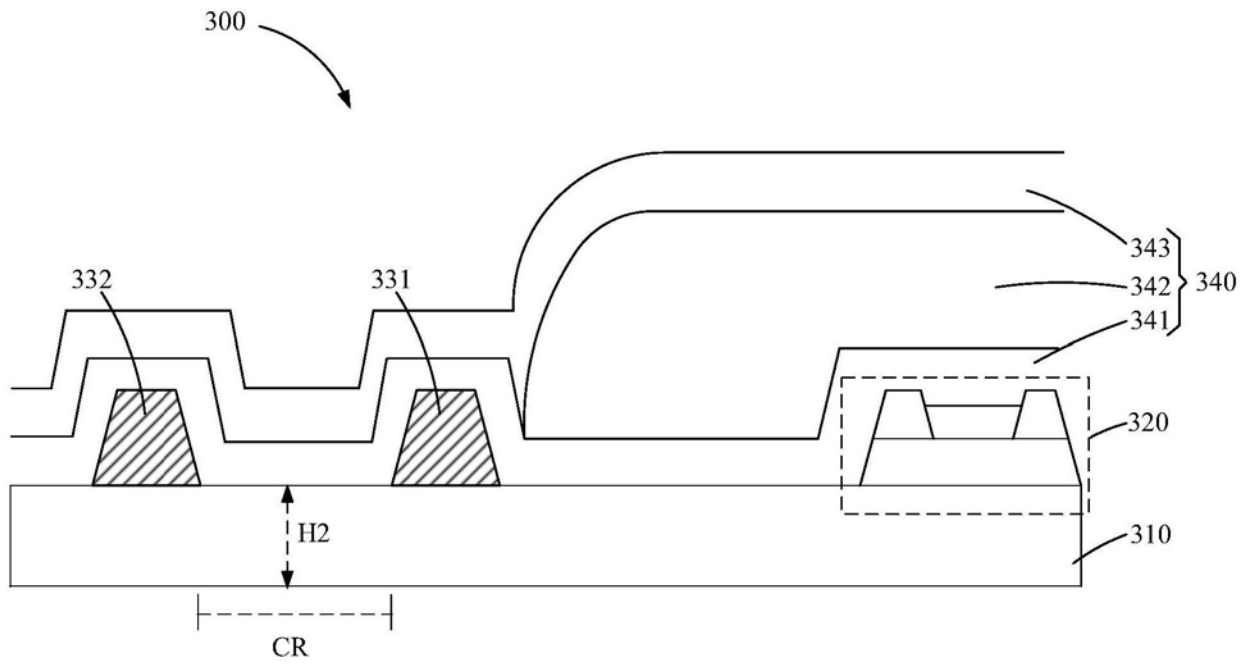


图5

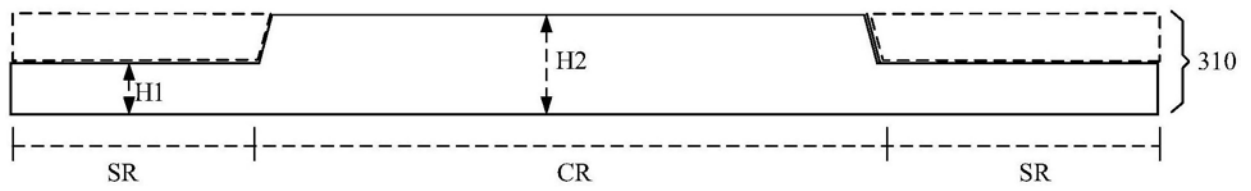


图6

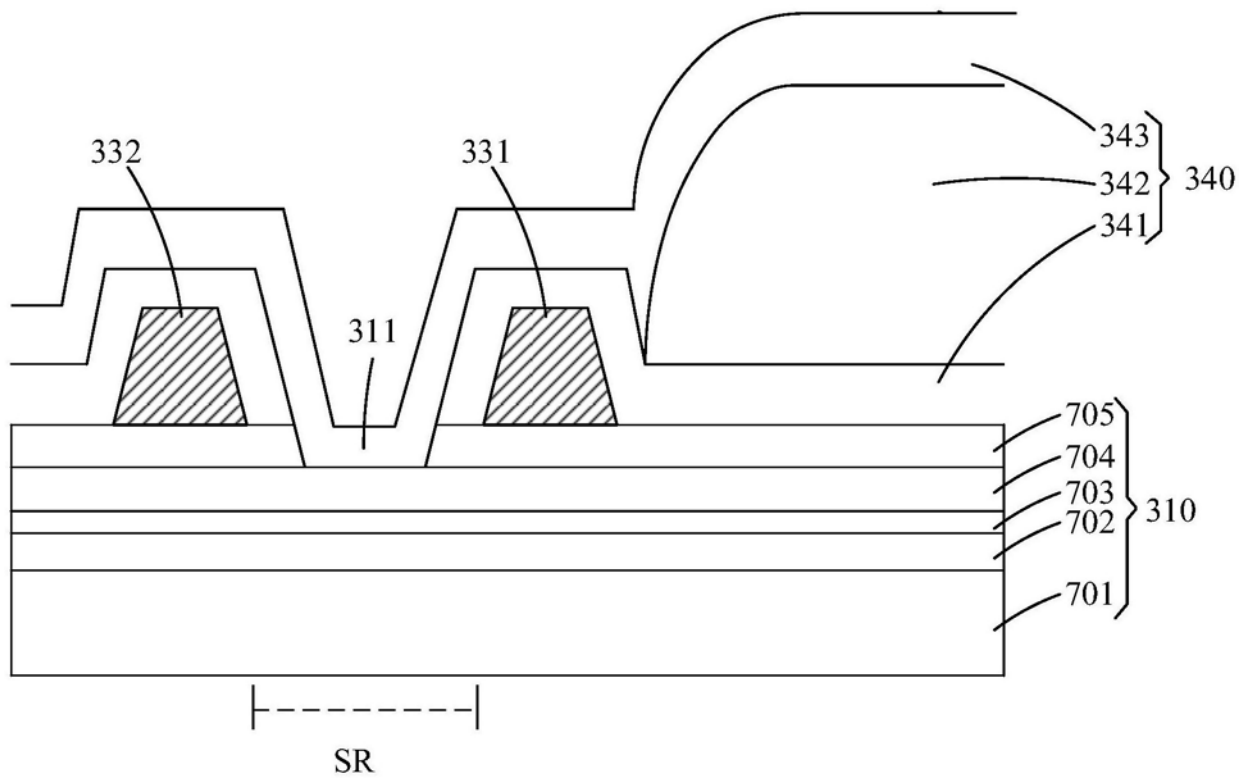


图7

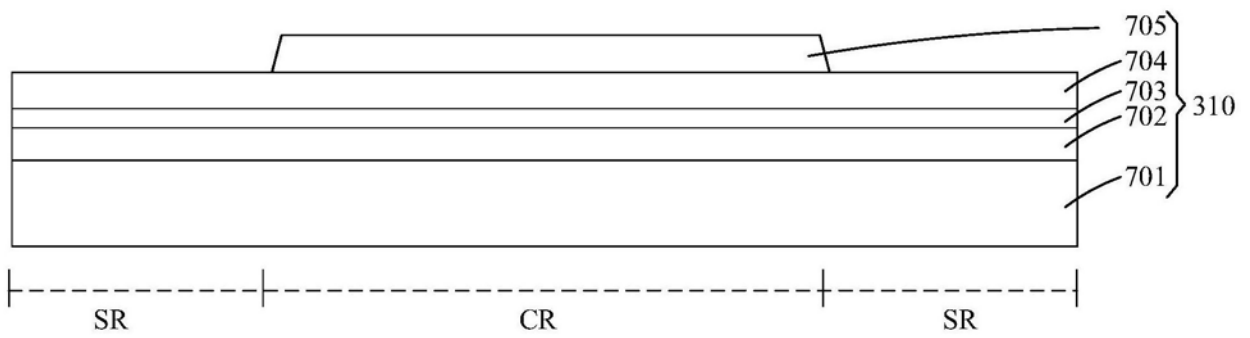


图8

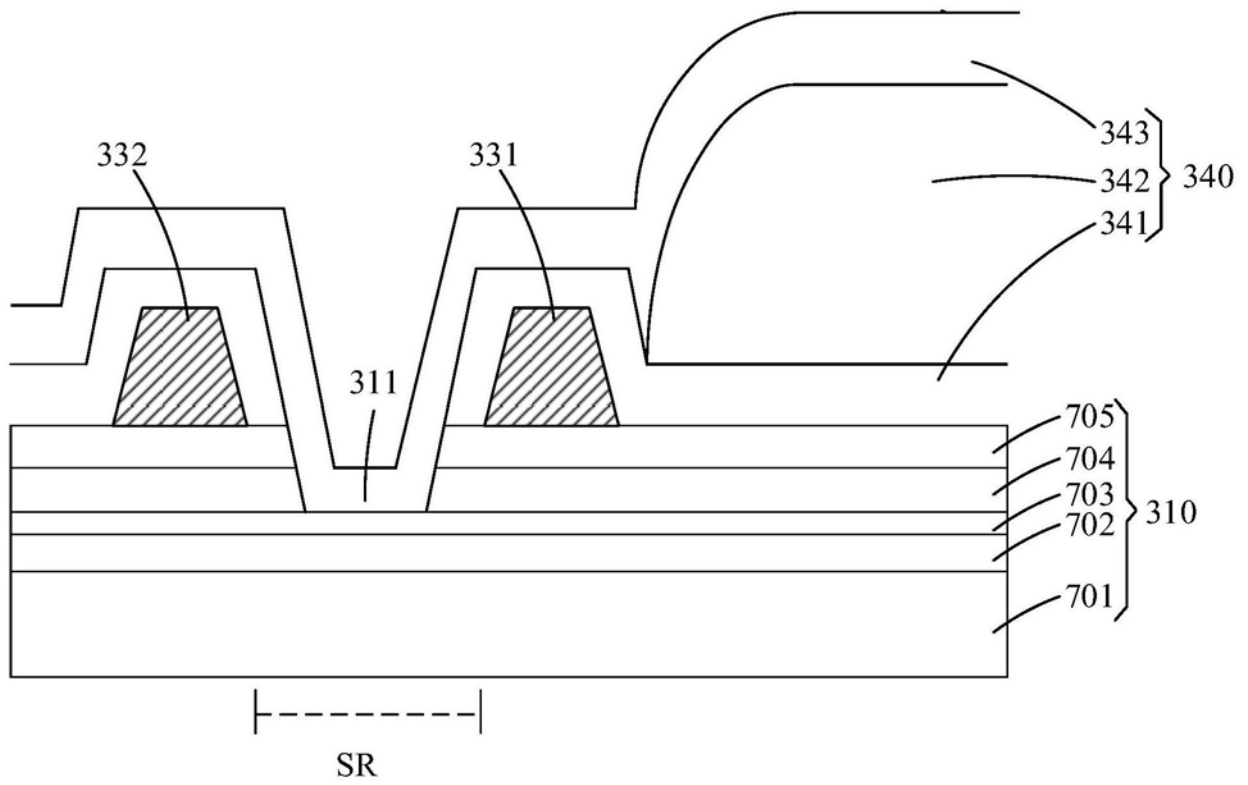


图9



图10

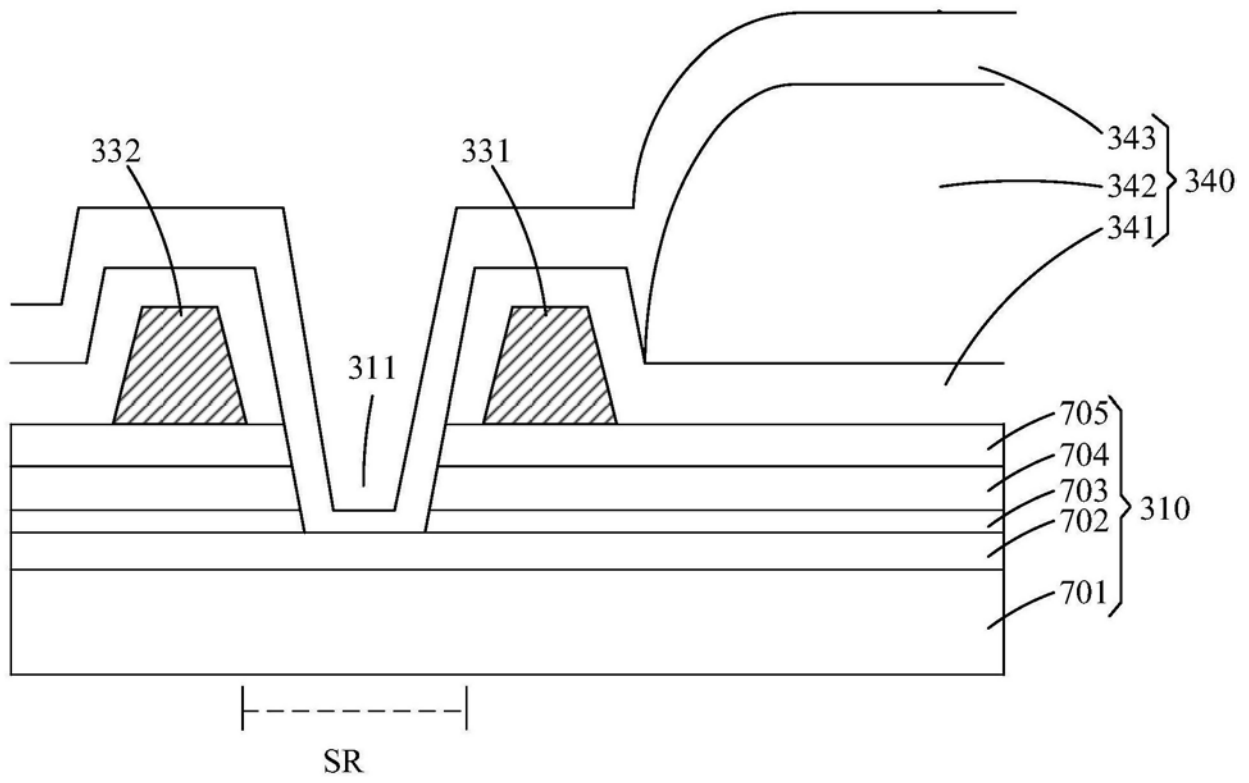


图11

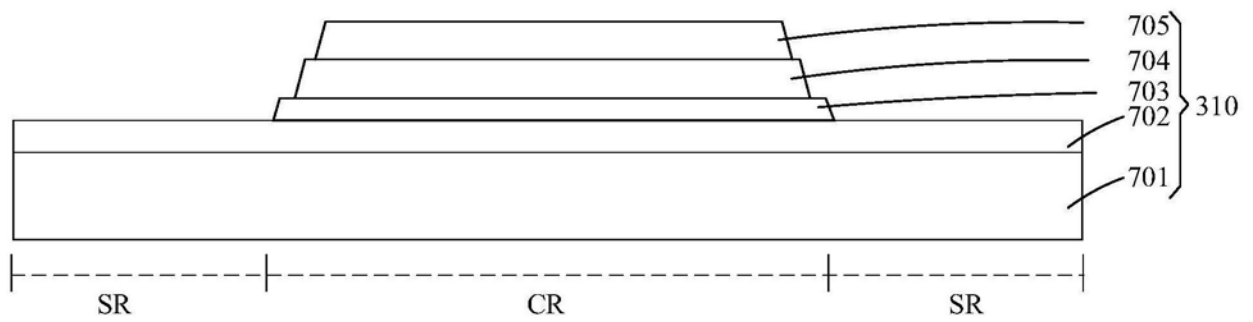


图12

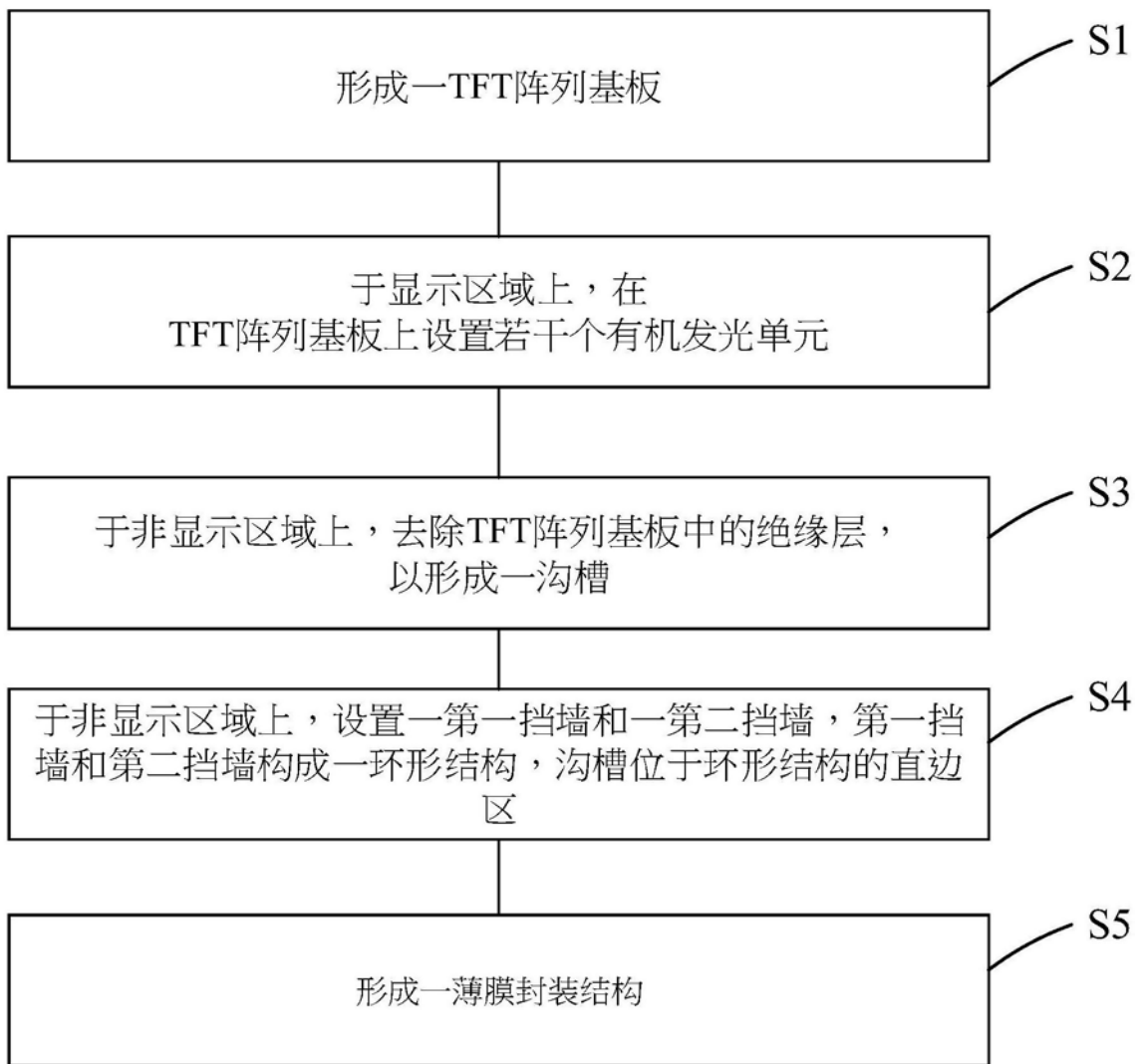


图13

专利名称(译)	有机发光二极管显示面板及其制造方法		
公开(公告)号	CN109300910A	公开(公告)日	2019-02-01
申请号	CN201811010398.1	申请日	2018-08-31
[标]发明人	曹君 徐湘伦		
发明人	曹君 徐湘伦		
IPC分类号	H01L27/12 H01L27/32 H01L51/52 H01L51/56 H01L21/84		
CPC分类号	H01L27/1218 H01L27/1262 H01L27/3262 H01L51/5253 H01L51/56 H01L2227/323		
代理人(译)	黄威		
其他公开文献	CN109300910B		
外部链接	Espacenet SIPO		

摘要(译)

一种OLED显示面板及其制造方法，所述OLED显示面板包括一TFT阵列基板、若干个有机发光单元、一第一挡墙、一第二挡墙、一沟槽及一薄膜封装结构。有机发光单元设于显示区域中，第一挡墙和第二挡墙设于非显示区域中。沟槽形成于对应第一挡墙和第二挡墙间的空隙的位置，设置于TFT阵列基板之绝缘层层叠构中且具有一暴露的开口。薄膜封装结构覆盖上述元件。特别地，沟槽设置于直边区，因而TFT阵列基板在直边区和拐角区形成高度差。本申请能够有效降低薄膜封装结构的有机层在拐角区溢出的风险。

