



(12)发明专利申请

(10)申请公布号 CN 109285861 A

(43)申请公布日 2019.01.29

(21)申请号 201810613867.2

(22)申请日 2018.06.14

(30)优先权数据

2017-141560 2017.07.21 JP

(71)申请人 天马日本株式会社

地址 日本神奈川县

(72)发明人 松枝洋二郎

(74)专利代理机构 北京同达信恒知识产权代理有限公司 11291

代理人 黄志华 何月华

(51)Int.Cl.

H01L 27/32(2006.01)

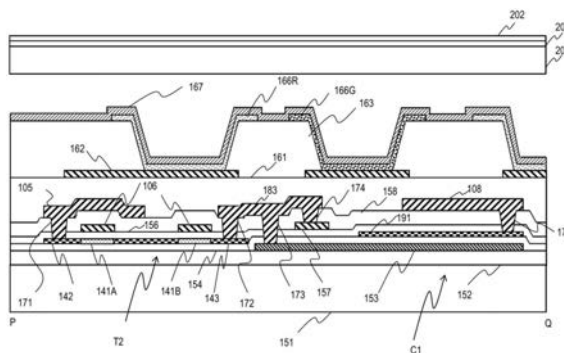
权利要求书4页 说明书11页 附图14页

(54)发明名称

OLED显示装置及其制造方法、和OLED显示装置中的电路

(57)摘要

本发明涉及一种OLED显示装置及其制造方法、和OLED显示装置中的电路。该电路包括：第一薄膜晶体管，所述第一薄膜晶体管配置为向有机发光膜供给电流；以及存储电容器。第一薄膜晶体管包括：底栅极电极；沟道部，所述沟道部设置在底栅极电极的上层以与底栅极电极重叠；以及顶栅极电极。存储电容器包括由杂质半导体制成的存储电容器电极，存储电容器电极设置于与沟道部相同的层并且设置在与顶栅极电极重叠的区域的外部，以与底栅极电极重叠，其中，第一栅极绝缘层插入在存储电容器电极与底栅极电极之间。



1. 一种电路,所述电路配置为控制从OLED显示装置的像素发出的光的强度,所述电路包括:

第一薄膜晶体管,所述第一薄膜晶体管配置为向有机发光膜供给电流;以及
存储电容器,所述存储电容器配置为维持所述第一薄膜晶体管的栅极电位,
其中,所述第一薄膜晶体管包括:

底栅极电极;

沟道部,所述沟道部设置在所述底栅极电极的上层以与所述底栅极电极重叠;

第一栅极绝缘层,所述第一栅极绝缘层设置在所述沟道部和所述底栅极电极之间;

顶栅极电极,所述顶栅极电极设置在所述沟道部的上层以与所述沟道部重叠并与所述底栅极电极连接;以及

第二栅极绝缘层,所述第二栅极绝缘层设置在所述沟道部与所述顶栅极电极之间,并且

其中,所述存储电容器包括由杂质半导体制成的存储电容器电极,所述存储电容器电极设置于与所述沟道部相同的层并且设置在与所述顶栅极电极重叠的区域的外部,以与所述底栅极电极重叠,其中,所述第一栅极绝缘层插入在所述存储电容器电极与所述底栅极电极之间。

2. 根据权利要求1所述的电路,其中,所述第一栅极绝缘层的厚度等于或小于所述第二栅极绝缘层的厚度。

3. 根据权利要求1所述的电路,还包括第二薄膜晶体管,所述第二薄膜晶体管配置为向所述第一薄膜晶体管的栅极和所述存储电容器供给信号,

其中,所述第二薄膜晶体管包括与所述第一薄膜晶体管的所述沟道部位于相同层的半导体区域,

其中,所述半导体区域包括所述第二薄膜晶体管的沟道部和与所述第二薄膜晶体管的所述沟道部连续的杂质掺杂区域,并且

其中,所述杂质掺杂区域、所述第一薄膜晶体管的所述底栅极电极以及所述第一薄膜晶体管的所述顶栅极电极通过共同的接触孔相互连接。

4. 根据权利要求3所述的电路,其中,

所述第一薄膜晶体管和所述第二薄膜晶体管在第一基板上设置在比将所述第一基板和与所述第一基板相对的第二基板粘合的粘合部靠内的区域中,

其中,所述电路还包括:

用于所述第二薄膜晶体管的驱动电路;

用于所述驱动电路的第一配线层,所述第一配线层设置于与所述底栅极电极相同的层;以及

用于所述驱动电路的第二配线层,所述第二配线层设置于与所述顶栅极电极相同的层;并且

其中,所述第一配线层和所述第二配线层设置在所述粘合部下方。

5. 根据权利要求1所述的电路,还包括:

多根电源线,所述多根电源线沿第一方向延伸并且在所述顶栅极电极的上层上相互远离;以及

多根辅助电源线,所述多根辅助电源线位于与所述底栅极电极相同的层并且沿与所述第一方向不同的第二方向延伸,所述多根辅助电源线通过接触部与所述多根电源线连接。

6. 一种OLED显示装置,包括:

排列在第一基板上的多个像素,所述多个像素中的每个像素包括有机发光膜和夹置所述有机发光膜的下电极和上电极;以及

多个像素电路,所述多个像素电路中的每个像素电路配置为通过控制向所述像素供给的电流来控制从所述多个像素中的一个像素发出的光的强度,

其中,所述多个像素电路中的每个像素电路包括:

第一薄膜晶体管,所述第一薄膜晶体管配置为通过所述下电极向所述有机发光膜供给电流;以及

存储电容器,所述存储电容器配置为保持所述第一薄膜晶体管的栅极电位,

其中,所述第一薄膜晶体管包括:

底栅极电极;

沟道部,所述沟道部设置在所述底栅极电极的上层以与所述底栅极电极重叠;

第一栅极绝缘层,所述第一栅极绝缘层设置在所述沟道部和所述底栅极电极之间;

顶栅极电极,所述顶栅极电极设置在所述沟道部的上层以与所述沟道部重叠并与所述底栅极电极连接;以及

第二栅极绝缘层,所述第二栅极绝缘层设置在所述沟道部和所述顶栅极电极之间,并且,

其中,所述存储电容器包括由杂质半导体制成的存储电容器电极,所述存储电容器电极设置于与所述沟道部相同的层并且设置在与所述顶栅极电极重叠的区域外部,以与所述底栅极电极重叠,其中,所述第一栅极绝缘层插入在所述存储电容器电极与所述底栅极电极之间。

7. 根据权利要求6所述的OLED显示装置,其中,所述第一栅极绝缘层的厚度等于或小于所述第二栅极绝缘层的厚度。

8. 根据权利要求6所述的OLED显示装置,其中,

所述多个像素电路中的每个像素电路还包括第二薄膜晶体管,所述第二薄膜晶体管配置为向所述第一薄膜晶体管的栅极和所述存储电容器供给信号,

其中,所述第二薄膜晶体管包括位于与所述第一薄膜晶体管的所述沟道部相同的层的半导体区域,

其中,所述半导体区域包括所述第二薄膜晶体管的沟道部和与所述第二薄膜晶体管的所述沟道部连续的杂质掺杂区域,并且

其中,所述杂质掺杂区域、所述第一薄膜晶体管的所述底栅极电极以及所述第一薄膜晶体管的所述顶栅极电极通过共同的接触孔相互连接。

9. 根据权利要求8所述的OLED显示装置,还包括:

第二基板,所述第二基板与所述第一基板相对;

粘合部,所述粘合部设置为包围所述多个像素电路,所述粘合部将所述第一基板和所述第二基板粘合;

用于所述第二薄膜晶体管的驱动电路,所述驱动电路设置在比所述粘合部靠内的区域

中;

用于所述驱动电路的第一配线层,所述第一配线层设置于与所述底栅极电极相同的层;以及

用于所述驱动电路的第二配线层,所述第二配线层设置在与所述顶栅极电极相同的层,

其中,所述第一配线层和所述第二配线层设置在所述粘合部下方。

10. 根据权利要求6所述的OLED显示装置,还包括:

多根电源线,所述多根电源线沿第一方向延伸并且在所述顶栅极电极的上层上相互远离;以及

多根辅助电源线,所述多根辅助电源线位于与所述底栅极电极相同的层并且沿与所述第一方向不同的第二方向延伸,所述多根辅助电源线通过接触部与所述多根电源线连接。

11. 一种OLED显示装置的制造方法,

所述OLED显示装置包括多个像素和多个像素电路,

所述多个像素中的每个像素包括有机发光膜以及夹置所述有机发光膜的下电极和上电极,

所述多个像素电路中的每个像素电路配置为通过控制向所述像素供给的电流来控制从所述多个像素中的一个像素发出的光的强度,

所述多个像素电路中的每个像素电路包括配置为通过所述下电极向所述有机发光膜供给电流的第一薄膜晶体管以及配置为保持所述第一薄膜晶体管的栅极电位的存储电容器,并且

所述方法包括:

第一步骤:在第一基板上形成所述第一薄膜晶体管的底栅极电极;

第二步骤:在所述底栅极电极上形成第一栅极绝缘层;

第三步骤:在所述第一栅极绝缘层的上面,形成包括所述第一薄膜晶体管的沟道部和所述存储电容器的存储电容器电极的半导体层,使得每个所述沟道部与所述底栅极电极的一部分重叠并且所述存储电容器的每个所述存储电容器电极与所述底栅极电极的另一部分重叠;

第四步骤:在所述半导体层的上面,形成第二栅极绝缘层;

第五步骤:在所述第二栅极绝缘层的上面,形成所述第一薄膜晶体管的顶栅极电极,使得每个所述顶栅极电极在与所述存储电容器电极重叠的区域的外部与沟道部重叠;以及

第六步骤:使用所述顶栅极电极作为掩模,将杂质注入到所述半导体层。

12. 根据权利要求11所述的方法,其中,所述第一栅极绝缘层的厚度等于或小于所述第二栅极绝缘层的厚度。

13. 根据权利要求11所述的方法,其中,

所述多个像素电路中的每个像素电路还包括第二薄膜晶体管,所述第二薄膜晶体管配置为向所述第一薄膜晶体管的栅极和所述存储电容器供给信号,

其中,所述半导体层还包括具有所述第二薄膜晶体管的沟道部的半导体区域,

其中,所述第五步骤包括在所述第二栅极绝缘层的上面形成所述第二薄膜晶体管的顶栅极电极以与所述第二薄膜晶体管的所述沟道部重叠,并且,

其中,该方法还包括以下步骤:

在所述第一薄膜晶体管的所述顶栅极电极和所述第二薄膜晶体管的所述顶栅极电极上形成第三绝缘层;

形成贯穿所述第一栅极绝缘层、所述第二栅极绝缘层以及所述第三绝缘层的接触孔以露出所述第二薄膜晶体管的杂质掺杂区域、所述第一薄膜晶体管的所述底栅极电极以及所述第一薄膜晶体管的所述顶栅极电极;以及

在所述接触孔中形成互连电极。

14. 根据权利要求13所述的方法,其中,

所述第一步骤包括在所述多个像素电路的外侧形成用于所述第二薄膜晶体管的驱动电路的下部配线,

其中,所述第五步骤包括在所述多个像素电路的外侧形成用于所述第二薄膜晶体管的所述驱动电路的上部配线,并且

其中,所述方法还包括以下步骤:

将玻璃料涂布到所述第一基板以使所述玻璃料覆盖所述下部配线和所述上部配线;

将第二基板载置在所述玻璃料上;以及

利用激光束加热所述玻璃料并使所述玻璃料熔融以将所述第一基板和所述第二基板粘合。

15. 根据权利要求11所述的方法,其中,

所述第一步骤包括形成所述底栅极电极的同时,形成多根辅助电源线以使所述多根辅助电源线沿第一方向延伸,并且,

其中,所述方法还包括以下步骤:

在所述第一薄膜晶体管的所述顶栅极电极的上层,形成向所述多个像素输送电流的多根电源线,以使所述多根电源线沿与所述第一方向不同的第二方向延伸并且相互远离;以及

将所述多根辅助电源线和所述多根电源线相互连接。

OLED显示装置及其制造方法、和OLED显示装置中的电路

技术领域

[0001] 本发明涉及一种OLED显示装置、该OLED显示装置中的电路及该OLED显示装置的制造方法。

背景技术

[0002] 有机发光二极管 (OLED) 元件是电流驱动的自发光元件,因此不需要背光。除此之外,OLED显示元件具有实现低电力消耗、宽视角和高对比度的优点,希望有助于平板显示装置的开发。

[0003] 有源矩阵 (active-matrix,AM) OLED显示装置包括用于选择像素的选择晶体管和用于向像素供给电流的驱动晶体管。OLED显示装置中的晶体管是薄膜晶体管 (TFT);特别地,通常使用低温多晶硅 (LTPS) TFT。此外,典型的OLED显示装置包括用于补偿驱动晶体管的阈值电压的差异和变动的补偿电路。

[0004] 具有现有结构的TFT具有迟滞特性。由于迟滞特性,在栅极电位的升高和降低时不同的漏极电流流动。驱动晶体管的迟滞特性引起称为图像残留的现象。例如,当OLED显示装置被控制为在显示黑色画面一段时间后使显示变为白色画面时,在切换操作时屏幕不立即变为白色,而需要几个帧之后显示白色画面。

[0005] 当驱动TFT中长时间没有电流流动时,驱动TFT的迟滞被初始化。如果施加基于初始化迟滞确定的显示白色画面用的 V_{gs} 偏压,则由于迟滞导致电流立即减小,从而无法获得白色画面的预期亮度。

[0006] 另一方面,就制造OLED显示装置而言,期望高效的工艺。OLED显示装置具有多层结构,该多层结构包括具有有机发光元件的像素和用于控制待从像素发出的光的强度的像素电路。OLED显示装置的制造使用具有不同开口图案的掩模重复图案化从而在基板上形成像素电路和有机发光元件。

发明内容

[0007] 因此,需要能够防止图像残留同时能够减少掩模的数量的OLED显示装置的制造技术。

[0008] 本发明的一个方面是提供一种电路,所述电路配置为控制将从OLED显示装置的像素发出的光的强度,所述电路包括:第一薄膜晶体管,所述第一薄膜晶体管配置为向有机发光膜供给电流;以及存储电容器,所述存储电容器配置为维持所述第一薄膜晶体管的栅极电位,其中,所述第一薄膜晶体管包括:底栅极电极;沟道部,所述沟道部设置在所述底栅极电极的上层以与所述底栅极电极重叠;第一栅极绝缘层,所述第一栅极绝缘层设置在所述沟道部和所述底栅极电极之间;顶栅极电极,所述顶栅极电极设置在所述沟道部的上层以与所述沟道部重叠并与所述底栅极电极连接;以及第二栅极绝缘层,所述第二栅极绝缘层设置在所述沟道部与所述顶栅极电极之间,并且其中,所述存储电容器包括由杂质半导体制成的存储电容器电极,所述存储电容器电极设置于与所述沟道部相同的层并且设置在与

所述顶栅极电极重叠的区域的外部,以与所述底栅极电极重叠,其中,所述第一栅极绝缘层插入在所述存储电容器电极与所述底栅极电极之间。

[0009] 本发明的一个方面实现了能够减少图像残留同时减少掩模的数量的OLED显示装置的制造。

[0010] 应该理解的是,前面的一般性描述和下面的详细描述都是示例性和说明性的,而不旨在限制本发明。

附图说明

[0011] 图1示意性地示出了本发明中的OLED显示装置的结构示例;

[0012] 图2A示出了像素电路的结构示例;

[0013] 图2B示出了像素电路的另一结构示例;

[0014] 图2C示出了像素电路的又一结构示例;

[0015] 图3A是用于说明显示区域的一部分的结构的俯视图;

[0016] 图3B是沿着图3A中的线P-Q截取的剖视图;

[0017] 图3C是沿着图3中的线R-S截取的剖视图;

[0018] 图4A示出了底栅极电极的图案的示例;

[0019] 图4B示出了多晶硅层的图案;

[0020] 图4C示出了包括顶栅极电极和扫描线的M1金属层以及下层上的多晶硅层和底栅极电极的图案;

[0021] 图4D示出了M2金属层的图案;

[0022] 图5示出了显示区域的另一结构示例;

[0023] 图6A是像素电路的另一结构示例的俯视图;

[0024] 图6B是像素电路的另一结构示例的剖视图;以及

[0025] 图7示出了设置在玻璃料密封部(glass frit sealer)下方的扫描驱动器用的配线的示例。

具体实施方式

[0026] 在下文中,将参照附图描述本发明的实施方式。应该注意的是,这些实施例仅是用于实现本发明的示例,而不旨在限制本发明的技术范围。

[0027] 本文公开的有机发光二极管(OLED)显示装置的像素电路包括双栅极驱动TFT。双栅极TFT的栅极具有双栅极结构,该双栅极结构包括夹置沟道部的顶栅极电极和底栅极电极。

[0028] 本发明人的研究表明,用双栅极TFT能够显著降低引起图像残留的TFT的迟滞。通过实验制造的双栅极TFT示出了与单栅极TFT相比较小的迟滞特性。

[0029] 然而,双栅极TFT除了通常的TFT结构之外还包括另一个栅极电极。因此,OLED显示装置的制造需要用于形成附加的栅极电极的掩模和图案化步骤。

[0030] 以下公开的像素电路包括与驱动TFT的半导体区域设置在同一层的存储电容器电极。存储电容器用于保持驱动TFT的栅极电位。存储电容器电极由掺杂有杂质的半导体制成,并与驱动TFT的半导体区域一起形成。存储电容器电极形成为与底栅极电极重叠并且与

底栅极电极构成存储电容器。

[0031] 驱动TFT的半导体区域包括沟道部和夹置沟道部的杂质掺杂区域(源极区域和漏极区域)。每个杂质掺杂区域掺杂有杂质并与源电极或漏电极接触。以下公开的OLED显示装置制造方法使用顶栅极电极作为掩模通过使半导体区域掺杂有杂质来形成杂质掺杂区域(自对准工艺)。

[0032] 顶栅极电极设置在与存储电容器电极重叠的区域之外。换句话说,顶栅极电极设置为不与存储电容器电极重叠。因此,驱动TFT的半导体区域的掺杂将杂质施加于与半导体区域同一层上的存储电容器电极。杂质掺杂降低了存储电容器电极的电阻,获得了存储电容器电极所需的特性。

[0033] 如上所述,具有双栅极结构的驱动TFT具有较小的迟滞特性,从而有效地减少由迟滞引起的图像残留。此外,待掺杂有杂质的存储电容器电极形成在与驱动TFT的半导体区域同一层上,而不与顶栅极电极重叠。该结构使得能够通过自对准工艺(图案化和掺杂)同时形成驱动TFT的半导体区域和存储电容器电极。因此,可以用较少数量的掩模来制造OLED显示装置。

[0034] 下文中,参照附图具体说明实施方式。图中共同的部件由相同的附图标记表示。为了清楚理解本说明书,图中的元件的尺寸或形状可以放大。

[0035] 整体结构

[0036] 图1示意性地示出了本发明中的OLED显示装置10的结构示例。OLED显示装置10包括:薄膜晶体管(TFT)基板100,该薄膜晶体管(TFT)基板100上形成有有机发光元件;用于封装有机发光元件的封装基板200;以及用于将TFT基板100与封装基板200粘合的粘合部(玻璃料密封部)300。TFT基板100与封装基板200之间的空间充满干燥空气并用粘合部300密封。

[0037] 在TFT基板100的显示区域125的外侧的阴极电极形成区域114的周围,设置有扫描驱动器131、发光驱动器132、保护电路133、驱动器IC 134以及解复用器136。驱动器IC 134经由柔性印刷电路(flexible printed circuit,FPC)135连接到外部装置。

[0038] 扫描驱动器131驱动TFT基板100上的扫描线。发射驱动器132驱动发射控制线以控制子像素的发光时间段。驱动器IC 134可以使用各向异性导电膜(anisotropic conductive film,ACF)安装。

[0039] 驱动器IC 134向扫描驱动器131和发射驱动器132提供电力和定时信号(控制信号),并且进一步向解复用器136提供电力和数据信号。

[0040] 解复用器136将驱动器IC 134的一个引脚的输出依次输出到n根数据线(n是大于1的整数)。解复用器136将来自驱动器IC 134的数据信号的输出数据线在每个扫描时段内改变n次从而对驱动器IC 134的输出引脚数的n倍的数据线进行驱动。

[0041] 像素电路的结构

[0042] 在基板100上形成多个像素电路以控制要供给到子像素的阳极电极的电流。图2A示出了像素电路的结构示例。每个像素电路包括第一晶体管T1、第二晶体管T2、第三晶体管T3以及存储电容器C1。像素电路控制作为子像素的OLED元件E1的发光。晶体管是薄膜晶体管(TFT)。在下文中,第一晶体管T1至第三晶体管T3简称为晶体管T1至晶体管T3。

[0043] 晶体管T2是用于选择子像素的开关。晶体管T2是p沟道TFT,其栅极端子与扫描线

106连接。漏极端子与数据线105连接。源极端子与晶体管T1的栅极端子连接。

[0044] 晶体管T1是用于驱动OLED元件E1的晶体管(驱动TFT)。晶体管T1是p沟道TFT,并且其栅极端子与晶体管T2的源极端子连接。晶体管T1的源极端子与电源线(Vdd) 108连接。漏极端子与晶体管T3的源极端子连接。存储电容器C1设置在晶体管T1的栅极端子和源极端子之间。

[0045] 晶体管T3是用于控制驱动电流向OLED元件E1的供给/停止的开关。晶体管T3是p沟道TFT,其栅极端子与发射控制线107连接。晶体管T3的源极端子与晶体管T1的漏极端子连接。漏极端子与OLED元件E1连接。

[0046] 接下来,描述像素电路的操作。扫描驱动器131向扫描线106输出选择脉冲以使晶体管T2接通。经由数据线105从驱动器IC 134供给的数据电压存储于存储电容器C1。存储电容器C1在一帧的时间段期间保持所存储的电压。根据所存储的电压,晶体管T1的电导以模拟方式变化,由此晶体管T1向OLED元件E1供给与发光程度相对应的正向偏置电流。

[0047] 晶体管T3位于驱动电流的供给路径上。发射驱动器132向发射控制线107输出控制信号以控制晶体管T3接通或断开。当晶体管T3接通时,驱动电流被供给至OLED元件E1。当晶体管T3断开时,该供给停止。可以通过接通和断开晶体管T3来控制一个场的周期内的点亮时间段(占空比)。

[0048] 图2B示出了像素电路的另一结构示例。与图2A中的像素电路的区别在于,晶体管T2a和晶体管T3。晶体管T2a是具有与图2A中的晶体管T2相同的功能的开关,或者是用于选择子像素的开关。

[0049] 晶体管T3可以用于各种目的。例如,可以使用晶体管T3将OLED元件E1的阳极电极一次复位至低于黑色信号电平的足够低的电压,以防止由OLED元件E1之间的漏电流引起的串扰。

[0050] 晶体管T3也可以用于测量晶体管T1的特性。例如,通过在所选择的偏压条件下测量从电源线108(Vdd)流到参考电压供给线109(Vref)的电流,能够准确地测量晶体管T1的电压-电流特性,使得晶体管T1将在饱和区域中操作,开关晶体管T3将在线性区域中操作。如果通过在外电路产生数据信号来补偿各子像素的晶体管T1之间的电压-电流特性的差异,能够获得高度均匀的显示图像。

[0051] 另一方面,当晶体管T1截止并且晶体管T3在线性区域中操作时,通过从参考电压供给线109施加使OLED元件E1发光的电压,能够准确地测量OLED元件E1的电压-电流特性。在OLED元件E1由于长期使用而劣化的情况下,例如,如果通过在外电路产生数据信号以补偿劣化,则显示装置可具有长寿命。

[0052] 图2A和图2B中的电路结构是示例;像素电路可以具有不同的电路结构。虽然图2A和图2B中的像素电路使用p沟道TFT,但是像素电路可以采用n沟道TFT。

[0053] 显示区域的细节

[0054] 在下文中,描述像素布局、像素电路的物理结构以及OLED显示装置的制造方法。具体地,详细描述驱动TFT(第一晶体管T1)和存储电容器C1的结构及其制造方法。为了简化说明,描述采用具有图2C中所示的像素电路结构的子像素的示例。图2C中的像素电路具有从图2A所示的像素电路中省略晶体管T3和发射控制线的结构。以下描述的元件结构和制造方法可应用于类似于图2A和图2B所示的像素电路结构的其它像素电路结构。

[0055] 图3A是用于示出显示区域125的一部分的结构的俯视图。图3A中的元件被透视绘出,以帮助观察层叠的元件。图3A包括两个主像素。一个主像素由三个子像素组成:红色子像素、绿色子像素以及蓝色子像素。每个子像素(OLED元件)与一个像素电路相关联。像素的边界根据子像素组被循环设置的情况下与相邻的子像素组之间的关系来确定。每个像素可以具有矩形形状或不同于矩形的形状。

[0056] 下文的描述中的上下左右对应于图3A的上下左右。水平方向对应于以矩阵排列的像素的行方向,竖直方向对应于以矩阵排列的像素的列方向。图3A的纸面的法线方向对应于显示区域125(子像素和像素电路)的层叠方向。

[0057] 在图3A中,为了简化说明,OLED元件(子像素)和像素电路的元件的一部分由附图标记表示。不同颜色的子像素的像素电路在某些部分具有不同的物理结构,但具有相同的电路结构。因此,在一个OLED元件或像素电路中对具有附图标记的元件的描述可应用于没有附图标记的其它OLED元件或像素电路。

[0058] 在图3A的像素布局示例中,红色子像素的发光区域165R设置在绿色子像素的发光区域165G的上方。蓝色子像素的发光区域165B设置在红色子像素的发光区域165R的右侧和绿色子像素的发光区域165G的右侧。红色发光区域165R和绿色发光区域165G在竖直方向交替地设置成列。

[0059] 蓝色发光区域165B在竖直方向上连续地设置为列。在上侧的像素行中,蓝色发光区域165B比红色发光区域165R更靠近绿色发光区域165G。在下侧的像素行中,蓝色发光区域165B比绿色发光区域165G更靠近红色发光区域165R。图3A中所示的像素布局图案在整个显示区域125中重复。

[0060] 图3A中的像素布局是一个示例,并且本发明的特征可应用于任何其它的像素布局,例如,红色子像素列、绿色子像素列和蓝色子像素列交替设置的RGB条纹排列或pentile排列。例如,两个相邻的蓝色发光区域可以无边界,并且一对无边界的发光区域可以与其它对分离。

[0061] 在每个子像素中,发光区域设置在阳极电极162内。阳极电极162通过接触部178、电极181和接触部176与驱动TFT T1的漏极连接。接触部178将阳极电极162和电极181相互连接;接触部176将电极181和驱动TFT T1的漏极相互连接。

[0062] 如稍后将描述的,驱动TFT T1具有双栅极结构。本发明中的双栅极结构包括在层叠方向上夹置半导体区域的顶栅极电极157以及底栅极电极153,在顶栅极电极157与底栅极电极153之间插入有绝缘层。

[0063] 驱动TFT T1的源极通过接触部177与电源线108连接。电源线108设置为在竖直方向上延伸并且在水平方向上规则地相互远离。每个像素列被供给来自三根电源线108的电流。

[0064] 驱动TFT T1的顶栅极电极157通过接触部174、电极183和接触部173与底栅极电极153连接。接触部174将顶栅极电极157和电极183相互连接;接触部173将电极183和底栅极电极153相互连接。

[0065] 顶栅极电极157和底栅极电极153还通过电极183和接触部172与开关TFT(第二晶体管)T2的漏极连接。接触部172将电极183和开关TFT T2的漏极相互连接。

[0066] 存储电容器C1设置在存储电容器电极191和底栅极电极153之间。存储电容器电极

191设置(形成)为在层叠方向上与底栅极电极153重叠。存储电容电极191设置(形成)在与顶栅极电极157重叠的区域的外部。底栅极电极153的一部分与顶栅极电极157(其一部分)相对,底栅极电极153的另一部分与存储电容器电极191相对。

[0067] 如稍后将描述的,存储电容器电极191是掺有杂质的半导体并且与驱动TFT T1的半导体区域形成于同一层。存储电容器电极191形成为不与顶栅极电极157重叠。存储电容器电极191以与驱动TFT T1的半导体区域相同的工艺形成。此外,通过自对准工艺而不使用掩模,用杂质对存储电容器电极191和驱动TFT T1的半导体区域同时掺杂。

[0068] 扫描线106与开关TFT T2重叠以用作开关TFT T2的栅极。扫描线106设置成在水平方向上延伸并且在竖直方向上规则地相互远离。每个像素行被供给来自一根扫描线106的扫描信号。

[0069] 开关TFT T2的源极通过接触部171与数据线105连接。接触部171将开关TFT T2的源极和数据线105相互连接。数据线105设置成在竖直方向上延伸并且在水平方向上规则地相互远离。每个像素列被供给来自三根数据线105的确定子像素的亮度的控制信号。

[0070] 图3B是沿着图3A中的线P-Q截取的剖视图。图3C是沿着图3A中的线R-S截取的剖视图。以下描述中的竖直方向对应于图中的竖直方向,其是多层膜的层叠方向。以下描述中的水平方向对应于图中的水平方向。为了便于观察,图3B中的元件的阴影图案与图3A中的阴影图案不同。

[0071] 图3B主要示意性地示出了OLED元件的结构以及像素电路的开关TFT T2和存储电容器C1的结构。OLED元件和像素电路设置在绝缘基板151和封装基板200之间。

[0072] OLED元件包括下电极(例如,阳极电极162)、上电极(例如,阴极电极167)和有机发光膜。图3B包括有机红色发光膜166R和有机绿色发光膜166G。图3B中示出的是顶部发射型子像素的示例,其中,阴极电极167是使来自有机发光膜的光向封装基板200透射的透明电极。子像素可以是底部发射型。

[0073] 阴极电极167具有完全覆盖整个显示区域125的形状。针对各子像素分离地形成阳极电极162。来自有机发光膜的光的一部分被阳极电极162反射,通过阴极电极167和封装基板200,并且射出到显示装置10的显示面。子像素可以具有阳极电极是上电极并且阴极电极是下电极的结构。

[0074] 在绝缘基板151上方,设置有底栅极电极153,其中,绝缘层152插入在绝缘基板151与底栅极电极153之间。在底栅极电极153上设置有下列栅极绝缘层(第一栅极绝缘层)154。在下列栅极绝缘层154上面,设置有开关TFT T2的半导体区域和存储电容器C1的存储电容器电极191。例如,半导体区域和存储电容器电极191在同一层(半导体层)并且由低温多晶硅(LTPS)制成。

[0075] 半导体区域包括源极142、沟道区域141A和141B以及漏极143。源极142和漏极143由掺有高浓度杂质的LTPS制成。在这个示例中,源极142和漏极143是p型半导体。源极142和漏极143之间的沟道区域141A和141B是i型半导体。

[0076] 存储电容器电极191与源极142和漏极143同样地,由掺有高浓度杂质的LTPS制成。存储电容器电极191设置为在层叠方向上与底栅极电极153相对。存储电容器电极191、底栅极电极153和由存储电容器电极191和底栅极电极153夹置的下列栅极绝缘层154构成存储电容器C1。

[0077] 在开关TFT T2的半导体区域和存储电容器电极191上设置有上栅极绝缘层(第二栅极绝缘层)156。在上栅极绝缘层156上面,设置扫描线106以覆盖沟道区域141A和141B。扫描线106是开关TFT T2的栅极电极,并且与沟道区域141A、141B相对,其中,上栅极绝缘层156插入在扫描线106与沟道区域141A、141B之间。

[0078] 驱动TFT T1的顶栅极电极157与扫描线106设置于同一层。如图3A所示,顶栅极电极157包括与驱动TFT T1的半导体区域相对的区域和从驱动TFT T1向开关TFT T2延伸的臂区域。

[0079] 在扫描线106和驱动TFT T1的顶栅极电极157的层上面,设置有层间绝缘层158。在层间绝缘层158上面,设置有数据线105、电极183和电源线108。它们被设置在同一层并相互远离。层间绝缘层158的一接触孔中设置的接触部171将数据线105和开关TFT T2的源极142相互连接。设置在层间绝缘层158的另一个接触孔中的接触部175将电源线108和存储电容器电极191相互连接。

[0080] 此外,设置在层间绝缘层158的其它三个接触孔中的接触部172、173和174分别将电极183与开关TFT T2的漏极143、驱动TFT T1的底栅极电极153以及驱动TFT T1的顶栅极电极157相互连接。底栅极电极153与顶栅极电极157短路并具有与顶栅极电极157相同的电位。

[0081] 在数据线105、电极183和电源线108的层上面,设置平坦化绝缘层161。在平坦化绝缘层161上面,设置有阳极电极162。在阳极电极162上面,设置有助于隔离OLED元件的绝缘像素限定层(pixel defining layer,PDL)163。

[0082] OLED元件由层叠在一起的阳极电极162、有机发光膜166R或166G和阴极电极167(其一部分)构成。OLED元件形成在像素限定层163的开口中。如从该描述中可知,像素限定层163的开口限定于像素的发光区域。

[0083] 阳极电极162上面设置有有机发光膜166R或166G。有机发光膜166R和166G的每一者在像素限定层163的开口及其周围沉积在像素限定层163上。有机发光膜166R和166G上面设置有阴极电极167。

[0084] 阴极电极167是透明电极。阴极电极167使来自有机发光膜166R和166G的可见光的全部或一部分透过。可以在阴极电极167上设置罩层。

[0085] 在一个阴极电极167和一个阳极电极162之间设置有一个有机发光膜。更详细地描述,多个阳极162设置在同一平面上(例如,设置在平坦化层161上),并且在一个阳极电极162上面设置有一个有机发光膜。

[0086] 封装基板200被固定在距TFT基板100预定的距离处。封装基板200是透明的绝缘基板,该透明的绝缘基板可以由玻璃制成。在TFT基板100和封装基板200之间保持空间,诸如干燥空气的气体被严密地封装在该空间中。这种气密结构防止湿气进入并损坏有机发光元件。在封装基板200的光射出面(正面)上设置 $\lambda/4$ 板201和偏光板202以防止从外部进入的光的反射。

[0087] 可以使用与封装基板200不同的封装结构单元,例如,具有无机膜和有机膜的层叠结构的薄膜封装(thin film encapsulation,TFE)结构单元、或者通过由耐水渗透性高的材料制成的柔性或非柔性的封装基板覆盖整个区域的结构。

[0088] 本发明中的OLED的装置结构是所谓的顶部发射型。在顶部发射型的情况下,来自

有机发光膜的光的一部分被阳极电极162反射,通过阴极电极167和封装基板200,并到达显示装置10的显示面。在OLED元件具有腔结构的情况下,来自有机发光膜的光在反射性阳极电极162和半透射性阴极电极167之间反复地反射。该多次反射产生增强具有谐振波长的光的谐振效应。以下这样的光从半透射性的透明阴极电极167向显示装置10的显示面射出:在该光中,子像素的颜色的波长分量已经由谐振效应增强。

[0089] 图3C主要示意性地示出了像素电路的驱动TFT T1的结构。驱动TFT T1具有双栅极结构。在绝缘基板151上方设置有底栅极电极153,绝缘层152插入在绝缘基板151与底栅极电极153之间。底栅极电极153上面设置有下列栅极绝缘层154。

[0090] 在下列栅极绝缘层154上面,设置有驱动TFT T1的半导体区域。驱动TFT T1的半导体区域与开关TFT T2的半导体区域位于同一层并且由LTPS制成。

[0091] 该半导体区域包括源极147、沟道部145以及漏极146。源极147和漏极146由掺有高浓度杂质的LTPS制成。在该示例中,源极147和漏极146由p型半导体制成。由源极147和漏极146夹置的沟道部145由i型半导体制成。

[0092] 顶栅极电极157设置为覆盖沟道部145,上栅极绝缘层156插入在顶栅极电极157与沟道部145之间。沟道部145由顶栅极电极157和底栅极电极153夹置。这种双栅极结构显著地减小了导致图像残留的TFT迟滞。

[0093] 在图3C的示例中,底栅极电极153的宽度(水平方向上的尺寸)大于顶栅极电极157的宽度。其可以等于或小于顶栅极电极157的宽度。

[0094] 在一个示例中,下列栅极绝缘层154的厚度不大于或小于上栅极绝缘层156的厚度。这种结构进一步减小了驱动TFT T1的迟滞特性。

[0095] 驱动TFT T1的制造工艺从底层到顶层依次地形成多个层。对下列栅极绝缘层154的处理损伤小于对上栅极绝缘层156的处理损伤。较薄的下列栅极绝缘层154使得迟滞特性较小,除此之外,还获得驱动TFT T1的其它良好的特性。

[0096] 层间绝缘层158设置在顶栅极电极157的层上面。在层间绝缘层158上面,电极181和电源线108设置在同一层。电源线108通过设置在贯穿上栅极绝缘层156和层间绝缘层158的接触孔中的接触部177与源极147连接。接触部177将电源线108和源极147相互连接。

[0097] 电极181和电源线108的层的上面,设置有平坦化绝缘层161。在平坦化绝缘层161上面,设置有阳极电极162。阳极电极162通过电极181与驱动TFT T1的漏极146连接。

[0098] 电极181通过设置在平坦化层161中的接触孔中的接触部178,与阳极电极162连接。接触部178将电极181和阳极电极162相互连接。如图3A所示,阳极电极162在不与有机发光膜重叠的部分上,与接触部178连接。

[0099] 电极181还通过设置在贯穿上栅极绝缘层156和层间绝缘层158的接触孔中的接触部176与漏极146连接。接触部176将电极181和漏极146相互连接。

[0100] 制造方法

[0101] 概述了OLED显示装置10的制造方法。在以下描述中,在同一步骤(同时)形成的元件是位于同一层的元件。OLED显示装置10的制造方法首先通过化学气相沉积(CVD)将例如氮化硅沉积到由玻璃制成的绝缘基板151上来形成绝缘层152。

[0102] 接下来,该方法通过溅射将金属沉积在绝缘层152上并对金属进行图案化从而形成底栅极电极153。图4A示出了底栅极电极153的图案的一个示例。金属可以是Mo,Nb,W,Mo

和Nb的合金或Mo和W的合金。

[0103] 接下来,该方法通过CVD将例如氮化硅沉积到底栅极电极153和绝缘层152上以形成下栅极绝缘层154。接下来,该方法通过公知的低温多晶硅TFT制造技术形成多晶硅层。例如,该方法可以通过利用CVD沉积非晶硅并通过准分子激光退火(excimer laser annealing,ELA)使非晶硅结晶来形成多晶硅层。

[0104] 图4B示出了多晶硅层(半导体层)的图案。多晶硅层包括开关TFT T2的半导体区域401、驱动TFT T1的半导体区域402和存储电容器电极191。为了便于理解,图4B包括一些未设置的接触部以及多晶硅层的图案。

[0105] 图4B还包括如虚线所示的底栅极电极153的图案。虽然存储电容器电极191由掺有高浓度杂质的多晶硅制成,但是为了便于说明,掺杂前的多晶硅也称为存储电容器电极191。

[0106] 如图4B所示,每个底栅极电极153与驱动TFT T1的半导体区域402和存储电容器电极191相对。换句话说,在层叠方向上,驱动TFT T1的半导体区域402(其一部分)与底栅极电极153的一部分重叠,存储电容器电极191与底栅极电极153的另一部分重叠。在图4B的示例中,当在层叠方向上观察时,整个存储电容器电极191被包括在底栅极电极153中。

[0107] 接下来,该方法通过CVD将例如氧化硅沉积到多晶硅层和下栅极绝缘层154上以形成上栅极绝缘层156。另外,该方法通过溅射沉积金属并且对该金属进行图案化以形成包括顶栅极电极157和扫描线106的M1金属层。用于M1金属层的金属的示例是Mo、W、Nb、MoW、MoNb、Al、Nd、Ti、Cu、Cu合金、Al合金、Ag或Ag合金。金属层可以是单层或多层。

[0108] 图4C示出了包括顶栅极电极157和扫描线106的M1金属层以及下层的多晶硅层和底栅极电极153的图案。为了便于理解,图4C包括一些未设置的接触部。

[0109] 每个顶栅极电极157包括与驱动TFT T1的半导体区域402和底栅极电极153相对的区域以及从驱动TFT T1朝向开关TFT T2延伸的臂区域。半导体区域402的一部分不与顶栅极电极157重叠,而在顶栅极电极157的外部露出。存储电容器电极191不与顶栅极电极157重叠,而形成在顶栅极电极157覆盖的区域的露出部。

[0110] 每根扫描线106与开关TFT T2的半导体区域401相对。每个开关TFT T2的半导体区域401的一部分不与扫描线106重叠,而在扫描线106的外部露出。

[0111] 接下来,该方法使用顶栅极电极157和扫描线106作为掩模通过离子注入使半导体层掺杂有高浓度杂质(自对准工艺)。例如,杂质包括硼或铝元素。

[0112] 通过该掺杂步骤,制造开关TFT T2的源极142和漏极143以及驱动TFT T1的源极147和漏极146,并完成存储电容器电极191。由于如上所述存储电容器电极191在顶栅极电极157的外部露出,因此通过自对准掺杂工艺施加杂质。

[0113] 在同一层通过相同的工艺形成存储电容器电极191和双栅极驱动TFT的半导体区域,便于制造用于双栅极驱动TFT的栅极电极的存储电容器的存储电容器电极191。此外,在层叠方向上与顶栅极电极157重叠的区域之外形成存储电容器电极191并且通过自对准工艺使存储电容器电极掺杂有杂质,消除了要使用的掩模的数量的增加。

[0114] 接下来,该方法通过CVD沉积例如氧化硅以形成层间绝缘层158。该方法通过各向异性蚀刻在层间绝缘层158、上栅极绝缘层156和下栅极绝缘层154中开设接触孔。

[0115] 接下来,该方法通过溅射来沉积诸如Ti/Al/Ti的铝合金,并对合金进行图案化以

形成M2金属层。图4D示出了M2金属层的图案。M2金属层包括数据线105、电源线108、电极181和电极183以及接触部171至177。

[0116] 接下来,该方法沉积光敏有机材料以形成平坦化层161,随后开设接触孔以连接阳极电极162和驱动TFT的漏极146。该方法在设置有接触孔的平坦化层161上形成阳极电极162。每个阳极电极162通过接触部178、电极181以及接触部176连接到驱动TFT的漏极146。

[0117] 阳极电极162包括三层:由ITO、IZO、ZnO、In₂O₃等制成的透明膜;由Ag、Mg、Al、Pt、Pd、Au、Ni、Nd、Ir、Cr或其金属化合物制成的反射膜;以及如上所述的另一透明膜。阳极电极162的三层结构仅仅是一个示例,阳极电极162可以具有两层结构。

[0118] 接下来,该方法例如通过旋涂来沉积光敏有机树脂,并对光敏有机树脂进行图案化以形成像素限定层163。通过图案化,在像素限定层163中形成孔;子像素的阳极电极162在所形成的孔的底部露出。像素限定层163使子像素的各发光区域分离。

[0119] 接下来,该方法将有机发光材料施加到设置有像素限定层163的绝缘基板151上以形成有机发光膜(有机发光层)。例如,通过使用金属掩模在阳极电极162上沉积用于R、G或B的颜色的有机发光材料来形成有机发光膜。

[0120] 在使用金属掩模选择性地沉积有机发光材料的情况下,该方法将具有比发光区域稍大的开口的金属掩模一个接一个地正确对准地设置在绝缘基板151上,以选择性地沉积各色的有机发光材料。由于电流仅在像素限定层163的开口内流动,所以这些区域成为发光区域。

[0121] 有机发光膜的一示例从底部依次由空穴注入层、空穴输送层、发光层、电子输送层和电子注入层组成。有机发光膜可以具有从电子输送层/发光层/空穴输送层、电子输送层/发光层/空穴输送层/空穴注入层、电子注入层/电子输送层/发光层/空穴输送层和单个发光层中选出的任意结构。发光层的材料根据子像素的颜色而不同;根据颜色来控制空穴注入层和空穴输送层的膜厚。

[0122] 接下来,该方法将用于阴极电极167的金属施加到TFT基板100上,在TFT基板100中,像素限定层163和(像素限定层163的开口中的)有机发光膜露出。金属沉积在有机发光膜上。

[0123] 透明阴极电极167的层例如通过蒸镀Li、Ca、LiF/Ca、LiF/Al、Al、Mg或它们的合金而形成。阴极电极167的膜厚被优化以提高光提取效率并确保更好的视角依赖性。如果阴极电极167的电阻太高以至于发光亮度的均匀性受到损害,则可以由诸如ITO、IZO、ZnO或In₂O₃的用于透明电极的材料形成附加的辅助电极层。为了提高光提取效率,该方法可以在形成阴极电极167之后,通过沉积折射率高于玻璃的绝缘体来形成罩层。

[0124] 通过上述过程,形成与R、G和B子像素相对应的OLED元件;阳极电极162与(像素限定层163的开口内的)有机发光膜接触的区域成为红色发光区域165R、绿色发光区域165G和蓝色发光区域165B。

[0125] 接着,该方法在TFT基板100的周围涂布玻璃料,在其上放置封装基板200,并通过激光束来加热玻璃料使其熔融,从而密封TFT基板100和封装基板200。之后,该方法在封装基板200的光射出侧上形成 $\lambda/4$ 板201和偏光板202以完成显示装置10的制造。

[0126] 其它结构示例

[0127] 图5示出了显示区域125的另一结构示例。显示区域125除了图3A所示的结构之外,

还包括辅助电源线102。辅助电源线102通过与底栅极电极153相同的工艺形成为与底栅极电极153同一层。辅助电源线102设置为如同扫描线106那样在水平方向(行方向)上延伸并且在竖直方向(列方向)上相互远离。

[0128] 每个辅助电源线102通过贯穿下栅极绝缘层154、上栅极绝缘层156和层间绝缘层158的接触部121与电源线108连接。每个接触部121将电源线108和辅助电源线102相互连接。接触部121可以与存储电容器电极191(掺杂的半导体区域)连接。设置成网状的辅助电源线102和电源线108实现了向驱动TFT T1提供更稳定的电位。

[0129] 虽然图5的示例提供了与扫描线106相邻的辅助电源线102,但是辅助电源线102也可以设置在其它位置。辅助电源线102的数量可以等于、大于或小于扫描线106的数量。每个辅助电源线102可以在接触部121与所有的电源线108连接,或者在接触部121与一部分电源线108连接。

[0130] 图6A和图6B示出了像素电路的另一个结构例。在该结构示例中,顶栅极电极157、开关TFT T2的漏极143和底栅极电极153通过设置在单个接触孔中的单个接触部179相互连接。接触部179是将图3B所示的接触部172、173和174联合的接触部。贯穿三个绝缘层的该接触孔通过单次蚀刻而形成。

[0131] 通过单个接触部将M2金属层、多晶硅层和M1金属层相互连接,减小了接触部所占的面积。因此,能够扩大存储电容器电极和存储电容器。

[0132] 图7示出了设置在粘合部(玻璃料密封部)300下的用于扫描驱动器的配线的例子。扫描驱动器131和显示区域125设置在粘合部300的内侧(图7中,图的右侧)。

[0133] 用于扫描驱动器的配线包括:与底栅极电极153同一层的下部配线层313以及与顶栅极电极157(M1金属层)同一层的上部配线层315。在下部配线层313和基板151之间设置绝缘层152。在下部配线层313和上部配线层315之间设置下栅极绝缘层154和上栅极绝缘层156。在上部配线层315和粘合部300之间设置与上部配线层315和粘合部300接触的层间绝缘层158。

[0134] 这种配置使得用于扫描驱动器的配线设置在与粘合部300重叠的区域中或粘合部300与基板151之间,其中,一部分配线设置于M1层,其余的配线设置为与底栅极电极153同一层,从而能够实现窄边框。

[0135] OLED显示装置10的制造涂布玻璃料以覆盖下栅极绝缘层154和上栅极绝缘层156,在其上载置封装基板200,使用激光束加热玻璃料并使其熔融来密封TFT基板100和封装基板200。

[0136] 由于用激光束加热粘合部(玻璃料)300使其熔融,所以下部配线层313(包括底栅极电极153的层)和上部配线层315(包括顶栅极电极157的M1金属层)由诸如Mo(钼)、Nb(铌)、W(钨)的高熔点金属或高熔点金属的合金制成。

[0137] 如上所述,已经描述了本发明的实施方式;然而,本发明不限于前述实施例。本领域技术人员可以在本发明的范围内容易地变更、追加或变换前述实施例中的每个元件。一个实施方式的结构的一部分可以被替换为另一个实施方式的结构,或者一实施方式的结构可以被包含在另一个实施方式的结构中。

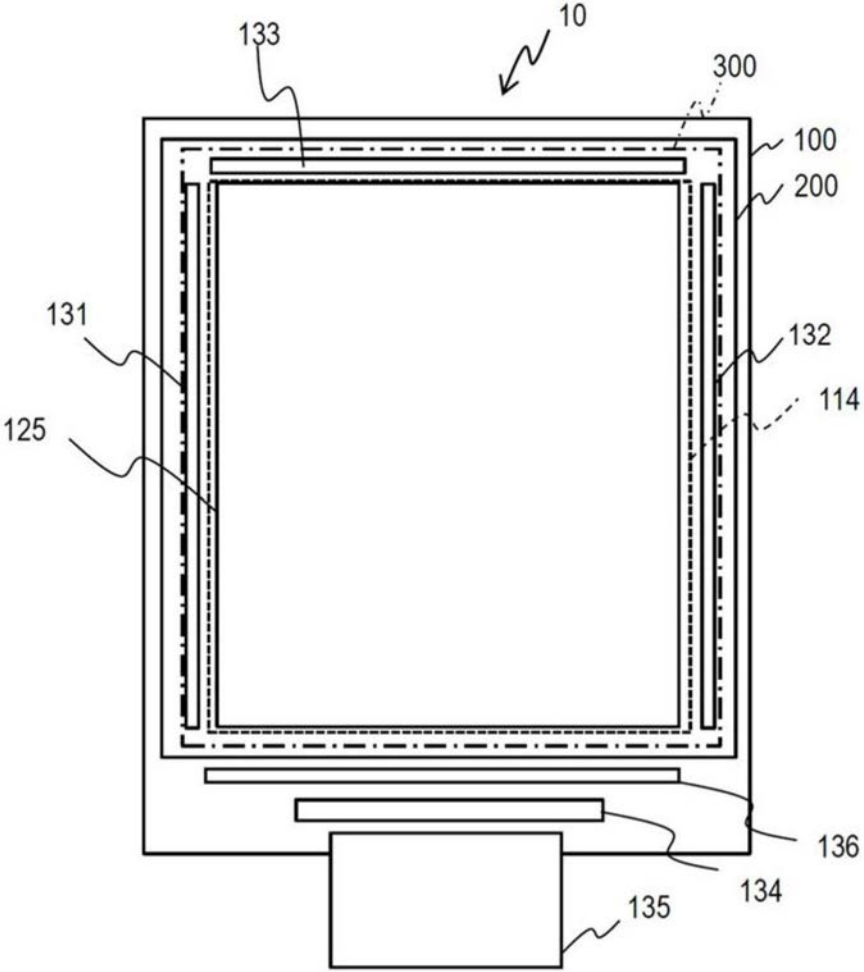


图1

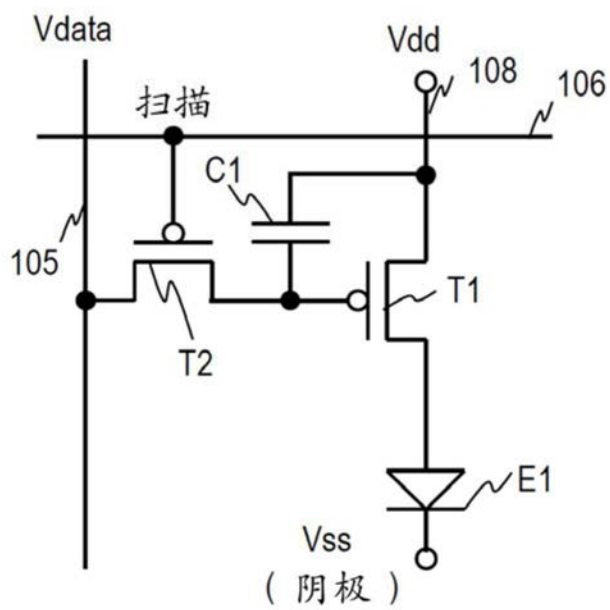


图2C

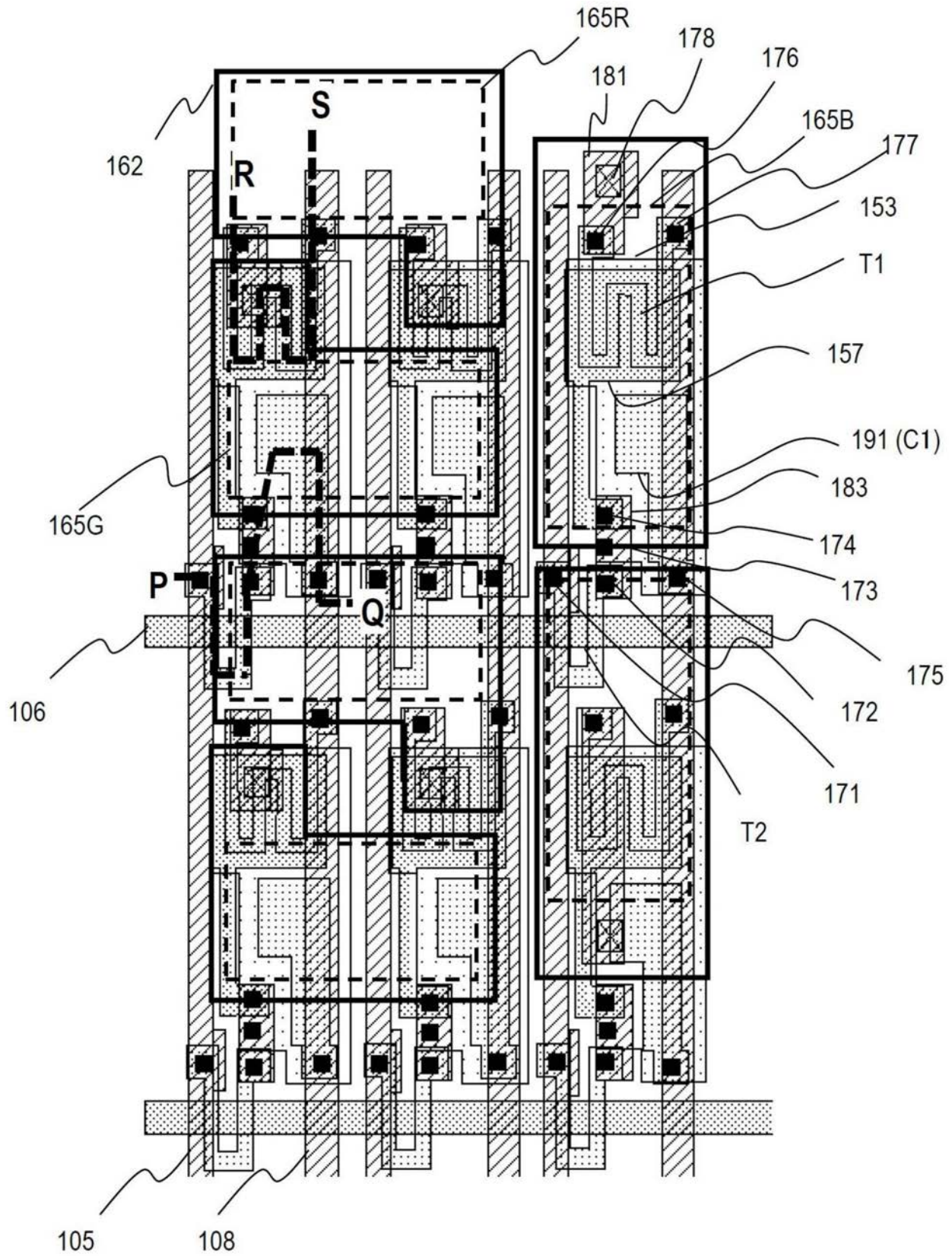


图3A

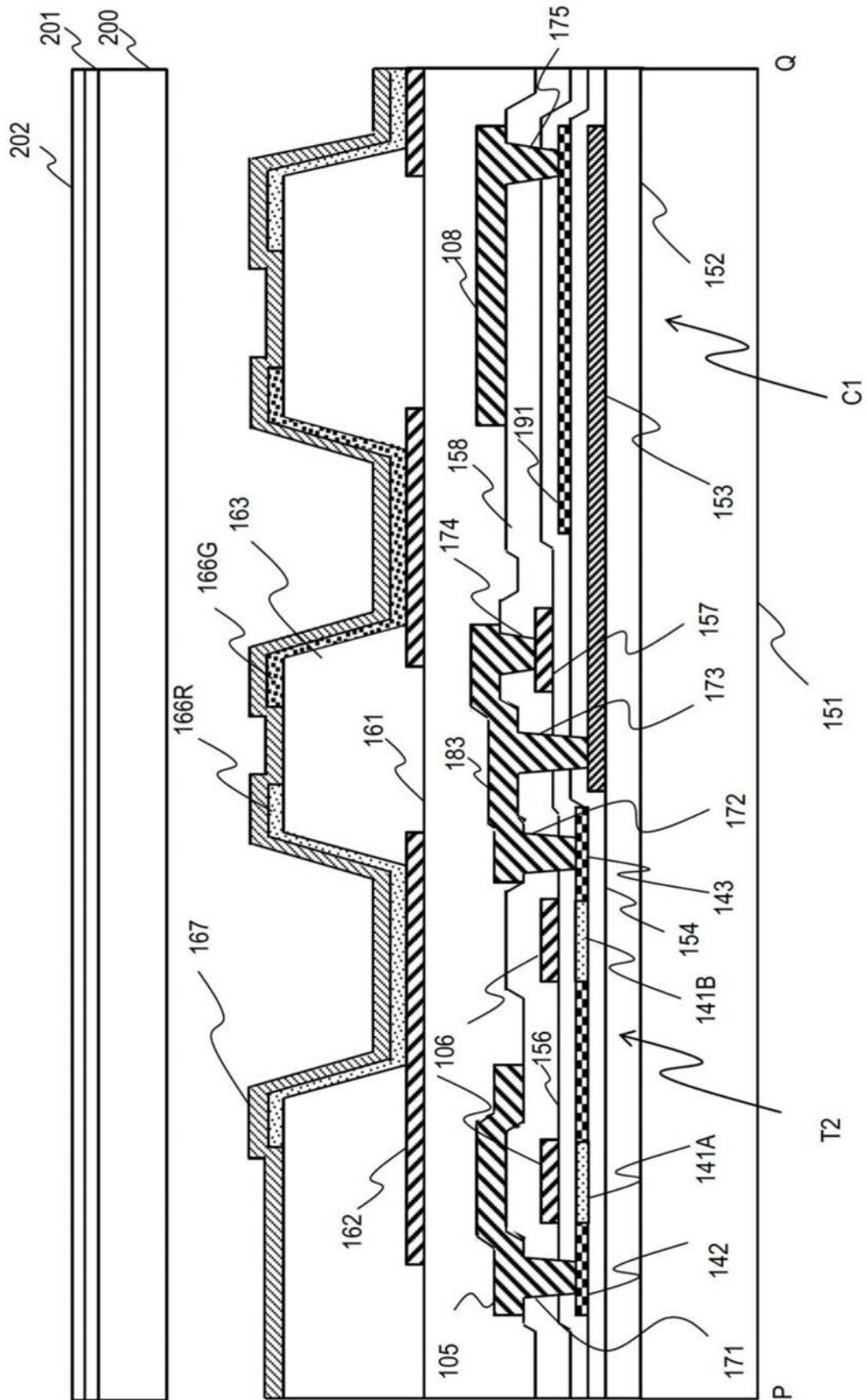


图3B

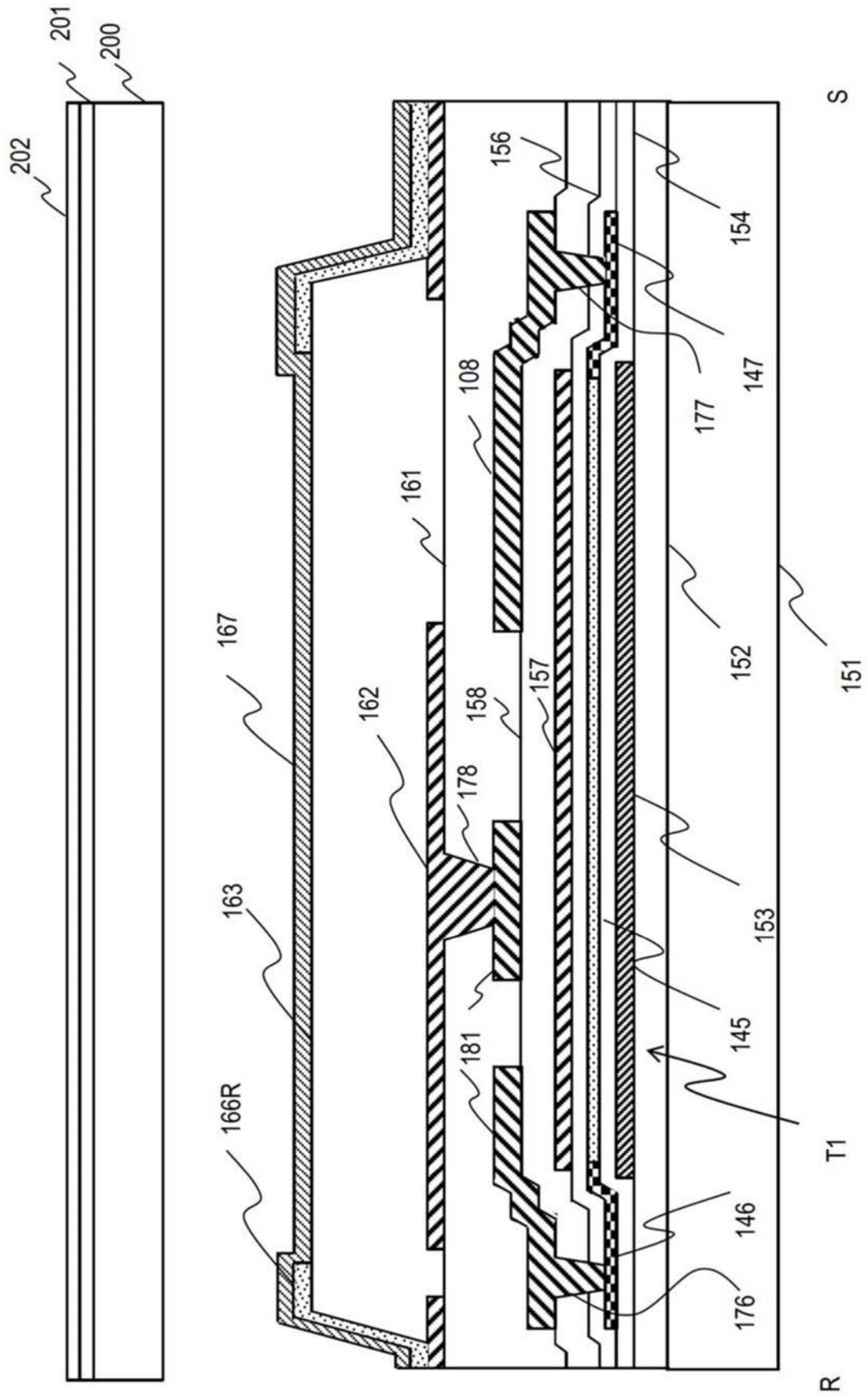


图3C

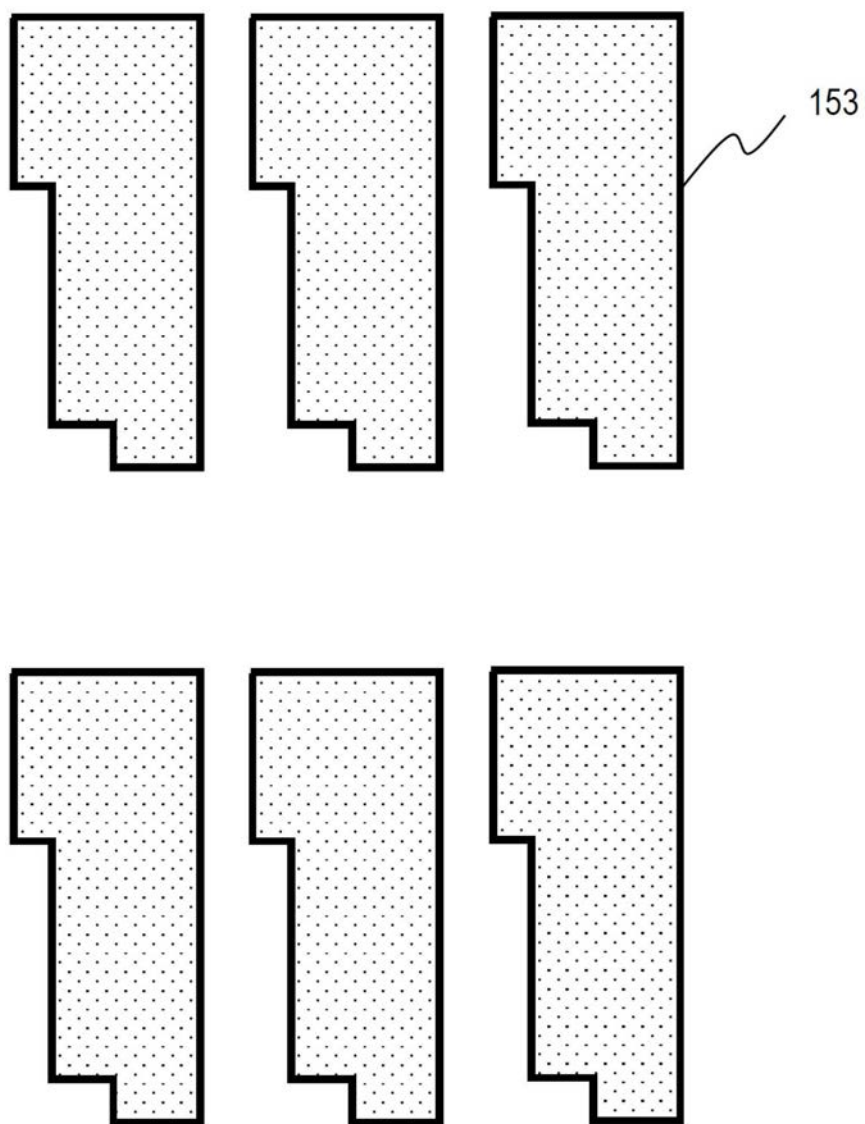


图4A

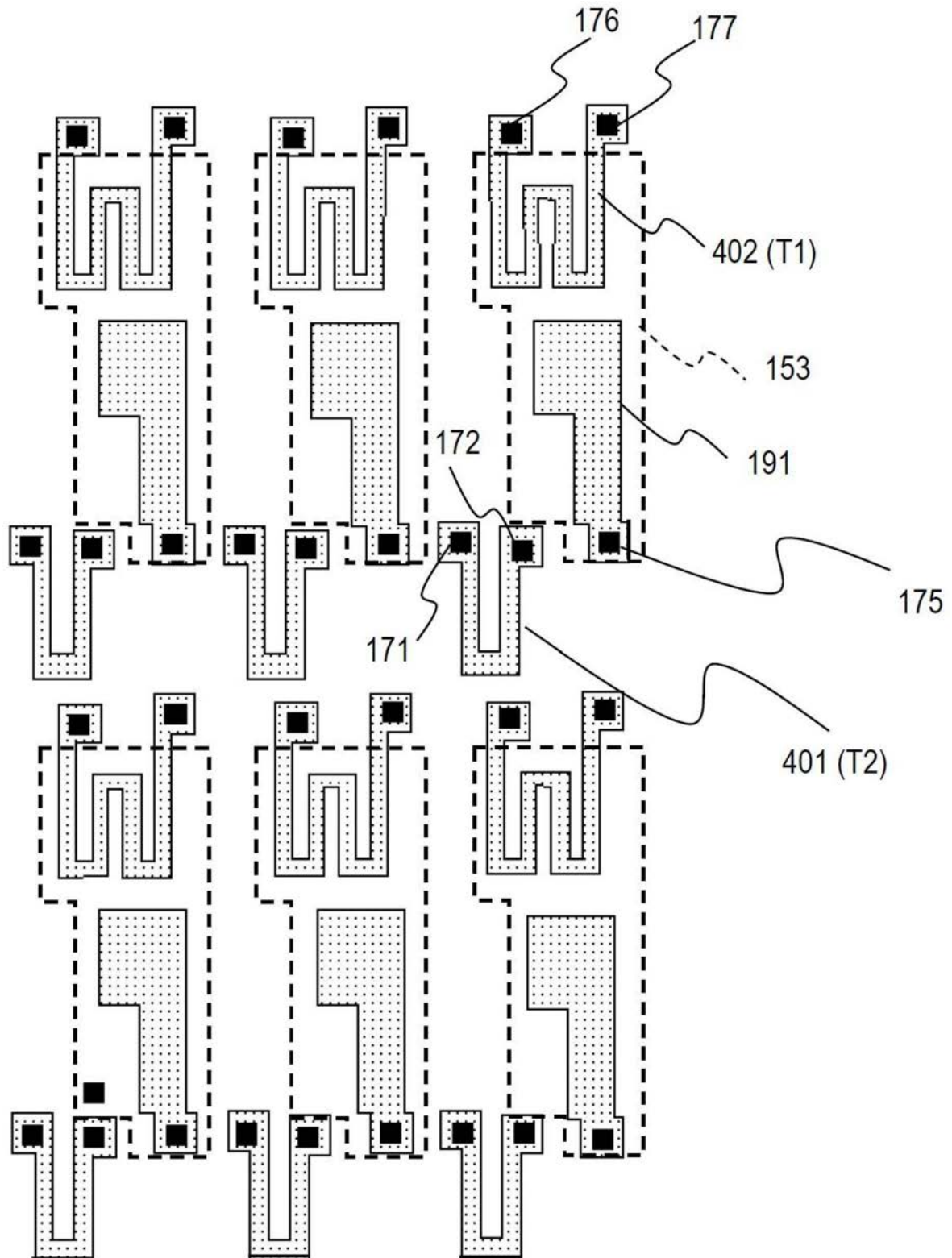


图4B

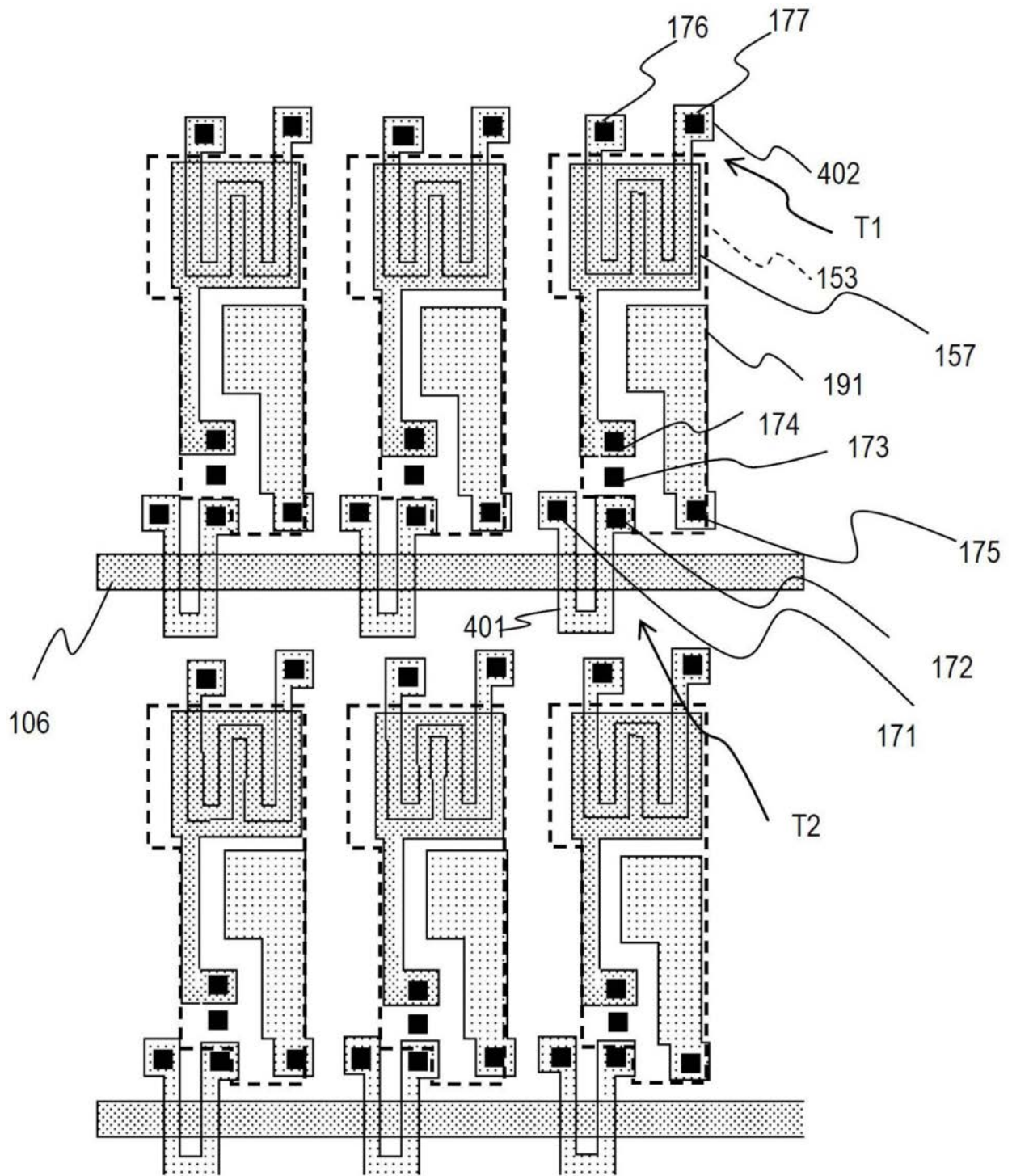


图4C

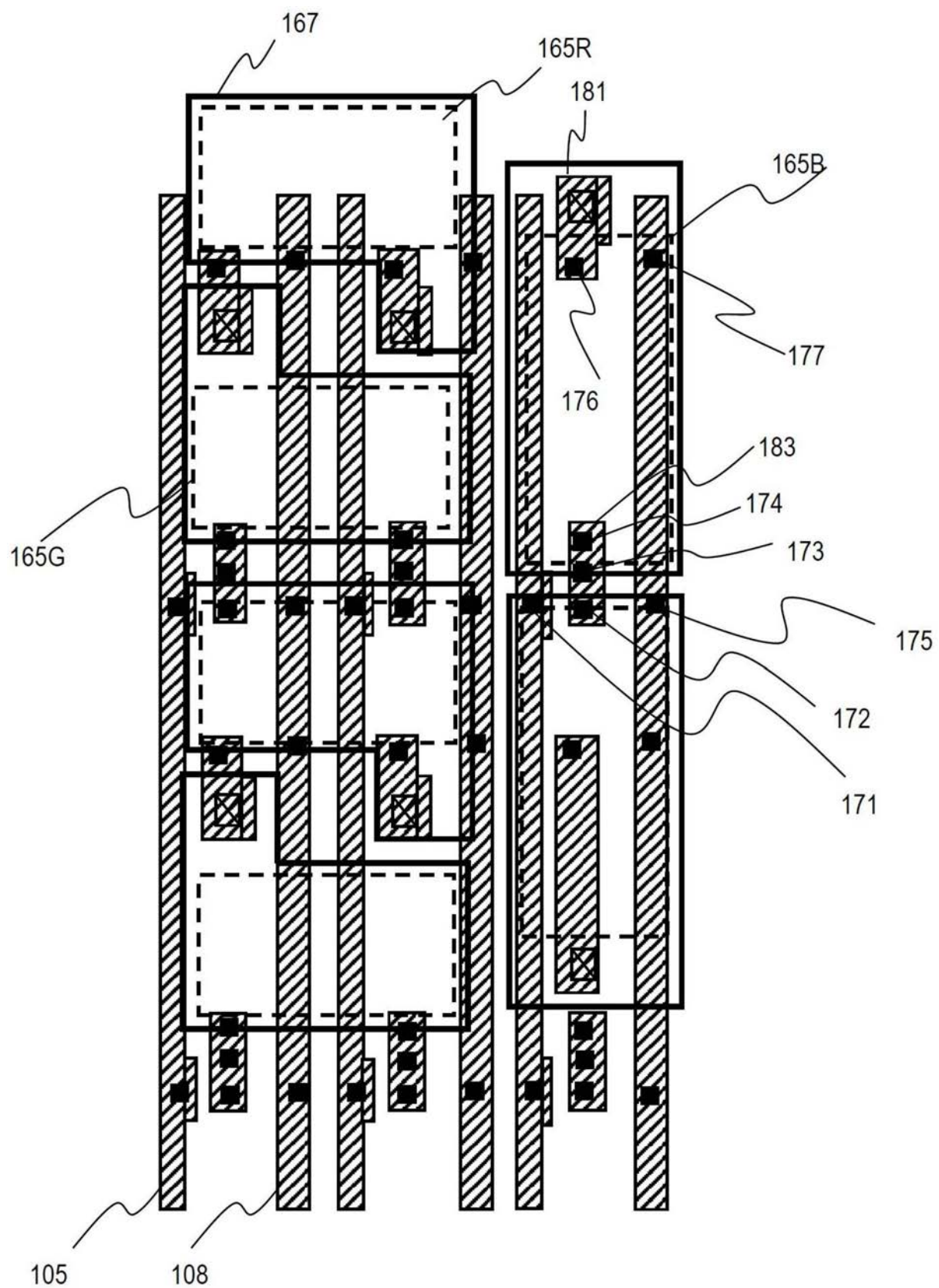


图4D

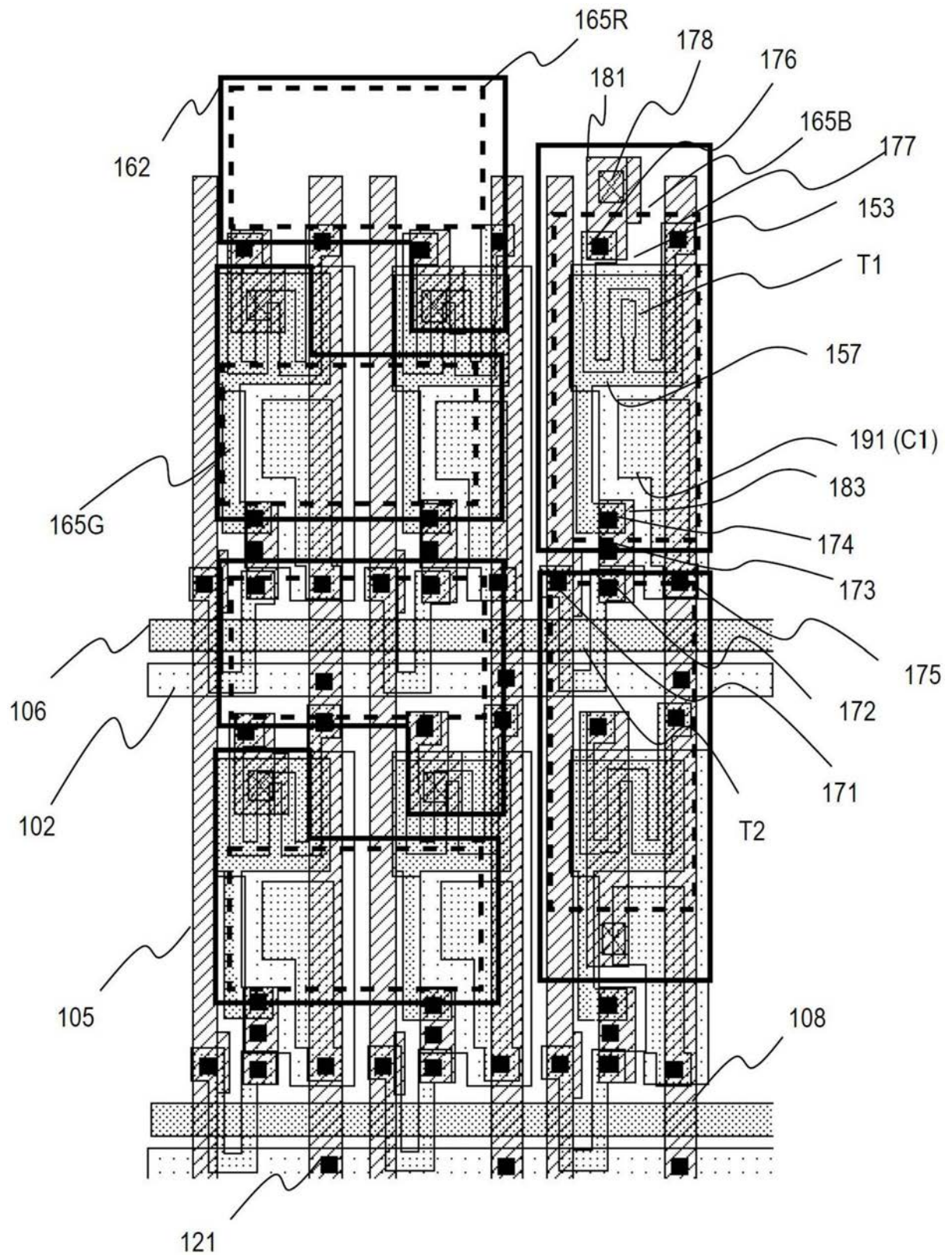


图5

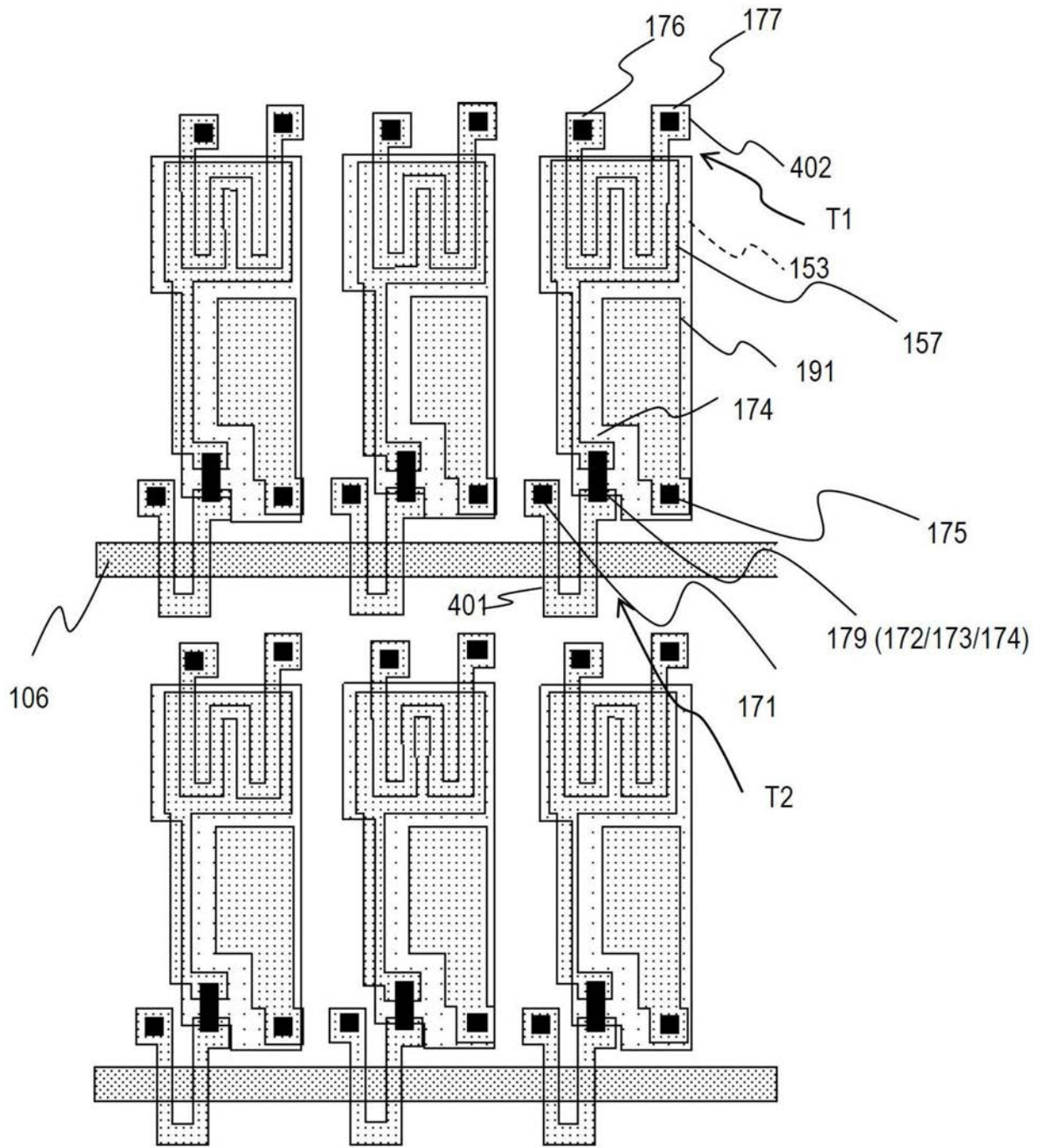


图6A

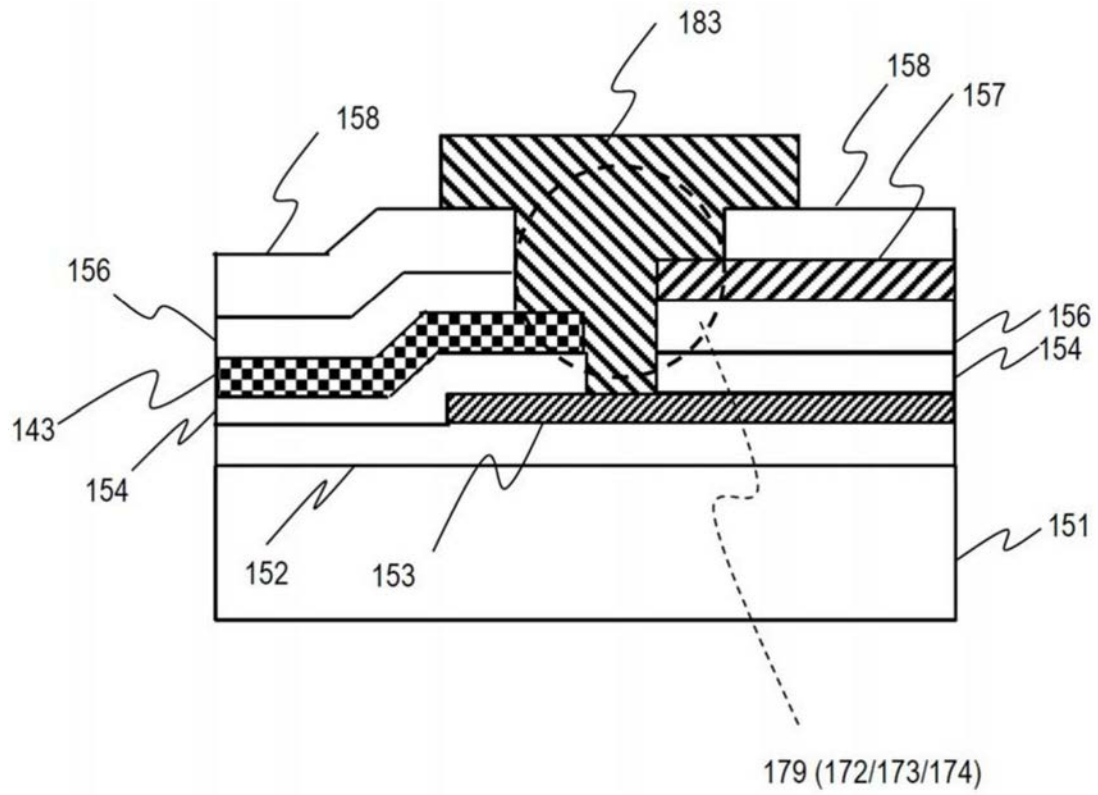


图6B

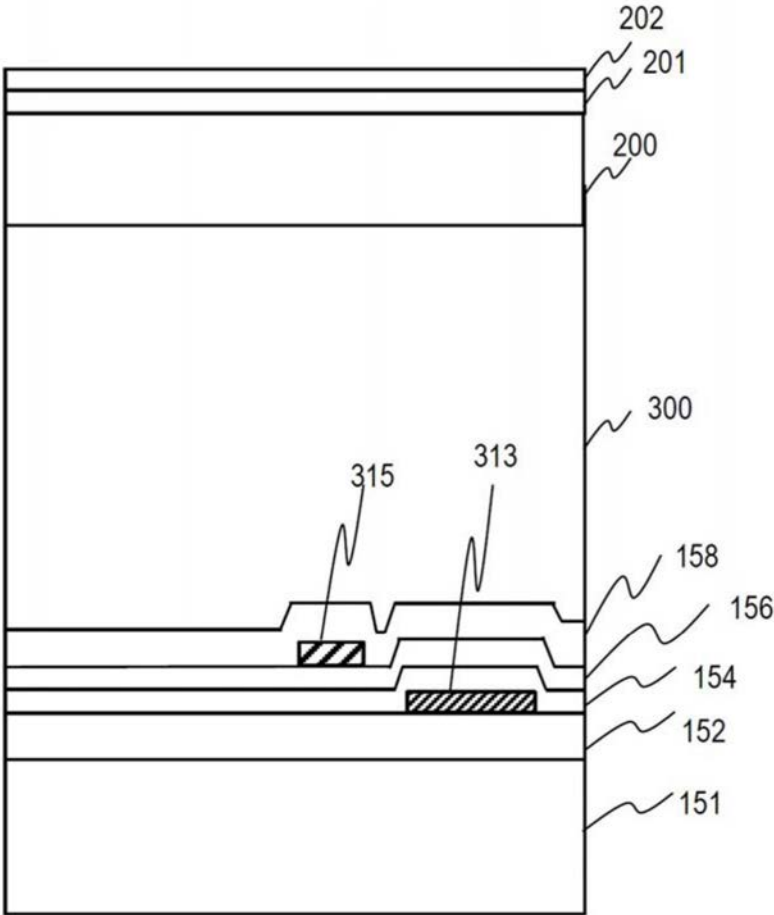


图7

专利名称(译)	OLED显示装置及其制造方法、和OLED显示装置中的电路		
公开(公告)号	CN109285861A	公开(公告)日	2019-01-29
申请号	CN201810613867.2	申请日	2018-06-14
[标]发明人	松枝洋二郎		
发明人	松枝洋二郎		
IPC分类号	H01L27/32		
CPC分类号	H01L27/3244 H01L27/3248 H01L27/3262 H01L27/3265 H01L27/3276 G09G3/3233 G09G2300/0426 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2310/0251 H01L27/1255 H01L27/3279 H01L27/124 H01L27/3211 H01L27/3246 H01L51/5218 H01L51/5234 H01L51/5237		
代理人(译)	黄志华 何月华		
优先权	2017141560 2017-07-21 JP		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及一种OLED显示装置及其制造方法、和OLED显示装置中的电路。该电路包括：第一薄膜晶体管，所述第一薄膜晶体管配置为向有机发光膜供给电流；以及存储电容器。第一薄膜晶体管包括：底栅极电极；沟道部，所述沟道部设置在底栅极电极的上层以与底栅极电极重叠；以及顶栅极电极。存储电容器包括由杂质半导体制成的存储电容器电极，存储电容器电极设置于与沟道部相同的层并且设置在与顶栅极电极重叠的区域的的外部，以与底栅极电极重叠，其中，第一栅极绝缘层插入在存储电容器电极与底栅极电极之间。

