



(12)发明专利申请

(10)申请公布号 CN 111276507 A

(43)申请公布日 2020.06.12

(21)申请号 201911143504.8

(22)申请日 2019.11.20

(30)优先权数据

10-2018-0154584 2018.12.04 KR

(71)申请人 乐金显示有限公司

地址 韩国首尔

(72)发明人 金可卿 安载瀚 朴贵福

(74)专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国

(51)Int.Cl.

H01L 27/15(2006.01)

H01L 27/12(2006.01)

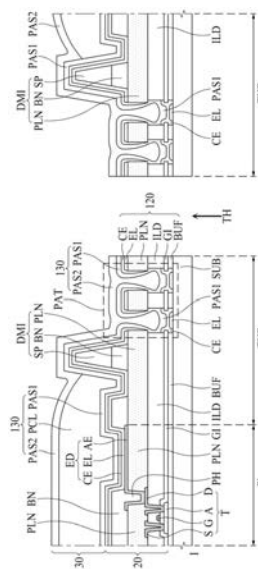
权利要求书3页 说明书14页 附图7页

(54)发明名称

在显示区域具有通孔的电致发光显示器

(57)摘要

公开了一种在显示区域具有通孔的电致发光显示装置。所述电致发光显示装置包括：显示区域，其中多个像素设置在基板上，每个像素包括显示图像的发光元件和驱动所述发光元件的驱动元件；非显示区域，在所述基板上围绕所述显示区域；通孔，设置在所述显示区域中，并且不包括所述基板、所述发光元件和所述驱动元件；围绕所述通孔的内坝；以及凹凸图案，在所述通孔和所述内坝之间围绕所述通孔。



1. 一种电致发光显示装置,包括:  
显示区域,其中多个像素设置在基板上,每个像素包括显示图像的发光元件和驱动所述发光元件的驱动元件;  
非显示区域,在所述基板上围绕所述显示区域;  
通孔,设置在所述显示区域中,并且不包括所述基板、所述发光元件和所述驱动元件;  
围绕所述通孔的内坝;以及  
凹凸图案,在所述通孔和所述内坝之间围绕所述通孔。
2. 根据权利要求1所述的电致发光显示装置,其中,每个发光元件包括:  
像素电极,连接到相应的驱动元件;  
发光层,整体地设置在所述显示区域中并堆叠在所述像素电极上;以及  
公共电极,堆叠在所述发光层上。
3. 根据权利要求2所述的电致发光显示装置,其中,一个凹凸图案包括:  
两个凹部,设置为在所述通孔和所述内坝之间暴露所述基板的顶表面并且彼此相邻;  
及  
凸部,设置在所述两个凹部之间。
4. 根据权利要求3所述的电致发光显示装置,其中,所述凹凸图案包括:  
底表面,由通过所述凹部暴露的所述基板的顶表面限定;  
顶表面,限定在所述凸部的最上表面上;及  
侧壁,连接所述底表面和所述凹凸图案的顶表面,  
其中,每个发光元件的发光层堆叠在除了所述侧壁之外的所述底表面和所述凹凸图案的顶表面上。
5. 根据权利要求4所述的电致发光显示装置,其中,所述凹凸图案的侧壁包括锯齿形表面,所述锯齿形表面包括交替连续的突出表面和凹入表面。
6. 根据权利要求5所述的电致发光显示装置,其中,所述发光层具有所述发光层在所述突出表面和所述凹入表面之间被切断的结构。
7. 根据权利要求2所述的电致发光显示装置,其中,每个发光元件设置在堆叠在所述基板上的缓冲膜上、堆叠在所述缓冲膜上的栅极绝缘膜上、堆叠在所述栅极绝缘膜上的中间绝缘膜上、以及堆叠在所述中间绝缘膜上的平坦化膜上,  
其中,所述凹凸图案包括:  
作为所述基板的顶表面的底表面,在所述通孔与所述内坝之间通过所述缓冲膜、所述栅极绝缘膜、所述中间绝缘膜和所述平坦化膜暴露;及  
侧壁,连接所述底表面和所述平坦化膜的顶表面,  
其中,所述发光层堆叠在所述平坦化膜的顶表面和除了所述侧壁之外的所述底表面上。
8. 根据权利要求7所述的电致发光显示装置,其中,所述侧壁包括通过所述缓冲膜、所述栅极绝缘膜、所述中间绝缘膜和所述平坦化膜之间的蚀刻速率的差异而交替连续的突出表面和凹入表面,  
其中,所述发光层具有所述发光层在所述突出表面和所述凹入表面之间的台阶部分中被切断的结构。

9. 根据权利要求1所述的电致发光显示装置,还包括相机,所述相机设置为对应于所述通孔。

10. 根据权利要求1所述的电致发光显示装置,还包括:

缓冲膜,堆叠在所述基板上;

薄膜晶体管层,设置在所述缓冲膜上;

平坦化膜,覆盖所述薄膜晶体管层;

像素驱动电极,连接到设置在所述薄膜晶体管层中的薄膜晶体管并设置在所述平坦化膜上;以及

堤部,在所述像素驱动电极中限定发光区域,

其中,所述凹凸图案包括:

两个凹部,形成为通过去除所述堤部、所述平坦化膜、所述薄膜晶体管层和所述缓冲膜来暴露所述基板的顶表面,并且设置为彼此分开预定距离;以及

凸部,所述凸部的宽度与所述两个凹部之间的预定距离相对应。

11. 根据权利要求10所述的电致发光显示装置,其中,所述凹凸图案包括:

底表面,由通过所述凹部暴露的所述基板的顶表面限定;

顶表面,限定在所述凸部的最上表面上;以及

多个侧壁,连接所述底表面和所述凹凸图案的顶表面,

其中,每个发光元件的发光层堆叠在除了所述侧壁之外的所述底表面和所述凹凸图案的顶表面上。

12. 根据权利要求11所述的电致发光显示装置,其中,每个侧壁包括锯齿形表面,所述锯齿形表面通过有差别地蚀刻所述堤部、所述平坦化膜、所述薄膜晶体管层和所述缓冲膜而形成。

13. 根据权利要求10所述的电致发光显示装置,还包括:

外坝,设置在所述非显示区域中并围绕所述显示区域;

发光层,在所述外坝与所述通孔、所述内坝和所述凹凸图案之间覆盖位于所述堤部上的像素;

公共电极,堆叠在所述发光层上;以及

封装膜,覆盖所述公共电极。

14. 根据权利要求13所述的电致发光显示装置,其中,所述通孔不包括所述缓冲膜、所述薄膜晶体管层、所述平坦化膜、所述发光层、所述公共电极和所述封装膜,

其中,所述发光层从所述通孔的侧表面暴露。

15. 根据权利要求14所述的电致发光显示装置,其中,所述封装层包括:

第一无机封装层;

有机封装层,设置在所述第一无机封装层上;以及

第二无机封装层,设置在所述有机封装层的顶表面上,

其中,所述有机封装层与所述内坝的内表面的一部分接触,

其中,在所述通孔和所述内坝之间的第一无机封装层和第二无机封装层彼此表面接触。

16. 根据权利要求1所述的电致发光显示装置,其中,所述凹凸图案具有与所述通孔的

形状对应的闭合曲线形状。

17. 根据权利要求1所述的电致发光显示装置,其中,所述内坝包括第一内坝和第二内坝,所述第一内坝设置得更靠近所述通孔,所述第二内坝具有与所述第一内坝同心并且具有更大半径的圆形形状。

18. 根据权利要求17所述的电致发光显示装置,其中,所述凹凸图案具有与所述通孔和所述第一内坝同心的圆形形状,并且所述凹凸图案的半径大于所述通孔的半径并且小于所述第一内坝的半径。

19. 根据权利要求3所述的电致发光显示装置,其中,在所述通孔和与所述通孔相邻的像素之间的孔边界部分中以预定间隔连续地设置有一至五个凸部。

20. 根据权利要求15所述的电致发光显示装置,其中,所述第一无机封装层在覆盖所述凹凸图案的侧壁的同时沿着所述凹凸图案的形状堆叠。

## 在显示区域具有通孔的电致发光显示器

### 技术领域

[0001] 本发明涉及一种在显示区域中具有通孔的电致发光显示装置。具体地,本发明涉及一种在显示区域中设置有相机孔或通孔的电致发光显示装置,其中在相机孔中设置有经由基板接收光的装置,穿透基板的附加装置插入通孔中。

### 背景技术

[0002] 显示装置中的电致发光显示装置采用自发发光系统,具有优异的视角、对比度等,并且可以减小重量和厚度,由于不需要单独的背光而在功耗方面具有优势。特别地,电致发光显示装置中的有机发光显示(OLED)装置可以用低DC电压驱动,具有高响应速度,并且具有低制造成本。

[0003] 电致发光显示装置包括多个电致发光二极管。电致发光二极管包括阳极电极、形成在阳极电极上的发光层、以及形成在发光层上的阴极电极。当高电位电压施加到阳极电极并且低电位电压施加到阴极电极时,阳极电极中的空穴和阴极电极中的电子移动到发光层。当空穴和电子在发光层中耦合时,在激励过程中形成激子,由于来自激子的能量而生成光。电致发光显示装置通过电控制在由堤部单独划分的多个电致发光二极管的发光层中生成的光量来显示图像。

[0004] 电致发光显示装置的厚度可以大大减小并且具有优异的柔性,应用于各种领域的各种产品。然而,电致发光显示装置对湿气和氧抵抗力较差。由于这个问题,为了应用于各种领域和开发为各种类型的显示装置,防止湿气和氧的外部渗透是非常重要的。

### 发明内容

[0005] 本发明提供了一种电致发光显示装置,其中通过在显示区域中设置相机孔或通孔来使显示区域最大化,其中在相机孔中设置有经由基板接收光的附加装置,穿透基板的部件插入到通孔中。本发明还提供一种电致发光显示装置,其具有即使通孔设置在显示区域中也能够防止湿气渗透到发光元件中的结构,其中发光元件是围绕通孔设置的显示元件。

[0006] 根据本发明的实施方式,提供了一种电致发光显示装置,包括显示区域、非显示区域、通孔、内坝和凹凸图案。在显示区域中,多个像素设置在基板上,每个像素包括显示图像的发光元件和驱动发光元件的驱动元件。非显示区域在基板上围绕显示区域。通孔设置在显示区域中,并且不包括基板、发光元件和驱动元件。内坝围绕通孔。凹凸图案在通孔和内坝之间围绕通孔。

[0007] 例如,每个发光元件可以包括像素电极、发光层和公共电极。像素电极连接到相应的驱动元件。发光层整体地设置在显示区域中并堆叠在像素电极上。公共电极堆叠在发光层上。

[0008] 例如,凹凸图案可以包括两个凹部和一个凸部。两个凹部设置为在通孔和内坝之间暴露基板的顶表面并且彼此相邻。凸部设置在两个凹部之间。

[0009] 例如,凹凸图案可以包括底表面、顶表面和侧壁。底表面由凹部暴露的基板的顶表

面限定。凹凸图案的顶表面限定在凸部的最上表面上。侧壁连接底表面和凹凸图案的顶表面。每个发光元件的发光层堆叠在除了侧壁之外的底表面和凹凸图案的顶表面上。

[0010] 例如,凹凸图案的侧壁可以包括锯齿形表面,锯齿形表面包括交替连续的突出表面和凹入表面。

[0011] 例如,发光层可以具有发光层在突出表面和凹入表面之间切断的结构。

[0012] 例如,每个发光元件可以设置在堆叠在基板上的缓冲膜、堆叠在缓冲膜上的栅极绝缘膜、堆叠在栅极绝缘膜上的中间绝缘膜、以及堆叠在中间绝缘膜上的平坦化膜上。凹凸图案可以包括底表面和侧壁。底表面是基板的顶表面,其在通孔与内坝之间通过缓冲膜、栅极绝缘膜、中间绝缘膜和平坦化膜暴露。侧壁连接底表面和平坦化膜的顶表面。发光层堆叠在平坦化膜的顶表面和除了侧壁之外的底表面上。

[0013] 例如,侧壁可以包括由于缓冲膜、栅极绝缘膜、中间绝缘膜和平坦化膜之间的蚀刻速率的差异而交替连续的突出表面和凹入表面。发光层可以具有发光层在突出表面和凹入表面之间的台阶部分中切断的结构。

[0014] 例如,电致发光显示装置还可以包括相机,相机设置为对应于通孔。

[0015] 例如,电致发光显示装置还可以包括缓冲膜、薄膜晶体管层、平坦化膜、像素驱动电极和堤部。缓冲膜堆叠在基板上。薄膜晶体管层设置在缓冲膜上。平坦化膜覆盖薄膜晶体管层。像素驱动电极连接到设置在薄膜晶体管层中的薄膜晶体管并设置在平坦化膜上。堤部在像素驱动电极中限定发光区域。凹凸图案可以包括两个凹部和一个凸部。两个凹部形成通过去除堤部、平坦化膜、薄膜晶体管层和缓冲膜来暴露基板的顶表面,并且设置为彼此分开预定距离。凸部的宽度与两个凹部之间的预定距离相对应。

[0016] 例如,凹凸图案可以包括底表面、顶表面和侧壁。底表面由凹部所暴露的基板的顶表面限定。凹凸图案的顶表面限定在凸部的最上表面上。侧壁连接底表面和凹凸图案的顶表面。每个发光元件的发光层可以堆叠在除了侧壁之外的底表面和凹凸图案的顶表面上。

[0017] 例如,每个侧壁可以包括锯齿形表面,锯齿形表面通过有差别地蚀刻堤部、平坦化膜、薄膜晶体管层和缓冲膜而形成。

[0018] 例如,电致发光显示装置还可以包括外坝、发光层、公共电极和封装膜。外坝设置在非显示区域中并围绕显示区域。发光层在外坝与通孔、内坝和凹凸图案之间覆盖位于堤部上的像素。公共电极堆叠在发光层上。封装膜覆盖公共电极。

[0019] 例如,通孔可以不包括缓冲膜、薄膜晶体管层、平坦化膜、发光层、公共电极和封装膜。发光层可以从通孔的侧表面暴露。

[0020] 例如,封装层可以包括第一无机封装层、有机封装层和第二无机封装层。有机封装层设置在第一无机封装层上。第二无机封装层设置在有机封装层的顶表面上。有机封装层可以与内坝的内表面的一部分接触。通孔和内坝之间的第一无机封装层和第二无机封装层可以彼此表面接触。

## 附图说明

[0021] 被包括用来提供对本发明的进一步理解并且并入本申请且构成本申请的一部分的附图示出了本发明的实施方式,并与说明书一起用于解释本发明的原理。在附图中:

[0022] 图1是示出根据本发明在显示区域中包括通孔的电致发光显示装置的平面图。

[0023] 图2是示出根据本发明设置在电致发光显示装置的显示区域中的通孔的结构的放大平面图。

[0024] 图3是沿图1中的线I-I'截取的截面图,示出了根据本发明示例性实施方式的电致发光显示装置中设置通孔的部分的结构;

[0025] 图4是沿图1中的线II-II'截取的截面图,示出了根据本发明示例性实施方式的电致发光显示装置的一个边缘的结构;

[0026] 图5A是示出在本发明的示例中紧接在形成凹凸图案之后的凹凸图案的结构的放大截面图。

[0027] 图5B是示出在本发明的示例中在形成凹凸图案和发光元件后的凹凸图案的结构的放大截面图。

[0028] 图6是示出根据本发明另一示例性实施方式的电致发光显示装置的显示区域中设置的通孔和凹凸图案的结构的平面图;

[0029] 图7是示出根据本发明的示例性实施方式相机设置在包括通孔的电致发光显示装置中的示例的放大截面图;及

[0030] 图8是示出根据本发明的另一示例性实施方式采用包括通孔的电致发光显示装置的钟表的图。

## 具体实施方式

[0031] 通过参照附图描述的以下实施方式,将阐明本发明的优点和特征及其实现方法。然而,本发明可以以不同的形式实施,并且不应被解释为限于本文阐述的实施方式。而是,提供这些实施方式是为了使本公开内容透彻和完整,并且向所属领域技术人员充分地传达本发明的范围。此外,本发明仅由权利要求书的范围限定。

[0032] 用于描述本发明的实施方式而在附图中公开的形状、尺寸、比率、角度、数量仅仅是示例,因而本发明不限于所示出的细节。相似的附图标记通篇表示相似的元件。在下面的描述中,当确定对相关已知技术的详细描述会不必要地使本发明的重点难以理解时,将省略此详细描述。

[0033] 在使用本说明书中描述的“包括”、“具有”和“包含”的情况下,可以添加另一部分,除非使用了“仅”。

[0034] 在解释要素时,尽管没有明确的描述,要素也被解释为包括误差范围,。

[0035] 在描述位置关系时,例如,在将两个部分之间的位置关系描述为“在……上”、“在……上方”,“在……下方”和“在……之后”时,一个或多个其他部分可以设置两部分之间,除非使用了“刚好”或“直接”。

[0036] 在描述时间关系时,例如,在将时间顺序描述为“在……之后”、“其后”、“接着”和“在……之前”时,可以包括不连续的情况,除非使用了“刚好”或“直接”。

[0037] 应当理解,尽管本文可以使用术语“第一”、“第二”等来描述各种元件,但是这些元件不应受这些术语的限制。这些术语仅用于区分一个元件与另一个元件。例如,在不脱离本发明的范围的条件下,第一元件可以被称为第二元件,类似地,第二元件可以被称为第一元件。

[0038] 术语“至少一个”应理解为包括一个或多个相关所列项目的任何和所有组合。例

如,“第一项目、第二项目和第三项目中的至少一个”的含义表示从第一项目、第二项目和第三项目中的两个或更多项提出的所有项目的组合以及第一项目、第二项目或第三项目。

[0039] 本发明的各种实施方式的特征可以部分地或整体地彼此结合或者组合,并且可以按照各种方式彼此互操作并且在技术上驱动,如所属领域技术人员能够充分理解的那样。本发明的实施方式可以彼此独立地执行,或者可以以相互依赖的关系一起执行。

[0040] 下面将描述根据本发明的电致发光显示装置。在下面的描述中,将参照附图详细描述电致发光显示装置的示例。在附图中,相同的元件将尽可能地用相同的附图标记表示。

[0041] 在下文中,将参照附图详细描述根据本发明示例性实施方式的电致发光显示装置。图1是示出根据本发明在显示区域中包括通孔的电致发光显示装置的平面图。参照图1,根据本发明的电致发光显示装置包括基板SUB、像素P、公共电源线CPL、外坝(outer dam)DMO、驱动单元PP及200和300、以及通孔TH。

[0042] 基板SUB是基础板(或基础层),并且由塑料材料或玻璃材料形成。考虑到显示装置的特性,基板SUB优选是透明的。然而,例如,在顶部发光系统中,基板SUB可以由不透明材料形成。

[0043] 例如,基板SUB二维地具有四边形形状,其角部以预定曲率半径圆化的四边形形状,或者具有至少六个边的非四边形形状。此处,具有非四边形形状的基板SUB包括至少一个突出部分或至少一个凹口部分。

[0044] 例如,基板SUB可以被划分为显示区域AA和非显示区域IA。显示区域AA设置在基板SUB的大致中间部分,并且被定义为用于显示图像的区域。例如,显示区域AA具有四边形形状、其角部以预定曲率半径圆化的四边形形状、或者具有至少六个边的非四边形形状。此处,具有非四边形形状的非显示区域IA包括至少一个突出部分或至少一个凹口部分。

[0045] 非显示区域IA设置在基板SUB的边缘中以围绕显示区域AA,并且被定义为不显示图像的区域或周边区域。例如,非显示区域IA包括设置在基板的第一边缘处的第一非显示区域IA1、设置在基板SUB的第二边缘处的与第一非显示区域IA1平行的第二非显示区域IA2、设置在基板SUB的第三边缘处的第三非显示区域IA3、以及设置在基板SUB的第四边缘处的与第三非显示区域IA3平行的第四非显示区域IA4。例如,第一非显示区域IA1可以是基板SUB的上(或下)边缘区域,第二非显示区域IA2可以是基板SUB的下(或上)边缘区域,第三非显示区域IA3可以是基板SUB的左(或右)边缘区域,第四非显示区域IA4可以是基板SUB的右(或左)边缘区域,但是本发明不限于此。

[0046] 像素P设置在基板SUB的显示区域AA中。例如,多个像素可以以矩阵形式设置在基板SUB的显示区域AA中。像素P分别设置在由扫描线SL、数据线DL和像素驱动电源线PL限定的区域中。

[0047] 扫描线SL在第一方向X上延伸并且在与第一方向X交叉的第二方向Y上以预定间隔设置。基板SUB的显示区域AA包括多条扫描线SL,其在第一方向X上彼此平行并且在第二方向Y上彼此分开。此处,第一方向X被定义为基板SUB的水平方向,第二方向Y被定义为基板SUB的垂直方向,但是本发明不限于此,可以与其相反地定义。

[0048] 数据线DL在第二方向Y上延伸并且在第一方向X上以预定间隔设置。基板SUB的显示区域AA包括多条数据线DL,其与第二方向Y平行,并且在第一方向X上彼此分开。

[0049] 像素驱动电源线PL在基板SUB上设置为与数据线DL平行。基板SUB的显示区域AA包

括与数据线DL平行的多条像素驱动电源线PL。选择性地,像素驱动电源线PL可以设置为与扫描线SL平行。

[0050] 一个单位像素包括红色子像素、绿色子像素和蓝色子像素,并且单位像素还可以包括白色子像素。例如,像素P可以以条纹图案设置在显示区域AA中。条纹图案指的是其中相同颜色的子像素连续地设置在一行或一列中、并且不同颜色的子像素交替设置的图案。例如,红色子像素形成第一列,绿色子像素形成第二列,蓝色子像素形成第三列,重复交替设置红色列、绿色列和蓝色列。

[0051] 例如,像素P可以布置在显示区域AA中的Pentile结构中。在这种情况下,单位像素包括以二维多边形形状设置的至少一个红色子像素、至少两个绿色子像素和至少一个蓝色子像素。例如,在具有Pentile结构的一个单位像素中,一个红色子像素、两个绿色子像素和一个蓝色子像素以八边形形状二维地设置。在这种情况下,蓝色子像素具有最大的开口面积(或发光面积),绿色子像素具有最小的开口面积。

[0052] 每个像素P包括电连接到相邻扫描线SL的像素电路PC、对应的数据线DL、对应的像素驱动电源线PL和电连接到像素电路PC的发光元件ED。

[0053] 像素电路PC响应于从至少一条扫描线SL提供的扫描信号,基于从数据线DL提供的的数据电压来控制从像素驱动电源线PL流到发光元件ED的电流 $I_{ed}$ 。

[0054] 例如,每个像素电路PC包括至少两个薄膜晶体管和一个电容器。例如,每个像素电路PC可以包括:驱动薄膜晶体管,将基于数据电压的数据电流 $I_{ed}$ 提供给发光元件ED;开关薄膜晶体管,将从数据线DL提供的的数据电压提供给驱动薄膜晶体管;和电容器,存储驱动薄膜晶体管的栅极-源极电压。

[0055] 例如,每个像素电路PC可以包括至少三个薄膜晶体管和至少一个电容器。例如,取决于至少三个薄膜晶体管的操作(或功能),像素电路PC包括电流供应电路、数据供应电路和补偿电路。此处,电流供应电路包括驱动薄膜晶体管,用于将基于数据电压的数据电流 $I_{ed}$ 提供给发光元件ED。数据供应电路包括至少一个开关薄膜晶体管用于响应于至少一个扫描信号将从数据线DL提供的的数据电压提供给电流供应电路。补偿电路包括至少一个补偿薄膜晶体管,用于响应于至少一个扫描信号补偿驱动薄膜晶体管的特性值(阈值电压和/或迁移率)的变化。

[0056] 响应于从像素电路PC提供的的数据电流 $I_{ed}$ ,每个发光元件ED发出具有与数据电流 $I_{ed}$ 对应的亮度的光。在这种情况下,数据电流 $I_{ed}$ 从像素驱动电源线PL经由发光元件ED流到公共电源线CPL。

[0057] 例如,每个发光元件ED可以包括无机发光二极管或有机发光二极管。例如,每个发光元件ED包括电连接到像素电路PC的像素驱动电极AE(或第一电极或阳极)、形成在像素驱动电极AE上的发光层EL以及电连接到发光层EL的公共电极CE(或第二电极或阴极)。

[0058] 公共电源线CPL设置在基板SUB的非显示区域IA中并且电连接到设置在显示区域AA中的公共电极CE。例如,公共电源线CPL沿着第二至第四非显示区域IA2、IA3和IA4设置,第二至第四非显示区域IA2、IA3和IA4与基板SUB的显示区域AA相邻、具有恒定的线宽并且围绕显示区域AA的除了与基板SUB的第一非显示区域IA1相邻的部分之外的部分。公共电源线CPL的一端设置在第一非显示区域IA1的一侧,公共电源线CPL的另一端设置在第一非显示区域IA1的另一侧。公共电源线CPL的一端和另一端设置为围绕第二至第四非显示区域

IA2、IA3和IA4。因此，公共电源线CPL在二维上具有“∩形”，其中与基板SUB的第一非显示区域IA1对应的一侧是开放的。

[0059] 尽管未在图1中示出，但根据本发明的电致发光显示装置还包括保护发光元件ED的封装层。封装层形成在基板SUB上以围绕显示区域AA以及公共电源线CPL的顶表面和侧表面。另一方面，封装层暴露公共电源线CPL在第一非显示区域IA1中的一端和另一端。封装层用于防止氧或湿气渗透设置在显示区域AA中的发光元件ED。例如，封装层可以包括至少一个无机膜。例如，封装层可以包括多个无机膜和插入在多个无机膜之间的有机膜。

[0060] 根据本发明的实施方式的驱动单元包括焊盘部分PP、栅极驱动电路200和驱动集成电路300。

[0061] 焊盘部分PP包括多个焊盘，其设置在基板SUB的非显示区域IA中。例如，焊盘部分PP可以包括设置在基板SUB的第一非显示区域IA1中的多个公共电源焊盘、多个数据输入焊盘、多个电源焊盘及多个控制信号输入焊盘。

[0062] 栅极驱动电路200设置在基板SUB的第三非显示区域IA3和/或第四非显示区域IA4中，并且以一一对应的方式连接到设置在显示区域AA中的扫描线SL。栅极驱动电路200在与制造像素P的工艺（即，制造薄膜晶体管的工艺）相同的工艺中形成为基板SUB的第三非显示区域IA3和/或第四非显示区域IA4中的集成电路。栅极驱动电路200通过基于从驱动集成电路300提供的栅极控制信号生成扫描信号并以预定顺序输出生成的扫描信号，来以预定顺序驱动多条扫描线SL。例如，栅极驱动电路200可以包括移位寄存器。

[0063] 外坝DMO设置在基板SUB的第一非显示区域IA1、第二非显示区域IA2、第三非显示区域IA3和第四非显示区域IA4中并且具有围绕显示区域AA的闭合曲线结构。例如，外坝DMO设置在公共电源线CPL的外部，并且位于基板SUB上的最外部。焊盘部分PP和驱动集成电路300优选地设置在外坝DMO外部的区域中。

[0064] 外坝DMO设置在图1中的最外部。但是本发明不限于此。例如，外坝DMO可以设置在公共电源线CPL和栅极驱动电路200之间。例如，外坝DMO可以设置在显示区域AA和驱动集成电路300之间。

[0065] 驱动集成电路300安装在芯片安装区域中，芯片安装区域通过芯片安装（或接合）工艺限定在基板SUB的第一非显示区域IA1中。驱动集成电路300的输入端直接连接到焊盘部分PP，因此设置在显示区域AA中的多条数据线DL电连接到多条像素驱动电源线PL。驱动集成电路300经由焊盘部分PP从显示驱动电路单元（或主机电路）接收各种电力、时序同步信号和数字图像数据，基于时序同步信号生成栅极控制信号，控制栅极驱动电路200的驱动，将数字图像数据转换为模拟像素数据电压，并将模拟像素数据电压提供给相应的数据线DL。

[0066] 通孔TH物理地穿透显示装置。例如，通孔TH可以形成为仅穿透显示装置的显示面板。在这种情况下，可以提供这样一种结构，其中接合到显示面板的顶表面的偏振膜或盖玻璃不被穿透并且覆盖通孔TH。当提供用于透射光的通孔TH（例如相机孔或光学传感器孔）时，通孔TH可以仅穿透显示面板并且可以不穿透偏振膜或盖玻璃。例如，当意图提供穿透整个显示装置的附加装置时，可以提供穿透显示面板以及接合在其上的光学膜和盖玻璃的通孔TH。

[0067] 由于在通孔TH中没有设置显示元件，所以通孔TH设置在非显示区域IA中。在这种

情况下,由于对应于通孔TH的宽度或长度的显示区域AA的宽度或长度以及通孔TH的面积减小,因此显示区域AA与显示面板的面积比也减小。在本发明中,通孔TH设置在显示区域AA中。因此,由于显示元件不仅设置在与显示区域AA中的通孔TH相关联的区域中,并且多个显示元件围绕通孔TH设置,因此可以使显示区域AA与显示面板的面积比达到最大。

[0068] 在下文中,将参照图2更详细地描述作为本发明特性的通孔的结构特征。图2是示出根据本发明设置在电致发光显示装置的显示区域中的通孔的结构放大平面图。

[0069] 参照图2,通孔TH设置在显示区域AA中。像素P围绕通孔TH设置。像素P中的设置为最靠近通孔TH的像素P可以被定义为相邻像素P'。相邻像素P'和通孔TH之间的部分被定义为孔边界部分THB。围绕通孔TH设置的相邻像素P'是与其他像素P类似地正常显示图像信息的像素。

[0070] 在孔边界部分THB中,设置内坝DMI和凹凸图案PAT。特别地,内坝DMI设置在通孔TH和相邻像素P'之间。内坝DMI具有围绕通孔TH的闭合曲线形状,以对应于通孔TH的形状。内坝DMI可以具有与通孔TH不同的闭合曲线形状,或者可以具有形状相同但大小不同的闭合曲线形状。例如,内坝DMI和通孔TH可以彼此同心地分开,其间具有恒定的间隙。

[0071] 凹凸图案PAT设置在通孔TH和内坝DMI之间。凹凸图案PAT也具有围绕通孔TH的闭合曲线形状,以对应于通孔TH的形状。凹凸图案PAT可以具有与通孔TH不同的闭合曲线形状,或者可以具有形状相同但大小不同的闭合曲线形状。例如,如图2中所示,凹凸图案PAT和通孔TH可以彼此同心地分开,其间具有恒定的间隙。

[0072] 在下文中,将参照图3和4描述根据本发明的示例性实施方式在显示区域中包括通孔的电致发光显示装置的截面结构。图3是沿图1中的线I-I'截取的截面图,示出了根据本发明示例性实施方式的电致发光显示装置中设置通孔的部分的结构。图4是沿图1中的线II-II'截取的截面图,示出了根据本发明示例性实施方式的电致发光显示装置的一个边缘的结构。

[0073] 参照图3和图4,根据本发明示例性实施方式的电致发光显示装置包括基板SUB、缓冲膜BUF、像素阵列层120、间隔物SP、封装层130和通孔TH。

[0074] 基板SUB包括显示区域AA和围绕显示区域AA的非显示区域IA。基板SUB是基础板,由塑料材料或玻璃材料形成。例如,基板SUB可以由不透明材料或有色聚酰亚胺材料形成。基板SUB可以是柔性基板或刚性基板。例如,由玻璃材料形成的柔性基板SUB可以是厚度为100微米或更小的薄玻璃基板,或者可以是通过基板蚀刻工艺蚀刻为具有100微米或更小厚度的玻璃基板。

[0075] 缓冲膜BUF沉积在基板SUB的顶表面上以覆盖基板SUB的整个表面。缓冲膜BUF形成在基板SUB的顶表面上,以防止湿气经由对湿气抵抗力差的基板SUB渗透像素阵列层120。例如,缓冲膜BUF可以由交替堆叠的多个无机膜形成。例如,缓冲膜BUF可以由多层膜形成,其中交替堆叠硅氧化物膜( $\text{SiO}_x$ )、硅氮化物膜( $\text{SiN}_x$ )和 $\text{SiON}$ 的一个或多个无机膜。缓冲膜BUF可以具有其中堆叠有一个有机缓冲膜和两个或更多个无机缓冲膜的结构。如果需要,可以省略缓冲膜BUF。

[0076] 像素阵列层120堆叠在缓冲膜BUF上。像素阵列层120包括薄膜晶体管层、平坦化层PLN、堤部BN、间隔物SP和发光元件ED。

[0077] 薄膜晶体管层设置在限定在基板SUB的显示区域AA中的多个像素以及限定在第四

非显示区域IA4中的栅极驱动电路200中。

[0078] 例如,薄膜晶体管层包括薄膜晶体管T、栅极绝缘膜GI和层间绝缘膜ILD。此处,图3和4所示的驱动薄膜晶体管T可以是与发光元件ED电连接的驱动薄膜晶体管。

[0079] 薄膜晶体管T包括形成在基板SUB或缓冲膜BUF上的半导体层A、栅极G、源极S和漏极D。图3和图4中所示的薄膜晶体管T具有顶栅结构,其中栅极G位于半导体层A的上方,但是本发明不限于此。例如,薄膜晶体管T可以具有:底栅结构,其中栅极G位于半导体层A下方;或者双栅结构,其中栅极G位于半导体层A的上方和下方。

[0080] 半导体层A形成在基板SUB或缓冲膜BUF上。半导体层A由基于硅的半导体材料、基于氧化物的半导体材料或基于有机的半导体材料形成,并且具有单层结构或多层结构。可以在缓冲膜BUF和基板SUB之间另外形成用于阻挡入射在半导体层A上的外部光的光阻挡层。

[0081] 栅极绝缘膜GI形成在整个基板SUB上以覆盖半导体层A。栅极绝缘膜GI由诸如硅氧化物膜( $\text{SiO}_x$ )、硅氮化物膜( $\text{SiN}_x$ )之类的无机膜或其多层膜形成。

[0082] 栅极G形成在栅极绝缘膜GI上以与半导体层A交叠。栅极G与扫描线SL一起形成。例如,栅极G由包括钼(Mo)、铝(Al)、铬(Cr)、金(Au)、钛(Ti)、镍(Ni)、钕(Nd)、铜(Cu)中的一种或其合金的单层或其多层形成。

[0083] 层间绝缘膜ILD形成在整个基板SUB上,以覆盖栅极G和栅极绝缘膜GI。层间绝缘膜ILD为栅极G和栅极绝缘膜GI提供平坦表面。

[0084] 源极S和漏极D形成在层间绝缘膜ILD上以与半导体层A交叠,栅极G介于源极S和漏极D与半导体层A之间。源极S和漏极D与数据线DL、像素驱动电源线PL和公共电源线CPL一起形成。即,源极S、漏极D、数据线DL、像素驱动电源线PL和公共电源线CPL同时通过图案化源极/漏极材料的工艺形成。

[0085] 源极S和漏极D经由穿透层间绝缘膜ILD和栅极绝缘膜GI的电极接触孔连接到半导体层A。源极S和漏极D由包括钼(Mo)、铝(Al)、铬(Cr)、金(Au)、钛(Ti)、镍(Ni)、钕(Nd)和铜(Cu)中的一种或其合金的单层或其多层形成。此处,图2中所示的薄膜晶体管T的源极S与像素驱动电源线PL电连接。

[0086] 这样,在基板SUB的像素P中提供的薄膜晶体管T构成像素电路PC。设置在基板SUB的第四非显示区域IA4中的栅极驱动电路200包括与在像素P中提供的薄膜晶体管T相同或相似的薄膜晶体管。

[0087] 平坦化层PLN形成在整个基板SUB上以覆盖薄膜晶体管层。平坦化层PLN在薄膜晶体管层上提供平坦表面。例如,平坦化层PLN由诸如丙烯酸树脂、环氧树脂、酚醛树脂、聚酰胺树脂或聚酰亚胺树脂之类的有机膜形成。

[0088] 例如,平坦化层PLN可以包括像素接触孔PH,其暴露像素P中提供的驱动薄膜晶体管的漏极D。

[0089] 堤部BN(或堤部图案)设置在平坦化层PLN上并且限定显示区域AA的像素P中的开口区域(或发光区域)。堤部BN可以被称为像素限定膜。

[0090] 每个发光元件ED包括像素驱动电极AE、发光层EL和公共电极CE。像素驱动电极AE形成在平坦化层PLN上,并且经由形成在平坦化层PLN中的像素接触孔PH电连接到驱动薄膜晶体管的漏极D。在这种情况下,与像素P的开口区域交叠的除了像素驱动电极AE的中间部

分以外的边缘部分被堤部BN覆盖。堤部BN覆盖像素驱动电极AE的边缘部分以限定像素P的开口区域。

[0091] 例如,像素驱动电极AE可以由具有高反射率的金属材料形成。例如,像素驱动电极AE可以以多层结构例如铝(Al)和钛(Ti)的堆叠结构(Ti/Al/Ti)、铝(Al)和ITO的堆叠结构(ITO/Al/ITO)、APC合金、以及APC合金和ITO的堆叠结构(ITO/APC/TIO)形成,或者可以以单层结构包括选自银(Ag)、铝(Al)、钼(Mo)、金(Au)、镁(Mg)、钙(Ca)和钡(Ba)中的一种或两种或更多种的合金形成。

[0092] 发光层EL形成在基板SUB的整个显示区域AA上,以覆盖像素驱动电极AE和堤部BN。例如,发光层EL包括垂直堆叠以发射白光的两个或更多个发光部分。例如,发光层EL可以包括第一发光部分和第二发光部分,用于通过混合第一光和第二光来发射白光。此处,第一发光部分发射第一光并包括蓝色发光部分、绿色发光部分、红色发光部分、黄色发光部分和黄绿色发光部分。第二发光部分包括发射第二光的发光部分,第二光与蓝色发光部分、绿色发光部分、红色发光部分、黄色发光部分和黄绿色发光部分发出的第一光具有颜色互补关系。

[0093] 例如,发光层EL可以包括蓝色发光部分、绿色发光部分和红色发光部分中的一个,用于发射与为像素P设置的顏色对应的顏色的光。例如,发光层EL可以包括有机发光层、无机发光层和量子点发光层中的一种,或者可以具有有机发光层(或无机发光层)和量子点发光层的堆叠或混合结构。

[0094] 另外,发光元件ED还可以包括用于提高发光层EL的发光效率和/或寿命的功能层。

[0095] 公共电极CE形成为电连接到发光层EL。公共电极CE形成在基板SUB的整个显示区域AA中,以共同连接到在像素P中提供的发光层EL。

[0096] 例如,公共电极CE可以由能透射光的透明导电材料或半透射导电材料形成。当公共电极由半透射导电材料形成时,可以通过微腔结构增强从发光元件ED发射的光的发射效率。半透射导电材料的示例包括镁(Mg)、银(Ag)、以及镁(Mg)和银(Ag)的合金。另外,可以在公共电极CE上进一步形成覆盖层,以调整从发光元件ED发射的光的折射率从而提高光的发射效率。

[0097] 间隔物SP分布并设置在显示区域AA中的非开口区域中,即,没有设置发光元件ED的区域中。间隔物SP用于防止丝网掩模(screen mask)和基板在沉积发光层EL的过程中彼此直接接触。间隔物SP设置在堤部BN上,使得发光层EL和公共电极CE在设置在显示区域AA内的间隔物SP上方延伸。

[0098] 在一些情况下,发光层EL和/或公共电极CE可以不在间隔物SP上方延伸。由于间隔物SP仅设置在显示区域AA中的堤部BN的一部分上,所以公共电极CE具有覆盖整个显示区域AA、并且即使公共电极CE没有在间隔物SP上方延伸也连续的结构。

[0099] 封装层130形成为围绕像素阵列层120的所有顶表面和侧表面。封装层130用于防止氧或湿气渗透发光元件ED。

[0100] 例如,封装层130包括第一无机封装层PAS1、第一无机封装层PAS1上的有机封装层PCL、以及有机封装层PCL上的第二无机封装层PAS2。第一无机封装层PAS1和第二无机封装层PAS2用于防止湿气或氧的渗透。例如,第一无机封装层PAS1和第二无机封装层PAS2可以由诸如硅氮化物、氮化铝、氮化锆、氮化钛、氮化铪、氮化钽、硅氧化物、氧化铝或氧化钛之类的无机材料形成。第一无机封装层PAS1和第二无机封装层PAS2可以通过化学气相沉积

(CVD) 工艺或原子层沉积 (ALD) 工艺形成。

[0101] 有机封装层PCL具有被第一无机封装层PAS1和第二无机封装层PAS2密封(包围)的结构。有机封装层PCL形成的厚度大于第一无机封装层PAS1和/或第二无机封装层PAS的厚度,使得可以吸附和/或阻挡在制造工艺中可能生成的颗粒。有机封装层PCL可以由诸如硅碳氧化物(SiOC<sub>x</sub>) 丙烯酸或基于环氧树脂之类的有机材料形成。有机封装层PCL可以使用涂覆工艺例如,喷墨涂覆工艺或狭缝涂覆工艺形成。

[0102] 根据本发明的实施方式的电致发光显示装置还可以包括坝结构。坝结构包括设置在显示区域AA外部的坝DMO和设置在显示区域AA内部的内坝DMI。外坝DMO设置在基板SUB的非显示区域IA中,使得可以防止有机封装层PCL流出显示区域AA。内坝DMI设置在显示区域AA中以围绕通孔TH,并防止有机封装层PCL从显示区域AA流出到通孔TH。内坝DMI仅在图3中示出,外坝DMO在图4中示出。

[0103] 例如,外坝DMO可以设置在显示区域AA的外部。更具体地,外坝DMO可以设置于位于显示区域AA外部的栅极驱动电路200的外部,并且设置于位于栅极驱动电路200外部的公共电源线CPL的外部。在一些情况下,外坝DMO可以设置为与公共电源线CPL的外部分交叠。在这种情况下,可以通过减小其中设置有栅极驱动电路200和公共电源线CPL的非显示区域IA的宽度来减小边框宽度。

[0104] 根据本发明示例性实施方式的坝结构可以具有包括内坝DMI和外坝DMO的三层结构。例如,坝结构可以包括作为平坦化膜PLN的第一层、作为堤部BN的第二层、以及作为间隔物SP的第三层。在本发明中,“坝结构”是指内坝DMI和外坝DMO。

[0105] 第一层具有梯形截面结构,其中将平坦化膜PLN图案化。第二层具有梯形截面结构,其堆叠在第一层上。第三层具有梯形截面结构,其堆叠在第二层上。当有机封装层PCL的厚度小得足以容易地控制有机封装层PCL的扩散性时,坝结构的小高度就可以实现相应功能。在这种情况下,可以省略第三层。

[0106] 坝结构被第一无机封装层PAS1和/或第二无机封装层PAS2覆盖。坝结构用于将有机封装层PCL保持在内部空间中,并且坝结构未被有机封装层PCL覆盖。有机封装层PCL可以与坝结构的内壁表面的一部分接触。例如,有机封装层PCL在边缘处到其顶表面的高度可以大于坝结构的第一层的高度,并且可以小于第二层的高度。可选地,有机封装层PCL在边缘处到其顶表面的高度可以大于坝结构的第二层的高度,并且可以小于第三层的高度。

[0107] 优选的是,有机封装层PCL在边缘处到其顶表面的高度小于坝结构的总高度。结果,在坝结构的顶表面和外侧壁上,第一无机封装层PAS1和第二无机封装层PAS2彼此表面接触。例如,有机封装层PCL的涂覆区域限于外坝DMO和内坝DMI的内侧壁的内部。因此,第一无机封装层PAS1和第二无机封装层PAS2彼此表面接触,直到它们从外坝DMO和内坝DMI的内侧壁的一部分在顶表面上方延伸并到达外侧壁。

[0108] 下面将返回参照图2和图3更详细地描述本发明实施方式中的内坝DMI的结构。本发明实施方式中的内坝DMI设置在通孔TH和围绕通孔TH的相邻像素P'之间。因此,与外坝DMO不同,发光元件ED的部分构造可以堆叠在内坝DMI上。例如,发光层EL和公共电极CE可以堆叠以在内坝DMI上方延伸。

[0109] 内坝DMI可具有正常的锥形形状。当内坝DMI具有正锥形形状时,可以防止通孔TH附近的有机封装层PCL的损失,但是发光层EL可从通孔TH的侧表面露出,并且对湿气抵抗力

差。为了防止这种情况，内坝DMI可以具有倒锥形形状。当内坝DMI具有倒锥形形状时，发光层EL可以在内坝DMI的下端处切断。在这种情况下，可以防止通过从通孔TH暴露的发光层EL的一部分渗透的湿气扩散到围绕通孔TH设置的相邻像素P'中。

[0110] 为了确保显示区域AA的最大显示面积比，内坝DMI优选地设置为非常靠近通孔TH。因此，仅通过具有倒锥形形状的内坝DMI不能完全阻挡湿气。在本发明中，进一步提供能够完全阻挡湿气扩散的凹凸图案PAT (湿气原本会通过从通孔TH的侧表面暴露的发光层EL渗透到相邻的像素P'中)，而不管内坝DMI具有正锥形形状还是倒锥形形状。

[0111] 在下文中，除了图2和图3之外，还将参照图5A和图5B更详细地描述根据本发明的凹凸图案。图5A是示出在本发明的示例中紧接在形成凹凸图案之后的凹凸图案的结构放大截面图。图5B是示出在本发明的示例中在形成凹凸图案和发光元件后的凹凸图案的结构放大截面图。

[0112] 凹凸图案PAT具有与通孔TH的形状对应的闭合曲线形状。例如，当通孔TH具有圆形形状时，凹凸图案PAT可以具有圆形形状。可选地，无论通孔TH的形状如何，凹凸图案PAT可以具有围绕通孔TH的椭圆形状。例如，当通孔TH具有诸如四边形、六边形或八边形的多边形形状时，凹凸图案PAT可以具有围绕通孔TH的多边形形状、圆形形状或椭圆形状。在下面的描述中，为了方便起见，假设通孔TH具有圆形形状，并且凹凸图案PAT具有与通孔TH同心的圆形形状并围绕通孔TH。

[0113] 凹凸图案PAT优选地设置在内坝DMI和通孔TH之间。在截面结构中，凹凸图案PAT具有阱或沟槽形状，其中将堆叠在基板SUB上的缓冲膜BUF和像素阵列层120去除预定宽度。更具体地，在将缓冲膜BUF堆叠在基板SUB上之后，在缓冲膜BUF上形成像素阵列层120，在其上堆叠像素驱动电极AE，并图案化用于限定发光区域的堤部，可以一起蚀刻像素阵列层120和缓冲膜BUF以形成凹凸图案PAT。

[0114] 凹凸图案PAT包括凹部2000和凸部1000。两个凹部2000连接到一个凸部1000的一侧和另一侧。即，一个凸部1000设置在两个凹部2000之间以形成一个凹凸图案PAT。在一些情况下，可以仅将凸部1000定义为凹凸图案PAT。此处，包括在图3和5A中的虚线所示的矩形区域中的凸部1000、形成在凸部1000内部和外部的凹部2000，以及凹部2000附近的部分区域被定义为凹凸图案PAT。

[0115] 凹凸图案PAT包括：两个凹部2000，其形成为在内坝DMI和通孔TH之间分开预定距离；以及一个凸部1000，其宽度对应于两个凹部2000分开的预定距离。通过去除堆叠在基板SUB上的堤部BN、平坦化膜PLN、包括在薄膜晶体管层中的中间绝缘层ILD、栅极绝缘膜GI和缓冲膜BUF，形成凹部2000以暴露基板SUB的顶表面。

[0116] 凹凸图案PAT包括底表面BS、顶表面US以及连接底表面BS和顶表面US的侧壁SW。底表面BS被定义为基板SUB的通过穿透缓冲膜BUF和像素阵列层120的凹部2000暴露的表面。顶表面US被定义为基板SUB的处于形成有凹凸图案PAT的状态中的最上表面。例如，当在图案化堤部BN之后暴露的平坦化膜PLN中形成凹凸图案PAT时，平坦化膜PLN的顶表面被定义为顶表面US。侧壁SW被定义为连接底表面BS和顶表面US的凹凸图案PAT的侧表面。

[0117] 凸部1000包括顶表面US和两个侧壁SW。凹部2000包括两个侧壁SW和一个底表面BS。通过蚀刻在内坝DMI和通孔TH之间堆叠在基板SUB上的缓冲膜BUF、栅极绝缘膜GI、中间绝缘膜ILD和平坦化膜PLN来形成凸部1000，以形成凹部2000。

[0118] 凹凸图案PAT的侧壁SW具有凹凸不平的锯齿表面,由于特性的差异,特别是在蚀刻对于具体蚀刻剂具有不同蚀刻速率的薄膜层的过程中的蚀刻速率的差异而不平滑。例如,可以通过同时蚀刻平坦化膜PLN、中间绝缘膜ILD、栅极绝缘膜GI和缓冲膜BUF来形成凹凸图案PAT。平坦化膜PLN、中间绝缘膜ILD、栅极绝缘膜GI和缓冲膜BUF具有不同的物理特性,因此对于相同的蚀刻剂具有不同的蚀刻速率。结果,可较多地蚀刻某个薄膜层,并可以较少地蚀刻另一个薄膜层。例如,可以比平坦化膜PLN更多地蚀刻中间绝缘膜ILD,并且可以比中间绝缘膜ILD更少地蚀刻栅极绝缘膜GI。可以比栅极绝缘膜GI更少地蚀刻缓冲膜BUF。结果,如图5A所示,侧壁SW具有Z字形或凹凸不平的锯齿形表面,其中交替地连续形成突出表面和凹入表面。

[0119] 在形成凹凸图案PAT之后,在其上沉积发光层EL。发光层EL堆叠在凹凸图案PAT的底表面BS和凹凸图案PAT的顶表面US上。由于凹凸图案PAT的侧壁SW具有锯齿形表面,所以发光层EL不是在侧壁SW上连续形成,而是如图5B所示被切断。

[0120] 例如,当发光层EL沉积在平坦化膜PLN上时,如图5B所示,在平坦化膜PLN上形成发光层EL。然而,发光层EL没有堆叠在侧壁SW上。另一方面,发光层EL堆叠在底表面BS上。残留发光层ELD仅堆叠在从平坦化膜PLN或栅极绝缘膜GI暴露的区域中,该区域具有由于在底表面BS上的较少蚀刻而突出到凹部2000中的蚀刻端面。由于形成在侧壁SW上的突出表面和凹入表面之间的台阶部分,发光层EL被切断而不连续。

[0121] 结果,即使当湿气渗透从通孔TH的侧表面暴露的发光层EL时,也可以由凹凸图案PAT可靠地防止湿气扩散到设置在通孔TH附近的相邻像素P'中。

[0122] 公共电极CE堆叠在发光层EL上。公共电极CE堆叠在凹凸图案PAT的顶表面US和底表面BS上。在一些情况下,公共电极CE可以沉积在凹凸图案PAT的侧壁SW上。然而,由于凹凸图案PAT的侧壁包括凹凸不平的表面,公共电极CE不能在凹部2000内完全覆盖侧壁并覆盖发光层EL。

[0123] 例如,如图5B所示,公共电极CE堆叠在平坦化膜PLN的顶表面上。公共电极CE沉积在平坦化膜PLN的与凹凸图案PAT的侧壁SW的上部对应的侧壁SW上。然而,由于蚀刻速率的差异,凹凸不平的侧壁SW(其中突出表面和凹入表面连续)可能不会被公共电极完全覆盖。沉积残留的公共电极CED以覆盖底表面BS和一部分侧壁SW上的残留发光层ELD。

[0124] 随后,将封装膜130堆叠在公共电极CE上。首先堆叠封装膜130的第一无机封装层PAS1。第一无机封装层PAS1堆叠在凹凸图案PAT的顶表面US和底表面BS上。第一无机封装层PAS1也沉积在凹凸图案PAT的侧壁SW上。第一无机封装层PAS1可以具有几乎填充凹部2000的内部的形状。例如,如图5B所示,第一无机封装层PAS1堆叠在平坦化膜PLN的顶表面上的发光层EL和公共电极CE上。第一无机封装层PAS1也堆叠在凹凸图案PAT的侧壁SW上。由于通过公共电极CE和残留公共电极CED在一定程度上平滑了侧壁SW的锯齿形表面,所以第一无机封装层PAS1在覆盖侧壁SW的同时沿着凹凸图案PAT的形状堆叠。

[0125] 有机封装层PCL沉积在第一无机封装层PAS1上。有机封装层PCL仅沉积在内坝DMI和外坝DMO之间的空间中,因此不堆叠在凹凸图案PAT上。例如,如图3所示,有机封装层PCL仅沉积到内坝DMI的内表面的一部分。如图4所示,有机封装层PCL仅沉积到外坝DMI的内表面的一部分。因此,有机封装层PCL不沉积在位于内坝DMI和通孔TH之间的凹凸图案PAT上。

[0126] 第二无机封装层PAS2堆叠在有机封装层PCL上。由于有机封装层PCL没有沉积在内

坝DMI和通孔TH之间,所以第二无机封装层PAS2在与第一无机封装层PAS1直接接触的同时堆叠在凹凸图案PAT上。在一些情况下,如图5B所示,可以沉积第二无机封装层PAS2以完全覆盖凹凸图案PAT的凹部2000。

[0127] 根据本发明的包括在凹凸图案PAT中的凸部1000具有正锥形或倒锥形的截面形状。由于凹凸图案PAT的侧壁SW包括锯齿形表面,因此发光层EL不会沉积为在侧壁SW上连续。因此,为了切断发光层EL的连续性,凸部1000不必是倒锥形的。凸部1000的形状可以根据形成凹部2000的蚀刻工艺的特性来确定。在本发明中,由于凸部1000的形状没有特别限制,因此可以在没有任何特别限制的情况下容易地执行形成凹部2000的工艺。因为堆叠的绝缘层的类型彼此不同,通过为绝缘层选择具有不同蚀刻速率的材料作为蚀刻剂,可以实现侧壁SW的锯齿形表面。

[0128] 在下文中,参照图6,将描述根据本发明另一实施方式的电致发光显示装置。图6是示出根据本发明另一实施方式的电致发光显示装置的显示区域中设置的通孔和凹凸图案的结构平面图。尽管未在图6中示出,但下面描述的附图标记与图1至4的相应附图中的相同。

[0129] 参照图6,在基板SUB的显示区域中形成通孔TH。例如,通孔TH可以具有圆形形状。围绕通孔TH形成内坝DMI。内坝DMI可以具有圆形形状,其与凹部2000同心并且具有更大的半径。内坝DMI包括第一内坝DMI1和第二内坝DMI2。第一内坝DMI1设置得更靠近通孔TH,第二内坝DMI2可以具有与第一内坝DMI1同心并且具有更大半径的圆形形状。

[0130] 凹凸图案PAT设置在第一内坝DMI1和通孔TH之间。凹凸图案PAT具有与通孔TH和第一内坝DMI1同心的圆形形状,并且其半径大于通孔TH的半径并且小于第一内坝DMI1的半径。凹凸图案PAT包括三个凹部和设置在三个凹部之间的两个凸部。

[0131] 例如,凹凸图案PAT可以形成为包括更多凸部。当凸部1000的数量过大时,孔边界部分THB的面积增加。在这种情况下,通孔TH的面积增加,因此显示功能可能降低。因此,凸部1000的数量优选小于5。即,在孔边界部分THB中以预定间隔连续地设置一至五个凸部1000。凹部2000设置在凸部1000之间。凸部1000之间的间隔对应于凹部2000的宽度。

[0132] 这样,在根据本发明的电致发光显示装置中,通孔TH形成在显示区域中,内坝DMI形成为围绕通孔TH,在通孔TH和内坝DMI之间提供凹凸图案PAT。凹凸图案PAT包括通过蚀刻像素阵列层120的绝缘层而形成的多个凹部2000。特别地,由于绝缘层之间的蚀刻速率的差异,凹部2000的侧壁SW具有锯齿形表面。堆叠在凹凸图案PAT上的发光层EL通过凹部和凸部以及具有锯齿形表面的侧壁SW的结构被切断。被切断的发光层EL具有发光层EL被公共电极CE、第一无机封装层PAS1和第二无机封装层PAS2完全覆盖的结构。结果,即使当湿气经由从通孔TH的侧表面暴露的发光层EL渗透时,也可以通过凹凸图案PAT和覆盖凹凸图案PAT的第一无机封装层PAS1防止湿气扩散到像素P中。

[0133] 根据本发明的电致发光显示装置包括穿透显示区域中的显示面板的通孔TH。通孔TH具有去除了用于显示功能的元件和基板SUB的结构。因此,可以安装或添加各种部件以对应于通孔TH。

[0134] 如图7所示,可以设置相机CM或光学传感器以对应于通孔TH。图7是示出根据本发明的示例性实施方式相机设置在电致发光显示装置中的示例的放大截面图。

[0135] 相机CM位于显示面板的后表面上,并且设置为使得通孔TH的中心和镜头LE的中心

彼此匹配。当相机CM设置在显示面板的后表面上时,通孔TH可能不具有完美的孔形状。例如,如图7中所示,可以使用光学粘合剂AP将盖玻璃CG接合到根据本发明的电致发光显示装置中的封装层130的顶表面。在这种情况下,通孔TH在显示装置的面向相机CM的表面上开口,并且被用户经由盖玻璃CG观看的顶表面堵住。由于除了盖玻璃CG之外的显示面板的大多数元件通过通孔TH从相机CM的前表面去除,因此可以在不受光学阻碍的情况下确保成像性能。

[0136] 例如,如图8所示,可以进一步提供插入到通孔TH中的驱动轴。例如,根据本发明的包括通孔的电致发光显示装置可以应用于钟表。图8是示出采用根据本发明另一示例性实施方式的包括通孔的电致发光显示装置的钟表的图。

[0137] 包括通孔的根据本发明的电致发光显示装置可以具有钟表形状。包括通孔TH的电致发光显示装置可以显示钟表的字符或数字或各种背景图片。钟表驱动单元M设置在显示装置的后表面上。在钟表驱动单元中提供有驱动钟表的指针NE的驱动轴AX。驱动轴AX经由通孔TH从显示装置的前表面突出。钟表的指针NE安装在从显示装置的前表面突出的驱动轴AX上。钟表的指针NE包括时针、分针和秒针,它们安装在穿过通孔TH的驱动轴AX上。

[0138] 根据本发明示例性实施方式的电致发光显示装置可以应用于各种产品,例如电视、笔记本个人计算机(PC)、监视器、冰箱、微波炉、洗衣机和相机,以及移动电子设备,例如电子笔记本、电子书、便携式多媒体播放器(PMP)、导航设备、超移动PC(UMPC)、智能电话、移动通信终端、移动电话、平板电脑、智能手表、手表电话和可穿戴设备。

[0139] 本发明的上述特征、结构和效果包括在本发明的至少一个实施方式中,但不仅限于一个实施方式。此外,本发明的至少一个实施方式中描述的特征、结构和效果可以由所属领域技术人员通过组合或修改其他实施方式来实现。因此,与组合和修改相关联的内容应被解释为在本发明的范围内。

[0140] 在根据本发明的电致发光显示装置中,由于在显示区域中提供通孔,所以使非显示区域的面积比最小化并且显示区域的面积比最大化。在根据本发明的电致发光显示装置中,由于围绕通孔提供多个凹凸图案,所以发光层被部分地切断,因此防止湿气从外部渗透发光元件。在根据本发明的电致发光显示装置中,由于在显示区域中提供有穿透显示面板的孔,所以EL显示装置可以应用于具有高适用性的各种产品。在根据本发明的电致发光显示装置中,即使当在显示区域中形成穿透显示面板的孔时,也防止来自外部的湿气和颗粒扩散并传播到显示元件中,由此可以确保安全性和确保产品的使用寿命。

[0141] 除了本发明的上述有益效果之外,本发明的其他特征和优点将由所属领域技术人员根据上文的描述或解释而更清楚地理解。

[0142] 尽管以上结合附图详细描述了本发明的实施方式,但是本发明不限于这些实施方式,而是可以在不脱离本发明的技术精神的情况下以各种形式修改和实现。因此,本发明中公开的实施方式不是用于限制而是用于解释本发明的技术精神,本发明的技术精神的范围不受这些实施方式的限制。因此,应将上述实施方式理解为在所有方面都是示例性的,而不是限定性的。本发明的范围应由所附权利要求书限定,其等同范围内的所有技术精神应被解释为属于本发明的范围。



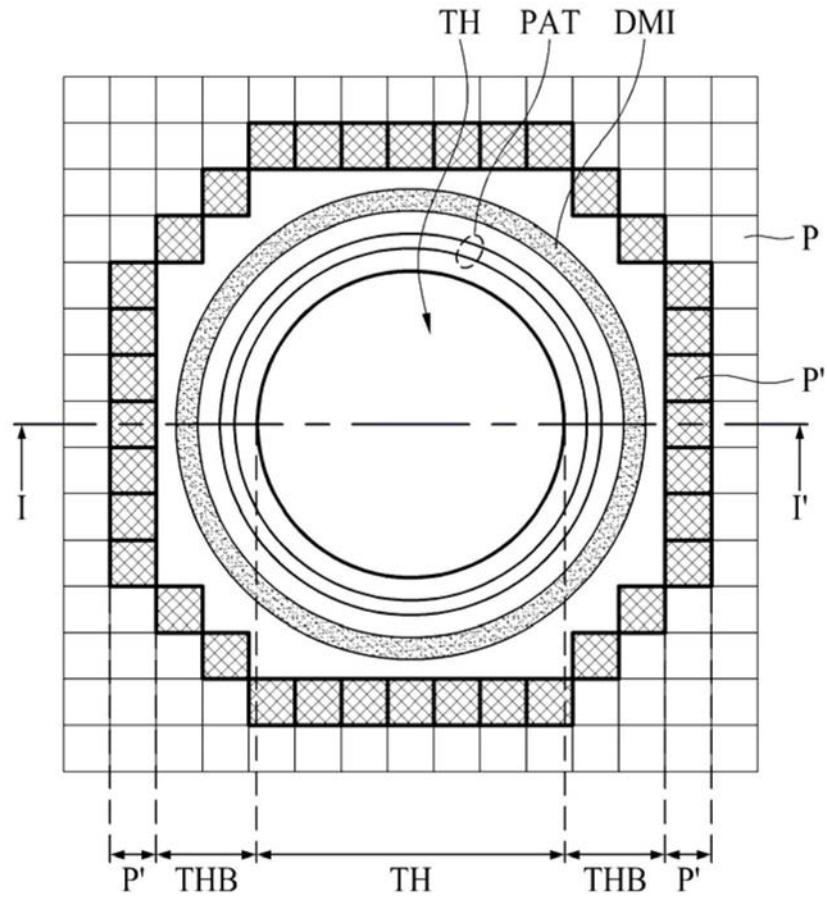


图2

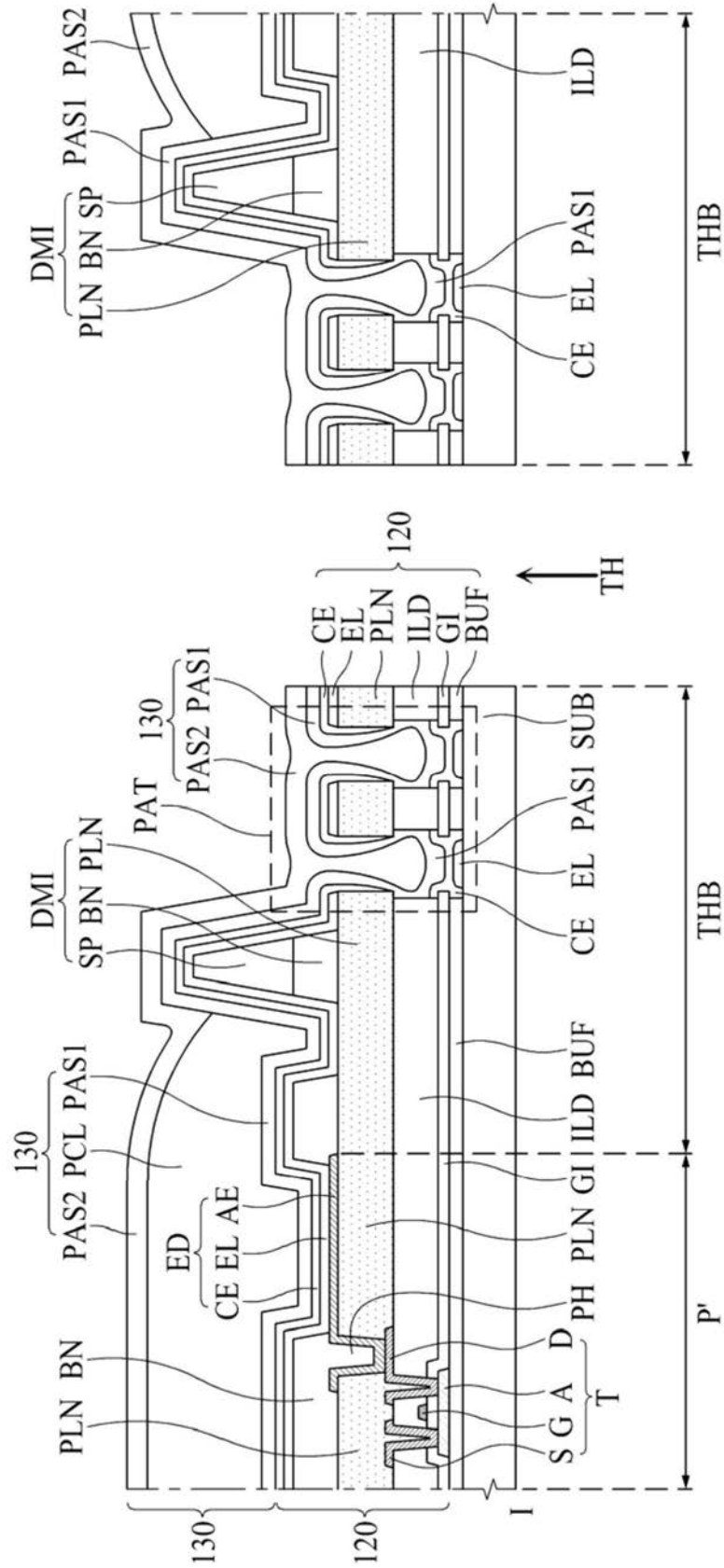


图3

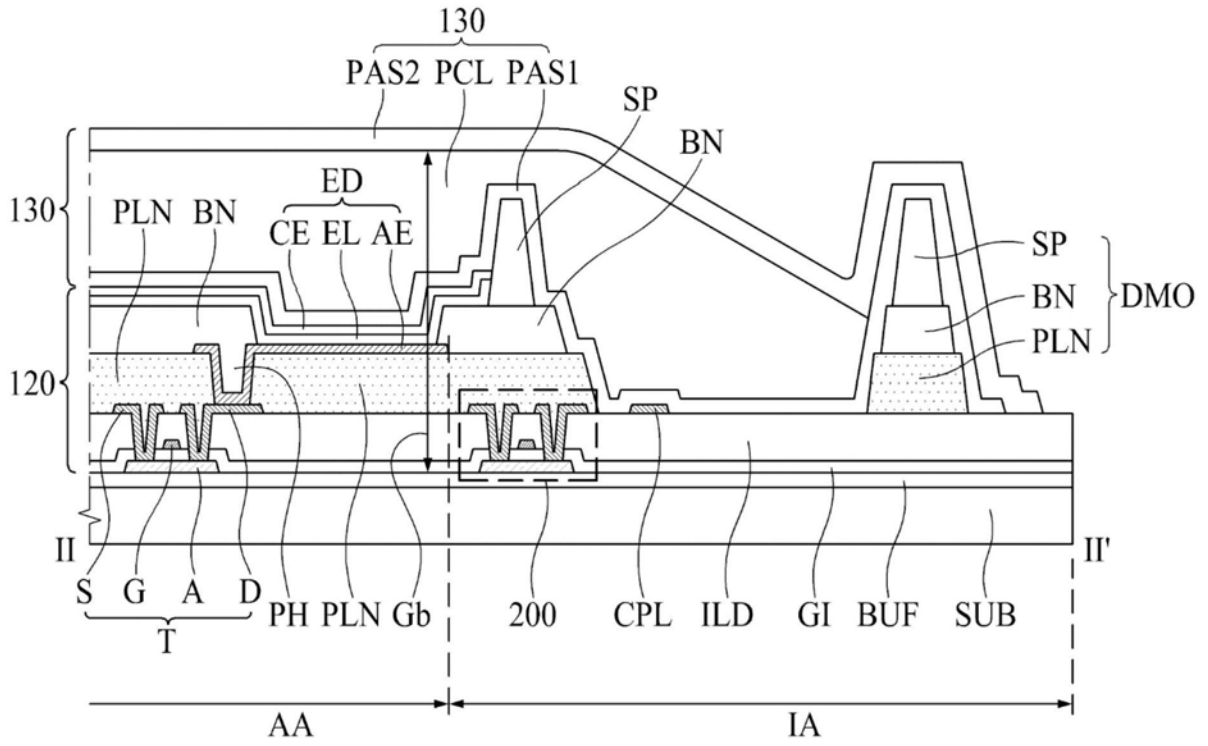


图4

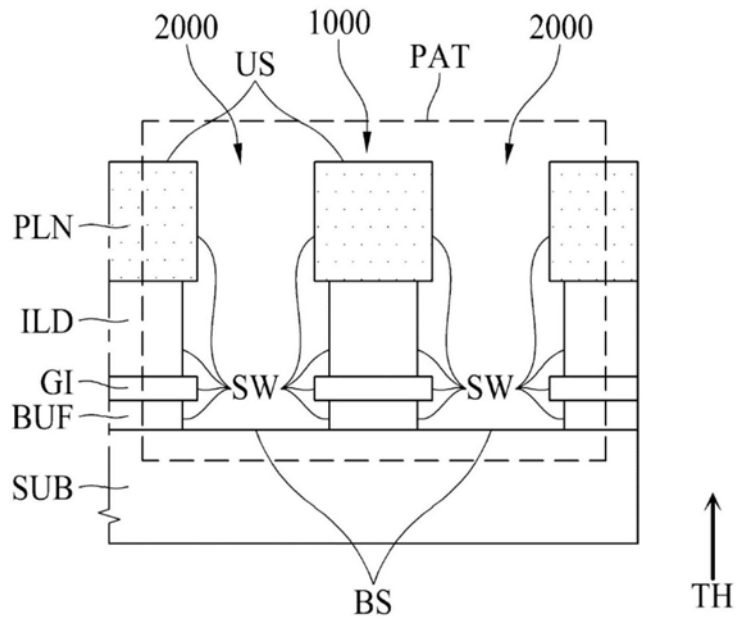


图5A

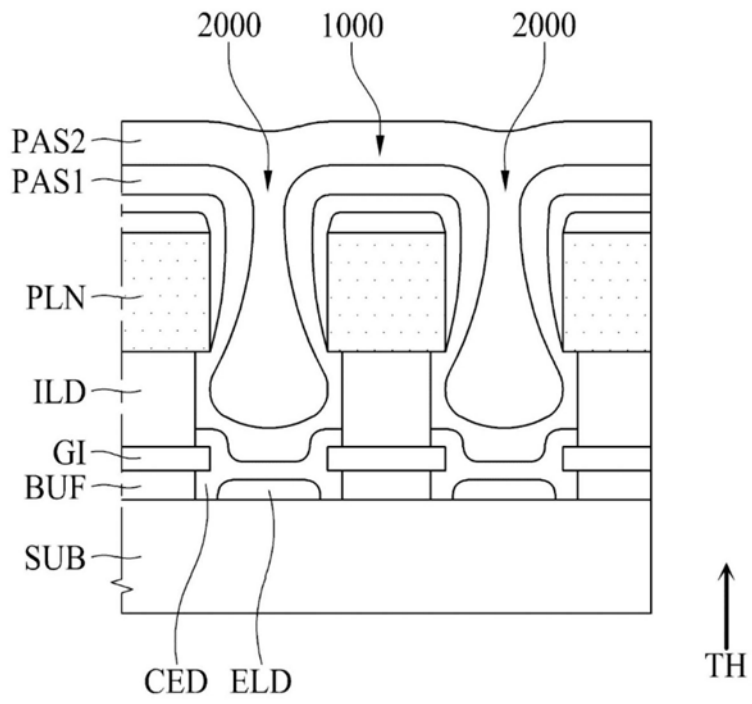


图5B

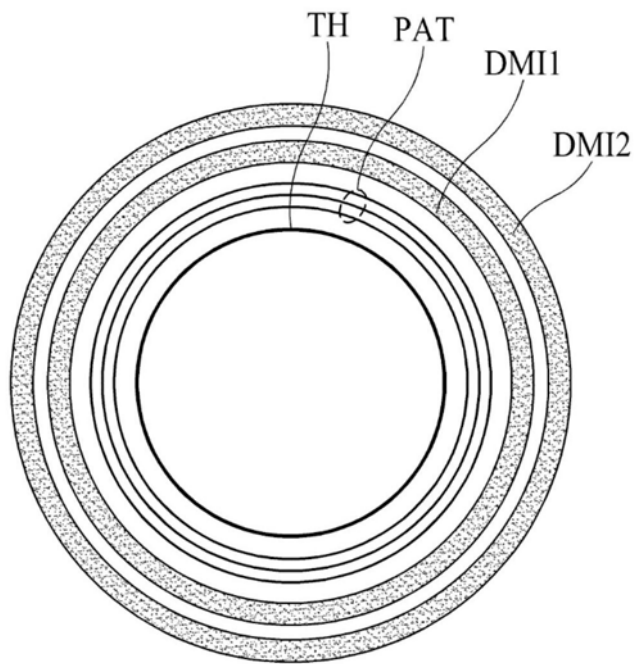


图6

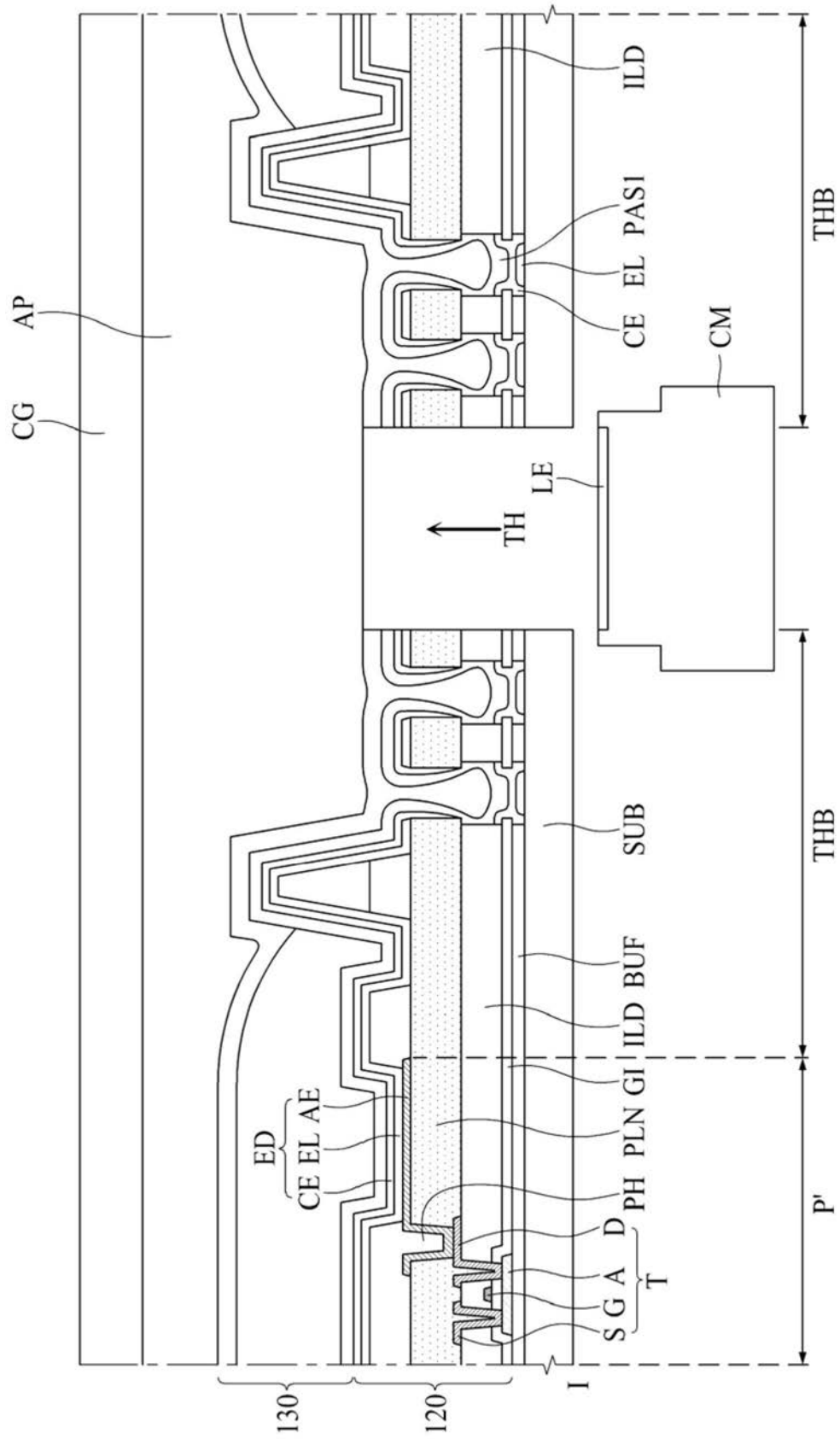


图7

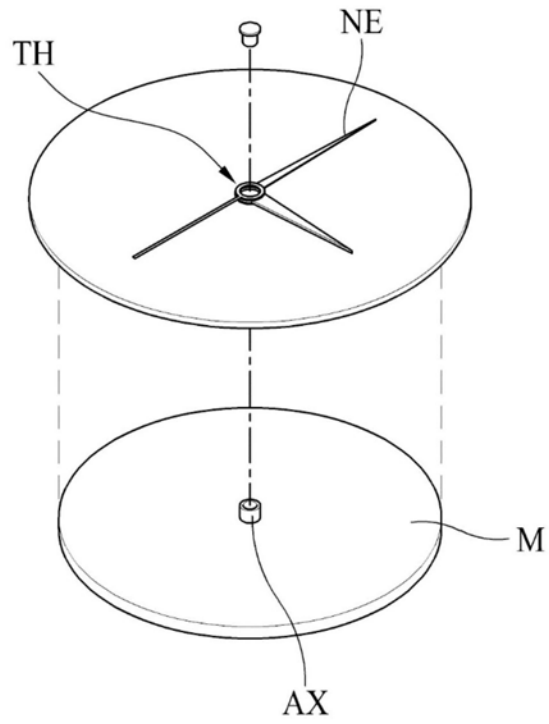


图8

专利名称(译)	在显示区域具有通孔的电致发光显示器		
公开(公告)号	<a href="#">CN111276507A</a>	公开(公告)日	2020-06-12
申请号	CN201911143504.8	申请日	2019-11-20
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	金可卿 朴贵福		
发明人	金可卿 安载瀚 朴贵福		
IPC分类号	H01L27/15 H01L27/12		
CPC分类号	H01L51/5246 H01L27/3246 H01L27/326 H01L51/5253		
代理人(译)	徐金国		
优先权	1020180154584 2018-12-04 KR		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

公开了一种在显示区域具有通孔的电致发光显示装置。所述电致发光显示装置包括：显示区域，其中多个像素设置在基板上，每个像素包括显示图像的发光元件和驱动所述发光元件的驱动元件；非显示区域，在所述基板上围绕所述显示区域；通孔，设置在所述显示区域中，并且不包括所述基板、所述发光元件和所述驱动元件；围绕所述通孔的内坝；以及凹凸图案，在所述通孔和所述内坝之间围绕所述通孔。

