



(12)发明专利申请

(10)申请公布号 CN 110675820 A

(43)申请公布日 2020.01.10

(21)申请号 201910823848.7

(22)申请日 2019.09.02

(71)申请人 深圳市华星光电半导体显示技术有限公司

地址 518132 广东省深圳市光明新区公明街道塘明大道9-2号

(72)发明人 陈江川

(74)专利代理机构 深圳翼盛智成知识产权事务所(普通合伙) 44300

代理人 黄威

(51)Int.Cl.

G09G 3/3225(2016.01)

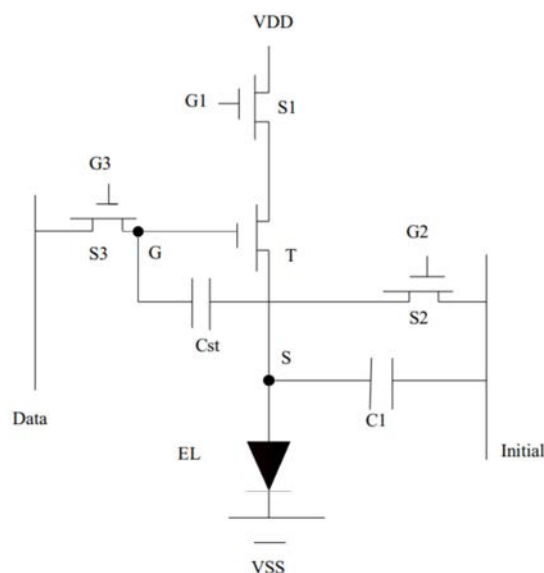
权利要求书1页 说明书3页 附图2页

(54)发明名称

阈值电压补偿像素电路

(57)摘要

一种阈值电压补偿像素电路,包括驱动薄膜晶体管;第一开关,电连接于所述驱动薄膜晶体管与电源之间;锁存电容,电连接于所述驱动薄膜晶体管的栅极与源极之间;第一电容,电连接于所述驱动薄膜晶体管的源极与起始电压信号端之间;以及有机发光二极管,电连接于所述驱动薄膜晶体管的源极与接地端之间。本发明提供的阈值电压补偿像素电路,将驱动薄膜晶体管阈值电压的偏移量锁存于锁存电容之中,在资料信号写入阶段,将驱动薄膜晶体管阈值电压的变化抵消,从而实现对像素的驱动薄膜晶体管阈值电压变化补偿。



1. 一种阈值电压补偿像素电路,其特征在于,包括:
驱动薄膜晶体管;
第一开关,电连接于所述驱动薄膜晶体管与电源之间;
锁存电容,电连接于所述驱动薄膜晶体管的栅极与源极之间;
第一电容,电连接于所述驱动薄膜晶体管的源极与起始电压信号端之间;以及
有机发光二极管,电连接于所述驱动薄膜晶体管的源极与接地端之间;
其中,当所述第一开关开启时,所述电源通过所述驱动薄膜晶体管输入电流,且当所述驱动薄膜晶体管的源极电位上升至参考电压与所述驱动薄膜晶体管阈值电压的差值时,所述驱动薄膜晶体管截止。
2. 根据权利要求1所述的阈值电压补偿像素电路,其特征在于,还包括第二开关,电连接于所述驱动薄膜晶体管的源极与所述起始电压信号端之间,在所述第二开关关闭后,所述第一开关开启。
3. 根据权利要求2所述的阈值电压补偿像素电路,其特征在于,还包括第三开关,电连接于所述驱动薄膜晶体管的栅极与资料信号端之间,所述第三开关与所述第二开关同步开启。
4. 根据权利要求3所述的阈值电压补偿像素电路,其特征在于,所述第一开关、所述第二开关以及所述第三开关为薄膜晶体管。
5. 根据权利要求4所述的阈值电压补偿像素电路,其特征在于,所述驱动薄膜晶体管、所述第一开关、所述第二开关以及所述第三开关为N型金氧半场效晶体管。
6. 根据权利要求3所述的阈值电压补偿像素电路,其特征在于,所述阈值电压补偿像素电路有四个工作阶段,包括复位阶段、源极跟随阶段、资料写入阶段以及发光阶段。
7. 根据权利要求6所述的阈值电压补偿像素电路,其特征在于,在所述复位阶段,所述第三开关与所述第二开关同步开启。
8. 根据权利要求6所述的阈值电压补偿像素电路,其特征在于,在所述源极跟随阶段,所述第二开关关闭,且在所述第二开关关闭后,所述第一开关开启。
9. 根据权利要求6所述的阈值电压补偿像素电路,其特征在于,在所述资料写入阶段,所述第一开关关闭,且在所述第一开关关闭后,所述资料信号端的电位从参考电压转变为资料信号。
10. 根据权利要求9所述的阈值电压补偿像素电路,其特征在于,在所述资料写入阶段,所述驱动薄膜晶体管的栅极写入所述资料信号。

阈值电压补偿像素电路

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种阈值电压补偿像素电路。

背景技术

[0002] OLED(organic light-emitting diode,有机发光二极管)显示面板与LCD(Liquid crystal display,液晶显示器)相比具有自发光的独特优势,且具有能耗小、对比度高、色域广以及可折叠等具有竞争力的优点,已经成为目前的主流显示面板。

[0003] 目前大尺寸面板采用外部补偿的方式实现对像素阈值电压漂移的补偿,但外部补偿电路成本较高,对OLED市场化不利

发明内容

[0004] 本发明提供一种阈值电压补偿像素电路,采用内部补偿的方式,以解决外部补偿电路成本较高的问题,并增加有效区外围布线空间。

[0005] 为解决上述问题,本发明提供的技术方案如下:

[0006] 本发明提供一种阈值电压补偿像素电路,包括:驱动薄膜晶体管;第一开关,电连接于所述驱动薄膜晶体管与电源之间;锁存电容,电连接于所述驱动薄膜晶体管的栅极与源极之间;第一电容,电连接于所述驱动薄膜晶体管的源极与起始电压信号端之间;以及有机发光二极管,电连接于所述驱动薄膜晶体管的源极与接地端之间;其中,当所述第一开关开启时,所述电源通过所述驱动薄膜晶体管输入电流,且当所述驱动薄膜晶体管的源极电位上升至参考电压与所述驱动薄膜晶体管阈值电压的差值时,所述驱动薄膜晶体管截止。

[0007] 在本发明的至少一种实施例中,所述阈值电压补偿像素电路还包括第二开关,电连接于所述驱动薄膜晶体管的源极与所述起始电压信号端之间,在所述第二开关关闭后,所述第一开关开启。

[0008] 在本发明的至少一种实施例中,所述阈值电压补偿像素电路还包括第三开关,电连接于所述驱动薄膜晶体管的栅极与资料信号端之间,所述第三开关与所述第二开关同步开启。

[0009] 在本发明的至少一种实施例中,所述第一开关、所述第二开关以及所述第三开关为薄膜晶体管。

[0010] 在本发明的至少一种实施例中,所述驱动薄膜晶体管、所述第一开关、所述第二开关以及所述第三开关为N型金属氧化物半导体晶体管。

[0011] 在本发明的至少一种实施例中,所述阈值电压补偿像素电路有四个工作阶段,包括复位阶段、源极跟随阶段、资料写入阶段以及发光阶段。

[0012] 在本发明的至少一种实施例中,在所述复位阶段,所述第三开关与所述第二开关同步开启。

[0013] 在本发明的至少一种实施例中,在所述源极跟随阶段,所述第二开关关闭,且在所述第二开关关闭后,所述第一开关开启。

[0014] 在本发明的至少一种实施例中,在所述资料写入阶段,所述第一开关关闭,且在所述第一开关关闭后,所述资料信号端的电位从参考电压转变为资料信号。

[0015] 在本发明的至少一种实施例中,在所述资料写入阶段,所述驱动薄膜晶体管的栅极写入所述资料信号。

[0016] 本发明的有益效果为:本发明提供的阈值电压补偿像素电路,将驱动薄膜晶体管阈值电压的偏移量锁存于锁存电容之中,在资料信号写入阶段,将驱动薄膜晶体管阈值电压的变化抵消,从而实现对像素的驱动薄膜晶体管阈值电压变化补偿。

附图说明

[0017] 为了更清楚地说明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单介绍,显而易见地,下面描述中的附图仅仅是发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0018] 图1为本发明阈值电压补偿像素电路图;

[0019] 图2为本发明阈值电压补偿像素电路时序图。

具体实施方式

[0020] 以下各实施例的说明是参考附加的图示,用以例示本发明可用以实施的特定实施例。本发明所提到的方向用语,例如[上]、[下]、[前]、[后]、[左]、[右]、[内]、[外]、[侧面]等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明及理解本发明,而非用以限制本发明。在图中,结构相似的单元是用以相同标号表示。

[0021] 本发明针对阈值电压外部补偿电路成本较高的问题,本实施例能够解决该缺陷。

[0022] 图1为本发明阈值电压补偿像素电路图,所述阈值电压补偿像素电路包括驱动薄膜晶体管T;第一开关S1,电连接于所述驱动薄膜晶体管T与电源VDD之间;锁存电容Cst,电连接于所述驱动薄膜晶体管T的栅极G与源极S之间;第一电容C1,电连接于所述驱动薄膜晶体管T的源极S与起始电压信号端Initial之间;以及有机发光二极管EL,电连接于所述驱动薄膜晶体管T的源极S与接地端VSS之间;其中,当所述第一开关S1开启时,所述电源VDD通过所述驱动薄膜晶体管T输入电流,且当所述驱动薄膜晶体管T的源极电位上升至参考电压Vref与所述驱动薄膜晶体管阈值电压Vth的差值时,所述驱动薄膜晶体管T截止。

[0023] 所述阈值电压补偿像素电路还包括第二开关S2,电连接于所述驱动薄膜晶体管的源极S与所述起始电压信号端Initial之间,在所述第二开关S2关闭后,所述第一开关S1开启。所述阈值电压补偿像素电路还包括第三开关S3,电连接于所述驱动薄膜晶体管的栅极G与资料信号端Data之间,所述第三开关S3与所述第二开关S2同步开启。

[0024] 所述第一开关S1、所述第二开关S2以及所述第三开关S3为薄膜晶体管。所述驱动薄膜晶体管T、所述第一开关S1、所述第二开关S2以及所述第三开关S3为N型金氧半场效晶体管。

[0025] 图2为本发明阈值电压补偿像素电路时序图,如图所示,所述阈值电压补偿像素电路有四个工作阶段,包括复位阶段P1、源极跟随阶段P2、资料写入阶段P3以及发光阶段P4。

[0026] 在复位阶段P1,第三开关S3与第二开关S2同步开启,第一开关S1为关闭状态。此时

驱动薄膜晶体管的栅极G写入参考电压Vref (资料信号端Data这时的电位是Vref),驱动薄膜晶体管的源极S写入起始电压信号端Initial的电位Vini,锁存电容Cst的两端电压复位。

[0027] 在源极跟随阶段P2,第二开关S2关闭,且在第二开关S2关闭后,第一开关S1开启。在源极跟随阶段P2一开始时,驱动薄膜晶体管栅极G与源极S之间的电位差 $V_{gs}=V_{ref}-V_{ini}$,且此电压小于有机发光二极管EL的开启电压。因为第二开关S2关闭,电源VDD通过驱动薄膜晶体管T输入电流,源极S的电位因此抬升,且当源极S的电位从Vini上升至参考电压Vref与驱动薄膜晶体管阈值电压Vth的差值($V_{ref}-V_{th}$)时,驱动薄膜晶体管栅极G与源极S之间的电位差 V_{gs} 会变成Vth,让驱动薄膜晶体管T截止,当前驱动薄膜晶体管阈值电压Vth被锁存于锁存电容Cst中。

[0028] 在资料写入阶段P3,第一开关S1关闭,且在第一开关S1关闭后,资料信号端Data的电位从参考电压Vref转变为资料信号Vdata,第三开关为开启状态,驱动薄膜晶体管的栅极G因此写入资料信号Vdata。此时驱动薄膜晶体管源极S的电位为

[0029] $V_s = (V_{data}-V_{ref}) * C_{st} / (C_1+C_{st}) + V_{ref}-V_{th}$

[0030] 因此,驱动薄膜晶体管栅极G与源极S之间的电位差为

[0031] $V_{gs} = V_{data} - (V_{data}-V_{ref}) * C_{st} / (C_1+C_{st}) - V_{ref} + V_{th}$

[0032] 在发光阶段P4,驱动薄膜晶体管T的电流由 $V_{gs}-V_{th} = (V_{data}-V_{ref}) * C_1 / (C_1+C_{st})$ 决定,Vth的影响被抵消,故有机发光二极管EL的电流仅由资料信号Vdata、参考电压Vref及第一电容C1的电容值大小决定,剔除驱动薄膜晶体管阈值电压Vth影响,从而实现内部补偿。

[0033] 有益效果:本发明提供的阈值电压补偿像素电路,将驱动薄膜晶体管阈值电压Vth的偏移量锁存于锁存电容Cst之中,在资料信号写入阶段P3,将Vth的变化抵消,从而实现对像素的Vth变化补偿。

[0034] 综上所述,虽然本发明已以优选实施例揭露如上,但上述优选实施例并非用以限制本发明,本领域的普通技术人员,在不脱离本发明的精神和范围内,均可作各种更动与润饰,因此本发明的保护范围以权利要求界定的范围为准。

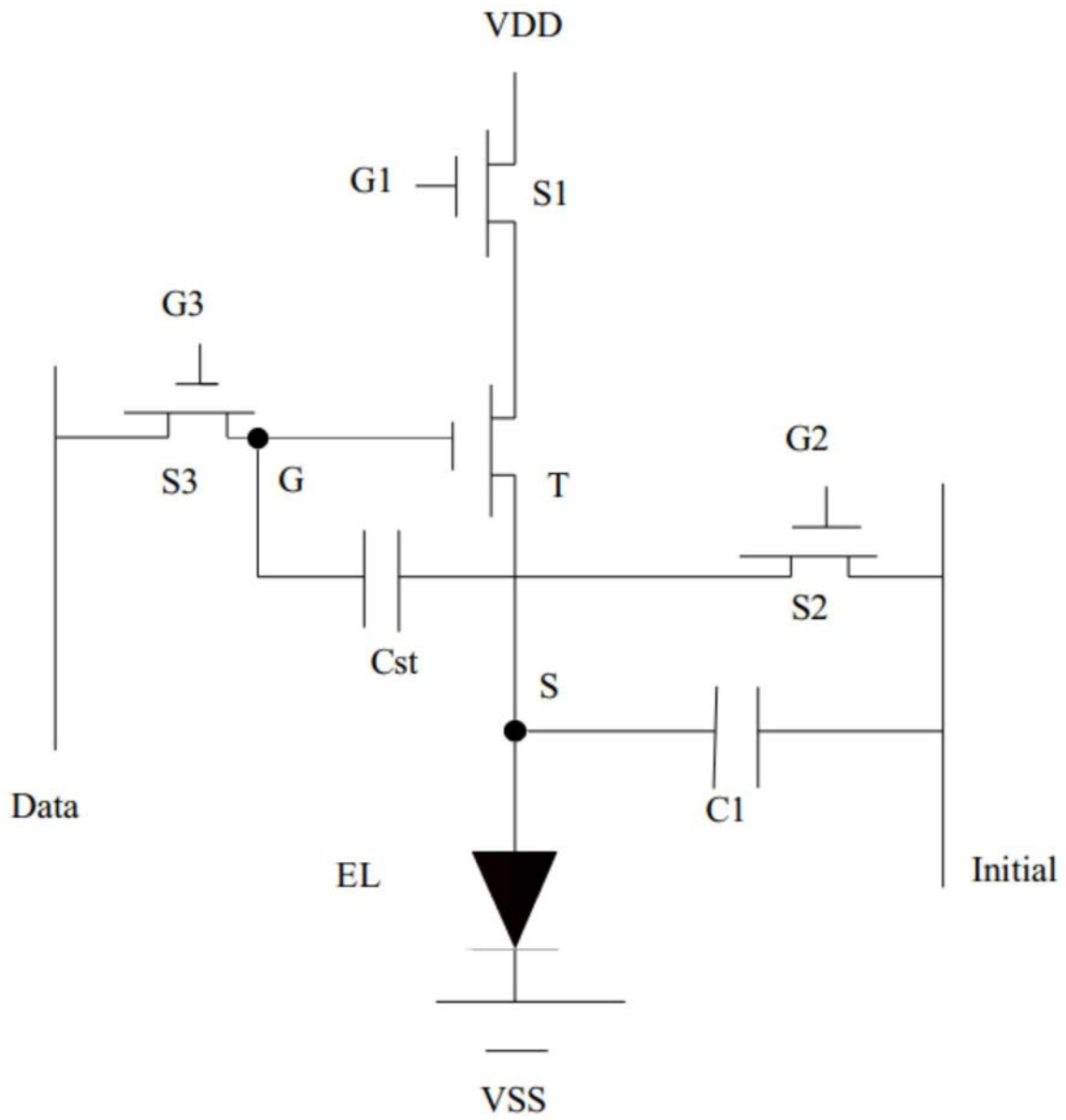


图1

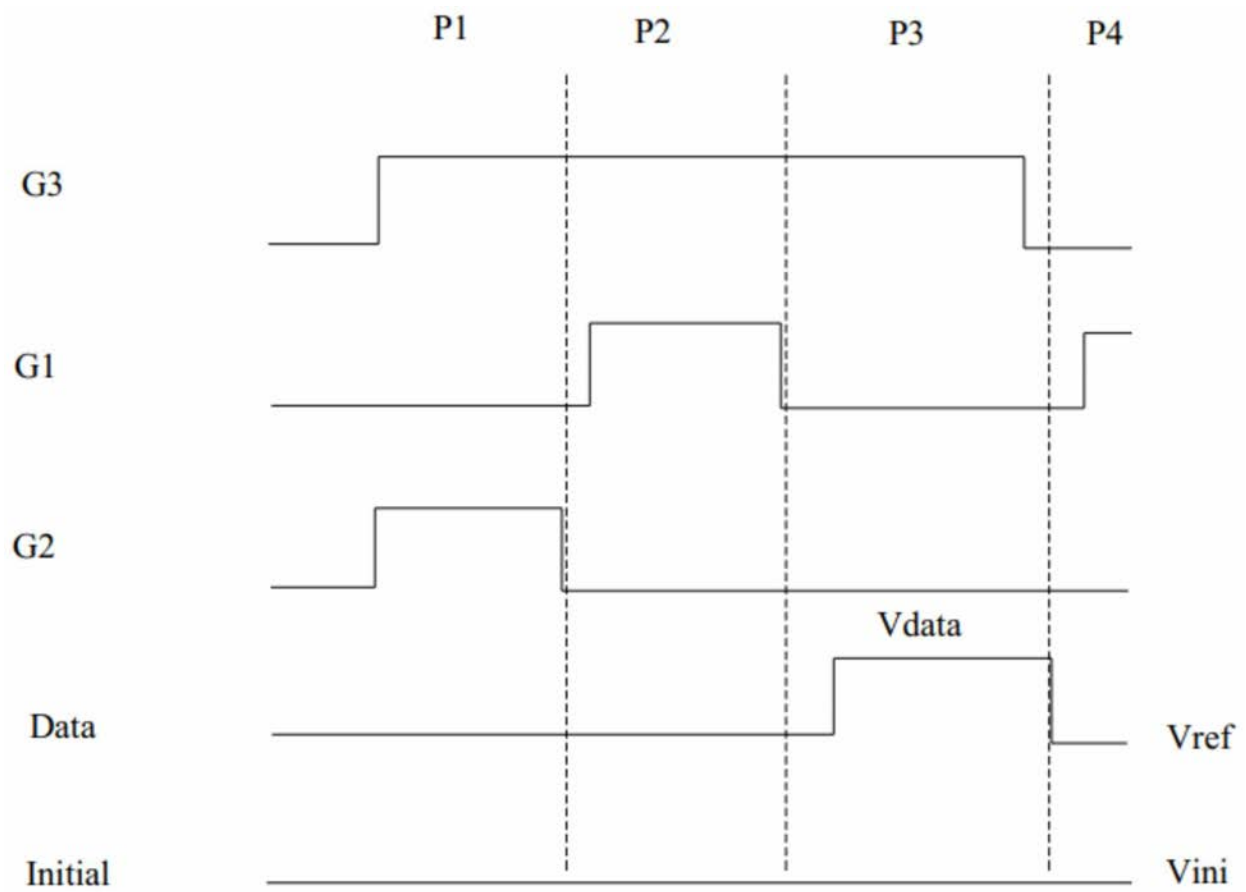


图2

专利名称(译)	阈值电压补偿像素电路		
公开(公告)号	CN110675820A	公开(公告)日	2020-01-10
申请号	CN201910823848.7	申请日	2019-09-02
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	陈江川		
发明人	陈江川		
IPC分类号	G09G3/3225		
CPC分类号	G09G3/3225		
代理人(译)	黄威		
外部链接	Espacenet SIPO		

摘要(译)

一种阈值电压补偿像素电路，包括驱动薄膜晶体管；第一开关，电连接于所述驱动薄膜晶体管与电源之间；锁存电容，电连接于所述驱动薄膜晶体管的栅极与源极之间；第一电容，电连接于所述驱动薄膜晶体管的源极与起始电压信号端之间；以及有机发光二极管，电连接于所述驱动薄膜晶体管的源极与接地端之间。本发明提供的阈值电压补偿像素电路，将驱动薄膜晶体管阈值电压的偏移量锁存于锁存电容之中，在资料信号写入阶段，将驱动薄膜晶体管阈值电压的变化抵消，从而实现对像素的驱动薄膜晶体管阈值电压变化补偿。

