



(12)发明专利申请

(10)申请公布号 CN 110603642 A

(43)申请公布日 2019.12.20

(21)申请号 201880029891.X

(22)申请日 2018.04.27

(30)优先权数据

62/507,646 2017.05.17 US

62/635,433 2018.02.26 US

(85)PCT国际申请进入国家阶段日

2019.11.05

(86)PCT国际申请的申请数据

PCT/US2018/029772 2018.04.27

(87)PCT国际申请的公布数据

W02018/212960 EN 2018.11.22

(71)申请人 苹果公司

地址 美国加利福尼亚州

(72)发明人 崔在仁 A·林 罗卓知 黄俊尧

G·王 唐海榕 山本均

J·E·佩德 金起范 田广玉

袁磊 M·斯鲁特斯凯 刘睿

S·E·莫勒萨 康盛球 常文迪

汤俊明 陈成 I·克内兹

E·多杰格托夫 G·卡博尼

G·B·迈尔 李正敏

(74)专利代理机构 北京市金杜律师事务所

11256

代理人 马明月

(51)Int.Cl.

H01L 27/32(2006.01)

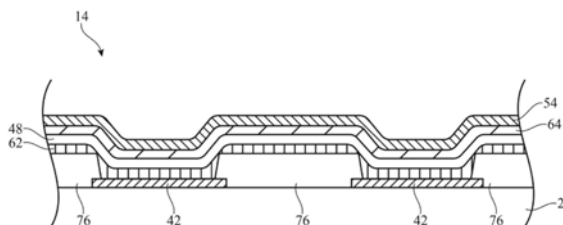
权利要求书3页 说明书21页 附图21页

(54)发明名称

具有减少的侧向泄漏的有机发光二极管显示器

(57)摘要

本发明提供了一种有机发光二极管(OLED)显示器,该显示器可具有有机发光二极管像素阵列,该有机发光二极管像素各自具有插置在阴极和阳极之间的OLED层。可以将电压施加到每个像素的阳极,以控制发射光的量值。OLED层的电导率可允许泄漏电流在显示器中的相邻阳极之间通过。为了减少显示器中的泄漏电流和伴随的串扰,该像素定义层可破坏所述OLED层的连续性。该像素定义层可具有陡峭的侧壁、具有底切的侧壁或者具有多条曲线以破坏该OLED层的连续性的侧壁表面。耦合到偏置电压并由栅极电介质覆盖的控制栅极可用于形成有机薄膜晶体管,该有机薄膜晶体管关闭该显示器上相邻阳极之间的该泄漏电流沟道。



1. 一种显示器,包括:

基板;

像素阵列,所述像素阵列包括第一有机发光二极管像素和第二有机发光二极管像素,其中所述第一有机发光二极管像素包括所述基底上的第一图案化电极,并且其中所述第二有机发光二极管像素包括所述基底上的第二图案化电极;

位于所述基底上的像素定义层,所述像素定义层插置在所述第一图案化电极和所述第二图案化电极之间;和

形成在所述像素定义层上方的横向导电层,所述横向导电层具有形成所述第一有机发光二极管像素的一部分的第一部分和形成所述第二有机发光二极管像素的一部分的第二部分,所述第一部分通过由所述像素定义层形成的所述横向导电层中的至少一个中断部分与所述第二部分电隔离。

2. 根据权利要求1所述的显示器,其中所述横向导电层形成在所述像素定义层、所述第一图案化电极和所述第一图案化电极上方并与它们直接接触。

3. 根据权利要求2所述的显示器,还包括:

形成在所述横向导电层上方的发射层;和

形成在所述发射层上方的公共电极。

4. 根据权利要求1所述的显示器,其中所述像素定义层具有上表面和侧壁表面,并且其中所述横向导电层中的所述至少一个中断部分由所述侧壁表面中的凹陷部形成。

5. 根据权利要求1所述的显示器,其中所述像素定义层包括至少第一材料层和第二材料层。

6. 根据权利要求5所述的显示器,其中所述像素定义层包括所述第一材料层、所述第二材料层和第三材料层,其中所述第一材料层由与所述第三材料层相同的材料形成,并且其中所述第一材料层由与所述第二材料层不同的材料形成。

7. 根据权利要求6所述的显示器,其中所述第一材料层由二氧化硅形成,所述第二材料层由氮化硅形成,所述第三材料层由二氧化硅形成,并且其中所述第二材料层插置在所述第一材料层和所述第三材料层之间。

8. 根据权利要求5所述的显示器,其中所述像素定义层包括所述第一材料层、所述第二材料层和第三材料层,其中所述第一材料层插置在所述第一图案化电极和所述第二材料层之间,其中所述第二材料层插置在所述第一材料层和所述第三材料层之间,其中所述第一材料层具有相对于所述第一图案化电极的上表面成第一角度的第一侧壁,其中所述第二材料层具有相对于所述第一图案化电极的上表面成第二角度的第二侧壁,其中所述第三材料层具有相对于所述第一图案化电极的所述上表面成第三角度的第三侧壁,其中所述第一角度小于90度,其中所述第二角度大于90度,并且其中所述第三角度小于90度。

9. 根据权利要求1所述的显示器,其中所述像素定义层具有上表面和侧壁表面,并且其中所述横向导电层中的所述至少一个中断部分由所述侧壁表面中的多条曲线形成。

10. 一种显示器,包括:

基板;

像素阵列,所述像素阵列包括第一像素和第二像素,其中所述第一像素包括所述基底上的第一有机发光二极管和第一图案化电极,并且其中所述第二像素包括所述基底上的第

二有机发光二极管和第二图案化电极；

形成所述第一有机发光二极管和所述第一有机发光二极管两者的一部分的公共横向导电层；和

插置在所述第一图案化电极和所述第二图案化电极之间的结构，所述结构减少了穿过所述第一图案化电极和所述第二图案化电极之间的所述公共横向导电层的泄漏电流。

11. 根据权利要求10所述的显示器，其中所述结构包括耦合到偏置电压的导电触点。

12. 根据权利要求11所述的显示器，其中所述导电触点由与所述第一图案化电极和所述第二图案化电极相同的材料形成。

13. 根据权利要求10所述的显示器，其中所述结构包括绝缘结构，并且其中所述绝缘结构包括具有第一宽度的上表面和具有小于第一宽度的第二宽度的下表面。

14. 根据权利要求13所述的显示器，其中所述公共横向导电层具有形成在所述第一图案化电极上方的第一部分、形成在所述第二图案化电极上方的第二部分以及形成在所述绝缘结构上方的第三部分，并且其中所述公共横向导电层的所述第三部分不电连接到所述公共横向导电层的所述第一部分和所述第二部分。

15. 根据权利要求10所述的显示器，其中所述结构包括所述基底中的沟槽，并且所述公共横向导电层具有形成在所述第一图案化电极上方的第一部分、形成在所述第二图案化电极上方的第二部分，以及形成在所述沟槽中的第三部分。

16. 一种显示器，所述显示器包括：

基板；

像素阵列，所述像素阵列包括第一有机发光二极管像素和第二有机发光二极管像素，其中所述第一有机发光二极管像素包括所述基底上的第一图案化电极，并且其中所述第二有机发光二极管像素包括所述基底上的第二图案化电极；

形成在所述第一图案化电极和所述第二图案化电极上方的横向导电层，所述横向导电层具有形成所述第一有机发光二极管像素的一部分的第一部分和形成所述第二有机发光二极管像素的一部分的第二部分；和

控制栅极，所述控制栅极插置在所述第一图案化电极和所述第二图案化电极之间并且耦合到偏置电压。

17. 根据权利要求16所述的显示器，其中所述控制栅极形成有机薄膜晶体管，当耦合到所述偏置电压时，所述有机薄膜晶体管关闭所述第一图案化电极和所述第二图案化电极之间的所述横向导电层中的电流沟道。

18. 根据权利要求16所述的显示器，还包括：

插置在所述控制栅极和所述横向导电层之间的栅极电介质。

19. 根据权利要求16所述的显示器，其中所述控制栅极由与所述第一图案化电极和所述第二图案化电极相同的材料形成，并且其中所述控制栅极、所述第一图案化电极和所述第二图案化电极共面。

20. 根据权利要求16所述的显示器，还包括：

耦接到所述第一图案化电极的第一触点；和

耦接到所述第二图案化电极的第二触点，其中所述控制栅极由与所述第一触点和所述第二触点相同的材料形成，并且其中所述控制栅极、所述第一触点和所述第二触点共面。

21. 根据权利要求16所述的显示器,还包括:

插置在所述第一图案化电极和所述第二图案化电极之间的像素定义层,其中所述像素定义层与所述控制栅极重叠。

22. 根据权利要求16所述的显示器,还包括:

插置在所述第一图案化电极和所述第二图案化电极之间的像素定义层,其中所述控制栅极嵌入所述像素定义层内。

具有减少的侧向泄漏的有机发光二极管显示器

[0001] 本专利申请要求于2017年5月17日提交的临时专利申请号62/507,646以及于2018年2月26日提交的临时专利申请号62/635,433的优先权,这些专利申请据此全文以引用方式并入本文。

背景技术

[0002] 本发明整体涉及电子设备,并且更具体地涉及具有显示器的电子设备。

[0003] 电子设备通常包括显示器。例如,电子设备可具有基于有机发光二极管像素的有机发光二极管(OLED)显示器。在这种类型的显示器中,每个像素都包括发光二极管和薄膜晶体管,薄膜晶体管用于控制向发光二极管施加信号以产生光。发光二极管可包括定位在阳极和阴极之间的OLED层。

[0004] 为了从有机发光二极管显示器中的给定像素发射光,可向给定像素的阳极施加电压。理想的是,给定像素的阳极处的电压将不影响任何相邻像素。然而,OLED层在阳极上的导电性可允许从给定像素的阳极到相邻像素的阳极的侧向传导。这可能致使像素串扰,像素串扰允许标称‘关’的像素由于相邻的‘开’像素的泄漏而发射光。像素串扰可降低显示性能并致使得到的图像中的色移。

[0005] 可能希望减小显示器中像素之间的距离,以便增大显示器的分辨率。然而,由于通过OLED层的侧向传导引起的像素串扰可随着像素之间的距离减小而恶化。

[0006] 因此期望能够为电子设备提供改善的显示器。

发明内容

[0007] 本发明公开了一种可具有显示器诸如有机发光二极管显示器的电子设备。有机发光二极管(OLED)显示器可具有有机发光二极管像素阵列,所述有机发光二极管像素各自具有插置在阴极和阳极之间的OLED层。

[0008] 每个有机发光二极管像素可具有相应阳极。可以将电压施加到每个有机发光二极管像素的阳极,以控制从每个有机发光二极管像素发出多少光。形成于阳极上方的OLED层诸如空穴注入层和空穴传输层可为导电的。OLED层的电导率可允许泄漏电流在显示器中的相邻阳极之间通过。

[0009] 为了减少显示器中的泄漏电流和伴随的串扰,可在显示器中的相邻阳极之间定位结构。例如,耦合到偏置电压的导电触点可插置在显示器中的相邻阳极之间。另选地,可在显示器中的相邻阳极之间插置在T形或锥形结构。当沉积OLED层时,T形或锥形结构可打破OLED层的连续性,并防止泄漏电流在相邻阳极之间通过。打破OLED层的连续性的另一种方法是在沉积OLED层之前在下面的基底中形成沟槽。

[0010] 插置在显示器中的相邻阳极之间的像素定义层可用于打破OLED层的连续性并防止泄漏电流在相邻阳极之间通过。像素定义层可具有陡峭的侧壁以打破OLED层的连续性。像素定义层可具有带有底切的侧壁以打破OLED层的连续性。像素定义层可由多层材料形成,以允许蚀刻所需的侧壁表面。像素定义层可具有带多条曲线的侧壁表面,以打破OLED层

的连续性。

[0011] 能量源可用于使OLED层暴露于能量,以损坏OLED层并降低OLED层的暴露部分的导电性。可在OLED层下方形成氟化的自对准单层,以选择性地使OLED层无序并且在受影响的部分中导致导电性降低。

[0012] 每个有机发光二极管像素可包括耦合到偏置电压的泄漏电流控制晶体管。当使有机发光二极管像素的发射晶体管被断言时,泄漏电流控制晶体管可被断言以防止显示器内的串扰。

[0013] 耦合到偏置电压并由栅极电介质覆盖的控制栅极可用于形成有机薄膜晶体管,该有机薄膜晶体管关闭显示器上相邻阳极之间的泄漏电流沟道。控制栅极可与像素定义层重叠或可嵌入像素定义层内。

[0014] 该显示器可包括在图案化阳极下方形成的反射层,以提高显示器的效率。为减少侧向泄漏,同时保持提高效率,可减小图案化阳极的尺寸。

附图说明

[0015] 图1是根据实施方案的具有显示器的例示性电子设备的示意图。

[0016] 图2是根据实施方案的例示性显示器的示意图。

[0017] 图3是根据实施方案的例示性像素电路的图示。

[0018] 图4为根据实施方案的例示性有机发光二极管显示器的横截面侧视图,示出了相邻阳极之间的侧向电流泄漏。

[0019] 图5为根据实施方案的例示性有机发光二极管显示器的横截面侧视图,示出了有机发光二极管的不同层。

[0020] 图6示出了根据实施方案的形成有机发光二极管显示器的图案化空穴层的例示性方法。

[0021] 图7示出了根据实施方案的通过掩模层将空穴层的部分选择性地暴露于能量以减小导电性并减少侧向电流泄漏的例示性方法。

[0022] 图8示出了根据实施方案的在没有掩模层的情况下将空穴层的部分选择性地暴露于能量以减小导电性并减少侧向电流泄漏的例示性方法。

[0023] 图9示出了根据实施方案的使用氟化的自对准单层选择性地使空穴层的部分无序以减小导电性并减少侧向电流泄漏的例示性方法。

[0024] 图10是根据实施方案的具有泄漏电流控制晶体管的例示性像素电路的图示。

[0025] 图11是根据实施方案的时序图,该时序图示出具有泄漏电流控制晶体管诸如图10的像素的例示性像素电路的操作。

[0026] 图12为根据实施方案的例示性有机发光二极管显示器的横截面侧视图,该显示器具有耦合到插置在相邻阳极之间的偏置电压的导电触点。

[0027] 图13为根据实施方案的例示性有机发光二极管显示器的横截面侧视图,其中在基底中形成有沟槽以破坏OLED层的连续性。

[0028] 图14为根据实施方案的例示性有机发光二极管显示器的横截面侧视图,其中T形结构插置在相邻阳极之间。

[0029] 图15为根据实施方案的例示性有机发光二极管显示器的横截面侧视图,其中锥形

绝缘结构插置在相邻阳极之间。

[0030] 图16为根据实施方案的例示性有机发光二极管显示器的横截面侧视图,该显示器具有破坏有机发光二极管层连续性的像素定义层。

[0031] 图17为根据实施方案的例示性有机发光二极管显示器的横截面侧视图,该显示器具有破坏有机发光二极管层连续性的陡峭侧壁。

[0032] 图18为根据实施方案的例示性有机发光二极管显示器的横截面侧视图,该显示器具有像素定义层,该像素定义层具有底切以破坏有机发光二极管层的连续性。

[0033] 图19为根据实施方案的例示性有机发光二极管显示器的横截面侧视图,该显示器具有像素定义层,该像素定义层具有形成破坏有机发光二极管层连续性的侧壁表面的多层。

[0034] 图20为根据实施方案的例示性有机发光二极管显示器的横截面侧视图,该显示器具有像素定义层,该像素定义层具有侧壁表面,该侧壁表面具有破坏有机发光二极管层连续性的曲线。

[0035] 图21为根据实施方案的例示性有机发光二极管显示器的横截面侧视图,该显示器具有与阳极触点共面并且形成p型场效应晶体管(FET)以消除侧向泄漏的控制栅极。

[0036] 图22为根据实施方案的例示性有机发光二极管显示器的横截面侧视图,该显示器具有与阳极共面并且形成p型场效应晶体管(FET)以消除侧向泄漏的控制栅极。

[0037] 图23为根据实施方案的例示性有机发光二极管显示器的横截面侧视图,该显示器具有由像素定义层覆盖并且形成p型有机薄膜晶体管(TFT)以消除侧向泄漏的控制栅极。

[0038] 图24为根据实施方案的例示性有机发光二极管显示器的横截面侧视图,该显示器具有嵌入像素定义层内并接收正偏置电压以消除侧向泄漏的控制栅极。

[0039] 图25为根据实施方案的例示性有机发光二极管显示器的顶视图,示出了以网格布置的控制栅极。

[0040] 图26为根据实施方案的例示性有机发光二极管显示器的顶视图,示出了以列布置的控制栅极。

[0041] 图27为根据实施方案的例示性有机发光二极管显示器的横截面侧视图,该显示器具有用于提高像素效率的反射层。

具体实施方式

[0042] 图1中示出了可设置有显示器的类型的例示性电子设备。电子设备10可为计算设备诸如膝上型计算机、包含嵌入式计算机的计算机监视器、平板电脑、蜂窝电话、媒体播放器或其他手持式或便携式电子设备、较小的设备(诸如腕表设备、挂式设备、耳机或听筒设备、被嵌入在眼镜中的设备或者佩戴在用户的头部上的其他设备,或其他可穿戴式或微型设备)、显示器、包含嵌入式计算机的计算机显示器、不包含嵌入式计算机的计算机显示器、游戏设备、导航设备、嵌入式系统(诸如其中具有显示器的电子设备被安装在信息亭或汽车中的系统)、或其他电子设备。电子设备10可具有一副眼镜(例如,支撑框架)的形状,可形成具有头盔形状的外壳,或者可具有用于帮助将一个或多个显示器的部件安装和固定在用户的头部上或眼睛附近的其他构型。

[0043] 如图1所示,电子设备10可包括控制电路16用于支持设备10的操作。控制电路可包

括存储器,诸如硬盘驱动器存储器、非易失性存储器(例如,被配置为形成固态驱动器的闪存存储器或其他电可编程只读存储器)、易失性存储器(例如,静态随机存取存储器或动态随机存取存储器)等等。控制电路16中的处理电路可用于控制设备10的操作。该处理电路可基于一个或多个微处理器、微控制器、数字信号处理器、基带处理器、电源管理单元、音频芯片、专用集成电路等。

[0044] 设备10诸如输入-输出设备12中的输入-输出电路可用于允许将数据供应至设备10,并且允许将数据从设备10提供至外部设备。输入-输出设备12可包括按钮、操纵杆、滚轮、触摸板、小键盘、键盘、麦克风、扬声器、音频发生器、振动器、相机、传感器、发光二极管和其他状态指示器、数据端口等。用户可由通过输入-输出设备12供应命令来控制设备10的操作,并且可使用输入-输出设备12的输出资源从设备10接收状态信息和其他输出。

[0045] 输入-输出设备12可包括一个或多个显示器,诸如显示器14。显示器14可为包括用于采集来自用户的触摸输入的触摸传感器的触摸屏显示器,或者显示器14可对触摸不敏感。显示器14的触摸传感器可基于电容性触摸传感器电极的阵列、声学触摸传感器结构、电阻性触摸部件、基于力的触摸传感器结构、基于光的触摸传感器,或其他合适的触摸传感器布置。用于显示器14的触摸传感器可由形成在具有显示器14的像素的公共显示器基板上的电极形成,或可由与显示器14的像素重叠的的独立触摸传感器面板形成。如果需要,显示器14可对触摸不敏感(即,触摸传感器可被省略)。电子设备10中的显示器14可以是抬头显示器,其可在不需要用户远离典型视点的情况下观看,或者可以是结合到佩戴在用户头部的设备中的头戴式显示器。如果需要,显示器14也可以是用于显示全息图的全息显示器。

[0046] 可使用控制电路16在设备10上运行软件,诸如操作系统代码和应用程序。在设备10的操作期间,运行在控制电路16上的软件可在显示器14上显示图像。

[0047] 图2为示例性显示器的图示。如图2所示,显示器14可包括层,诸如基底层26。基底层诸如层26可由矩形平面材料层或具有其他形状(例如,圆形或具有一个或多个弯曲边缘和/或直边缘的其他形状)的材料层形成。显示器14的基底层可包括玻璃层、聚合物层、硅层、包括聚合物材料和无机材料的复合膜、金属箔等。

[0048] 显示器14可具有用于为用户显示图像的像素22的阵列,诸如像素阵列28。阵列28中的像素22可被布置成行和列。阵列28的边缘可以是直的或者弯曲的(即,阵列28中的像素22的每行和/或像素22的每列可具有相同的长度或者可具有不同的长度)。在阵列28中可存在任何合适数量的行和列(例如,十个或更多个、一百个或更多个,或者一千个或更多个等等)。显示器14可包括不同颜色的像素22。例如,显示器14可包括红色像素、绿色像素、和蓝色像素。

[0049] 显示驱动器电路20可用于控制像素28的操作。显示驱动器电路20可由集成电路、薄膜晶体管电路、和/或其他合适的电路形成。图2的示例性显示驱动器电路20包括显示驱动器电路20A、和附加显示驱动器电路诸如栅极驱动器电路20B。栅极驱动器电路20B可沿显示器14的一个或多个边缘形成。例如,栅极驱动器电路20B可沿显示器14的左侧和右侧布置,如图2所示。

[0050] 如图2所示,显示驱动器电路20A(例如,一个或多个显示驱动器集成电路、薄膜晶体管电路等)可包含用于通过信号路径24与系统控制电路进行通信的通信电路。路径24可由柔性印刷电路上的迹线或其他缆线形成。控制电路可被定位在电子设备10中的一个或多

个印刷电路上。在操作期间,控制电路(例如,图1的控制电路16)可为电路诸如电路20中的显示驱动器集成电路提供图像数据,以用于使图像被显示在显示器14上。图2的显示驱动器电路20A被定位在显示器14的顶部处。这仅是例示性的。显示驱动器电路20A可被定位在显示器14的顶部和底部两者处,或者被定位在设备10的其他部分中。

[0051] 为了在像素22上显示图像,显示驱动器电路20A可在通过信号路径30向支持性显示驱动器电路诸如栅极驱动器电路20B发出控制信号时将对应图像数据供应到数据线D。利用图2的示例性布置,数据线D竖直延伸穿过显示器14,并且与像素22的相应列相关联。

[0052] 栅极驱动器电路20B(有时被称为栅极线驱动器电路或水平控制信号电路)可使用一个或多个集成电路来实现,和/或可使用基底26上的薄膜晶体管电路来实现。水平控制线G(有时被称为栅极线、扫描线、发射控制线等)水平延伸穿过显示器14。每个栅极线G与像素22的相应行相关联。如果需要,可存在多个水平控制线诸如与像素的每行相关联的栅极线G。显示器14中的单独控制的信号路径和/或全局信号路径也可用于发布其他信号(例如,电源信号等)。

[0053] 栅极驱动器电路20B可断言显示器14中的栅极线G上的控制信号。例如,栅极驱动器电路20B可在路径30上接收来自电路20A的时钟信号和其他控制信号,并可响应于所接收到的信号,从阵列28中的像素22的第一行中的栅极线信号G开始顺序断言栅极线G上的栅极线信号。在每个栅极线被断言时,来自数据线D的数据可被加载到像素的对应行中。通过这种方式,控制电路诸如显示驱动器电路20A和20B可为像素22提供用于指示像素22在显示器14上显示期望图像的信号。每个像素22可具有对来自显示驱动器电路20的控制信号和数据信号进行响应的发光二极管和电路(例如,基底26上的薄膜电路)。

[0054] 栅极驱动器电路20B可包括栅极驱动器电路块,诸如栅极驱动器行块。每个栅极驱动器行块可包括电路诸如输出缓冲器和其他输出驱动器电路、寄存器电路(例如,可链接在一起形成移位寄存器的寄存器),以及信号线、电力线和其他互连器。每个栅极驱动器行块可向显示器14的有效区域中的像素阵列的对应像素行中的一个或多个相应栅极线提供一个或多个栅极信号。

[0055] 可用于阵列28中的每个像素22的类型的例示性像素电路的示意图在图3中被示出。如图3所示,显示器像素22可包括发光二极管38。可将正电源电压ELVDD提供至正电源端子34,并且可将接地电源电压ELVSS提供至接地电源端子36。二极管38具有阳极(端子AN)和阴极(端子CD)。驱动晶体管32的状态控制流经二极管38的电流量,并且因此控制来自显示器像素22的发射光40的量。由于二极管38的阴极CD耦接至接地端子36,因此二极管38的阴极端子CD有时可被称为二极管38的接地端子。

[0056] 为确保晶体管38在连续的数据帧之间保持在期望状态,显示器像素22可包括存储电容器,诸如存储电容器Cst。在存储电容器Cst上的电压被施加到节点A处的晶体管32的栅极以控制晶体管32。可使用一个或多个开关晶体管诸如开关晶体管30来将数据加载到存储电容器Cst中。当开关晶体管30关闭时,数据线D从存储电容器Cst隔离,并且在端子A上的栅极电压等于存储在存储电容器Cst中的数据值(即,来自在显示器14上显示的显示数据的先前帧的数据值)。当断定与显示器像素22相关联的行中的栅极线G(有时被称为扫描线)时,开关晶体管30将被导通并且数据线D上的新数据信号将被加载到存储电容器Cst中。电容器Cst上的新信号在节点A处被施加到晶体管32的栅极,从而调节晶体管32的状态并调节由发

光二极管38发射的光40的对应量。如果需要,用于控制显示器14中的显示像素的发光二极管(例如,诸如图3的显示像素电路的显示像素电路中的晶体管、电容器等)的操作的电路可以使用其他配置形成(例如,包括用于补偿驱动晶体管32中的阈值电压变化的电路的配置等)。图3的显示器像素电路仅为例示性的。

[0057] 图4是具有有机发光二极管显示器像素的例示性显示器的横截面侧视图。如图所示,显示器14可包括基底26。基底26可以由玻璃、塑料、聚合物、硅或任何其他所需材料形成。阳极诸如阳极42-1、42-2和42-3可在基底上形成。阳极42-1、42-2和42-3可由导电材料形成并且可被OLED层45和阴极54覆盖。OLED层45可包括用于形成有机发光二极管的一个或多个层。例如,层45可包括空穴注入层(HIL)、空穴传输层(HTL)、发射层(EML)、电子传输层(ETL)以及电子注入层(EIL)中的一者或多者。阴极54可以是形成在OLED层45上的导电层。阴极层54可为显示器14中的所有二极管形成公共阴极端子(参见例如图3的阴极端子CD)。阴极层54可以由透明导电材料(例如,氧化铟锡、足够薄以使其透明的金属层、薄金属和氧化铟锡的组合等)形成。显示器14中的每个阳极可独立地控制,使得显示器14中的每个二极管可独立地控制。这允许每个像素22产生独立控制的光量。

[0058] 阳极42-1、42-2和42-3可各自与相应像素相关联。例如,阳极42-1可与像素22-1相关联,阳极42-2可与像素22-2相关联,并且阳极42-3可与像素22-3相关联。为了从像素发射光,可向相应像素的阳极施加电压。举一个例子,其中希望从像素22-2发光(不从像素22-1和22-3发光)。可将电压施加到阳极42-2,这使得光56从像素22-2发出。如前所述,如果由于电压施加到阳极42-2而没有从像素22-1和22-3发射光,则是理想的。然而,如图所示,泄漏可以通过阳极42-2和阳极42-1之间以及阳极42-2和阳极42-3之间的OLED层45发生。在阳极42-2和相邻阳极之间可能存在电阻58(即,与OLED层相关联的电阻),这有助于防止泄漏。电阻越大,将到达阳极42-1和42-3的泄漏电流就越少。然而,电阻可能不够大以完全消除阳极42-2与阳极42-1和42-3之间的泄漏。如图所示,即使像素22-1和22-3意图关闭,也可以从像素22-1和22-3发射光56。相邻阳极之间的电阻58可随着相邻阳极之间的距离60减小而减小。为了使显示器分辨率最大化,希望相邻阳极之间的距离60较小。然而,这减小了阳极之间的电阻58并且增加了像素之间的串扰。

[0059] 虽然图4中未示出,显示器14可以任选地包括像素定义层(PDL)。像素定义层可以由电介质材料形成,并且可以插置在显示器的相邻阳极之间。像素定义层可以具有其中形成阳极的开口,从而限定每个像素的面积。有机发光二极管显示器的以下实施方案中的每一个可任选地包括像素定义层。

[0060] 图5是具有有机发光二极管显示器像素的例示性显示器的横截面侧视图。图5示出了图4的OLED层45的细节。如图所示,OLED层45(有时称为有机叠层、有机叠堆或有机发光二极管(OLED)叠堆)可包括空穴注入层(HIL)44、空穴传输层(HTL)46、发射层(EML)48、电子传输层(ETL)50和插置在阳极42和阴极54之间的电子注入层(EIL)52。空穴注入层和空穴传输层可统称为空穴层(即,空穴层62)。电子传输层和电子注入层可统称为电子层(即,电子层64)。发射层48可包括有机电致发光材料。如图所示,空穴层62和电子层64可为覆盖整个阵列的覆盖层(公共层)。

[0061] 理想的是,显示器14中的相邻二极管独立地操作。实际上,诸如空穴层62的公共层的存在提供了来自一个二极管的泄漏电流侧向地流入相邻二极管的机会,从而可能破坏相

邻的二极管。例如,在阳极42-1和阴极54之间施加驱动电流的过程有可能产生通过空穴层62的侧向泄漏电流(例如,从阳极42-1到阳极42-2的电流)。为了减少阳极之间通过空穴层62的泄漏,可能希望将空穴层形成为相邻阳极之间不连续的图案化层。

[0062] 包括在图5中的阳极42和阴极54之间的层的示例仅是例示性的。如果需要,在阳极42和阴极54之间可以包括附加层(即,电子阻挡层、电荷生成层、空穴阻挡层等)。一般来讲,任何所需的层可以包括在阳极和阴极之间,并且在显示器上形成的任何层可以被认为是公共侧向导电层。OLED层45中的每个层可以由任何期望的材料形成。在一些实施方案中,层可由有机材料形成。然而,在一些情况下,一个或多个层可以由无机材料或掺杂有有机或无机掺杂剂的材料形成。

[0063] 在图5的示例中,在公共阴极层下方形成图案化的阳极层。该示例仅为例示性的。如果需要,有机发光二极管可被倒置,以使阴极按像素图案化,而阳极是公共层。在这种情况下,有机叠堆45中的OLED层的顺序也可倒置。例如,电子注入层可在图案化阴极上形成,电子传输层可在电子注入层上形成,发射层可在电子传输层上形成,空穴传输层可在发射层上形成,空穴注入层可在空穴传输层上形成,并且公共阳极层可在空穴注入层上形成。

[0064] 在后续的实施方案中,图案化阳极被描述为定位在公共阴极层下方。然而,应当理解,在这些实施方案的每一个中,阳极和阴极可如前所述倒置。

[0065] 图6示出了在形成具有图案化空穴层的有机发光二极管显示器的例示性方法中的各种步骤之后显示器的横截面侧视图。如图所示,在步骤102处,阳极42(有时称为图案化电极)可设置在基底26上。接着,在步骤104处,可沉积空穴层62。代替被沉积为覆盖层(如图5所示),图6中的空穴层62可被沉积成使得仅阳极42被空穴层覆盖,并且在空穴层的各部分之间存在间隙66。尽管在图6中被描绘为单层,但是可以理解,空穴层62可包括空穴注入层和空穴传输层(例如,如图5所示)。将空穴层62形成为不连续层可防止泄漏电流在相邻阳极之间通过。

[0066] 最后,在步骤106处,可在空穴层上形成有机发光二极管显示器的附加层。附加层可形成为以连续方式覆盖整个显示器像素阵列的覆盖层。发射层48、电子层64和阴极54(有时称为公共电极)可全部在空穴层62上形成为覆盖层。

[0067] 如前所述,在一些情况下,图案化电极42可以是图案化阴极层而不是图案化阳极层。在这些实施方案中,电子层64可选择性地沉积在图案化电极42上。电子层64和空穴层62均可被认为是公共侧向导电层。因此,图6示出了选择性地沉积在图案化电极42上的公共侧向导电层。在侧向导电层和图案化电极上形成公共电极。

[0068] 图7示出了形成具有选择性地改变的空穴层的有机发光二极管显示器的例示性方法。如图所示,在步骤202处,阳极42可在基底26上形成。接着,在步骤204处,空穴层62可在整个显示器上形成为覆盖层。如前所述,空穴层62的导电性可导致相邻阳极之间的侧向泄漏。为防止这种侧向泄漏,可选择性地改变空穴层以在阳极之间具有导电性降低的区域。这种导电性降低的区域可增加相邻阳极之间的电阻,并减小像素之间的串扰的发生率。

[0069] 在步骤206处,能量70可朝向相邻阳极之间的空穴层的区域72发射。能量70可从能量源69(有时称为光源)发射。能量70可引起对区域72中的空穴层62的局部损坏,从而降低空穴层相对于空穴层剩余部分的导电性。能量源69可以是紫外光源、激光源、电子束、聚焦离子束(FIB)、气体团簇离子束或任何其他期望类型的能量源。图7示出了能量70通过掩模

74朝向空穴层62发射的实施方案。掩模74可确保仅区域72暴露于能量70。例如,在使用紫外光源的实施方案中,掩模74可确保仅区域72暴露于紫外光70。掩模74对于能量70可为不透明的,以防止能量70穿过掩模,并且可具有与区域72重叠并且允许能量到达区域72的开口。在空穴层62的区域72中,暴露于能量可引起化学变化或降低导电性的形态变化。在一些实施例中,能量70可足够强大以物理地移除空穴层62的部分。

[0070] 最后,在步骤208处,可形成发射层48、电子层64和阴极54。发射层、电子层和阴极也可形成为覆盖层。在形成附加层之后,空穴层62的区域72的导电性降低将减少相邻阳极之间的侧向泄漏。

[0071] 图7将区域72的全部描绘为受损以形成导电性降低的区域(即,图7中的区域72中空穴层62的整个深度受损)。然而,该示例仅是例示性的。导电性降低的区域可延伸穿过空穴层的一些或全部。另外,空穴层62可包括空穴注入层和空穴传输层。空穴注入层和空穴传输层中的一些或全部可包括导电性降低的区域。另外,在沉积空穴层之后(以及在沉积附加层之前)立即发生的能量暴露的示例仅是例示性的。如果需要,可在沉积发射层之后、在沉积电子层之后或在沉积阴极之后发生能量暴露。如果需要,可执行多个能量暴露步骤。

[0072] 图7的过程中也可省略掩模74,如图8所示。图8示出了在不使用掩模的情况下形成具有选择性地改变的空穴层的有机发光二极管显示器的例示性方法。如图所示,在步骤302处,阳极42可在基底26上形成。接着,在步骤304处,空穴层62可在整个显示器上形成为覆盖层。在步骤306处,能量源69可直接将能量70施加到空穴层62的区域72,而无需中间掩模层。除了不存在掩模层之外,图8中的步骤302、304、306和308可与图7中的步骤202、204、206和208相同。例如,在其中能量源69为激光光源的实施方案中,可省略掩模层。

[0073] 在图7和图8中,空穴层62被描述为暴露于能量以选择性地降低层的导电性。然而,应当理解,显示器中的任何层可暴露于能量以选择性地降低导电性。

[0074] 图9示出了在显示器的空穴层中形成具有导电性降低的区域的有机发光二极管显示器的又一个例示性方法。在步骤402处,可在像素定义层(PDL)76之间形成阳极42。如先前结合图4所述,像素定义层76可任选地在显示器的阳极之间的基底26上形成。在图9中的步骤404处,可在每个像素定义层上形成氟化的自对准单层(SAM)78。氟化的SAM可包括结合到烃单元的氟碳化合物单元。在每个像素定义层上形成氟化的SAM之后,可在步骤406处形成OLED叠堆的层。可在阳极和像素定义层(包括掺入的氟化的自对准单层)上形成空穴层62。发射层48、电子层64和阴极54可在空穴层上方形成。氟化的SAM 78可通过破坏 π - π^* 堆叠来破坏上覆的空穴层62的分子堆叠。空穴层的这种无序区域(即,区域80)相对于空穴层的未受影响的部分可具有降低的导电性。导电性降低的区域80可有助于减少相邻阳极之间的侧向泄漏。

[0075] 图10示出了例示性有机发光二极管像素22的一部分,该部分可设置有泄漏电流吸收器以防止像素之间的串扰。如图所示,像素可包括驱动晶体管32和发光二极管38(如结合图3所述)。像素可包括发射晶体管82。发射晶体管82可与驱动晶体管32串联耦合。诸如晶体管82的发射晶体管有时可被称为发射启用晶体管,因为当发射晶体管导通时启用光发射。例如,在图10的配置中,驱动晶体管32可被调节以产生通过发光二极管38的期望量的驱动电流,从而仅当发射晶体管82已导通时才发射期望量的光40。当发射晶体管82截止时,可执行其他像素控制电路操作(例如,数据加载、阈值电压补偿以消除发光驱动电流对驱动晶体

管32的阈值电压的依赖性等)。发射晶体管82可由发射控制信号(EM)控制。

[0076] 如图10所示,像素22可包括用于减少显示器内的侧向泄漏的晶体管84(有时称为泄漏电流控制晶体管)。如前所述,在有机发光二极管显示器中,泄漏电流可传递至相邻像素并引起意外的光发射。这种意外的光发射是在泄漏电流流过相邻像素的发光二极管时引起的。为了防止泄漏电流流过相邻像素的发光二极管,像素可包括低阻抗路径以吸收泄漏电流。晶体管84可耦接在节点86和接地端子88之间。接地端子88可为模拟接地部(即,0伏),而发光二极管的接地电源电压(即,ELVSS)可为负电压。节点86可插置在发射晶体管82和驱动晶体管32之间。晶体管84的栅极可接收偏置电压($V_{\text{偏置}}$)。当控制偏置电压以使晶体管84导通时,可为泄漏电流提供低阻抗路径。通过将泄漏电流通过晶体管84引导至地,泄漏电流不会到达发光二极管并且不会导致发光二极管意外发射光。为了不混淆泄漏电流控制晶体管的作用,图10中省略了有机发光二极管像素22的附加细节。然而,应当理解,像素22可包括附加电路(即,用于实现数据加载和/或阈值电压补偿的开关晶体管、附加发射晶体管、用于存储数据的电容器等)。

[0077] 在一些实施方案中, $V_{\text{偏置}}$ 可以是全局偏置电压。换句话说,整个显示器中的每个像素可接收相同的 $V_{\text{偏置}}$ 电压值。但是,这可能导致不必要的功率消耗。当发射晶体管82截止时,防止发光二极管38发射光(不管是否存在泄漏电流)。因此,在发射晶体管82截止时通过控制泄漏路径消耗的功率是不必要的。

[0078] 为了降低显示器中的功率消耗,同时还减少由于侧向泄漏引起的像素串扰,可与发射控制信号(EM)同步地逐行控制偏置电压($V_{\text{偏置}}$)。如图11所示,与显示器的第一行相关联的发射控制信号(EM_1)可在 t_0 处被断言以启用光的发射。另外在 t_0 处,可升高与第一行相关联的偏置电压($V_{\text{偏置},1}$)以在像素中提供泄漏电流接收器。类似地,与显示器的第二行相关联的发射控制信号(EM_2)可在 t_1 处被断言以启用光的发射。另外在 t_1 处,可升高与第二行相关联的偏置电压($V_{\text{偏置},2}$)以在像素中提供泄漏电流接收器。对于显示器的每一行可继续该定时。与显示器的最后一行相关联的发射控制信号(EM_n)可在 t_2 处被断言以启用光的发射。另外在 t_2 处,可升高与最后一行相关联的偏置电压($V_{\text{偏置},n}$)以在像素中提供泄漏电流接收器。当每行的发射控制信号被解除断言时,可降低该行的偏置电压。换句话说,与发射晶体管被断言和解除断言同步来断言和解除断言电流泄漏控制晶体管。可在断言发射晶体管的同时始终断言泄漏电流晶体管,并且可在解除断言发射晶体管的同时始终解除断言泄漏电流晶体管。

[0079] 图12示出了具有减少的侧向泄漏的有机发光二极管显示器的又一实施方案。如图12所示,可在基底26上形成阳极42。可在阳极上方形成空穴层62(其可包括空穴注入层和空穴传输层),可在空穴层上方形成发射层48,并且可在发射层上方形成电子层64(其可包括电子注入层和电子传输层)。可由透明导电材料形成的阴极54可定位在电子层上方。

[0080] 图12的有机发光二极管显示器可包括附加的导电层90。导电层90(有时称为导电触点)可耦合到偏置电压。用适当的电压偏置导电层可导致导电层充当原本可能在相邻的阳极之间通过的泄漏电流的吸收器。导电触点90可在显示器的每一行和每一列之间形成(即,具有用于显示器的每个阳极的开口)。另选地,导电触点可仅在显示器的列之间或仅在显示器的行之间形成。在一些实施方案中,像素之间的水平串扰具有破坏显示器的更大风险。在这些实施方案中,耦合到偏置电压的导电触点可在显示器的相邻列之间形成。这些示

例仅为例示性的,并且导电层可在任何期望的位置中形成以减少阳极之间的侧向泄漏。

[0081] 导电层90可由与阳极42相同的材料形成。阳极42可能已被优化以接触空穴层62。因此,由与阳极相同的材料形成导电层90确保导电层90和空穴层62将是相容的。如果需要,也可在相同的处理步骤中形成阳极42和导电触点90。由与阳极42相同的材料形成的导电触点90的示例仅是例示性的。如果需要,导电触点90可由与阳极42不同的材料形成。导电触点90可耦合到任何期望的偏置电压。在一些情况下,偏置电压的值可在功率消耗与泄漏减少的功效之间进行权衡。可基于这两个因素并根据显示器的具体应用来优化偏置电压的值。

[0082] 图13是例示性有机发光二极管显示器的横截面侧视图,该显示器具有沟槽以降低相邻阳极之间的导电性和侧向泄漏。阳极42可在基底诸如基底26上形成。沟槽92可在基底26中形成。当OLED层诸如空穴层62、发射层48、电子层64和阴极54沉积在整个阵列上时,沟槽可使得沟槽内和沟槽上方的区域中的每个层较低。例如,空穴层62可具有在沟槽中形成的第一部分和未在沟槽中形成的第二部分,该第二部分在比第一部分更高的平面中形成。发射层48可具有在沟槽上方形成的第一部分和未在沟槽上方形成的第二部分,该第二部分在比第一部分更高的平面中形成。电子层64可具有在沟槽上方形成的第一部分和未在沟槽上方形成的第二部分,该第二部分在比第一部分更高的平面中形成。阴极54可具有在沟槽上方形成的第一部分和未在沟槽上方形成的第二部分,该第二部分在比第一部分更高的平面中形成。如图所示,空穴层62可具有在沟槽92中形成的部分。空穴层62在沟槽92中的部分可被基底26包围。发射层48可具有插置在空穴层62的部分之间的沟槽92上方的一部分。电子层64可具有插置在发射层48的部分之间的沟槽92上方的一部分。阴极54可具有插置在电子层64的部分之间的沟槽92上方的一部分。

[0083] 通过在沉积OLED层之前在基底中形成沟槽92,可打破OLED层的连续性,从而降低导电性并抑制相邻阳极之间的电流泄漏。空穴层62可能最容易传导泄漏电流。通过打破空穴层与沟槽的连续性,可减少泄漏。

[0084] 如果需要,可选择沟槽92的深度和阴极层54的厚度以允许阴极54保持连续层。如果沟槽的深度被充分地减小,则阴极在沟槽上方的部分将接触阴极的不与沟槽重叠的部分。这将保持阴极在整个阵列上的连续性。尽管有下面的沟槽,但是增加阴极的厚度也可有助于确保连续的阴极层。

[0085] 图14示出了通过在有机发光二极管显示器的阳极之间形成绝缘结构来减少有机发光二极管显示器中的侧向泄漏的例示性方法。在步骤502处,阳极42可在基底26上形成。接下来,在步骤504处,绝缘层94可在整个显示器上形成为覆盖层。绝缘层94可由任何期望的绝缘材料形成。在沉积绝缘层94之后,可在绝缘层94上方形成附加层96。层96可在整个显示器上形成为覆盖层。层96可由导电材料或绝缘材料形成。在步骤508处,可蚀刻层96以移除层96在阳极42上方的一部分。层96的部分可保留在显示器中的相邻阳极之间的区域中。然后可在步骤510蚀刻绝缘层94。如果需要,层96可充当掩模层以用于蚀刻绝缘层94。另选地,如果需要,可使用另外的掩模层。绝缘层94的蚀刻可以是轻微的各向同性蚀刻,该蚀刻导致区域98中的绝缘层94的部分被移除。阳极42之间的所得结构(即,结构95)可具有T形状,其中层96的悬垂部分不与绝缘层94重叠。绝缘结构95可打破阳极42之间的OLED层的连续性,从而减少显示器中的侧向泄漏。

[0086] 步骤512示出了在阳极和绝缘结构上方形成OLED层和阴极54之后有机发光二极管

显示器的横截面侧视图。如图所示,空穴层62、发射层48、电子层64和阴极54可作为覆盖层沉积在整个阵列上。因此,每个层具有在绝缘结构95上的一部分和在阳极42上方的另一部分。例如,空穴层62可具有重叠并直接接触阳极42的第一部分和重叠并直接接触结构95的第二部分。发射层48可具有重叠并直接接触空穴层62的第一部分的第一部分和重叠并直接接触空穴层62的第二部分的第二部分。电子层64可具有重叠并直接接触发射层48的第一部分的第一部分和重叠并直接接触发射层48的第二部分的第二部分。阴极54可具有重叠并直接接触电子层64的第一部分的第一部分和重叠并直接接触电子层64的第二部分的第二部分。

[0087] 为了保持阴极54的连续性,结构95的层96可由导电材料形成。因此,当适当地选择层的厚度时,阴极54的与阳极重叠的部分可直接接触并通过层96电连接。层96还可降低阴极54的横向电阻率,这可有助于降低显示器中的功率消耗。

[0088] 图15示出了形成具有锥形绝缘结构以减少侧向泄漏的有机发光二极管显示器的例示性方法。在步骤602处,阳极42可在基底26上形成。接下来,在步骤604处,绝缘结构99可在显示器内的相邻阳极42之间形成。绝缘结构99可由任何期望的绝缘材料形成。绝缘结构99可具有渐缩的形状。绝缘结构99的上表面可具有第一宽度,而绝缘结构99的下表面可具有小于第一宽度的第二宽度。绝缘结构可具有梯形横截面形状。绝缘结构可具有小于3微米、小于5微米、小于10微米、大于1微米、介于1微米和5微米之间,或任何其他所需高度的高度。绝缘结构99的尺寸和形状的这些示例仅是例示性的。绝缘结构99可具有任何所需的形状和维度。

[0089] 在步骤606处,OLED层和阴极可在整个显示器上形成为覆盖层。绝缘结构99的存在可导致OLED层的连续性被破坏,从而减少通过OLED层的阳极之间的侧向泄漏。如图15的横截面侧视图所示,空穴层62可具有重叠并直接接触阳极42的第一部分和重叠并直接接触绝缘结构99的第二部分。发射层48可具有重叠并直接接触空穴层62的第一部分的第一部分和重叠并直接接触空穴层62的第二部分的第二部分。电子层64可具有重叠并直接接触发射层48的第一部分的第一部分和重叠并直接接触发射层48的第二部分的第二部分。阴极54可具有重叠并直接接触电子层64的第一部分的第一部分和重叠并直接接触电子层64的第二部分的第二部分。

[0090] 已经描述了先前的示例(例如,图14和图15),其中在相邻的阳极42之间包括结构以破坏空穴层(62)的连续性,从而减少阳极之间的侧向泄漏。在另一个例示性示例中,像素定义层可用于破坏相邻阳极之间的空穴层62的连续性。图16为具有破坏空穴层62的连续性的像素定义层的例示性有机发光二极管显示器的横截面侧视图。

[0091] 如图16所示,像素定义层76可在显示器的阳极之间的基底26上形成。像素定义层可以是不透明的,因此可限定发射光的每个像素的面积。像素定义层可由任何期望的材料形成。像素定义层可由一种或多种材料(例如,氮化硅、二氧化硅等)形成。如果需要,像素定义层也可由有机材料形成。每个像素定义层的形状可在上覆的有机发光二极管显示层中形成中断部分。如前所述,可能有利的是在空穴层62中形成中断部分(以防止穿过空穴层62的侧向泄漏)。然而,也可期望在显示器中的一个或多个其他层(例如,阴极54)中保持连续性。因此,像素定义层的形状可被设计成使得沉积在像素定义层上方的空穴层62具有中断部分,而沉积在像素定义层上方的阴极54不具有中断部分。发射层48和电子层64可任选地具

有中断部分。像素定义层76可具有任何期望的形状以帮助实现这些不连续性和连续性。例如,每个像素定义层可具有陡峭的侧壁、具有底切的侧壁或者具有多条曲线的侧壁(例如,扇形侧壁)。

[0092] 图17为具有像素定义层的例示性有机发光二极管显示器的横截面侧视图,该像素定义层具有破坏空穴层的连续性的陡峭侧壁。如图所示,像素定义层76具有上部(顶部)表面112和侧壁表面114(有时称为侧壁、侧表面或边缘表面)。侧壁表面114可相对于阳极42的上表面118成一角度116。阳极42的上表面118可平行于像素定义层76的上表面112。角度116可为任何期望的角度(例如,大于70°、大于75°、大于80°、大于85°、大于88°、大于90°、大于95°、小于70°、小于75°、小于80°、小于85°、小于88°、小于90°、小于95°、在75°和90°之间、在80°和90°之间、在85°和90°之间)。如图17所示,当空穴层62沉积在像素定义层76上方时,形成中断部分120。这样,空穴层62可具有在中断部分的第一侧上形成的第一部分(例如,PDL76的上表面112上方的部分)和在中断部分的第二相对侧上形成的与第一部分电隔离的第二部分。因此,空穴层62在第一像素上方的部分可与空穴层62在第二相邻像素上方的部分电隔离。另外,如图17所示,中断部分120不延伸至阴极层54。保持阴极层54的连续性确保有机发光二极管显示器的正确操作。

[0093] 如果需要,阳极42可具有不同高度的部分,以有助于在有机发光二极管层中实现所需的不连续性和连续性。如图17所示,阳极42可在第一区域(例如,阳极的未与像素定义层76重叠的部分)中具有第一高度122,并且可在第二区域(例如,阳极的与像素定义层76重叠的部分)中具有第二高度124。第二高度124可大于第一高度122。该示例仅为例示性的。如果需要,阳极42可具有在整个阳极上具有相同高度的上表面。对于本文的所有实施方案,阳极可具有在阳极的整个上表面上一致的高度,或者可具有一个或多个具有不同高度的部分。

[0094] 图18为具有像素定义层的例示性有机发光二极管显示器的横截面侧视图,该像素定义层具有破坏空穴层的连续性的底切。如图18所示,像素定义层76具有上部(顶部)表面112和侧壁表面114(有时称为侧壁、侧表面或边缘表面)。侧壁114具有有助于在空穴层62中形成中断部分的底切126。底切126可被认为是侧壁114中的凹陷部。侧壁114可垂直向下(例如,沿负Z方向)延伸。在底切126上方,侧壁也可沿负X方向延伸。为了形成底切126,侧壁可沿正X方向延伸。这样,像素定义层76的一部分可与凹槽128重叠。如图18所示,当空穴层62沉积在像素定义层76上方时,底切126形成中断部分。空穴层62可具有在中断部分的第一侧上形成的第一部分(例如,PDL 76的上表面112上方的部分)和在中断部分的第二相对侧上形成的与第一部分电隔离的第二部分。因此,空穴层62在第一像素上方的部分可与空穴层62在第二相邻像素上方的部分电隔离。另外,如图18所示,发射层48、电子层64和阴极层54保持连续(尽管存在底切126)。保持阴极层54的连续性确保有机发光二极管显示器的正确操作。

[0095] 在图18的示例中,像素定义层76被描绘为单个材料层。然而,为了帮助在像素定义层的侧壁中形成所需的底切形状,像素定义层可由多层材料形成。

[0096] 图19为具有像素定义层的例示性有机发光二极管显示器的横截面侧视图,该像素定义层具有形成破坏空穴层连续性的所需侧壁表面的多层。像素定义层可通过沉积一个或多个材料层然后蚀刻该一个或多个材料层而形成。蚀刻的层和蚀刻工艺可具有可被调整以

实现期望的侧壁形状的各种性质(例如,所沉积的材料类型、所沉积的材料厚度、蚀刻工艺的选择性等)。图19示出了一个示例,其中像素定义层76包括第一层76-1、第二层76-2和第三层76-3。第一层、第二层和第三层可由任何期望的材料形成。在一个例示性示例中,层76-1由二氧化硅形成,层76-2由氮化硅形成,并且层76-3由二氧化硅形成。

[0097] 像素定义层76-1、76-2和76-3可具有任何期望的厚度。如图19所示,层76-1具有第一厚度130,层76-2具有第二厚度132,层76-3具有第三厚度134。这些厚度可以是相同的,也可以是不同的。在一个例示性示例中,厚度132可与厚度134相同,而厚度130可与厚度132和134不同(例如,更小)。在另一个例示性示例中,厚度130、132和134可全部相同。每个厚度可以是任何期望的距离(例如,小于10微米、小于1微米、小于100纳米、小于80纳米、小于60纳米、小于40纳米、小于30纳米、小于20纳米、大于10微米、大于1微米、大于100纳米、大于80纳米、大于60纳米、大于40纳米、大于30纳米、大于20纳米、在20纳米和100纳米之间、在20纳米和80纳米之间、在20纳米和60纳米之间、在40纳米和60纳米之间、在20纳米和40纳米之间等)。在一个示例中,层76-1可具有30纳米的厚度,层76-2可具有55纳米的厚度,并且层76-3可具有55纳米的厚度。在另一个示例中,层76-1可具有55纳米的厚度,层76-2可具有55纳米的厚度,并且层76-3可具有55纳米的厚度。

[0098] 像素定义层76-1、76-2和76-3可被蚀刻以具有任何期望的侧壁角度。每个像素定义层可具有对应的侧壁部分。如图19所示,层76-1具有侧壁部分114-1,层76-2具有侧壁部分114-2,并且层76-3具有侧壁部分114-3。侧壁部分114-1、114-2和114-3可组合以形成像素定义层的侧壁(114)。每个侧壁部分可以是平面的,并且以相对于X轴成相应角度(平行于阳极42的上表面118)定位。侧壁部分114-1以相对于X轴成角度136定位,侧壁部分114-2以相对于X轴成角度138定位,并且侧壁部分114-3以相对于X轴成角度140定位。角度136、138和140可各自为任何期望的角度(例如,30°、60°、80°、100°、在20°和40°之间、在50°和70°之间、在95°和110°之间、大于20°、大于45°、大于60°、大于80°、大于90°、大于95°、大于100°、大于120°、小于20°、小于45°、小于60°、小于80°、小于90°、小于95°、小于100°、小于120°等)。在一种例示性的布置中,角度136可为60°,角度138可为100°,并且角度140可为30°。这种类型的布置(例如,其中角度138大于90°)产生类似于结合图18所述的底切。当空穴层62沉积在像素定义层76上方时,底切形成中断部分120。这样,空穴层62可具有在中断部分的第一侧上形成的第一部分(例如,PDL 76上方的部分)和在中断部分的第二相对侧上形成的与第一部分电隔离的第二部分。因此,空穴层62在第一像素上方的部分可与空穴层62在第二相邻像素上方的部分电隔离。另外,如图19所示,发射层48、电子层64和阴极层54保持连续。保持阴极层54的连续性确保有机发光二极管显示器的正确操作。

[0099] 图20为具有像素定义层的例示性有机发光二极管显示器的横截面侧视图,该像素定义层具有侧壁表面,该侧壁表面具有破坏空穴层连续性的曲线。为了形成具有这种类型的侧壁的像素定义层,该像素定义层可由有机电介质材料形成。有机电介质材料可使用光刻法(例如,暴露于光)进行图案化。为了形成图20所示的曲线,用于图案化像素定义层76的光可沿负Z方向发射,使得光从阳极42的上表面118反射。可控制光的波长和像素定义层76的厚度,使得产生驻波(由于薄膜干涉效应)。然后侧壁轮廓将反映驻波的形状,导致侧壁表面114具有曲线。侧壁表面114有时可被称为具有扇形形状或正弦形状。当空穴层62沉积在像素定义层76上方时,侧壁114的正弦表面形成中断部分。空穴层62可具有在中断部分的第一

一侧上形成的第一部分(例如,PDL 76上方的部分)和在中断部分的第二相对侧上形成的与第一部分电隔离的第二部分。因此,空穴层62在第一像素上方的部分可与空穴层62在第二相邻像素上方的部分电隔离。另外,如图20所示,发射层48、电子层64和阴极层54保持连续。保持阴极层54的连续性确保有机发光二极管显示器的正确操作。

[0100] 图21为例示性有机发光二极管显示器的横截面侧视图,该显示器具有形成p型场效应晶体管(FET)以消除侧向泄漏的控制栅极。如图21所示,显示器14包括基底26上的阳极42。空穴层62(其可包括空穴传输层和空穴注入层)、发射层48、电子层64(其可包括电子传输层和电子注入层)以及公共电极层54(例如,阴极)形成在阳极42上方。像素定义层76也形成在阳极42之间。在该实施方案中,显示器中还包括控制栅极以形成有机薄膜晶体管。如图21所示,控制栅极142可形成在相邻阳极42之间。控制栅极可被电介质材料144(例如,栅极电介质)覆盖,该电介质材料使控制栅极(在栅极电介质下方)与空穴层62(在栅极电介质上方)绝缘。电介质材料144可由任何期望的材料(例如,二氧化硅)形成。当将偏置电压(例如,正偏置电压)施加到栅极142时,由空穴层62形成的电流沟道可被电截止,从而防止相邻阳极之间的侧向泄漏。像素定义层76可被图案化,使得像素定义层76不与控制栅极142重叠。换句话说,像素定义层76可具有与控制栅极重叠的凹陷部(有时也称为开口、狭槽或孔)。

[0101] 控制栅极142可以是由任何期望的导电材料形成的导电层。例如,控制栅极142可由铝、氧化铟锡(ITO)或另一种期望的导电材料形成。在一些实施方案中,控制栅极142可由与显示器中的另一层相同的材料形成。这可允许制造更快且成本更低(因为单个制造步骤可用于形成控制栅极和显示器中的另一层)。在图21的示例中,控制栅极142形成在与阳极触点146相同的层中。触点146可为用于接触相应的阳极42(例如,向其提供信号)的导电层。导电层142可由与触点146相同的材料形成,可在与触点146相同的制造步骤期间形成,可使用与触点146相同的掩模形成,并且/或者可在与触点146相同的平面中形成(例如,使得导电层142和触点146共面)。

[0102] 由与触点146相同的层形成的控制栅极142的示例仅是例示性的。在另一个实施方案中,如图22所示,控制栅极142可由与阳极42相同的层形成。导电层142可由与阳极42相同的材料形成,可在与阳极42相同的制造步骤期间形成,可使用与阳极42相同的掩模形成,并且/或者可在与阳极42相同的平面中形成(例如,使得导电层142和阳极42共面)。在一个例示性示例中,层142和阳极42均可由铝形成。与上文结合图21所讨论的类似,图22中的像素定义层具有与控制栅极142重叠的开口。电介质层144可具有相对的第一侧和第二侧,其中第一侧直接接触空穴层62,而第二侧直接接触控制栅极142。如果需要,电介质层也可直接接触像素定义层76(例如,电介质层的第一边缘可接触像素定义层的第一部分,而电介质层的第二边缘可接触像素定义层的第二部分)。在图21和图22的实施方案中,像素定义层76可由有机材料(有时称为有机膜)形成。

[0103] 图23为例示性有机发光二极管显示器的横截面侧视图,该显示器具有形成p型有机薄膜晶体管(TFT)以消除侧向泄漏的控制栅极。在图23的实施方案中,显示器14包括由多层金属形成的阳极。例如,每个阳极具有电连接的第一层42-1和第二层42-2(例如,层42-1通过电介质层150中的开口直接接触层42-2)。第一层42-1可由与第二层42-2相同的材料或与第二层42-2不同的材料形成。在一个示例性实施方案中,阳极层42-1由氧化铟锡(ITO)形成,而阳极层42-2由铝形成。该示例仅是例示性的,并且每个阳极层可由任何期望的材料形

成。

[0104] 如图23所示,显示器中还包括控制栅极以形成有机薄膜晶体管。如图23所示,控制栅极148(有时称为导电层)可形成在相邻阳极42之间。具体地,控制栅极148可在相邻阳极的第二层42-2之间形成。导电层148可由与阳极层42-2相同的材料形成,可在与阳极层42-2相同的制造步骤期间形成,可使用与阳极层42-2相同的掩模形成,并且/或者可在与阳极层42-2相同的平面中形成(例如,使得导电层148和阳极层42-2共面)。为了使控制栅极148绝缘(确保控制栅极148没有电连接至相邻阳极),绝缘层152可插置在控制栅极和阳极之间。绝缘层152(有时称为电介质层152或平面化层152)可由二氧化硅(SiO₂)或另一种期望的电介质材料形成。控制栅极可被绝缘材料150(例如,栅极电介质)覆盖,该电介质材料使控制栅极绝缘并且插置在阳极层42-1和42-2之间。电介质材料150可由任何期望的材料(例如,二氧化硅)形成。当将偏置电压(例如,正偏置电压)施加到栅极148时,由空穴层62形成的电流沟道可被电截止,从而防止相邻阳极之间的侧向泄漏。像素定义层76(其可由有机材料形成)也形成在控制栅极148上方。电介质层150可插置在控制栅极148和像素定义层76之间并与其直接接触。

[0105] 在图23的布置中,控制栅极148通过电介质层150和像素定义层76与空穴层62分离。这些层的厚度可与控制栅极148所需的正偏置电压成比例,以减少相邻阳极之间的侧向泄漏。

[0106] 如图24所示,有机发光二极管显示器可包括形成在像素定义层76内的控制栅极148。当将正偏置电压施加到控制栅极148时,由空穴层62形成的电流沟道可被电截止,从而防止相邻阳极之间的侧向泄漏。空穴层62的最薄部分可与像素定义层76相邻。因此,在像素定义层76中形成控制栅极148可允许控制栅极148在其最薄点处控制电流沟道,从而最大程度地减少了泄漏电流。图24的布置也可允许控制栅极148形成为与阳极层42-2(或阳极层42-1)分开的层。在一些情况下,这可使得制造显示器更容易。另外,图24中控制栅极148的位置将空穴限制在有源像素区域内,因此减少了边缘发射。

[0107] 如图24所示,控制栅极148可嵌入像素定义层76中。控制栅极可被像素定义层76完全包围(例如,使得控制栅极的所有表面与像素定义层76直接接触)。像素定义层76可由任何期望的材料(例如,二氧化硅)形成。为了将控制栅极148嵌入像素定义层76中,像素定义层76可使用多个沉积步骤形成(例如,第一层沉积在控制栅极下方,第二层沉积在控制栅极上方,并且第三层沉积在控制栅极的边缘上)。

[0108] 图23和图24中阳极42由两层形成的示例仅是例示性的。有机发光二极管显示器14的阳极(在本文的所有实施方案中)可由任何期望数量的层形成。图23和图24所示的控制栅极可用于具有单层阳极或多层阳极的显示器中。

[0109] 图21至图24均示出了有机发光二极管显示器包括用于控制显示器中相邻阳极之间的侧向泄漏的控制栅极的实施方案。这些控制栅极可被布置成网格、列或其他期望的图案。

[0110] 图25和图26为示出用于控制栅极的布置的例示性有机发光二极管显示器的顶视图。如图25所示,控制栅极(例如,图21和图22中的控制栅极142或图23和图24中的控制栅极148)可被布置在显示器中每个阳极42之间的网格中。在这种类型的布置中,将减少所有阳极之间的泄漏。在图26所示的另选实施方案中,控制栅极可被布置成有机发光二极管显示

器中相邻像素列之间的列。利用图26的控制栅极,相邻像素列之间的泄漏将减少。这种类型的布置可适合于在公共列(例如,红色像素的列、绿色像素的列、蓝色像素的列等)中具有相同颜色的像素的显示器。在这种类型的布置中,与不同颜色的像素之间的泄漏相比,相邻红色像素之间的泄漏可能更被允许(同时仍保持期望的显示性能)。因此,减少列之间的泄漏可能足以获得令人满意的显示性能。图25和图26所示的控制栅极图案仅是例示性的。通常,控制栅极可在整个显示器上以任何期望的方式(例如,在相邻行之间、以不规则图案等)定位。

[0111] 除了相邻像素之间的侧向泄漏之外,一些有机发光二极管显示器可具有低于期望的效率。图27为例示性有机发光二极管显示器的横截面侧视图,该显示器具有用于提高像素效率的反射层。如图27所示,显示器14包括被空穴层62、发射层48、电子层64和阴极层54覆盖的阳极42。显示器14可另外包括阳极42下方的反射层156。可在整个显示器上形成反射层156(使得未被阳极覆盖的区域均被反射层覆盖)。可在反射层上方和阳极之间形成另外的电介质层154。如果需要,电介质层154可以是像素定义层。反射层156和电介质层154使得相邻阳极之间的区域有助于提高效率,增强显示器的效率。

[0112] 在图27中,反射层156形成于阳极42下方并与该阳极直接接触。因此,反射层156可由电介质材料形成(例如,以确保阳极不通过反射层短接在一起)。在反射层156不形成为与阳极直接接触(例如,存在中间绝缘层)的实施方案中,反射层可由导电或非导电材料形成。反射层可具有任何期望的反射率(例如,大于90%、大于95%、大于80%、大于60%、大于40%、小于95%、小于90%、小于80%、小于60%等)。

[0113] 为了减少由于侧向泄漏引起的像素间耦合,可减小阳极的尺寸。因为反射层增加了像素的有效尺寸,所以阳极不需要那么大来获得期望的光输出。减小阳极的尺寸可在不牺牲像素性能的情况下减少相邻阳极之间的侧向泄漏导致的像素间耦合。在一个例示性实施方案中,阳极的宽度(图27中的距离158)可小于相邻阳极之间的距离(图27中的距离160)。距离158可以是任何期望的距离(例如,小于0.1微米、小于1微米、小于10微米、小于50微米、小于100微米、小于1000微米、大于0.1微米、大于1微米、大于10微米、大于50微米、大于100微米、大于1000微米等)。类似地,距离160可以是任何期望的距离(例如,小于0.1微米、小于1微米、小于10微米、小于50微米、小于100微米、小于1000微米、大于0.1微米、大于1微米、大于10微米、大于50微米、大于100微米、大于1000微米等)。

[0114] 如果需要,可在单个有机发光二极管显示器中组合使用上述实施方案中的一个或多个。另外,在前述实施方案中,提供了在图案化阳极上形成公共的横向导电层(即,空穴层62)的示例。然而,在每个实施方案中,公共的横向导电层可相反地形成在图案化阴极上。在图案化电极为阴极的实施方案中,公共的横向导电层可为电子层。在图案化电极为阳极的实施方案中,公共电极可为阳极。

[0115] 另外,几个前述实施方案描述了在有机发光二极管显示器中的公共横向导电层(例如,空穴层62)中形成中断部分的布置。然而,应当理解,在公共横向导电层中形成中断部分的示例仅是例示性的。在一些实施方案中,公共横向导电层可具有变薄的部分(例如,比直接在阳极上方的公共横向导电层的部分更薄),该变薄的部分至少部分地降低了横向导电层的导电性(而不是完全中断部分),从而至少部分地减少了侧向泄漏。变薄部分的厚度可小于阳极上的部分的厚度的80%,小于阳极上的部分的厚度的60%,小于阳极上的部

分的厚度的40%，小于阳极上的部分的厚度的20%，小于阳极上的部分的厚度的100%等。在公共横向导电层具有中断部分的实施方案中，公共横向导电层可被认为具有厚度为零的变薄部分。

[0116] 在各种实施方案中，显示器可包括基底以及包括第一像素和第二像素的像素阵列。第一像素可包括基底上的第一有机发光二极管和第一图案化电极，第二像素可包括基底上的第二有机发光二极管和第二图案化电极。该显示器还可包括形成第一有机发光二极管和第二有机发光二极管两者的一部分的公共横向导电层，以及插置在第一图案化电极和第二图案化电极之间的结构。该结构可减少穿过第一图案化电极和第二图案化电极之间的公共横向导电层的泄漏电流的量。

[0117] 该结构可包括耦合到偏置电压的导电触点。可在基底上形成导电触点，并且公共横向导电层可在第一图案化电极和第二图案化电极以及导电触点上方形成并与其直接接触。导电触点可由与第一图案化电极和第二图案化电极相同的材料形成。

[0118] 该结构可包括具有第一宽度的绝缘层和在绝缘层上方形成的具有大于第一宽度的第二宽度的附加层。该结构可以是T形结构。该显示器还可包括形成在公共横向导电层上方的发射层、形成在发射层上方的附加公共横向导电层以及形成在附加公共横向导电层上方的公共电极。该公共电极具有在第一图案化电极上方的第一部分和在第二图案化电极上方的第二部分，并且该结构的附加层可包括将公共电极的第一部分电连接到公共电极的第二部分的导电层。

[0119] 该结构可包括绝缘结构，并且该绝缘结构可包括具有第一宽度的上表面和具有小于第一宽度的第二宽度的下表面。公共横向导电层可具有形成在第一图案化电极上方的第一部分、形成在第二图案化电极上方的第二部分，以及形成在绝缘结构上方的第三部分。公共横向导电层的第三部分可不电连接到公共横向导电层的第一部分和第二部分。

[0120] 该结构可包括基底中的沟槽，并且公共横向导电层可具有形成在第一图案化电极上方的第一部分、形成在第二图案化电极上方的第二部分，以及形成在沟槽中的第三部分。显示器还可包括在基底上形成的附加层。该结构可包括附加层中的沟槽，并且公共横向导电层可具有形成在第一图案化电极上方的第一部分、形成在第二图案化电极上方的第二部分，以及形成在沟槽中的第三部分。该结构可包括公共横向导电层的无序部分，并且公共横向导电层的无序部分可形成在氟化的自对准单层上方。该结构可包括公共横向导电层的受损部分，该受损部分相对于公共横向导电层的与第一图案化电极和第二图案化电极重叠的部分具有降低的导电性。公共横向导电层可包括横向导电的注入层和横向导电的传输层。

[0121] 在各种实施方案中，方法可包括在基底上形成用于第一有机发光二极管显示器像素和第二有机发光二极管显示器像素的第一图案化电极和第二图案化电极，在形成第一有机发光二极管显示器像素和第二有机发光二极管显示器像素的一部分的第一图案化电极和第二图案化电极上方沉积公共横向导电层，并利用能量源向公共横向导电层的插置在第一图案化电极和第二图案化电极之间的区域发射能量。公共横向导电层的该区域相对于公共横向导电层的未暴露于能量的部分可具有降低的导电性。向公共横向导电层的该区域发射能量可包括通过掩模层发射能量，并且掩模层可具有与公共横向导电层的区域重叠的开口。能量源可包括紫外光源和激光光源中的一者。能量源可包括电子束、聚焦离子束和气体簇离子束中的一者。

[0122] 在各种实施方案中,一种操作有机发光二极管显示器像素的方法,该有机发光二极管显示器像素具有串联耦接在第一电源端子和第二电源端子之间的驱动晶体管、发射晶体管和有机发光二极管,插置在驱动晶体管和发射晶体管之间的节点,以及插置在节点和接地端子之间的泄漏电流控制晶体管,该方法可包括在第一时间断言发射晶体管以启用有机发光二极管显示器像素发射光,在第一时间断言泄漏电流控制晶体管,在第二时间解除断言发射晶体管以防止有机发光二极管显示器像素在发射时段之后发射光,并且在第二时间解除断言泄漏电流控制晶体管。泄漏电流控制晶体管可具有接收偏置电压的栅极。可在断言发射晶体管的同时始终断言泄漏电流控制晶体管,并且可在解除断言发射晶体管的同时始终解除断言泄漏电流控制晶体管。

[0123] 在各种实施方案中,显示器包括:基底;包括第一有机发光二极管像素和第二有机发光二极管像素的像素阵列,第一有机发光二极管像素包括基底上的第一图案化电极,第二有机发光二极管像素包括基底上的第二图案化电极;基底上的像素定义层,该像素定义层插置在第一图案化电极和第二图案化电极之间;以及形成在像素定义层上方的横向导电层,该横向导电层具有形成第一有机发光二极管像素的一部分的第一部分和形成第二有机发光二极管像素的一部分的第二部分。第一部分可通过由像素定义层形成的横向导电层中的至少一个中断部分与第二部分电隔离。

[0124] 横向导电层可形成在像素定义层、第一图案化电极和第一图案化电极上方并与其直接接触。显示器还可包括形成在横向导电层上方的发射层和形成在发射层上方的公共电极。像素定义层可具有上表面和侧壁表面,并且横向导电层中的至少一个中断部分可由侧壁表面中的凹陷部形成。像素定义层可具有上表面和侧壁表面,并且横向导电层中的至少一个中断部分可由侧壁表面中的多条曲线形成。像素定义层可具有上表面和侧壁表面,并且横向导电层中的至少一个中断部分可由侧壁表面中的底切形成。

[0125] 像素定义层可包括至少第一材料层和第二材料层。像素定义层可包括第一材料层、第二材料层和第三材料层。第一材料层可由与第三材料层相同的材料形成,并且第一材料层可由与第二材料层不同的材料形成。第一材料层可由二氧化硅形成,第二材料层可由氮化硅形成,第三材料层可由二氧化硅形成,并且第二材料层可插置在第一材料层和第三材料层之间。第一材料层可具有第一厚度,第二材料层可具有与第一厚度相同的第二厚度,并且第三材料层可具有与第一厚度相同的第三厚度。第一材料层可具有第一厚度,第二材料层可具有第二厚度,第三材料层可具有第三厚度,并且第一厚度和第三厚度可不同。第一材料层可插置在第一图案化电极和第二材料层之间,第二材料层可插置在第一材料层和第三材料层之间,第一材料层可具有相对于第一图案化电极的上表面成第一角度的第一侧壁,第二材料层可具有相对于第一图案化电极的上表面成第二角度的第二侧壁,第三材料层可具有相对于第一图案化电极的上表面成第三角度的第三侧壁,第一角度可小于90度,第二角度可大于90度,第三角度可小于90度。

[0126] 在各种实施方案中,显示器可包括:基底;包括第一有机发光二极管像素和第二有机发光二极管像素的像素阵列,第一有机发光二极管像素包括基底上的第一图案化电极,第二有机发光二极管像素包括基底上的第二图案化电极;形成在第一图案化电极和第二图案化电极上方的横向导电层,该横向导电层具有形成第一有机发光二极管像素的一部分的第一部分和形成第二有机发光二极管像素的一部分的第二部分;以及插置在第一图案化电

极和第二图案化电极之间并且耦合到偏置电压的控制栅极。

[0127] 控制栅极可形成有机薄膜晶体管,当耦合到偏置电压时,该有机薄膜晶体管关闭第一图案化电极和第二图案化电极之间的横向导电层中的电流沟道。显示器还可包括插置在控制栅极和横向导电层之间的栅极电介质。栅极电介质可具有相对的第一侧面和第二侧面,第一侧面可与控制栅极直接接触,并且第二侧面可与横向导电层直接接触。

[0128] 控制栅极可由与第一图案化电极和第二图案化电极相同的材料形成,并且控制栅极、第一图案化电极和第二图案化电极可共面。显示器还可包括耦接到第一图案化电极的第一触点和耦接到第二图案化电极的第二触点。控制栅极可由与第一触点和第二触点相同的材料形成,并且控制栅极、第一触点和第二触点可共面。显示器还可包括插置在第一图案化电极和第二图案化电极之间的像素定义层。像素定义层可与控制栅极重叠。控制栅极可嵌入像素定义层中。

[0129] 在各种实施方案中,显示器包括:基底;在基底上形成的反射层;包括第一有机发光二极管像素和第二有机发光二极管像素的像素阵列,第一有机发光二极管像素包括反射层上的第一图案化电极,第二有机发光二极管像素包括反射层上的第二图案化电极;形成在反射层上方以及在第一图案化电极和第二图案化电极之间的电介质层;以及横向导电层,该横向导电层形成在电介质层、第一图案化电极和第二图案化电极上方并且具有形成第一有机发光二极管像素的一部分的第一部分和形成第二有机发光二极管像素的一部分的第二部分。

[0130] 根据一个实施方案,提供了一种显示器,该显示器包括:基底;包括第一有机发光二极管像素和第二有机发光二极管像素的像素阵列,其中第一有机发光二极管像素包括基底上的第一图案化电极,第二有机发光二极管像素包括基底上的第二图案化电极;基底上的像素定义层,该像素定义层插置在第一图案化电极和第二图案化电极之间;以及形成在像素定义层上方的横向导电层,该横向导电层具有形成第一有机发光二极管像素的一部分的第一部分和形成第二有机发光二极管像素的一部分的第二部分,第一部分通过由像素定义层形成的横向导电层中的至少一个中断部分与第二部分电隔离。

[0131] 根据另一个实施方案,横向导电层形成在像素定义层、第一图案化电极和第一图案化电极上方并与其直接接触。

[0132] 根据另一个实施方案,显示器包括形成在横向导电层上方的发射层和形成在发射层上方的公共电极。

[0133] 根据另一个实施方案,像素定义层具有上表面和侧壁表面,并且横向导电层中的至少一个中断部分由侧壁表面中的凹陷部形成。

[0134] 根据另一个实施方案,像素定义层包括至少第一材料层和第二材料层。

[0135] 根据另一个实施方案,像素定义层包括第一材料层、第二材料层和第三材料层,第一材料层由与第三材料层相同的材料形成,并且第一材料层由与第二材料层不同的材料形成。

[0136] 根据另一个实施方案,第一材料层由二氧化硅形成,第二材料层由氮化硅形成,第三材料层由二氧化硅形成,并且第二材料层插置在第一材料层和第三材料层之间。

[0137] 根据另一个实施方案,像素定义层包括第一材料层、第二材料层和第三材料层,第一材料层插置在第一图案化电极和第二材料层之间,第二材料层插置在第一材料层和第三

材料层之间,第一材料层具有相对于第一图案化电极的上表面成第一角度的第一侧壁,第二材料层具有相对于第一图案化电极的上表面成第二角度的第二侧壁,第三材料层具有相对于第一图案化电极的上表面成第三角度的第三侧壁,第一角度小于90度,第二角度大于90度,第三角度小于90度。

[0138] 根据另一个实施方案,像素定义层具有上表面和侧壁表面,并且横向导电层中的至少一个中断部分由侧壁表面中的多条曲线形成。

[0139] 根据一个实施方案,提供了一种显示器,该显示器包括:基底;包括第一像素和第二像素的像素阵列,第一像素包括基底上的第一有机发光二极管和第一图案化电极,第二像素包括基底上的第二有机发光二极管和第二图案化电极;形成第一有机发光二极管和第二有机发光二极管两者的一部分的公共横向导电层;以及插置在第一图案化电极和第二图案化电极之间的结构,该结构减少了穿过第一图案化电极和第二图案化电极之间的公共横向导电层的泄漏电流。

[0140] 根据另一个实施方案,该结构包括耦合到偏置电压的导电触点。

[0141] 根据另一个实施方案,导电触点由与第一图案化电极和第二图案化电极相同的材料形成。

[0142] 根据另一个实施方案,该结构包括绝缘结构,并且该绝缘结构包括具有第一宽度的上表面和具有小于第一宽度的第二宽度的下表面。

[0143] 根据另一个实施方案,公共横向导电层具有形成在第一图案化电极上方的第一部分、形成在第二图案化电极上方的第二部分以及形成在绝缘结构上方的第三部分,并且公共横向导电层的第三部分不电连接到公共横向导电层的第一部分和第二部分。

[0144] 根据另一个实施方案,该结构包括基底中的沟槽,并且公共横向导电层具有形成在第一图案化电极上方的第一部分、形成在第二图案化电极上方的第二部分,以及形成在沟槽中的第三部分。

[0145] 根据一个实施方案,提供了一种显示器,该显示器包括:基底;包括第一有机发光二极管像素和第二有机发光二极管像素的像素阵列,第一有机发光二极管像素包括基底上的第一图案化电极,第二有机发光二极管像素包括基底上的第二图案化电极;形成在第一图案化电极和第二图案化电极上方的横向导电层,该横向导电层具有形成第一有机发光二极管像素的一部分的第一部分和形成第二有机发光二极管像素的一部分的第二部分;以及插置在第一图案化电极和第二图案化电极之间并且耦合到偏置电压的控制栅极。

[0146] 根据另一个实施方案,控制栅极形成有机薄膜晶体管,当耦合到偏置电压时,该有机薄膜晶体管关闭第一图案化电极和第二图案化电极之间的横向导电层中的电流沟道。

[0147] 根据另一个实施方案,显示器包括插置在控制栅极和横向导电层之间的栅极电介质。

[0148] 根据另一个实施方案,控制栅极由与第一图案化电极和第二图案化电极相同的材料形成,并且控制栅极、第一图案化电极和第二图案化电极共面。

[0149] 根据另一个实施方案,显示器包括耦接到第一图案化电极的第一触点和耦接到第二图案化电极的第二触点,控制栅极由与第一触点和第二触点相同的材料形成,并且控制栅极、第一触点和第二触点共面。

[0150] 根据另一个实施方案,显示器包括插置在第一图案化电极和第二图案化电极之间

的像素定义层,该像素定义层与控制栅极重叠。

[0151] 根据另一个实施方案,显示器包括插置在第一图案化电极和第二图案化电极之间的像素定义层,控制栅极嵌入该像素定义层内。

[0152] 前文仅为例示性的,并且在不脱离所述实施方案的范围和实质的情况下,本领域的技术人员可作出各种修改。前述实施方案可独立实施或可以任意组合实施。

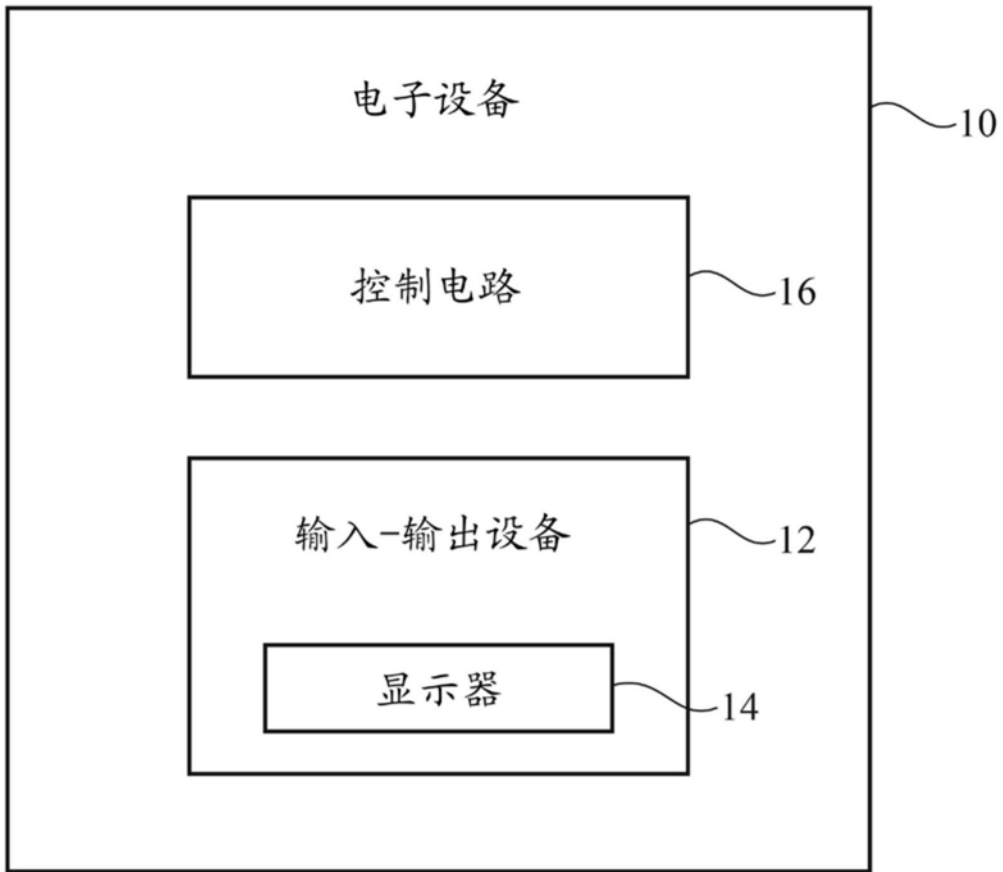


图1

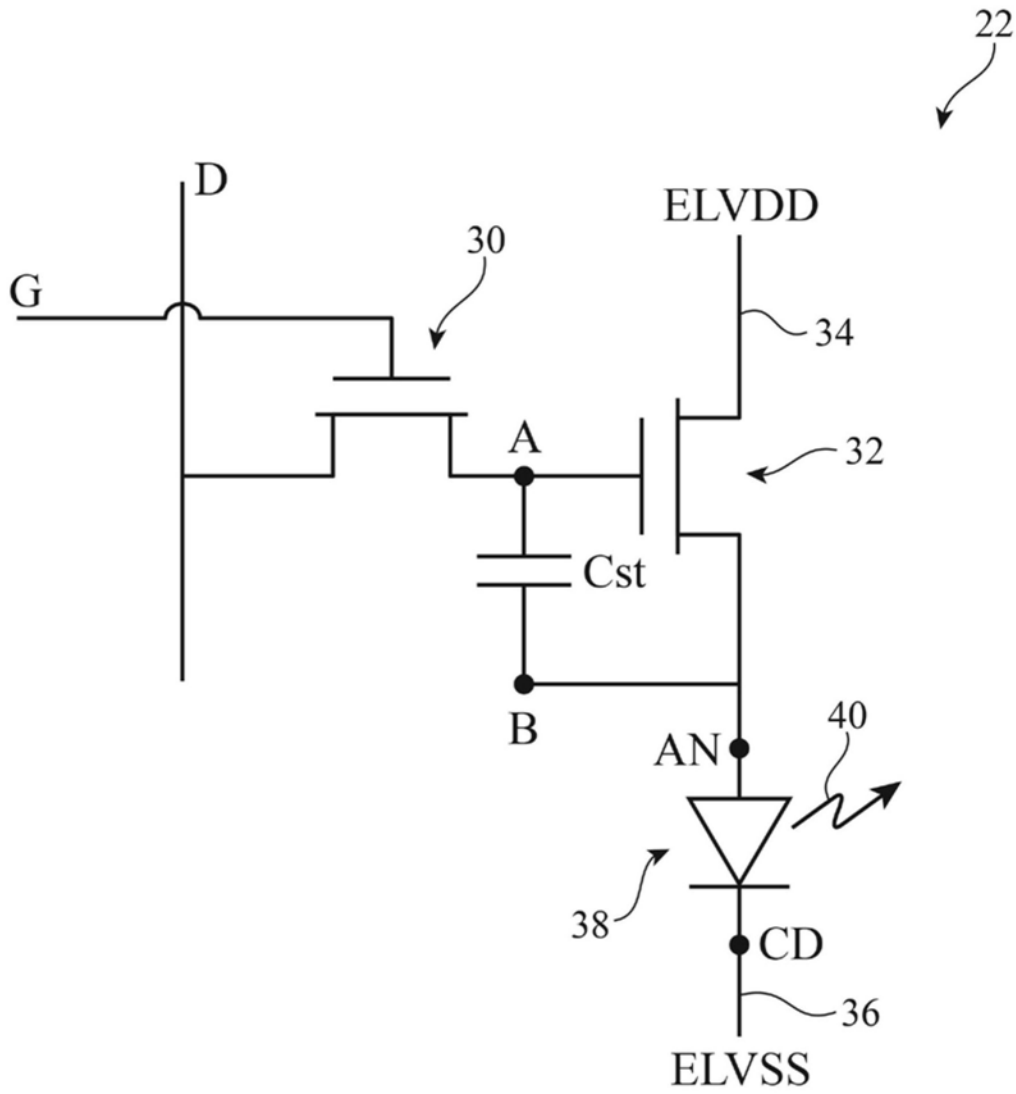


图3

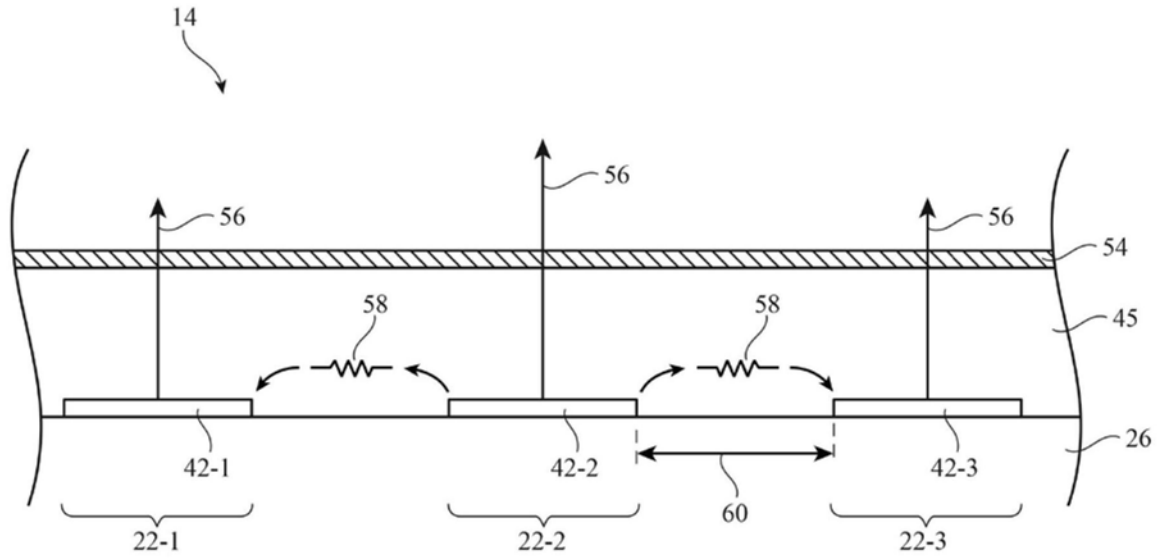


图4

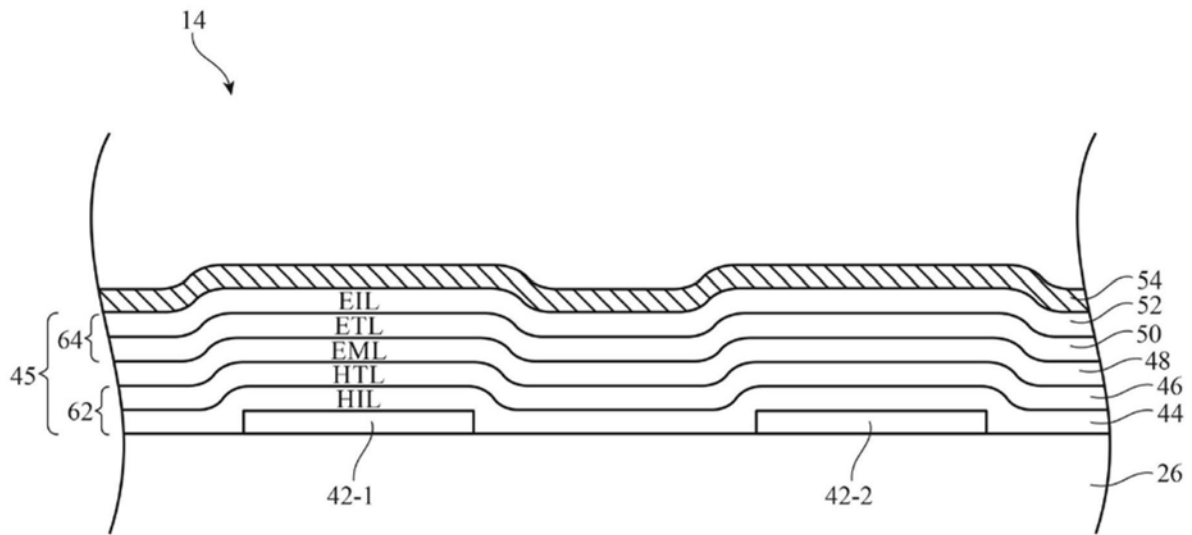


图5

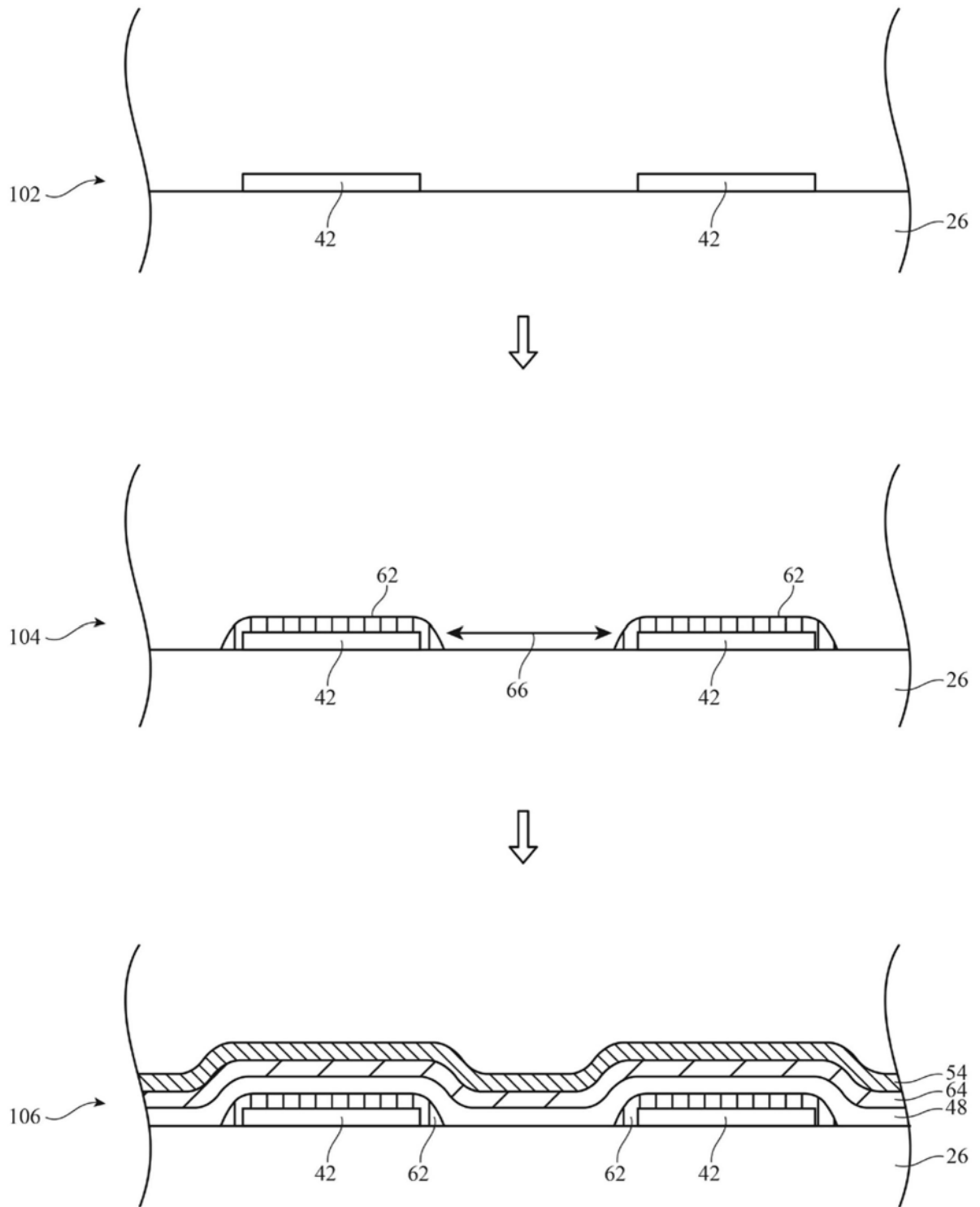


图6

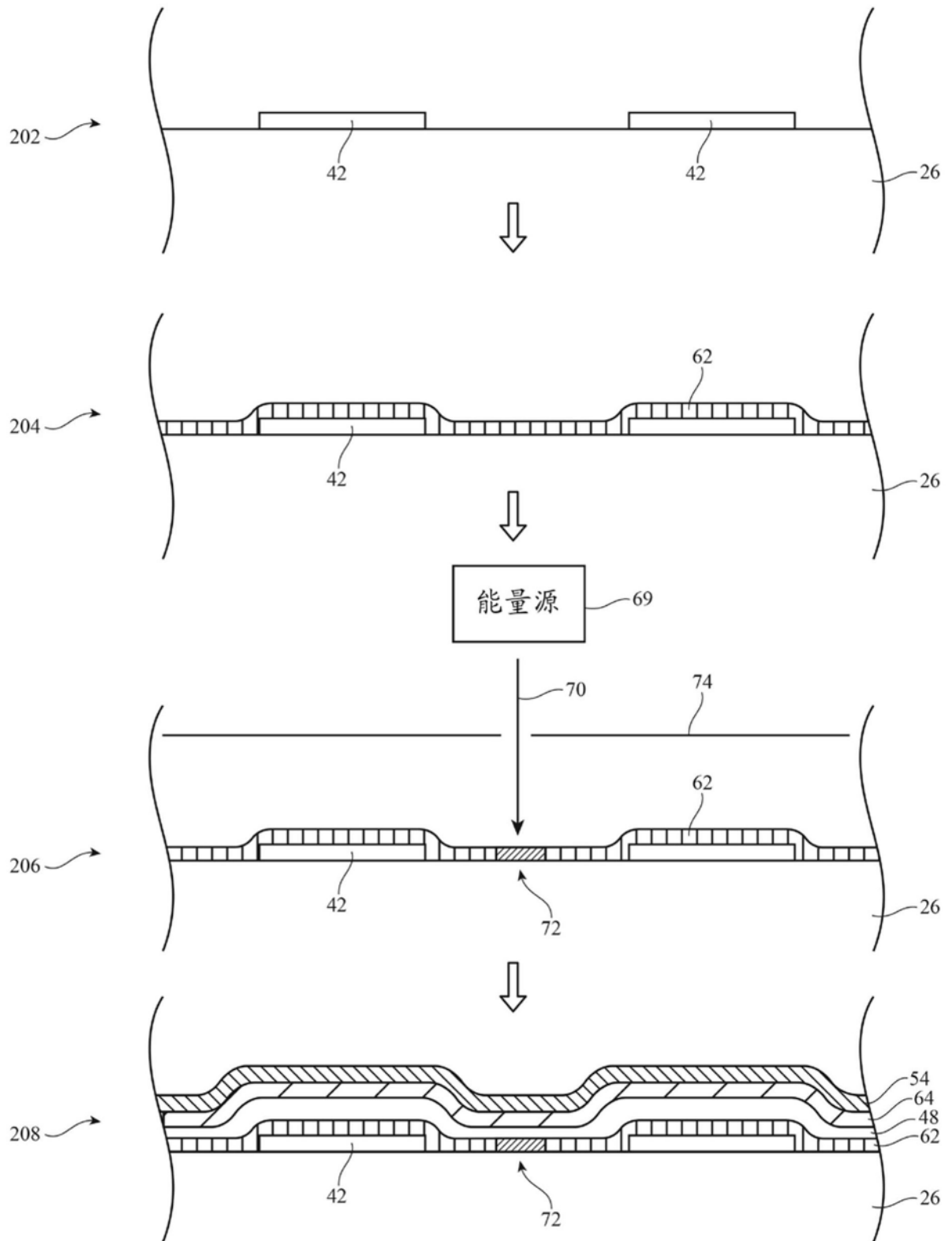


图7

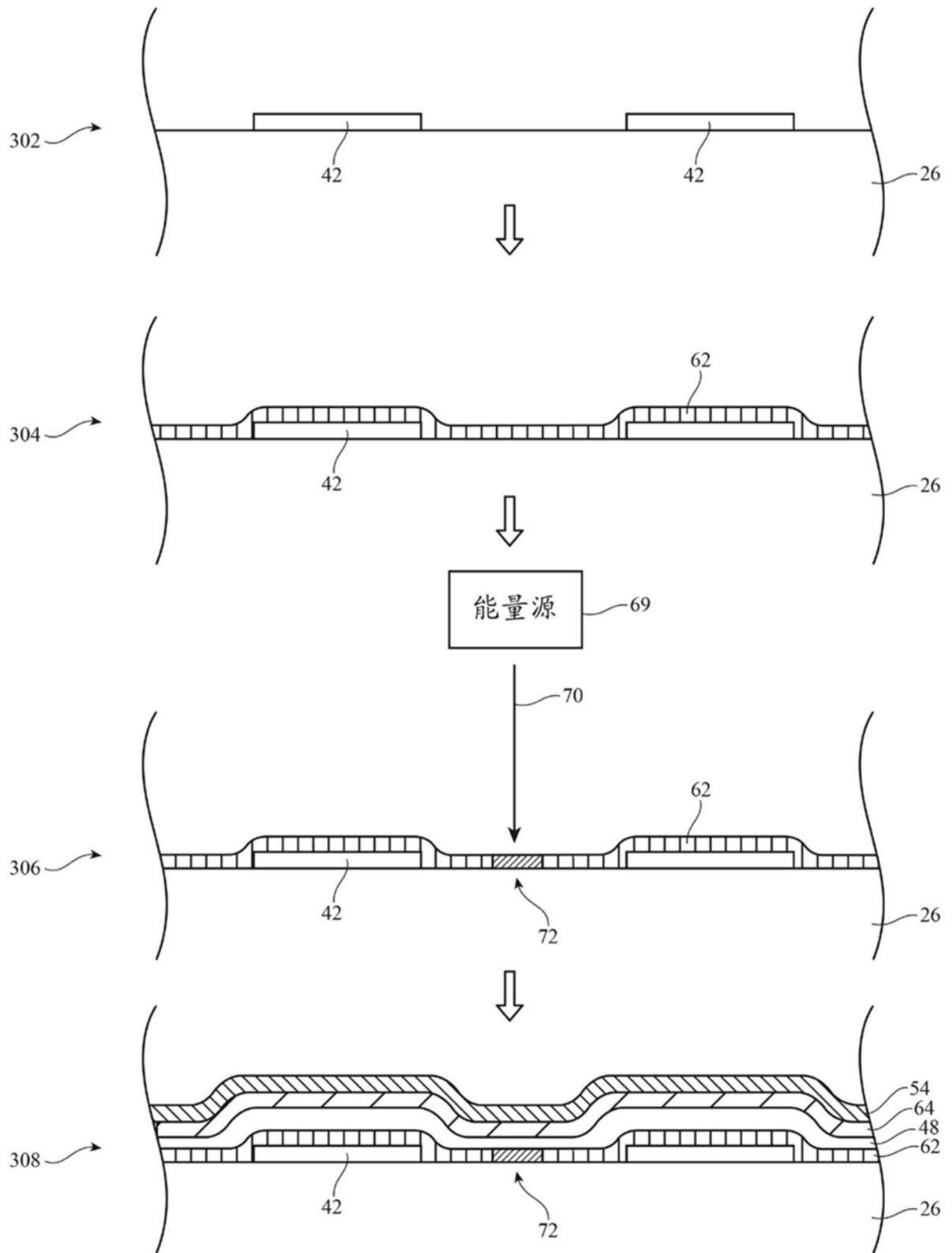


图8

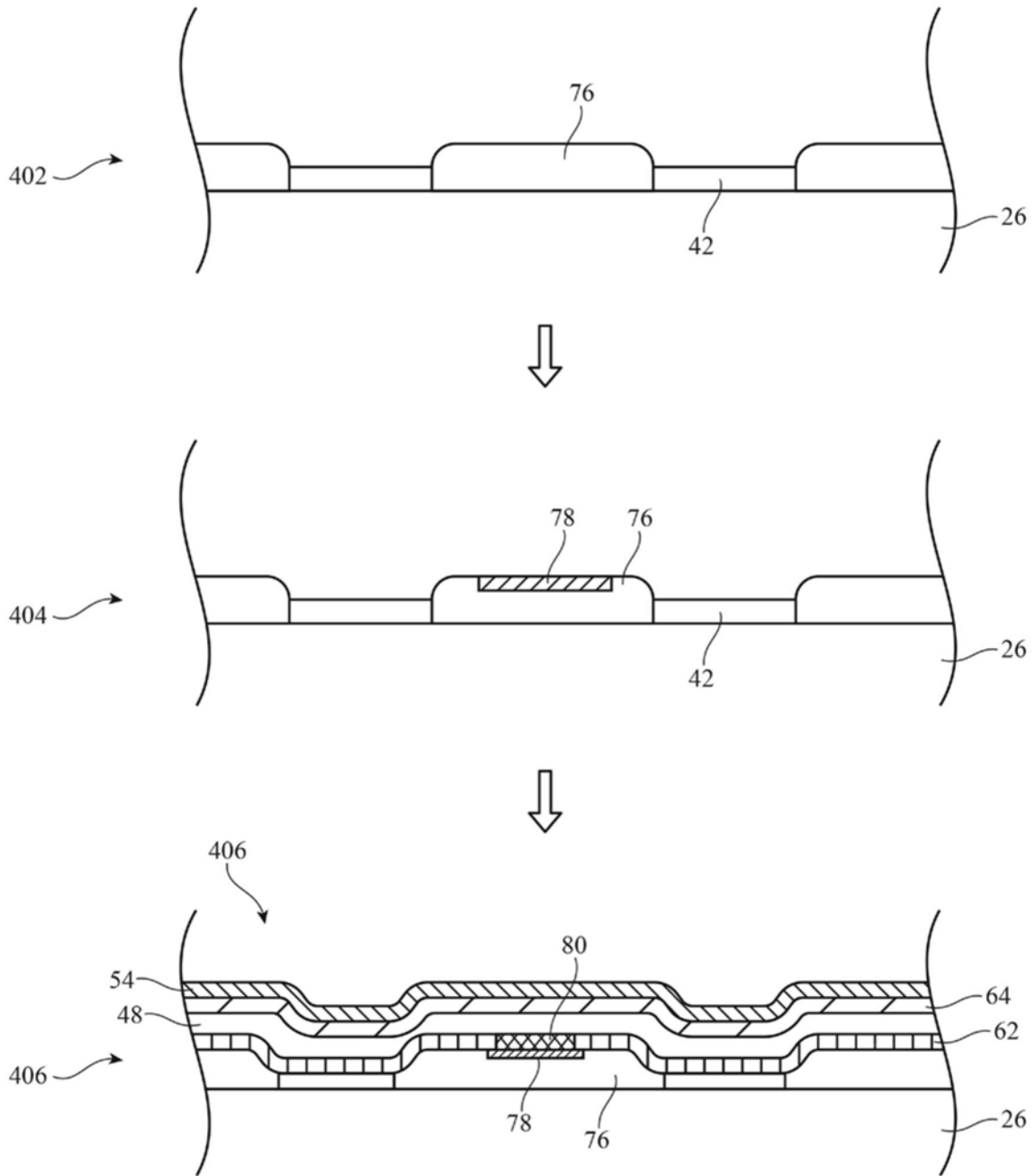


图9

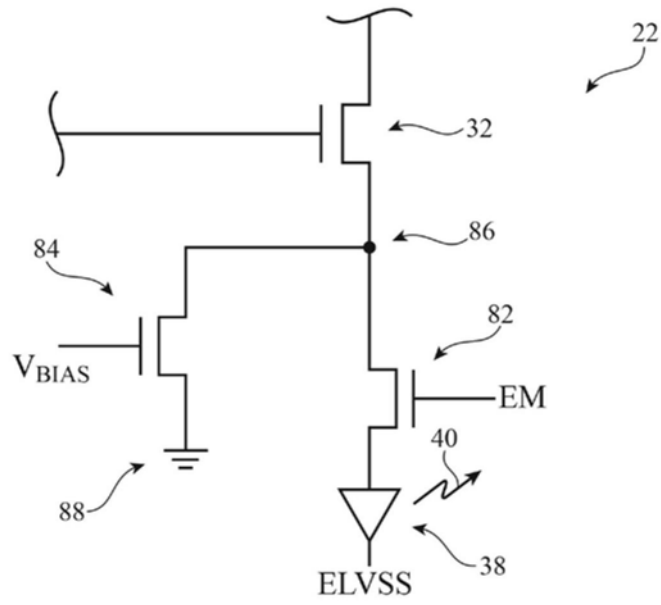


图10

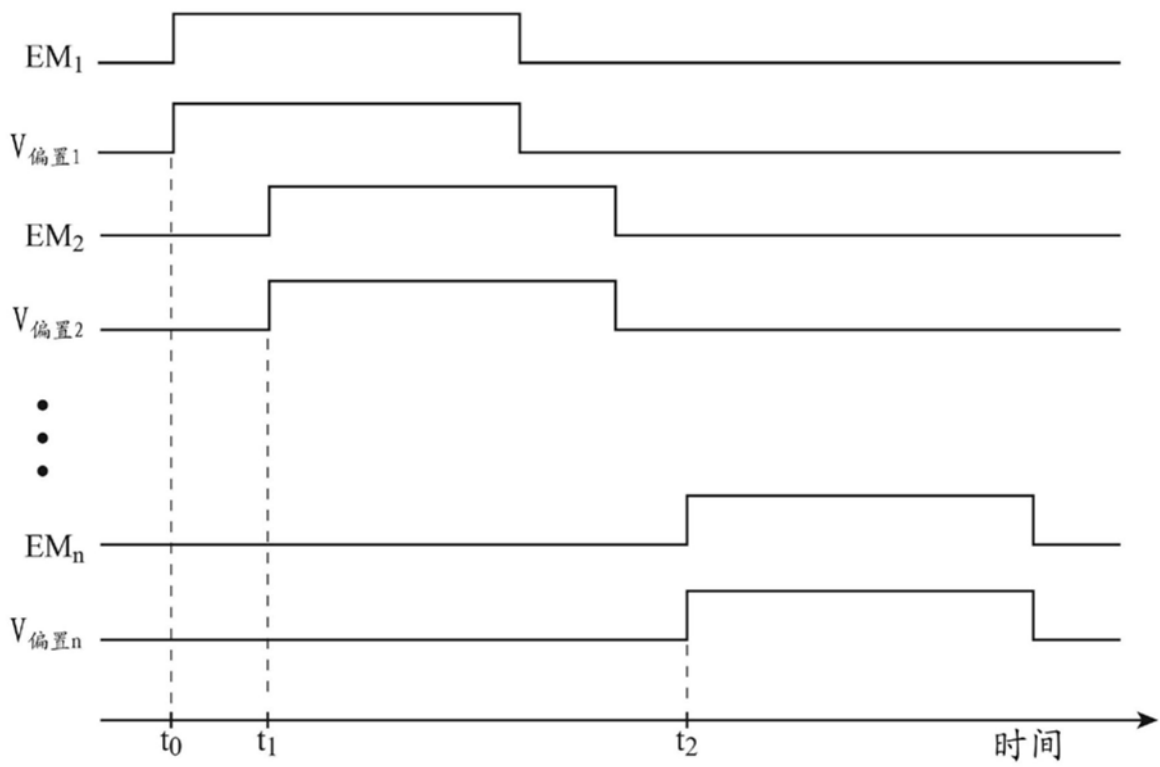


图11

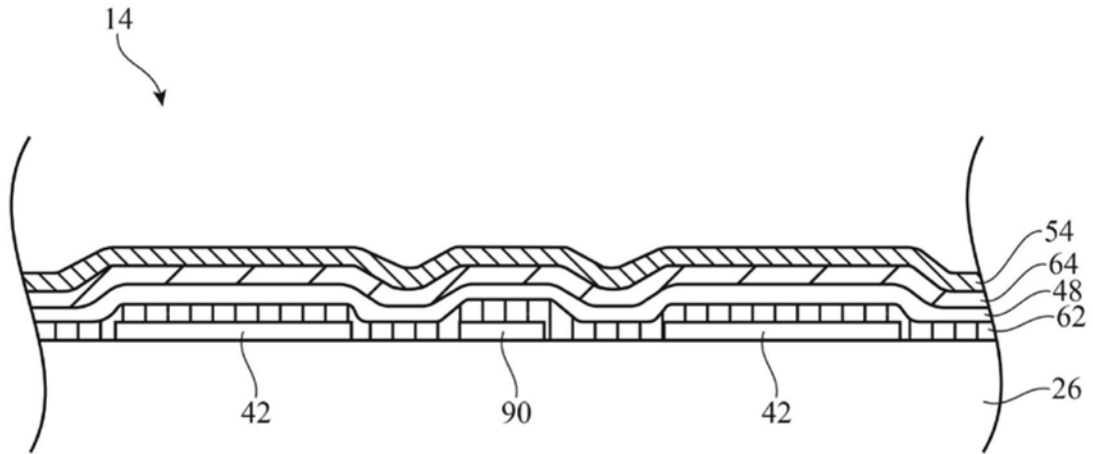


图12

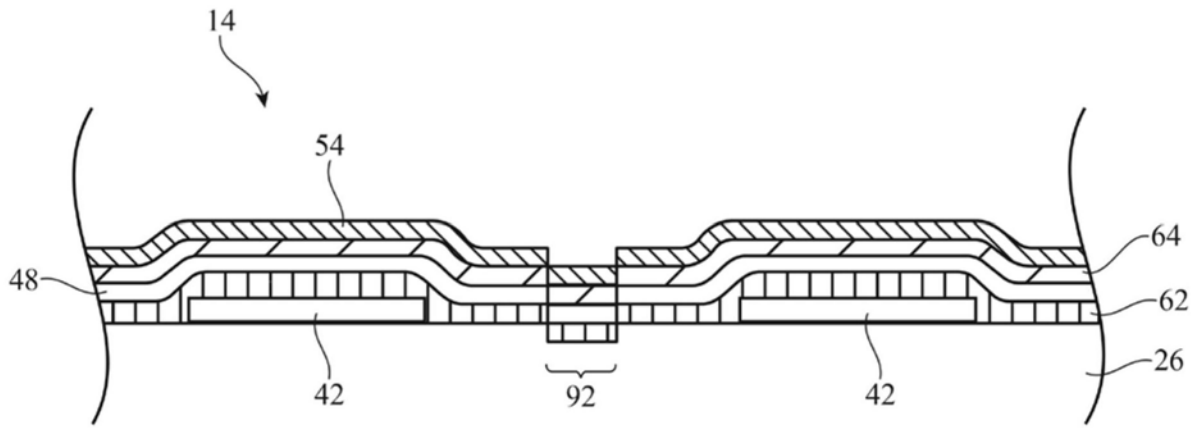


图13

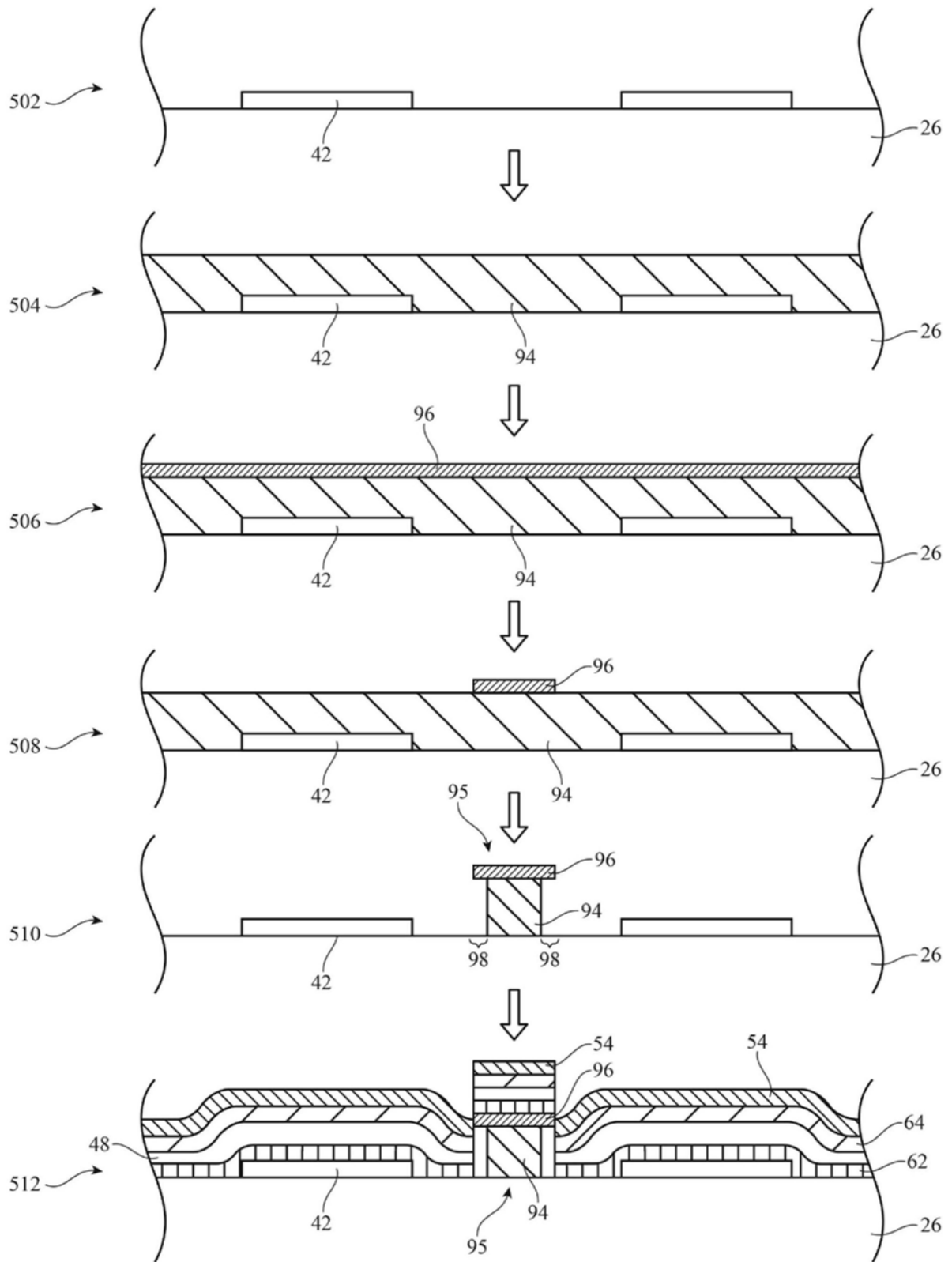


图14

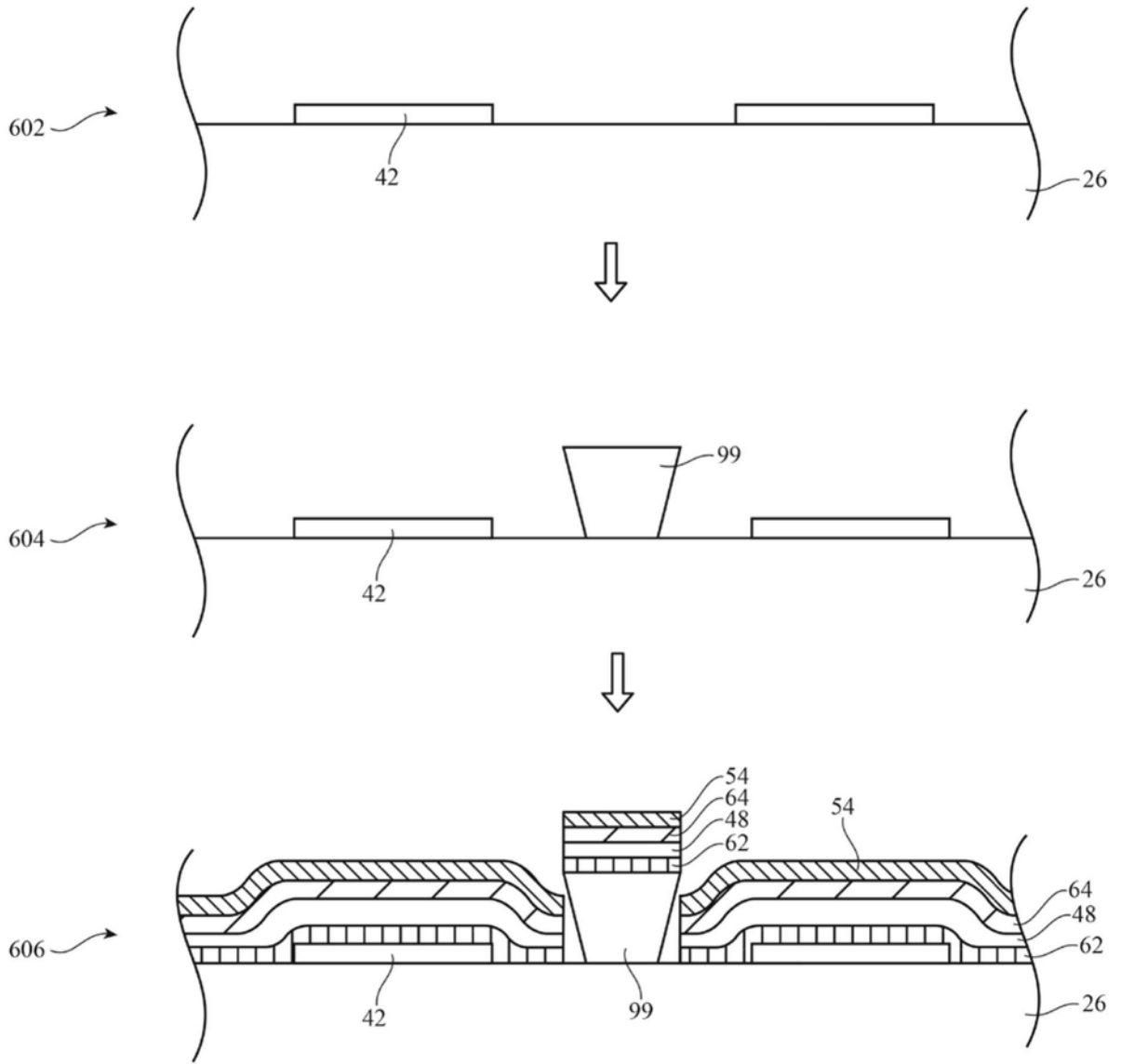


图15

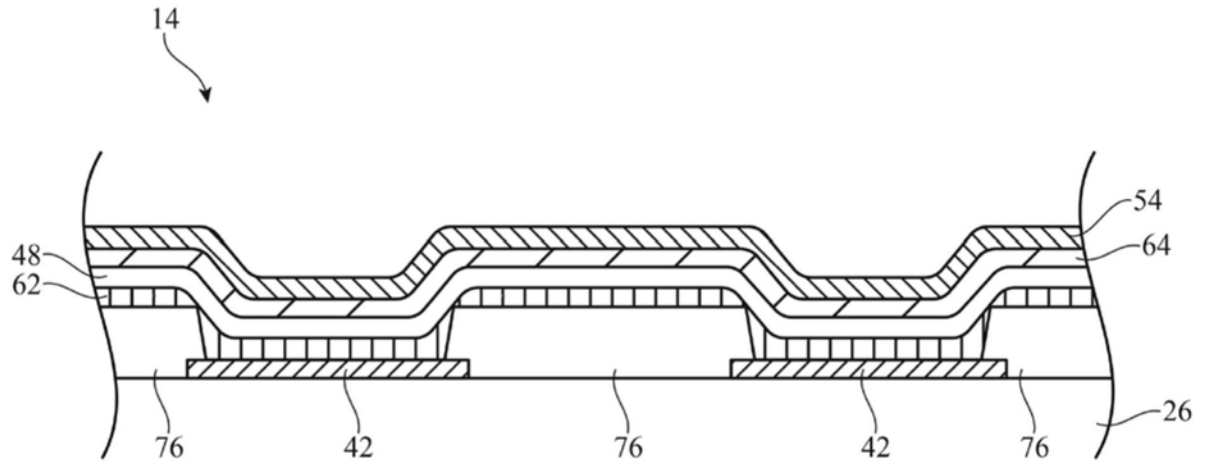


图16

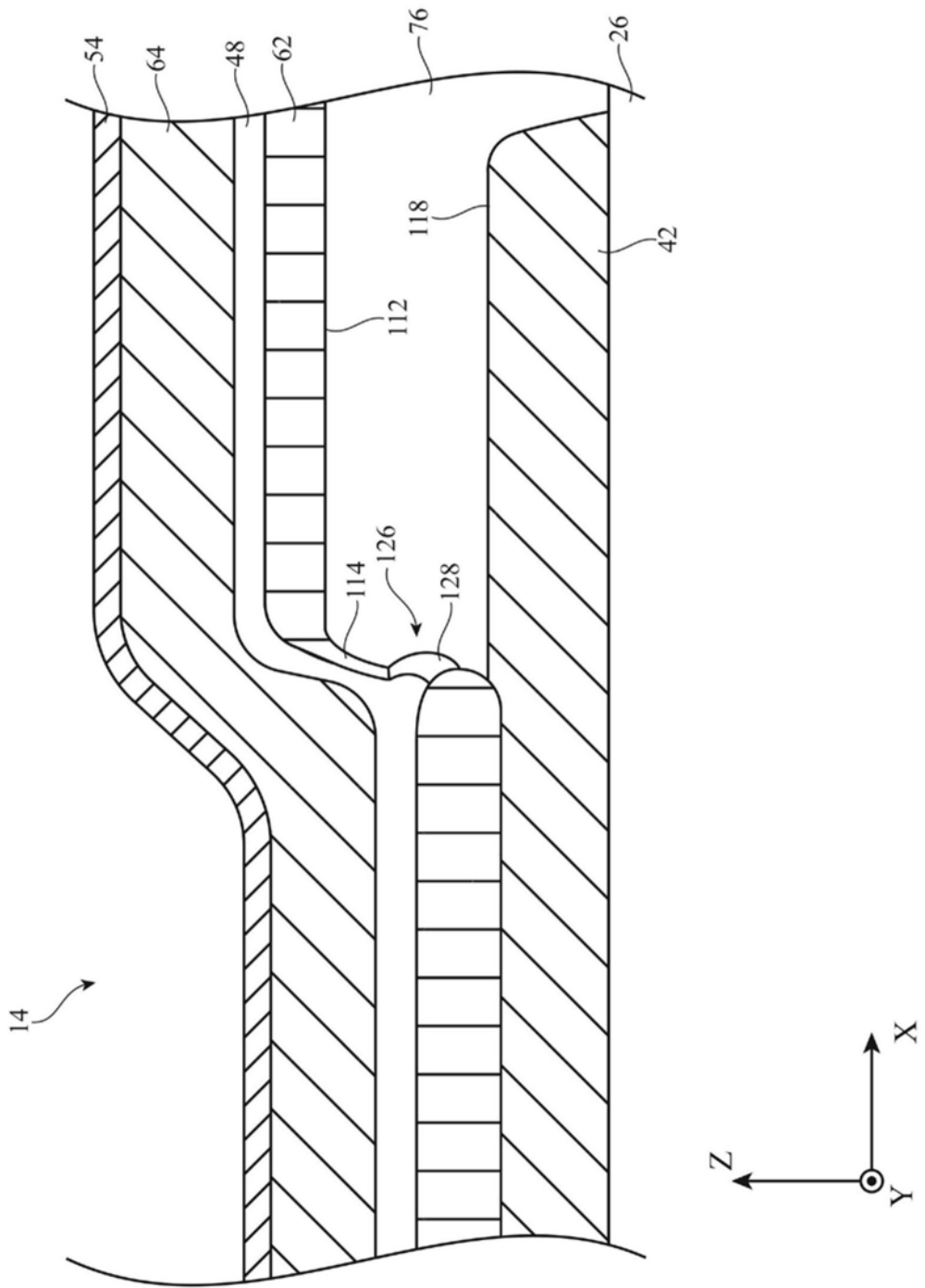


图18

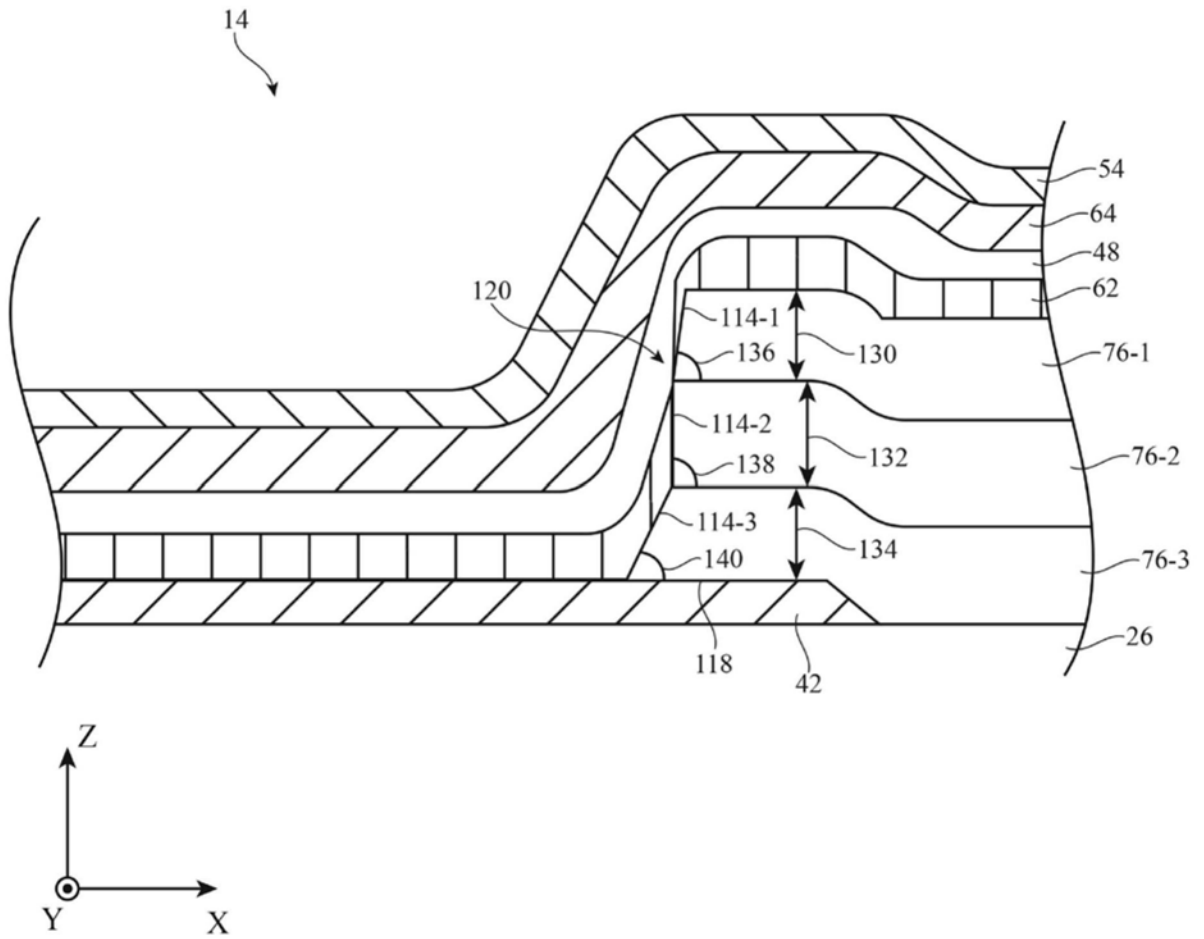


图19

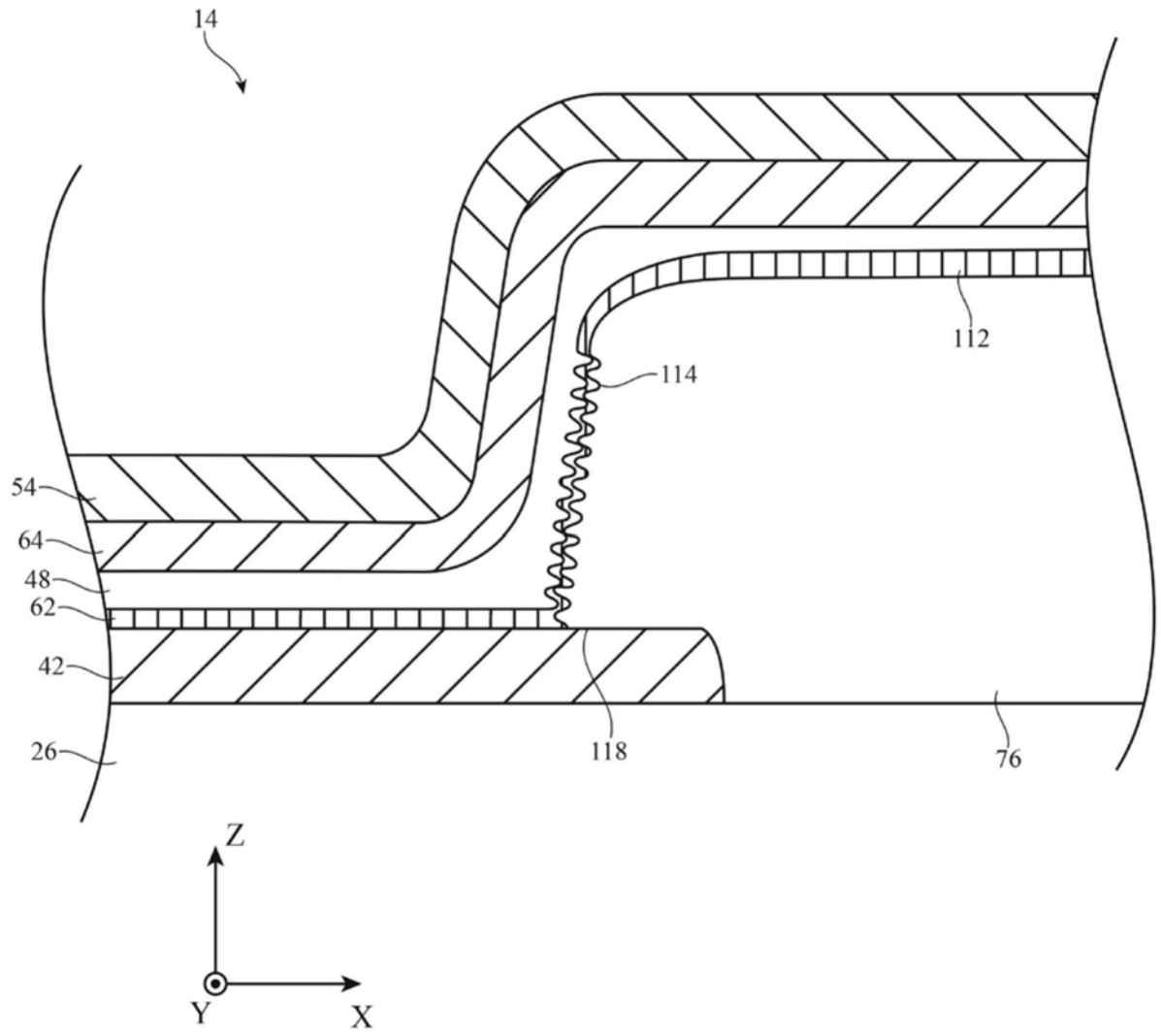


图20

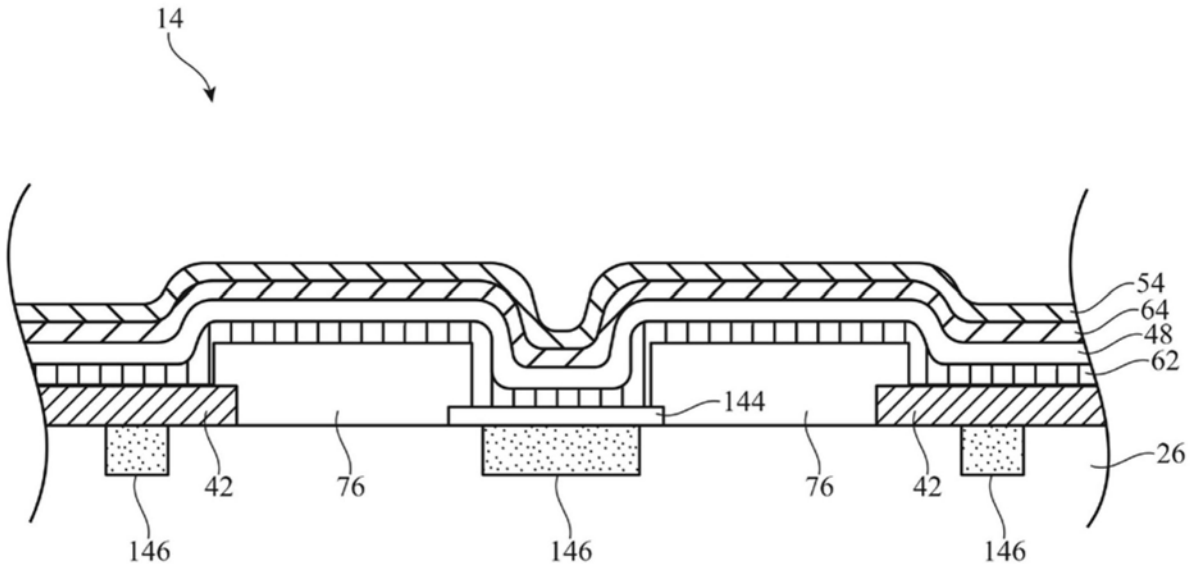


图21

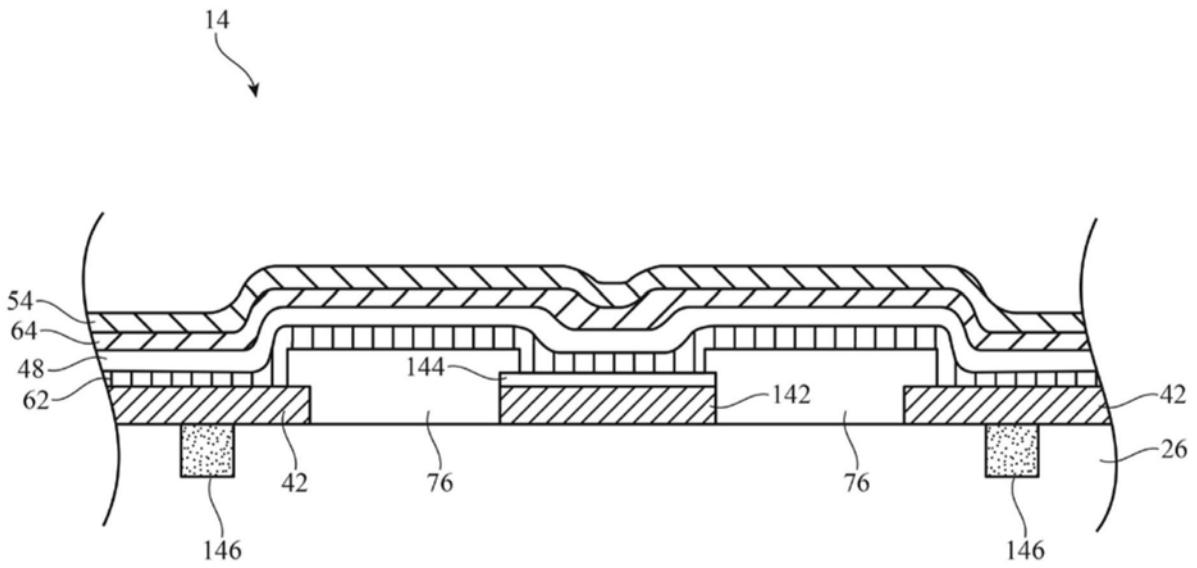


图22

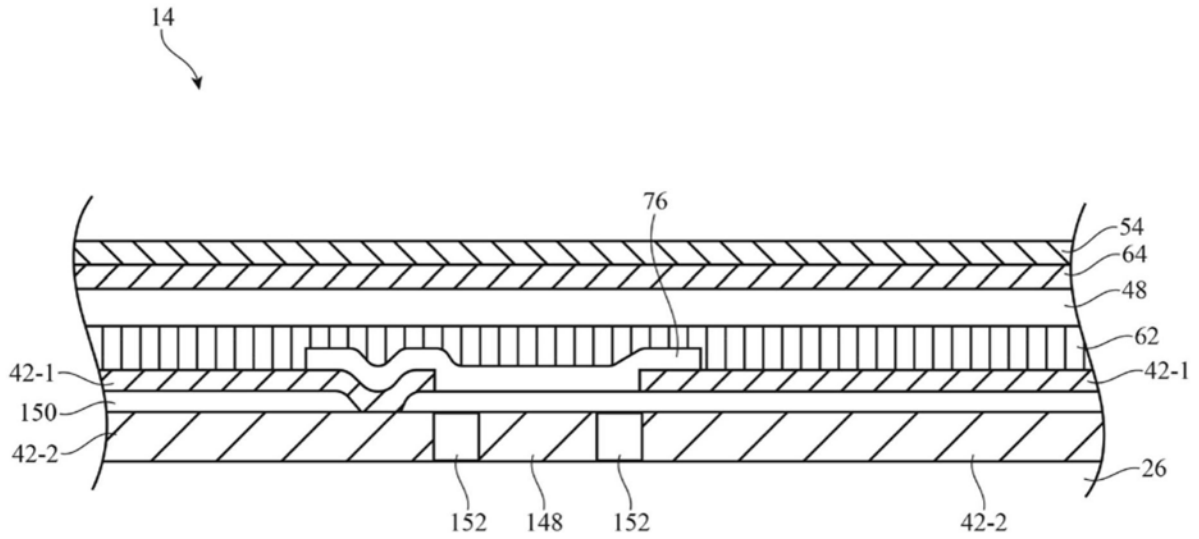


图23

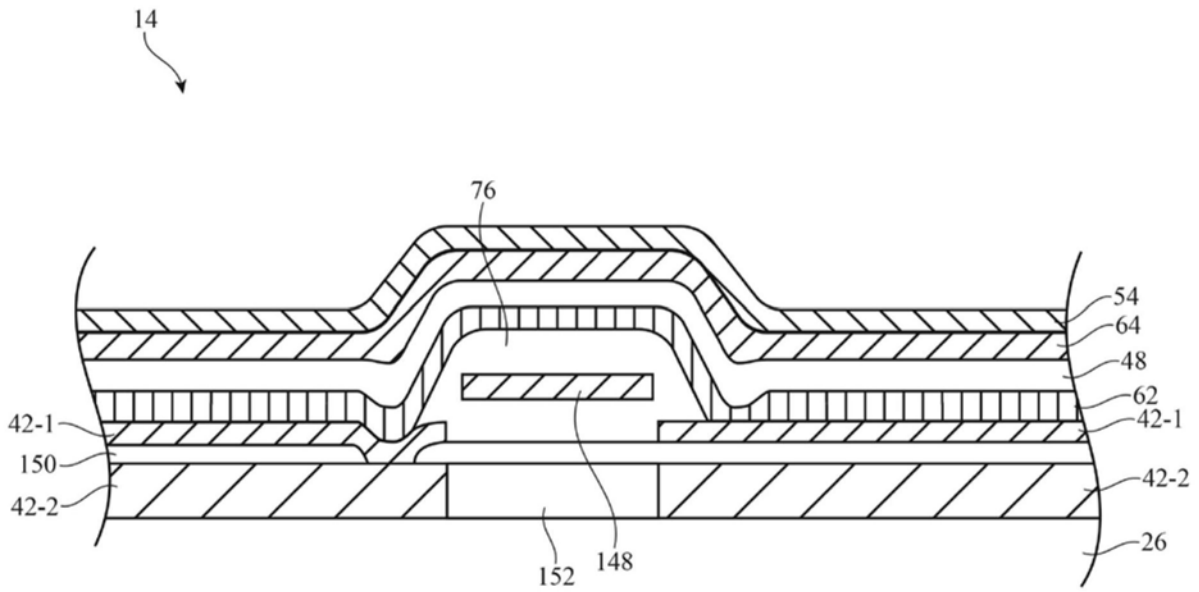


图24

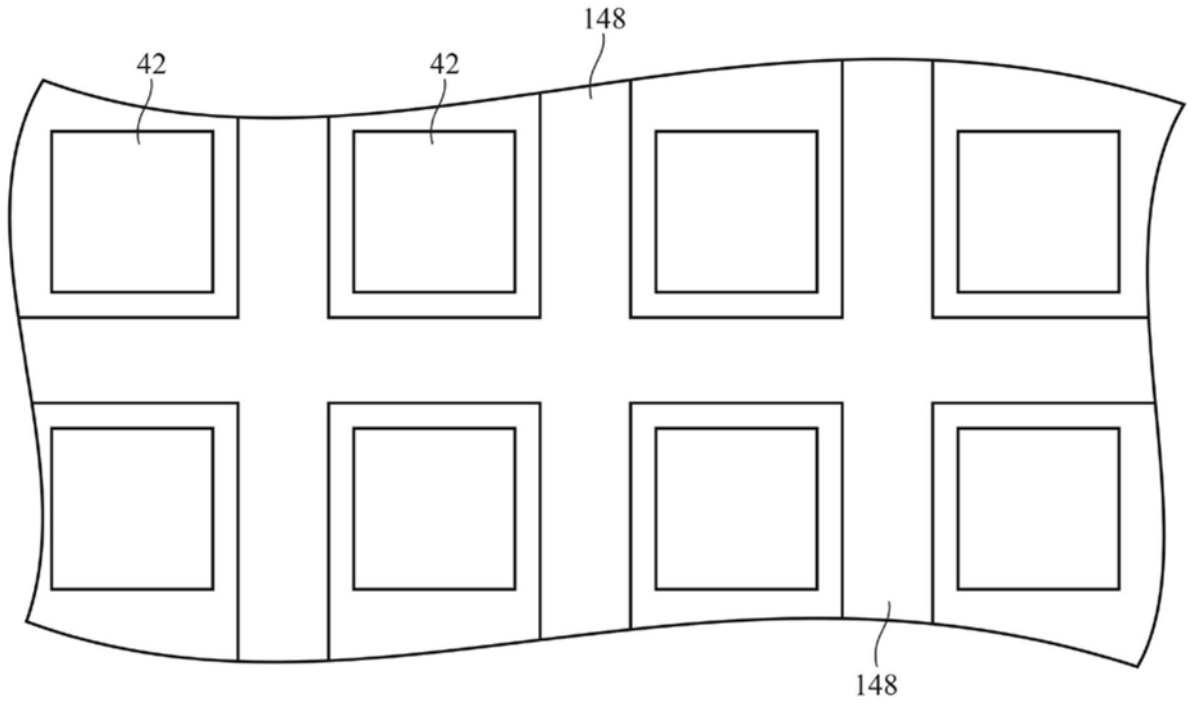


图25

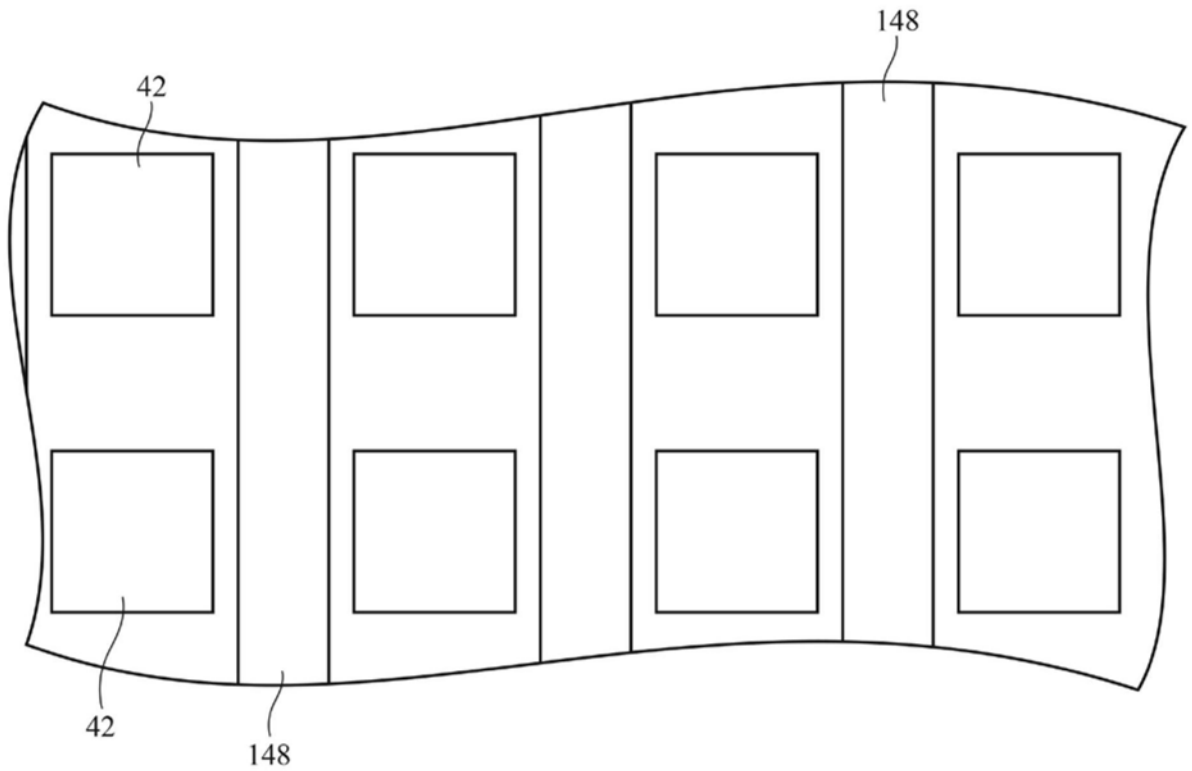


图26

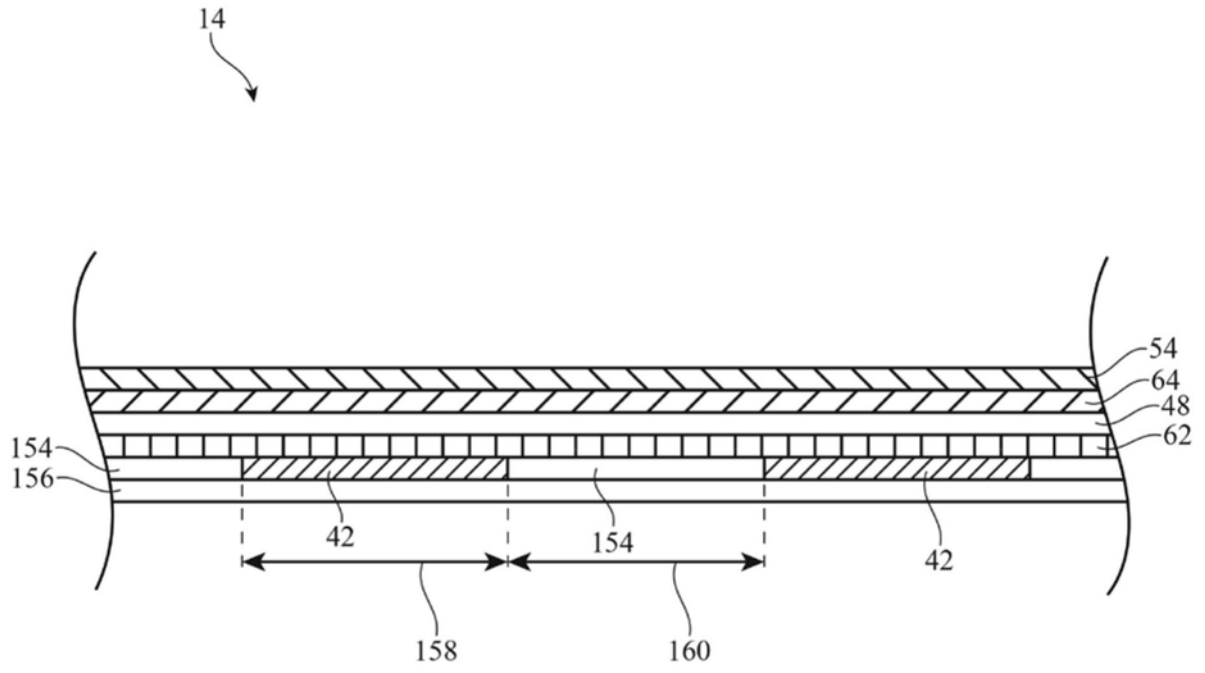


图27

专利名称(译)	具有减少的侧向泄漏的有机发光二极管显示器		
公开(公告)号	CN110603642A	公开(公告)日	2019-12-20
申请号	CN201880029891.X	申请日	2018-04-27
[标]申请(专利权)人(译)	苹果公司		
申请(专利权)人(译)	苹果公司		
当前申请(专利权)人(译)	苹果公司		
[标]发明人	崔在仁 A林 黄俊尧 G王 唐海榕 山本均 JE佩德 金起范 田广玉 袁磊 刘睿 康盛球 汤俊明 陈晟 E多杰格托夫 李正敏		
发明人	崔在仁 A·林 罗卓知 黄俊尧 G·王 唐海榕 山本均 J·E·佩德 金起范 田广玉 袁磊 M·斯鲁特斯凯 刘睿 S·E·莫勒萨 康盛球 常文迪 汤俊明 陈晟 I·克内兹 E·多杰格托夫 G·卡博尼 G·B·迈尔 李正敏		
IPC分类号	H01L27/32		

CPC分类号 H01L27/3246 H01L27/3283 H01L51/56

代理人(译) 马明月

优先权 62/507646 2017-05-17 US
62/635433 2018-02-26 US

外部链接 [Espacenet](#) [SIPO](#)

摘要(译)

本发明提供了一种有机发光二极管(OLED)显示器，该显示器可具有有机发光二极管像素阵列，该有机发光二极管像素各自具有插置在阴极和阳极之间的OLED层。可以将电压施加到每个像素的阳极，以控制发射光的量值。OLED层的电导率可允许泄漏电流在显示器中的相邻阳极之间通过。为了减少显示器中的泄漏电流和伴随的串扰，该像素定义层可破坏所述OLED层的连续性。该像素定义层可具有陡峭的侧壁、具有底切的侧壁或者具有多条曲线以破坏该OLED层的连续性的侧壁表面。耦合到偏置电压并由栅极电介质覆盖的控制栅极可用于形成有机薄膜晶体管，该有机薄膜晶体管关闭该显示器上相邻阳极之间的该泄漏电流沟道。

