



(12)发明专利申请

(10)申请公布号 CN 110459571 A

(43)申请公布日 2019.11.15

(21)申请号 201910763153.4

(22)申请日 2019.08.19

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 孙中元 薛金祥 陈昊

(74)专利代理机构 北京正理专利代理有限公司

11257

代理人 付生辉

(51)Int.Cl.

H01L 27/32(2006.01)

H01L 51/52(2006.01)

H01L 51/56(2006.01)

H01L 51/00(2006.01)

G09G 3/3208(2016.01)

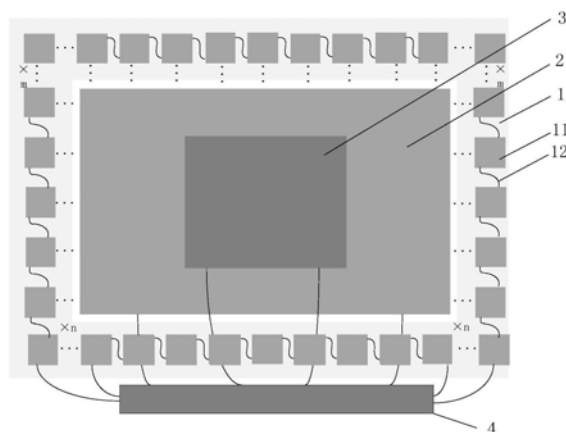
权利要求书2页 说明书9页 附图7页

(54)发明名称

一种阵列基板、电致发光显示装置和阵列基板的制作方法

(57)摘要

本发明公开了一种阵列基板、电致发光显示装置和阵列基板的制作方法,所述阵列基板包括柔性衬底;设置在所述柔性衬底上的显示区、围绕所述显示区的电路区、围绕所述电路区的保护区,其中所述保护区包括多个阵列排布的保护岛和第一连接桥,所述保护岛通过所述第一连接桥连接相邻保护岛和所述电路区。本发明提供的实施例能够更好地承受拉伸时的形变量、从而进一步提升可拉伸阵列基板的拉伸性能。



1. 一种阵列基板,其特征在于,包括
柔性衬底;

设置在所述柔性衬底上的显示区、围绕所述显示区的电路区、围绕所述电路区的保护区,其中

所述保护区包括多个阵列排布的保护岛和第一连接桥,所述保护岛通过所述第一连接桥连接相邻保护岛和所述电路区。

2. 根据权利要求1所述的阵列基板,其特征在于,所述显示区包括多个阵列排布的像素岛和第二连接桥,其中

每个所述像素岛上设置有至少一个像素单元,通过所述第二连接桥电连接相邻像素岛和所述电路区。

3. 根据权利要求2所述的阵列基板,其特征在于,

所述电路区包括多个阵列排布的电路岛和用于电连接相邻电路岛的第三连接桥,其中

所述电路岛包括设置有栅极驱动电路的第一电路岛、设置有提供第一电压的第二电路岛和设置有提供第二电压的第三电路岛。

4. 根据权利要求3所述的阵列基板,其特征在于,所述栅极驱动电路包括第一栅极驱动电路和第二栅极驱动电路,所述第一电路岛设置有所述第一栅极驱动电路或第二栅极驱动电路。

5. 根据权利要求1-4中任一项所述的阵列基板,其特征在于,所述阵列基板包括驱动IC,所述保护区包括第一保护区、第二保护区和第三保护区,其中

所述第一保护区与所述驱动IC在第一方向上相对设置;

所述第二保护区与所述第三保护区在第二方向上相对设置;

所述第一方向和第二方向相互垂直。

6. 根据权利要求3所述的阵列基板,其特征在于,包括

形成在所述柔性衬底上的介质层;

形成在所述介质层上的封装层,其中

所述像素岛包括形成在所述介质层中的第一薄膜晶体管、由所述第一薄膜晶体管驱动发光的电致发光二极管;

所述第一电路岛包括形成在所述介质层中的第二薄膜晶体管;

所述第二电路岛包括形成在所述介质层中为所述电致发光二极管的阳极提供所述第一电压的第一连接金属;

所述第三电路岛包括形成在所述介质层中为所述电致发光二极管的阴极提供所述第二电压的第二连接金属;

所述保护岛和第一连接桥包括所述介质层和封装层;

所述第二连接桥包括所述介质层、形成在所述介质层中分别为相邻像素岛以及相邻像素岛与电路岛之间电连接的第三连接金属和所述封装层;

以及

所述第三连接桥包括所述介质层、形成在所述介质层中为相邻电路岛之间电连接的第四连接金属和所述封装层。

7. 根据权利要求6所述的阵列基板,其特征在于,

所述第一连接金属、第二连接金属、第三连接金属和第四连接金属和所述第一薄膜晶体管和第二薄膜晶体管的源漏极同层设置。

8. 根据权利要求3所述的阵列基板,其特征在于,还包括

可拉伸衬底,设置于所述柔性衬底与所述显示区、电路区和保护区相对的表面上,其中所述像素岛、电路岛、保护岛、第一至第三连接桥彼此之间露出所述可拉伸衬底。

9. 根据权利要求3所述的阵列基板,其特征在于,

所述保护岛、电路岛与像素岛的尺寸一致;

和/或

所述第一连接桥、第二连接桥和第三连接桥的尺寸一致。

10. 一种电致发光显示装置,其特征在于,包括如权利要求1-9中任一项所述的阵列基板。

11. 一种阵列基板的制作方法,其特征在于,包括:

在硬性衬底上形成柔性衬底;

在所述柔性衬底上形成显示区、围绕所述显示区的电路区、围绕所述电路区的保护区,其中所述保护区被形成为包括多个阵列排布的保护岛和第一连接桥,所述保护岛通过所述第一连接桥连接相邻保护岛和所述电路区;

剥离所述硬性衬底。

12. 根据权利要求11所述的制作方法,其特征在于,所述在所述柔性衬底上形成显示区、围绕所述显示区的电路区、围绕所述电路区的保护区进一步包括:

所述显示区被形成为包括多个阵列排布的像素岛和第二连接桥,其中

每个所述像素岛上设置有至少一个像素单元,通过所述第二连接桥电连接相邻像素岛和所述电路区。

13. 根据权利要求11所述的制作方法,其特征在于,所述在所述柔性衬底上形成显示区、围绕所述显示区的电路区、围绕所述电路区的保护区进一步包括:

所述电路区被形成为包括多个阵列排布的电路岛和用于电连接相邻电路岛的第三连接桥;

所述电路岛被形成为包括设置有栅极驱动电路的第一电路岛,设置有提供第一电压的第二电路岛和设置有提供第二电压的第三电路岛。

14. 根据权利要求11所述的制作方法,其特征在于,所述剥离所述硬性衬底进一步包括:

从靠近硬性衬底一侧的所述柔性衬底的第一表面剥离所述硬性衬底;

在所述第一表面上通过胶体贴附可拉伸衬底。

一种阵列基板、电致发光显示装置和阵列基板的制作方法

技术领域

[0001] 本发明涉及显示技术领域,特别是涉及一种阵列基板、电致发光显示装置和阵列基板的制作方法。

背景技术

[0002] 有机电致发光二极管具有自发光、超轻薄、响应速度快、视角宽、功耗低等优点,同时,相比于液晶显示,有机电致发光显示装置可以弯曲,应用范围更加广泛。有机电致发光显示装置的发展经过数年的技术积累,已经由目前的弯曲产品形态逐渐发展为可折叠,甚至可拉伸产品。

[0003] 现有可拉伸显示装置通常为显示区域承受形变,显示装置的四周固定,当承受拉伸形变时,显示屏幕中间区域顶起。然而当顶起的拉伸量较大时显示装置的四角位置会承受更大的形变量,一旦超过拉伸极限,显示区域四角位置容易损坏。

发明内容

[0004] 为了解决上述问题至少之一,本发明第一方面提供一种阵列基板,包括

[0005] 柔性衬底;

[0006] 设置在所述柔性衬底上的显示区、围绕所述显示区的电路区、围绕所述电路区的保护区,其中

[0007] 所述保护区包括多个阵列排布的保护岛和第一连接桥,所述保护岛通过所述第一连接桥连接相邻保护岛和所述电路区。

[0008] 进一步的,所述显示区包括多个阵列排布的像素岛和第二连接桥,其中

[0009] 每个所述像素岛上设置有至少一个像素单元,通过所述第二连接桥电连接相邻像素岛和所述电路区。

[0010] 进一步的,所述电路区包括多个阵列排布的电路岛和用于电连接相邻电路岛的第三连接桥,其中

[0011] 所述电路岛包括设置有栅极驱动电路的第一电路岛、设置有提供第一电压的第二电路岛和设置有提供第二电压的第三电路岛。

[0012] 进一步的,所述栅极驱动电路包括第一栅极驱动电路和第二栅极驱动电路,所述第一电路岛分别设置有所述第一栅极驱动电路或第二栅极驱动电路。

[0013] 进一步的,所述阵列基板包括驱动IC,所述保护区包括第一保护区、第二保护区和第三保护区,其中

[0014] 所述第一保护区与所述驱动IC在第一方向上相对设置;

[0015] 所述第二保护区与所述第三保护区在第二方向上相对设置;

[0016] 所述第一方向和第二方向相互垂直。

[0017] 进一步的,包括

[0018] 形成在所述柔性衬底上的介质层;

- [0019] 形成在所述介质层上的封装层,其中
- [0020] 所述像素岛包括形成在所述介质层中的第一薄膜晶体管、由所述第一薄膜晶体管驱动发光的电致发光二极管;
- [0021] 所述第一电路岛包括形成在所述介质层中的第二薄膜晶体管;
- [0022] 所述第二电路岛包括形成在所述介质层中为所述电致发光二极管的阳极提供所述第一电压的第一连接金属;
- [0023] 所述第三电路岛包括形成在所述介质层中为所述电致发光二极管的阴极提供所述第二电压的第二连接金属;
- [0024] 所述保护岛和第一连接桥包括所述介质层和封装层;
- [0025] 所述第二连接桥包括所述介质层、形成在所述介质层中分别为相邻像素岛以及相邻像素岛与电路岛之间电连接的第三连接金属和所述封装层;
- [0026] 以及
- [0027] 所述第三连接桥包括所述介质层、形成在所述介质层中为相邻电路岛之间电连接的第四连接金属和所述封装层。
- [0028] 进一步的,所述第一连接金属、第二连接金属、第三连接金属和第四连接金属和所述第一薄膜晶体管和第二薄膜晶体管的源漏极同层设置。
- [0029] 进一步的,还包括
- [0030] 可拉伸衬底,设置于所述柔性衬底与所述显示区、电路区和保护区相对的表面上,其中所述像素岛、电路岛、保护岛、第一至第三连接桥彼此之间露出所述可拉伸衬底。
- [0031] 进一步的,所述保护岛、电路岛与像素岛的尺寸一致;
- [0032] 和/或
- [0033] 所述第一连接桥、第二连接桥和第三连接桥的尺寸一致。
- [0034] 本发明第二方面提供一种电致发光显示装置,包括第一方面所述的阵列基板。
- [0035] 本发明第三方面提供一种阵列基板的制作方法,包括:
- [0036] 在硬性衬底上形成柔性衬底;
- [0037] 在所述柔性衬底上形成显示区、围绕所述显示区的电路区、围绕所述电路区的保护区,其中所述保护区被形成为包括多个阵列排布的保护岛和第一连接桥,所述保护岛通过所述第一连接桥连接相邻保护岛和所述电路区;
- [0038] 剥离所述硬性衬底。
- [0039] 进一步的,所述在所述柔性衬底上形成显示区、围绕所述显示区的电路区、围绕所述电路区的保护区进一步包括:
- [0040] 所述显示区被形成为包括多个阵列排布的像素岛和第二连接桥,其中
- [0041] 每个所述像素岛上设置有至少一个像素单元,通过所述第二连接桥电连接相邻像素岛和所述电路区。
- [0042] 进一步的,所述在所述柔性衬底上形成显示区、围绕所述显示区的电路区、围绕所述电路区的保护区进一步包括:
- [0043] 所述电路区被形成为包括多个阵列排布的电路岛和用于电连接相邻电路岛的第三连接桥;
- [0044] 所述电路岛被形成为包括设置有栅极驱动电路的第一电路岛,设置有提供第一电

压的第二电路岛和设置有提供第二电压的第三电路岛。

[0045] 进一步的,所述剥离所述硬性衬底进一步包括:

[0046] 从靠近硬性衬底一侧的所述柔性衬底的第一表面剥离所述硬性衬底;

[0047] 在所述第一表面上通过胶体贴附可拉伸衬底。

[0048] 本发明的有益效果如下:

[0049] 本发明针对目前现有的问题,制定一种阵列基板、电致发光显示装置和阵列基板的制作方法,通过保护岛和第一连接桥的岛桥结构承受显示装置拉伸时在显示边缘处产生的形变量,有效缓解显示装置边缘位置的拉伸形变,从而弥补了现有技术中问题,有效提高显示装置的抗拉伸性能,进而提高用户体验。

附图说明

[0050] 下面结合附图对本发明的具体实施方式作进一步详细的说明。

[0051] 图1示出本发明的一个实施例所述阵列基板的结构示意图;

[0052] 图2示出本发明的另一个实施例所述阵列基板的结构示意图;

[0053] 图3示出本发明的再一个实施例所述阵列基板的结构示意图;

[0054] 图4示出本发明的又一个实施例所述阵列基板的结构示意图;

[0055] 图5示出本发明的一个实施例所述第一电路岛和像素岛的结构示意图;

[0056] 图6示出本发明的一个实施例所述阵列基板的横截面示意图;

[0057] 图7示出本发明的另一个实施例所述阵列基板的横截面示意图;

[0058] 图8示出本发明的一个实施例所述阵列基板的制作方法的流程图;

[0059] 图9a-9h示出本发明的一个实施例所述阵列基板的制作方法的分阶段的横截面示意图。

具体实施方式

[0060] 为了更清楚地说明本发明,下面结合优选实施例和附图对本发明做进一步的说明。附图中相似的部件以相同的附图标记进行表示。本领域技术人员应当理解,下面所具体描述的内容是说明性的而非限制性的,不应以此限制本发明的保护范围。

[0061] 如图1所示,本发明的一个实施例提供了一种阵列基板,包括柔性衬底;设置在所述柔性衬底上的显示区、围绕所述显示区的电路区、围绕所述电路区的保护区,其中所述保护区包括多个阵列排布的保护岛和第一连接桥,所述保护岛通过所述第一连接桥连接相邻保护岛和所述电路区。

[0062] 在一个具体的示例中,如图1所示,所述阵列基板包括显示区3、围绕所述显示区的电路区2,围绕所述电路区的保护区1,所述保护区1包括阵列排布的 m 行 n 列的保护岛11和第一连接桥12,保护岛11和第一连接桥12之间形成镂空区,保护岛11通过第一连接桥12连接相邻的保护岛和电路区,其中, n 为正整数,大于等于1且小于等于50, m 为正整数,大于等于1且小于等于50。当产生拉伸形变时,保护岛11首先承受形变并通过第一连接桥12释放该形变产生的部分压力,有效提高阵列基板的边缘部分的抗拉伸性能,从而提高阵列基板的整体抗拉伸性能。

[0063] 考虑到阵列基板的显示区和电路区与驱动IC之间设置了大量信号线,在一个可选

的实施例中,如图2所示,所述阵列基板包括驱动IC4,所述保护区包括第一保护区101、第二保护区102和第三保护区103,其中所述第一保护区101与所述驱动IC4在第一方向上相对设置;所述第二保护区102与所述第三保护区103在第二方向上相对设置;所述第一方向和第二方向相互垂直。

[0064] 具体的,如图2所示,所述第一方向与第二方向垂直,所述第一保护区位于所述显示区远离所述驱动IC4的一侧,所述第二保护区和第三保护区分别位于所述显示区垂直于驱动IC的第二方向上的两侧,所述第一保护区、第二保护区和第三保护区能够提高显示基板的边缘位置的抗拉伸性能,同时确保所述显示区和电路区与驱动IC之间信号线的正常连接。

[0065] 在一个可选的实施例中,如图3所示,所述显示区3包括多个阵列排布的像素岛31和第二连接桥32,其中每个所述像素岛31上设置有至少一个像素单元,通过所述第二连接桥32电连接相邻像素岛31和所述电路区,像素岛31和第二连接桥32之间形成镂空区。其中,第二连接桥32不仅用于连接相邻的像素岛和电路区,还通过设置在第二连接桥32中的信号线传输用于控制显示区显示的控制信号、用于显示区显示的显示信号和用于显示区的电致发光二极管工作的供电信号。当产生拉伸形变时,像素岛31承受形变并通过第二连接桥32释放该形变产生的部分压力,从而提高显示区域的抗拉伸性能,进而提高显示装置的显示效果和用户体验。

[0066] 在一个可选的实施例中,如图4所示,所述电路区2包括多个阵列排布的电路岛21和用于电连接相邻电路岛的第三连接桥22,其中所述电路岛21包括设置有栅极驱动电路的第一电路岛201、设置有提供第一电压的第二电路岛202和设置有提供第二电压的第三电路岛203,第一电路岛201、第二电路岛202、第三电路岛203和第三连接桥22之间形成镂空区。

[0067] 具体的,所述第一电路岛201用于设置栅极驱动电路,第二电路岛202为用于向电致发光二极管提供阳极电压的第二电路岛202,第三电路岛203为用于向电致发光二极管提供阴极电压的第三电路岛203,第三连接桥22不仅用于连接相邻的电路岛,还通过设置在第三连接桥22中的信号线传输用于控制显示区显示的控制信号、用于显示区显示的显示信号和用于显示区的电致发光二极管工作的供电信号。当产生拉伸形变时,第一电路岛201、第二电路岛202和第三电路岛203承受形变并通过第三连接桥22释放该形变产生的部分压力,即将电路区2设置为阵列排布的岛桥结构以进一步承受外部拉伸形变,并通过显示岛、电路岛和保护岛的岛状结构,以及第一连接桥、第二连接桥和第三连接桥的桥状结构形成统一的阵列排布的岛桥结构,从而有效提高阵列基板的抗拉伸性能。

[0068] 考虑到现有栅极驱动电路集中设置的结构特点,在一个可选的实施例中,如图4所示,所述栅极驱动电路包括第一栅极驱动电路EOA和第二栅极驱动电路GOA,所述第一电路岛分别设置有所述第一栅极驱动电路EOA或第二栅极驱动电路GOA。具体的,将现有的栅极驱动电路进行拆分,分为设置有第一栅极驱动电路EOA的第一电路岛2011和设置有第二栅极驱动电路GOA的第一电路岛2012,其中,所述第一栅极驱动电路EOA用于控制电致发光二极管的发光时长,所述第二栅极驱动电路GOA输出用于控制栅极的栅极信号,通过拆分的第一电路岛2011和2012能够更好地将栅极驱动电路设置在不同的电路岛上,在确保阵列基板信号线稳定传输的基础上有效提高阵列基板的抗拉伸性能。

[0069] 在一个具体的示例中,如图5所示包括阵列基板中第一电路岛2011、2012和像素岛

31,其中第一电路岛2011和2012通过第三连接桥连接,第一电路岛2012和像素岛31通过第二连接桥连接。具体的,第一电路岛2011设置有EOA电路,包括a个TFT及b个电容组层,例如包括10个TFT及3个电容,所述EOA电路工作时的输入信号包括ECK信号、EBK信号、VGH信号、VGL信号和Input信号;EOA电路输出EM信号,每根EM信号用于控制两行像素。第一电路岛2012设置有GOA电路,包括c个TFT及d个电容组层,例如包括8个TFT及2个电容,所述GOA电路工作时的输入信号包括GCK信号、GBK信号、VGH信号、VGL信号和Input信号;GOA电路输出Gate信号,每根Gate信号控制一行像素。

[0070] 考虑到所述阵列基板能够最大程度的均匀地承受拉伸形变,在一个可选的实施例中,所述保护岛、电路岛与像素岛的尺寸一致。进一步的,在另一个可选的实施例中,所述第一连接桥、第二连接桥和第三连接桥的尺寸一致。所述阵列基板形成尺寸一致的阵列排布的岛桥结构,有效提高阵列基板的抗拉伸性能。

[0071] 在一个具体的实施例中,如图6所示,所述阵列基板包括形成在所述柔性衬底301上的介质层;形成在所述介质层上的封装层,其中所述像素岛包括形成在所述介质层中的第一薄膜晶体管、由所述第一薄膜晶体管驱动发光的电致发光二极管;所述第一电路岛包括形成在所述介质层中的第二薄膜晶体管;所述第二电路岛包括形成在所述介质层中为所述电致发光二极管的阳极提供所述第一电压的第一连接金属;所述第三电路岛包括形成在所述介质层中为所述电致发光二极管的阴极提供所述第二电压的第二连接金属;所述保护岛和第一连接桥包括所述介质层和封装层;所述第二连接桥包括所述介质层、形成在所述介质层中分别为相邻像素岛以及相邻像素岛与电路岛之间电连接的第三连接金属和所述封装层;以及所述第三连接桥包括所述介质层、形成在所述介质层中为相邻电路岛之间电连接的第四连接金属和所述封装层。

[0072] 具体的,在本实施例中,如图6所示,所述介质层包括位于柔性衬底301上的缓冲层302、栅绝缘层304、层间绝缘层306和平坦化层309。所述第一薄膜晶体管和所述第二薄膜晶体管包括位于柔性衬底301上的有源层303、位于栅绝缘层304上的栅极305和位于层间绝缘层306上的源漏层307。所述封装层包括覆盖平坦化层309、第一薄膜晶体管和所述第二薄膜晶体管的硬掩膜层312和薄膜封装层315。所述电致发光二极管包括位于平坦化层上的阳极310、围绕所述阳极310的像素界定层311、位于所述阳极上的电致发光层和阴极314。所述第一连接金属、第二连接金属、第三连接金属和第四连接金属和所述第一薄膜晶体管和所述第二薄膜晶体管的源漏极同层设置。值得说明的是,本领域技术人员应当理解,图6为阵列基板的显示区的像素岛区域的截面图,仅用于说明阵列基板的具体结构,其余部分未示出。

[0073] 所述像素岛包括介质层、形成在介质层中的第一薄膜晶体管、由第一薄膜晶体管驱动的电致发光二极管和封装层,所述第二连接桥包括介质层、形成在介质层中与所述第一薄膜晶体管的源漏层同层设置的第三连接金属和封装层,所述像素岛通过第二连接桥与相邻像素岛和电路岛电连接。所述像素岛和第二连接桥之间形成镂空区,显示区通过像素岛、第二连接桥和镂空区承受并释放外部拉伸形变带来的压力。

[0074] 所述电路岛具体包括第一电路岛、第二电路岛和第三电路岛,所述第一电路岛包括介质层和形成在介质层中的第二薄膜晶体管,所述第二电路岛包括介质层和形成在所述介质层中与所述第一薄膜晶体管的源漏层同层设置的第一连接金属,所述第三电路岛包括介质层和形成在所述介质层中与所述第一薄膜晶体管的源漏层同层设置的第二连接金属,

所述第三连接桥包括介质层、形成在介质层中与所述第一薄膜晶体管的源漏层同层设置的第四连接金属和封装层。所述第一电路岛包括EOA和GOA电路,通过第三连接桥在相邻电路岛之间传输电信号,所述第二电路岛通过第一连接金属和第三连接桥向所述电致发光二极管的阳极提供阳极电压,所述第三电路岛通过第二连接金属和第三连接桥向所述电致发光二极管的阴极提供阴极电压。所述电路岛和第三连接桥之间形成镂空区,电路区通过第一电路岛、第二电路岛、第三电路岛、第三连接桥和镂空区承受并释放外部拉伸形变带来的压力。

[0075] 所述保护岛包括介质层和封装层,所述第一连接桥包括介质层和封装层,即所述保护岛和第一连接桥之间没有电信号传输。所述保护岛通过第一连接桥连接相邻保护岛和电路岛,所述保护岛和第一连接桥之间形成镂空区,保护区通过保护岛、第一连接桥和镂空区承受并释放外部拉伸形变带来的压力。

[0076] 所述阵列基板通过像素岛、第一电路岛、第二电路岛、第三电路岛和保护岛,以及第一连接桥、第二连接桥和第三连接桥形成3岛3桥结构,有效提高阵列基板的抗拉伸性能。

[0077] 考虑到阵列基板的整体结构,在一个可选的实施例中,如图7所示,所述阵列基板还包括可拉伸衬底316,设置于所述柔性衬底301与所述显示区、电路区和保护区相对的表面上,其中所述像素岛、电路岛、保护岛、第一至第三连接桥彼此之间露出所述可拉伸衬底。即在制作阵列基板的过程中,所述像素岛、电路岛、保护岛、第一连接桥、第二连接桥和第三连接桥之间形成完全镂空的镂空区,为便于后续生产和安装,在像素岛、电路岛、保护岛、第一连接桥、第二连接桥和第三连接桥远离出光侧的表面贴附一层可拉伸衬底,在一定拉伸范围内能够有效保持阵列基板的三岛三桥结构。

[0078] 与上述实施例提供的阵列基板相对应,本申请的一个实施例还提供一种上述阵列基板的制作方法,如图8所示,包括:S1、在硬性衬底上形成柔性衬底;S2、在所述柔性衬底上形成显示区、围绕所述显示区的电路区、围绕所述电路区的保护区,其中所述保护区被形成成为包括多个阵列排布的保护岛和第一连接桥,所述保护岛通过所述第一连接桥连接相邻保护岛和所述电路区;S3、剥离所述硬性衬底。

[0079] 在一个可选的实施例中,所述在所述柔性衬底上形成显示区、围绕所述显示区的电路区、围绕所述电路区的保护区进一步包括:所述显示区被形成为包括多个阵列排布的像素岛和第二连接桥,其中每个所述像素岛上设置有至少一个像素单元,通过所述第二连接桥电连接相邻像素岛和所述电路区。

[0080] 在另一个可选的实施例中,所述在所述柔性衬底上形成显示区、围绕所述显示区的电路区、围绕所述电路区的保护区进一步包括:所述电路区被形成为包括多个阵列排布的电路岛和用于电连接相邻电路岛的第三连接桥;所述电路岛被形成为包括设置有栅极驱动电路的第一电路岛,设置有提供第一电压的第二电路岛和设置有提供第二电压的第三电路岛。

[0081] 在一个具体的示例中,如图9a-9h所示,具体步骤如下:

[0082] S1、在硬性衬底上形成柔性衬底。

[0083] 在本实施例中,如图9a所示,所述硬性衬底300为玻璃,所述柔性衬底301为聚酰亚胺,在硬性衬底300上形成柔性衬底301。

[0084] S2、在所述柔性衬底上形成显示区、围绕所述显示区的电路区、围绕所述电路区的

保护区,其中所述保护区被形成成为包括多个阵列排布的保护岛和第一连接桥,所述保护岛通过所述第一连接桥连接相邻保护岛和所述电路区;S3、剥离所述硬性衬底。

[0085] 在本实施例中,如图9b-9h所示,具体步骤如下:

[0086] S21:在所述柔性衬底301上形成缓冲层302;在所述缓冲层302上对应待形成所述像素岛的区域以及对应待形成第一电路岛的区域分别形成有源层303;形成栅绝缘层304,以覆盖所述有源层303和露出的缓冲层302;在所述栅绝缘层304上对应所述有源层形成栅极305;形成层间绝缘层306以覆盖所述栅极305和露出的栅极绝缘层304。

[0087] 具体的:

[0088] 在所述柔性衬底301上形成缓冲层302,所述缓冲层为无机缓冲层。

[0089] 在所述缓冲层302上对应待形成所述像素岛的区域以及对应待形成第一电路岛的区域分别形成有源层303,即在对应待形成的像素岛区域形成第一薄膜晶体管的第一有源层,对应待形成第一电路岛区域形成第二薄膜晶体管的第二有源层。

[0090] 形成栅绝缘层304,以覆盖所述有源层303和露出的缓冲层302,即所述栅绝缘层304覆盖所述第一有源层、第二有源层和露出的缓冲层302。

[0091] 在所述栅绝缘层304上对应所述有源层形成栅极305,即在栅绝缘层304上形成第一薄膜晶体管的第一有源层对应的第一栅极,以及形成第二薄膜晶体管的第二有源层对应的第二栅极。

[0092] 形成层间绝缘层306以覆盖所述栅极305和露出的栅极绝缘层304,即所述层间绝缘层306覆盖第一薄膜晶体管的第一栅极、第二薄膜晶体管的第二栅极和露出的栅极绝缘层304。

[0093] S22:在所述层间绝缘层306上形成贯通所述层间绝缘层的源极和漏级307。

[0094] 在本实施例中,如图9b所示,在所述层间绝缘层306上对应像素岛的区域形成贯通至第一薄膜晶体管的第一有源层的第一源极和第一漏级、对应第一电路岛的区域形成贯通至第二薄膜晶体管的第二有源层的第二源极和第二漏级、对应第二电路岛的区域形成第一连接金属、对应第三电路岛的区域形成第二连接金属、对应第二连接桥的区域形成第三连接金属、以及对应第三连接桥的区域形成第四连接金属。其中,所述第一连接金属用于为待形成的电致发光器件的阳极供电,所述第二连接金属用于为待形成的电致发光器件的阴极供电,所述第三连接金属用于为相邻像素岛和电路岛传输电信号,所述第四连接金属用于为相邻电路岛传输电信号。

[0095] S23:进行图案化,在所述保护区形成多个阵列排布的所述保护岛和第一连接桥,在显示区包括多个阵列排布的所述像素岛和第二连接桥,在所述电路区形成多个阵列排布的所述电路岛和第三连接桥,在所述多个保护岛之间、所述多个像素岛之间和所述多个电路岛之间露出所述柔性衬底。

[0096] 在本实施例中,如图9c所示,图案化形成初级镂空区308,例如通过光刻胶覆盖初级镂空区以外的区域,使用干法刻蚀直接刻蚀至柔性衬底301。刻蚀结束后,在保护区形成多个阵列排布的所述保护岛和第一连接桥,在显示区包括多个阵列排布的所述像素岛和第二连接桥,在所述电路区形成多个阵列排布的所述电路岛和第三连接桥,即所述阵列基板形成阵列排布的三岛三桥结构。

[0097] S24:形成平坦化层309,以覆盖源极和漏极307、露出的层间绝缘层306和所述露出

的柔性衬底301。

[0098] 在本实施例中,如图9d所示,所述平坦化层309覆盖源极和漏极307具体包括:对应像素岛的第一薄膜晶体管的第一源极和漏级、对应第一电路岛的第二薄膜晶体管的第二源极和漏级、对应第二电路岛的第一连接金属、对应第三电路岛的第二连接金属、对应第二连接桥的第三连接金属、以及对应第三连接桥的第四连接金属。

[0099] S25:在所述平坦化层309上对应所述像素岛的区域形成与所述第一漏极电连接的电致发光器件的阳极310和像素界定层311。

[0100] 在本实施例中,如图9e所示,在所述平坦化层309上对应区域形成电致发光器件的阳极,例如在平坦化层309上打孔并沉积电致发光器件的阳极材料并刻蚀成对应像素大小的阳极310;然后在对应阳极310的周边形成像素界定层311。

[0101] S26:形成硬掩模材料层312,覆盖所述电致发光器件的阳极、像素界定层和露出的平坦化材料层;

[0102] 在本实施例中,如图9f所示,考虑到需要将待形成的镂空区的有机物,例如将柔性衬底和平坦化层刻蚀,增加一层硬掩膜层312,例如为SiNx或SiONx等,覆盖电致发光器件的阳极、像素界定层和露出的平坦化材料层。

[0103] S27:进行图案化,形成镂空区。

[0104] 在本实施例中,如图9g所示,图案化形成镂空区313,例如首先通过曝光、刻蚀工艺将待形成的镂空区对应的硬掩模层刻蚀掉,再通过刻蚀工艺将待形成的镂空区对应的平坦化层和柔性衬底刻蚀掉,从而形成贯通至硬性衬底300的镂空区。

[0105] S28:形成电致发光器件的发光层和阴极314,形成薄膜封装层315。

[0106] 在本实施例中,如图9h所示,形成电致发光器件314的发光层和阴极,例如首先将待形成的所述电致发光器件的发光层和阴极对应的区域刻蚀掉以露出阳极,然后蒸镀电致发光器件的发光层和阴极,对所述阵列基板进行薄膜封装以形成薄膜封装层315。

[0107] S3、剥离所述硬性衬底300。

[0108] 考虑到阵列基板的整体结构,在一个可选的实施例中,所述S3、剥离所述硬性衬底进一步包括:

[0109] 从靠近硬性衬底300一侧的所述柔性衬底301的第一表面剥离所述硬性衬底300。

[0110] 在本实施例中,如图7所示,剥离硬性衬底300,例如通过镭射剥离工艺将柔性衬底301从硬性衬底300上剥离出来,形成本阵列基板的三岛三桥结构,有效提高阵列基板的抗拉伸性能。。

[0111] 在所述第一表面上通过胶体贴附可拉伸衬底316。

[0112] 在本实施例中,如图8所示,在所述像素岛、电路岛、保护岛、第一至第三连接桥的柔性衬底远离出光侧的表面通过胶体贴附可拉伸衬底316,从而便于后续生产和安装。

[0113] 在上述阵列基板的基础上,本发明的一个实施例还提供了一种电致发光显示装置,包括上述阵列基板。所述显示装置能够承受外部拉伸形变并有效提高显示装置的显示效果和用户体验。

[0114] 本发明针对目前现有的问题,制定一种阵列基板、电致发光显示装置和阵列基板的制作方法,通过保护岛和第一连接桥的岛桥结构承受显示装置拉伸时在显示边缘处产生的形变量,有效缓解显示装置边缘位置的拉伸形变,从而弥补了现有技术中问题,有效提高

显示装置的抗拉伸性能,进而提高用户体验。

[0115] 显然,本发明的上述实施例仅仅是为清楚地说明本发明所作的举例,而并非是对本发明的实施方式的限定,对于所属领域的普通技术人员来说,在上述说明的基础上还可以做出其它不同形式的变化或变动,这里无法对所有的实施方式予以穷举,凡是属于本发明的技术方案所引伸出的显而易见的变化或变动仍处于本发明的保护范围之列。

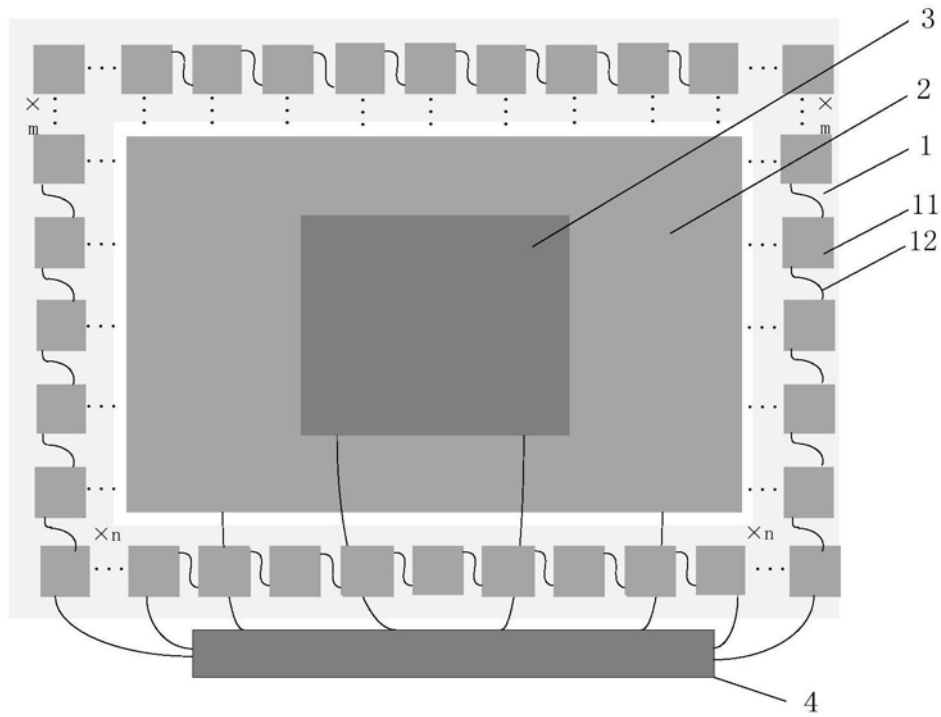


图1

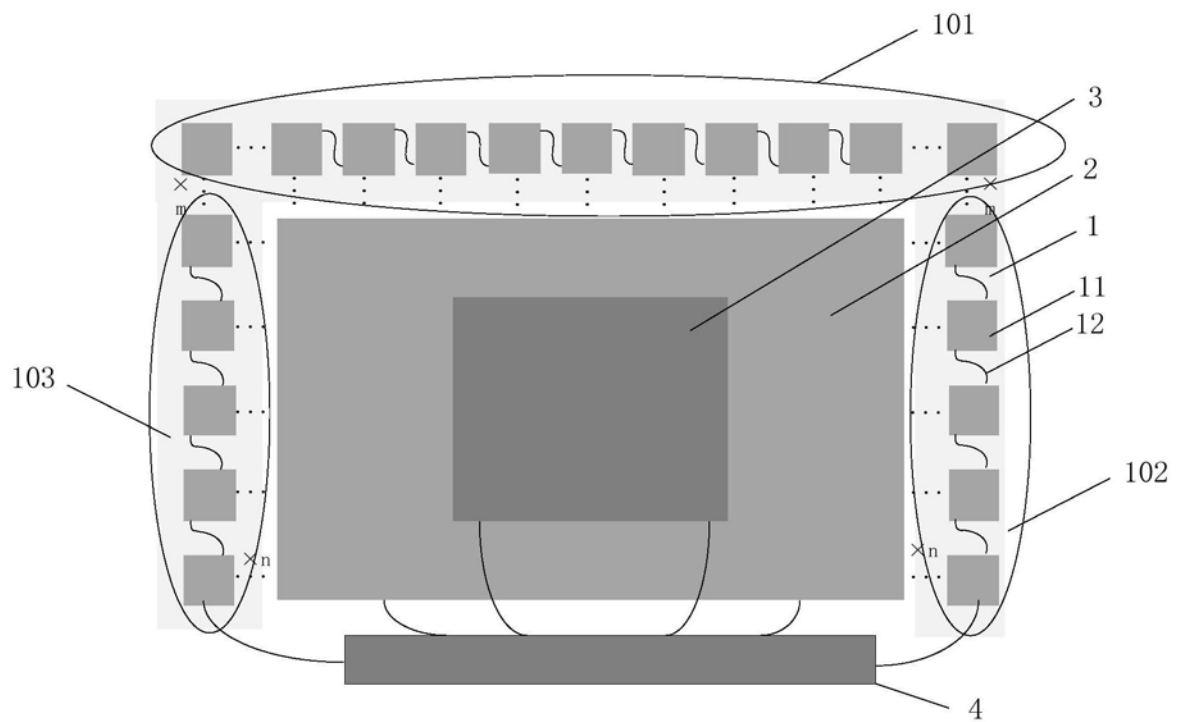


图2

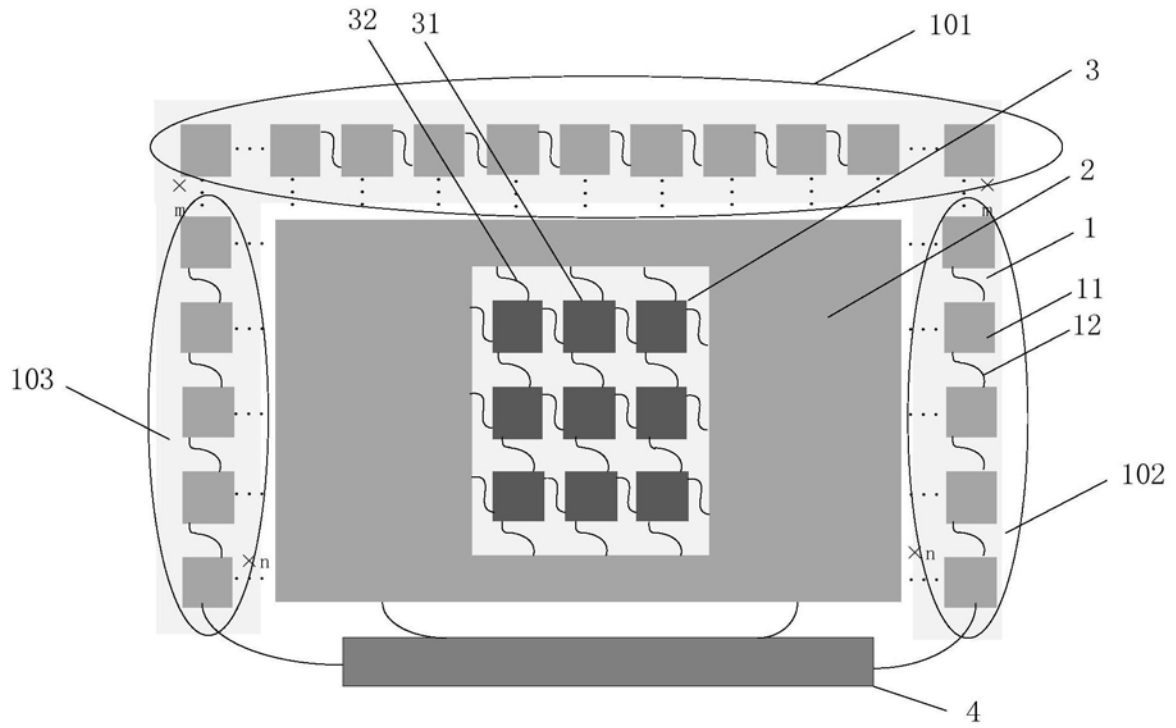


图3

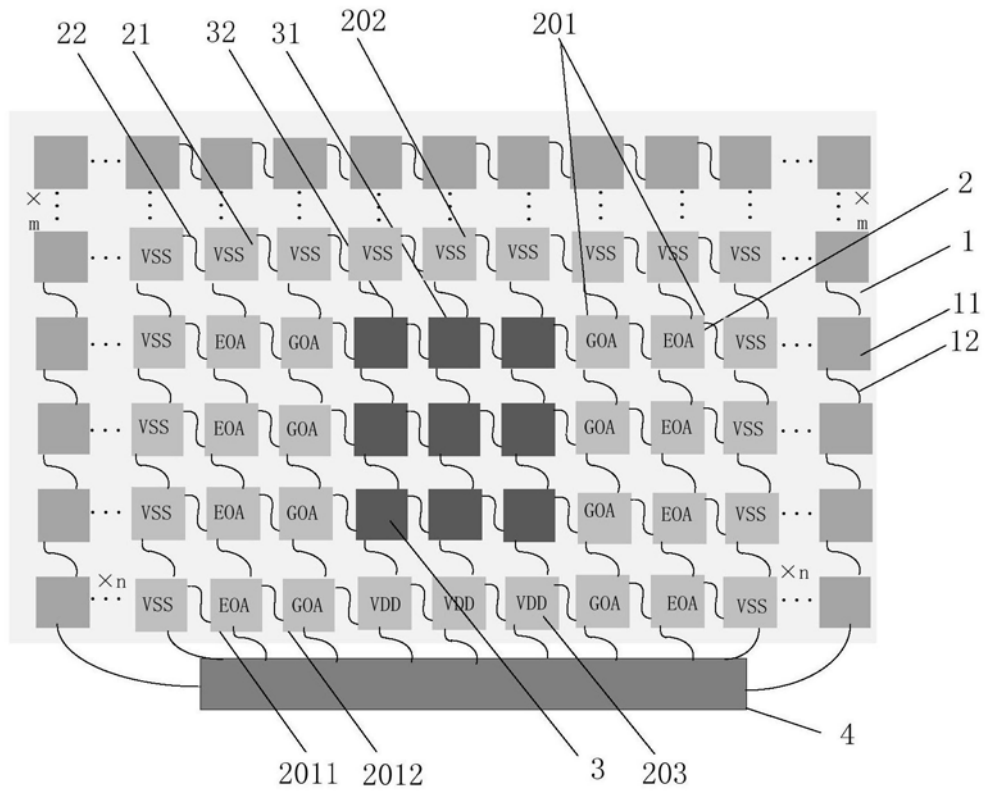


图4

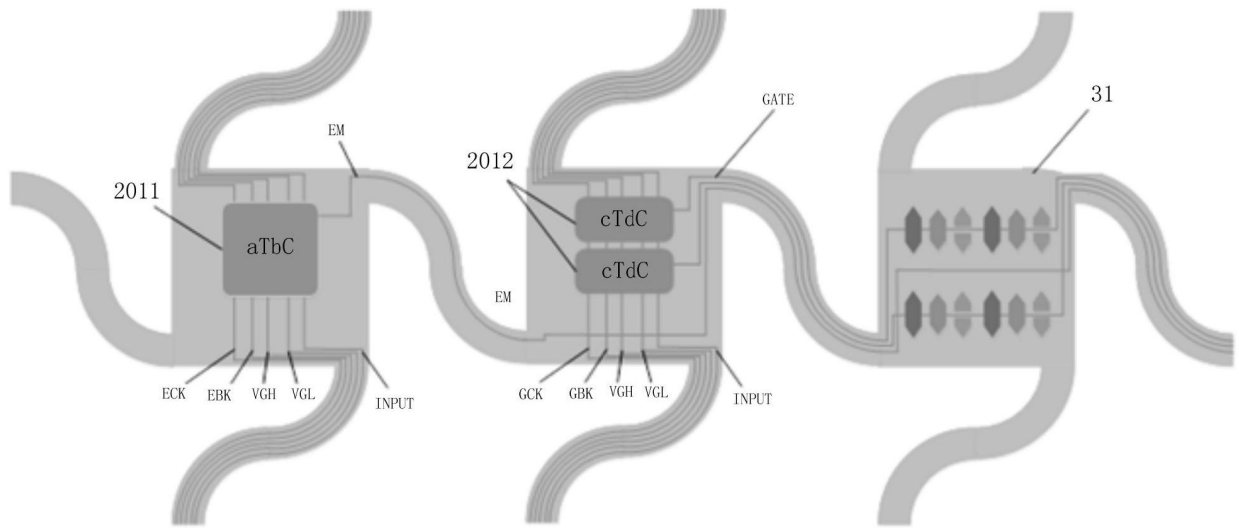


图5

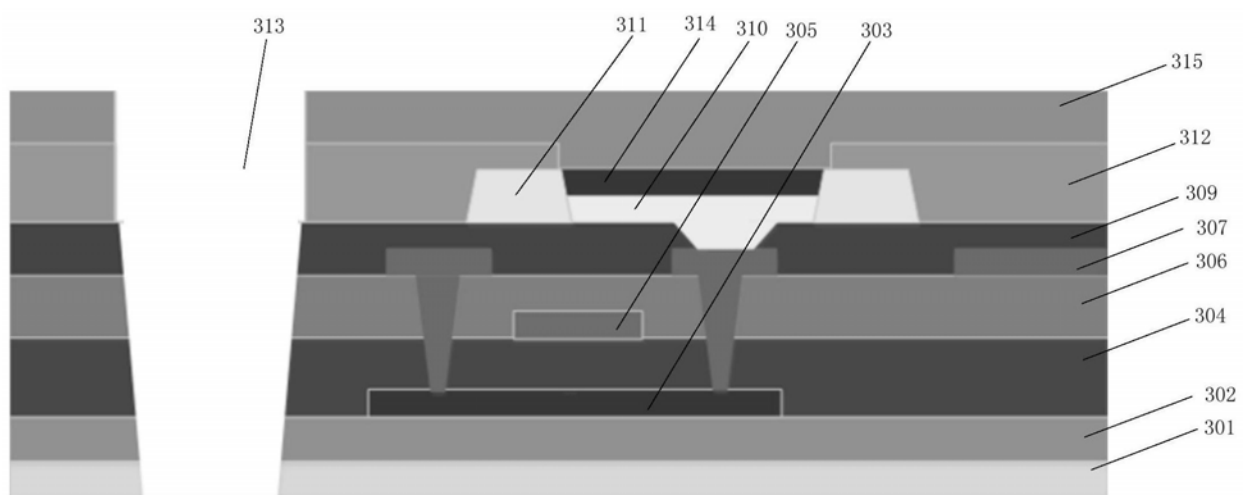


图6

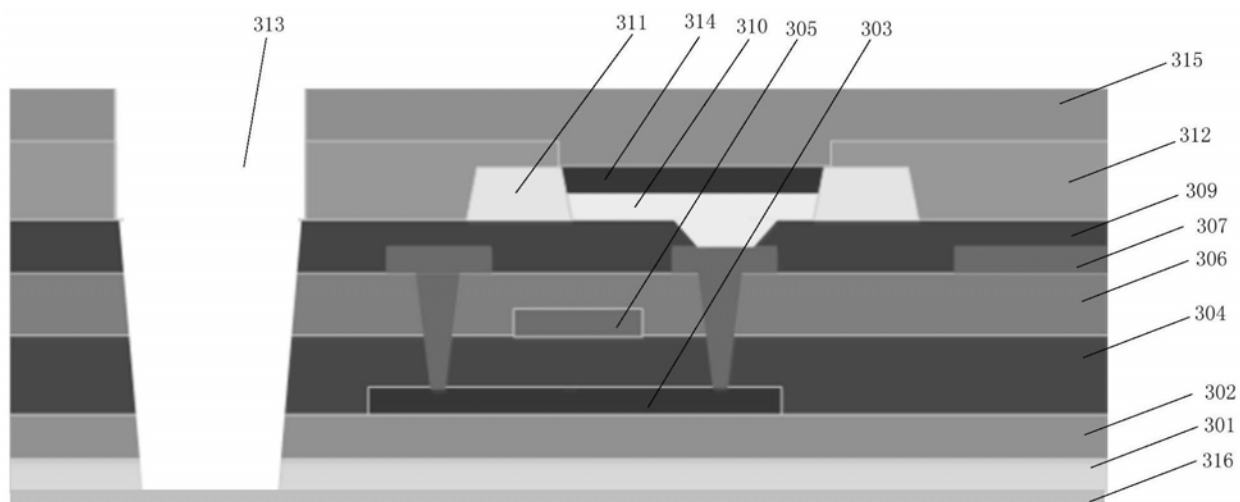


图7

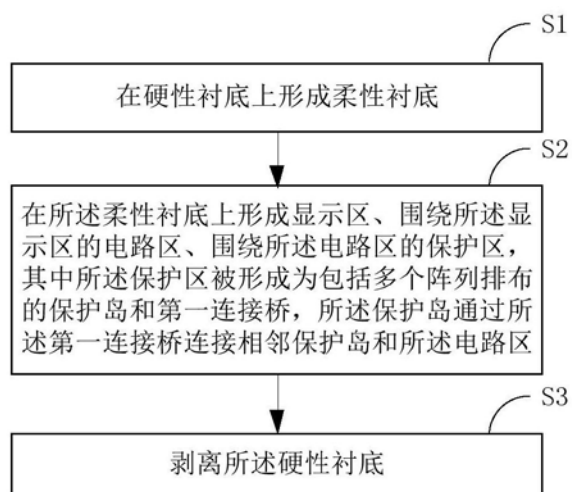


图8



图9a

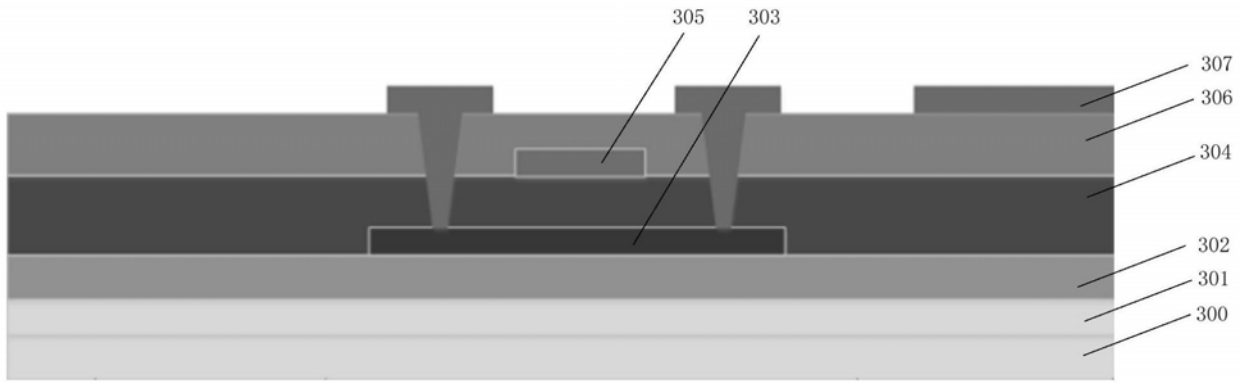


图9b

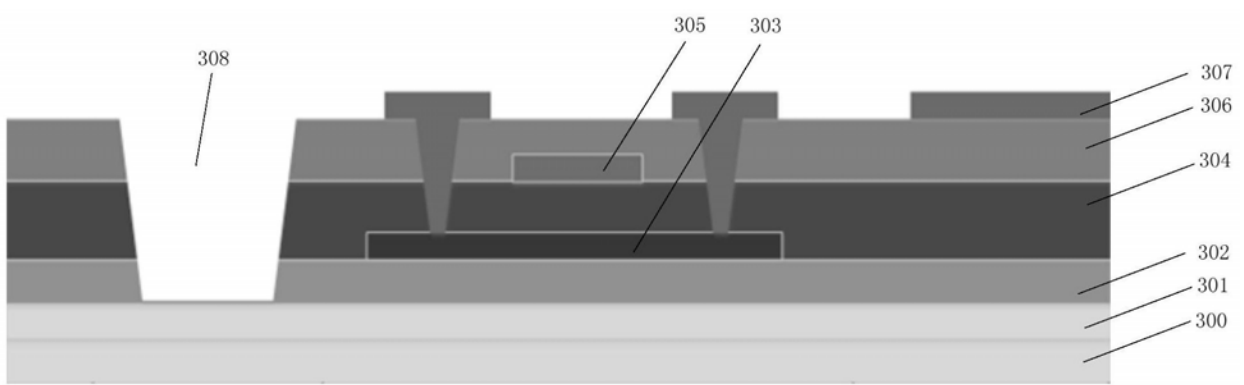


图9c

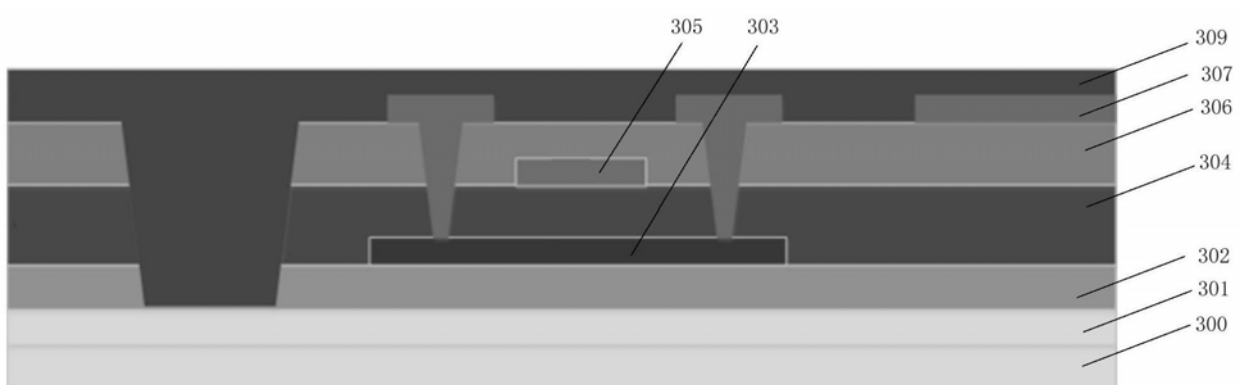


图9d

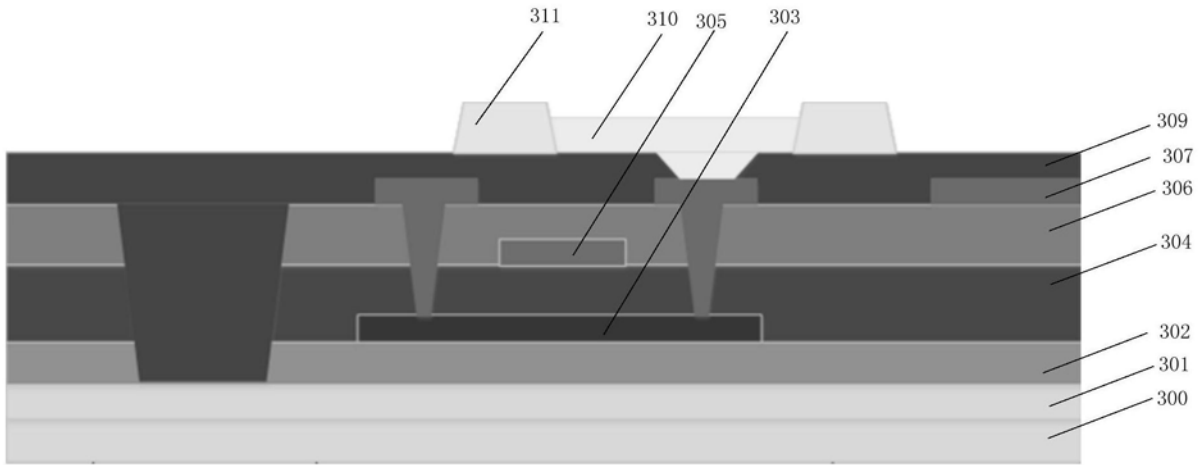


图9e

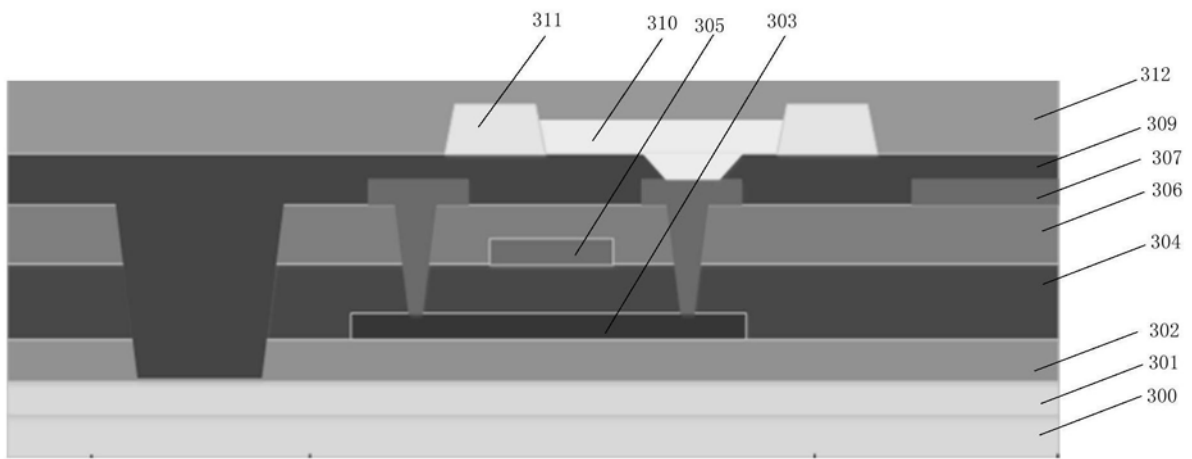


图9f

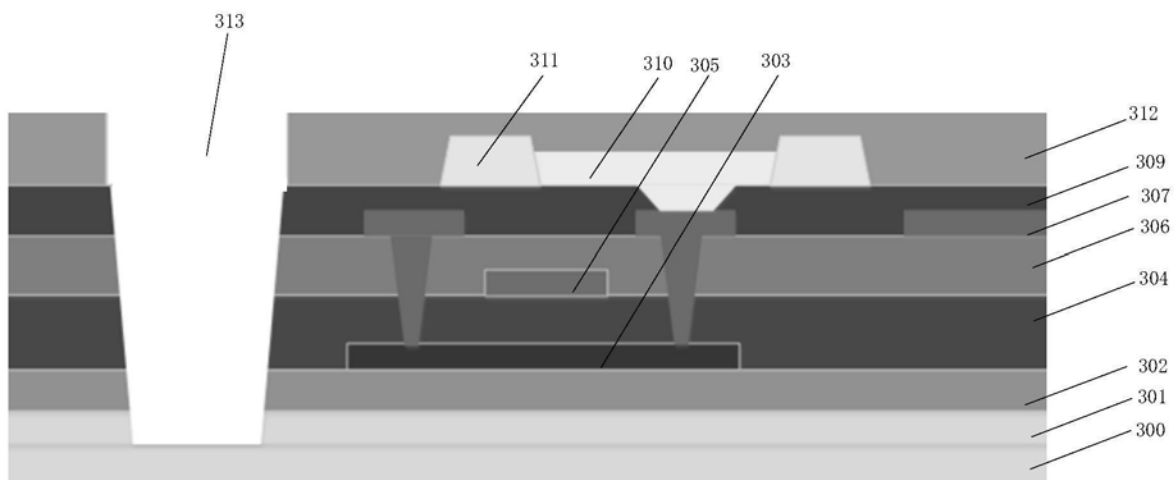


图9g

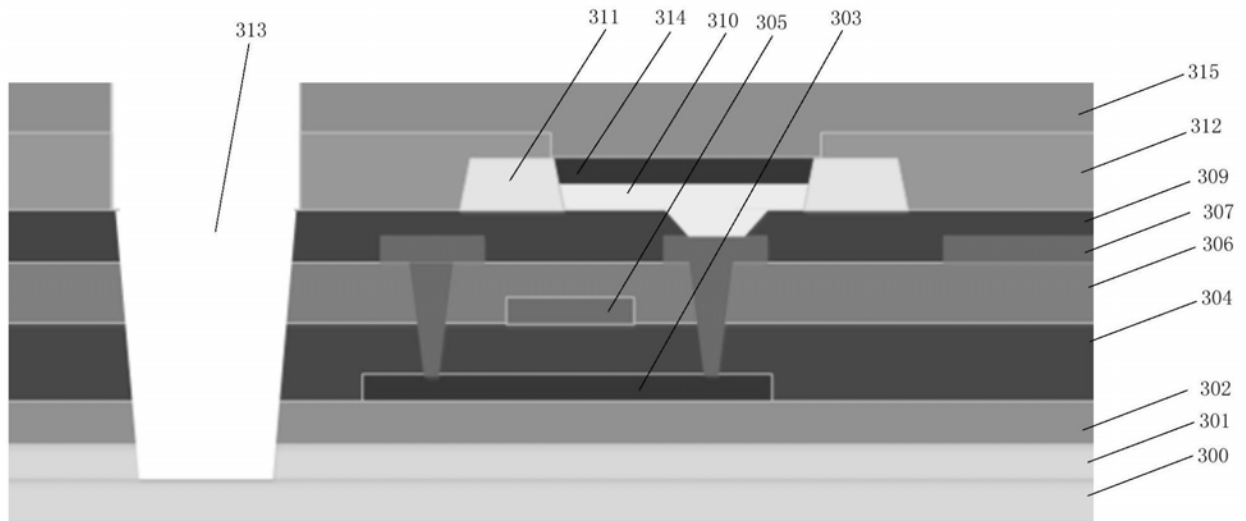


图9h

专利名称(译)	一种阵列基板、电致发光显示装置和阵列基板的制作方法		
公开(公告)号	CN110459571A	公开(公告)日	2019-11-15
申请号	CN201910763153.4	申请日	2019-08-19
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	孙中元 薛金祥 陈昊		
发明人	孙中元 薛金祥 陈昊		
IPC分类号	H01L27/32 H01L51/52 H01L51/56 H01L51/00 G09G3/3208		
CPC分类号	G09G3/3208 H01L27/3244 H01L51/0097 H01L51/52 H01L51/56		
代理人(译)	付生辉		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种阵列基板、电致发光显示装置和阵列基板的制作方法，所述阵列基板包括柔性衬底；设置在所述柔性衬底上的显示区、围绕所述显示区的电路区、围绕所述电路区的保护区，其中所述保护区包括多个阵列排布的保护岛和第一连接桥，所述保护岛通过所述第一连接桥连接相邻保护岛和所述电路区。本发明提供的实施例能够更好地承受拉伸时的形变量、从而进一步提升可拉伸阵列基板的拉伸性能。

