



(12)发明专利申请

(10)申请公布号 CN 110223640 A

(43)申请公布日 2019. 09. 10

(21)申请号 201910563742.8

(22)申请日 2019.06.26

(71)申请人 昆山国显光电有限公司

地址 215300 江苏省苏州市昆山市开发区
龙腾路1号4幢

(72)发明人 王龙彦 赵欣 文国哲 李源规
范龙飞 朱正勇 朱晖

(74)专利代理机构 北京远智汇知识产权代理有
限公司 11659

代理人 张海英

(51)Int.Cl.

G09G 3/3233(2016.01)

G09G 3/3275(2016.01)

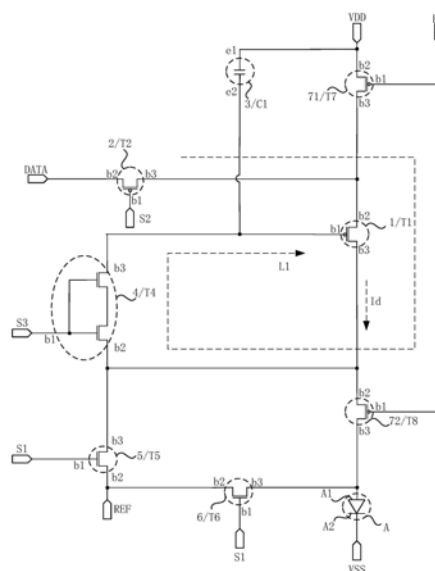
权利要求书1页 说明书9页 附图11页

(54)发明名称

一种像素驱动电路及显示装置

(57)摘要

本发明公开了一种像素驱动电路及显示装置,像素驱动电路包括驱动模块、数据写入模块、存储模块和阈值补偿模块,驱动模块用于向有机发光结构提供驱动电流,有机发光结构响应驱动电流发光,驱动模块包括驱动晶体管,数据写入模块用于在数据写入阶段将数据信号写入驱动模块的控制端,存储模块用于维持驱动模块的控制端在发光阶段的电位,阈值补偿模块用于在初始化阶段对驱动模块的控制端的电位进行初始化以及在数据写入阶段抓取驱动晶体管的阈值电压至驱动模块的控制端,构成阈值补偿模块的薄膜晶体管为多栅结构的氧化物薄膜晶体管。通过本发明的技术方案,改善了驱动模块的控制端漏电的问题,优化了显示装置的显示效果。



1. 一种像素驱动电路,其特征在于,包括:

驱动模块,所述驱动模块用于向有机发光结构提供驱动电流,所述有机发光结构响应所述驱动电流发光,所述驱动模块包括驱动晶体管;

数据写入模块,所述数据写入模块用于在数据写入阶段将数据信号写入所述驱动模块的控制端;

存储模块,所述存储模块用于维持所述驱动模块的控制端在发光阶段的电位;

阈值补偿模块,所述阈值补偿模块用于在初始化阶段对所述驱动模块的控制端的电位进行初始化以及在数据写入阶段抓取所述驱动晶体管的阈值电压至所述驱动模块的控制端;其中,构成所述阈值补偿模块的薄膜晶体管为多栅结构的氧化物薄膜晶体管。

2. 根据权利要求1所述的像素驱动电路,其特征在于,所述阈值补偿模块的第一端与所述驱动模块的第二端电连接,所述阈值补偿模块的第二端与所述驱动模块的控制端电连接,所述驱动模块的第一端与所述数据写入模块电连接。

3. 根据权利要求1所述的像素驱动电路,其特征在于,所述阈值补偿模块的第一端与所述驱动模块的第一端电连接,所述阈值补偿模块的第二端与所述驱动模块的控制端电连接,所述驱动模块的第二端与所述数据写入模块电连接。

4. 根据权利要求1-3任一项所述的像素驱动电路,其特征在于,还包括:

第一初始化模块,所述第一初始化模块用于在所述初始化阶段对所述驱动模块的控制端的电位进行初始化,构成所述第一初始化模块的薄膜晶体管为氧化物薄膜晶体管。

5. 根据权利要求4所述的像素驱动电路,其特征在于,构成所述第一初始化模块的薄膜晶体管为多栅结构的氧化物薄膜晶体管。

6. 根据权利要求4所述的像素驱动电路,其特征在于,所述第一初始化模块的第一端接入参考信号,第二端与所述阈值补偿模块的第一端电连接。

7. 根据权利要求1-3任一项所述的像素驱动电路,其特征在于,还包括:

第二初始化模块,所述第二初始化模块用于在所述初始化阶段对所述有机发光结构的第一电极的电位进行初始化,构成所述第二初始化模块的薄膜晶体管为氧化物薄膜晶体管。

8. 根据权利要求7所述的像素驱动电路,其特征在于,构成所述第二初始化模块的薄膜晶体管为多栅结构的氧化物薄膜晶体管。

9. 根据权利要求1-3任一项所述的像素驱动电路,其特征在于,还包括:

第一初始化模块,所述第一初始化模块用于在所述初始化阶段对所述驱动模块的控制端的电位进行初始化,构成所述第一初始化模块的薄膜晶体管为氧化物薄膜晶体管;

第二初始化模块,所述第二初始化模块用于在所述初始化阶段对所述有机发光结构的第一电极的电位进行初始化,构成所述第二初始化模块的薄膜晶体管为氧化物薄膜晶体管;

所述第一初始化模块的控制端与所述第二初始化模块的控制端电连接,或者所述第二初始化模块的控制端与所述阈值补偿模块的控制端电连接。

10. 一种显示装置,其特征在于,包括如权利要求1-9任一项所述的像素驱动电路。

一种像素驱动电路及显示装置

技术领域

[0001] 本发明实施例涉及显示技术领域,尤其涉及一种像素驱动电路及显示装置。

背景技术

[0002] 有机发光显示装置一般包含有若干个像素,每个像素包括像素驱动电路和有机发光结构,像素驱动电路向有机发光结构提供驱动电流,有机发光结构响应像素驱动电路提供的驱动电流发光,有机发光显示装置实现显示。

[0003] 像素驱动电路中包括驱动晶体管,驱动晶体管产生驱动有机发光结构发光的驱动电流。目前,像素驱动电路在工作的过程中,驱动晶体管的栅极存在漏电问题,影响显示装置的显示效果。

发明内容

[0004] 本发明提供一种像素驱动电路及显示装置,在实现了像素驱动电路的正常驱动功能的同时,改善了驱动模块的控制端漏电的问题,优化了显示装置的显示效果。

[0005] 第一方面,本发明实施例提供了一种像素驱动电路,包括:

[0006] 驱动模块,所述驱动模块用于向有机发光结构提供驱动电流,所述有机发光结构响应所述驱动电流发光,所述驱动模块包括驱动晶体管;

[0007] 数据写入模块,所述数据写入模块用于在数据写入阶段将数据信号写入所述驱动模块的控制端;

[0008] 存储模块,所述存储模块用于维持所述驱动模块的控制端在发光阶段的电位;

[0009] 阈值补偿模块,所述阈值补偿模块用于在初始化阶段对所述驱动模块的控制端的电位进行初始化以及在数据写入阶段抓取所述驱动晶体管的阈值电压至所述驱动模块的控制端;其中,构成所述阈值补偿模块的薄膜晶体管为多栅结构的氧化物薄膜晶体管。

[0010] 进一步地,所述阈值补偿模块的第一端与所述驱动模块的第二端电连接,所述阈值补偿模块的第二端与所述驱动模块的控制端电连接,所述驱动模块的第一端与所述数据写入模块电连接。

[0011] 进一步地,所述阈值补偿模块的第一端与所述驱动模块的第一端电连接,所述阈值补偿模块的第二端与所述驱动模块的控制端电连接,所述驱动模块的第二端与所述数据写入模块电连接。

[0012] 进一步地,所述像素驱动电路还包括:

[0013] 第一初始化模块,所述第一初始化模块用于在所述初始化阶段对所述驱动模块的控制端的电位进行初始化,构成所述第一初始化模块的薄膜晶体管为氧化物薄膜晶体管。

[0014] 进一步地,构成所述第一初始化模块的薄膜晶体管为多栅结构的氧化物薄膜晶体管。

[0015] 进一步地,所述第一初始化模块的第一端接入参考信号,第二端与所述阈值补偿模块的第一端电连接。

[0016] 进一步地,所述像素驱动电路还包括:

[0017] 第二初始化模块,所述第二初始化模块用于在所述初始化阶段对所述有机发光结构的第一电极的电位进行初始化,构成所述第二初始化模块的薄膜晶体管为氧化物薄膜晶体管。

[0018] 进一步地,构成所述第二初始化模块的薄膜晶体管为多栅结构的氧化物薄膜晶体管。

[0019] 进一步地,所述像素驱动电路还包括:

[0020] 第一初始化模块,所述第一初始化模块用于在所述初始化阶段对所述驱动模块的控制端的电位进行初始化,构成所述第一初始化模块的薄膜晶体管为氧化物薄膜晶体管;

[0021] 第二初始化模块,所述第二初始化模块用于在所述初始化阶段对所述有机发光结构的第一电极的电位进行初始化,构成所述第二初始化模块的薄膜晶体管为氧化物薄膜晶体管;

[0022] 所述第一初始化模块的控制端与所述第二初始化模块的控制端电连接,或者所述第二初始化模块的控制端与所述阈值补偿模块的控制端电连接。

[0023] 第二方面,本发明实施例还提供了一种显示装置,显示装置包括如第一方面的像素驱动电路。

[0024] 本发明实施例提供了一种像素驱动电路及显示装置,设置像素驱动电路包括驱动模块、数据写入模块、存储模块和阈值补偿模块,驱动模块用于向有机发光结构提供驱动电流,有机发光结构响应驱动电流发光,驱动模块包括驱动晶体管,数据写入模块用于在数据写入阶段将数据信号写入驱动模块的控制端,存储模块用于维持驱动模块的控制端在发光阶段的电位,阈值补偿模块用于在初始化阶段对驱动模块的控制端的电位进行初始化以及在数据写入阶段抓取驱动晶体管的阈值电压至驱动模块的控制端,构成阈值补偿模块的薄膜晶体管为多栅结构的氧化物薄膜晶体管,在实现了像素驱动电路的正常驱动功能的同时,改善了驱动模块的控制端漏电的问题,优化了显示装置的显示效果。

附图说明

[0025] 通过阅读参照以下附图所作的对非限制性实施例所作的详细描述,本申请的其它特征、目的和优点将会变得更明显:

[0026] 图1为本发明实施例提供的一种像素驱动电路的结构示意图;

[0027] 图2为本发明实施例提供的一种像素驱动电路的具体电路结构示意图;

[0028] 图3为本发明实施例提供的另一种像素驱动电路的结构示意图;

[0029] 图4为本发明实施例提供的另一种像素驱动电路的具体电路结构示意图;

[0030] 图5为本发明实施例提供的另一种像素驱动电路的具体电路结构示意图;

[0031] 图6为本发明实施例提供的另一种像素驱动电路的具体电路结构示意图;

[0032] 图7为本发明实施例提供的另一种像素驱动电路的具体电路结构示意图;

[0033] 图8为本发明实施例提供的另一种像素驱动电路的具体电路结构示意图;

[0034] 图9为图1至图6所示结构的像素驱动电路的驱动时序图;

[0035] 图10为本发明实施例提供的一种显示装置的结构示意图;

[0036] 图11为本发明实施例提供的一种显示装置的结构示意图。

具体实施方式

[0037] 下面结合附图和实施例对本发明作进一步的详细说明。可以理解的是,此处所描述的具体实施例仅仅用于解释本发明,而非对本发明的限定。另外还需要说明的是,为了便于描述,附图中仅示出了与本发明相关的部分而非全部结构。贯穿本说明书中,相同或相似的附图标号代表相同或相似的结构、元件或流程。需要说明的是,在不冲突的情况下,本申请中的实施例及实施例中的特征可以相互组合。

[0038] 本发明实施例提供了一种像素驱动电路包括驱动模块、数据写入模块、存储模块和阈值补偿模块,驱动模块用于向有机发光结构提供驱动电流,有机发光结构响应驱动电流发光,驱动模块包括驱动晶体管,数据写入模块用于在数据写入阶段将数据信号写入驱动模块的控制端,存储模块用于维持驱动模块的控制端在发光阶段的电位,阈值补偿模块用于在初始化阶段对驱动模块的控制端的电位进行初始化以及在数据写入阶段抓取驱动晶体管的阈值电压至驱动模块的控制端,构成阈值补偿模块的薄膜晶体管为多栅结构的氧化物薄膜晶体管。

[0039] 有机发光显示装置一般包含有若干个像素,每个像素包括像素驱动电路和有机发光结构,像素驱动电路向有机发光结构提供驱动电流,有机发光结构响应像素驱动电路提供的驱动电流发光,有机发光显示装置实现显示。像素驱动电路中包括驱动晶体管,驱动晶体管产生驱动有机发光结构发光的驱动电流,即有机发光结构的发光亮度取决于驱动晶体管产生的驱动电流,而驱动晶体管产生的驱动电流又与驱动晶体管的栅极电位直接相关。目前,像素驱动电路在工作的过程中,驱动晶体管的栅极存在漏电问题,驱动晶体管栅极的漏电流越大,驱动晶体管维持栅极电位的时间越短,对应的驱动IC的驱动频率越大,导致驱动IC功耗较高,进而导致显示装置功耗较高,同时也无法满足小驱动频率的要求,不利于对像素驱动电路进行多刷新频率的操作,在不同刷新频率下对像素驱动电路的操作时间不同也会导致多个刷新频率切换时像素驱动电路中的存储模块上存储信息保存不足,进而导致多个刷新频率切换时存在显示闪烁等问题。另外,驱动晶体管的栅极漏电使得驱动晶体管的栅极电位不稳定,进而使得驱动晶体管的开关状态不稳定,有机发光结构的发光时间的长短也就不稳定,影响显示装置的显示效果。

[0040] 本发明实施例设置像素驱动电路包括驱动模块、数据写入模块、存储模块和阈值补偿模块,驱动模块用于向有机发光结构提供驱动电流,有机发光结构响应驱动电流发光,驱动模块包括驱动晶体管,数据写入模块用于在数据写入阶段将数据信号写入驱动模块的控制端,存储模块用于维持驱动模块的控制端在发光阶段的电位,阈值补偿模块用于在初始化阶段对驱动模块的控制端的电位进行初始化以及在数据写入阶段抓取驱动晶体管的阈值电压至驱动模块的控制端,构成阈值补偿模块的薄膜晶体管为多栅结构的氧化物薄膜晶体管,在实现了像素驱动电路的正常驱动功能的同时,利用多栅结构的氧化物薄膜晶体管构成的阈值补偿模块有效降低了发光阶段阈值补偿模块产生的漏电流,改善了驱动模块的控制端漏电的问题,降低了显示装置功耗,提高了驱动模块的控制端电压的稳定性,有利于对像素驱动电路进行多刷新频率的操作,避免了多刷新频率切换时存在显示闪烁灯问题,优化了显示装置的显示效果。

[0041] 以上是本发明的核心思想,下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述。基于本发明中的实施例,本领域普通技术人员在没有

做出创造性劳动前提下,所获得的所有其他实施例,都属于本发明保护的范围。

[0042] 图1为本发明实施例提供的一种像素驱动电路的结构示意图,图2为本发明实施例提供的一种像素驱动电路的具体电路结构示意图。结合图1和图2,像素驱动电路包括驱动模块1、数据写入模块2、存储模块3和阈值补偿模块4,驱动模块1用于向有机发光结构A提供驱动电流,有机发光结构A响应驱动电流发光,驱动模块1包括驱动晶体管T1,数据写入模块2用于在数据写入阶段将数据信号写入驱动模块1的控制端a1,存储模块3用于维持驱动模块1的控制端a1在发光阶段的电位,阈值补偿模块4用于在初始化阶段对驱动模块1的控制端a1的电位进行初始化以及在数据写入阶段抓取驱动晶体管T1的阈值电压至驱动模块1的控制端a1,构成阈值补偿模块4的薄膜晶体管为多栅结构的氧化物薄膜晶体管,图2示例性地示出构成阈值补偿模块4的薄膜晶体管为双栅结构的氧化物薄膜晶体管。

[0043] 具体地,结合图1和图2,阈值补偿模块4用于在初始化阶段对驱动模块1的控制端a1的电位进行初始化,即对驱动模块1控制端a1进行复位,避免前一帧显示画面对应的驱动模块1的控制端a1电位影响后一帧显示画面对应的驱动模块1的控制端a1电位,优化了显示装置的显示效果。另外,阈值补偿模块4在数据写入阶段抓取驱动晶体管T1的阈值电压至驱动模块1的控制端a1,有利于使得在发光阶段流经有机发光结构A的驱动电流 I_d 与驱动晶体管T1的阈值电压 V_{th} 无关,有效避免驱动晶体管T1阈值电压 V_{th} 漂移引起的显示不均匀的问题。

[0044] 另外,像素驱动电路进入发光阶段之后,阈值补偿模块4关断,阈值补偿模块4产生的漏电流直接影响驱动模块1的控制端a1的漏电程度,即影响驱动模块1的控制端a1的电位的稳定性,设置构成阈值补偿模块4的薄膜晶体管为氧化物薄膜晶体管,例如可以设置构成阈值补偿模块4的薄膜晶体管的沟道材料为IGZO(铟镓锌氧化物),氧化物薄膜晶体管在关断时产生的漏电流较小,例如相对于目前普遍采用的LTPS(低温多晶硅)薄膜晶体管,其在关断时产生的漏电流更小,这样,在实现了像素驱动电路的正常驱动功能的同时,利用氧化物薄膜晶体管构成的阈值补偿模块4有效降低了发光阶段阈值补偿模块4产生的漏电流,改善了驱动模块1的控制端a1漏电的问题,降低了显示装置功耗,提高了驱动模块1的控制端a1电压的稳定性,有利于对像素驱动电路进行多刷新频率的操作,进而优化了显示装置的显示效果。

[0045] 另外,LTPS薄膜晶体管在制作的过程中涉及由非晶硅变化为多晶硅的工艺,沟道材料的均匀性较差,影响LTPS薄膜晶体管的开关特性,氧化物薄膜晶体管的沟道材料的均匀性较好,设置构成阈值补偿模块4的薄膜晶体管为氧化物薄膜晶体管,有利于优化阈值补偿模块4的开关特性,进而优化显示装置的显示效果。另外,设置构成阈值补偿模块4的氧化物晶体管为多栅结构的薄膜晶体管,相对于单栅结构的薄膜晶体管,有利于进一步降低阈值补偿模块4在关断时产生的漏电流,降低显示装置功耗,提高驱动模块1的控制端a1电压的稳定性,优化显示装置的显示效果。

[0046] 可选地,结合图1和图2,可以设置阈值补偿模块4的第一端a2与驱动模块1的第二端a3电连接,阈值补偿模块4的第二端a3与驱动模块1的控制端a1电连接,驱动模块1的第一端a2与数据写入模块2电连接。具体地,结合图1和图2,在初始化阶段,可以控制阈值补偿模块4导通以实现驱动模块1控制端a1电位的初始化,在数据写入阶段,可以控制阈值补偿模块4导通以实现抓取驱动晶体管的阈值电压至驱动模块1的控制端a1,控制数据写入模块

2导通以实现将数据信号写入驱动模块1的控制端a1,驱动模块1的第一端a2与数据写入模块2电连接,数据信号写入驱动模块1的控制端a1的路径如图2中路径L1所示,设置阈值补偿模块4的第一端a2与驱动模块1的第二端a3电连接,阈值补偿模块4的第二端a3与驱动模块1的控制端a1电连接,有利于在实现对驱动模块1控制端a1电位进行初始化的同时,使得在发光阶段流经有机发光结构A的驱动电流 I_d 与驱动晶体管T1的阈值电压 V_{th} 无关,有效避免驱动晶体管T1阈值电压 V_{th} 漂移引起的显示不均匀的问题。

[0047] 图3为本发明实施例提供的另一种像素驱动电路的结构示意图,图4为本发明实施例提供的另一种像素驱动电路的具体电路结构示意图。与图1和图2所示结构的像素驱动电路不同的是,图3和图4所示结构的像素驱动电路设置阈值补偿模块4的第一端a2与驱动模块1的第一端a2电连接,阈值补偿模块4的第二端a3与驱动模块1的控制端a1电连接,驱动模块1的第二端a3与数据写入模块2电连接。具体地,结合图3和图4,在初始化阶段,同样可以控制阈值补偿模块4导通以实现驱动模块1控制端a1电位的初始化,在数据写入阶段,也可以控制阈值补偿模块4导通以实现抓取驱动晶体管的阈值电压至驱动模块1的控制端a1,控制数据写入模块2导通以实现将数据信号写入驱动模块1的控制端a1,驱动模块1的第二端a3与数据写入模块2电连接,数据信号写入驱动模块1的控制端a1的路径如图4中路径L2所示,设置阈值补偿模块4的第一端a2与驱动模块1的第一端a2电连接,阈值补偿模块4的第二端a3与驱动模块1的控制端a1电连接,在有利于实现对驱动模块1控制端a1电位进行初始化的同时,使得在发光阶段流经有机发光结构A的驱动电流 I_d 与驱动晶体管T1的阈值电压 V_{th} 无关,有效避免驱动晶体管T1阈值电压 V_{th} 漂移引起的显示不均匀的问题。

[0048] 可选地,结合图1至图4,可以设置像素驱动电路还包括第一初始化模块5,第一初始化模块5用于在初始化阶段对驱动模块1的控制端a1的电位进行初始化,构成第一初始化模块5的薄膜晶体管为氧化物薄膜晶体管。具体地,结合图1至图4,可以在初始化阶段控制第一初始化模块5与阈值补偿模块4均导通以实现驱动模块1的控制端a1的电位的初始化,避免前一帧显示画面对应的驱动模块1的控制端a1电位影响后一帧显示画面对应的驱动模块1的控制端a1电位,优化显示装置的显示效果。另外,第一初始化模块5在初始化阶段对驱动模块1的控制端a1的电位进行初始化,像素驱动电路进入数据写入阶段以及发光阶段后,第一初始化模块5关断,第一初始化模块5产生的漏电流直接影响驱动模块1的控制端a1的漏电程度,即影响驱动模块1的控制端a1的电位的稳定性。

[0049] 设置构成第一初始化模块5的薄膜晶体管为氧化物薄膜晶体管,例如可以设置构成第一初始化模块5的薄膜晶体管的沟道材料为IGZO(铟镓锌氧化物),氧化物薄膜晶体管在关断时产生的漏电流较小,这样,在实现了像素驱动电路的正常驱动功能的同时,利用氧化物薄膜晶体管构成第一初始化模块5有效降低了数据写入阶段和发光阶段第一初始化模块5产生的漏电流,改善了驱动模块1控制端a1漏电的问题,降低了显示装置功耗,提高了驱动模块1的控制端a1电压的稳定性,有利于对像素驱动电路进行多刷新频率的操作,进而优化了显示装置的显示效果。同样的,氧化物薄膜晶体管的沟道材料的均匀性较好,设置构成第一初始化模块5的薄膜晶体管为氧化物薄膜晶体管,有利于优化第一初始化模块5的开关特性,进而优化显示装置的显示效果。

[0050] 图5为本发明实施例提供的另一种像素驱动电路的具体电路结构示意图,图6为本发明实施例提供的另一种像素驱动电路的具体电路结构示意图,图5与图2所示结构的像素

驱动电路不同,图6与图4所示结构的像素驱动电路不同的是,可以设置构成第一初始化模块5的薄膜晶体管为多栅结构的氧化物薄膜晶体管,图5和图6示例性地设置构成第一初始化模块5的薄膜晶体管为双栅结构的氧化物薄膜晶体管。具体地,设置构成第一初始化模块5的氧化物晶体管为多栅结构的薄膜晶体管,有利于进一步降低第一初始化模块5在关断时产生的漏电流,提高驱动模块1的控制端a1电压的稳定性,优化显示装置的显示效果。

[0051] 可选地,结合图1至图6,可以设置第一初始化模块5的第一端a2接入参考信号,第一初始化模块5的第二端a3与阈值补偿模块4的第一端a2电连接,这样使得参考信号至第一初始化模块5至阈值补偿模块4至驱动模块1的控制端a1形成完整支路,以实现在初始化阶段对驱动模块1的控制端a1的电位进行初始化。

[0052] 可选地,结合图1至图4,像素驱动电路还可以包括第二初始化模块6,第二初始化模块6用于在初始化阶段对有机发光结构A的第一电极A1的电位进行初始化,构成第二初始化模块6的薄膜晶体管为氧化物薄膜晶体管。具体地,结合图1至图4,可以在初始化阶段控制第二初始化模块6导通以实现对有机发光结构A的第一电极A1的电位的初始化,避免前一帧显示画面对应的有机发光结构A的第一电极A1电位影响后一帧显示画面对应的有机发光结构A的第一电极A1电位,优化了显示装置的显示效果。另外,第二初始化模块6在初始化阶段对有机发光结构A的第一电极A1的电位进行初始化,像素驱动电路进入发光阶段之后,第二初始化模块6关断,第二初始化模块6产生的漏电流直接影响有机发光结构A的第一电极A1的漏电程度,即影响有机发光结构A的第一电极A1的电位的稳定性。

[0053] 设置构成第二初始化模块6的薄膜晶体管为氧化物薄膜晶体管,例如可以设置构成第二初始化模块6的薄膜晶体管的沟道材料为IGZO,氧化物薄膜晶体管在关断时产生的漏电流较小,这样,在实现了像素驱动电路的正常驱动功能的同时,利用氧化物薄膜晶体管构成第二初始化模块6有效降低了发光阶段第二初始化模块6产生的漏电流,改善了发光阶段有机发光结构A的第一电极A1漏电的问题,提高了有机发光结构A的第一电极A1电压的稳定性,进而优化了显示装置的显示效果。同样的,氧化物薄膜晶体管的沟道材料的均匀性较好,设置构成第二初始化模块6的薄膜晶体管为氧化物薄膜晶体管,有利于优化第二初始化模块6的开关特性,进而优化显示装置的显示效果。

[0054] 可选地,结合图1、图3以及图5和图6,可以设置构成第二初始化模块6的薄膜晶体管为多栅结构的氧化物薄膜晶体管,图5和图6示例性地设置构成第二初始化模块6的薄膜晶体管为双栅结构的氧化物薄膜晶体管,有利于进一步降低第二初始化模块6在关断时产生的漏电流,提高有机发光结构A的第一电极A1电压的稳定性,优化显示装置的显示效果。

[0055] 可选地,结合图1至图6,构成第一初始化模块5的薄膜晶体管为氧化物薄膜晶体管,构成第二初始化模块6的薄膜晶体管为氧化物薄膜晶体管,可以设置第一初始化模块5的控制端a1与第二初始化模块6的控制端a1电连接,设置阈值初始化模块的控制端a1不与第一初始化模块5的控制端a1和第二初始化模块6的控制端a1电连接,例如设置第一初始化模块5的控制端a1与第二初始化模块6的控制端a1均接入扫描信号S1,阈值初始化模块的控制端a1接入扫描信号S3。

[0056] 具体地,结合图1至图6,可以设置第一初始化模块5、第二初始化模块6以及阈值补偿模块4在初始化阶段导通以实现对驱动模块1的控制端a1电位以及有机发光结构A的第一电极A1电位的初始化,在数据写入阶段控制第一初始化模块5与第二初始化模块6关断,阈

值补偿模块4导通,以实现数据信号的写入以及驱动晶体管的阈值电压的抓取,构成第一初始化模块5、第二初始化模块6以及阈值补偿模块4的薄膜晶体管均为氧化物薄膜晶体管,设置第一初始化模块5的控制端a1与第二初始化模块6的控制端a1电连接,阈值补偿模块4的控制端a1不与第一初始化模块5的控制端a1和第二初始化模块6的控制端a1电连接,在实现上述驱动过程的同时,有利于减少与像素驱动电路电连接的扫描信号线的数量,进而减少显示装置非显示区扫描电路的数量,有利于显示装置窄边框的实现。

[0057] 可选地,构成第一初始化模块5的薄膜晶体管为氧化物薄膜晶体管,构成第二初始化模块6的薄膜晶体管为氧化物薄膜晶体管,以图5所示结构的像素驱动电路为例,也可以设置第二初始化模块6的控制端a1与阈值补偿模块4的控制端a1电连接,第一初始化模块5的控制端a1不与第二初始化模块6的控制端a1和阈值补偿模块4的控制端a1电连接,如图7所示,同样以图6所示结构的像素驱动电路为例,也可以设置第二初始化模块6的控制端a1与阈值补偿模块4的控制端a1电连接,第一初始化模块5的控制端a1不与第二初始化模块6的控制端a1和阈值补偿模块4的控制端a1电连接,如图8所示。

[0058] 结合图7和图8,设置第二初始化模块6的控制端a1与阈值补偿模块4的控制端a1电连接,第一初始化模块5的控制端a1不与第二初始化模块6的控制端a1和阈值补偿模块4的控制端a1电连接,例如可以设置第二初始化模块6的控制端a1与阈值补偿模块4的控制端a1均接入扫描信号S3,第一初始化模块5的控制端a1接入扫描信号S1。

[0059] 具体地,结合图7和图8,可以设置第一初始化模块5、第二初始化模块6以及阈值补偿模块4在初始化阶段导通以实现驱动模块1的控制端a1电位以及有机发光结构A的第一电极A1电位的初始化,在数据写入阶段控制第一初始化模块5关断,阈值补偿模块4与第二初始化模块6导通,同样可以实现数据信号的写入以及驱动晶体管的阈值电压的抓取,构成第一初始化模块5、第二初始化模块6以及阈值补偿模块4的薄膜晶体管均为氧化物薄膜晶体管,设置第二初始化模块6的控制端a1与阈值补偿模块4的控制端a1电连接,第一初始化模块5的控制端a1不与第二初始化模块6的控制端a1和阈值补偿模块4的控制端a1电连接,在实现上述驱动过程的同时,有利于减少与像素驱动电路电连接的扫描信号线的数量,进而减少显示装置非显示区扫描电路的数量,有利于显示装置窄边框的实现。

[0060] 可选地,结合图1至图8,像素驱动电路还可以包括至少一个发光控制模块7,图1至图8示例性地装置像素驱动电路包括两个发光控制模块7,即第一发光控制模块71和第二发光控制模块72,发光控制模块7用于在发光阶段之前控制有机发光结构A不发光。具体地,结合图1至图8,发光控制模块7,即第一发光控制模块71和第二发光控制模块72用于在发光阶段之前控制有机发光结构A不发光,即在初始化阶段和数据写入阶段,发光控制模块7,即第一发光控制模块71和第二发光控制模块72均处于关断状态,使得驱动模块1至有机发光结构A无法形成电流通路,即驱动模块1产生的驱动电流 I_d 无法传输至有机发光结构A,有机发光结构A不发光,有效避免了有机发光结构A在非发光阶段漏光的问题。

[0061] 图9为图1至图6所示结构的像素驱动电路的驱动时序图。示例性地,可以设置驱动晶体管T1、数据写入晶体管T2、第一发光控制晶体管T7和第二发光控制晶体管T8均为P型薄膜晶体管,例如可以是LTPS薄膜晶体管,设置第一初始化晶体管T5、第二初始化晶体管T6和阈值补偿晶体管T4为N型薄膜晶体管,即氧化物薄膜晶体管,下面结合图9对图1和图6所示结构的像素驱动电路的动作原理进行具体说明:

[0062] 在 t_1 (初始化) 时间段, 第一初始化晶体管T5、第二初始化晶体管T6和阈值补偿晶体管T4各自对应的第一极b2与第二极b3之间连通, 其余晶体管的第一极b2与第二极b3之间关断。

[0063] 在这种情况下, 参考信号Vref通过第一初始化晶体管T5和阈值补偿晶体管T4传输至驱动晶体管T1的栅极b1, 驱动晶体管T1的栅极b1被参考信号初始化。同样的, 参考信号Vref通过第二初始化晶体管T6传输至有机发光结构A的第一电极A1, 有机发光结构A的第一电极A1被参考信号初始化。

[0064] 在 t_2 (数据写入) 时间段, 驱动晶体管T1、数据写入晶体管T2和阈值补偿晶体管T4各自对应的第一极b2与第二极b3之间连通, 其余晶体管的第一极b2与第二极b3之间关断。

[0065] 在这种情况下, 数据写入晶体管T2将数据信号写入驱动晶体管T1的栅极b1, 数据信号的写入路径如图1、图2和图5中的路径L1, 或者如图3、图4和图6中的路径L2所示, 驱动晶体管T1通过阈值补偿晶体管T4等效成二极管且正向偏置, 数据信号DATA的电压Vdata减去驱动晶体管T1的阈值电压Vth的绝对值 $|V_{th}|$ 后获得的补偿电压被施加至驱动晶体管T1的栅极b1, 即阈值补偿模块4在数据写入阶段将包含驱动晶体管T1阈值电压Vth信息的补偿信号写入驱动模块1的控制端a1, 此时存储电容C1的第二端e2上的电压值等于补偿电压, 存储电容C1的第一端e1上的电压值等于第一电源信号VDD的电压值Vdd, 存储电容C1的第一端e1与第二端e2之间的电压差对应的电荷存储在存储电容C1中。

[0066] 在 t_3 (发光) 时间段, 驱动晶体管T1、第一发光控制晶体管T7和第二发光控制晶体管T8各自对应的第一极b2与第二极b3之间连通, 其余晶体管的第一极b2与第二极b3之间关断。

[0067] 在这种情况下, 第一电源信号VDD通过第一发光控制晶体管T7传输至驱动晶体管T1的第一极b2, 驱动晶体管T1的栅极b1电压与第一电源信号VDD的电压值Vdd之间的电压差产生的驱动电流Id经过第二发光控制晶体管T8流向有机发光结构A, 有机发光结构A响应驱动电流Id发光。

[0068] 在 t_3 时间段, 由于存储电容C1与驱动晶体管T1的栅极b1电连接, 且存储电容C1能够维持驱动晶体管T1的栅极b1在发光阶段, 即 t_3 时间段的电压, 驱动晶体管T1的栅极b1与源极 (第一极b2) 之间的电压Vgs通过存储电容C1保持或者基本上保持 $(V_{data} + V_{th}) - V_{dd}$, 根据驱动晶体管T1的驱动电流Id与栅极b1和源极 (第一极b2) 之间电压差的对应关系, 驱动晶体管T1的驱动电流Id和栅极b1与源极 (第一极b2) 之间的电压Vgs减去驱动晶体管T1的阈值电压Vth的平方即 $(V_{data} - V_{dd})^2$ 成比例, 因此驱动晶体管T1的驱动电流Id与驱动晶体管T1的阈值电压Vth无关, 有效避免了驱动晶体管T1阈值电压Vth漂移引起的显示不均匀的问题。

[0069] 另外, 由于阈值补偿晶体管T4为氧化物薄膜晶体管, 即为N型薄膜晶体管, 第一发光控制晶体管T7和第二发光控制晶体管T8均可以设置为P型薄膜晶体管, 且阈值补偿晶体管T4在 t_1 时间段和 t_2 时间段导通, 在 t_3 时间段关断, 第一发光控制晶体管T7和第二发光控制晶体管T8在 t_1 时间段和 t_2 时间段关断, 在 t_3 时间段导通, 因此可以设置阈值补偿晶体管T4、第一发光控制晶体管T7和第二发光控制晶体管T8的栅极b1均电连接同一扫描信号线, 即信号S3与信号EM的波形相同, 有利于减少与像素驱动电路电连接的扫描信号线的数量, 进而减少显示装置非显示区扫描电路的数量, 有利于显示装置窄边框的实现。

[0070] 图9同样可以作为图7和图8所示结构的像素驱动电路的驱动时序图,与图1至图6所示结构的像素驱动电路的上述工作原理不同的是,第二初始化晶体管T6在在t2(数据写入)时间段其对应的第一极b2与第二极b3之间连通,同样可以确保在初始化阶段参考信号Vref通过第二初始化晶体管T6传输至有机发光结构A的第一电极A1,在发光阶段第二初始化晶体管T6关断,设置第二初始化晶体管T6为氧化物薄膜晶体管以降低第二初始化晶体管T6在关断时产生的漏电流,提高有机发光结构A的第一电极A1电压的稳定性,优化显示装置的显示效果。

[0071] 示例性地,图2以及图4至图8均以驱动晶体管T1、数据写入晶体管T2、第一发光控制晶体管T7和第二发光控制晶体管T8为P型晶体管为例进行说明,也可以设置驱动晶体管T1、数据写入晶体管T2、第一发光控制晶体管T7和第二发光控制晶体管T8为N型晶体管,N型的驱动晶体管T1、数据写入晶体管T2、第一发光控制晶体管T7和第二发光控制晶体管T8晶体管也可以是LTPS晶体管,N型的驱动晶体管T1、数据写入晶体管T2、第一发光控制晶体管T7和第二发光控制晶体管T8对应的驱动时序与这些晶体管为P型晶体管对应的驱动时序中的电平的高低反向即可。

[0072] 需要说明的是,本发明实施例对像素驱动电路中晶体管的数量以及电容元件的数量不作具体限定,可以根据具体需求对像素驱动电路中晶体管的数量以及电容元件的数量进行选择。

[0073] 本发明实施例还提供的一种有显示装置,图10为本发明实施例提供的一种显示装置的结构示意图。如图10所示,包括上述实施例中的像素驱动电路,因此本发明实施例提供的显示装置也具备上述实施例中所描述的有益效果,此处不再赘述。示例性地,显示装置可以是有机发光显示装置,显示装置还可以包括多条扫描信号线D12、多条数据信号线D13、栅极驱动模块D121、源极驱动模块D131、驱动控制模块D101和电源供给模块D102,像素驱动电路D1设置于扫描信号线D12与数据信号线D13交叉设置形成的空间内,栅极驱动模块D121响应驱动控制模块D101产生的扫描驱动控制信号,通过扫描信号线D12向对应的像素驱动电路输入扫描信号,像素驱动电路D1在与之电连接的扫描信号线D12输入的扫描信号的作用下,连通与之对应电连接的数据信号线D13,源极驱动电路D131响应驱动控制模块D101产生的数据驱动控制信号,通过数据信号线D13向对应的像素驱动电路D1输入数据信号,电源供给模块D102向像素驱动电路提供第一电源信号VDD和第二电源信号VSS,显示装置依此实现显示功能。示例性地,显示装置可以是有机发光显示装置,显示装置可以是手机,如图11所示,或者可以是电脑或可穿戴设备等电子设备,本发明实施例对显示装置的具体形式不作限定。

[0074] 注意,上述仅为本发明的较佳实施例及所运用技术原理。本领域技术人员会理解,本发明不限于这里的特定实施例,对本领域技术人员来说能够进行各种明显的变化、重新调整和替代而不会脱离本发明的保护范围。因此,虽然通过以上实施例对本发明进行了较为详细的说明,但是本发明不仅仅限于以上实施例,在不脱离本发明构思的情况下,还可以包括更多其他等效实施例,而本发明的范围由所附的权利要求范围决定。

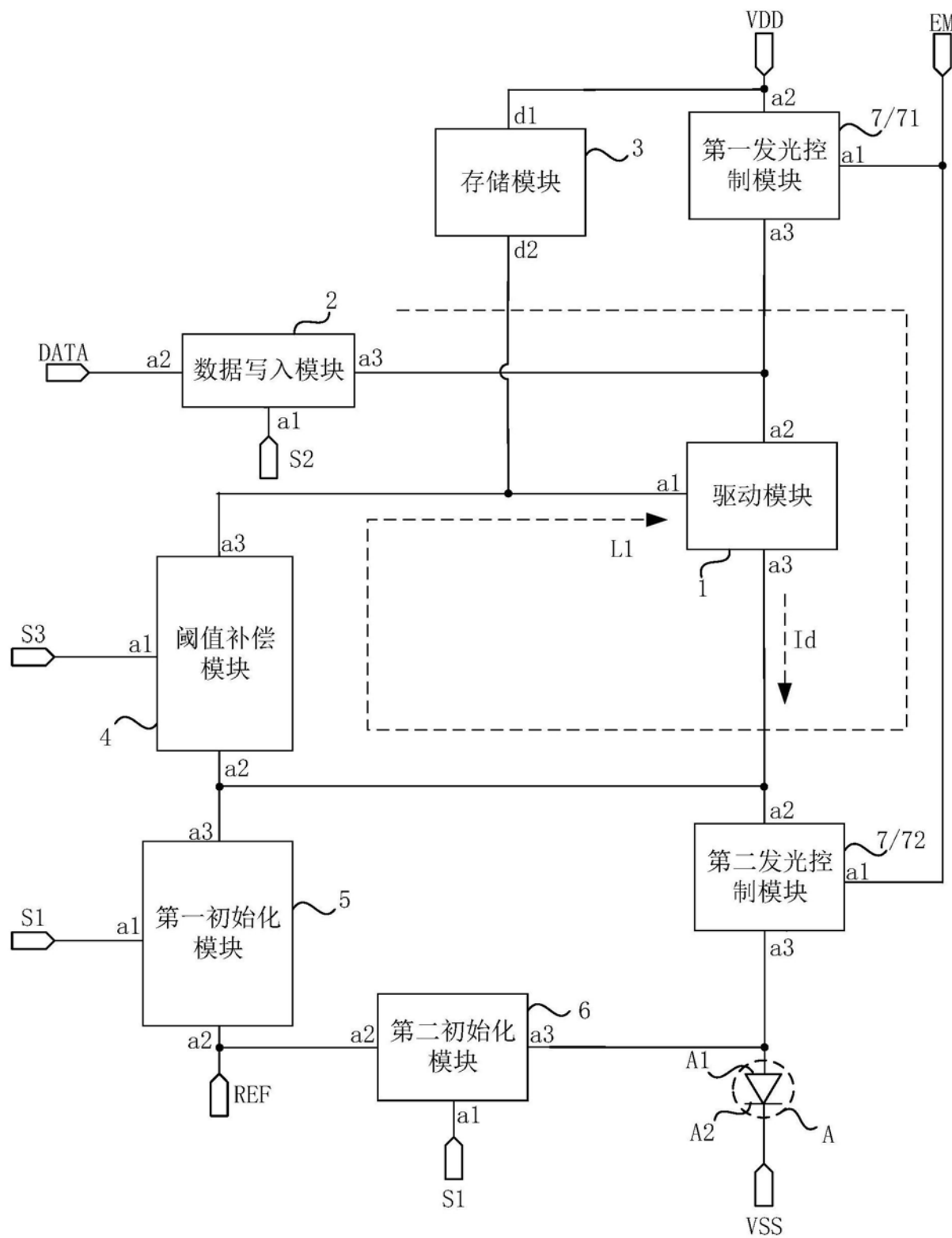


图1

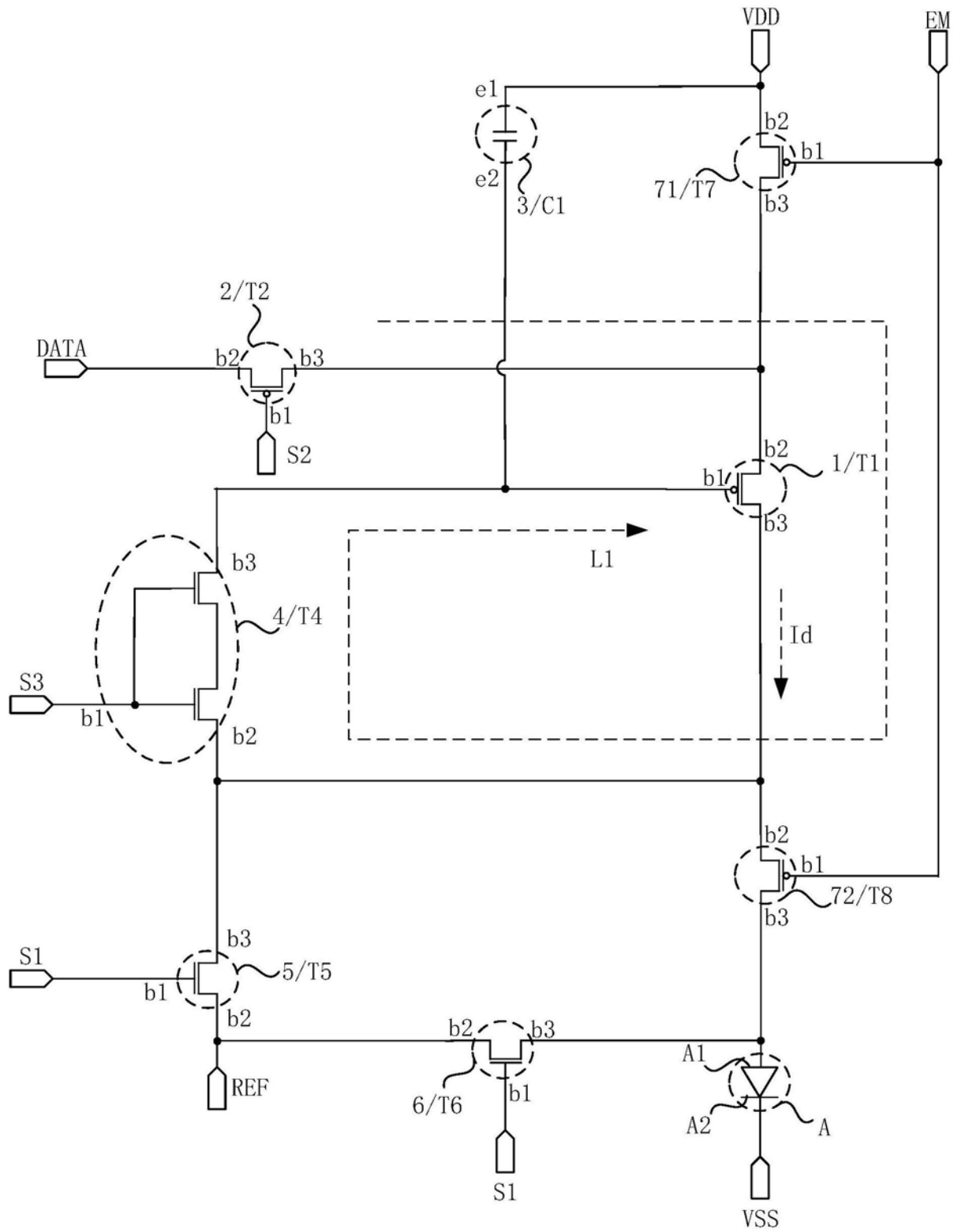


图2

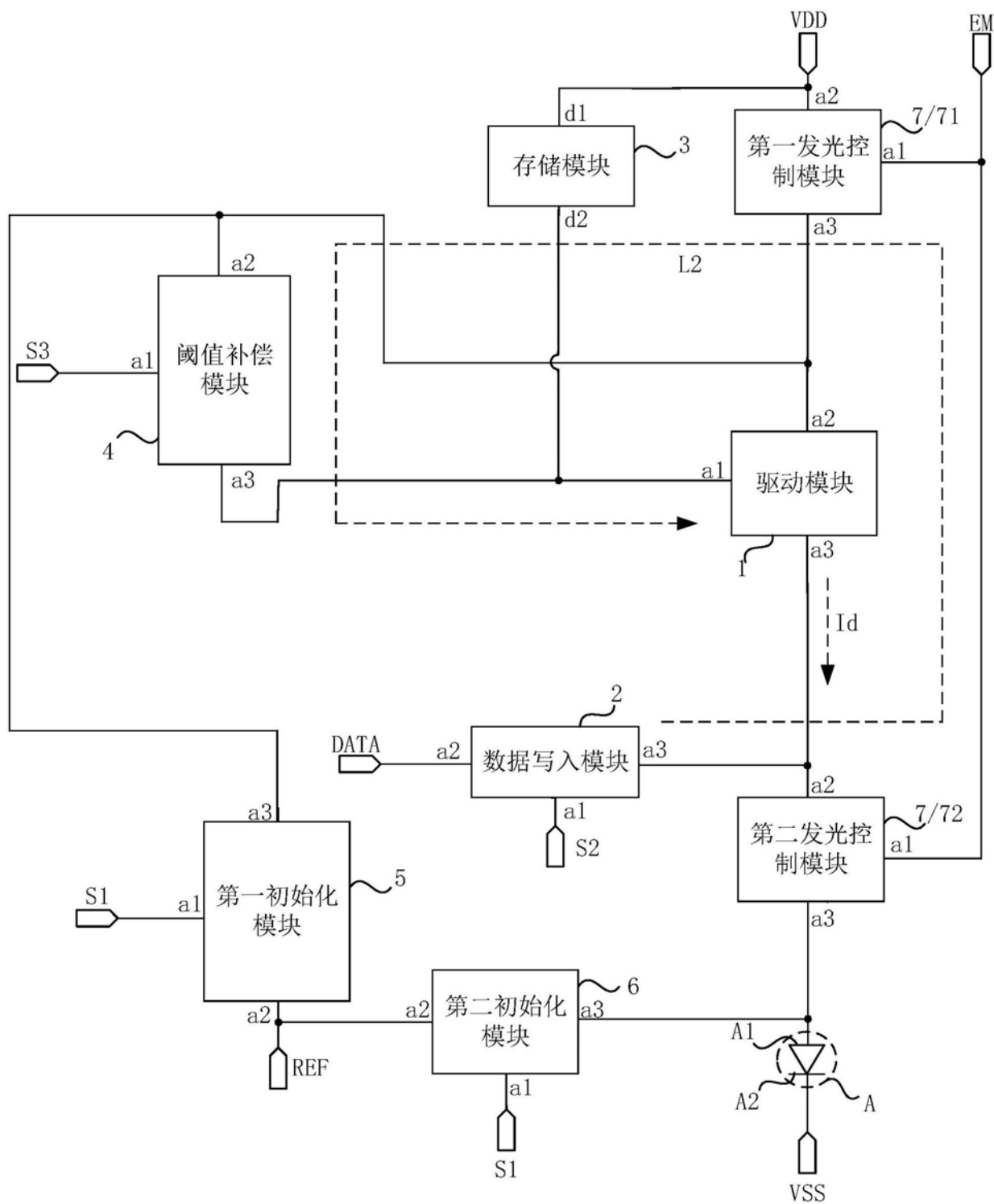


图3

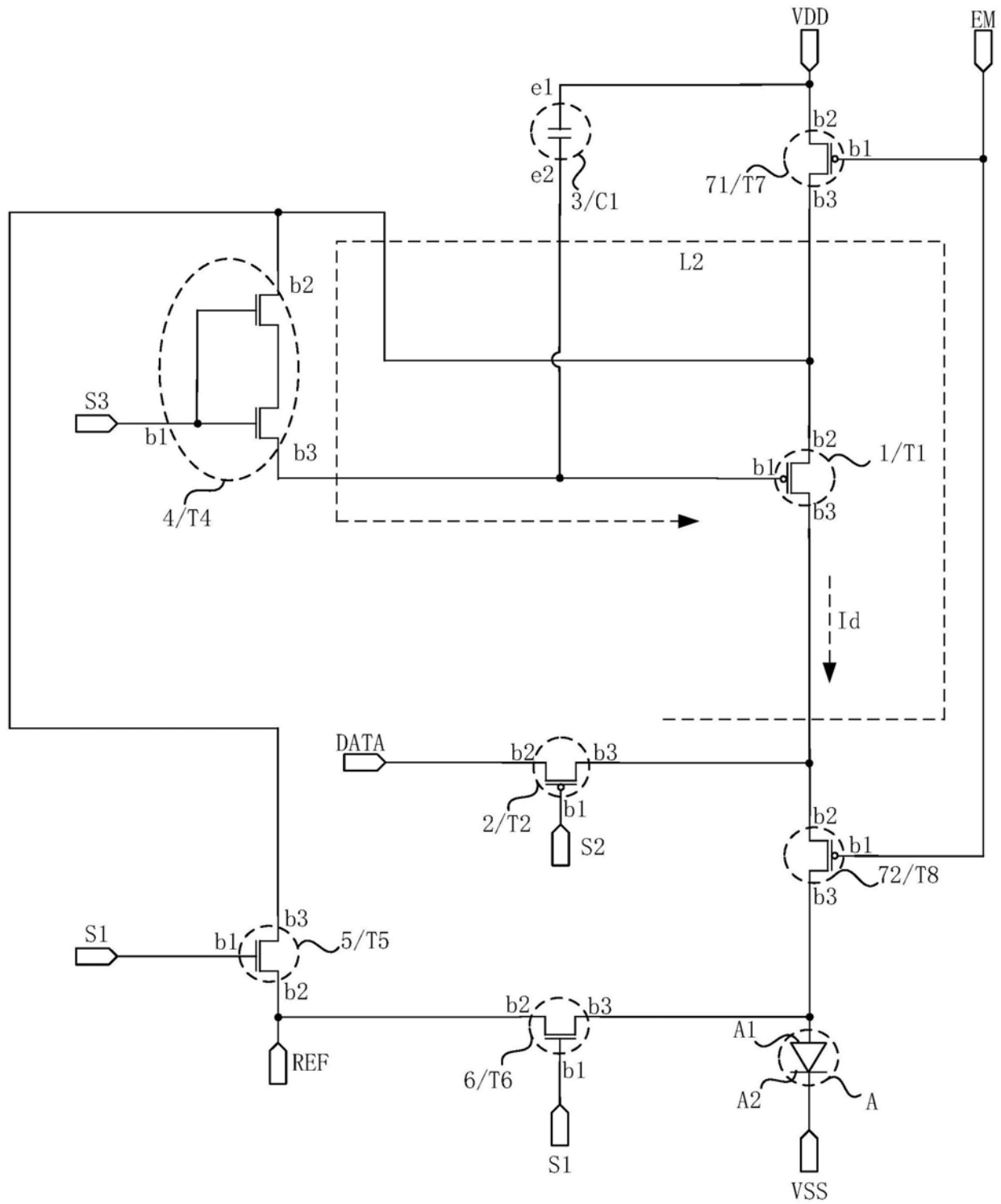


图4

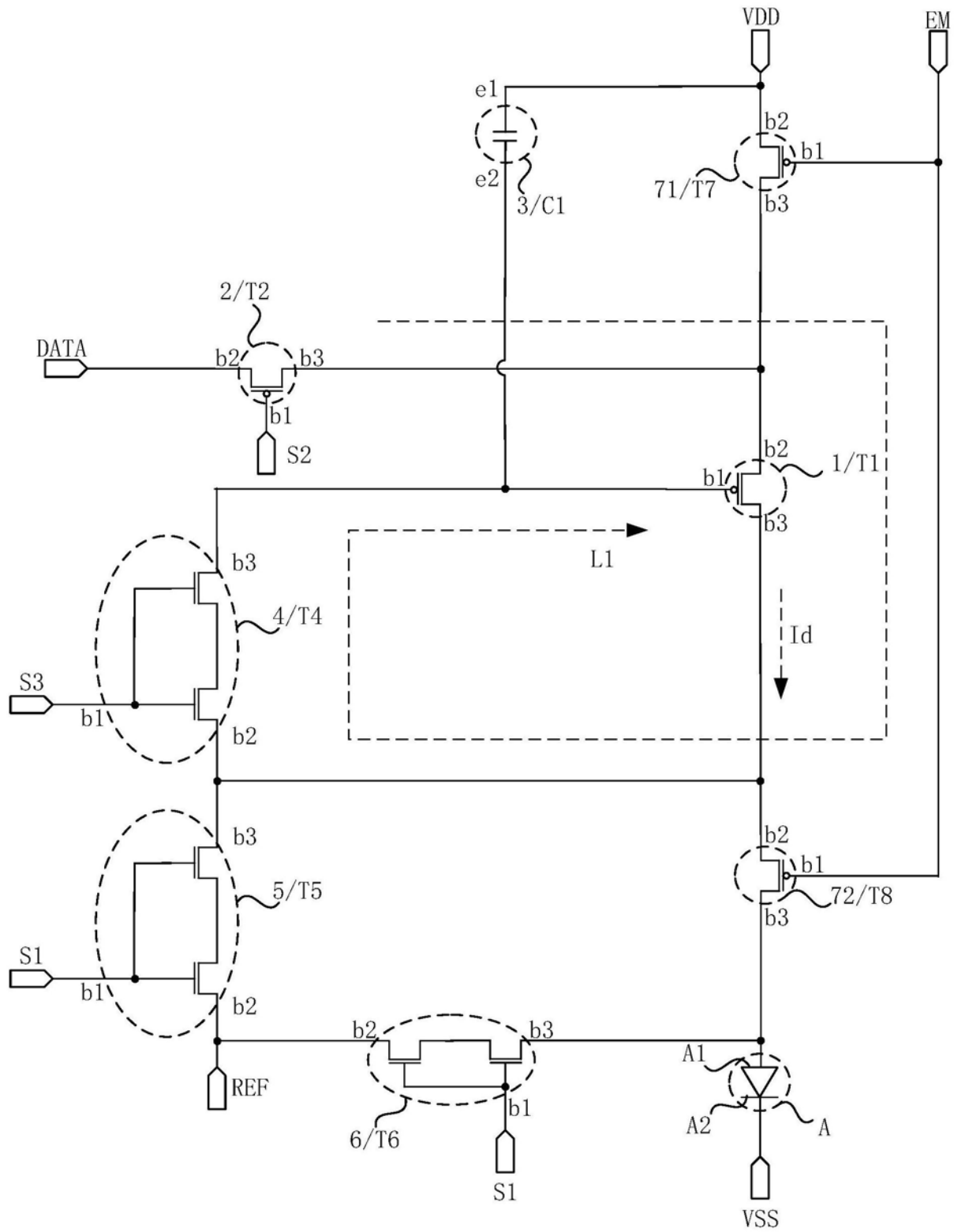


图5

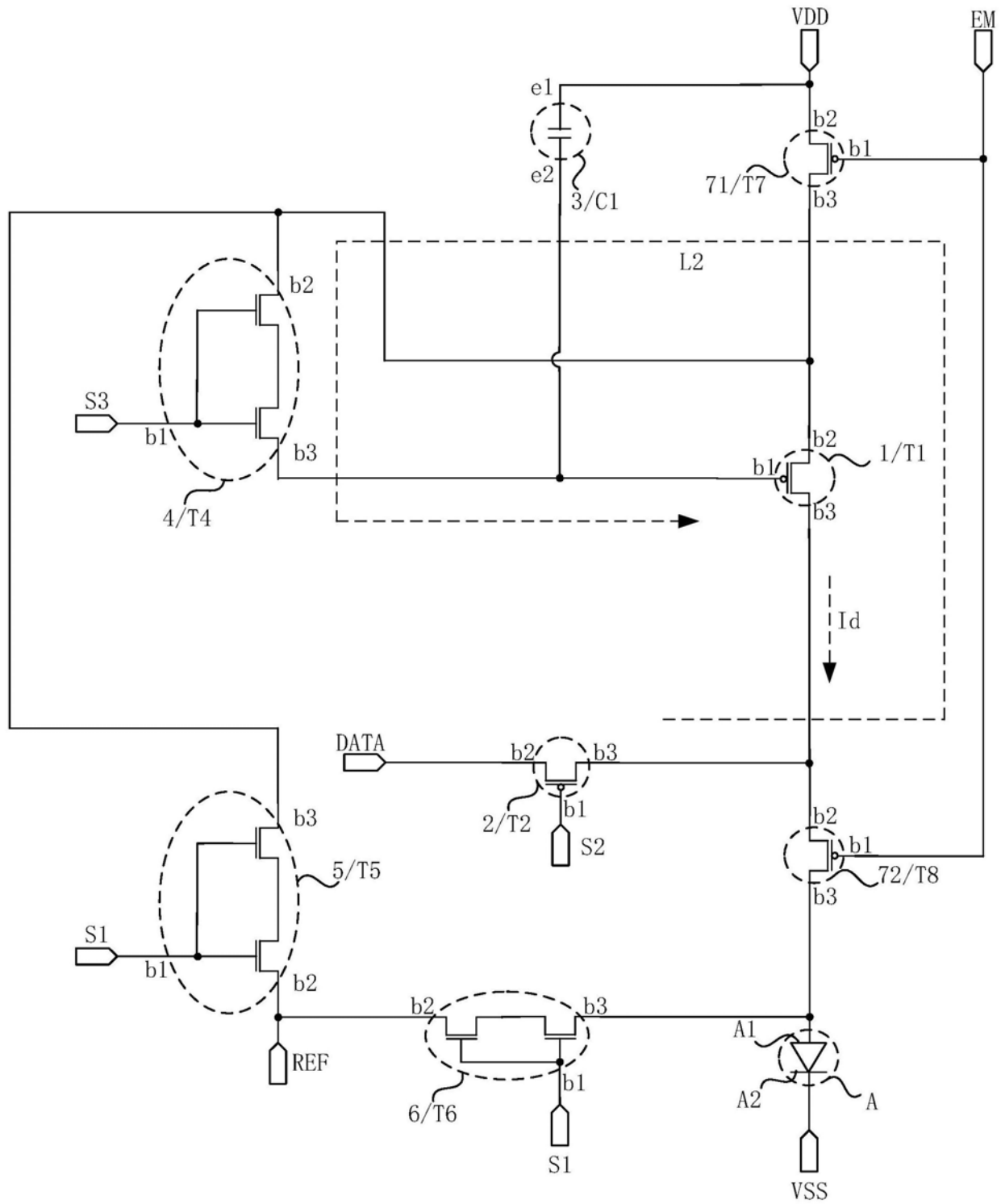


图6

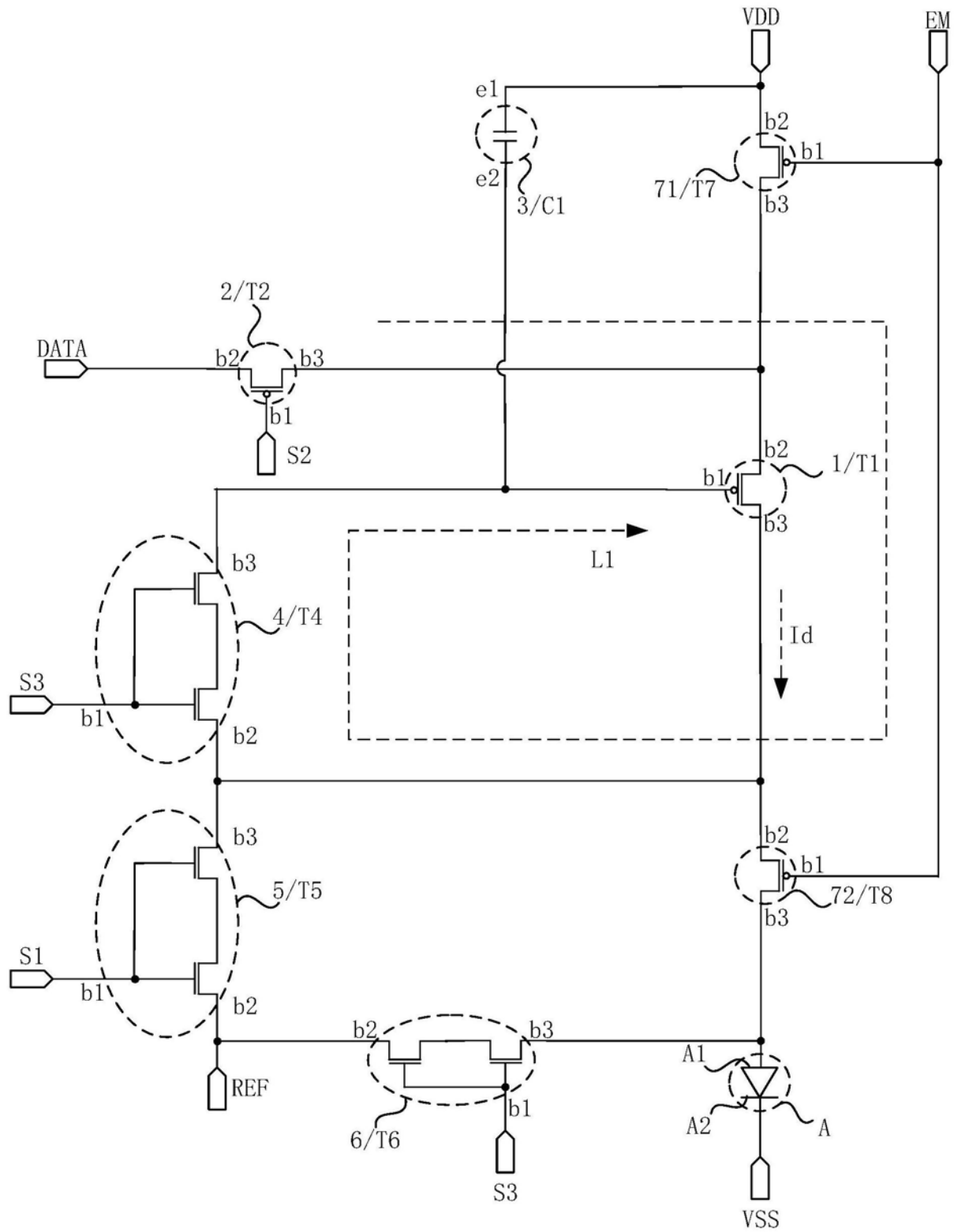


图7

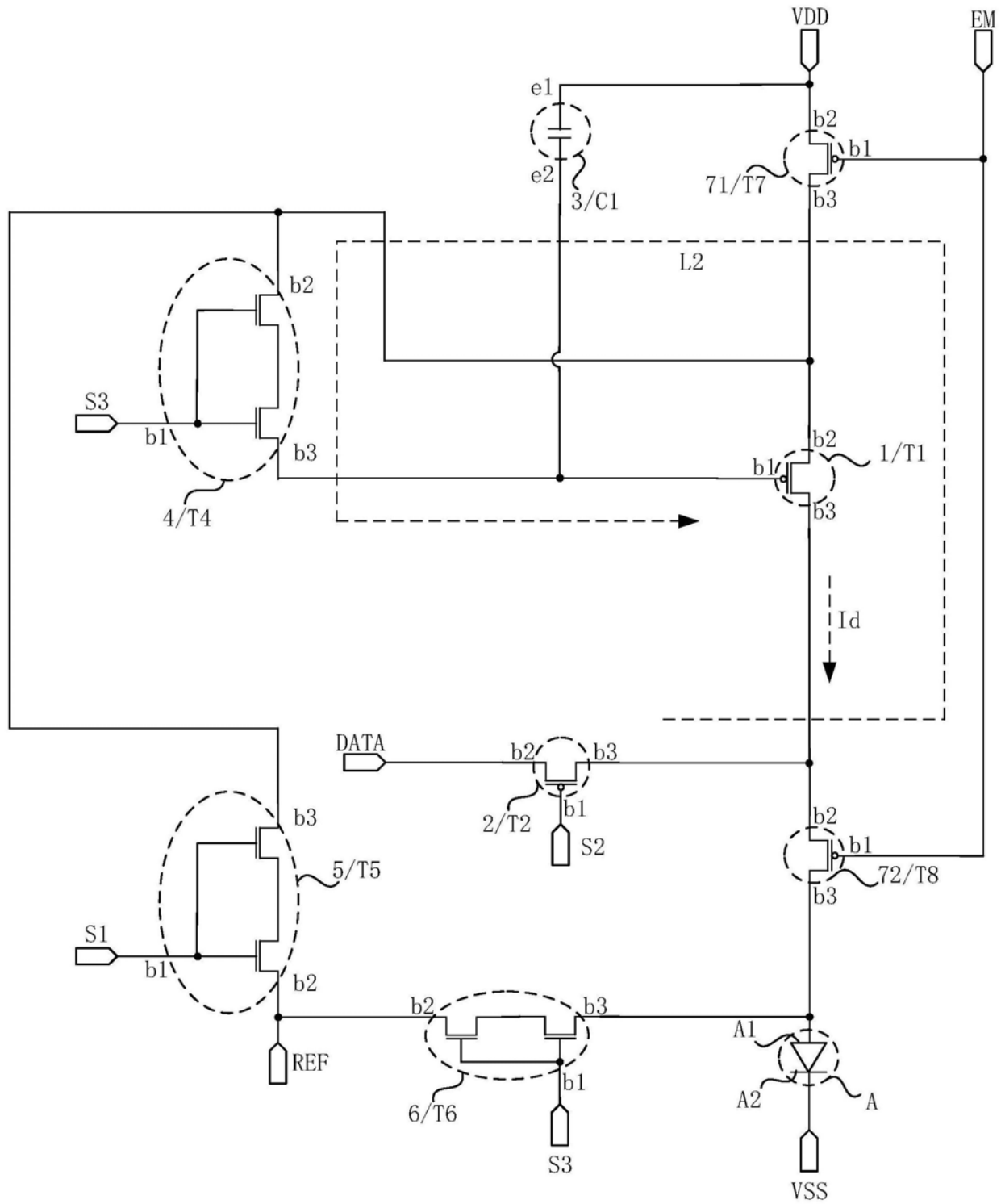


图8

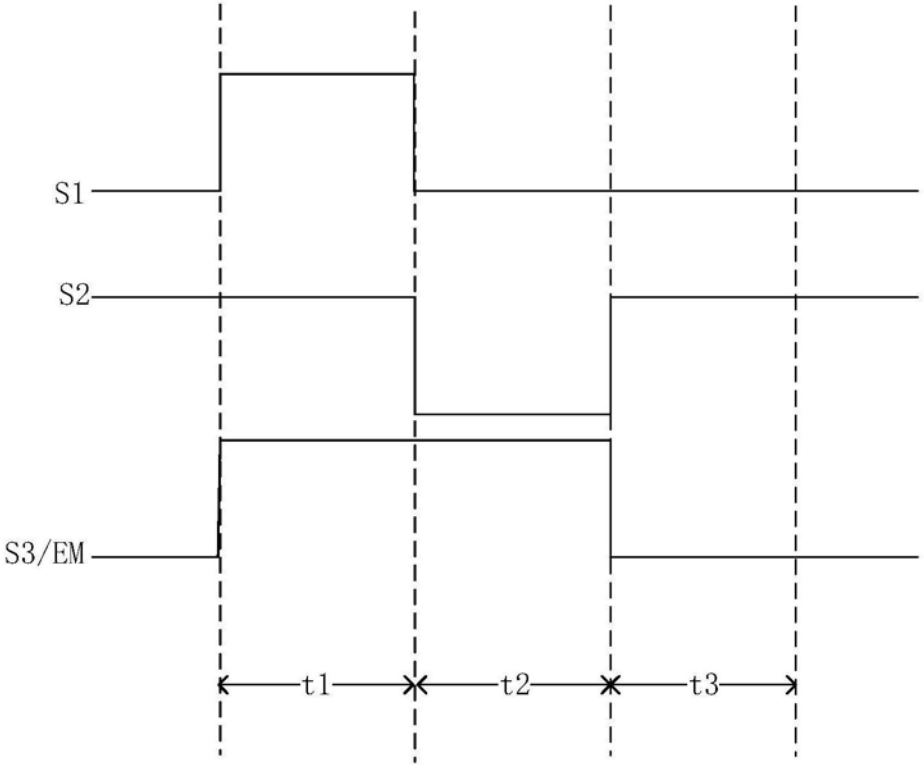


图9

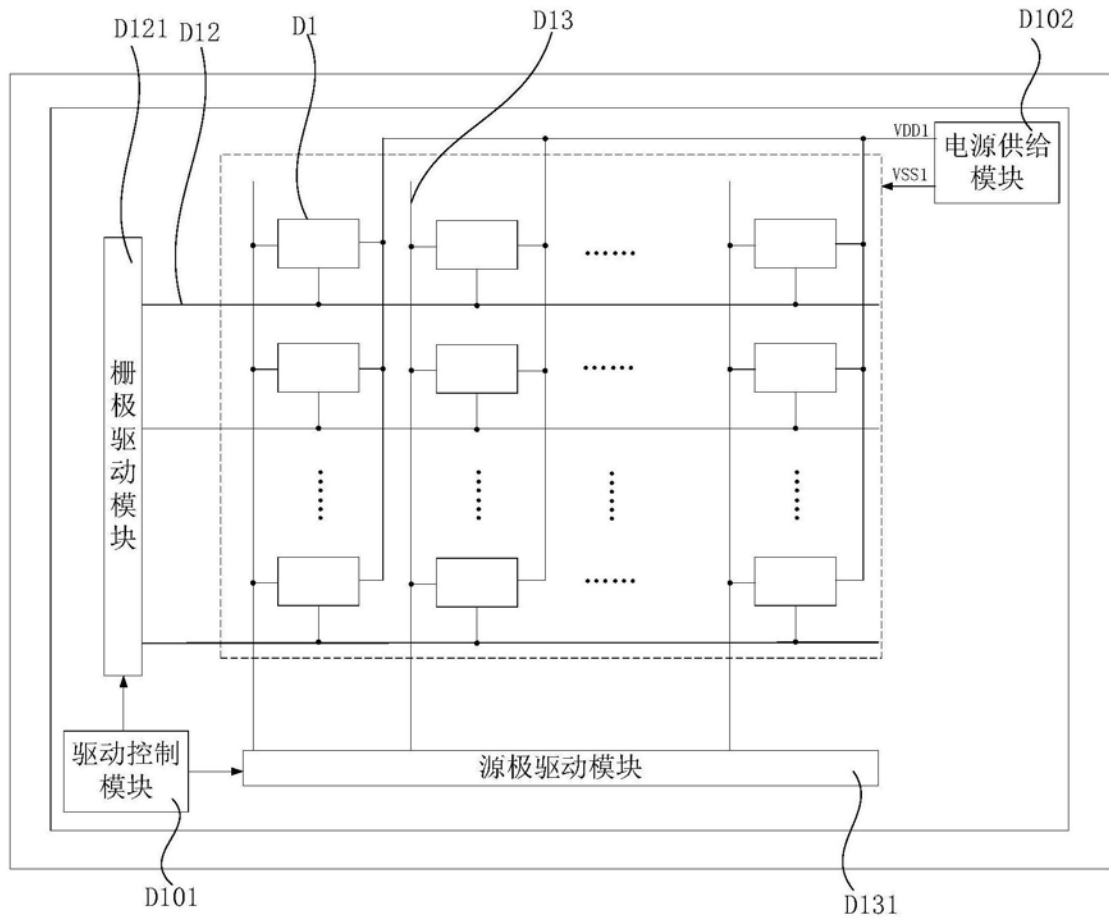


图10

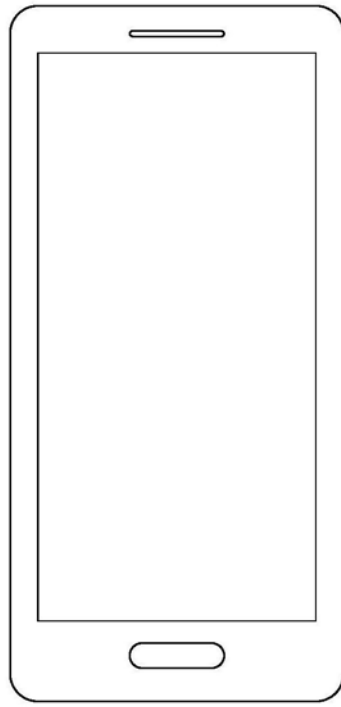


图11

专利名称(译)	一种像素驱动电路及显示装置		
公开(公告)号	CN110223640A	公开(公告)日	2019-09-10
申请号	CN201910563742.8	申请日	2019-06-26
[标]申请(专利权)人(译)	昆山国显光电有限公司		
申请(专利权)人(译)	昆山国显光电有限公司		
当前申请(专利权)人(译)	昆山国显光电有限公司		
[标]发明人	王龙彦 赵欣 文国哲 李源规 范龙飞 朱正勇 朱晖		
发明人	王龙彦 赵欣 文国哲 李源规 范龙飞 朱正勇 朱晖		
IPC分类号	G09G3/3233 G09G3/3275		
CPC分类号	G09G3/3233 G09G3/3275		
代理人(译)	张海英		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种像素驱动电路及显示装置，像素驱动电路包括驱动模块、数据写入模块、存储模块和阈值补偿模块，驱动模块用于向有机发光结构提供驱动电流，有机发光结构响应驱动电流发光，驱动模块包括驱动晶体管，数据写入模块用于在数据写入阶段将数据信号写入驱动模块的控制端，存储模块用于维持驱动模块的控制端在发光阶段的电位，阈值补偿模块用于在初始化阶段对驱动模块的控制端的电位进行初始化以及在数据写入阶段抓取驱动晶体管的阈值电压至驱动模块的控制端，构成阈值补偿模块的薄膜晶体管为多栅结构的氧化物薄膜晶体管。通过本发明的技术方案，改善了驱动模块的控制端漏电的问题，优化了显示装置的显示效果。

