



(12) 发明专利

(10) 授权公告号 CN 103700338 B

(45) 授权公告日 2016. 03. 30

(21) 申请号 201210568091. X

CN 101916533 A, 2010. 12. 15,

(22) 申请日 2012. 12. 24

CN 102436793 A, 2012. 05. 02,

(30) 优先权数据

CN 1776794 A, 2006. 05. 24,

10-2012-0108355 2012. 09. 27 KR

US 2004017162 A1, 2004. 01. 29,

US 2004070557 A1, 2004. 04. 15,

(73) 专利权人 乐金显示有限公司

审查员 吕佩

地址 韩国首尔

(72) 发明人 金炯洙 李副烈 郑陈铉

(74) 专利代理机构 北京律诚同业知识产权代理

有限公司 11006

代理人 徐金国 钟强

(51) Int. Cl.

G09G 3/20(2006. 01)

G09G 3/3233(2016. 01)

(56) 对比文件

CN 101937645 A, 2011. 01. 05,

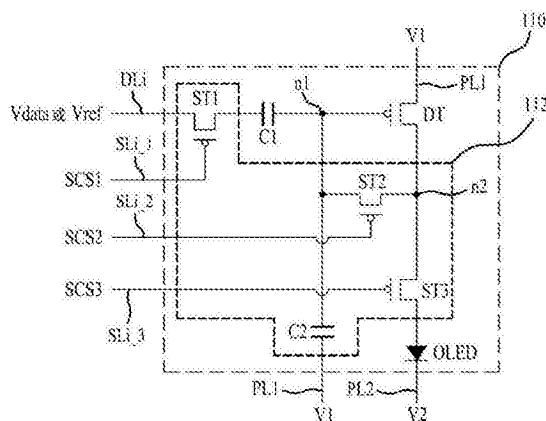
权利要求书3页 说明书18页 附图11页

(54) 发明名称

像素电路及其驱动方法及采用该电路的有机发光显示装置

(57) 摘要

本发明公开一种像素电路及其驱动方法及采用该电路的有机发光显示装置,该像素电路便于对用于控制发光装置工作状态的驱动晶体管的阈值电压进行补偿。该像素电路包括:发光装置,包括在阳极和阴极之间形成的有机发光单元;驱动晶体管,根据在栅极端子和源极端子之间施加的电压来控制发光装置的工作;电容器,包括第一和第二端子,向第一端子选择性地提供参考电压和数据电压,第二端子与对应于驱动晶体管的栅极端子的第一节点连接;及开关单元,在当前水平期间内对电容器初始化,将采样电压存储在电容器中,每当在当前水平期间之后将数据电压和参考电压提供给数据线时都基于电容器中存储的采样电压而使发光装置发射光。



1. 一种像素电路,包括:

发光装置,该发光装置包括在阳极和阴极之间形成的有机发光单元,其中该发光装置通过施加到该发光装置的电流而发射光;

驱动晶体管,该驱动晶体管根据在栅极端子和源极端子之间施加的电压来控制该发光装置的工作;

电容器,该电容器包括第一端子和第二端子,其中向该第一端子选择性地提供被交替提供给数据线的参考电压和数据电压,该第二端子与第一节点连接,该第一节点对应于该驱动晶体管的栅极端子;以及

开关单元,该开关单元在当前水平期间内对该电容器进行初始化,将包括该数据电压和该驱动晶体管的阈值电压的采样电压存储在该电容器中,并且每当在当前水平期间之后将所述数据电压和参考电压提供给该数据线时都基于该电容器中存储的采样电压而使该发光装置发射光,

其中该开关单元通过在当前水平期间之后的每个水平期间的每个部分时间段将该参考电压提供给存储有该采样电压的电容器的第一端子而使该发光装置发射光,其中,该部分时间段指的是将该参考电压提供给该数据线的时段;并且该开关单元通过在每个水平期间的每个剩余时间段使存储有该采样电压的电容器的第一端子浮置而使该发光装置发射光,其中该剩余时间段指的是将随后水平期间的数据电压提供给该数据线的时段。

2. 根据权利要求 1 所述的像素电路,其中该开关单元包括:

第一开关晶体管,该第一开关晶体管根据第一开关控制信号而发生切换,以在用于对该电容器进行初始化的初始化期间和用于使该发光装置发射光的发光期间内将该参考电压提供给该电容器的第一端子,并且在用于将该采样电压存储在该电容器中的采样期间内将该数据电压提供给该电容器的第一端子;

第二开关晶体管,该第二开关晶体管在所述初始化期间和采样期间内根据第二开关控制信号而导通,以将该第一节点与第二节点连接,该第二节点对应于该驱动晶体管的漏极端子;

第三开关晶体管,该第三开关晶体管在所述初始化期间和发光期间内根据第三开关控制信号而导通,以将该第二节点与该发光装置的阳极连接;以及

辅助电容器,该辅助电容器与该第一节点连接,其中,该辅助电容器在该电容器的第一端子通过该第一开关晶体管的截止而浮置时防止流入该发光装置的电流的变化。

3. 根据权利要求 1 所述的像素电路,其中该开关单元在当前水平期间的部分时间段将该参考电压提供给该电容器的第一端子,同时将该发光装置的阳极电压提供给该第一节点,以对该电容器进行初始化。

4. 根据权利要求 3 所述的像素电路,其中该开关单元在当前水平期间的剩余时间段将该数据电压提供给该电容器的第一端子,然后通过使该驱动晶体管的栅极端子和漏极端子彼此连接而将该采样电压存储在该电容器中,其中,该采样电压通过将该驱动晶体管的阈值电压、该数据电压以及提供给该驱动晶体管的源极端子的第一驱动电压相加而获得。

5. 根据权利要求 1 所述的像素电路,其中该开关单元包括:

第一开关晶体管,该第一开关晶体管根据第一开关控制信号而发生切换,以在用于对该电容器进行初始化的初始化期间和用于使该发光装置发射光的发光期间内将该参考电

压提供给该电容器的第一端子,并且在用于将该采样电压存储在该电容器中的采样期间内将该数据电压提供给该电容器的第一端子;

第二开关晶体管,该第二开关晶体管在所述初始化期间和采样期间内根据第二开关控制信号而导通,以将该第一节点与第二节点连接,该第二节点对应于该驱动晶体管的漏极端子;

第三开关晶体管,该第三开关晶体管在所述初始化期间和发光期间内根据第三开关控制信号而导通,以将该第二节点与该发光装置的阳极连接;

第四开关晶体管,该第四开关晶体管在该初始化期间和该采样期间的部分时间段根据第四开关控制信号而导通,以将初始化电压提供给该第一节点;以及

辅助电容器,该辅助电容器与该第一节点连接,其中,该辅助电容器在该电容器的第一端子通过该第一开关晶体管的截止而浮置时防止流入该发光装置的电流的变化。

6. 根据权利要求 1 所述的像素电路,其中该开关单元在当前水平期间的部分时间段将该参考电压提供给该电容器的第一端子,同时将初始化电压提供给该第一节点,以对该电容器进行初始化。

7. 根据权利要求 6 所述的像素电路,其中该开关单元在当前水平期间的剩余时间段将该数据电压提供给该电容器的第一端子,然后通过使该驱动晶体管的栅极端子和漏极端子彼此连接而将该采样电压存储在该电容器中,其中,该采样电压通过将该驱动晶体管的阈值电压、该数据电压以及提供给该驱动晶体管的源极端子的第一驱动电压相加而获得。

8. 一种有机发光显示装置,包括:

显示面板,该显示面板包括具有如权利要求 1 至 7 中任一项所述的像素电路的多个像素;

数据驱动器,该数据驱动器用于将参考电压和数据电压交替地提供给该像素电路的开关单元;以及

扫描驱动器,该扫描驱动器用于对该像素电路的开关单元进行切换。

9. 一种像素电路的驱动方法,该像素电路包括:发光装置,该发光装置包括在阳极和阴极之间形成的有机发光单元;驱动晶体管,该驱动晶体管根据在栅极端子和源极端子之间施加的电压来控制该发光装置的工作;以及电容器,该电容器包括第一端子以及与第一节点连接的第二端子,该第一节点对应于该驱动晶体管的栅极端子,该方法包括如下步骤:

将参考电压和数据电压交替地提供给数据线;

在当前水平期间内对该电容器进行初始化,然后将包括该数据电压和该驱动晶体管的阈值电压的采样电压存储在该电容器中;以及

每当在当前水平期间之后将该数据电压和参考电压提供给该数据线时都基于该电容器中存储的采样电压而使该发光装置发射光,

其中使该发光装置发射光的步骤包括:通过在当前水平期间之后的每个水平期间的每个部分时间段将该参考电压提供给存储有该采样电压的电容器的第一端子而使该发光装置发射光,其中,该部分时间段指的是将该参考电压提供给该数据线的时段;以及通过在每个水平期间的每个剩余时间段使存储有该采样电压的电容器的第一端子浮置而使该发光装置发射光,其中该剩余时间段指的是将随后水平期间的数据电压提供给该数据线的时

间段。

10. 根据权利要求 9 所述的驱动方法,其中对该电容器进行初始化的步骤包括:在当前水平期间的部分时间段将提供给该数据线的参考电压提供给该电容器的第一端子,同时将该发光装置的阳极电压提供给该第一节点,以对该电容器进行初始化。

11. 根据权利要求 9 所述的驱动方法,其中对该电容器进行初始化的步骤包括:在当前水平期间的部分时间段将提供给该数据线的参考电压提供给该电容器的第一端子,同时将初始化电压提供给该第一节点,以对该电容器进行初始化。

12. 根据权利要求 10 或 11 所述的驱动方法,其中将该采样电压存储在该电容器中的步骤包括:在当前水平期间的剩余时间段将该数据电压提供给该电容器的第一端子;并且通过使该驱动晶体管的栅极端子和漏极端子彼此相连来将该采样电压存储在该电容器中,其中,该采样电压通过将该驱动晶体管的阈值电压、该数据电压以及提供给该驱动晶体管的源极端子的第一驱动电压相加而获得。

## 像素电路及其驱动方法及采用该电路的有机发光显示装置

[0001] 本申请要求于 2012 年 9 月 27 日提交的韩国专利申请 No. 10-2012-0108355 的优先权,在此通过引用的方式将该专利申请并入本文,如同在本文中完全阐述一样。

### 技术领域

[0002] 本发明涉及一种像素电路以及使用该像素电路的有机发光显示装置,尤其涉及一种能够对用于控制发光装置工作状态的驱动晶体管阈值电压进行补偿的像素电路及其驱动方法和及采用该像素电路的有机发光显示装置。

### 背景技术

[0003] 随着最近多媒体的发展,对平板显示器的需求日益增大。为了满足这种日益增大的需求,在实践中使用了各种平板显示器,如液晶显示器、等离子体显示面板、场致发射显示器和发光显示器。在各种平板显示器当中,发光显示器由于响应速度快(响应速度低于 1ms)和功耗低的优点作为下一代平板显示器而引起了广泛关注。此外,发光显示器本身能够发射光,由此发光显示器不会产生与窄视角相关的问题。

[0004] 一般而言,发光显示器是一种通过对发光材料进行电激励而发射光的显示装置。根据材料和结构可以将发光显示器分成无机发光显示装置和有机发光显示装置。

[0005] 图 1 是示出根据相关技术的有机发光显示装置的像素电路的电路图。

[0006] 参照图 1,根据相关技术的有机发光显示装置的像素电路包括开关晶体管 ST、驱动晶体管 DT、电容器 C 和发光装置 OLED。

[0007] 通过提供给扫描线 SL 的扫描信号使开关晶体管 ST 发生切换,由此将提供给数据线 DL 的数据电压  $V_{data}$  提供给驱动晶体管 DT。

[0008] 通过从开关晶体管 ST 提供的的数据电压  $V_{data}$  使驱动晶体管 DT 发生切换,从而控制从驱动电源  $V_{dd}$  流到发光装置 OLED 的数据电流  $I_{oled}$ 。

[0009] 电容器 C 连接在驱动晶体管 DT 的栅极端子和源极端子之间,其中电容器 C 存储与提供给驱动晶体管 DT 的栅极端子的数据电压  $V_{data}$  对应的电压,并且通过存储的电压来导通驱动晶体管 DT。

[0010] 发光装置 OLED 电连接在驱动晶体管 DT 的漏极端子和接地电源  $V_{ss}$  之间,其中通过从驱动晶体管 DT 提供的的数据电流  $I_{oled}$  使发光装置 OLED 发射光。在这种情况下,基于驱动晶体管 DT 的栅极端子和源极端子之间的电压  $V_{gs}$ 、驱动晶体管 DT 的阈值电压  $V_{th}$  以及数据电压  $V_{data}$  来确定流入发光装置 OLED 的数据电流  $I_{oled}$ 。

[0011] 在根据相关技术的有机发光显示装置的像素电路中,通过根据数据电压  $V_{data}$  使驱动晶体管 DT 发生切换来控制从驱动电源  $V_{dd}$  流到发光装置 OLED 的数据电流  $I_{oled}$  的电平,以便使发光装置 OLED 发射光,从而显示预定的图像。

[0012] 然而,在根据相关技术的有机发光显示装置的像素电路的情况下,驱动晶体管 DT 的阈值电压  $V_{th}$  的偏差和驱动电源  $V_{dd}$  的压降可能会使流入发光装置 OLED 的数据电流  $I_{oled}$  发生变化。因此,即使将数据电压  $V_{data}$  同样地施加于根据相关技术的有机发光显示

装置的像素电路,从每个驱动晶体管 DT 输出的数据电流  $I_{oled}$  也会发生变化,从而难以实现画面质量的一致性。

[0013] 此外,随着有机发光显示装置的尺寸增大,与驱动晶体管 DT 的阈值电压  $V_{th}$  的偏差和驱动电源 Vdd 的压降相关的上述问题会变得更为严重,由此使得在大型有机发光显示装置中画面质量恶化。

## 发明内容

[0014] 因此,本发明旨在提供一种像素电路及其驱动方法,以及采用该像素电路的有机发光显示装置,其基本上避免了由于相关技术的限制和缺点所引起的一个或多个问题。

[0015] 本发明的一个方面旨在提供一种像素电路,其便于对用于控制发光装置工作状态的驱动晶体管阈值电压进行补偿,以及提供一种用于驱动该像素电路的方法和采用该像素电路的有机发光显示装置。

[0016] 本发明附加的优点和特点将在随后的描述中部分地进行阐述,并且根据对下文的研究,这些优点和特点在某种程度上对于所属领域技术人员而言是显而易见的,或者可以通过实施本发明而获悉。本发明的这些目的和其他优点可以通过文字描述及其权利要求书以及附图中具体指出的结构来实现和获得。

[0017] 为了实现这些目的和其他优点,并且依照本发明的用途,如这里具体化和广义描述的,提供一种像素电路,包括:发光装置,该发光装置包括在阳极和阴极之间形成的有机发光单元,其中该发光装置通过施加到该发光装置的电流而发射光;驱动晶体管,该驱动晶体管根据在栅极端子和源极端子之间施加的电压来控制该发光装置的工作;电容器,该电容器包括第一端子和第二端子,其中向该第一端子选择性地提供被交替提供给数据线的参考电压和数据电压,该第二端子与第一节点连接,该第一节点对应于该驱动晶体管的栅极端子;以及开关单元,该开关单元在当前水平期间内对该电容器进行初始化,将包括该数据电压和该驱动晶体管的阈值电压的采样电压存储在该电容器中,并且每当在当前水平期间之后将所述数据电压和参考电压提供给该数据线时都基于该电容器中存储的采样电压而使该发光装置发射光。

[0018] 在这种情况下,优选地,该开关单元包括:第一开关晶体管,该第一开关晶体管根据第一开关控制信号而发生切换,以在用于对该电容器进行初始化的初始化期间和用于使该发光装置发射光的发光期间内将该参考电压提供给该电容器的第一端子,并且在用于将该采样电压存储在该电容器中的采样期间内将该数据电压提供给该电容器的第一端子;第二开关晶体管,该第二开关晶体管在所述初始化期间和采样期间内根据第二开关控制信号而导通,以将该第一节点与第二节点连接,该第二节点对应于该驱动晶体管的漏极端子;第三开关晶体管,该第三开关晶体管在所述初始化期间和发光期间内根据第三开关控制信号而导通,以将该第二节点与该发光装置的阳极连接;以及辅助电容器,该辅助电容器与该第一节点连接,其中,该辅助电容器在该电容器的第一端子通过该第一开关晶体管的截止而浮置时防止流入该发光装置的电流的变化。

[0019] 优选地,该开关单元在当前水平期间的部分时间段将该参考电压提供给该电容器的第一端子,同时将阳极电压提供给该发光装置的第一节点,以对该电容器进行初始化。

[0020] 还优选地,该开关单元在当前水平期间的剩余时间段将该数据电压提供给该电容

器的第一端子,然后通过使该驱动晶体管的栅极端子和漏极端子彼此连接而将该采样电压存储在该电容器中,其中,该采样电压通过将该驱动晶体管的阈值电压、该数据电压以及提供给该驱动晶体管的源极端子的第一驱动电压相加而获得。

[0021] 还优选地,该开关单元包括:第一开关晶体管,该第一开关晶体管根据第一开关控制信号而发生切换,以在用于对该电容器进行初始化的初始化期间和用于使该发光装置发射光的发光期间内将该参考电压提供给该电容器的第一端子,并且在用于将该采样电压存储在该电容器中的采样期间内将该数据电压提供给该电容器的第一端子;第二开关晶体管,该第二开关晶体管在所述初始化期间和采样期间内根据第二开关控制信号而导通,以将该第一节点与第二节点连接,该第二节点对应于该驱动晶体管的漏极端子;第三开关晶体管,该第三开关晶体管在所述初始化期间和发光期间内根据第三开关控制信号而导通,以将该第二节点与该发光装置的阳极连接;第四开关晶体管,该第四开关晶体管在该初始化期间和该采样期间的部分时间段根据第四开关控制信号而导通,以将初始化电压提供给该第一节点;以及辅助电容器,该辅助电容器与该第一节点连接,其中,该辅助电容器在该电容器的第一端子通过该第一开关晶体管的截止而浮置时防止流入该发光装置的电流的变化。

[0022] 还优选地,该开关单元在当前水平期间的部分时间段将该参考电压提供给该电容器的第一端子,同时将初始化电压提供给该第一节点,以对该电容器进行初始化。

[0023] 还优选地,该开关单元在当前水平期间的剩余时间段将该数据电压提供给该电容器的第一端子,然后通过使该驱动晶体管的栅极端子和漏极端子彼此连接而将该采样电压存储在该电容器中,其中,该采样电压通过将该驱动晶体管的阈值电压、该数据电压以及提供给该驱动晶体管的源极端子的第一驱动电压相加而获得。

[0024] 还优选地,该开关单元通过在当前水平期间之后的每个水平期间的每个部分时间段将该参考电压提供给存储有该采样电压的电容器的第一端子而使该发光装置发射光,其中,该部分时间段指的是将该参考电压提供给该数据线的时段;并且该开关单元通过在每个水平期间的每个剩余时间段使存储有该采样电压的电容器的第一端子浮置而使该发光装置发射光,其中该剩余时间段指的是将随后水平期间的数据电压提供给该数据线的时段。

[0025] 根据本发明的另一方面,提供一种有机发光显示装置,包括:显示面板,该显示面板包括具有上述像素电路的多个像素;数据驱动器,该数据驱动器用于将参考电压和数据电压交替地提供给该像素电路的开关单元;以及扫描驱动器,该扫描驱动器用于对该像素电路的开关单元进行切换。

[0026] 根据本发明的又一方面,提供一种像素电路的驱动方法,该像素电路包括:发光装置,该发光装置包括在阳极和阴极之间形成的有机发光单元;驱动晶体管,该驱动晶体管根据在栅极端子和源极端子之间施加的电压来控制该发光装置的工作;以及电容器,该电容器包括第一端子以及与第一节点连接的第二端子,该第一节点对应于该驱动晶体管的栅极端子,该方法包括如下步骤:将参考电压和数据电压交替地提供给数据线;在当前水平期间内对该电容器进行初始化,然后将包括该数据电压和该驱动晶体管的阈值电压的采样电压存储在该电容器中;以及每当在当前水平期间之后将该数据电压和参考电压提供给该数据线时都基于该电容器中存储的采样电压而使该发光装置发射光。

[0027] 优选地,对该电容器进行初始化的步骤包括:在当前水平期间的部分时间段将提供给该数据线的参考电压提供给该电容器的第一端子,同时将该发光装置的阳极电压提供给该第一节点,以对该电容器进行初始化。

[0028] 还优选地,对该电容器进行初始化的步骤包括:在当前水平期间的部分时间段将提供给该数据线的参考电压提供给该电容器的第一端子,同时将初始化电压提供给该第一节点,以对该电容器进行初始化。

[0029] 还优选地,将该采样电压存储在该电容器中的步骤包括:在当前水平期间的剩余时间段将该数据电压提供给该电容器的第一端子;并且通过使该驱动晶体管的栅极端子和漏极端子彼此相连来将该采样电压存储在该电容器中,其中,该采样电压通过将该驱动晶体管的阈值电压、该数据电压以及提供给该驱动晶体管的源极端子的第一驱动电压相加而获得。

[0030] 还优选地,使该发光装置发射光的步骤包括:通过在当前水平期间之后的每个水平期间的每个部分时间段将该参考电压提供给存储有该采样电压的电容器的第一端子而使该发光装置发射光,其中,该部分时间段指的是将该参考电压提供给该数据线的时段;以及通过在每个水平期间的每个剩余时间段使存储有该采样电压的电容器的第一端子浮置而使该发光装置发射光,其中该剩余时间段指的是将随后水平期间的数据电压提供给该数据线的时段。

[0031] 应当理解,本发明的上述大体描述和下述详细描述都是示范性的和说明性的,并且意在对所要求保护的本发明提供进一步的说明。

## 附图说明

[0032] 所包括的附图提供对本发明的进一步的理解,附图并入到本申请中并构成本申请的一部分,用于示出本发明的实施方式,并且与说明书一起用来解释本发明的原理。在附图中:

[0033] 图 1 是示出根据相关技术的有机发光显示装置的像素电路的电路图;

[0034] 图 2 是示出根据本发明第一实施方式的像素电路的电路图;

[0035] 图 3 是示出根据本发明第一实施方式的像素电路的驱动方法的驱动波形图;

[0036] 图 4A 至 4E 示出像素电路在图 3 中所示各个期间(或称为“时间段”或“周期”)的工作状态;

[0037] 图 5 示出在根据本发明第一实施方式的像素电路及其驱动方法中,对于驱动晶体管的每个阈值电压,流入发光装置的电流随着数据电压的变化;

[0038] 图 6 是示出根据本发明第二实施方式的像素电路的电路图;

[0039] 图 7 是示出根据本发明第二实施方式的像素电路的驱动方法的驱动波形图;

[0040] 图 8A 至 8E 示出像素电路在图 7 中所示的各个期间的工作状态;

[0041] 图 9 示出在根据本发明第二实施方式的像素电路及其驱动方法中,对于驱动晶体管的每个阈值电压,流入发光装置的电流随着数据电压的变化;以及

[0042] 图 10 示出根据本发明实施方式的发光显示装置。

## 具体实施方式

[0043] 现在详细地参考本发明的每个示例性实施方式,附图中示出了其中的多个例子。尽可能地在整个附图中使用相同的附图标记表示相同或相似的部件。

[0044] 在下文,将参照附图来描述根据本发明实施方式的像素电路及其驱动方法,以及采用该像素电路的有机发光显示装置。

[0045] 图 2 是示出根据本发明第一实施方式的像素电路的电路图。

[0046] 参照图 2,根据本发明第一实施方式的像素电路 110 包括:发光装置 OLED,通过施加到发光装置的电流而发射光;驱动晶体管 DT,根据在栅极端子和源极端子之间施加的电压来控制发光装置 OLED 的工作状态;电容器 C1,与驱动晶体管 DT 的栅极端子连接;以及开关单元 112,在当前水平期间内将电容器 C1 初始化,存储包括数据电压  $V_{data}$  和驱动晶体管 DT 的阈值电压  $V_{th}$  的采样电压,并且每当在当前水平期间之后向数据线  $DL_i$  提供数据电压  $V_{data}$  和参考电压时,都基于电容器 C1 中存储的采样电压而使发光装置 OLED 发射光。

[0047] 当开关单元 112 工作时,存在初始化期间、采样期间、保持期间和发光期间。通过这些期间,开关单元 112 补偿驱动晶体管 DT 的阈值电压  $V_{th}$ ,并且根据由数据电压  $V_{data}$  和参考电压  $V_{ref}$  之差所确定的数据电流使发光装置 OLED 发射光。

[0048] 对于初始化期间,开关单元 112 在当前水平期间的部分期间(或称为“部分时间段”)内将参考电压  $V_{ref}$  提供给电容器 C1 的第一端子,同时将发光装置 OLED 的阳极电压提供给与第一节点  $n1$  连接的电容器 C1 的第二端子,第一节点  $n1$  对应于驱动晶体管 DT 的栅极端子。

[0049] 对于采样期间,开关单元 112 在当前水平期间的剩余期间(或称为“剩余时间段”)内将当前水平期间的数据电压  $V_{data}$  提供给电容器 C1 的第一端子,然后将驱动晶体管 DT 的栅极端子与漏极端子彼此相连而将采样电压存储在电容器 C1 中,其中采样电压包括提供给驱动晶体管 DT 的源极端子的第一驱动电压、当前数据电压  $V_{data}$  和驱动晶体管 DT 的阈值电压  $V_{th}$ 。

[0050] 对于保持期间,开关单元 112 将采样期间内存储在电容器 C1 中的电压保持一个水平期间。

[0051] 对于发光期间,开关单元 112 通过在每个水平期间的每个部分时间段将参考电压  $V_{ref}$  提供给存储有采样电压的电容器 C1 的第一端子而使发光装置 OLED 发射光,其中,部分时间段指的是在当前水平期间之后将参考电压  $V_{ref}$  提供给数据线  $DL_i$  的时间段;并且开关单元 112 通过在每个水平期间的每个剩余时间段使存储有采样电压的电容器 C1 的第一端子浮置而使发光装置 OLED 发射光,其中,剩余时间段指的是随后的水平期间的数据电压  $V_{data}'$  提供给数据线  $DL_i$  的时间段。

[0052] 开关单元 112 与数据线  $DL_i$ 、电容器 C1 的第一端子、驱动晶体管 DT 的漏极端子以及发光装置 OLED 的阳极连接。开关单元 112 根据第一至第三开关控制信号  $SCS_1$ 、 $SCS_2$ 、 $SCS_3$  来发生切换,由此,开关单元 112 在初始化期间内对电容器 C1 进行初始化,在采样期间内将采样电压存储在电容器 C1 中,将电容器 C1 中存储的采样电压保持一个水平期间,然后每当将参考电压  $V_{ref}$  和数据电压  $V_{data}'$  交替地提供给数据线  $DL_i$  时基于采样电压根据数据电压  $V_{data}$  和参考电压  $V_{ref}$  之差所确定的数据电流而使发光装置 OLED 发射光。为此,开关单元 112 包括第一至第三开关晶体管  $ST_1$ 、 $ST_2$ 、 $ST_3$  和辅助电容器 C2。

[0053] 首先,将参考电压  $V_{ref}$  和数据电压  $V_{data}$  交替地提供给数据线  $DL_i$ 。参考电压

Vref 和数据电压 Vdata 之间的交替期间是一个水平期间的一半。也就是说,在每个水平期间的每个部分时间段(或前半期间)将参考电压 Vref 提供给数据线 DLi,并在每个水平期间的每个剩余时间段(或后半期间)将数据电压 Vdata 提供给数据线 DLi。在这种情况下,在每个水平期间的剩余时间段,将对应于每个水平期间的数据电压提供给数据线 DLi。参考电压 Vref 和数据电压 Vdata 之间的交替期间是一个水平期间的一半的原因在于:为数据电压向每个水平行的提供而提供良好的时序。

[0054] 将参考电压 Vref 设定为低于发光装置 OLED 的驱动电压的预定电压值。例如,参考电压 Vref 可以是不小于 0V 但小于 2V 的电压值。在这种情况下,由于本发明的开关单元 112 根据由数据电压 Vdata 和参考电压 Vref 之差所确定的数据电流而使发光装置 OLED 发射光,因此参考电压 Vref 在理想状态下可以设定为 0V。然而,考虑到黑色灰度级的实现,优选将参考电压 Vref 设定为 1V。如果参考电压 Vref 高于 0V,那么用于与 N 位数字输入数据对应的每个灰度级的数据电压 Vdata 可以被设定为补偿后的参考电压 Vref。

[0055] 第一至第三开关晶体管 ST1、ST2、ST3 中的每一个都可以由带有 P 型导电性的薄膜晶体管,例如 PMOS 晶体管来形成。

[0056] 第一开关晶体管 ST1 根据提供给第一开关控制线 SLi\_1 的第一开关控制信号 SCS1 来发生切换,由此,第一开关晶体管 ST1 将初始化期间和发光期间内提供给数据线 DLi 的参考电压 Vref 提供给电容器 C1 的第一端子;并且还将采样期间内提供给数据线 DLi 的数据电压 Vdata 提供给电容器 C1 的第一端子。而且,当另一个水平期间的数据电压 Vdata' 提供给数据线 DLi 时,在发光期间内通过第一开关控制信号 SCS1 使第一开关晶体管 ST1 截止,由此,通过使电容器 C1 的第一端子浮置而不会将另一个水平期间的数据电压 Vdata' 提供给电容器 C1。为此,第一开关晶体管 ST1 包括:与第一开关控制线 SLi\_1 连接的控制电极(例如,栅极);与数据线 DLi 连接的第一电极(例如,源极);以及与电容器 C1 的第一端子连接的第二电极(例如,漏极)。

[0057] 第二开关晶体管 ST2 根据仅仅在初始化期间和采样期间内提供给第二开关控制线 SLi\_2 的低电压的第二开关控制信号 SCS2 而导通,从而将第一节点 n1 第二节点 n2 连接,第二节点 n2 对应于驱动晶体管 DT 的漏极端子。为此,第二开关晶体管 ST2 包括:与第二开关控制线 SLi\_2 连接的控制电极(例如,栅极);与第一节点 n1 连接的第一电极(例如,源极);以及与第二节点 n2 连接的第二电极(例如,漏极)。

[0058] 第三开关晶体管 ST3 根据仅仅在初始化期间和发光期间内提供给第三开关控制线 SLi\_3 的低电压的第三开关控制信号 SCS3 而导通,从而将第二节点 n2 与发光装置 OLED 的阳极连接。为此,第三开关晶体管 ST3 包括:与第三开关控制线 SLi\_3 连接的控制电极(例如,栅极);与第二节点 n2 连接的第一电极(例如,源极);以及与发光装置 OLED 的阳极连接的第二电极(例如,漏极)。

[0059] 辅助电容器 C2 与第一节点 n1 连接,其中,辅助电容器 C2 防止在因第一开关晶体管 ST1 的截止状态使电容器 C1 的第一端子浮置的发光期间内流入发光装置 OLED 的电流变化。为此,辅助电容器 C2 包括:与第一节点 n1 连接的第一端子,第一节点共同对应于电容器 C1 的第二端子、驱动晶体管 DT 的栅极端子以及第二开关晶体管 ST2 的第一电极;第二端子,与被提供有第一驱动电压 V1 的驱动电源线 PL1 连接。

[0060] 为了防止在使电容器 C1 的第一端子浮置的发光期间内流入发光装置 OLED 的电流

变化,辅助电容器 C2 的电容优选大于电容器 C1 的电容的两倍。如果辅助电容器 C2 的电容等于或小于电容器 C1 的电容的两倍,那么可能无法防止在使电容器 C1 的第一端子浮置的发光期间内第一节点 n1 的电压变化。在这种情况下,由于根据第一节点 n1 的电压变化而引起从驱动晶体管 DT 流到发光装置 OLED 的电流的变化,因此难以获得均匀的亮度。同时,如果辅助电容器 C2 的电容大于电容器 C1 的电容的两倍,那么辅助电容器 C2 的高电容能够很容易防止在电容器 C1 的第一端子浮置时第一节点 n1 的电压变化。

[0061] 驱动晶体管 DT 包括:与第一节点 n1 连接的栅极端子;与被提供有第一驱动电压 V1 的第一驱动电源线 PL1 连接的源极端子;以及与第二节点 n2 连接的漏极端子。驱动晶体管 DT 的漏极端子通过第二节点 n2 与开关单元 112 的第二开关晶体管 ST2 的第二电极以及开关单元 112 的第三开关晶体管 ST3 的第一电极共同连接。驱动晶体管 DT 基于电容器 C1 中存储的电压根据栅极端子与源极端子之间的电压而导通,由此,将由数据电压 Vdata 与参考电压 Vref 之差所确定的数据电流提供给发光装置 OLED,从而使发光装置 OLED 发射光。驱动晶体管 DT 由带有 P 型导电性的薄膜晶体管来形成,由此,驱动晶体管 DT 具有小于 0V 的阈值电压 Vth。

[0062] 在根据开关单元 112 的第一至第三开关晶体管 ST1、ST2、ST3 中的每一个的开关状态对电容器 C1 进行初始化之后,电容器 C1 将采样电压存储在其中,然后根据所存储的电压来导通驱动晶体管 DT。为此,电容器 C1 包括第一和第二端子。

[0063] 电容器 C1 的第一端子与开关单元 112 的第一开关晶体管 ST1 的第二电极连接。根据第一开关晶体管 ST1 的开关状态,可以选择性地将参考电压 Vref 或数据电压 Vdata 提供给电容器 C1 的第一端子。更详细地,在当前水平期间内,将参考电压 Vref 和数据电压 Vdata 顺序地提供给电容器 C1 的第一端子;并且在当前水平期间之后的每个水平期间的每个部分时间段,将参考电压 Vref 提供给电容器 C1 的第一端子。通过在当前水平期间之后每个水平期间的每个剩余时间段将开关单元 112 的第一开关晶体管 ST1 截止,使电容器 C1 的第一端子浮置。

[0064] 电容器 C1 的第二端子与第一节点 n1 连接,第一节点 n1 共同对应于驱动晶体管 DT 的栅极端子、第二开关晶体管 ST2 的第一电极以及辅助电容器 C2 的第一端子。

[0065] 发光装置 OLED 根据上述驱动晶体管 DT 的驱动通过经开关单元 112 的第三开关晶体管 ST3 提供的数据电流而发射光。为此,发光装置 OLED 包括:阳极(或像素电极),与第三开关晶体管 ST3 的第二电极连接;阴极(或反射电极),与被提供有第二驱动电压 V2 (例如 0V)的第二驱动电源线 PL2 连接,该第二驱动电压低于第一驱动电压 V1;以及在阳极和阴极之间形成的有机发光单元(cell)。此时,有机发光单元可以按照空穴传输层/有机发光层/电子传输层的沉积结构来形成,或者按照空穴注入层/空穴传输层/有机发光层/电子传输层/电子注入层的沉积结构来形成。此外,可以向有机发光单元附加地提供用于提高发光装置 OLED 的发光效率和/或使用寿命的功能层。

[0066] 图 3 是示出根据本发明第一实施方式的像素电路的驱动方法的驱动波形图。图 4A 至 4E 示出了像素电路在图 3 中所示各个期间的工作状态。

[0067] 参照图 3 并结合图 4A 至 4E 来描述根据本发明第一实施方式的像素电路的驱动方法。

[0068] 如上所述,根据本发明第一实施方式的像素电路的驱动方法包括初始化期间

( $t_1$ )、采样期间( $t_2$ )、保持期间( $t_3$ ),以及具有第一发光期间( $t_{4-1}$ )和第二发光期间( $t_{4-2}$ )的发光期间( $t_{4-1}$ ,  $t_{4-2}$ )。

[0069] 首先,如图 3 和 4A 中所示,在当前水平期间的初始化期间( $t_1$ )内,将栅极低电压 VGL 的第一开关控制信号 SCS1 提供给第一开关控制线 SLi\_1;将低电压 L 或 VGL 的第二开关控制信号 SCS2 提供给第二开关控制线 SLi\_2;将低电压 L 或 VGL 的第三开关控制信号 SCS3 提供给第三开关控制线 SLi\_3;将参考电压 Vref 提供给数据线 DLi。因此,在初始化期间( $t_1$ )内,开关单元 112 使第一至第三开关晶体管 ST1、ST2、ST3 全导通,由此,将电容器 C1 初始化为参考电压 Vref 与发光装置 OLED 的阳极电压之间的差分电压。

[0070] 更详细地,在当前水平期间的初始化期间( $t_1$ )内,电容器 C1 的第一端子通过已导通的第一开关晶体管 ST1 而与数据线 DLi 连接;电容器 C1 的第二端子通过已导通的第二和第三开关晶体管 ST2、ST3 而与发光装置 OLED 的阳极连接。因此,将参考电压 Vref 提供给电容器 C1 的第一端子;并将发光装置 OLED 的阳极电压提供给电容器 C1 的第二端子,即第一节点 n1。这样,在初始化期间( $t_1$ )内,将第一节点 n1 的电压 Vn1 初始化为发光装置 OLED 的阳极电压,而不从额外的电源线提供附加电压。

[0071] 同时,在当前水平期间的初始化期间( $t_1$ )内,通过在前一帧流入发光装置 OLED 的电流而将发光装置 OLED 的阳极电压初始化为在发光装置 OLED 的阴极和阳极之间的电压。在初始化期间( $t_1$ )内,因发光装置 OLED 的阳极电压而使微小电流流入发光装置 OLED。然而,由于初始化期间( $t_1$ )非常短,因此观众的眼睛观察不到由发光装置 OLED 发射的光所引起的亮度变化。

[0072] 然后,如图 3 和 4B 中所示,在当前水平期间的采样期间( $t_2$ )内,将提供给第一开关控制线 SLi\_1 的第一开关控制信号 SCS1 保持为栅极低电压 VGL;将提供给第二开关控制线 SLi\_2 的第二开关控制信号 SCS2 保持为低电压 L 或 VGL;将提供给第三开关控制线 SLi\_3 的第三开关控制信号 SCS3 保持低电压 L 或 VGL 预定的时间段,然后将其变成高电压 H 或 VGH,之后将当前数据电压 Vdata 提供给数据线 DLi。这样,在采样期间( $t_2$ )内,开关单元 112 保持第一和第二开关晶体管 ST1、ST2 的导通状态,并且在预定时间段之后将处于导通状态的第三开关晶体管 ST3 截止,由此将由数据电压 Vdata、驱动晶体管 DT 的阈值电压 Vth 和第一驱动电压 V1 所确定的采样电压存储在经初始化期间( $t_1$ )初始化的电容器 C1 中。

[0073] 更详细地,在当前水平期间的采样期间( $t_2$ )内,电容器 C1 的第一端子通过保持导通状态的第一开关晶体管 ST1 而与数据线 DLi 连接;电容器 C1 的第二端子通过保持导通状态的第二和第三开关晶体管 ST2、ST3 而与发光装置 OLED 的阳极连接,然后通过使第三开关晶体管 ST3 截止而与第二节点 n2 连接。这样,在当前水平期间的采样期间( $t_2$ )内,对通过将第一驱动电压 V1 和驱动晶体管 DT 的阈值电压 Vth 相加得到的第一电压减去数据电压 Vdata 所获得的采样电压 ( $V_1+V_{th}-V_{data}$ ) 进行采样并将其存储在电容器 C1 中。在这种情况下,在第一电压 ( $V_1+V_{th}$ ) 和采样电压 ( $V_1+V_{th}-V_{data}$ ) 的每一个中,驱动晶体管 DT 的阈值电压 Vth 都不是绝对值。

[0074] 在当前水平期间的采样期间( $t_2$ )内,通过在已导通的第二和第三开关晶体管 ST2、ST3 之间仅使第三开关晶体管 ST3 截止而仍使第二开关晶体管 ST2 保持导通状态,将驱动晶体管 DT 的漏极端子与第一节点 n1 连接,由此,驱动晶体管 DT 在第一驱动电源线 PL1 和第一节点 n1 之间连接成为二极管型。因此,第一节点 n1 的电压 Vn1 变为由第一驱动电

压  $V_1$  和驱动晶体管 DT 的阈值电压  $V_{th}$  相加所得到的第一电压 ( $V_1+V_{th}$ ), 电容器 C1 的第一端子变为数据电压  $V_{data}$ , 由此, 对通过将第一驱动电压  $V_1$  和驱动晶体管 DT 的阈值电压  $V_{th}$  相加得到的第一电压减去数据电压  $V_{data}$  所获得的采样电压 ( $V_1+V_{th}-V_{data}$ ) 进行采样并将其存储在电容器 C1 中。这样, 在当前水平期间的采样期间 ( $t_2$ ) 内, 电容器 C1 对用于补偿驱动晶体管 DT 的阈值电压  $V_{th}$  的偏差和第一驱动电压  $V_1$  的压降的电压进行采样。

[0075] 在当前水平期间的采样期间 ( $t_2$ ) 的起始点, 数据线  $DL_i$  的电压变化可能会使第一节点  $n_1$  的电压  $V_{n1}$  发生很大变化。与第一节点  $n_1$  连接的辅助电容器 C2 可以抑制第一节点  $n_1$  的电压  $V_{n1}$  的这种变化并使其最小化。

[0076] 在当前水平期间的采样期间 ( $t_2$ ) 内, 优选在数据电压  $V_{data}$  提供给电容器 C1 的第一端子之后使第三开关晶体管 ST3 截止。也就是说, 如果在将数据电压  $V_{data}$  提供给电容器 C1 的第一端子之前使第三开关晶体管 ST3 截止, 那么提供给电容器 C1 的第一端子的数据电压  $V_{data}$  可能会使第一节点  $n_1$  的电压  $V_{n1}$  发生很大变化。这样, 在采样期间 ( $t_2$ ) 内, 第一节点  $n_1$  的电压  $V_{n1}$  与通过将第一驱动电压  $V_1$  和驱动晶体管 DT 的阈值电压  $V_{th}$  相加获得的第一电压 ( $V_1+V_{th}$ ) 相比可能发生更大的变化。因此, 在当前水平期间的采样期间 ( $t_2$ ) 内, 为了防止随数据电压  $V_{data}$  的供给而使第一节点  $n_1$  发生大的电压变化, 优选在第三开关晶体管 ST3 截止之前提供数据电压  $V_{data}$ 。

[0077] 然后, 如图 3 和 4C 中所示, 在与当前水平期间之后的第一个水平期间对应的保持期间 ( $t_3$ ) 内, 将栅极高电压  $V_{GH}$  的第一开关控制信号  $SCS_1$  提供给第一开关控制线  $SLi\_1$ ; 将高电压 H 或  $V_{GH}$  的第二开关控制信号  $SCS_2$  提供给第二开关控制线  $SLi\_2$ ; 将高电压 H 或  $V_{GH}$  的第三开关控制信号  $SCS_3$  提供给第三开关控制线  $SLi\_3$ ; 并将参考电压  $V_{ref}$  和另一水平行的数据电压  $V_{data}'$  顺序地提供给数据线  $DL_i$ 。因此, 在保持期间 ( $t_3$ ) 内, 开关单元 112 使第一至第三开关晶体管 ST1、ST2、ST3 全部截止, 由此, 将采样期间 ( $t_2$ ) 内存储在电容器 C1 中的采样电压 ( $V_1+V_{th}-V_{data}$ ) 保持一个水平期间。可以省略此保持期间 ( $t_3$ )。但优选提供保持期间 ( $t_3$ ) 从而使得基于各个第一至第三开关控制信号  $SCS_1$ 、 $SCS_2$ 、 $SCS_3$  的状态变化的波形(或脉冲)稳定。

[0078] 然后, 如图 3 和 4D 中所示, 在发光期间 ( $t_4$ ) 的第一发光期间 ( $t_4-1$ ) 内(第一发光期间 ( $t_4-1$ ) 与当前水平期间之后的第二个水平期间的部分时间段对应), 将栅极低电压  $V_{GL}$  的第一开关控制信号  $SCS_1$  提供给第一开关控制线  $SLi\_1$ ; 将高电压 H 或  $V_{GH}$  的第二开关控制信号  $SCS_2$  提供给第二开关控制线  $SLi\_2$ ; 将低电压 L 或  $V_{GL}$  的第三开关控制信号  $SCS_3$  提供给第三开关控制线  $SLi\_3$ ; 将参考电压  $V_{ref}$  提供给数据线  $DL_i$ 。因此, 在第一发光期间 ( $t_4-1$ ) 内, 开关单元 112 仅仅使第一至第三开关晶体管 ST1、ST2、ST3 当中的第二开关晶体管 ST2 截止, 由此, 将参考电压  $V_{ref}$  提供给存储有采样电压 ( $V_1+V_{th}-V_{data}$ ) 的电容器 C1 的第一端子。这样, 根据电容器 C1 的电压来导通驱动晶体管 (DT), 由此, 发光装置 OLED 发射光。

[0079] 更详细地, 在第一发光期间 ( $t_4-1$ ) 内, 将第一和第三开关晶体管 ST1、ST3 分别导通, 将第二开关晶体管 ST2 截止, 从而将提供给数据线  $DL_i$  的参考电压  $V_{ref}$  提供给存储有采样电压 ( $V_1+V_{th}-V_{data}$ ) 的电容器 C1 的第一端子。根据提供给电容器 C1 的第一端子的参考电压  $V_{ref}$ , 第一节点  $n_1$  的电压  $V_{n1}$  是通过将参考电压  $V_{ref}$  与采样期间 ( $t_2$ ) 内存储的采样电压 ( $V_1+V_{th}-V_{data}$ ) 相加所获得的电压 ( $V_1+V_{th}-V_{data}+V_{ref}$ )。在第一发光期间

( $t_{4-1}$ ) 内, 驱动晶体管 DT 根据第二开关晶体管 ST2 的截止状态, 通过栅极电压和源极电压即第一节点 n1 的电压  $V_{n1}$  和第一驱动电压  $V_1$  而导通。这样, 如下面的等式 1 所示, 由数据电压  $V_{data}$  和参考电压  $V_{ref}$  之差所确定的数据电流  $I_{oled}$  通过已导通的第三开关晶体管 ST3 而提供给发光装置 OLED, 由此, 发光装置 OLED 发射光。

[0080] [ 等式 1]

$$[0081] \quad I_{oled} = k(V_{gs} - V_{th})^2$$

$$[0082] \quad = k(V_{sg} - V_{th})^2$$

$$[0083] \quad = k((V_1 - (V_1 + V_{th} - V_{data} + V_{ref})) + V_{th})^2$$

$$[0084] \quad = k(V_1 - V_1 - V_{th} + V_{data} - V_{ref} + V_{th})^2$$

$$[0085] \quad = k(V_{data} - V_{ref})^2$$

[0086] 在上面的等式 1 中, “k” 是比例常数, 其由驱动晶体管 DT 的物理性质和结构来决定, 其中, “k” 可以通过驱动晶体管 DT 的迁移率以及驱动晶体管 DT 的沟道宽度 (W) 与沟道长度 (L) 之比 “W/L” 来确定。同时, 驱动晶体管 DT 的阈值电压  $V_{th}$  不是常数值, 也就是说, 根据驱动晶体管 DT 的工作状态, 阈值电压可能存在偏差。

[0087] 如从上面的等式 1 可知的, 根据本发明第一实施方式的像素电路 110 去掉了第一驱动电压  $V_1$  和驱动晶体管 DT 的阈值电压  $V_{th}$ , 从而使得在第一发光期间 ( $t_{4-1}$ ) 内流入发光装置 OLED 的数据电流  $I_{oled}$  不受第一驱动电压  $V_1$  和驱动晶体管 DT 的阈值电压  $V_{th}$  的影响, 也就是说, 在第一发光期间 ( $t_{4-1}$ ) 内流入发光装置 OLED 的数据电流  $I_{oled}$  由数据电压  $V_{data}$  和参考电压  $V_{ref}$  之差来确定。

[0088] 然后, 如图 3 和 4E 中所示, 在发光期间 ( $t_4$ ) 的第二发光期间 ( $t_{4-2}$ ) 内 (第二发光期间 ( $t_{4-2}$ ) 与当前水平期间之后的第二个水平期间的剩余时间段对应), 将栅极高电压  $V_{GH}$  的第一开关控制信号 SCS1 提供给第一开关控制线  $SLi\_1$ ; 将高电压 H 或  $V_{GH}$  的第二开关控制信号 SCS2 提供给第二开关控制线  $SLi\_2$ ; 将低电压 L 或  $V_{GL}$  的第三开关控制信号 SCS3 提供给第三开关控制线  $SLi\_3$ ; 并且将随后的水平期间的数据电压  $V_{data}'$  提供给数据线  $DLi$ 。因此, 在第二发光期间 ( $t_{4-2}$ ) 内, 开关单元 112 使第一和第二开关晶体管 ST1、ST2 截止, 同时导通第三开关晶体管 ST3, 由此, 发光装置 OLED 通过使电容器 C1 的第一端子浮置而利用电容器 C1 的电压来发射光。

[0089] 更详细地, 在第二发光期间 ( $t_{4-2}$ ) 内, 通过使第一开关晶体管 ST1 截止而使电容器 C1 的第一端子浮置, 由此, 提供给数据线  $DLi$  的数据电压  $V_{data}'$  不被提供给电容器 C1 的第一端子。在这种情况下, 随着电容器 C1 的第一端子处于浮置, 第一节点 n1 的电压  $V_{n1}$  可能发生很大变化。如上所述, 通过辅助电容器 C2 可以抑制第一节点 n1 的电压  $V_{n1}$  的变化并使该变化最小化。因此, 在第二发光期间 ( $t_{4-2}$ ) 内, 驱动晶体管 DT 通过第一驱动电压  $V_1$  和第一节点 n1 的已变化的电压  $V_{n1}$  来导通, 由此, 与第一发光期间 ( $t_{4-1}$ ) 相比以预定比率减小的数据电流通过已导通的第三开关晶体管 ST3 而提供给发光装置 OLED, 从而使发光装置 OLED 发射光。在这种情况下, 发光装置 OLED 的亮度与第一发光期间 ( $t_{4-1}$ ) 相比以预定比率减小。然而, 由于第二发光期间 ( $t_{4-2}$ ) 非常短, 因此, 观众的眼睛观察不到第一和第二发光期间 ( $t_{4-1}$ ,  $t_{4-2}$ ) 的亮度变化。

[0090] 同时, 在第二发光期间 ( $t_{4-2}$ ) 之后, 与随后帧的初始化期间 ( $t_1$ ) 之前交替地提供给数据线  $DLi$  的、随后水平期间的数据电压  $V_{data}'$  和参考电压  $V_{ref}$  一致, 开关单元 112 交

替地执行上述第一和第二发光期间( $t_{4-1}$ ,  $t_{4-2}$ ),由此,发光装置 OLED 在当前帧的剩余时间段发射光。

[0091] 如上所述,根据本发明第一实施方式的像素电路 110 及其驱动方法便于通过根据驱动晶体管 DT 的工作状态去掉阈值电压  $V_{th}$  以及根据第一驱动电源线 PL1 的电阻消除第一驱动电压  $V_1$  的压降来实现补偿,从而可以防止因驱动晶体管 DT 的阈值电压  $V_{th}$  的偏差和第一驱动电压  $V_1$  的压降而引起的画面质量下降。

[0092] 并且,在根据本发明第一实施方式的像素电路 110 及其驱动方法的情况下,通过每一水平行来执行对于驱动晶体管 DT 的阈值电压  $V_{th}$  的补偿以及发光装置 OLED 的周期性发光操作,从而可以防止闪烁现象。因此,本发明适于实现大尺寸和高分辨率。

[0093] 图 5 示出在根据本发明第一实施方式的像素电路及其驱动方法中,对于驱动晶体管的每个阈值电压,流入发光装置的电流随着数据电压的变化。

[0094] 如图 5 中所示,流入发光装置 OLED 的电流  $I_{oled}$  的电平与数据电压  $V_{data}$  成比例。然而,在相同的数据电压  $V_{data}$  的条件下,不管驱动晶体管 DT 的阈值电压  $V_{th}$  的偏差如何都恒定地保持流入发光装置 OLED 的电流  $I_{oled}$  的电平。

[0095] 图 6 是示出根据本发明第二实施方式的像素电路的电路图。

[0096] 参照图 6,根据本发明第二实施方式的像素电路 110 包括发光装置 OLED、驱动晶体管 DT、电容器 C1 和开关单元 112。除了开关单元 112 之外,根据本发明第二实施方式的像素电路 110 与根据本发明第一实施方式的像素电路 110 在结构上基本相同。

[0097] 按照与本发明上述第一实施方式相同的方式,当开关单元 112 工作时,存在初始化期间、采样期间、保持期间和发光期间。通过这些期间,开关单元 112 补偿驱动晶体管 DT 的阈值电压  $V_{th}$ ,并且根据由数据电压  $V_{data}$  和参考电压  $V_{ref}$  之差所确定的数据电流而使发光装置 OLED 发射光。

[0098] 对于初始化期间,开关单元 112 在当前水平期间的部分时间段将参考电压  $V_{ref}$  提供给电容器 C1 的第一端子,同时将第三驱动驱动电压  $V_3$  提供给与第一节点 n1 连接的电容器 C1 的第二端子,第一节点 n1 对应于驱动晶体管 DT 的栅极端子。

[0099] 对于采样期间,开关单元 112 在当前水平期间的剩余时间段将当前水平期间的数据电压  $V_{data}$  提供给电容器 C1 的第一端子,然后通过驱动晶体管 DT 的栅极端子和漏极端子之间的连接而将采样电压存储在电容器 C1 中,其中采样电压包括提供给驱动晶体管 DT 的源极端子的第一驱动电压  $V_1$ 、当前数据电压  $V_{data}$ ,以及驱动晶体管 DT 的阈值电压  $V_{th}$ 。

[0100] 对于保持期间,开关单元 112 将采样期间内存储在电容器 C1 中的电压保持一个水平期间。

[0101] 对于发光期间,开关单元 112 通过在每个水平期间的每个部分时间段将参考电压  $V_{ref}$  提供给存储有采样电压的电容器 C1 的第一端子而使发光装置 OLED 发射光,其中,部分时间段指的是在当前水平期间之后将参考电压  $V_{ref}$  提供给数据线  $DL_i$  的时间段;并且开关单元 112 通过在每个水平期间的每个剩余时间段使存储有采样电压的电容器 C1 的第一端子浮置而使发光装置 OLED 发射光,其中,剩余时间段指的是随后水平期间的数据电压  $V_{data}'$  提供给数据线  $DL_i$  的时间段。

[0102] 开关单元 112 与数据线  $DL_i$ 、电容器 C1 的第一端子、驱动晶体管 DT 的漏极端子以及发光装置 OLED 的阳极连接。开关单元 112 根据第一至第四开关控制信号 SCS1、SCS2、

SCS3、SCS4 来发生切换,由此,开关单元 112 在初始化期间内对电容器 C1 进行初始化,在采样期间内将采样电压存储在电容器 C1 中,将电容器 C1 中存储的采样电压保持一个水平期间,然后每当将参考电压  $V_{ref}$  和数据电压  $V_{data}'$  交替地提供给数据线  $DL_i$  时,基于采样电压根据由数据电压  $V_{data}$  和参考电压  $V_{ref}$  之差所确定的数据电流而使发光装置 OLED 发射光。为此,开关单元 112 包括第一至第四开关晶体管 ST1、ST2、ST3、ST4 和辅助电容器 C2,其中,通过第四开关控制信号 SCS4 使第四开关晶体管 ST4 发生切换。除了用于使第三开关晶体管 ST3 发生切换的第三开关控制信号 SCS3 的波形改变之外,根据本发明第二实施方式的像素电路 110 与根据本发明第一实施方式的像素电路在结构上基本相同,由此,将会省略对于相同部件的详细说明。

[0103] 首先,第三开关晶体管 ST3 根据仅仅在发光期间内提供给第三开关控制线  $SLi_3$  的低电压的第三开关控制信号 SCS3 而导通,从而将第二节点  $n_2$  与发光装置 OLED 的阳极连接,第二节点  $n_2$  对应于驱动晶体管 DT 的漏极端子。为此,第三开关晶体管 ST3 包括:与第三开关控制线  $SLi_3$  连接的控制电极(例如,栅极);与第二节点  $n_2$  连接的第一电极(例如,源极);以及与发光装置 OLED 的阳极连接的第二电极(例如,漏极)。

[0104] 第四开关晶体管 ST4 根据提供给第四开关控制线  $SLi_4$  的第四开关控制信号 SCS4 而发生切换,由此,在采样期间的部分时间段和初始化期间内,将第三驱动电压  $V_3$  提供给与第一节点  $n_1$  连接的电容器 C1 的第二端子,第一节点  $n_1$  对应于驱动晶体管 DT 的栅极端子,从而将第一节点  $n_1$  的电压初始化为第三驱动电压  $V_3$ 。为此,第四开关晶体管 ST4 包括:与第四开关控制线  $SLi_4$  连接的控制电极(例如,栅极);与上述第二节点  $n_2$  连接的第一电极(例如,源极),第二节点  $n_2$  与驱动晶体管 DT 的漏极端子、第二开关晶体管 ST2 的第二电极和第三开关晶体管 ST3 的第一电极对应;以及与提供有第三驱动电压  $V_3$  的第三驱动电源线 PL3 连接的第二电极(例如,漏极)。

[0105] 第三驱动电压  $V_3$  是用于对第一节点  $n_1$  进行初始化的电压,其中将第三驱动电压  $V_3$  确定在满足驱动晶体管 DT 的导通条件的范围内,并且将第三驱动电压  $V_3$  设定为小于发光装置 OLED 的驱动电压的值。第三驱动电压  $V_3$  可以与上述参考电压  $V_{ref}$  相同或不同。并且,可以将第三驱动电压  $V_3$  设定为与通过将提供给驱动晶体管 DT 的源极端子的第一驱动电压  $V_1$  和驱动晶体管 DT 的阈值电压  $V_{th}$  相加所获得的电压  $(V_1+V_{th})$  相比更小的电压。

[0106] 第四开关晶体管 ST4 在采样期间的部分时间段和初始化期间内根据第四开关控制信号 SCS4 而导通,由此,按照与本发明上述第一实施方式相同的方式将第三驱动电压  $V_3$  通过在初始化期间和采样期间内导通的第二开关晶体管 ST2 而提供给第一节点  $n_1$ 。这样,在初始化期间和采样期间的部分时间段,将第一节点  $n_1$  的电压初始化为第三驱动电压  $V_3$  而不管根据在前数据电流的流动而在发光装置 OLED 的两端的电压如何。

[0107] 如上所述,根据本发明第二实施方式的像素电路 110 的开关单元 112 在初始化期间和采样期间的部分时间段通过利用第四开关晶体管 ST4 而将第一节点  $n_1$  的电压初始化为第三驱动电压  $V_3$ ,从而稳定地执行第一节点  $n_1$  的初始化。并且,可以防止发光装置 OLED 在初始化期间内发光(即使发射少量的光),从而延长了发光装置 OLED 的使用寿命。此外,在采样期间内,对驱动晶体管 DT 的阈值电压  $V_{th}$  进行检测并将其存储在电容器 C1 中,从而改进驱动晶体管 DT 的阈值电压  $V_{th}$  的检测效率。

[0108] 图 7 是示出根据本发明第二实施方式的像素电路的驱动方法的驱动波形图。图 8A

至 8E 示出了像素电路在图 7 中所示各个期间的工作状态。

[0109] 参照图 7 并结合图 8A 至 8E 来描述根据本发明第二实施方式的像素电路的驱动方法。

[0110] 如上所述,根据本发明第二实施方式的像素电路的驱动方法包括初始化期间( $t_1$ )、采样期间( $t_2$ )、保持期间( $t_3$ ),以及具有第一发光期间( $t_{4-1}$ )和第二发光期间( $t_{4-2}$ )的发光期间( $t_{4-1}$ ,  $t_{4-2}$ )。

[0111] 首先,如图 7 和 8A 中所示,在当前水平期间的初始化期间( $t_1$ )内,将栅极低电压 VGL 的第一开关控制信号 SCS1 提供给第一开关控制线 SLi\_1;将低电压 L 或 VGL 的第二开关控制信号 SCS2 提供给第二开关控制线 SLi\_2;将高电压 H 或 VGH 的第三开关控制信号 SCS3 提供给第三开关控制线 SLi\_3;将低电压 L 或 VGL 的第四开关控制信号 SCS4 提供给第四开关控制线 SLi\_4;将参考电压 Vref 提供给数据线 DLi。因此,当开关单元 112 在初始化期间( $t_1$ )内同时导通第一、第二和第四开关晶体管 ST1、ST2、ST4 时,开关单元 112 使第三开关晶体管 ST3 截止,由此,将电容器 C1 初始化为参考电压 Vref 和第三驱动电压 V3 之间的差分电压。

[0112] 更详细地,在当前水平期间的初始化期间( $t_1$ )内,电容器 C1 的第一端子通过已导通的第一开关晶体管 ST1 而与数据线 DLi 连接;电容器 C1 的第二端子通过已导通的第二和第四开关晶体管 ST2、ST4 而与第三驱动电源线 PL3 连接。因此,将参考电压 Vref 提供给电容器 C1 的第一端子;第三驱动电压 V3 从第三驱动电源线 PL3 提供给第一节点 n1,即电容器 C1 的第二端子。这样,在初始化期间( $t_1$ )内,将第一节点 n1 的电压 Vn1 初始化为第三驱动电压 V3。

[0113] 同时,在当前水平期间的初始化期间( $t_1$ )内,在第二节点 n2 和第二驱动电源线 PL2 之间没有形成电流通路,由此,发光装置 OLED 不会发射光。这是因为第二节点 n2 的电压,即发光装置 OLED 的阳极电压通过在初始化期间( $t_1$ )内导通的第四开关晶体管 ST4 而保持为第三驱动电压 V3。

[0114] 然后,如图 7 和 8B 中所示,在当前水平期间的采样期间( $t_2$ )内,将提供给第一开关控制线 SLi\_1 的第一开关控制信号 SCS1 保持为栅极低电压 VGL;将提供给第二开关控制线 SLi\_2 的第二开关控制信号 SCS2 保持为低电压 L 或 VGL;将提供给第三开关控制线 SLi\_3 的第三开关控制信号 SCS3 保持为高电压 H 或 VGH;将提供给第四开关控制线 SLi\_4 的第四开关控制信号 SCS4 保持低电压 L 或 VGL 预定的时间段然后将其变成高电压 H 或 VGH,之后将当前数据电压 Vdata 提供给数据线 DLi。这样,在采样期间( $t_2$ )内,开关单元 112 保持第一和第二开关晶体管 ST1、ST2 的导通状态;保持第三开关晶体管 ST3 的截止状态;并且在预定时间段之后将处于导通状态的第四开关晶体管 ST4 截止,由此将由数据电压 Vdata、驱动晶体管 DT 的阈值电压 Vth 和第一驱动电压 V1 所确定的采样电压存储在经初始化期间( $t_1$ )初始化的电容器 C1 中。

[0115] 更详细地,在当前水平期间的采样期间( $t_2$ )内,电容器 C1 的第一端子通过保持导通状态的第一开关晶体管 ST1 而与数据线 DLi 连接;电容器 C1 的第二端子通过保持导通状态的第二和第四开关晶体管 ST2、ST4 而与第三驱动电源线 PL3 连接,然后通过使第四开关晶体管 ST4 截止而与第二节点 n2 连接。这样,在当前水平期间的采样期间( $t_2$ )内,对通过将第一驱动电压 V1 和驱动晶体管 DT 的阈值电压 Vth 相加得到的第一电压减去数据电压

Vdata 所获得的采样电压 ( $V1+V_{th}-V_{data}$ ) 进行采样并将其存储在电容器 C1 中。在这种情况下,在第一电压 ( $V1+V_{th}$ ) 和采样电压 ( $V1+V_{th}-V_{data}$ ) 的每一个中,驱动晶体管 DT 的阈值电压  $V_{th}$  都不是绝对值。

[0116] 在当前水平期间的采样期间 ( $t_2$ ) 内,通过在已导通的第二和第四开关晶体管 ST2、ST4 之间仅使第四开关晶体管 ST4 截止而第二开关晶体管 ST2 仍保持导通状态,驱动晶体管 DT 的漏极端子与第一节点 n1 连接,由此,驱动晶体管 DT 在第一驱动电源线 PL1 和第一节点 n1 之间连接成为二极管型。因此,第一节点 n1 的电压  $V_{n1}$  变为通过第一驱动电压 V1 和驱动晶体管 DT 的阈值电压  $V_{th}$  相加所得到的第一电压 ( $V1+V_{th}$ ),电容器 C1 的第一端子变为数据电压 Vdata,由此,对通过将第一驱动电压 V1 和驱动晶体管 DT 的阈值电压  $V_{th}$  相加得到的第一电压减去数据电压 Vdata 所获得的采样电压 ( $V1+V_{th}-V_{data}$ ) 进行采样并将其存储在电容器 C1 中。这样,在当前水平期间的采样期间 ( $t_2$ ) 内,在电容器 C1 中对用于补偿驱动晶体管 DT 的阈值电压  $V_{th}$  的偏差和第一驱动电压 V1 的压降的电压进行采样。

[0117] 在当前水平期间的采样期间 ( $t_2$ ) 的起始点,数据线 DLi 的电压变化可能会使第一节点 n1 的电压  $V_{n1}$  发生很大变化。与第一节点 n1 连接的辅助电容器 C2 可以抑制第一节点 n1 的电压  $V_{n1}$  的这种变化并使其最小化。

[0118] 在当前水平期间的采样期间 ( $t_2$ ) 内,优选在数据电压 Vdata 提供给电容器 C1 的第一端子之后使第四开关晶体管 ST4 截止。也就是说,如果在将数据电压 Vdata 提供给电容器 C1 的第一端子之前使第四开关晶体管 ST4 截止,那么提供给电容器 C1 的第一端子的数据电压 Vdata 可能会使第一节点 n1 的电压  $V_{n1}$  发生很大变化。这样,在采样期间 ( $t_2$ ) 内,第一节点 n1 的电压  $V_{n1}$  与通过将第一驱动电压 V1 和驱动晶体管 DT 的阈值电压  $V_{th}$  相加获得的第一电压 ( $V1+V_{th}$ ) 相比可能发生更大的变化。因此,在当前水平期间的采样期间 ( $t_2$ ) 内,为了防止随数据电压 Vdata 的供给而使第一节点 n1 发生大的电压变化,优选在使第四开关晶体管 ST4 截止之前提供数据电压 Vdata。

[0119] 然后,如图 7 和 8C 中所示,在与当前水平期间之后的第一个水平期间对应的保持期间 ( $t_3$ ) 内,将栅极高电压 VGH 的第一开关控制信号 SCS1 提供给第一开关控制线 SLi\_1; 将高电压 H 或 VGH 的第二开关控制信号 SCS2 提供给第二开关控制线 SLi\_2; 将高电压 H 或 VGH 的第三开关控制信号 SCS3 提供给第三开关控制线 SLi\_3; 将高电压 H 或 VGH 的第四开关控制信号 SCS4 提供给第四开关控制线 SLi\_4; 并将参考电压 Vref 和另一水平行的数据电压 Vdata' 顺序地提供给数据线 DLi。因此,在保持期间 ( $t_3$ ) 内,开关单元 112 将第一至第四开关晶体管 ST1、ST2、ST3、ST4 全部截止,由此,将采样期间 ( $t_2$ ) 内存储在电容器 C1 中的采样电压 ( $V1+V_{th}-V_{data}$ ) 保持一个水平期间。可以省略此保持期间 ( $t_3$ )。但优选提供保持期间 ( $t_3$ ),从而使得基于各个第一至第四开关控制信号 SCS1、SCS2、SCS3、SCS4 的状态变化的波形(或脉冲)稳定。

[0120] 然后,如图 7 和 8D 中所示,在发光期间 ( $t_4$ ) 的第一发光期间 ( $t_4-1$ ) 内(第一发光期间 ( $t_4-1$ ) 与当前水平期间之后的第二个水平期间的部分时间段对应),将栅极低电压 VGL 的第一开关控制信号 SCS1 提供给第一开关控制线 SLi\_1; 将高电压 H 或 VGH 的第二开关控制信号 SCS2 提供给第二开关控制线 SLi\_2; 将低电压 L 或 VGL 的第三开关控制信号 SCS3 提供给第三开关控制线 SLi\_3; 将高电压 H 或 VGH 的第四开关控制信号 SCS4 提供给第四开关控制线 SLi\_4; 将参考电压 Vref 提供给数据线 DLi。因此,在第一发光期间 ( $t_4-1$ ) 内,开关

单元 112 将第一至第四开关晶体管 ST1、ST2、ST3、ST4 当中的第一和第三开关晶体管 ST1、ST3 导通,由此,将参考电压  $V_{ref}$  提供给存储有采样电压  $(V_1+V_{th}-V_{data})$  的电容器 C1 的第一端子。这样,根据电容器 C1 的电压来导通驱动晶体管 DT,由此,发光装置 OLED 发射光。

[0121] 更详细地,在第一发光期间( $t_4-1$ )内,将第一和第三开关晶体管 ST1、ST3 分别导通,将第二和第四开关晶体管 ST2、ST4 截止,从而将提供给数据线 DLi 的参考电压  $V_{ref}$  提供给存储有采样电压  $(V_1+V_{th}-V_{data})$  的电容器 C1 的第一端子。这样,根据提供给电容器 C1 的第一端子的参考电压  $V_{ref}$ ,第一节点 n1 的电压  $V_{n1}$  变为通过将参考电压  $V_{ref}$  与采样期间( $t_2$ )内存储的采样电压  $(V_1+V_{th}-V_{data})$  相加所获得的电压  $(V_1+V_{th}-V_{data}+V_{ref})$ 。在第一发光期间( $t_4-1$ )内,驱动晶体管 DT 根据第二开关晶体管 ST2 的截止状态通过栅极电压和源极电压,即第一节点 n1 的电压  $V_{n1}$  和第一驱动电压  $V_1$  而导通。这样,如上面的等式 1 所示,由数据电压  $V_{data}$  和参考电压  $V_{ref}$  之差所确定的数据电流  $I_{oled}$  通过已导通的第三开关晶体管 ST3 而提供给发光装置 OLED,由此,发光装置 OLED 发射光。

[0122] 如从上面的等式 1 可知的,根据本发明第二实施方式的像素电路 110 去掉了第一驱动电压  $V_1$  和驱动晶体管 DT 的阈值电压  $V_{th}$ ,从而使得在第一发光期间( $t_4-1$ )内流入发光装置 OLED 的数据电流  $I_{oled}$  不受第一驱动电压  $V_1$  和驱动晶体管 DT 的阈值电压  $V_{th}$  的影响,也就是说,在第一发光期间( $t_4-1$ )内流入发光装置 OLED 的数据电流  $I_{oled}$  仅由数据电压  $V_{data}$  和参考电压  $V_{ref}$  之差来确定。

[0123] 然后,如图 7 和 8E 中所示,在发光期间( $t_4$ )的第二发光期间( $t_4-2$ )内(第二发光期间( $t_4-2$ )与当前水平期间之后的第二个水平期间的剩余时间段对应),将栅极高电压  $V_{GH}$  的第一开关控制信号 SCS1 提供给第一开关控制线 SLi\_1;将高电压 H 或  $V_{GH}$  的第二开关控制信号 SCS2 提供给第二开关控制线 SLi\_2;将低电压 L 或  $V_{GL}$  的第三开关控制信号 SCS3 提供给第三开关控制线 SLi\_3;将高电压 H 或  $V_{GH}$  的第四开关控制信号 SCS4 提供给第四开关控制线 SLi\_4;并且将随后水平期间的数据电压  $V_{data}'$  提供给数据线 DLi。因此,在第二发光期间( $t_4-2$ )内,开关单元 112 使第一、第二和第四开关晶体管 ST1、ST2、ST4 截止,同时导通第三开关晶体管 ST3,由此,发光装置 OLED 通过使电容器 C1 的第一端子浮置而利用电容器 C1 的电压来发射光。

[0124] 更详细地,在第二发光期间( $t_4-2$ )内,通过使第一开关晶体管 ST1 截止而使电容器 C1 的第一端子浮置,由此,提供给数据线 DLi 的数据电压  $V_{data}'$  不会被提供给电容器 C1 的第一端子。在这种情况下,随着电容器 C1 的第一端子处于浮置,第一节点 n1 的电压  $V_{n1}$  可能发生很大变化。如上所述,通过辅助电容器 C2 可以抑制第一节点 n1 的电压  $V_{n1}$  的变化并使该变化最小化。因此,在第二发光期间( $t_4-2$ )内,驱动晶体管 DT 通过第一驱动电压  $V_1$  和第一节点 n1 的已变化的电压  $V_{n1}$  来导通,由此,与第一发光期间( $t_4-1$ )相比以预定比率减小的数据电流通过已导通的第三开关晶体管 ST3 而提供给发光装置 OLED,从而使发光装置 OLED 发射光。在这种情况下,发光装置 OLED 的亮度与第一发光期间( $t_4-1$ )相比以预定比率减小。然而,由于第二发光期间( $t_4-2$ )非常短,因此,观众的眼睛观察不到第一和第二发光期间( $t_4-1, t_4-2$ )的亮度变化。

[0125] 同时,在第二发光期间( $t_4-2$ )之后,与随后帧的初始化期间( $t_1$ )之前交替地提供给数据线 DLi 的、随后水平期间的数据电压  $V_{data}'$  和参考电压  $V_{ref}$  一致,开关单元 112 交替地执行上述第一和第二发光期间( $t_4-1, t_4-2$ ),由此,发光装置 OLED 在当前帧的剩余时

间段发射光。

[0126] 如上所述,根据本发明第二实施方式的像素电路 110 及其驱动方法提供了与本发明第一实施方式相同的效果,并且也能够能够在初始化期间( $t_1$ )内通过利用第三驱动电压  $V_3$  而稳定地执行第一节点  $n_1$  的初始化。

[0127] 在根据本发明第二实施方式的像素电路 110 的上述开关单元 112 中,第二开关晶体管  $ST_2$  的第二电极与第三驱动电源线  $PL_3$  连接,但不限于这种结构。例如,第二开关晶体管  $ST_2$  的第二电极可以与第二驱动电源线  $PL_2$  连接,这也能够在初始化期间( $t_1$ )内稳定地执行第一节点  $n_1$  的初始化。

[0128] 另一方面,第二开关晶体管  $ST_2$  的第一电极与第二节点  $n_2$  连接,但不限于这种结构。例如,第二开关晶体管  $ST_2$  的第一电极可以与第一节点  $n_1$  连接,这也能够在初始化期间( $t_1$ )内稳定地执行第一节点  $n_1$  的初始化。在这种情况下,第二开关晶体管  $ST_2$  的第二电极可以与上述第二驱动电源线  $PL_2$  或第三驱动电源线  $PL_3$  连接。

[0129] 图 9 示出在根据本发明第二实施方式的像素电路及其驱动方法中,对于驱动晶体管的每个阈值电压,流入发光装置的电流随着数据电压的变化。

[0130] 如图 9 中所示,流入发光装置 OLED 的电流  $I_{oled}$  的电平与数据电压  $V_{data}$  成比例。然而,在相同的数据电压  $V_{data}$  的条件下,不管驱动晶体管  $DT$  的阈值电压  $V_{th}$  的偏差  $\Delta V_{th}$  如何都恒定地保持流入发光装置 OLED 的电流  $I_{oled}$  的电平。

[0131] 对于上面与根据本发明第一和第二实施方式的像素电路 110 有关的描述,驱动晶体管和开关晶体管形成为带有 P 型导电性的 PMOS 薄膜晶体管,但这不是必须的。例如,驱动晶体管和开关晶体管可以形成为带有 N 型导电性的 NMOS 薄膜晶体管。在这种情况下,NMOS 薄膜晶体管可以包括氧化物半导体。

[0132] 图 10 示出根据本发明实施方式的发光显示装置。

[0133] 参照图 10,根据本发明实施方式的发光显示装置包括显示面板 100、时序控制器 200、扫描驱动器 300、数据驱动器 400 和供电器 500。

[0134] 显示面板 100 包括多个像素(P),形成在由多条数据线  $DL_1$  至  $DL_m$ 、多个扫描线组  $SL_1$  至  $SL_n$  以及多条第一和第二驱动电源线  $PL_1$ 、 $PL_2$  所限定的每个像素区域,其中,每个扫描线组都被提供有多条第一至第三开关控制线  $SL_{i\_1}$ 、 $SL_{i\_2}$ 、 $SL_{i\_3}$ ," $i$ " 是 1 和 " $n$ " 之间的整数。

[0135] 每个像素 P 都包括图 2 中所示的根据本发明第一实施方式的像素电路 110。与每个扫描线组  $SL_1$  至  $SL_n$  连接的每个水平行的每个像素 P 都根据如图 3 和 4A 至 4E 中所示本发明第一实施方式的像素电路 110 的驱动方法来进行驱动。因此,对于每个像素 P 及其驱动方法的详细说明将由图 2、3 以及 4A 至 4E 的上述描述来代替。

[0136] 时序控制器 200 对从外部系统主体(未示出)或图形卡(未示出)输入的红色、绿色和蓝色输入数据 RGB 进行排列,以便使其处于适于驱动显示面板 100 的状态,然后将排列数据 R/G/B 提供给数据驱动器 400。

[0137] 并且,时序控制器 200 根据从外部系统主体或图形卡输入的时序同步信号 TSS 来控制用于扫描驱动器 300 和数据驱动器 400 中的每一个的驱动时序。也就是说,时序控制器 200 基于诸如垂直同步信号  $V_{sync}$ 、水平同步信号  $H_{sync}$ 、数据使能信号 DE、时钟信号 DCLK 等之类的时序同步信号 TSS 来生成扫描时序控制信号 STCS 和数据时序控制信号 DTCS,然后

通过利用所生成的扫描时序控制信号 STCS 和数据时序控制信号 DTCS 来分别控制扫描驱动器 300 和数据驱动器 400 的驱动时序。

[0138] 扫描驱动器 300 生成上述第一至第三开关控制信号(参见图 3), 第一至第三开关控制信号根据从时序控制器 200 提供的扫描时序控制信号 STCS 以一个水平期间为单位而移位;然后将所生成的第一至第三开关控制信号顺序地提供给多个扫描线组 SL1 至 SLn。在这种情况下,将第一开关控制信号 SCS1 提供给多个扫描线组 SL1 至 SLn 的每一个中的第一开关控制线 SL1\_1 至 SLn\_1;将第二开关控制信号 SCS2 提供给多个扫描线组 SL1 至 SLn 的每一个中的第二开关控制线 SL1\_2 至 SLn\_2;将第三开关控制信号 SCS3 提供给多个扫描线组 SL1 至 SLn 的每一个中的第三开关控制线 SL1\_3 至 SLn\_3。

[0139] 可以在上述显示面板 100 的薄膜晶体管工艺中通过面板内栅极(GIP)方法在显示面板 100 的一侧和 / 或另一侧的非显示区中形成扫描驱动器 300;或者可以通过玻璃上芯片(COG)方法将芯片型扫描驱动器 300 安装在非显示区上。

[0140] 数据驱动器 400 根据从时序控制器 200 提供的数据时序控制信号 DTCS 在与第一开关控制信号重叠的每个水平期间内将预定的参考电压 Vref 和数据电压 Vdata 交替地提供给对应的数据线 DL1 至 DLm。也就是说,数据驱动器 400 根据数据时序控制信号 DTCS 在每个水平期间的部分时间段(或前半期间)内生成预定的参考电压 Vref 并将生成的参考电压 Vref 提供给对应的数据线 DL1 至 DLm。并且,数据驱动器 400 响应于数据时序控制信号 DTCS 顺序地锁存从时序控制器 200 提供的排列数据 R/G/B;从多个不同的伽马电压中选择与锁存的排列数据 R/G/B 对应的伽马电压作为数据电压 Vdata;并且在每个水平期间的剩余时间段(或后半期间)内将选择的数据电压 Vdata 提供给对应的数据线 DL1 至 DLm。为此,数据驱动器 400 包括多个输出电压选择器(未示出),以便在每个水平期间交替地输出预定的参考电压 Vref 和数据电压 Vdata。多个输出电压选择器根据从时序控制器 200 提供的数据时序控制信号 DTCS 的数据输出选择信号而以每个水平期间的一半为单位进行切换,由此,在每个水平期间的部分时间段(或前半期间)内输出参考电压 Vref,并且在每个水平期间的剩余时间段(或后半期间)内输出数据电压 Vdata。

[0141] 供电器 500 通过利用外部提供的输入电源(Vin)来生成用于驱动像素电路的第一和第二驱动电压 V1、V2,然后将生成的第一和第二驱动电压 V1、V2 提供给像素电路的开关单元。在这种情况下,供电器 500 可以将第一驱动电压 V1 共同地或单独地提供给各个像素电路的开关单元的第一驱动电源线 PL1。而且,供电器 500 可以将第二驱动电压 V2 共同地或单独地提供给各个像素电路的开关单元的第二驱动电源线 PL2。

[0142] 如上所示,根据本发明实施方式的发光显示装置包括根据本发明第一实施方式的上述像素电路,并且通过该像素电路的上述驱动方法在显示面板 100 上显示图像,从而实现像素电路的功效。

[0143] 同时,根据本发明实施方式的发光显示装置可以进一步包括与第一和第二驱动电源线 PL1、PL2 的至少之一连接的检测器(未示出),其中,该检测器检测与每个像素电路中的驱动晶体管的阈值电压有关的信息和 / 或发光装置的畸变信息。

[0144] 根据本发明的另一方面,在根据本发明实施方式的上述发光显示装置中,显示面板 100 的每个像素 P 都包括参照图 6 描述的根据本发明第二实施方式的像素电路 110;与扫描线组 SL1 至 SLn 中的每一个连接的每个水平行的每个像素 P 都由参照图 7 和 8A 至 8E

描述的根据本发明第二实施方式的像素电路的驱动方法来进行驱动,从而显示图像。这样,对于每个像素 P 及其驱动方法的详细描述将由图 6、7 和 8A 至 8E 的上述描述来代替。在这种情况下,显示面板 100 的每个像素 P 都可以在由多条数据线 DL1 至 DLm、多个扫描线组 SL1 至 SLn 以及多个第一至第三驱动电源线 PL1、PL2、PL3 所限定的每个像素区域形成,其中每个扫描线组都被提供有多条第一至第四开关控制线 SLi1、SLi\_2、SLi\_3、SLi\_4。供电器 500 可以生成第三驱动电压 V3,并且将所生成的第三驱动电压 V3 共同地或单独地提供给第三驱动电源线 PL3。

[0145] 如上所述,根据本发明的像素电路及其驱动方法便于通过根据驱动晶体管 DT 的工作状态去掉阈值电压  $V_{th}$  以及根据第一驱动电源线 PL1 的电阻消除第一驱动电压 V1 的压降而实现补偿,从而可以防止因驱动晶体管 DT 的阈值电压  $V_{th}$  的偏差和第一驱动电压 V1 的压降所引起的画面质量下降。

[0146] 并且,在根据本发明的像素电路及其驱动方法的情况下,通过每个水平行来执行对于驱动晶体管 DT 的阈值电压  $V_{th}$  的补偿和发光装置 OLED 的周期性发光操作,从而可以防止闪烁现象。因此,其适于实现大尺寸和高分辨率。

[0147] 在不背离本发明的精神或范围的情况下对本发明进行各种修改和变化对于所属领域技术人员而言都是显而易见的。因此,本发明意在涵盖落入所附权利要求书范围及其等效范围内的对本发明的所有修改和变化。

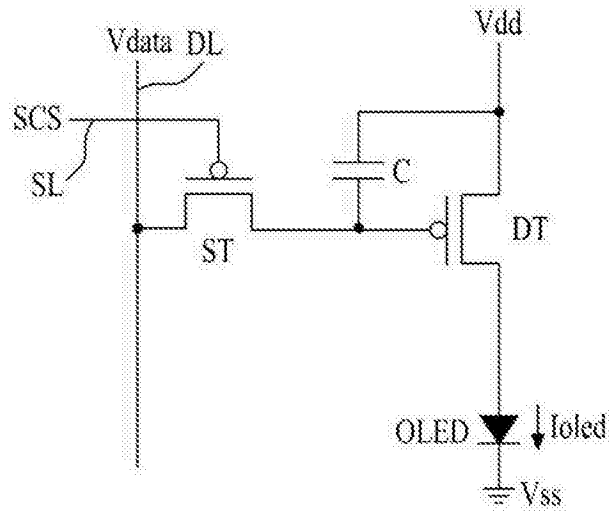


图 1

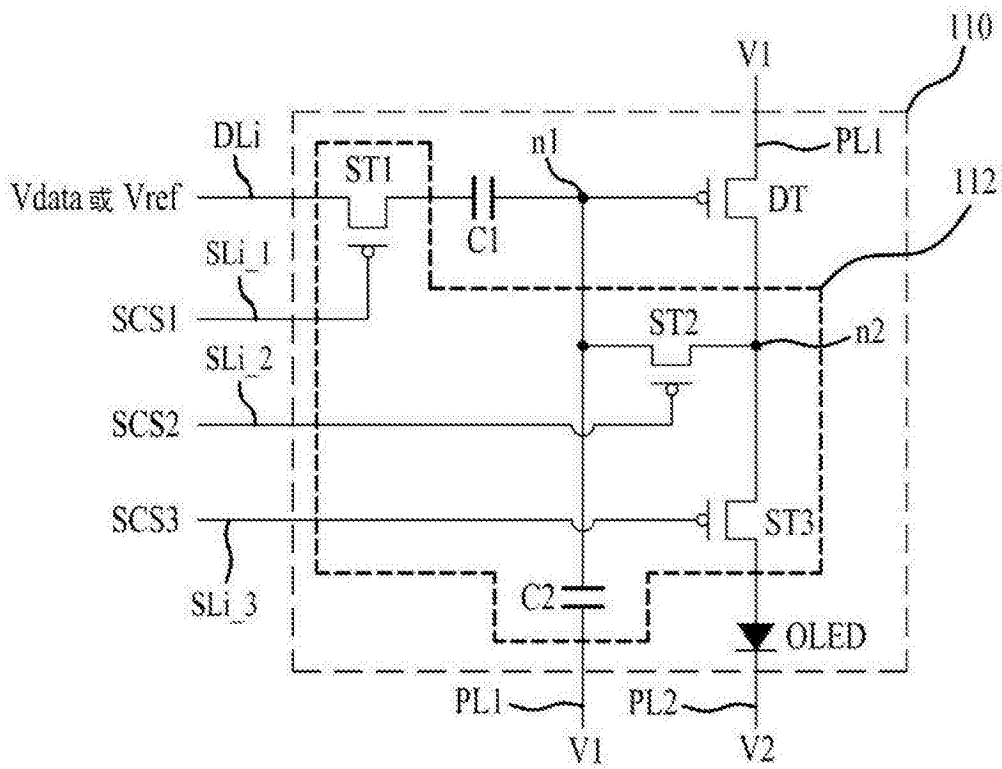


图 2

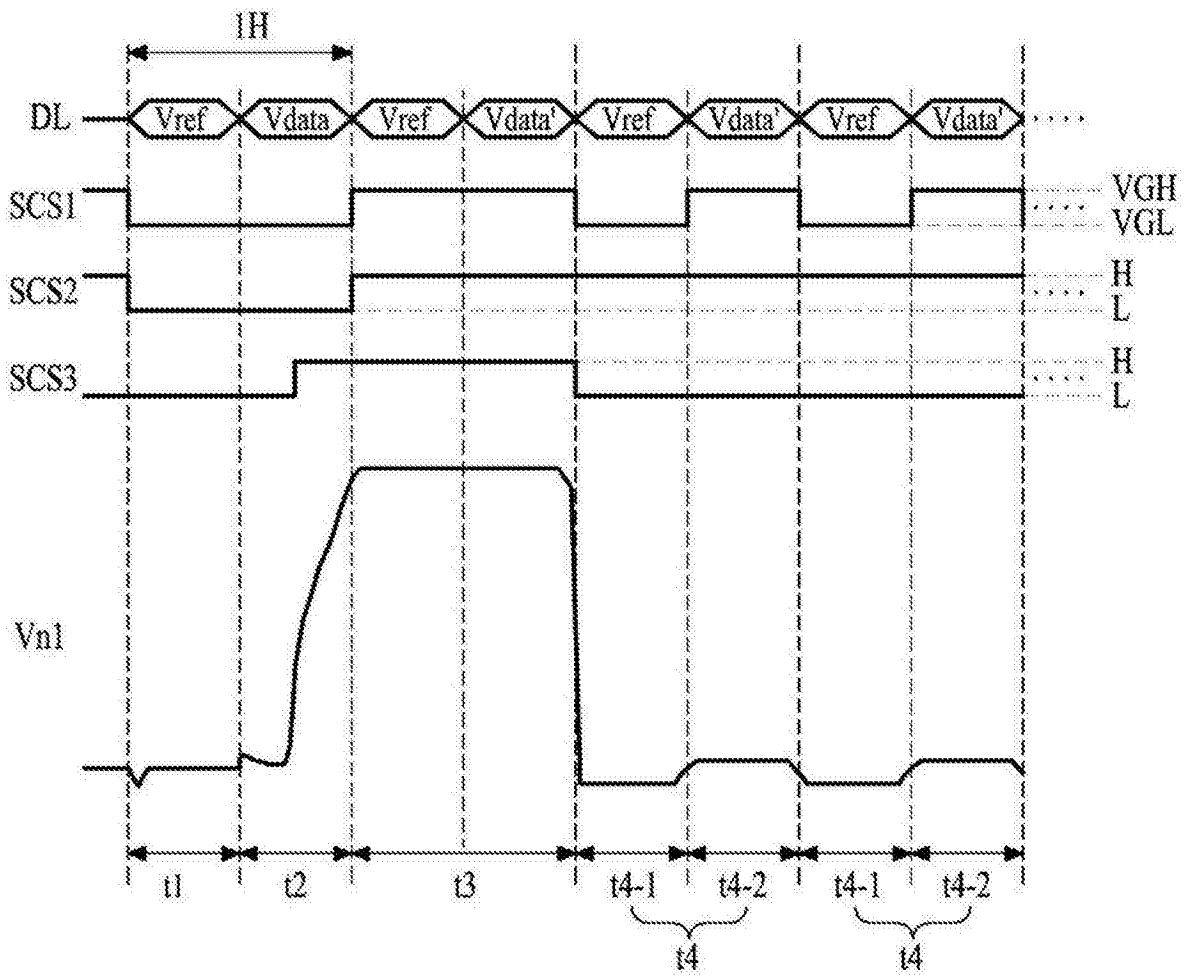


图 3

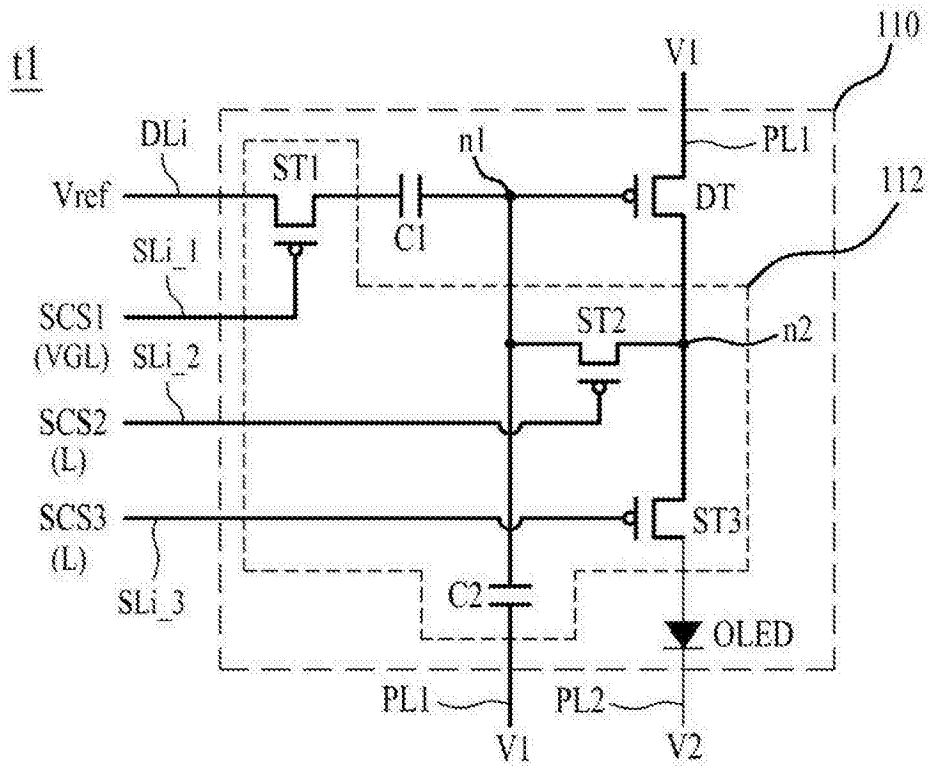


图 4A

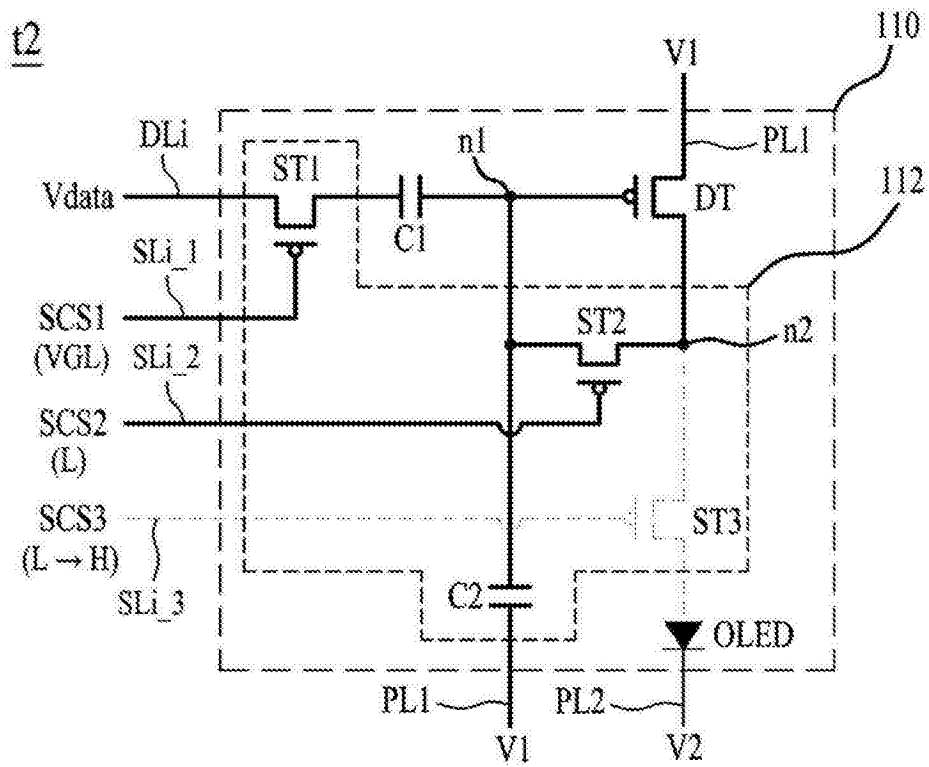


图 4B

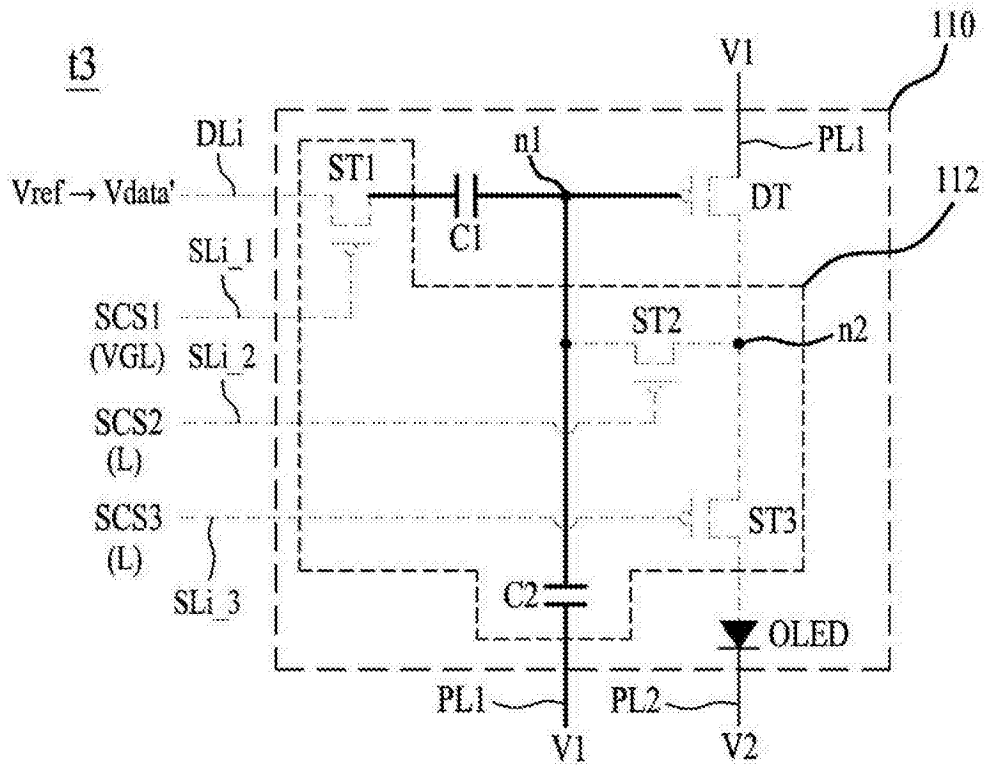


图 4C

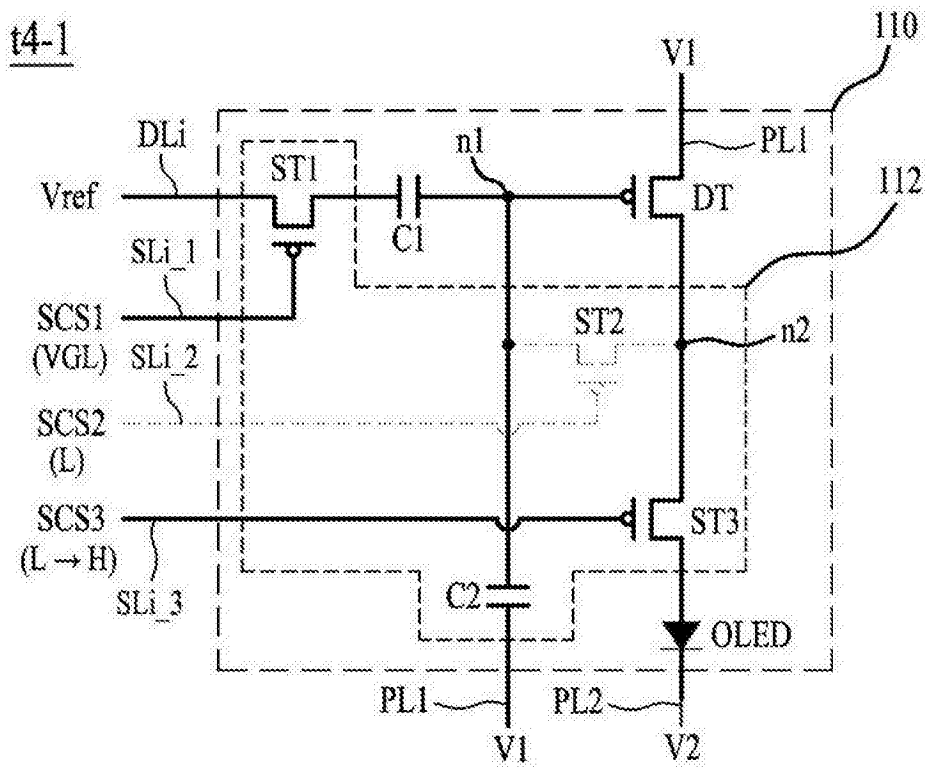


图 4D

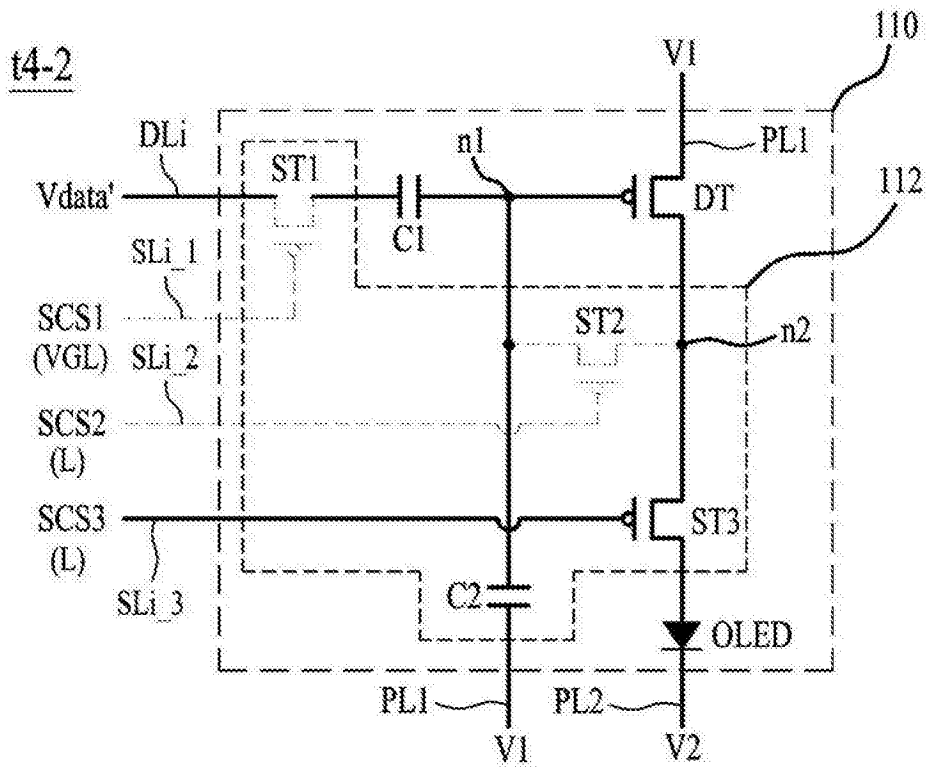


图 4E

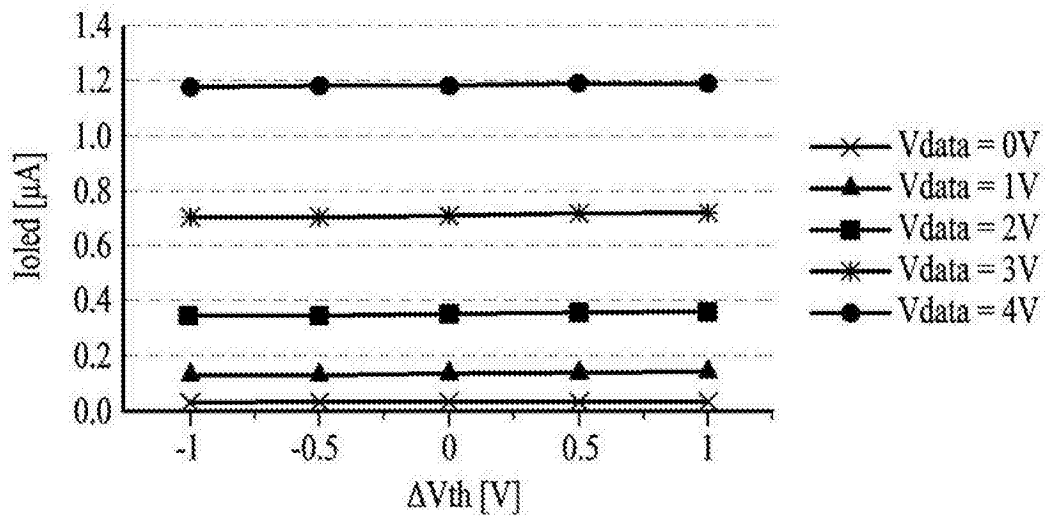


图 5

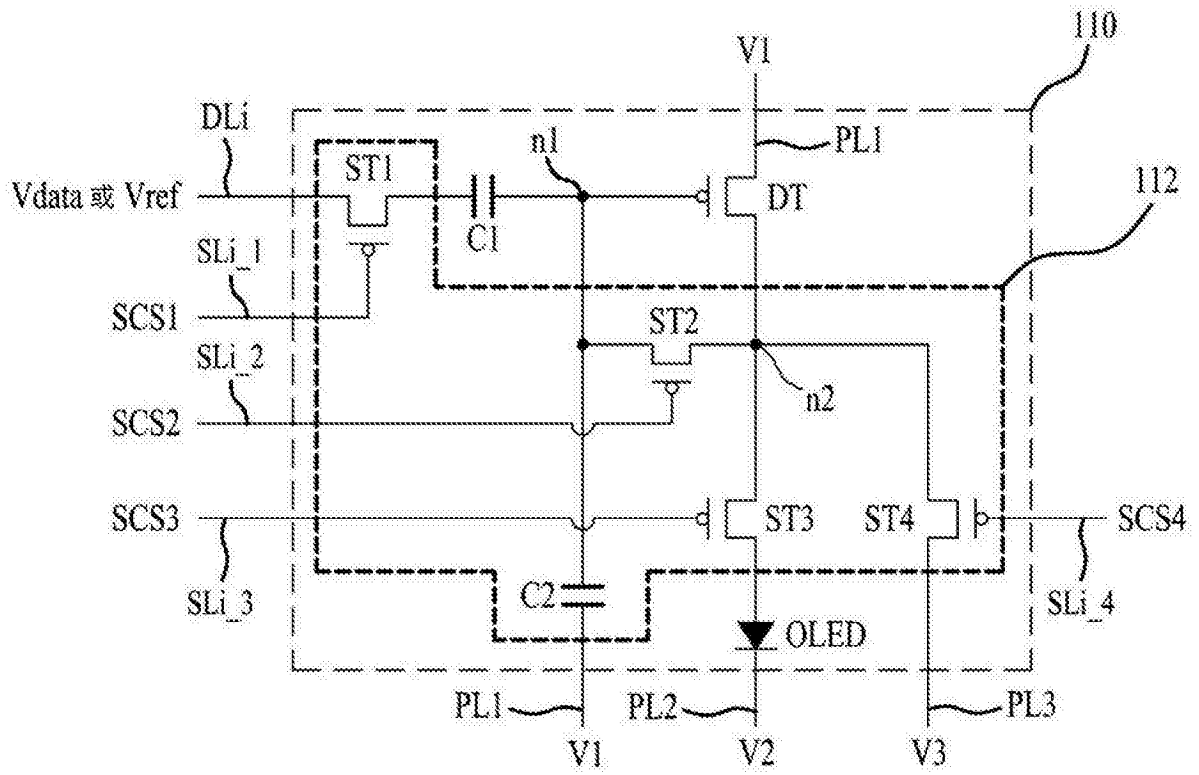


图 6

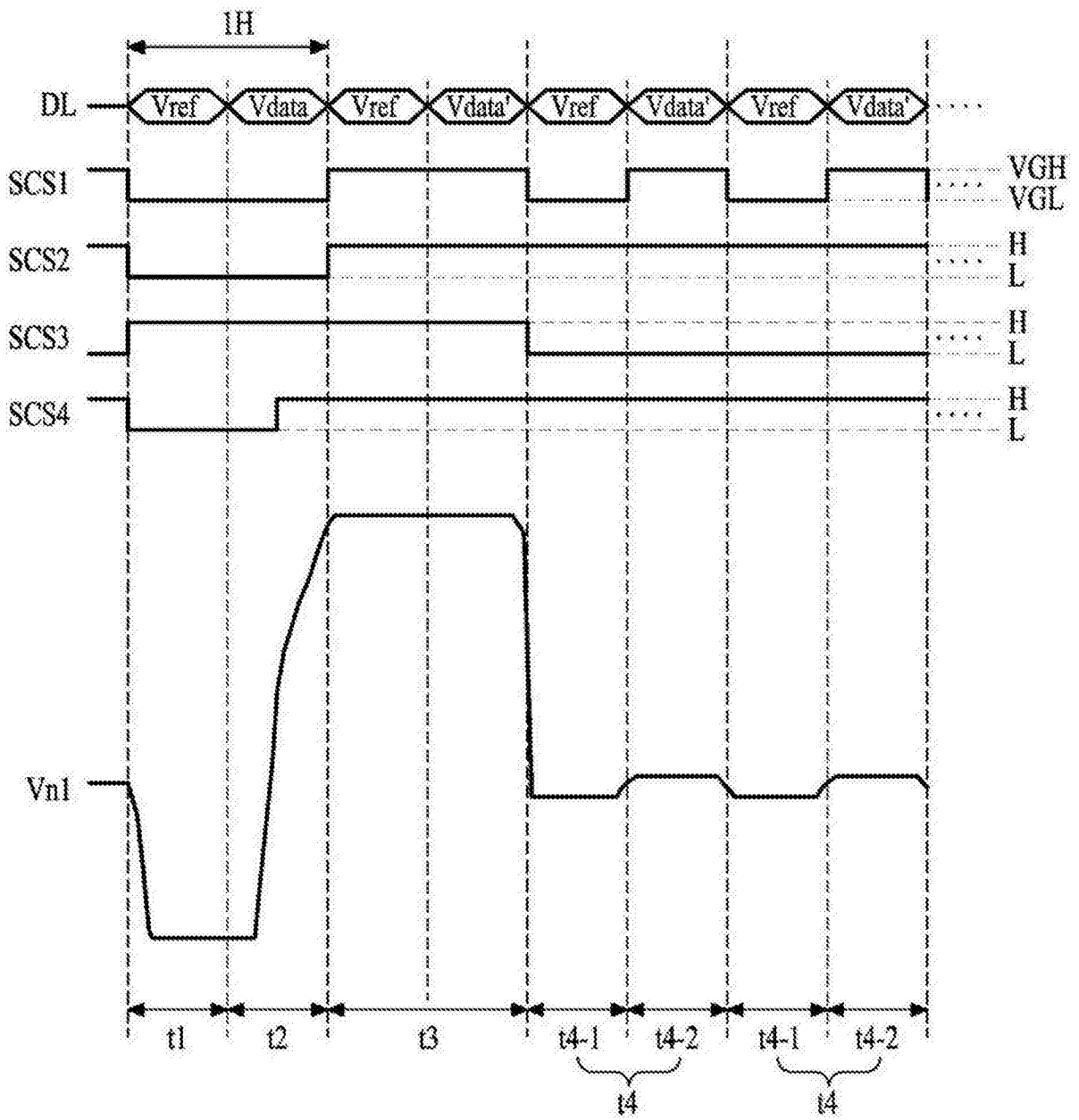


图 7



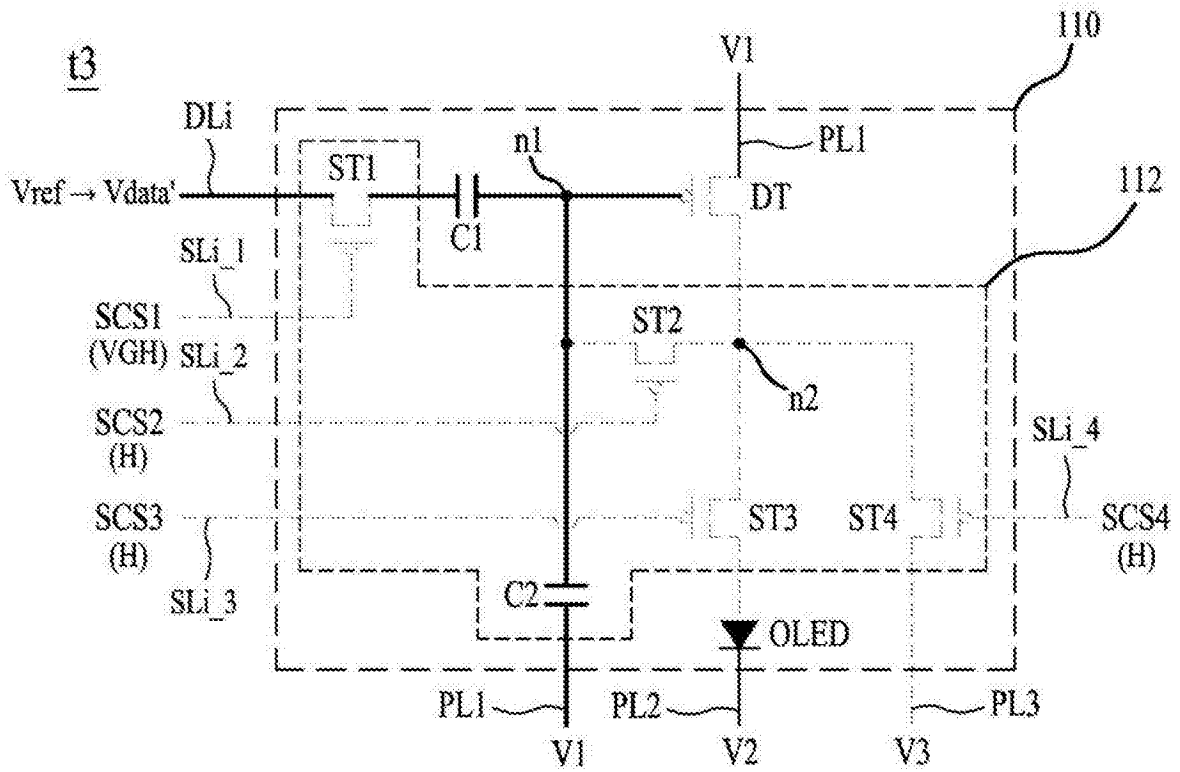


图 8C

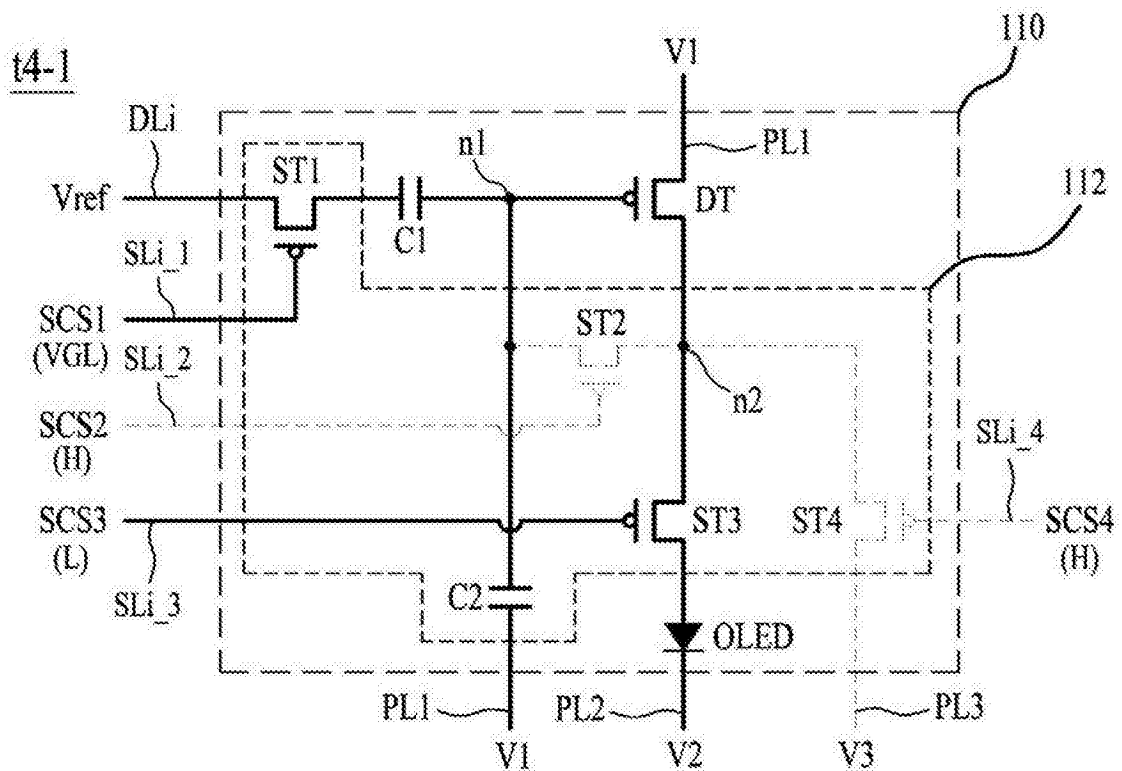


图 8D

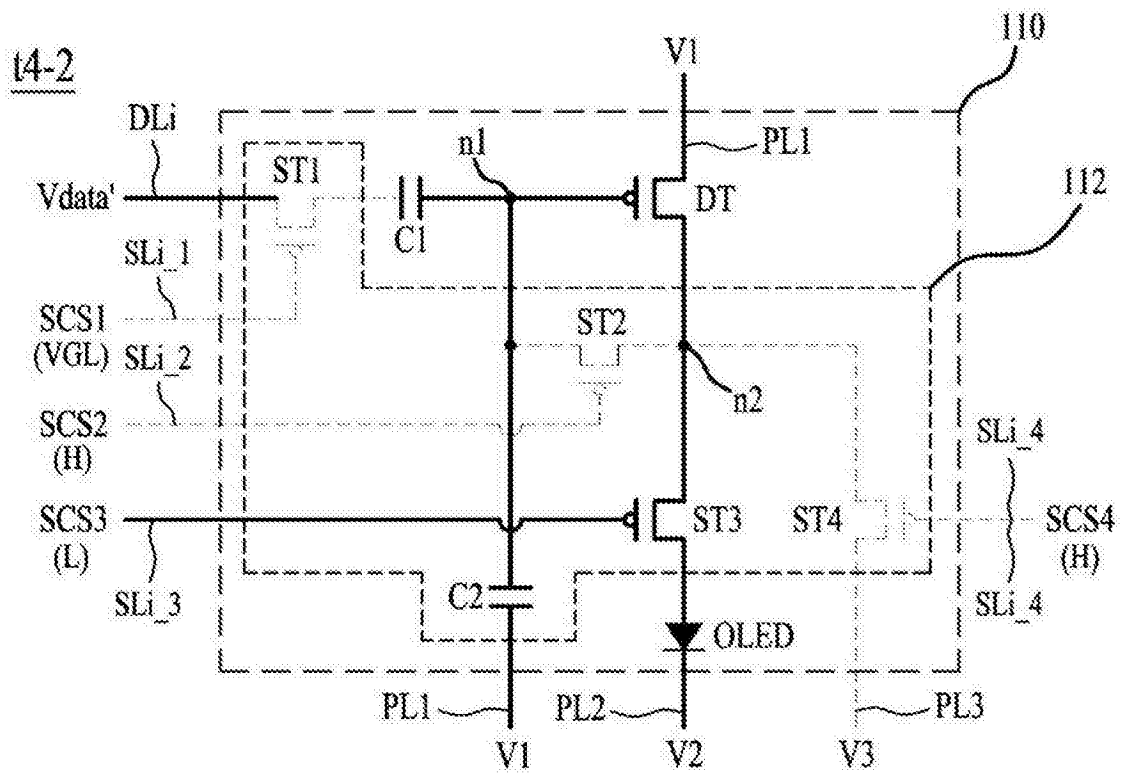


图 8E

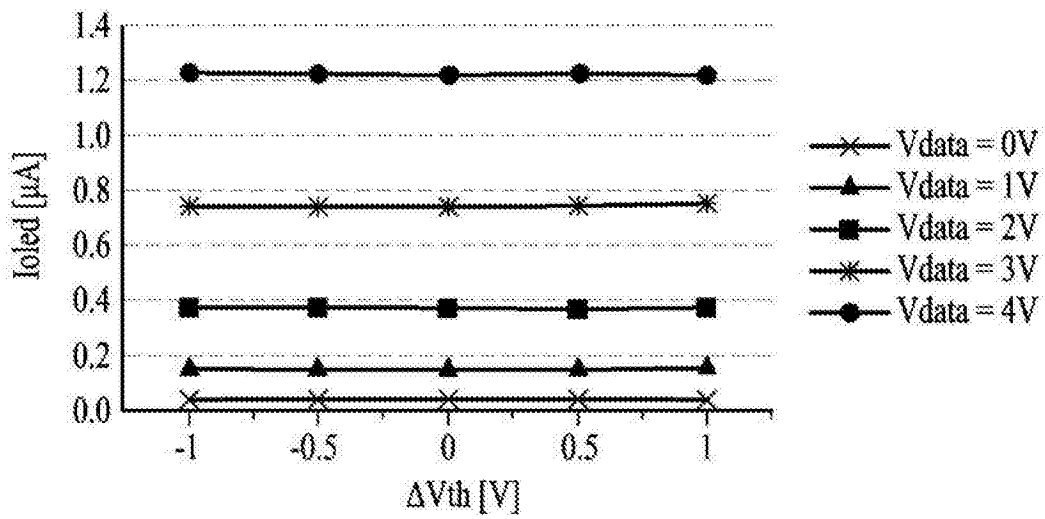


图 9

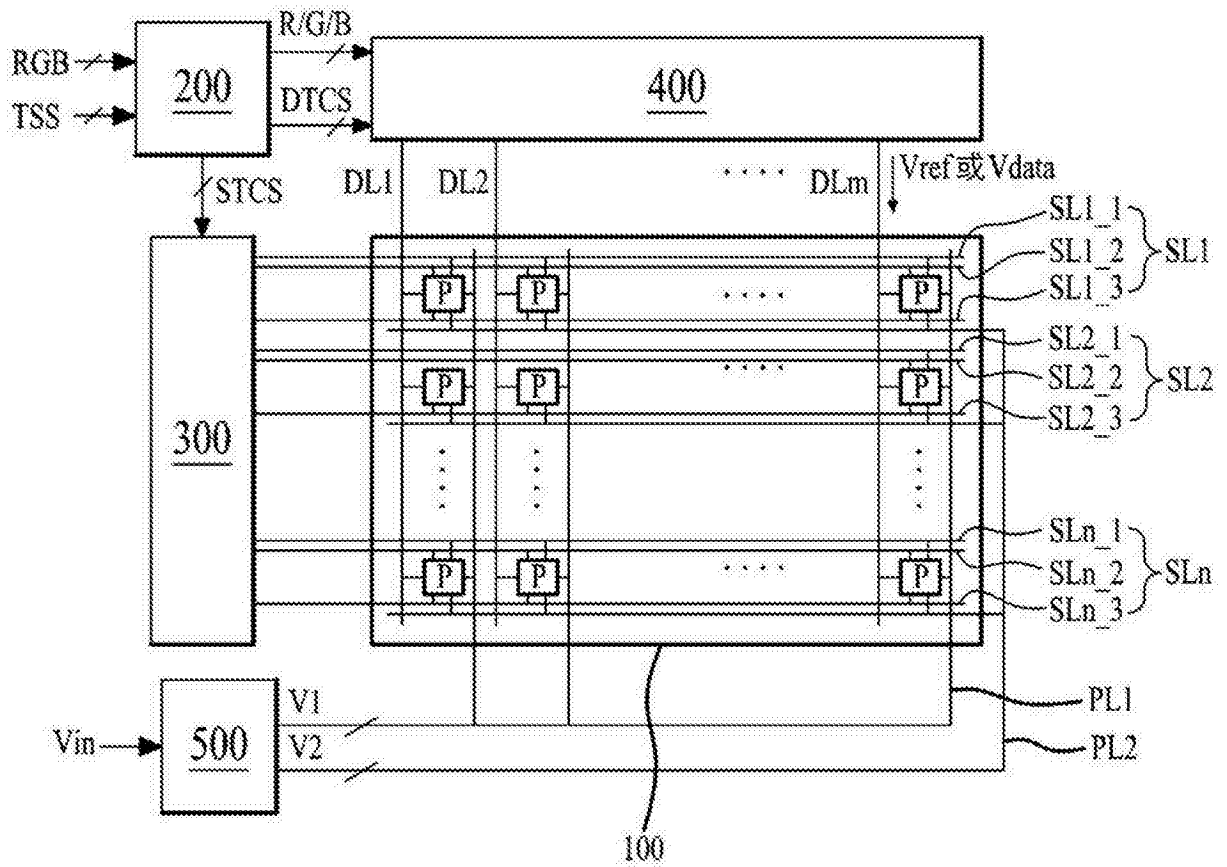


图 10

专利名称(译)	像素电路及其驱动方法及采用该电路的有机发光显示装置		
公开(公告)号	<a href="#">CN103700338B</a>	公开(公告)日	2016-03-30
申请号	CN201210568091.X	申请日	2012-12-24
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	金炯洙 李副烈 郑陈铉		
发明人	金炯洙 李副烈 郑陈铉		
IPC分类号	G09G3/20 G09G3/3233		
CPC分类号	G09G3/2048 G09G3/3233 G09G2300/043 G09G2300/0814 G09G2300/0819 G09G2300/0861 G09G2300/0876 G09G2320/0233 G09G2360/126 H05B47/10		
代理人(译)	徐金国 钟强		
优先权	1020120108355 2012-09-27 KR		
其他公开文献	CN103700338A		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明公开一种像素电路及其驱动方法及采用该电路的有机发光显示装置，该像素电路便于对用于控制发光装置工作状态的驱动晶体管的阈值电压进行补偿。该像素电路包括：发光装置，包括在阳极和阴极之间形成的有机发光单元；驱动晶体管，根据在栅极端子和源极端子之间施加的电压来控制发光装置的工作；电容器，包括第一和第二端子，向第一端子选择性地提供参考电压和数据电压，第二端子与对应于驱动晶体管的栅极端子的第一节点连接；及开关单元，在当前水平期间内对电容器初始化，将采样电压存储在电容器中，每当在当前水平期间之后将数据电压和参考电压提供给数据线时都基于电容器中存储的采样电压而使发光装置发射光。

