



(12)发明专利申请

(10)申请公布号 CN 110752246 A

(43)申请公布日 2020.02.04

(21)申请号 201911109063.X

(22)申请日 2019.11.13

(71)申请人 昆山国显光电有限公司

地址 215300 江苏省苏州市昆山市开发区
龙腾路1号4幢

(72)发明人 刘锦涛 许传志 谢正芳 敖伟
朱阳杰 张露 胡思明 宋艳芹

(74)专利代理机构 广东君龙律师事务所 44470
代理人 丁建春

(51) Int. Cl.

H01L 27/32(2006.01)

G09G 3/3225(2016.01)

G09G 3/3233(2016.01)

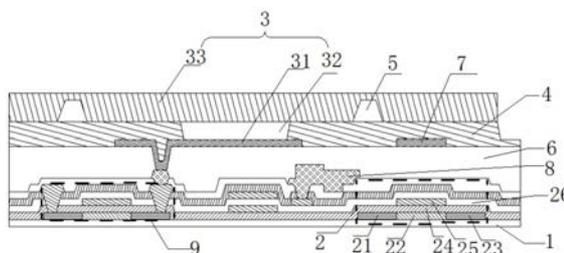
权利要求书1页 说明书7页 附图6页

(54)发明名称

一种阵列基板及显示面板

(57)摘要

本发明涉及显示面板技术领域,特别是涉及一种阵列基板及显示面板,所述阵列基板包括基板以及依次设置于所述基板上的像素驱动电路和有机发光单元,所述像素驱动电路包括用于驱动所述有机发光单元进行发光的驱动晶体管和与所述驱动晶体管的栅极连接的辅助薄膜晶体管,所述辅助薄膜晶体管远离所述基板一侧设置挡光层,所述挡光层在所述基板上的正投影覆盖所述辅助薄膜晶体管的栅极在所述基板上的正投影,本发明的阵列基板可以提高子像素显示的均一性,提高阵列基板的寿命。



1. 一种阵列基板,其特征在于,所述阵列基板包括基板(1)以及依次设置于所述基板(1)上的像素驱动电路和有机发光单元(3),所述像素驱动电路包括用于驱动所述有机发光单元(3)进行发光的驱动晶体管(9)和与所述驱动晶体管(9)的栅极连接的辅助薄膜晶体管(2),所述辅助薄膜晶体管(2)远离所述基板(1)一侧设置挡光层(7),所述挡光层(7)在所述基板(1)上的正投影覆盖所述辅助薄膜晶体管(2)的栅极在所述基板(1)上的正投影。

2. 根据权利要求1所述的阵列基板,其特征在于,所述有机发光单元(3)包括阳极层(31)、发光层(32)和阴极层(33),其中所述挡光层(7)与所述阳极层(31)同层设置。

3. 根据权利要求2所述的阵列基板,其特征在于,所述挡光层(7)由所述阳极层(31)延伸而成。

4. 根据权利要求1所述的阵列基板,其特征在于,所述有机发光单元(3)包括阳极层(31)、发光层(32)和阴极层(33),所述阵列基板包括像素定义层(4)和支撑柱(5),其中所述像素定义层(4)之间形成开口区,所述有机发光单元(3)的发光层(32)设置于所述开口区;所述支撑柱(5)设置于所述像素定义层(4)远离所述基板(1)一侧,所述支撑柱(5)用于支撑掩模板以蒸镀所述发光层(32);所述挡光层(7)与所述像素定义层(4)或所述支撑柱(5)同层设置。

5. 根据权利要求1所述的阵列基板,其特征在于,所述有机发光单元(3)包括阳极层(31)、发光层(32)和阴极层(33),所述阵列基板包括像素定义层(4)和支撑柱(5),其中所述像素定义层(4)之间形成开口区,所述有机发光单元(3)的发光层(32)设置于所述开口区;所述支撑柱(5)设置于所述像素定义层(4)远离所述基板(1)一侧,所述支撑柱(5)用于支撑掩模板以蒸镀所述发光层(32);所述挡光层(7)包括至少两个子挡光层,所述至少两个子挡光层分别与所述阳极层(31)、所述像素定义层(4)和所述支撑柱(5)中的至少两个同层设置。

6. 根据权利要求5所述的阵列基板,其特征在于,所述至少两个子挡光层包括与所述阳极层(31)同层设置的第一子挡光层(71)以及与所述支撑柱(5)同层设置的第二子挡光层(72)。

7. 根据权利要求1所述的阵列基板,其特征在于,所述阵列基板进一步包括用于连接参考电压的供电线(8),所述挡光层(7)与所述供电线(8)同层设置。

8. 根据权利要求7所述的阵列基板,其特征在于,所述挡光层(7)进一步连接所述参考电压。

9. 根据权利要求1所述的阵列基板,其特征在于,所述辅助薄膜晶体管(2)包括用于向所述驱动晶体管(9)的栅极提供补偿电压的辅助薄膜晶体管(2)。

10. 一种显示面板,其特征在于,包括权利要求1-9任一项所述的阵列基板。

一种阵列基板及显示面板

技术领域

[0001] 本发明涉及显示面板技术领域,特别是涉及一种阵列基板及显示面板。

背景技术

[0002] 有源矩阵有机发光二极管 (AMOLED) 显示器之类的有机发光二极管显示器包括有机发光二极管 (OLED) 阵列,其中,每个发光二极管由专用驱动晶体管控制。相对于常规液晶显示器 (LCD),AMOLED显示器的优点包括低功耗、制造灵活性、较快的刷新速率、较大的视角、更高的对比度、更轻质以及对柔性基板的顺从性。在AMOLED显示器中不存在背光,并因而每个像素具有不同的独立地发光的彩色OLED。OLED基于通过驱动晶体管提供的电流发光,每个像素消耗的电功率与由该像素产生的光强度相关。

[0003] 其中,对于部分像素受到环境光或OLED出射的光影响像素驱动电路的晶体管阈值电压变化,使得OLED存在差异性引起显示不均。

发明内容

[0004] 有鉴于此,本发明主要解决的技术问题是提供一种阵列基板及显示面板,能够提高阵列基板的发光单元显示均一性。

[0005] 为解决上述技术问题,本发明采用的一个技术方案是:提供一种阵列基板,阵列基板包括基板以及设置于基板上的像素驱动电路和有机发光单元,像素驱动电路包括用于驱动有机发光单元进行发光的驱动晶体管和与驱动晶体管的栅极连接的辅助薄膜晶体管,辅助薄膜晶体管远离基板一侧设置挡光层,挡光层在基板上的正投影覆盖辅助薄膜晶体管的栅极在基板上的正投影。

[0006] 通过设置挡光层覆盖辅助薄膜晶体管的栅极,减少有机发光单元或环境光向辅助薄膜晶体管的照射对辅助薄膜晶体管的影响,降低辅助薄膜晶体管的光生载流子,改善由于受环境光或有机发光单元的光所造成的不同子像素的显示不均,减小辅助薄膜晶体管漏电到驱动晶体管,进而提高阵列基板的使用寿命。

[0007] 其中,有机发光单元包括阳极层、发光层和阴极层,其中挡光层与阳极层同层设置。通过挡光层与阳极层同层设置,可以使得挡光层遮挡辅助薄膜晶体管的栅极,同时不增加阵列基板制作步骤。

[0008] 其中,挡光层由阳极层延伸而成。使得挡光层与阳极层连接为一体,挡光层结合阳极对辅助薄膜晶体管的栅极挡光达到较广的角度。

[0009] 其中,有机发光单元包括阳极层、发光层和阴极层,阵列基板包括像素定义层和支撑柱,其中像素定义层之间形成开口区,有机发光单元的发光层设置于开口区;支撑柱设置于像素定义层远离基板一侧,支撑柱用于支撑掩膜板以蒸镀发光层;挡光层与像素定义层或支撑柱同层设置。使得阵列基板制作过程不会增加制作步骤,且可以达到遮挡辅助薄膜晶体管的栅极,改善不同子像素的显示不均发生,减小辅助薄膜晶体管漏电到驱动晶体管,提高阵列基板的使用寿命。挡光层与支撑柱同层设置时,挡光层至少可以遮挡环境光或有

机发光单元的发光层所发出的光对辅助薄膜晶体管的影响。

[0010] 其中,有机发光单元包括阳极层、发光层和阴极层,阵列基板包括像素定义层和支撑柱,其中像素定义层之间形成开口区,有机发光单元的发光层设置于开口区;支撑柱设置于像素定义层远离基板一侧,支撑柱用于支撑掩膜板以蒸镀发光层;挡光层包括至少两个子挡光层,至少两个子挡光层分别与阳极层、像素定义层和支撑柱中的至少两个同层设置。可以采用至少两个子挡光层对辅助薄膜晶体管进行遮挡,使得遮挡效果更佳,阵列基板制作过程中只要两个子挡光层的集合在基板上的正投影覆盖辅助薄膜晶体管的栅极在基板上的正投影即可,使得制作步骤可调控性更大,便于阵列基板的制作。

[0011] 其中,至少两个子挡光层包括与阳极层同层设置的第一子挡光层以及与支撑柱同层设置的第二子挡光层。当采用包括与阳极同层和与支撑柱同层的两个子挡光层时,挡光效果达到最佳,阵列基板制作过程可调控性更大。

[0012] 其中,阵列基板进一步包括用于连接参考电压的供电线,挡光层与供电线同层设置。通过挡光层与供电线同层设置,可以不增加阵列基板制作步骤,且挡光层可以遮挡环境光或有机发光单元的光对辅助薄膜晶体管的栅极照射。

[0013] 其中,挡光层进一步连接参考电压。当挡光层与供电线连为一体时,挡光层进一步连接参考电压,供电线可以将辅助薄膜晶体管的电荷通过接地导出,实现对辅助薄膜晶体管的静电防护,提高阵列基板的使用寿命。

[0014] 其中,辅助薄膜晶体管包括用于向驱动晶体管的栅极提供补偿电压的辅助薄膜晶体管。对驱动晶体管的栅极提供补偿电压的像素驱动电路能够降低阵列基板显示不均,提高显示效果,其中能够为驱动晶体管的栅极提供补偿电压的辅助薄膜晶体管对电流敏感,对像素驱动电路的电压影响比较大,通过对其遮挡,降低有机发光单元或环境光对像素电路的影响。

[0015] 为解决上述技术问题,本发明采用的又一个技术方案是:提供一种显示面板,包括上述的阵列基板。使得显示面板可以改善由于受环境光或有机发光单元的光所造成的不同子像素的显示不均;提高显示面板显示的均一性和使用寿命。

[0016] 本发明的有益效果是:区别于现有技术,本发明提供的一种阵列基板通过设置挡光层覆盖辅助薄膜晶体管的栅极,减少有机发光单元或环境光向辅助薄膜晶体管的照射对辅助薄膜晶体管的影响,降低与驱动晶体管栅极相连接的辅助晶体管的光生载流子,改善由于受环境光或有机发光单元的光所造成的不同子像素的显示不均,减小辅助薄膜晶体管漏电到驱动晶体管,提高阵列基板的使用寿命。

附图说明

[0017] 图1是本发明阵列基板第一实施例的剖面结构示意图;

[0018] 图2是本发明像素驱动电路一实施例的电路结构示意图;

[0019] 图3是本发明阵列基板第二实施例的剖面结构示意图;

[0020] 图4是本发明阵列基板第三实施例的剖面结构示意图;

[0021] 图5是本发明阵列基板第四实施例的剖面结构示意图;

[0022] 图6是本发明阵列基板第五实施例的剖面结构示意图;

[0023] 图7是本发明阵列基板第六实施例的剖面结构示意图;

- [0024] 图8是本发明阵列基板第七实施例的剖面结构示意图；
[0025] 图9是本发明阵列基板第八实施例的剖面结构示意图；
[0026] 图10是本发明阵列基板第九实施例的剖面结构示意图；
[0027] 图11是本发明阵列基板第十实施例的剖面结构示意图。

具体实施方式

[0028] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述。

[0029] 一种阵列基板,如图1所示,阵列基板包括基板1以及设置于基板1上的像素驱动电路和有机发光单元3,像素驱动电路包括用于驱动有机发光单元3进行发光的驱动晶体管9和与驱动晶体管9的栅极连接的辅助薄膜晶体管2,辅助薄膜晶体管2远离基板1一侧设置挡光层7,挡光层7在基板1上的正投影覆盖辅助薄膜晶体管2的栅极在基板1上的正投影。

[0030] 以上为本发明实施例的核心内容,通过在驱动电路中与驱动晶体管9的栅极连接的辅助薄膜晶体管2远离基板1一侧设置挡光层7,通过设置挡光层7,可以遮挡辅助薄膜晶体管2的栅极,减少有机发光单元3或环境光向辅助薄膜晶体管2的照射对辅助薄膜晶体管2的影响,从而可以改善由于受环境光或有机发光单元3的光所造成的不同子像素的显示不均;且本发明实施例的挡光层7遮挡辅助薄膜晶体管2的栅极,降低光生载流子,从而减小辅助薄膜晶体管2漏电到驱动晶体管9,提高阵列基板的使用寿命。

[0031] 需要说明的是,本发明实施例中,挡光层7在基板1上的正投影覆盖辅助薄膜晶体管2的栅极在基板1上的正投影。在其他实施例中,挡光层7在基板1上的正投影也可以完全覆盖辅助薄膜晶体管2;即只要能够满足挡光层7在基板1上的正投影覆盖辅助薄膜晶体管2的栅极的其他变形均可。

[0032] 具体地,本发明实施例的驱动电路以7T1C像素电路为例,如图2所示,现有的7T1C像素驱动电路包括七个薄膜晶体管T1、T2、T3、T4、T5、T6以及T7,其中VDD为电源正电压,数据电压为VData,EM为控制信号。其中T1为驱动晶体管,T2、T3、T4、T5、T6以及T7晶体管为薄膜晶体管,薄膜晶体管T3与驱动晶体管T1的栅极连接,薄膜晶体管T2和T3的作用是在写入阶段把VData电压写入到驱动晶体管T1及有机发光单元,通过驱动晶体管T1给予有机发光单元提供驱动电流,使得有机发光单元发光;薄膜晶体管T3向驱动晶体管T1的栅极提供补偿电压,即薄膜晶体管T3为本发明实施例中的与驱动晶体管9的栅极连接的辅助薄膜晶体管2。其中与驱动晶体管T1的栅极连接的薄膜晶体管T3对电流比较敏感,其对像素驱动电路的电压影响比较大。本发明实施例,通过设置挡光层7对薄膜晶体管T3遮挡,使得降低光生载流子,从而减小辅助薄膜晶体管T3漏电到驱动晶体管T1,进而提高阵列基板的使用寿命。

[0033] 具体地,本发明实施例的薄膜晶体管T3为双栅晶体管,可以提高驱动晶体管T1的电位稳定性,从而降低电位变化对驱动电流的影响,提高有机发光单元3显示的稳定性。在其他实施例中,薄膜晶体管T3也可以为单栅晶体管。本发明实施例的像素驱动电路为7T1C电路,在其他实施例中,像素驱动电路也可以为其他电路,例如6T1C、6T2C电路。

[0034] 其中,继续如图1所示,有机发光单元3包括阳极层31、发光层32和阴极层33,其中挡光层7与阳极层31同层设置。具体地,阳极层31设置于像素驱动电路与发光层32之间,发光层32位于阳极层31和阴极层33之间,本发明实施例中,挡光层7和阳极层31同层设置,即

本发明实施例中阳极层31和挡光层7由同一材料层图案化而成。阳极层31一般为挡光金属层,具有挡光作用。

[0035] 继续如图1所示,本发明一实施例中,阳极层31和挡光层7由同一材料层图案化而成,在图案化时,挡光层7和相邻的阳极层31区域为分体结构,即挡光层7和阳极层31为同层,挡光层7和相邻的阳极层31区域不具有连续性,两者之间存在间隙。挡光层7和阳极层31区域存在间隙,使得相邻的阳极层31之间存在间隙,降低阳极层31短路的概率。

[0036] 在发明另一实施例中,如图3所示,在图案化时,挡光层7和相邻的阳极层31区域为一体结构,挡光层7是由阳极层31延伸而成的,使得挡光层7为阳极层31的一部分。阳极层31中的一部分作为挡光层7设置于辅助薄膜晶体管2的上方,且能够遮挡辅助薄膜晶体管2的栅极,使得阳极层31在所述基板1上的正投影覆盖所述辅助薄膜晶体管2的栅极在所述基板1上的正投影。

[0037] 以上两实施例中,挡光层7和相邻的阳极层31区域为一体结构或分体结构,其中挡光层7仅需要遮挡与驱动晶体管9的栅极相连的辅助薄膜晶体管2的栅极即可,挡光层7所需要设置的面积较小,对阳极层31的设置影响较小,挡光层7和阳极层31同层设置时,相邻的发光单元的阳极层31出现短路现象极低或几乎不会出现短路的现象。且阳极层31和挡光层7由同一材料层图案化而成,在阵列基板的制作过程中,不会增加制作步骤。

[0038] 其中,如图4所示,有机发光单元3包括阳极层31、发光层32和阴极层33,阵列基板包括像素定义层4和支撑柱5,其中像素定义层4之间形成开口区,有机发光单元3的发光层32设置于开口区,阳极层31设置于发光层32和像素驱动电路之间;支撑柱5设置于像素定义层4远离基板1一侧,支撑柱5用于支撑掩模板以蒸镀发光层32,阴极层33设置于像素定义层4、支撑柱5及发光层32之上。

[0039] 本发明再一实施例中,继续如图4所示,挡光层7与像素定义层4同层设置,像素定义层4采用不透光材料,像素定义层4设置于像素驱动电路上,且像素定义层4覆盖与所述驱动晶体管9的栅极连接的辅助薄膜晶体管2,能够对辅助薄膜晶体管2进行遮挡,可以防止发光层32发出的光或环境光对辅助薄膜晶体管2产生影响。

[0040] 本发明又一实施例中,如图5所示,挡光层7与支撑柱5同层设置。即支撑柱5作为挡光层7,设置于像素定义层4上方,且支撑柱5在所述基板1上的正投影覆盖所述辅助薄膜晶体管2的栅极在所述基板1上的正投影。通过设置支撑柱5遮挡辅助薄膜晶体管2的栅极,可以遮挡环境光或发光层32发出的光向辅助薄膜晶体管2的栅极垂直于阵列基板方向射出的光。同时支撑柱5作为挡光层7不会增加阵列基板制作步骤。

[0041] 在本发明再又一实施例中,如图6所示,挡光层7包括至少两个子挡光层,至少两个子挡光层分别与阳极层31、像素定义层4和支撑柱5中的至少两个同层设置。其中,至少两个子挡光层包括与阳极层31同层设置的第一子挡光层71以及与支撑柱5同层设置的第二子挡光层72。当同时采用至少两个子挡光层进行对与驱动晶体管9的栅极连接的辅助薄膜晶体管2的栅极进行遮挡时,至少两个子挡光层在基板1上的正投影分别覆盖辅助薄膜晶体管2的栅极在所述基板1上的正投影,通过两个子挡光层分别对辅助薄膜晶体管2的栅极进行遮挡,可以使得对辅助薄膜晶体管2的栅极的挡光效果更佳,极大的减少有机发光单元3或环境光向辅助薄膜晶体管2的照射对辅助薄膜晶体管2的影响,改善由于受环境光或有机发光单元3的光所造成的不同子像素的显示不均;减小辅助薄膜晶体管2漏电到驱动晶体管9,提

高阵列基板的使用寿命。本实施例中,第一子挡光层71由同一材料层图案化而成,第一子挡光层71也可以是和阳极层31为分体结构,第一子挡光层71和相邻的阳极层31区域不具有连续性,两者之间存在间隙;在其他实施例中,如图7所示,第一子挡光层71是由阳极层31延伸而成的,第一子挡光层71与阳极层31为一体结构。

[0042] 本发明实施例中,至少两个子挡光层包括与阳极层31同层设置的第一子挡光层71以及与支撑柱5同层设置的第二子挡光层72。作为变形,如图8所示,至少两个子挡光层7包括与阳极层31同层设置的第一子挡光层71、与支撑柱5同层设置的第二子挡光层72和与像素定义层4同层设置的第三子挡光层73;或至少两个子挡光层也可以包括与阳极层31同层设置的第一子挡光层71,以及与像素定义层4同层设置的第三子挡光层73,其中像素定义层4采用不透光材料或半透光材料;或至少两个子挡光层包括与支撑柱5同层设置的第二子挡光层72,以及与像素定义层4同层设置的第三子挡光层73。通过两个子挡光层或三个子挡光层对辅助薄膜晶体管2的栅极进行遮挡,可以从多方位多角度进行遮挡,使得遮挡效果达到较佳状态。

[0043] 本发明实施例中,至少两个子挡光层在基板1上的正投影分别覆盖辅助薄膜晶体管2的栅极在所述基板1上的正投影。作为变形,如图9所示,至少两个子挡光层在基板1上的正投影分别与辅助薄膜晶体管2的栅极在所述基板1上的正投影部分重叠,至少两个子挡光层在基板1上的正投影的集合可以覆盖与辅助薄膜晶体管2的栅极在所述基板1上的正投影;例如可以通过与阳极层31同层设置的第一子挡光层71在基板1上的正投影部分与辅助薄膜晶体管2的栅极在所述基板1上的正投影部分重叠,与支撑柱5同层设置的第二子挡光层72在基板1上的正投影部分与辅助薄膜晶体管2的栅极在所述基板1上的正投影另一部分重叠,且第一子挡光层71和第二子挡光层72在基板1上的正投影的集合覆盖与辅助薄膜晶体管2的栅极在所述基板1上的正投影;通过两个子挡光层组合进行遮挡辅助薄膜晶体管2的栅极,可以使得在阵列基板制作过程中可以合理规划挡光层7及各层的位置设置,可以弥补通过一层挡光层7完全遮挡辅助薄膜晶体管2的栅极所存在的不足,使得阵列基板的制作灵活度更高,且可以到达使得子像素显示均一,减小辅助薄膜晶体管2漏电到驱动晶体管9,提高阵列基板使用寿命的效果。

[0044] 其中,如图10所示,阵列基板进一步包括用于连接参考电压的供电线8,挡光层7与供电线8同层设置。本实施例中,供电线8为金属层,供电线8和挡光层7由同一金属材料层图案化而成,供电线8可以作为一稳定的信号源,可以对辅助薄膜晶体管2进行电场保护。本实施例中,挡光层7与供电线8连接为一体,使得挡光层7也连接参考电压。本发明实施例的挡光层7在所述基板1上的正投影覆盖所述辅助薄膜晶体管2的栅极在所述基板1上的正投影,可以极大的减少或避免外界光和有机发光单元3发出的光所造成的不同子像素的显示不均;且本发明实施例的挡光层7遮挡辅助薄膜晶体管2的栅极,降低光生载流子,同时,可以使得辅助薄膜晶体管2产生的额外的电荷可以通过地线导出,使得电荷释放;从而减小辅助薄膜晶体管2漏电到驱动晶体管9,进而提高阵列基板的使用寿命。作为变形,供电线8也可以用于接收其他电源信号。作为变形,如图10所示,供电线8和挡光层7由同一金属材料层图案化而成,挡光层7与供电线8之间为分体结构,使得挡光层7与供电线8之间存在间隙。

[0045] 本发明实施例提供一种阵列基板的制作方法,如图3所示,包括以下步骤:

[0046] S1:在基板1的一侧主表面上形成像素驱动电路,其中像素驱动电路包括驱动晶体

管9和辅助薄膜晶体管2,以及设置在驱动晶体管9和辅助薄膜晶体管2上的钝化层26,其中钝化层26形成有过孔,在钝化层26上形成有图案化的金属薄膜,其中辅助薄膜晶体管2与驱动晶体管9的栅极通过过孔连接。

[0047] 本实施例中,基板1可以包括柔性衬底以及设置在柔性衬底上的缓冲层。在其他实施例中,基板1也可以为玻璃衬底以及设置在玻璃衬底上的缓冲层。

[0048] 本实施例中,辅助薄膜晶体管2包括设置在基板1上的源极21和漏极23,以及设置在源极21和漏极23之间的有源层22,其中源极21和漏极23为非晶硅,有源层22为多晶硅,设置在基板1及源极21、漏极23和有源层22上的栅极绝缘层24,设置在栅极绝缘层24上的栅极25。驱动晶体管9也包括与辅助薄膜晶体管2类似结构,在此不再赘述。

[0049] S2:在像素驱动电路远离基板1一侧形成平坦化层6,利用光掩膜工艺,在钝化层26及平坦化层6与驱动晶体管9的漏极对应部分形成过孔;

[0050] S3:在平坦化层6远离基板1层一侧沉积一层挡光金属膜,利用光掩膜工艺对挡光金属膜进行刻蚀,将其图案化,形成有机发光单元3阳极层31和挡光层7,挡光层7与阳极层31同层设置,且两者为一体结构,其中挡光层7设置于与驱动晶体管9的栅极连接的辅助薄膜晶体管2远离基板1一侧,挡光层7在基板1上的正投影覆盖辅助薄膜晶体管2的栅极25在基板1上的正投影。

[0051] S4:在平坦化层6及图案化的挡光金属膜层上形成像素定义层4,利用光掩膜工艺,在像素定义层4上形成开口区;

[0052] S5:在平坦化层6远离基板1一侧形成支撑柱5;

[0053] S6:采用支撑柱5支撑精细金属掩模板,在像素定义层4的开口区蒸镀有机发光层32;

[0054] S7:在有机发光层32、像素定义层4及支撑柱5远离基板一侧磁控溅射形成有机发光单元3的阴极层33。

[0055] 其中,在步骤S3中,利用光掩膜工艺对光导电薄膜进行刻蚀,将其图案化,形成有机发光单元3阳极层31和挡光层7,挡光层7与阳极层31同层设置,且两者为一体结构。在其他实施例中,如图1所示,挡光层7与阳极层31也可以为分体结构,挡光层7与相邻的阳极层31之间存在间隙。

[0056] 在另一实施例中,如图6所示,作为变形步骤S5在平坦化层6远离基板1一侧形成支撑柱5,且设置支撑柱5遮挡在基板1上的正投影覆盖辅助薄膜晶体管2的栅极在基板1上的正投影,使得挡光层7包括两层子挡光层7,其中与阳极层31同层设置的挡光层7为第一子挡光层71;与支撑柱5遮挡辅助薄膜晶体管2的栅极,使得其包括与支撑柱5同层的第二子挡光层72。

[0057] 在其他实施例中,步骤S3中也可以利用光掩膜工艺对光导电薄膜进行刻蚀,将其图案化,形成有机发光单元3阳极层31,并不形成与阳极层31同层的挡光层。如图5所示,步骤S5在平坦化层6远离基板1一侧形成支撑柱5,且设置支撑柱5遮挡在基板1上的正投影覆盖辅助薄膜晶体管2的栅极在基板1上的正投影,使得支撑柱5和挡光层7同层设置。

[0058] 在又一实施例中,如图4所示,步骤S4中像素定义层4可以采用不透光的材料,使得像素定义层4可以遮挡辅助薄膜晶体管2的栅极。

[0059] 其中,步骤S3、S4和S5中可以采用任一种或两种或三种的组合形成一挡光层7或挡

光层7包括至少两个子挡光层。

[0060] 本发明实施例提供一种阵列基板的制作方法,如图10所示,包括以下步骤:

[0061] S1:在基板1的一侧主表面上形成像素驱动电路,其中像素驱动电路包括驱动晶体管9和辅助薄膜晶体管2,以及设置在驱动晶体管9和辅助薄膜晶体管2上的钝化层26,其中钝化层26形成有过孔,在钝化层26上形成有图案化的第一金属层,其中辅助薄膜晶体管2与驱动晶体管9的栅极通过过孔连接。

[0062] S11,在像素驱动电路上通过磁控溅射形成第二金属层,将其进行图案化,形成用于连接参考电压的供电线8和挡光层7,其中供电线8和挡光层7连接为一体,挡光层7在所述基板1上的正投影覆盖所述辅助薄膜晶体管2的栅极在所述基板1上的正投影。

[0063] 在其他实施例中,如图11所示,将第二金属层图案化,也可以使得形成供电线8和挡光层7之间不连续,为分体结构。

[0064] S2:在像素驱动电路和供电线8及挡光层7远离基板1一侧形成平坦化层6,利用光掩膜工艺,在钝化层26及平坦化层6与驱动晶体管9的漏极23对应部分形成过孔。

[0065] S3:在平坦化层6远离基板1一侧沉积一层挡光金属膜,利用光掩膜工艺对光导电薄膜进行刻蚀,将其图案化,形成有机发光单元3阳极层31。

[0066] S4:在平坦化层6及图案化的挡光金属膜层上形成像素定义层4,利用光掩膜工艺,在像素定义层4上形成开口区。

[0067] S5:在平坦化层6远离基板1一侧形成支撑柱5。

[0068] S6:采用支撑柱5支撑精细金属掩模板,在像素定义层4的开口区蒸镀有机发光层32。

[0069] S7:在有机发光层32、像素定义层4及支撑柱5远离背板一侧磁控溅射形成有机发光单元3的阴极层33。

[0070] 为解决上述技术问题,本发明采用的又一个技术方案是:提供一种显示面板,包括上述的阵列基板。本发明实施例的显示面板,可以改善由于受环境光或有机发光单元3的光所造成的不同子像素的显示不均;提高显示面板显示的均一性和使用寿命。

[0071] 以上仅为本发明的实施方式,并非因此限制本发明的专利范围,凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换,或直接或间接运用在其他相关的技术领域,均同理包括在本发明的专利保护范围内。

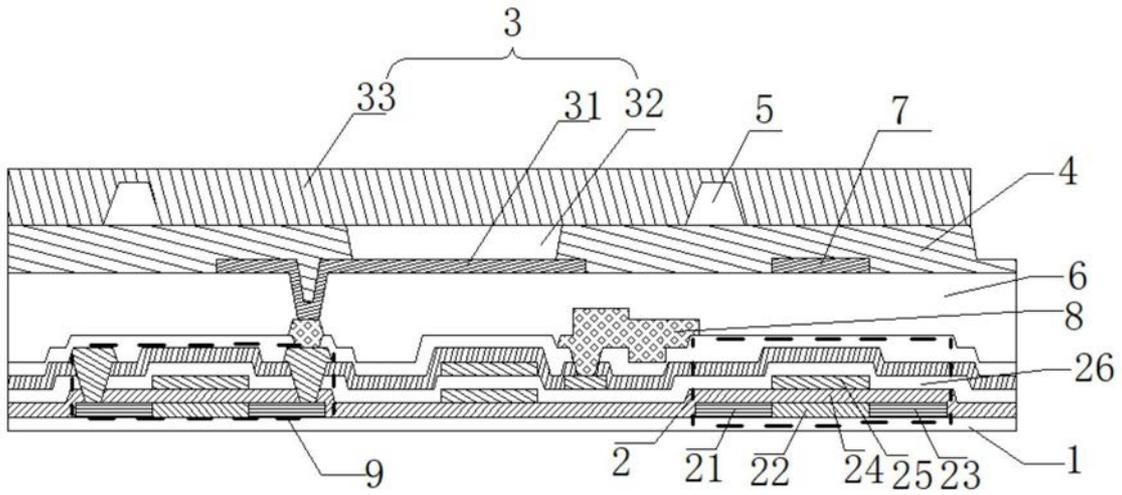


图1

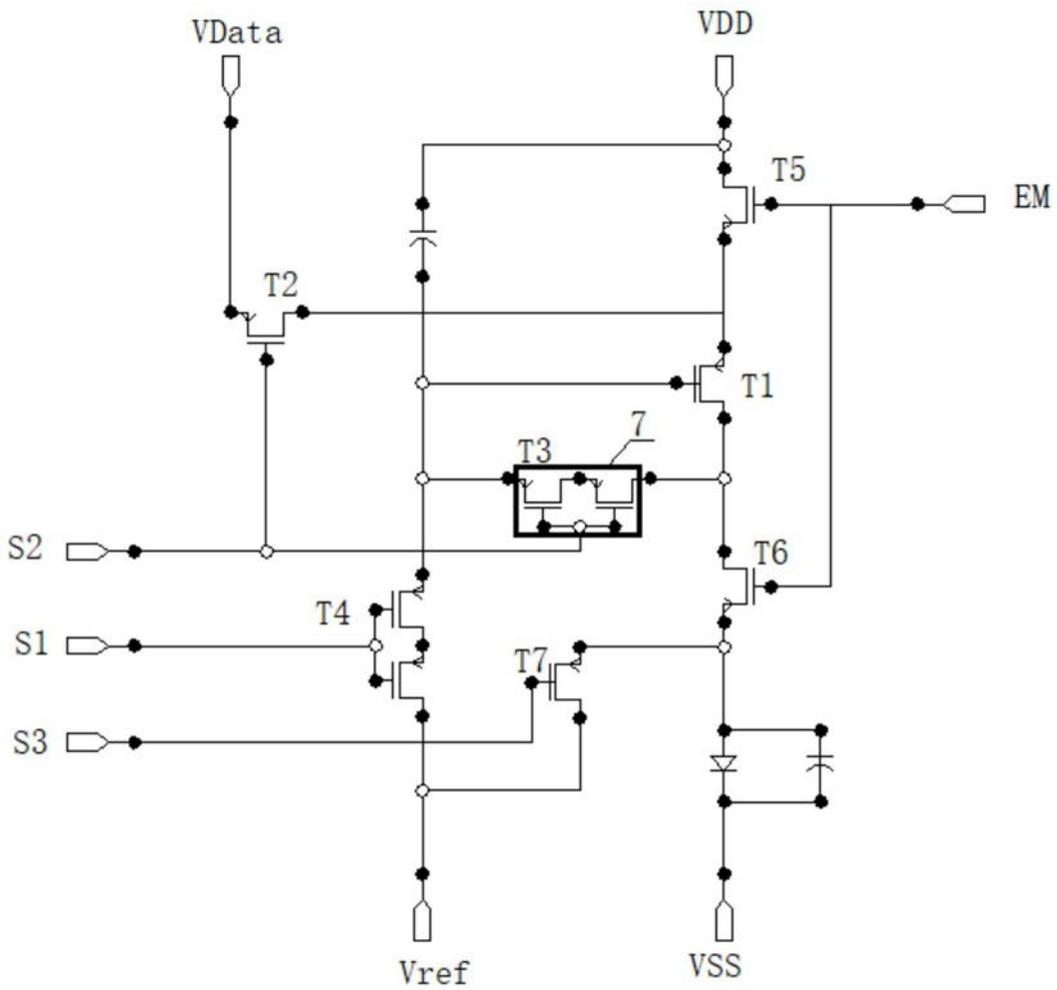


图2

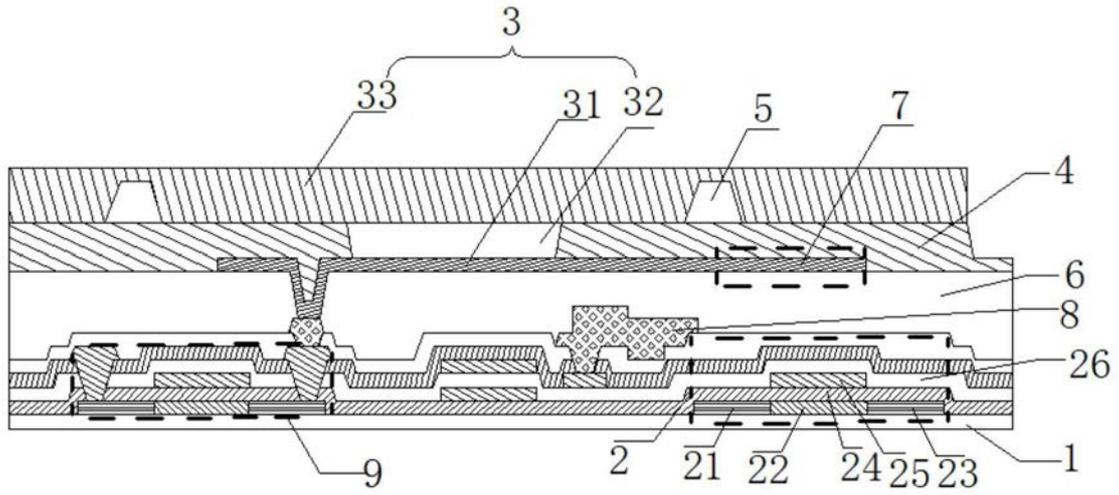


图3

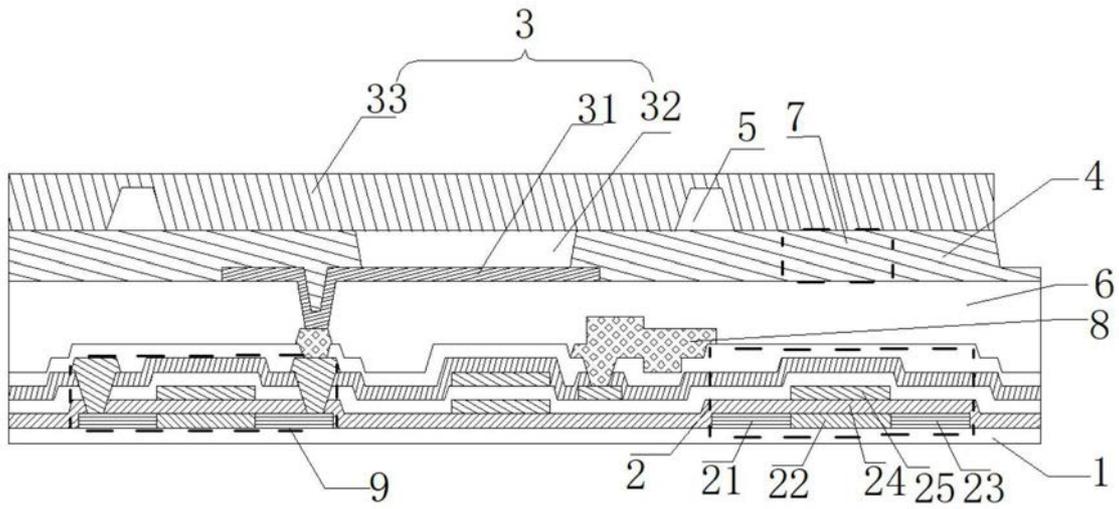


图4

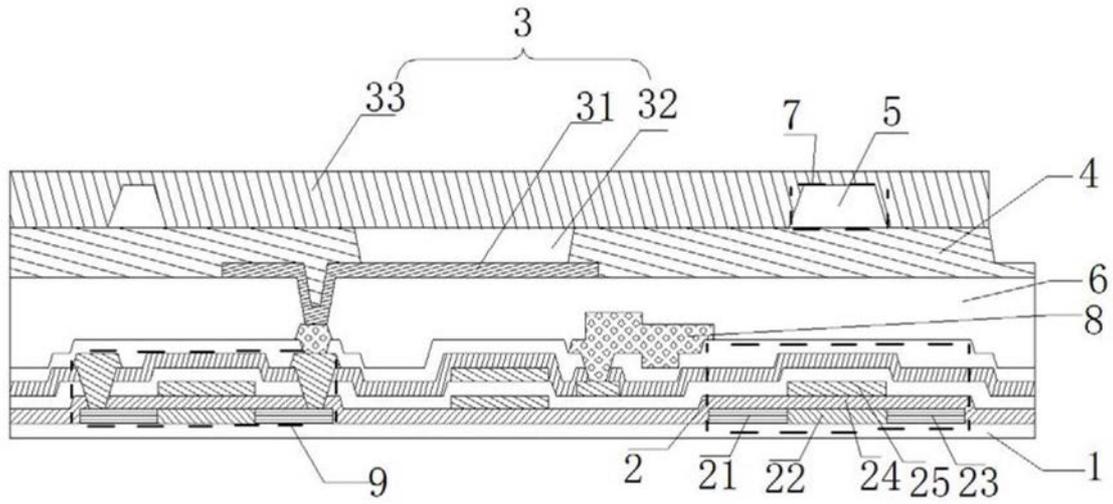


图5

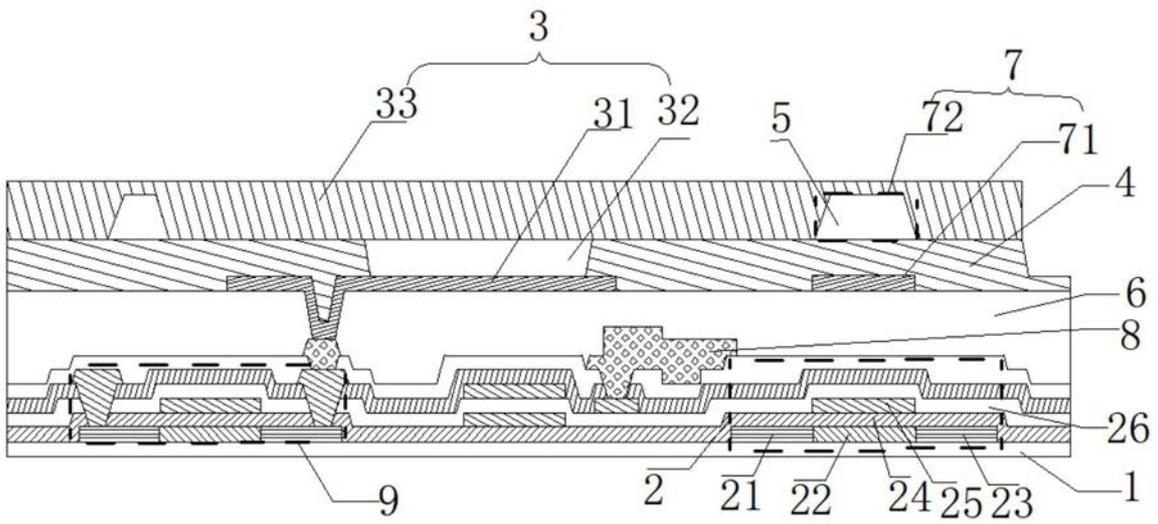


图6

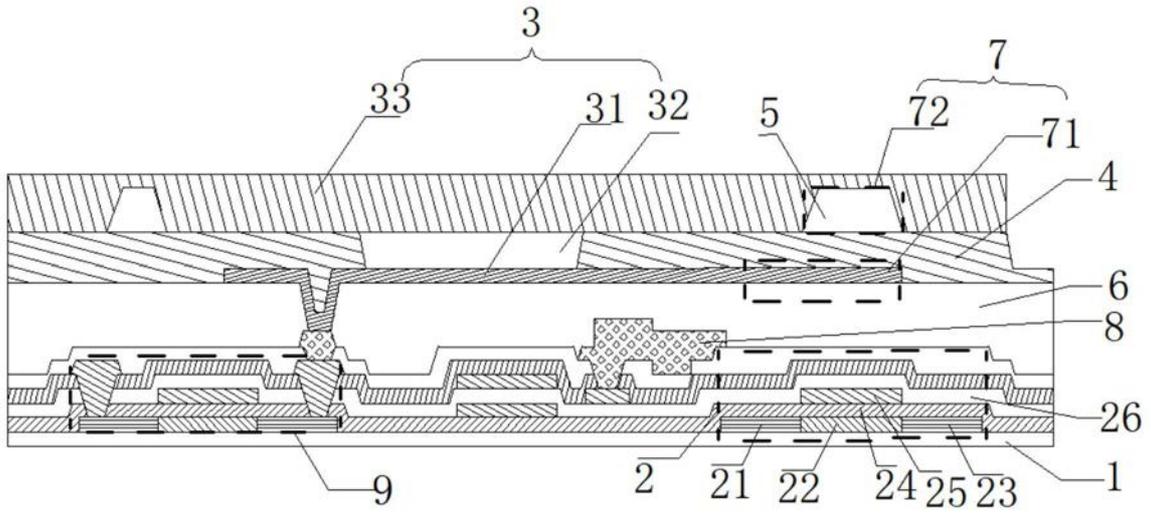


图7

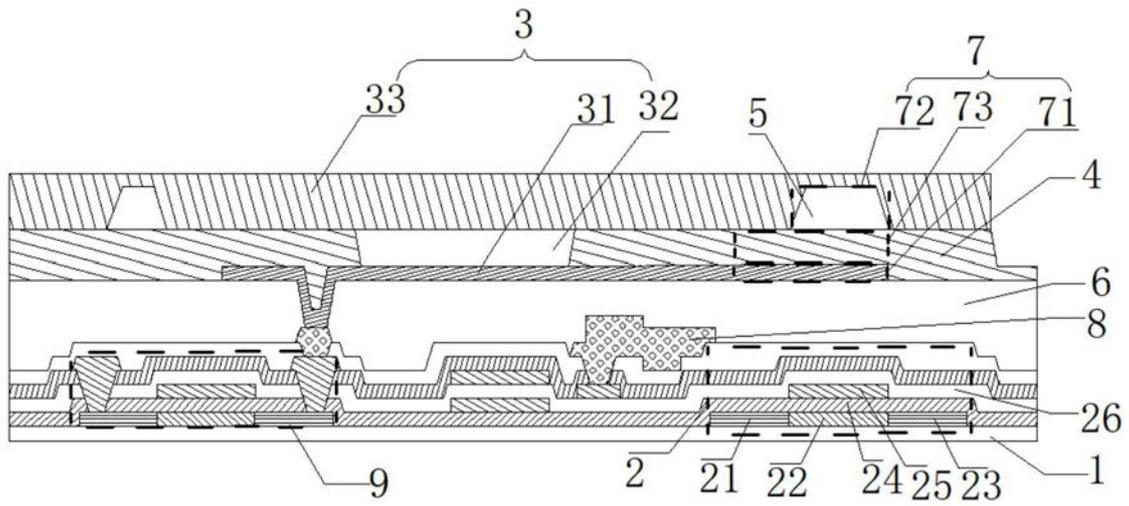


图8

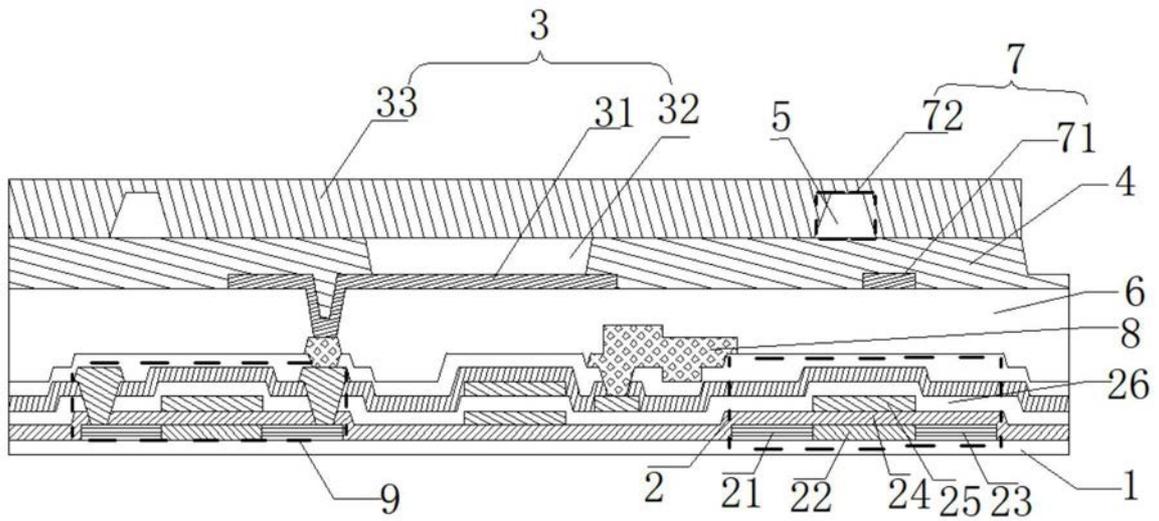


图9

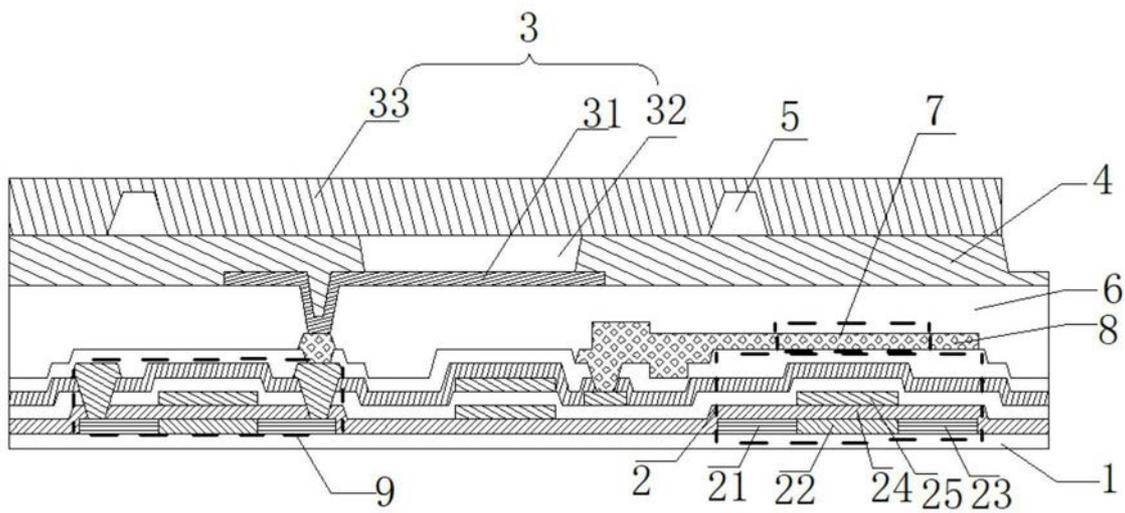


图10

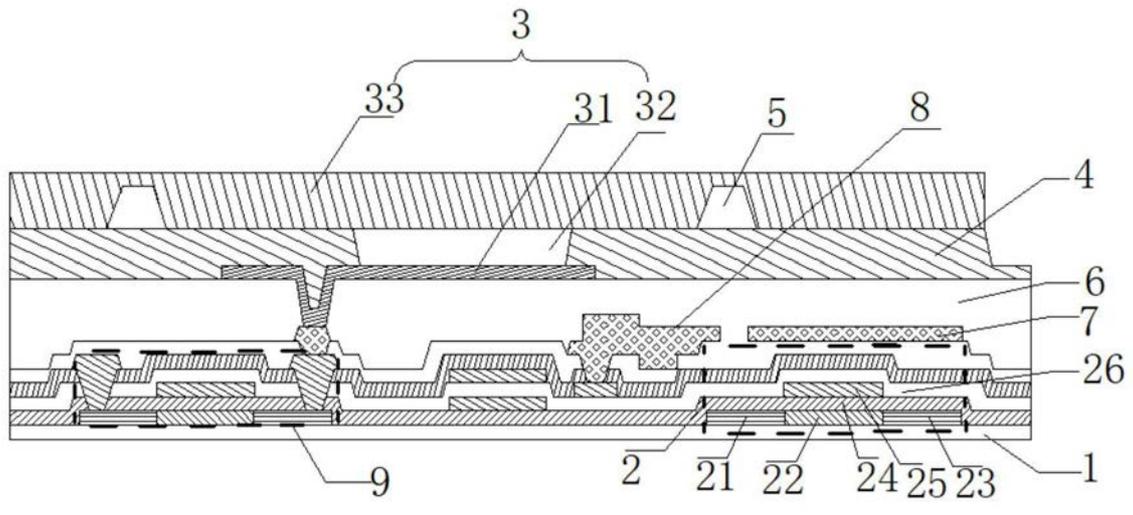


图11

专利名称(译)	一种阵列基板及显示面板		
公开(公告)号	CN110752246A	公开(公告)日	2020-02-04
申请号	CN201911109063.X	申请日	2019-11-13
[标]申请(专利权)人(译)	昆山国显光电有限公司		
申请(专利权)人(译)	昆山国显光电有限公司		
当前申请(专利权)人(译)	昆山国显光电有限公司		
[标]发明人	刘锦涛 许传志 谢正芳 敖伟 朱阳杰 张露 胡思明 宋艳芹		
发明人	刘锦涛 许传志 谢正芳 敖伟 朱阳杰 张露 胡思明 宋艳芹		
IPC分类号	H01L27/32 G09G3/3225 G09G3/3233		
CPC分类号	G09G3/3225 G09G3/3233 H01L27/3244 H01L27/3262 H01L27/3272		
代理人(译)	丁建春		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及显示面板技术领域，特别是涉及一种阵列基板及显示面板，所述阵列基板包括基板以及依次设置于所述基板上的像素驱动电路和有机发光单元，所述像素驱动电路包括用于驱动所述有机发光单元进行发光的驱动晶体管和与所述驱动晶体管的栅极连接的辅助薄膜晶体管，所述辅助薄膜晶体管远离所述基板一侧设置挡光层，所述挡光层在所述基板上的正投影覆盖所述辅助薄膜晶体管的栅极在所述基板上的正投影，本发明的阵列基板可以提高子像素显示的均一性，提高阵列基板的寿命。

