



(12)发明专利申请

(10)申请公布号 CN 110322842 A

(43)申请公布日 2019.10.11

(21)申请号 201910425125.1

(22)申请日 2019.05.21

(71)申请人 合肥维信诺科技有限公司

地址 230012 安徽省合肥市新站区魏武路
与新蚌埠路交叉口西南角

(72)发明人 段培 范龙飞

(74)专利代理机构 北京远智汇知识产权代理有
限公司 11659

代理人 张海英

(51)Int.Cl.

G09G 3/3258(2016.01)

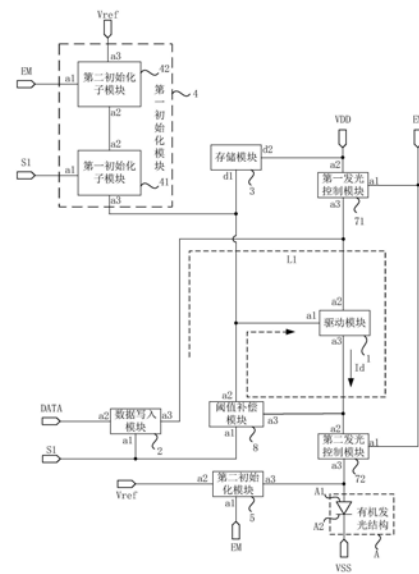
权利要求书2页 说明书11页 附图11页

(54)发明名称

一种像素驱动电路及显示装置

(57)摘要

本发明公开了一种像素驱动电路及显示装置,像素驱动电路包括驱动模块、数据写入模块、存储模块和第一初始化模块,驱动模块用于在向有机发光结构提供驱动电流,有机发光结构响应驱动电流发光,数据写入模块用于在数据写入阶段将数据信号写入驱动模块的控制端,存储模块用于维持驱动模块的控制端在发光阶段的电位,第一初始化模块用于在初始化阶段对驱动模块的控制端的电位进行初始化,构成第一初始化模块的薄膜晶体管为氧化物薄膜晶体管,至少一个氧化物晶体管为多栅结构的薄膜晶体管。通过本发明的技术方案,在实现了像素驱动电路的正常驱动功能的同时,提高了驱动模块的控制端电压的稳定性,进而优化了显示装置的显示效果。



1. 一种像素驱动电路,其特征在于,包括:

驱动模块,所述驱动模块用于在向有机发光结构提供驱动电流,所述有机发光结构响应所述驱动电流发光;

数据写入模块,所述数据写入模块用于在数据写入阶段将数据信号写入所述驱动模块的控制端;

存储模块,所述存储模块用于维持所述驱动模块的控制端在发光阶段的电位;

第一初始化模块,所述第一初始化模块用于在初始化阶段对所述驱动模块的控制端的电位进行初始化;其中,构成所述第一初始化模块的薄膜晶体管为氧化物薄膜晶体管,至少一个所述氧化物晶体管为多栅结构的薄膜晶体管。

2. 根据权利要求1所述的像素驱动电路,其特征在于,还包括:

第二初始化模块,所述第二初始化模块用于在所述初始化阶段对所述有机发光结构的第一电极的电位进行初始化;其中,构成所述第二初始化模块的薄膜晶体管为多栅结构的氧化物薄膜晶体管。

3. 根据权利要求2所述的像素驱动电路,其特征在于,所述第一初始化模块包括第一初始化子模块和第二初始化子模块,在所述数据写入阶段和所述发光阶段,所述第一初始化子模块和所述第二初始化子模块中的至少一个关断;其中,构成所述第一初始化子模块和所述第二初始化子模块的薄膜晶体管为氧化物薄膜晶体管。

4. 根据权利要求3所述的像素驱动电路,其特征在于,所述第一初始化子模块的控制端与所述数据写入模块的控制端电连接,第一端与所述第二初始化子模块的第一端电连接,第二端与所述驱动模块的控制端电连接;其中,构成所述数据写入模块的薄膜晶体管为P型薄膜晶体管;

所述第二初始化子模块的控制端与所述第二初始化模块的控制端电连接,第一端接入参考信号。

5. 根据权利要求2所述的像素驱动电路,其特征在于,在所述数据写入阶段和所述发光阶段,所述第一初始化模块关断。

6. 根据权利要求5所述的像素驱动电路,其特征在于,还包括:

反向模块,所述反向模块包括反向输入端和反向输出端,所述反向输出端与所述第一初始化模块的控制端电连接。

7. 根据权利要求6所述的像素驱动电路,其特征在于,所述反向模块包括第一反向子模块和第二反向子模块;

所述第一反向子模块的控制端与所述第二反向子模块的控制端电连接作为所述反向模块的反向输入端,第一端接入第一电源信号,第二端与所述第二反向子模块的第二端电连接;

所述第二反向子模块的第一端接入第二电源信号;其中,构成所述第一反向子模块的薄膜晶体管为P型薄膜晶体管,构成所述第二反向子模块的薄膜晶体管为氧化物薄膜晶体管。

8. 根据权利要求5-7任一项所述的像素驱动电路,其特征在于,所述第二初始化模块的控制端与所述第一初始化模块的控制端电连接。

9. 根据权利要求2-7任一项所述的像素驱动电路,其特征在于,还包括:

至少一个发光控制模块,所述发光控制模块用于在所述发光阶段之前控制所述有机发光结构不发光;

所述第二初始化模块的控制端与所述发光控制模块的控制端电连接;其中,构成所述发光控制模块的薄膜晶体管为P型薄膜晶体管。

10. 一种显示装置,其特征在于,包括如权利要求1-9任一项所述的像素驱动电路。

一种像素驱动电路及显示装置

技术领域

[0001] 本发明实施例涉及显示技术领域,尤其涉及一种像素驱动电路及显示装置。

背景技术

[0002] 有机发光显示装置一般包含有若干个像素,每个像素包括像素驱动电路和有机发光结构,像素驱动电路向有机发光结构提供驱动电流,有机发光结构响应像素驱动电路提供的驱动电流发光,有机发光显示装置实现显示。

[0003] 像素驱动电路中包括驱动晶体管,驱动晶体管产生驱动有机发光结构发光的驱动电流。目前,像素驱动电路在工作的过程中,驱动晶体管的栅极存在漏电问题,影响显示装置的显示效果。

发明内容

[0004] 本发明提供一种像素驱动电路及显示装置,在实现了像素驱动电路的正常驱动功能的同时,提高了驱动模块的控制端电压的稳定性,进而优化了显示装置的显示效果。

[0005] 第一方面,本发明实施例提供了一种像素驱动电路,包括:

[0006] 驱动模块,所述驱动模块用于在向有机发光结构提供驱动电流,所述有机发光结构响应所述驱动电流发光;

[0007] 数据写入模块,所述数据写入模块用于在数据写入阶段将数据信号写入所述驱动模块的控制端;

[0008] 存储模块,所述存储模块用于维持所述驱动模块的控制端在发光阶段的电位;

[0009] 第一初始化模块,所述第一初始化模块用于在初始化阶段对所述驱动模块的控制端的电位进行初始化;其中,构成所述第一初始化模块的薄膜晶体管为氧化物薄膜晶体管,至少一个所述氧化物晶体管为多栅结构的薄膜晶体管。

[0010] 进一步地,所述像素驱动电路还包括:

[0011] 第二初始化模块,所述第二初始化模块用于在所述初始化阶段对所述有机发光结构的第一电极的电位进行初始化;其中,构成所述第二初始化模块的薄膜晶体管为多栅结构的氧化物薄膜晶体管。

[0012] 进一步地,所述第一初始化模块包括第一初始化子模块和第二初始化子模块,在所述数据写入阶段和所述发光阶段,所述第一初始化子模块和所述第二初始化子模块中的至少一个关断;其中,构成所述第一初始化子模块和所述第二初始化子模块的薄膜晶体管为氧化物薄膜晶体管。

[0013] 进一步地,所述第一初始化子模块的控制端与所述数据写入模块的控制端电连接,第一端与所述第二初始化子模块的第一端电连接,第二端与所述驱动模块的控制端电连接;其中,构成所述数据写入模块的薄膜晶体管为P型薄膜晶体管;

[0014] 所述第二初始化子模块的控制端与所述第二初始化模块的控制端电连接,第一端接入参考信号。

- [0015] 进一步地,在所述数据写入阶段和所述发光阶段,所述第一初始化模块关断。
- [0016] 进一步地,所述像素驱动电路还包括:
- [0017] 反向模块,所述反向模块包括反向输入端和反向输出端,所述反向输出端与所述第一初始化模块的控制端电连接。
- [0018] 进一步地,所述反向模块包括第一反向子模块和第二反向子模块;
- [0019] 所述第一反向子模块的控制端与所述第二反向子模块的控制端电连接作为所述反向模块的反向输入端,第一端接入第一电源信号,第二端与所述第二反向子模块的第二端电连接;
- [0020] 所述第二反向子模块的第一端接入第二电源信号;其中,构成所述第一反向子模块的薄膜晶体管为P型薄膜晶体管,构成所述第二反向子模块的薄膜晶体管为氧化物薄膜晶体管。
- [0021] 进一步地,所述第二初始化模块的控制端与所述第一初始化模块的控制端电连接。
- [0022] 进一步地,所述像素驱动电路还包括:
- [0023] 至少一个发光控制模块,所述发光控制模块用于在所述发光阶段之前控制所述有机发光结构不发光;
- [0024] 所述第二初始化模块的控制端与所述发光控制模块的控制端电连接;其中,构成所述发光控制模块的薄膜晶体管为P型薄膜晶体管。
- [0025] 第二方面,本发明实施例还提供了一种显示装置,显示装置包括如第一方面所述的像素驱动电路。
- [0026] 本发明实施例提供了一种像素驱动电路及显示装置,设置像素驱动电路包括驱动模块、数据写入模块、存储模块和第一初始化模块,驱动模块用于在向有机发光结构提供驱动电流,有机发光结构响应驱动电流发光,数据写入模块用于在数据写入阶段将数据信号写入驱动模块的控制端,存储模块用于维持驱动模块的控制端在发光阶段的电位,第一初始化模块用于在初始化阶段对驱动模块的控制端的电位进行初始化,设置构成第一初始化模块的薄膜晶体管为氧化物薄膜晶体管,至少一个氧化物晶体管为多栅结构的薄膜晶体管,在实现了像素驱动电路的正常驱动功能的同时,利用氧化物薄膜晶体管构成第一初始化模块有效降低了数据写入阶段和发光阶段第一初始化模块产生的漏电流,提高了驱动模块的控制端电压的稳定性,进而优化了显示装置的显示效果。

附图说明

- [0027] 通过阅读参照以下附图所作的对非限制性实施例所作的详细描述,本申请的其它特征、目的和优点将会变得更明显:
- [0028] 图1为本发明实施例提供的一种像素驱动电路的结构示意图;
- [0029] 图2为本发明实施例提供的一种像素驱动电路的具体电路结构示意图;
- [0030] 图3为本发明实施例提供的另一种像素驱动电路的结构示意图;
- [0031] 图4为本发明实施例提供的另一种像素驱动电路的具体电路结构示意图;
- [0032] 图5为本发明实施例提供的另一种像素驱动电路的结构示意图;
- [0033] 图6为本发明实施例提供的另一种像素驱动电路的具体电路结构示意图;

- [0034] 图7为本发明实施例提供的另一种像素驱动电路的结构示意图；
- [0035] 图8为本发明实施例提供的另一种像素驱动电路的具体电路结构示意图；
- [0036] 图9为图2所示结构的像素驱动电路的驱动时序图；
- [0037] 图10为图4所示结构的像素驱动电路的驱动时序图；
- [0038] 图11为图6所示结构的像素驱动电路的驱动时序图；
- [0039] 图12为本发明实施例提供的一种显示装置的结构示意图；
- [0040] 图13为本发明实施例提供的一种显示装置的结构示意图。

具体实施方式

[0041] 下面结合附图和实施例对本发明作进一步的详细说明。可以理解的是，此处所描述的具体实施例仅仅用于解释本发明，而非对本发明的限定。另外还需要说明的是，为了便于描述，附图中仅示出了与本发明相关的部分而非全部结构。贯穿本说明书中，相同或相似的附图标号代表相同或相似的结构、元件或流程。需要说明的是，在不冲突的情况下，本申请中的实施例及实施例中的特征可以相互组合。

[0042] 本发明实施例提供了一种像素驱动电路，包括驱动模块、数据写入模块、存储模块和第一初始化模块，驱动模块用于在向有机发光结构提供驱动电流，有机发光结构响应驱动电流发光，数据写入模块用于在数据写入阶段将数据信号写入驱动模块的控制端，存储模块用于维持驱动模块的控制端在发光阶段的电位，第一初始化模块用于在初始化阶段对驱动模块的控制端的电位进行初始化，构成第一初始化模块的薄膜晶体管为氧化物薄膜晶体管，至少一个氧化物晶体管为多栅结构的薄膜晶体管。

[0043] 有机发光显示装置一般包含有若干个像素，每个像素包括像素驱动电路和有机发光结构，像素驱动电路向有机发光结构提供驱动电流，有机发光结构响应像素驱动电路提供的驱动电流发光，有机发光显示装置实现显示。像素驱动电路中包括驱动晶体管，驱动晶体管产生驱动有机发光结构发光的驱动电流，即有机发光结构的发光亮度取决于驱动晶体管产生的驱动电流，而驱动晶体管产生的驱动电流又与驱动晶体管的栅极电位直接相关。目前，像素驱动电路在工作的过程中，驱动晶体管的栅极存在漏电问题，使得驱动晶体管的栅极电位不稳定，影响显示装置的显示效果。

[0044] 本发明实施例提供的像素驱动电路包括驱动模块、数据写入模块、存储模块和第一初始化模块，驱动模块用于在向有机发光结构提供驱动电流，有机发光结构响应驱动电流发光，数据写入模块用于在数据写入阶段将数据信号写入驱动模块的控制端，存储模块用于维持驱动模块的控制端在发光阶段的电位，第一初始化模块用于在初始化阶段对驱动模块的控制端的电位进行初始化，设置构成第一初始化模块的薄膜晶体管为氧化物薄膜晶体管，至少一个氧化物晶体管为多栅结构的薄膜晶体管，在实现了像素驱动电路的正常驱动功能的同时，利用氧化物薄膜晶体管构成第一初始化模块有效降低了数据写入阶段和发光阶段第一初始化模块产生的漏电流，改善了驱动模块的控制端漏电的问题，提高了驱动模块的控制端电压的稳定性，进而优化了显示装置的显示效果。

[0045] 以上是本发明的核心思想，下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下，所获得的所有其他实施例，都属于本发明保护的范围。

[0046] 图1为本发明实施例提供的一种像素驱动电路的结构示意图,图2为本发明实施例提供的一种像素驱动电路的具体电路结构示意图。结合图1和图2,像素驱动电路包括驱动模块1、数据写入模块2、存储模块3和第一初始化模块4,驱动模块1用于在向有机发光结构A提供驱动电流 I_d ,有机发光结构A响应驱动电流 I_d 发光,数据写入模块2用于在数据写入阶段将数据信号写入驱动模块1的控制端a1,数据写入模块2将数据信号写入驱动模块1的控制端a1的路径如图1中的路径L1所示,存储模块3用于维持驱动模块1的控制端a1在发光阶段的电位,第一初始化模块4用于在初始化阶段对驱动模块1的控制端a1的电位进行初始化,构成第一初始化模块4的薄膜晶体管为氧化物薄膜晶体管,至少一个氧化物晶体管为多栅结构的薄膜晶体管。

[0047] 具体地,结合图1和图2,第一初始化模块4在初始化阶段对驱动模块1的控制端a1的电位进行初始化,像素驱动电路进入数据写入阶段以及发光阶段后,第一初始化模块4关断,第一初始化模块4产生的漏电流直接影响驱动模块1的控制端a1的漏电程度,即影响驱动模块1的控制端a1的电位的稳定性。设置构成第一初始化模块4的薄膜晶体管为氧化物薄膜晶体管,例如可以设置构成第一初始化模块4的薄膜晶体管的沟道材料为IGZO(铟镓锌氧化物),氧化物薄膜晶体管在关断时产生的漏电流较小,例如相对于目前普遍采用的LTPS(低温多晶硅)薄膜晶体管,其在关断时产生的漏电流更小,这样,在实现了像素驱动电路的正常驱动功能的同时,利用氧化物薄膜晶体管构成第一初始化模块4有效降低了数据写入阶段和发光阶段第一初始化模块4产生的漏电流,改善了驱动模块1控制端a1漏电的问题,提高了驱动模块1的控制端a1电压的稳定性,进而优化了显示装置的显示效果。

[0048] 另外,可以设置构成第一初始化模块4的至少一个氧化物晶体管为多栅结构的薄膜晶体管,相对于单栅结构的薄膜晶体管,有利于进一步降低第一初始化模块4在关断时产生的漏电流,提高驱动模块1的控制端a1电压的稳定性,优化显示装置的显示效果。另外,LTPS薄膜晶体管在制作的过程中涉及由非晶硅变化为多晶硅的工艺,沟道材料的均匀性较差,影响LTPS薄膜晶体管的开关特性,氧化物薄膜晶体管的沟道材料的均匀性较好,设置构成第一初始化模块4的薄膜晶体管为氧化物薄膜晶体管,有利于优化第一初始化模块4的开关特性,进而优化显示装置的显示效果。

[0049] 可选地,结合图1和图2,像素驱动电路还可以包括第二初始化模块5,第二初始化模块5用于在初始化阶段对有机发光结构A的第一电极A1的电位进行初始化,可以设置构成第二初始化模块5的薄膜晶体管为多栅结构的氧化物薄膜晶体管,图2示例性地设置构成第二初始化模块5的薄膜晶体管为双栅结构的氧化物薄膜晶体管。

[0050] 具体地,结合图1和图2,第二初始化模块5在初始化阶段对有机发光结构A的第一电极A1的电位进行初始化,像素驱动电路进入发光阶段之后,第二初始化模块5关断,第二初始化模块5产生的漏电流直接影响有机发光结构A的第一电极A1的漏电程度,即影响有机发光结构A的第一电极A1的电位的稳定性,设置构成第二初始化模块5的薄膜晶体管为氧化物薄膜晶体管,例如可以设置构成第二初始化模块5的薄膜晶体管的沟道材料为IGZO,氧化物薄膜晶体管在关断时产生的漏电流较小,例如相对于目前普遍采用的LTPS薄膜晶体管,其在关断时产生的漏电流更小,这样,在实现了像素驱动电路的正常驱动功能的同时,利用氧化物薄膜晶体管构成第二初始化模块5有效降低了发光阶段第二初始化模块5产生的漏电流,改善了发光阶段有机发光结构A的第一电极A1漏电的问题,提高了有机发光结构A的

第一电极A1电压的稳定性,进而优化了显示装置的显示效果。另外,设置构成第二初始化模块5的薄膜晶体管为多栅结构的氧化物薄膜晶体管,相对于单栅结构的薄膜晶体管,有利于进一步降低第二初始化模块5在关断时产生的漏电流,提高有机发光结构A的第一电极A1电压的稳定性,优化显示装置的显示效果。同样的,氧化物薄膜晶体管的沟通材料的均匀性较好,设置构成第二初始化模块5的薄膜晶体管为氧化物薄膜晶体管,有利于优化第二初始化模块5的开关特性,进而优化显示装置的显示效果。

[0051] 可选地,结合图1和图2,可以设置第一初始化模块4包括第一初始化子模块41和第二初始化子模块42,在数据写入阶段和发光阶段,第一初始化子模块41和第二初始化子模块42中的至少一个关断,构成第一初始化子模块41和第二初始化子模块42的薄膜晶体管为氧化物薄膜晶体管。

[0052] 具体地,结合图1和图2,第一初始化模块4包括第一初始化子模块41和第二初始化子模块42,设置在数据写入阶段和发光阶段,第一初始化子模块41和第二初始化子模块42中的至少一个关断,且构成第一初始化子模块41和第二初始化子模块42的薄膜晶体管为氧化物薄膜晶体管,使得在数据写入阶段和发光阶段,利用氧化物薄膜晶体管构成的第一初始化子模块41和第二初始化子模块42中关断的子模块,在实现像素驱动电路的正常驱动功能的同时,有效降低了第一初始化模块4产生的漏电流,改善了驱动模块1控制端a1漏电的问题,提高了驱动模块1的控制端a1电压的稳定性,进而优化了显示装置的显示效果。

[0053] 示例性地,可以设置构成第一初始化子模块41的氧化物薄膜晶体管为多栅结构的氧化物薄膜晶体管,或者设置构成第二初始化子模块42的氧化物薄膜晶体管为多栅结构的氧化物薄膜晶体管,或者设置构成第一初始化子模块41和第二初始化子模块42的氧化物薄膜晶体管均为多栅结构的氧化物薄膜晶体管,以进一步降低第一初始化模块4在关断时产生的漏电流,提高驱动模块1的控制端a1电压的稳定性,优化显示装置的显示效果。

[0054] 可选地,结合图1和图2,可以设置第一初始化子模块41的控制端a1与数据写入模块2的控制端a1电连接,即可以设置第一初始化子模块41的控制端a1与数据写入模块2的控制端a1均接入第一扫描信号S1,第一初始化子模块41的第一端a2与第二初始化子模块42的第一端a2电连接,第一初始化子模块41的第二端a3与驱动模块1的控制端a1电连接,第二初始化子模块42的控制端a1与第二初始化模块5的控制端a1电连接,即可以设置第二初始化子模块42的控制端a1与第二初始化模块5的控制端a1均接入使能信号EM,第二初始化子模块42的第一端a2接入参考信号Vref,且构成数据写入模块2的薄膜晶体管为P型薄膜晶体管。

[0055] 具体地,结合图1和图2,第一初始化模块4在初始化阶段对驱动模块1的控制端a1的电位进行初始化,在初始化阶段,可以控制第一初始化子模块41和第二初始化子模块42均导通,参考信号Vref经过第二初始化子模块42和第一初始化子模块41写入驱动模块1的控制端a1以实现对驱动模块1的控制端a1电位的初始化。

[0056] 另外,设置第一初始化子模块41的控制端a1与数据写入模块2的控制端a1电连接,构成第一初始化子模块41的薄膜晶体管为氧化物薄膜晶体管,即为N型薄膜晶体管,构成数据写入模块2的薄膜晶体管为P型薄膜晶体管,例如可以设置构成数据写入模块2的薄膜晶体管为LTPS薄膜晶体管,使得数据写入模块2具有迁移率高、寄生电容小以及稳定性高等优点。这样,在使能信号EM的控制下,数据写入模块2与第一初始化子模块41的开关状态正好

相反,即可以实现在初始化阶段,数据写入模块2关断,第一初始化子模块41导通以便实现对驱动模块1的控制端a1电位的初始化,在数据写入阶段,第一初始化子模块41关断,数据写入模块2导通以实现将数据信号写入驱动模块1的控制端a1,第一初始化子模块41的控制端a1与数据写入模块2的控制端a1电连接,在有利于像素驱动电路实现正常驱动功能的同时,仅需一条扫描信号线即可实现对数据写入模块2和第一初始化子模块41的控制,减少了与像素驱动电路电连接的扫描信号线的数量,进而减少了显示装置非显示区扫描电路的数量,有利于显示装置窄边框的实现。

[0057] 同样的,设置第二初始化子模块42的控制端a1与第二初始化模块5的控制端a1电连接,二者均需要在初始化阶段导通,在有利于像素驱动电路实现正常驱动功能的同时,仅需一条扫描信号线即可实现对第二初始化子模块42与第二初始化模块5的控制,减少了与像素驱动电路电连接的扫描信号线的数量,同样有利于显示装置窄边框的实现。

[0058] 图3为本发明实施例提供的另一种像素驱动电路的结构示意图,图4为本发明实施例提供的另一种像素驱动电路的具体电路结构示意图。与图1和图2所示结构的像素驱动电路不同的是,图3和图4所示结构的像素驱动电路中的第一初始化模块4没有划分为不同的初始化子模块,设置在数据写入阶段和发光阶段,第一初始化模块4关断。示例性地,可以设置第一初始化模块4包括一个氧化物薄膜晶体管T4,在数据写入阶段和发光阶段,由氧化物薄膜晶体管T4构成的第一初始化模块4关断,有利于在实现像素驱动电路的正常驱动功能的同时,有效降低数据写入阶段和发光阶段第一初始化模块4产生的漏电流,改善了驱动模块1控制端a1漏电的问题,提高了驱动模块1的控制端a1电压的稳定性,进而优化了显示装置的显示效果。

[0059] 示例性地,可以如图4所示,设置构成第一初始化模块4的氧化物晶体管T4为多栅结构的薄膜晶体管,图4示例性地设置构成第一初始化模块4的氧化物晶体管T4为双栅结构的薄膜晶体管,相对于单栅结构的薄膜晶体管,有利于进一步降低第一初始化模块4在关断时产生的漏电流,提高驱动模块1的控制端a1电压的稳定性,优化显示装置的显示效果。

[0060] 图5为本发明实施例提供的另一种像素驱动电路的结构示意图,图6为本发明实施例提供的另一种像素驱动电路的具体电路结构示意图。在图3和图4所示结构的像素驱动电路基础上,图5和图6所示结构的像素驱动电路还包括反向模块6,反向模块6包括反向输入端e1和反向输出端e2,反向输出端e2与第一初始化模块4的控制端a1电连接。具体地,结合图5和图6,反向模块6的设置使得反向模块6的反向输入端e1接入的信号与反向模块6通过反向输出端e2输出至第一初始化模块4的控制端a1信号的电平值的高低正好相反,在确保对第一初始化模块4进行正常时序控制的同时,反向模块6的设置有利于兼容不同型号的驱动芯片。

[0061] 可选地,结合图5和图6,可以设置反向模块6包括第一反向子模块61和第二反向子模块62,第一反向子模块61的控制端a1与第二反向子模块62的控制端a1电连接作为反向模块6的反向输入端e1,第一反向子模块61的第一端a2接入第一电源信号VDD,第一反向子模块61的第二端a3与第二反向子模块62的第二端a3电连接,第二反向子模块62的第一端a1接入第二电源信号VSS,构成第一反向子模块61的薄膜晶体管为P型薄膜晶体管,构成第二反向子模块62的薄膜晶体管为氧化物薄膜晶体管。

[0062] 示例性地,可以设置第一电源信号VDD的电平值为正值,例如可以设置第一电源信

号VDD为+5V的电源信号,第二电源信号VSS的电平值为负值,例如可以设置第二电源信号VSS为-5V的电源信号,设置第一反向子模块61的第一端a2接入第一电源信号VDD,第二反向子模块62的第一端a2接入第二电源信号VSS,构成第一反向子模块61的薄膜晶体管为P型薄膜晶体管,例如可以设置构成第一反向子模块61的薄膜晶体管为LTPS薄膜晶体管,构成第二反向子模块62的薄膜晶体管为氧化物薄膜晶体管,即为N型薄膜晶体管,利用较简单的电路连接结构即实现了反向模块6的反向功能,且设置构成第一反向子模块61的薄膜晶体管为LTPS薄膜晶体管,使得第一反向子模块61与像素驱动电路中的其余采用LTPS薄膜晶体管构成的模块,例如数据写入模块2等模块的制成兼容,以及设置构成第二反向子模块62的薄膜晶体管为氧化物薄膜晶体管,使得第二反向子模块62与像素驱动电路中的其余采用氧化物薄膜晶体管构成的模块,例如第一初始化模块4和第二初始化模块5等模块的制程兼容,简化显示装置的制作过程。需要说明的是,本发明实施例对第一电源信号VDD和第二电源信号VSS的电平值的具体大小不作限定。

[0063] 可选地,结合图1至图6,像素驱动电路还可以包括至少一个发光控制模块,图1至图6示例性地装置像素驱动电路包括两个发光控制模块,即第一发光控制模块71和第二发光控制模块72,发光控制模块用于在发光阶段之前控制有机发光结构A不发光,设置第二初始化模块5的控制端a1与发光控制模块,即第一发光控制模块71和第二发光控制模块72的控制端a1电连接,构成发光控制模块,即第一发光控制模块71和第二发光控制模块72的薄膜晶体管为P型薄膜晶体管。

[0064] 具体地,结合图1至图6,发光控制模块,即第一发光控制模块71和第二发光控制模块72用于在发光阶段之前控制有机发光结构A不发光,即在初始化阶段和数据写入阶段,发光控制模块,即第一发光控制模块71和第二发光控制模块72均处于关断状态,使得驱动模块1至有机发光结构A无法形成电流通路,即驱动模块1产生的驱动电流 I_d 无法传输至有机发光结构A,有机发光结构A不发光,有效避免了有机发光结构A在非发光阶段漏光的问题。

[0065] 另外,设置第二初始化模块5的控制端a1与发光控制模块,即第一发光控制模块71和第二发光控制模块72的控制端a1电连接,构成发光控制模块,即第一发光控制模块71和第二发光控制模块72的薄膜晶体管为P型薄膜晶体管,例如可以设置构成发光控制模块,即第一发光控制模块71和第二发光控制模块72的薄膜晶体管为LTPS薄膜晶体管,构成第二初始化模块5的薄膜晶体管为氧化物薄膜晶体管,即为N型薄膜晶体管,

[0066] 这样,使得发光控制模块,即第一发光控制模块71和第二发光控制模块72与第二初始化子模块42的开关状态正好相反,即可以实现在初始化阶段,发光控制模块,即第一发光控制模块71和第二发光控制模块72关断,第二初始化子模块42导通以实现对有机发光结构A的第一电极A1电位的初始化,在发光阶段,第二初始化子模块42关断以改善有机发光结构A第一电极A1漏电的问题,提高发光阶段有机发光结构A第一电极A1电位的稳定性,发光控制模块,即第一发光控制模块71和第二发光控制模块72导通以使驱动模块1至有机发光结构A形成电流通路,即驱动模块1产生的驱动电流 I_d 传输至有机发光结构A,有机发光结构A发光,显示装置实现显示功能,这样,在有利于像素驱动电路实现正常驱动功能的同时,仅需一条扫描信号线即可实现对发光控制模块,即第一发光控制模块71和第二发光控制模块72与第二初始化子模块42的控制,减少了与像素驱动电路电连接的扫描信号线的数量,进而减少了显示装置非显示区扫描电路的数量,有利于显示装置窄边框的实现。

[0067] 图7为本发明实施例提供的另一种像素驱动电路的结构示意图,图8为本发明实施例提供的另一种像素驱动电路的具体电路结构示意图。与图5和图6所示结构的像素驱动电路不同的是,图7和图8所示结构的像素驱动电路中,第二初始化模块5的控制端a1与第一初始化模块4的控制端a1电连接,在初始化阶段,第一初始化模块4与第二初始化模块5均导通,分别实现对驱动模块1的控制端a1电位以及有机发光结构A的第一电极A1电位的初始化。

[0068] 可选地,结合图1至图8,像素驱动电路还可以包括阈值补偿模块8,驱动模块1包括驱动晶体管T1,阈值补偿模块8用于在发光阶段之前将包含驱动晶体管T1阈值电压 V_{th} 信息的补偿信号写入驱动模块1的控制端a1。具体地,结合图1至图8,阈值补偿模块8在发光阶段之前将包含驱动晶体管T1阈值电压 V_{th} 信息的补偿信号写入驱动模块1的控制端a1,有利于使得在发光阶段流经有机发光结构A的驱动电流 I_d 与驱动晶体管T1的阈值电压 V_{th} 无关,有效避免驱动晶体管T1阈值电压 V_{th} 漂移引起的显示不均匀的问题。

[0069] 图9为图2所示结构的像素驱动电路的驱动时序图。示例性地,可以设置驱动晶体管T1、数据写入晶体管T2、阈值补偿晶体管T3、第一发光控制晶体管T5和第二发光控制晶体管T6均为P型薄膜晶体管,例如可以是LTPS薄膜晶体管,设置第一初始化子晶体管T41、第二初始化子晶体管T42和第二初始化晶体管T7为N型薄膜晶体管,即氧化物薄膜晶体管,下面结合图9对图2所示结构的像素驱动电路的动作原理进行具体说明:

[0070] 在 t_1 (初始化)时间段,第一初始化子晶体管T41、第二初始化子晶体管T42和第二初始化晶体管T7各自对应的第一极b2与第二极b3之间连通,其余晶体管的第一极b2与第二极b3之间关断。

[0071] 在这种情况下,参考信号 V_{ref} 通过第一初始化子晶体管T41和第二初始化子晶体管T42传输至驱动晶体管T1的栅极b1,驱动晶体管T1被参考信号初始化。同样的,参考信号 V_{ref} 通过第二初始化晶体管T7传输至有机发光结构A的第一电极A1,有机发光结构A的第一电极A1被参考信号初始化。

[0072] 在 t_2 (数据写入)时间段,第二初始化晶体管T7、第二初始化子晶体管T42、阈值补偿晶体管T3、数据写入晶体管T2和驱动晶体管T1各自对应的第一极b2与第二极b3之间连通,其余晶体管的第一极b2与第二极b3之间关断。

[0073] 在这种情况下,数据写入晶体管T2将数据信号写入驱动晶体管T1的栅极b1,数据信号的写入路径如图2中的路径L2所示,驱动晶体管T1通过阈值补偿晶体管T3等效成二极管且正向偏置,数据信号DATA的电压 V_{data} 减去驱动晶体管T1的阈值电压 V_{th} 的绝对值 $|V_{th}|$ 后获得的补偿电压被施加至驱动晶体管T1的栅极b1,即阈值补偿模块8在发光阶段之前将包含驱动晶体管T1阈值电压 V_{th} 信息的补偿信号写入驱动模块1的控制端a1,此时存储模块3的第一端d1上的电压值等于补偿电压,存储模块3的第二端d2上的电压值等于第一电源信号VDD的电压值 V_{dd} ,存储模块3的第一端d1与第二端d2之间的电压差对应的电荷存储在存储模块3的电容元件中。

[0074] 由于氧化物薄膜晶体管T41构成的第一初始化子模块41关断,有利于在实现像素驱动电路的正常驱动功能的同时,有效降低数据写入阶段第一初始化模块4产生的漏电流,改善了驱动模块1控制端a1漏电的问题,提高了驱动模块1的控制端a1电压的稳定性,进而优化了显示装置的显示效果。

[0075] 在t3(发光)时间段,第一发光控制晶体管T5、第二发光控制晶体管T6、驱动晶体管T1和第一初始化子晶体管T41各自对应的第一极b2与第二极b3之间连通,其余晶体管的第一极b2与第二极b3之间关断。

[0076] 在这种情况下,第一电源信号VDD通过第一发光控制晶体管T5传输至驱动晶体管T1的第一极b2,驱动晶体管T1的栅极b1电压与第一电源信号VDD的电压值Vdd之间的电压差产生的驱动电流Id经过第二发光控制晶体管T6流向有机发光结构A,有机发光结构A响应驱动电流Id发光。

[0077] 在t3时间段,由于存储模块3与驱动晶体管T1的栅极b1电连接,且存储模块3能够维持驱动晶体管T1的栅极b1在发光阶段,即t3时间段的电压,驱动晶体管T1的栅极b1与源极(第一极b2)之间的电压Vgs通过存储模块3保持或者基本上保持(Vdata+Vth)-Vdd,根据驱动晶体管T1的驱动电流Id与栅极b1和源极(第一极b2)之间电压差的对应关系,驱动晶体管T1的驱动电流Id和栅极b1与源极(第一极b2)之间的电压Vgs减去驱动晶体管T1的阈值电压Vth的平方即(Vdata-Vdd)²成比例,因此驱动晶体管T1的驱动电流Id与驱动晶体管T1的阈值电压Vth无关,即像素驱动电路在发光阶段之前实现了对驱动晶体管T1阈值电压Vth的抓取并在发光阶段对驱动晶体管T1的阈值电压Vth进行了补偿,使得在发光阶段流经有机发光结构A的驱动电流Id与驱动晶体管T1的阈值电压Vth无关,有效避免了驱动晶体管T1阈值电压Vth漂移引起的显示不均匀的问题。

[0078] 由于氧化物薄膜晶体管T42构成的第二初始化子模块42关断,有利于在实现像素驱动电路的正常驱动功能的同时,有效降低发光阶段第一初始化模块4产生的漏电流,改善了驱动模块1控制端a1漏电的问题,提高了驱动模块1的控制端a1电压的稳定性,且氧化物薄膜晶体管T7构成的第二初始化模块5关断,有利于在实现像素驱动电路的正常驱动功能的同时,有效降低发光阶段第二初始化模块5产生的漏电流,改善了有机发光结构A的第一电极A1漏电的问题,提高了有机发光结构A的第一电极A1电压的稳定性,进而优化了显示装置的显示效果。

[0079] 图10为图4所示结构的像素驱动电路的驱动时序图。可以设置各晶体管的具体连接关系如图4所示,下面结合图4和图10对像素驱动电路的动作原理进行具体说明:

[0080] 图10为本发明实施例提供的一种图4所示结构的像素驱动电路的驱动时序图。与图2不同的是,可以设置第一初始化晶体管T4为N型薄膜晶体管,即氧化物薄膜晶体管,其余晶体管的连接类型设置与图2相同,下面结合图10对图4所示结构的像素驱动电路的动作原理进行具体说明:

[0081] 在t1(初始化)时间段,第一初始化晶体管T4和第二初始化晶体管T7各自对应的第一极b2与第二极b3之间连通,其余晶体管的第一极b2与第二极b3之间关断。

[0082] 在这种情况下,参考信号Vref通过第一初始化晶体管T4传输至驱动晶体管T1的栅极b1,驱动晶体管T1被参考信号初始化。同样的,参考信号Vref通过第二初始化晶体管T7传输至有机发光结构A的第一电极A1,有机发光结构A的第一电极A1被参考信号初始化。

[0083] 在t2(数据写入)时间段,第二初始化晶体管T7、阈值补偿晶体管T3、数据写入晶体管T2和驱动晶体管T1各自对应的第一极b2与第二极b3之间连通,其余晶体管的第一极b2与第二极b3之间关断。具体数据写入过程与图2所示结构的像素驱动电路类似,这了不再赘述。

[0084] 由于氧化物薄膜晶体管T4构成的第一初始化模块4关断,有利于在实现像素驱动电路的正常驱动功能的同时,有效降低数据写入阶段第一初始化模块4产生的漏电流,改善了驱动模块1控制端a1漏电的问题,提高了驱动模块1的控制端a1电压的稳定性,进而优化了显示装置的显示效果。

[0085] 在t3(发光)时间段,第一发光控制晶体管T5、第二发光控制晶体管T6和驱动晶体管T1各自对应的第一极b2与第二极b3之间连通,其余晶体管的第一极b2与第二极b3之间关断。具体发光过程与图2所示结构的像素驱动电路类似,这不再赘述。

[0086] 由于氧化物薄膜晶体管T4构成的第一初始化模块4关断,有利于在实现像素驱动电路的正常驱动功能的同时,有效降低数据写入阶段第一初始化模块4产生的漏电流,改善了驱动模块1控制端a1漏电的问题,提高了驱动模块1的控制端a1电压的稳定性,且氧化物薄膜晶体管T7构成的第二初始化模块5关断,有利于在实现像素驱动电路的正常驱动功能的同时,有效降低发光阶段第二初始化模块5产生的漏电流,改善了有机发光结构A的第一电极A1漏电的问题,提高了有机发光结构A的第一电极A1电压的稳定性,进而优化了显示装置的显示效果。

[0087] 图11为图6所示结构的像素驱动电路的驱动时序图,由于图6相对于图4添加了反向模块6,设置S3的驱动时序中的高低电平与S2的驱动时序中的高低电平颠倒即可,像素驱动电路的具体工作原理与图4类似,这里不再赘述。

[0088] 图11同样可以为图8所示结构的像素驱动电路的驱动时序图结合图8和图11,结合图8和图11,与图6所示像素驱动电路的工作原理唯一不同的是,第二初始化模块5,即第二初始化晶体管T7在t2阶段,即数据写入阶段关断。

[0089] 需要说明的是,上述实施例中提到的高电平与低电平均为相对概念,本发明实施例对高电平与低电平所包含的具体电平值的大小不作限定。另外需要说明的是,本发明实施例对像素驱动电路中晶体管的数量以及电容元件的数量不作具体限定,可以根据具体需求对像素驱动电路中晶体管的数量以及电容元件的数量进行选择。

[0090] 本发明实施例提供的像素驱动电路包括驱动模块、数据写入模块、存储模块和第一初始化模块,驱动模块用于在向有机发光结构提供驱动电流,有机发光结构响应驱动电流发光,数据写入模块用于在数据写入阶段将数据信号写入驱动模块的控制端,存储模块用于维持驱动模块的控制端在发光阶段的电位,第一初始化模块用于在初始化阶段对驱动模块的控制端的电位进行初始化,设置构成第一初始化模块的薄膜晶体管为氧化物薄膜晶体管,至少一个氧化物晶体管为多栅结构的薄膜晶体管,在实现了像素驱动电路的正常驱动功能的同时,利用氧化物薄膜晶体管构成第一初始化模块有效降低了数据写入阶段和发光阶段第一初始化模块产生的漏电流,改善了驱动模块的控制端漏电的问题,提高了驱动模块的控制端电压的稳定性,进而优化了显示装置的显示效果。

[0091] 本发明实施例还提供的一种有显示装置,图12为本发明实施例提供的一种显示装置的结构示意图。如图12所示,包括上述实施例中的像素驱动电路,因此本发明实施例提供的显示装置也具备上述实施例中所描述的有益效果,此处不再赘述。示例性地,显示装置可以是有机发光显示装置,显示装置还可以包括多条扫描信号线D12、多条数据信号线D13、栅极驱动模块D121、源极驱动模块D131、驱动控制模块D101和电源供给模块D102,像素驱动电路D1设置于扫描信号线D12与数据信号线D13交叉设置形成的空间内,栅极驱动模块D121响

应驱动控制模块D101产生的扫描驱动控制信号,通过扫描信号线D12向对应的像素驱动电路输入扫描信号,像素驱动电路D1在与之电连接的扫描信号线D12输入的扫描信号的作用下,连通与之对应电连接的数据信号线D13,源极驱动电路D131响应驱动控制模块D101产生的数据驱动控制信号,通过数据信号线D13向对应的像素驱动电路D1输入数据信号,电源供给模块102向像素驱动电路提供第一电源信号VDD和第二电源信号VSS,显示装置依此实现显示功能。示例性地,显示装置可以是有机发光显示面板,显示装置也可以是手机,如图13所示,或者可以是电脑或可穿戴设备等电子设备,本发明实施例对显示装置的具体形式不作限定。

[0092] 注意,上述仅为本发明的较佳实施例及所运用技术原理。本领域技术人员会理解,本发明不限于这里的特定实施例,对本领域技术人员来说能够进行各种明显的变化、重新调整和替代而不会脱离本发明的保护范围。因此,虽然通过以上实施例对本发明进行了较为详细的说明,但是本发明不仅仅限于以上实施例,在不脱离本发明构思的情况下,还可以包括更多其他等效实施例,而本发明的范围由所附的权利要求范围决定。

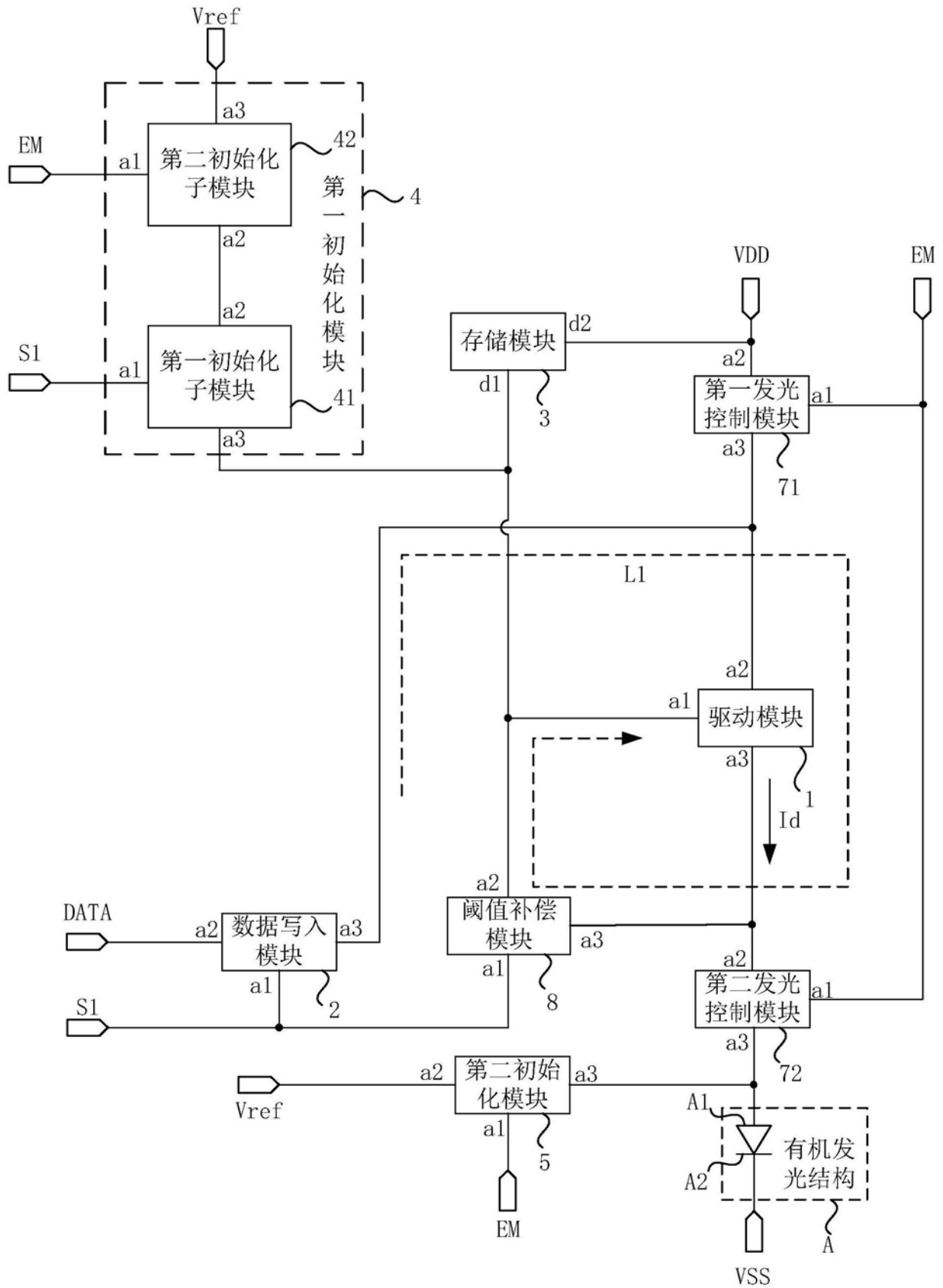


图1

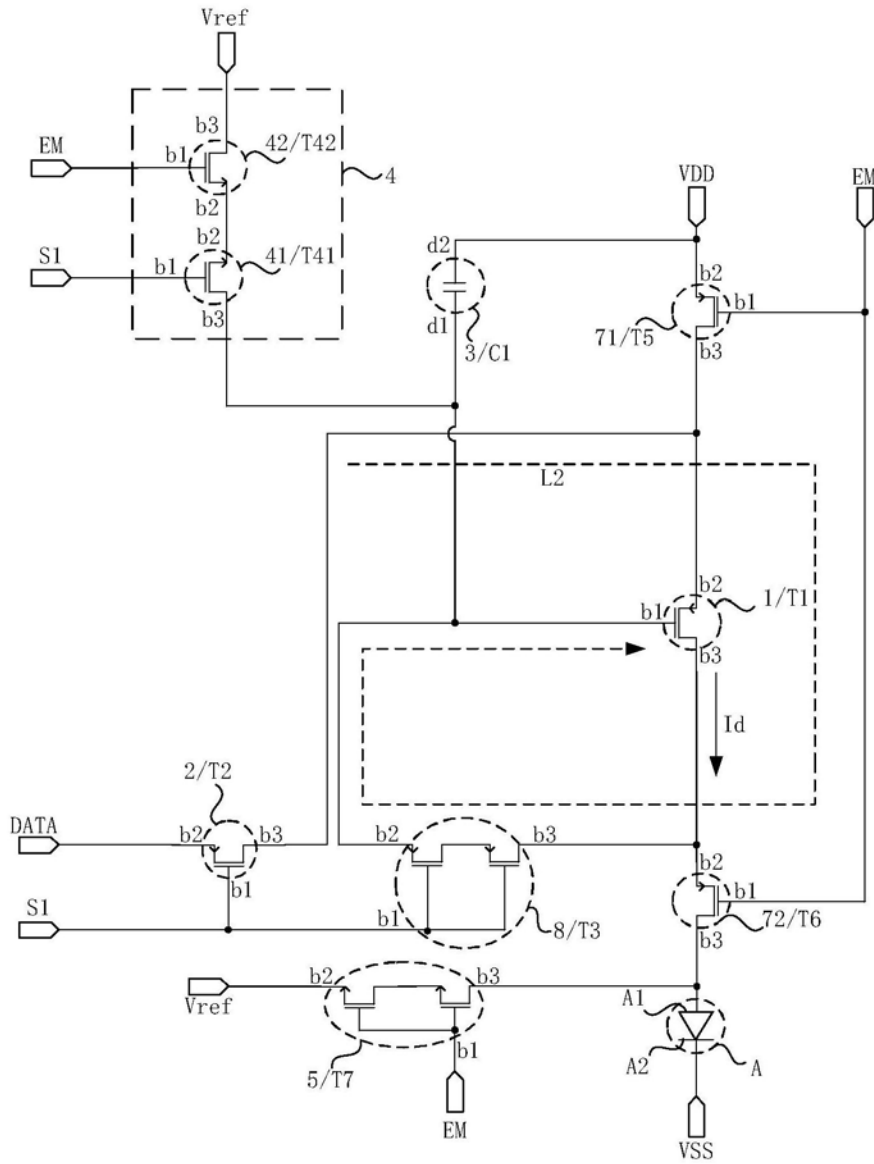


图2

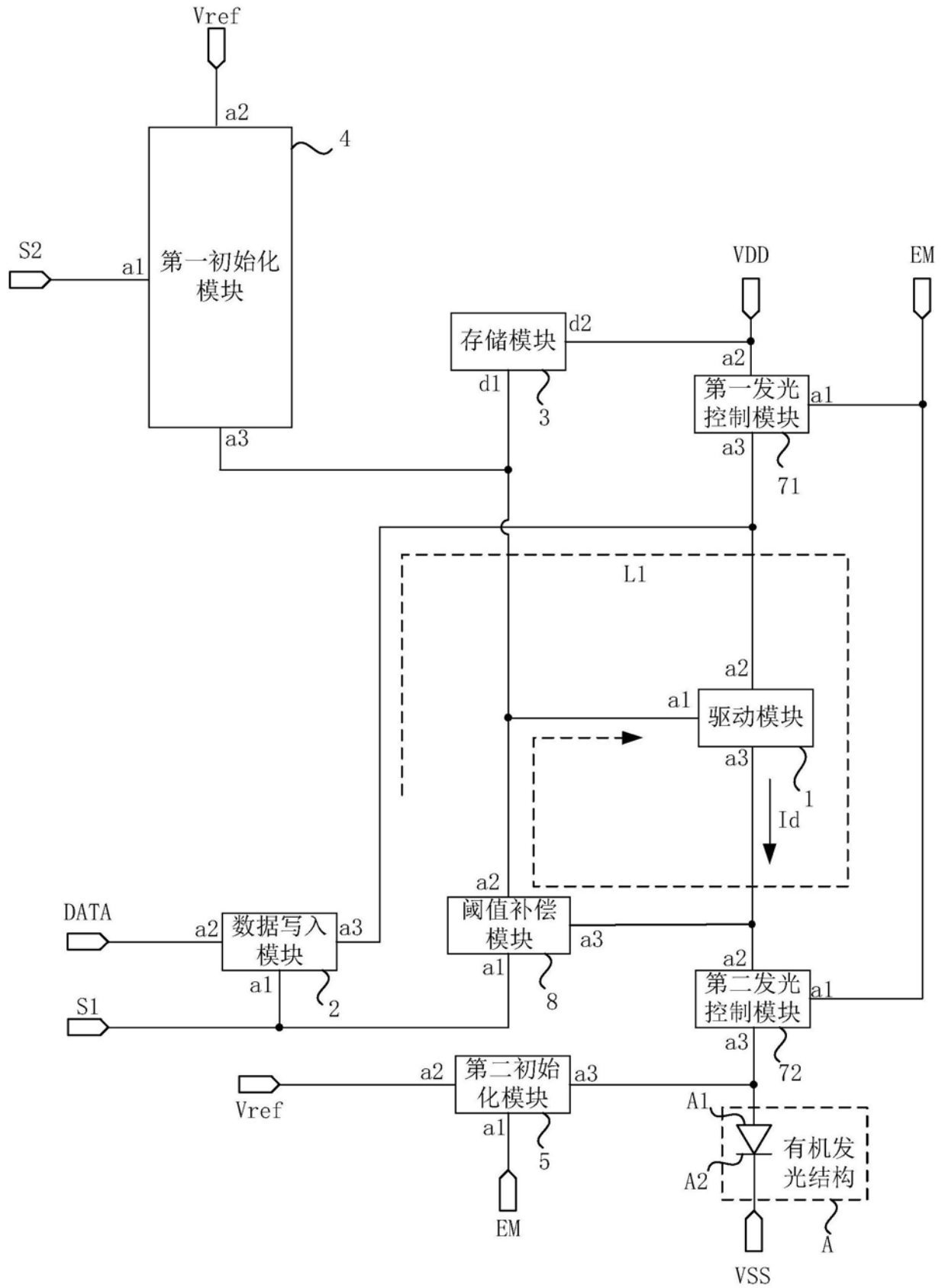


图3

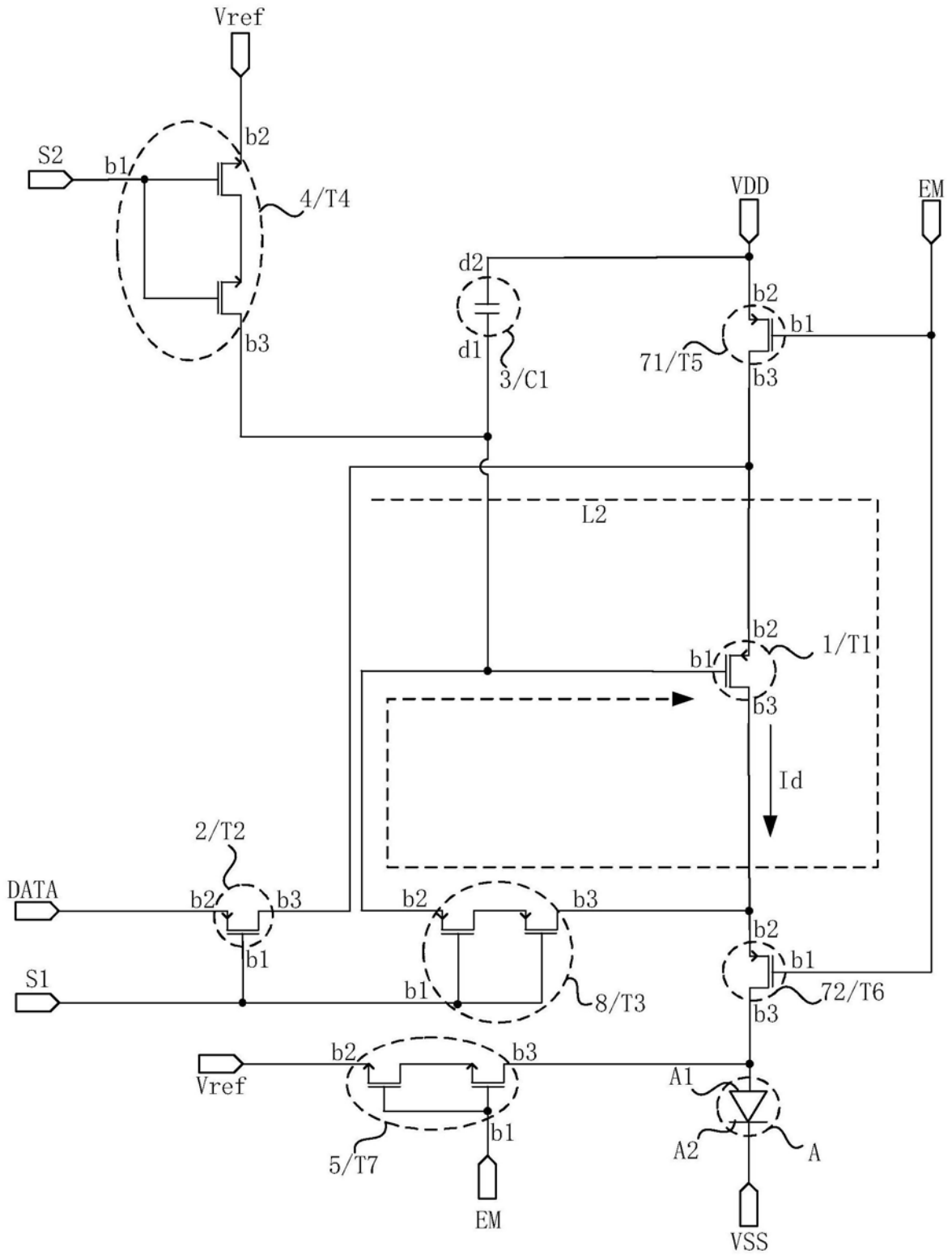


图4

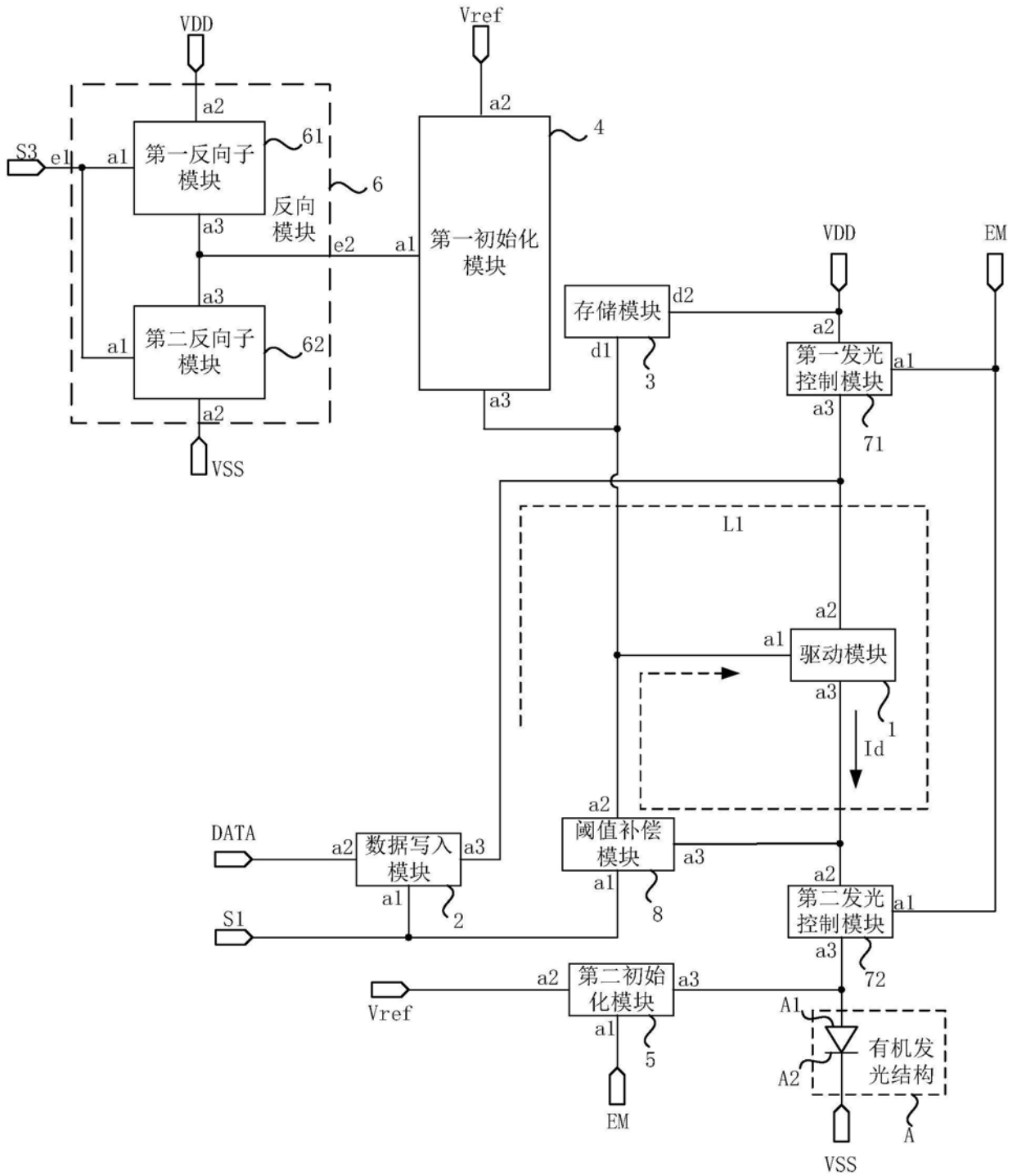


图5

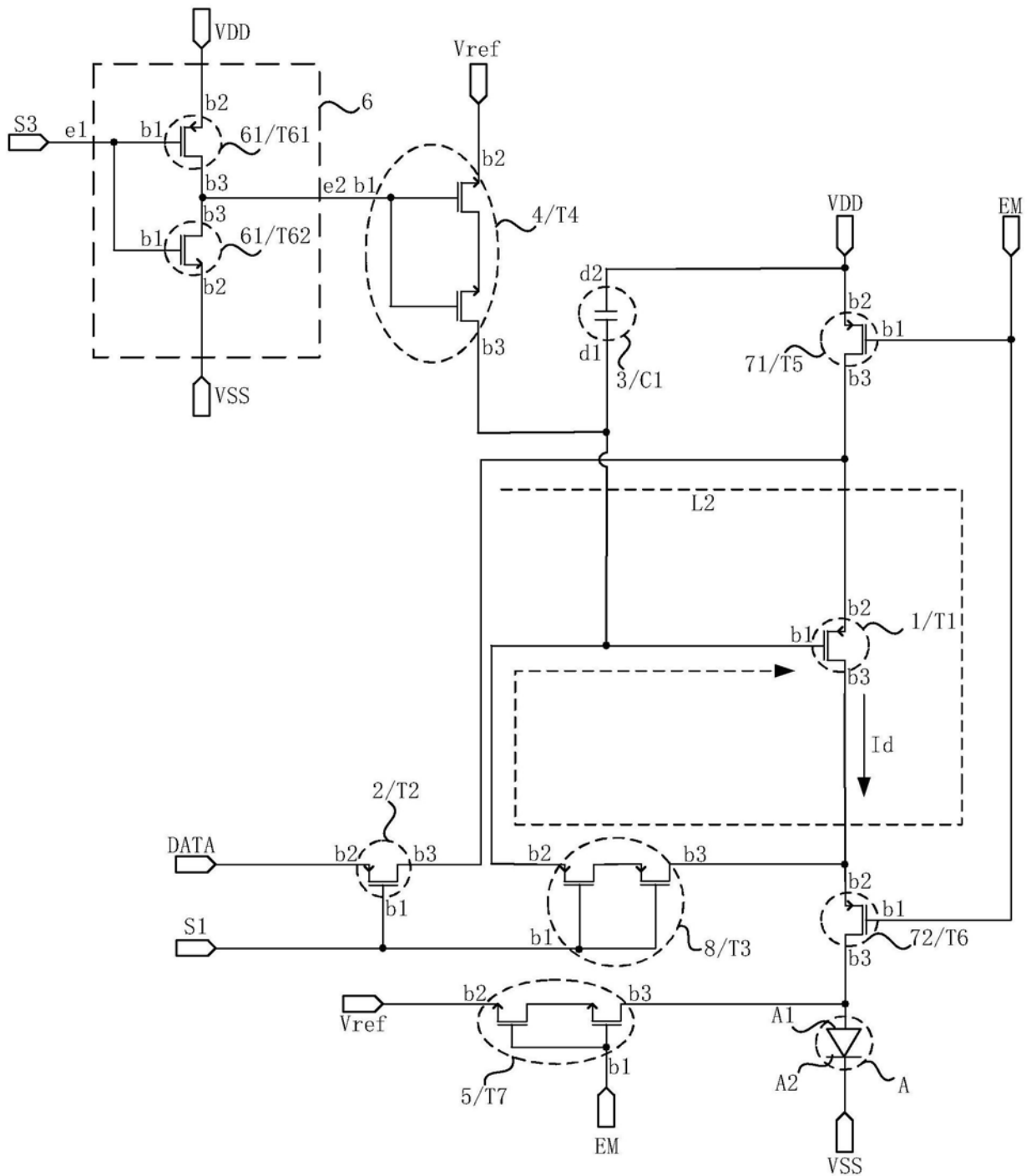


图6

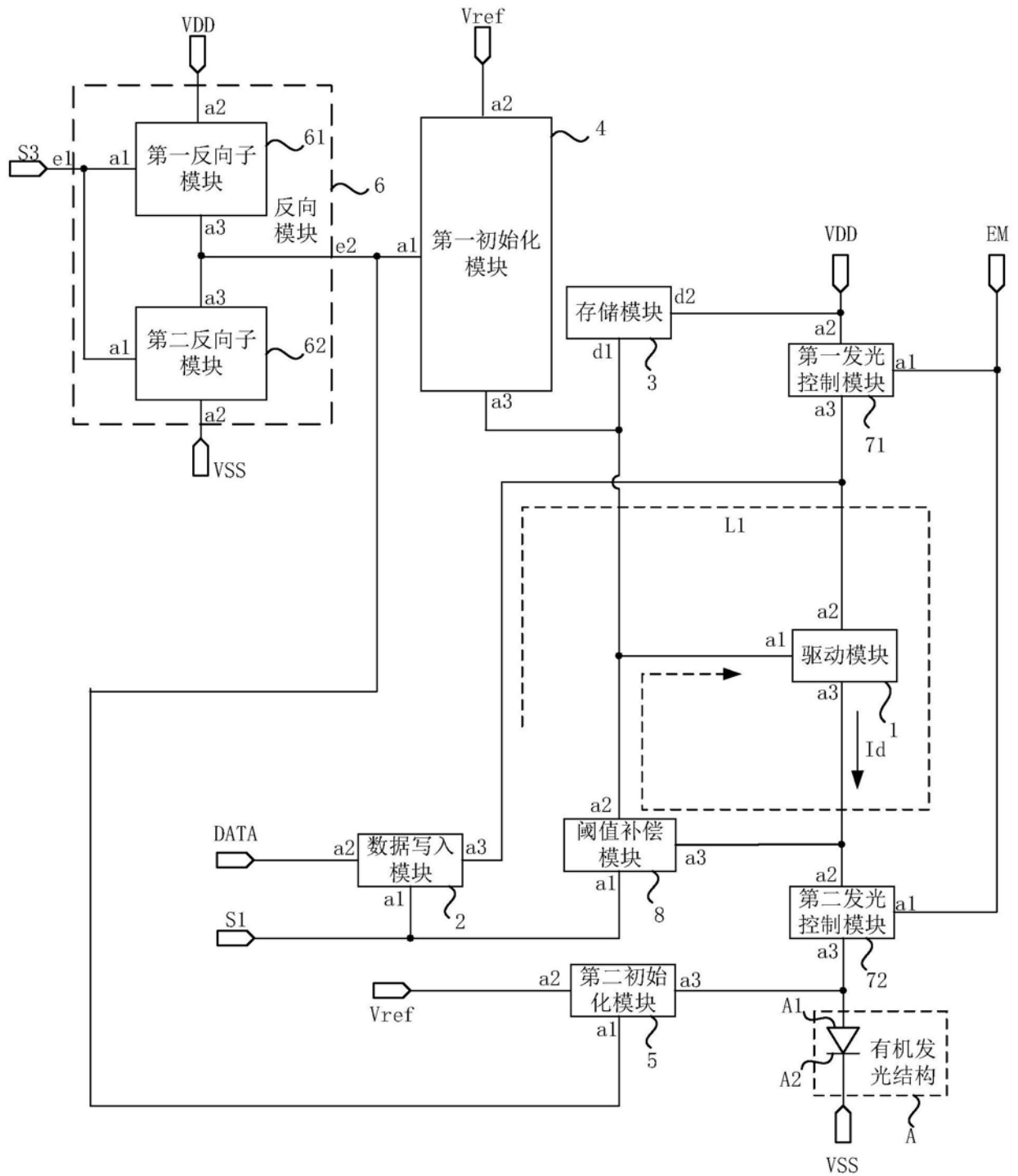


图7

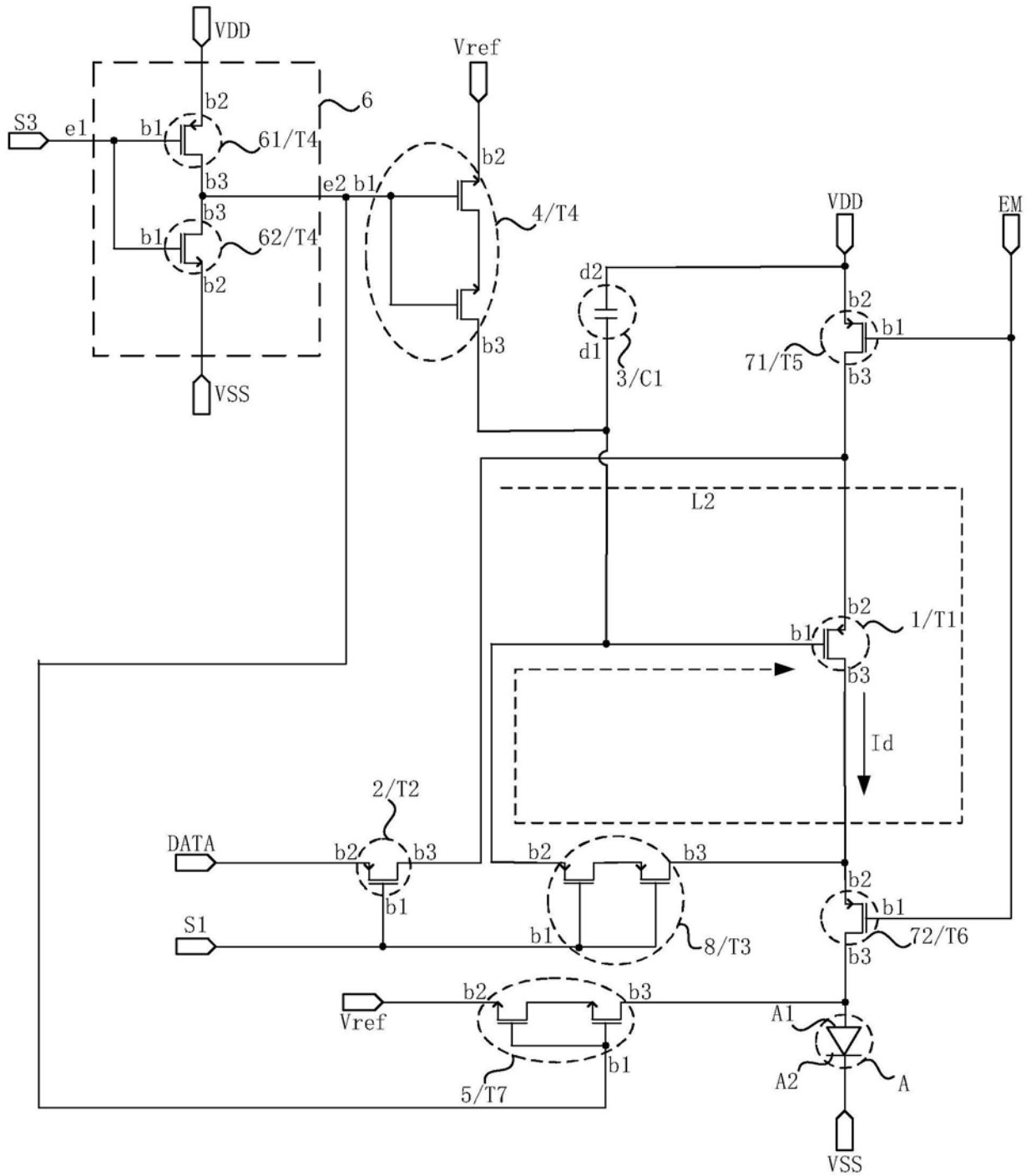


图8

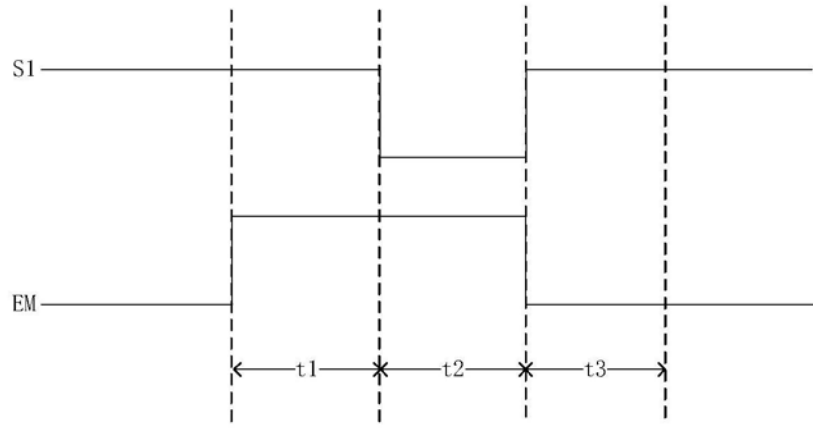


图9

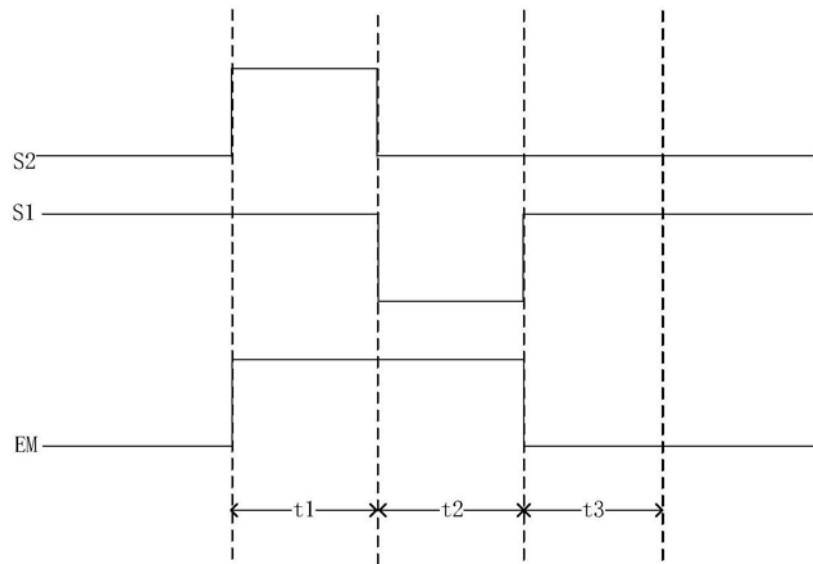


图10

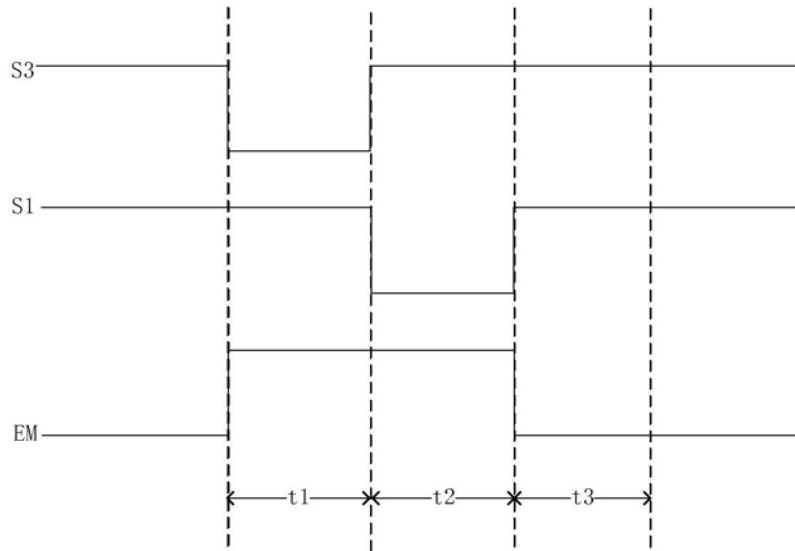


图11

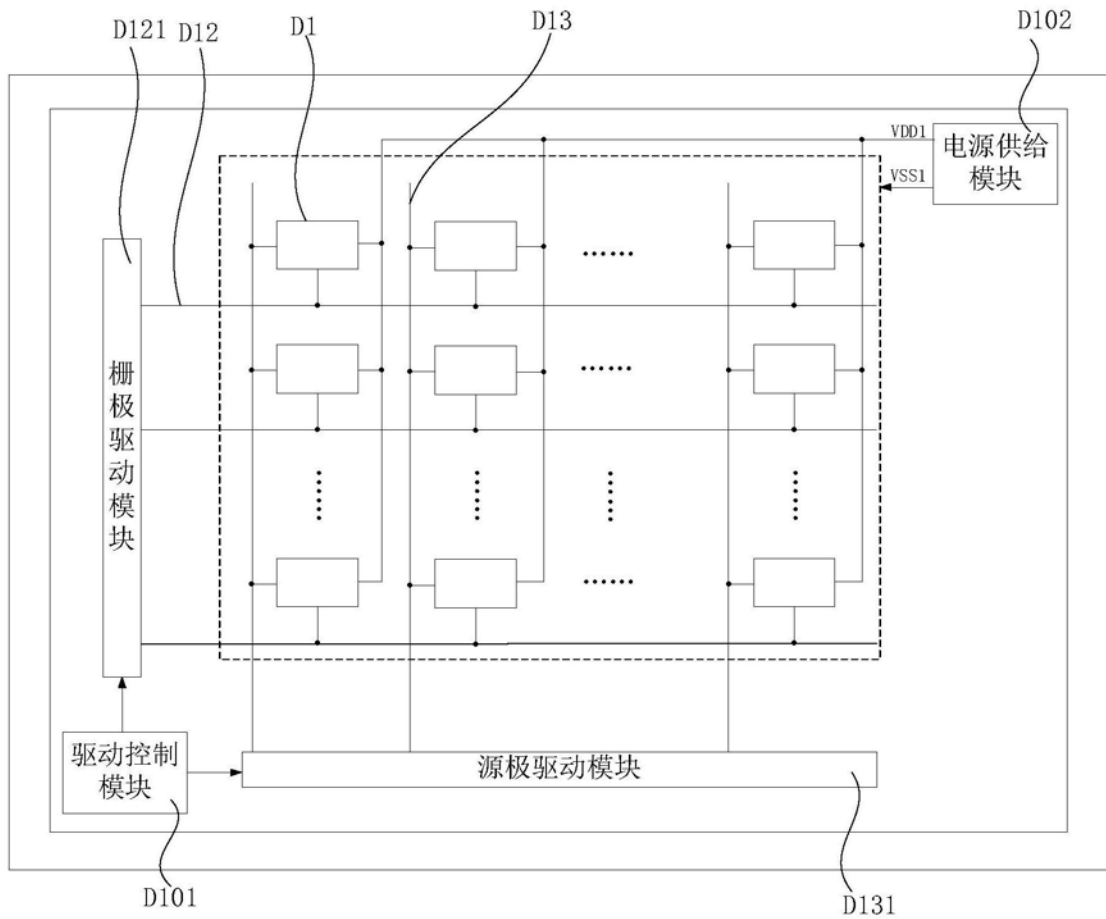


图12

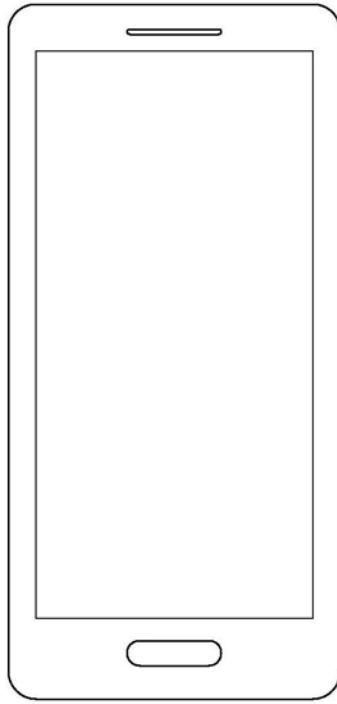


图13

