



(12)发明专利申请

(10)申请公布号 CN 109698227 A

(43)申请公布日 2019.04.30

(21)申请号 201910154997.9

(22)申请日 2019.03.01

(71)申请人 深圳市华星光电半导体显示技术有限公司

地址 518132 广东省深圳市光明新区公明街道塘明大道9-2号

(72)发明人 郑旭煌 曾维静

(74)专利代理机构 深圳翼盛智成知识产权事务所(普通合伙) 44300

代理人 黄威

(51)Int.Cl.

H01L 27/32(2006.01)

G09G 3/3225(2016.01)

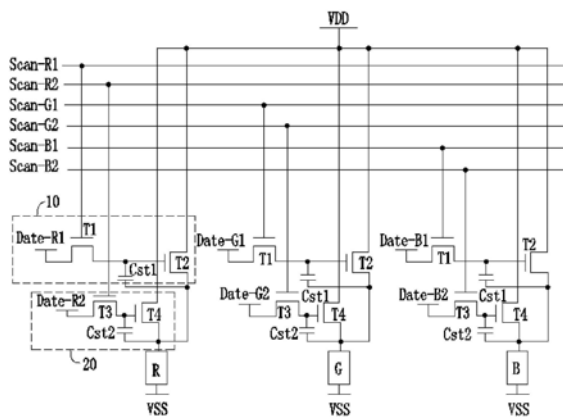
权利要求书2页 说明书5页 附图2页

(54)发明名称

一种OLED显示面板

(57)摘要

本申请提供一种OLED显示面板,包括数据线、扫描线以及阵列分布的像素单元,一像素单元包括红色子像素、绿色子像素、蓝色子像素;每个子像素均包括层叠设置的阳极、发光层以及阴极,每个子像素的阳极均连接两路像素电路;该两路像素电路分别一一对应连接一条数据线,且所述两路像素电路分别连接至扫描线,数据线用于交替的传输正电压数据信号和负电压数据信号,扫描线用于传输扫描信号;其中,当一路像素电路输入的数据信号为正电压时,另一路像素电路输入的数据信号为负电压,两路像素电路交替的驱动子像素发光,用以改善阈值电压偏移的现象。



1. 一种OLED显示面板,其特征在于,包括数据线、扫描线以及阵列分布的像素单元,一所述像素单元包括红色子像素、绿色子像素、蓝色子像素;

每个子像素均包括层叠设置的阳极、发光层以及阴极,每个子像素的所述阳极均连接两路像素电路;

所述两路像素电路分别一一对应连接一条所述数据线,并且所述两路像素电路分别连接至所述扫描线,所述数据线用于交替的传输正电压数据信号和负电压数据信号,所述扫描线用于传输扫描信号;

其中,当一路所述像素电路输入的所述数据信号为正电压时,另一路所述像素电路输入的所述数据信号为负电压,所述两路像素电路交替的驱动所述子像素发光。

2. 根据权利要求1所述的OLED显示面板,其特征在于,第一路像素电路包括第一薄膜晶体管、第二薄膜晶体管以及第一存储电容,第二路像素电路包括第三薄膜晶体管、第四薄膜晶体管以及第二存储电容。

3. 根据权利要求2所述的OLED显示面板,其特征在于,所述第一薄膜晶体管与所述第三薄膜晶体管为N型薄膜晶体管,所述第二薄膜晶体管与所述第四薄膜晶体管为P型薄膜晶体管。

4. 根据权利要求2所述的OLED显示面板,其特征在于,所述第一薄膜晶体管、所述第二薄膜晶体管、所述第三薄膜晶体管以及所述第四薄膜晶体管均为N型薄膜晶体管。

5. 根据权利要求4所述的OLED显示面板,其特征在于,所述OLED显示面板还包括第一电源与第二电源;

所述第一薄膜晶体管的栅极连接所述扫描线,所述第一薄膜晶体管的源极连接第一数据线,所述第一薄膜晶体管的漏极并联连接所述第二薄膜晶体管的栅极、以及所述第一存储电容的第一电极;

所述第二薄膜晶体管的源极接入所述第一电源,所述第二薄膜晶体管的漏极以及所述第一存储电容的第二电极连接所述阳极,并通过所述阴极连接至所述第二电源。

6. 根据权利要求5所述的OLED显示面板,其特征在于,所述第三薄膜晶体管的栅极连接所述扫描线,所述第三薄膜晶体管的源极连接第二数据线,所述第三薄膜晶体管的漏极并联连接所述第四薄膜晶体管的栅极、以及所述第二存储电容的第一电极;

所述第四薄膜晶体管的源极接入所述第一电源,所述第四薄膜晶体管的漏极以及所述第二存储电容的第二电极连接所述阳极,并通过所述阴极连接至所述第二电源。

7. 根据权利要求6所述的OLED显示面板,其特征在于,第M帧时,M为正整数,所述第一数据线输入的所述数据信号为正电压,所述第二数据线输入的所述数据信号为负电压,所述第二薄膜晶体管打开,所述第四薄膜晶体管关闭,所述第一路像素电路传入的所述数据信号与所述扫描信号共同使所述子像素发光。

8. 根据权利要求7所述的OLED显示面板,其特征在于,第M+1帧时,所述第一数据线输入的所述数据信号为负电压,所述第二数据线输入的所述数据信号为正电压,所述第二薄膜晶体管关闭,所述第四薄膜晶体管打开,所述第二路像素电路传入的所述数据信号与所述扫描信号共同使所述子像素发光。

9. 根据权利要求8所述的OLED显示面板,其特征在于,所述第二薄膜晶体管的阈值电压与所述第四薄膜晶体管的阈值电压形成互补。

10. 根据权利要求1所述的OLED显示面板,其特征在于,所述红色子像素、所述绿色子像素、所述蓝色子像素的所述像素电路共用一条所述扫描线。

## 一种OLED显示面板

### 技术领域

[0001] 本申请涉及显示技术领域,尤其涉及一种OLED显示面板。

### 背景技术

[0002] 传统OLED像素结构,采用单个薄膜晶体管(TFT)来控制流经OLED的电流,简称“驱动管”。因为发光材料与工艺制程的不稳定性会导致显示效果不够理想。而且由于TFT长时间处于正电压应力下,驱动管的阈值电压( $V_{th}$ )会正偏。常用的做法为补偿法,如光学补偿、内部补偿和外部补偿。光学补偿通过摄像头对显示画面进行捕捉,转化为数据,通过算法处理后再反馈到显示屏的驱动系统中进行校正。外部补偿在OLED阳极增设一路侦测电路,通过算法对侦测到的电压值或电流值进行处理然后进行补偿。内部补偿为增设一系列的薄膜晶体管以及电容,将驱动管的 $V_{th}$ 提前采集到电容中,再反馈到像素电路中进行补偿。

[0003] 由于光学补偿依赖于摄像头与复杂专用的系统,一般都只在面板产出时进行,客户无法自行光学补偿。外部补偿像素结构简单,但补偿模式的侦测时间耗时较长,一般只在帧与帧之间的空闲区侦测几行的驱动管显示状况。内部补偿的侦测时间极短,能够实现实时补偿,但薄膜晶体管的数量较多,影响开口率且工艺难度较大。

[0004] 因此,现有技术存在缺陷,急需改进。

### 发明内容

[0005] 本申请提供一种OLED显示面板,能够改善用于驱动子像素发光的薄膜晶体管的阈值电压偏移现象,以解决其长期处于正电压应力下而出现阈值电压持续正偏的现象。

[0006] 为解决上述问题,本申请提供的技术方案如下:

[0007] 本申请提供一种OLED显示面板,包括数据线、扫描线以及阵列分布的像素单元,一所述像素单元包括红色子像素、绿色子像素、蓝色子像素;

[0008] 每个子像素均包括层叠设置的阳极、发光层以及阴极,每个子像素的所述阳极均连接两路像素电路;

[0009] 所述两路像素电路分别一一对应连接一条所述数据线,并且所述两路像素电路分别连接至所述扫描线,所述数据线用于交替的传输正电压数据信号和负电压数据信号,所述扫描线用于传输扫描信号;

[0010] 其中,当一路所述像素电路输入的所述数据信号为正电压时,另一路所述像素电路输入的所述数据信号为负电压,所述两路像素电路交替的驱动所述子像素发光。

[0011] 在本申请的OLED显示面板中,第一路像素电路包括第一薄膜晶体管、第二薄膜晶体管以及第一存储电容,第二路像素电路包括第三薄膜晶体管、第四薄膜晶体管以及第二存储电容。

[0012] 在本申请的OLED显示面板中,所述第一薄膜晶体管与所述第三薄膜晶体管为N型薄膜晶体管,所述第二薄膜晶体管与所述第四薄膜晶体管为P型薄膜晶体管。

[0013] 在本申请的OLED显示面板中,所述第一薄膜晶体管、所述第二薄膜晶体管、所述第

三薄膜晶体管以及所述第四薄膜晶体管均为N型薄膜晶体管。

[0014] 在本申请的OLED显示面板中,所述OLED显示面板还包括第一电源与第二电源;

[0015] 所述第一薄膜晶体管的栅极连接所述扫描线,所述第一薄膜晶体管的源极连接第一数据线,所述第一薄膜晶体管的漏极并联连接所述第二薄膜晶体管的栅极、以及所述第一存储电容的第一电极;

[0016] 所述第二薄膜晶体管的源极接入所述第一电源,所述第二薄膜晶体管的漏极以及所述第一存储电容的第二电极连接所述阳极,并通过所述阴极连接至所述第二电源。

[0017] 在本申请的OLED显示面板中,所述第三薄膜晶体管的栅极连接所述扫描线,所述第三薄膜晶体管的源极连接第二数据线,所述第三薄膜晶体管的漏极并联连接所述第四薄膜晶体管的栅极、以及所述第二存储电容的第一电极;

[0018] 所述第四薄膜晶体管的源极接入所述第一电源,所述第四薄膜晶体管的漏极以及所述第二存储电容的第二电极连接所述阳极,并通过所述阴极连接至所述第二电源。

[0019] 在本申请的OLED显示面板中,第M帧时,M为正整数,所述第一数据线输入的所述数据信号为正电压,所述第二数据线输入的所述数据信号为负电压,所述第二薄膜晶体管打开,所述第四薄膜晶体管关闭,所述第一路像素电路传入的所述数据信号与所述扫描信号共同使所述子像素发光。

[0020] 在本申请的OLED显示面板中,第M+1帧时,所述第一数据线输入的所述数据信号为负电压,所述第二数据线输入的所述数据信号为正电压,所述第二薄膜晶体管关闭,所述第四薄膜晶体管打开,所述第二路像素电路传入的所述数据信号与所述扫描信号共同使所述子像素发光。

[0021] 在本申请的OLED显示面板中,所述第二薄膜晶体管的阈值电压与所述第四薄膜晶体管的阈值电压形成互补。

[0022] 在本申请的OLED显示面板中,所述红色子像素、所述绿色子像素、所述蓝色子像素的所述像素电路共用一条所述扫描线。

[0023] 本申请的有益效果为:相较于现有的OLED显示面板,本申请提供的OLED显示面板,通过对同一子像素设置两路控制数据信号输入以及驱动OLED发光的像素电路,使得传入的数据信号一路为正电压模式,一路为负电压模式,可改善决定子像素发光状况的驱动管的 $V_{th}$ 偏移情况,交替间歇性输入负电压,对正电压下 $V_{th}$ 的正偏进行补正。此方法,可克服传统像素结构TFT长时间正电压应力产生 $V_{th}$ 正偏的问题, $V_{th}$ 的正偏与负偏相互补正,可维持在稳定的值,使传入的相应数据信号电压,在流经子像素时的电流为稳定可控的值,从而提升显示效果。

## 附图说明

[0024] 为了更清楚地说明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单介绍,显而易见地,下面描述中的附图仅仅是申请的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0025] 图1为本申请实施例提供的OLED显示面板的像素电路图;

[0026] 图2为本申请实施例提供的M帧时像素电路的波形示意图;

[0027] 图3为本申请实施例提供的M+1帧时像素电路的波形示意图。

### 具体实施方式

[0028] 以下各实施例的说明是参考附加的图示,用以例示本申请可用以实施的特定实施例。本申请所提到的方向用语,例如[上]、[下]、[前]、[后]、[左]、[右]、[内]、[外]、[侧面]等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明及理解本申请,而非用以限制本申请。在图中,结构相似的单元是用以相同标号表示。

[0029] 本申请针对现有的OLED显示面板,存在用于驱动子像素发光的薄膜晶体管的阈值电压偏移现象,从而影响显示面板显示效果的技术问题,本实施例能够解决该缺陷。

[0030] 如图1所示,为本申请实施例提供的OLED显示面板的像素电路图。所述OLED显示面板包括:衬底基板,以及制备于所述衬底基板上的多条数据线与多条扫描线,以及阵列分布的像素单元。一所述像素单元包括红色子像素R、绿色子像素G、蓝色子像素B。所述OLED显示面板还包括第一电源和第二电源,所述第一电源用于提供第一电源高电平VDD,所述第二电源用于提供第二电源低电平VSS。每个子像素均包括层叠设置的阳极、发光层以及阴极,每个子像素的所述阳极均连接两路用于控制数据信号输入以及驱动发光层发光的像素电路。

[0031] 所述两路像素电路分别一一对应连接一条所述数据线,并且所述两路像素电路分别连接至所述扫描线,所述数据线用于交替的传输正电压数据信号和负电压数据信号,所述扫描线用于传输扫描信号。其中,当一路所述像素电路输入的所述数据信号为正电压时,另一路所述像素电路输入的所述数据信号为负电压,所述两路像素电路交替的驱动所述子像素发光。从而可改善决定子像素发光状况的驱动管的 $V_{th}$ 偏移情况,交替间歇性输入负电压,对正电压下 $V_{th}$ 的正偏进行补正。

[0032] 每个子像素均包括第一路像素电路10和第二路像素电路20,所述第一路像素电路10包括第一薄膜晶体管T1、第二薄膜晶体管T2以及第一存储电容Cst1,所述第二路像素电路20包括第三薄膜晶体管T3、第四薄膜晶体管T4以及第二存储电容Cst2。

[0033] 在本实施例中,所述第一薄膜晶体管T1、所述第二薄膜晶体管T2、所述第三薄膜晶体管T3以及所述第四薄膜晶体管T4均为N型薄膜晶体管。其中,以所述红色子像素R为例对像素电路的构架进行说明。

[0034] 在所述红色子像素R的所述第一路像素电路10中,所述第一薄膜晶体管T1的栅极连接第一扫描线Scan-R1,所述第一薄膜晶体管T1的源极连接第一数据线Date-R1,所述第一薄膜晶体管T1的漏极并联连接所述第二薄膜晶体管T2的栅极、以及所述第一存储电容Cst1的第一电极。

[0035] 所述第二薄膜晶体管T2的源极接入所述第一电源高电平VDD,所述第二薄膜晶体管T2的漏极连接所述红色子像素R的所述阳极,并通过所述发光层以及所述阴极连接至所述第二电源低电平VSS。

[0036] 所述第一存储电容Cst1的第二电极连接所述阳极,并通过所述发光层以及所述阴极连接至所述第二电源低电平VSS。

[0037] 在所述红色子像素R的所述第二路像素电路20中,所述第三薄膜晶体管T3的栅极连接第二扫描线Scan-R2,所述第三薄膜晶体管T3的源极连接第二数据线Date-R2,所述第三薄膜晶体管T3的漏极并联连接所述第四薄膜晶体管T4的栅极,以及所述第二存储电容

Cst2的第一电极。

[0038] 所述第四薄膜晶体管T4的源极接入所述第一电源高电平VDD,所述第四薄膜晶体管T4的漏极连接所述阳极,并通过所述发光层以及所述阴极连接至所述第二电源低电平VSS。

[0039] 所述第二存储电容Cst2的第二电极连接所述阳极,并通过所述发光层以及所述阴极连接至所述第二电源低电平VSS。

[0040] 所述绿色子像素G、所述蓝色子像素B的像素电路构架与所述红色子像素R的像素电路构架一致,此处不再赘述。

[0041] 在图中,所述红色子像素R、所述绿色子像素G以及所述蓝色子像素B的所述第一路像素电路10和所述第二路像素电路20分别连接至两条扫描线上。可以理解的是,在另一种实施例中,用于控制数据信号写入的薄膜晶体管开关状态的扫描信号的波形一致,因此所述红色子像素R、所述绿色子像素G、所述蓝色子像素B的所述第一路像素电路10和所述第二路像素电路20共用一条所述扫描线,如此可大幅缩减屏幕走线的数量,提升开口率。

[0042] 其中,所述第一数据线Date-R1和所述第二数据线Date-R2均用于交替的传输正电压数据信号和负电压数据信号,当所述第一数据线Date-R1输入的数据信号为正电压时,所述第二数据线Date-R2输入的数据信号为负电压。输入的数据信号为正电压时有效,而输入的数据信号为负电压模式下的那一路像素电路的驱动管(所述第二薄膜晶体管T2/所述第四薄膜晶体管T4)处于恢复状态,即负电压应力下。

[0043] 结合图2和图3所示,以所述红色子像素R的像素电路为例进行说明。根据输入信号的波形,以第N行(N为正整数)扫描信号为例进行说明,第M帧(M为正整数)时,所述第一扫描线Scan-R1与所述第二扫描线Scan-R2输入的所述扫描信号均为正电压(高电平),所述第一薄膜晶体管T1和所述第三薄膜晶体管T3均打开。所述第一数据线Date-R1输入的所述数据信号为正电压,所述第二数据线Date-R2输入的所述数据信号为负电压,所述第二薄膜晶体管T2打开(正电压应力),所述第四薄膜晶体管T4关闭即处于恢复状态(负电压应力),所述第一路像素电路10传入的所述数据信号与所述扫描信号共同使所述子像素发光。

[0044] 第M+1帧(M为正整数)时,所述第一扫描线Scan-R1与所述第二扫描线Scan-R2输入的所述扫描信号均为正电压,所述第一薄膜晶体管T1和所述第三薄膜晶体管T3均打开。所述第一数据线Date-R1输入的所述数据信号为负电压,所述第二数据线Date-R2输入的所述数据信号为正电压,所述第二薄膜晶体管T2关闭,所述第四薄膜晶体管T4打开,所述第二路像素电路20传入的所述数据信号与所述扫描信号共同使所述子像素发光。

[0045] 所述绿色子像素G与所述蓝色子像素B的像素电路的工作原理与所述红色子像素R的像素电路的工作原理一致,此处不再赘述。

[0046] 其中,所述第二薄膜晶体管T2的 $V_{th}$ 与所述第四薄膜晶体管T4的 $V_{th}$ 形成互补。由于交替间歇性输入负电压,对正电压下 $V_{th}$ 的正偏进行补正。此像素电路的设计, $V_{th}$ 的正偏与负偏相互补正,可维持在稳定的值,从而提升显示效果。

[0047] 在另一种实施例中,所述子像素的所述第一薄膜晶体管T1与所述第三薄膜晶体管T3为N型薄膜晶体管,所述第二薄膜晶体管T2与所述第四薄膜晶体管T4为P型薄膜晶体管。结合上述实施例中对所述红色子像素R的描述,第M帧(M为正整数)时,所述第一扫描线Scan-R1与所述第二扫描线Scan-R2输入的所述扫描信号均为正电压(高电平),所述第一薄

膜晶体管T1和所述第三薄膜晶体管T3均打开。所述第一数据线Date-R1输入的所述数据信号为正电压,所述第二数据线Date-R2输入的所述数据信号为负电压,所述第二薄膜晶体管T2关闭即处于恢复状态(负电压应力),所述第四薄膜晶体管T4打开(正电压应力),所述第二路像素电路20传入的所述数据信号与所述扫描信号共同使所述子像素发光。

[0048] 第M+1帧时,所述第一扫描线Scan-R1与所述第二扫描线Scan-R2输入的所述扫描信号均为正电压,所述第一薄膜晶体管T1和所述第三薄膜晶体管T3均打开。所述第一数据线Date-R1输入的所述数据信号为负电压,所述第二数据线Date-R2输入的所述数据信号为正电压,所述第二薄膜晶体管T2打开,所述第四薄膜晶体管T4关闭,所述第一路像素电路10传入的所述数据信号与所述扫描信号共同使所述子像素发光。

[0049] 需要注意的是,考虑到两路像素电路共享一个所述阳极,在子像素发光阶段,所述阳极端电压会上升,因此,数据信号的负电压模式应设置为一个足够低的负电位,在波形中特意标定出一个VGL电平,在此基础上,再对上一帧或上一次正电压模式下显示的值做相应的负电压应力补偿。

[0050] 考虑到面板产出时每个所述驱动管的特性会有差异,因此前期面板产出时,应进行光学补偿,对输出相应灰阶的数据信号电压进行演算,最终生成查找表(Look-up-table),导入面板的显示系统中。后续该数据将作为数据信号电压最直接的参考。在后续的显示阶段,输入特定的波形,进行画面显示。

[0051] 本申请既不需要像外部补偿那样耗费很长的侦测时间,对于单个子像素,薄膜晶体管的数量也能得到有效的控制,整体结构简单而实用,能够很大程度上改善OLED显示面板的显示效果。

[0052] 综上所述,本申请提供的OLED显示面板,通过对同一子像素设置两路控制数据信号输入以及驱动OLED发光的像素电路,使得传入的数据信号一路为正电压模式,一路为负电压模式,可改善决定子像素发光状况的驱动管的 $V_{th}$ 偏移情况,交替间歇性输入负电压,对正电压下 $V_{th}$ 的正偏进行补正。此方法,可克服传统像素结构TFT长时间正电压应力产生 $V_{th}$ 正偏的问题, $V_{th}$ 的正偏与负偏相互补正,可维持在稳定的值,使传入的相应数据信号电压,在流经子像素时的电流为稳定可控的值,从而提升显示效果。

[0053] 综上所述,虽然本申请已以优选实施例揭露如上,但上述优选实施例并非用以限制本申请,本领域的普通技术人员,在不脱离本申请的精神和范围内,均可作各种更动与润饰,因此本申请的保护范围以权利要求界定的范围为准。





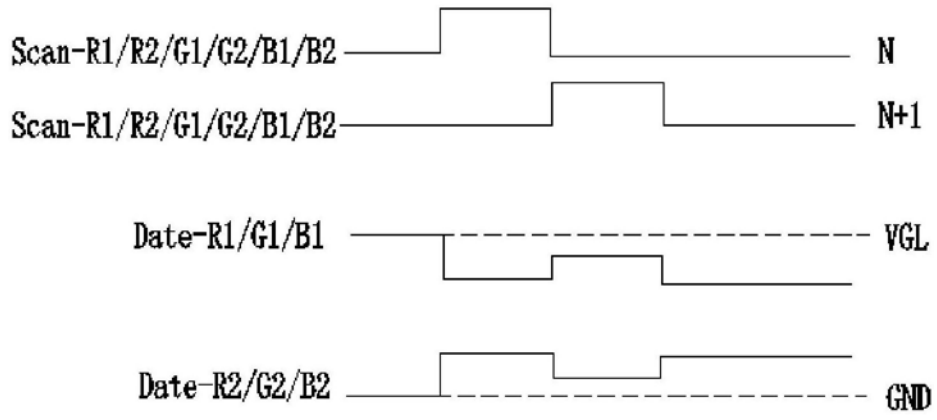


图3

专利名称(译)	一种OLED显示面板		
公开(公告)号	<a href="#">CN109698227A</a>	公开(公告)日	2019-04-30
申请号	CN201910154997.9	申请日	2019-03-01
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	曾维静		
发明人	郑旭煌 曾维静		
IPC分类号	H01L27/32 G09G3/3225		
CPC分类号	G09G3/3225 H01L27/3206 H01L27/3244 H01L27/3262 H01L27/3265 H01L27/3276		
代理人(译)	黄威		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本申请提供一种OLED显示面板，包括数据线、扫描线以及阵列分布的像素单元，一像素单元包括红色子像素、绿色子像素、蓝色子像素；每个子像素均包括层叠设置的阳极、发光层以及阴极，每个子像素的阳极均连接两路像素电路；该两路像素电路分别一一对应连接一条数据线，且所述两路像素电路分别连接至扫描线，数据线用于交替的传输正电压数据信号和负电压数据信号，扫描线用于传输扫描信号；其中，当一路像素电路输入的数据信号为正电压时，另一路像素电路输入的数据信号为负电压，两路像素电路交替的驱动子像素发光，用以改善阈值电压偏移的现象。

