### (19)中华人民共和国国家知识产权局



# (12)发明专利申请



(10)申请公布号 CN 109192142 A (43)申请公布日 2019.01.11

(21)申请号 201811096620.4

(22)申请日 2018.09.19

(71)申请人 深圳市华星光电技术有限公司 地址 518132 广东省深圳市光明新区塘明 大道9-2号

(72)发明人 常勃彪 陈小龙 温亦谦

(74)专利代理机构 深圳市德力知识产权代理事 务所 44265

代理人 林才桂 鞠骁

(51) Int.CI.

**G09G** 3/3258(2016.01)

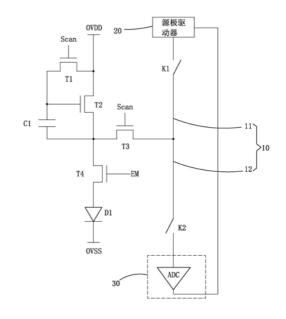
权利要求书3页 说明书8页 附图8页

#### (54)发明名称

OLED像素驱动电路及驱动方法

#### (57)摘要

本发明提供一种OLED像素驱动电路及驱动方法。本发明的OLED像素驱动电路采用4T1C的架构,并且采用一走线在不同阶段分别作为数据线及感测线,搭配特定的控制时序,能够对驱动薄膜晶体管的阈值电压进行补偿,使流过有机发光二极管的电流与驱动薄膜晶体管的阈值电压无关,提高显示的均匀性,同时有效节省了走线的空间,有利于提高像素的发光面积,减少寄生电容,提升产品的品质。



1.一种OLED像素驱动电路,其特征在于,包括第一薄膜晶体管(T1)、第二薄膜晶体管(T2)、第三薄膜晶体管(T3)、第四薄膜晶体管(T4)、电容(C1)、有机发光二极管(D1)、走线(10)、第一开关(K1)、第二开关(K2)、源极驱动器(20)及侦测模块(30);

所述第一薄膜晶体管 (T1) 的栅极接入扫描信号 (Scan),漏极接入电源电压 (OVDD) 并电性连接第二薄膜晶体管 (T2) 的漏极,源极电性连接第二薄膜晶体管 (T2) 的栅极;所述第二薄膜晶体管 (T2) 的源极电性连接第四薄膜晶体管 (T4) 的源极;所述第三薄膜晶体管 (T3) 的栅极接入扫描信号 (Scan),源极电性连接走线 (10),漏极电性连接第二薄膜晶体管 (T2) 的源极;所述第四薄膜晶体管 (T4) 的栅极接入发光信号 (EM),漏极电性连接有机发光二极管 (D1) 的阳极;所述电容 (C1) 的第一端及第二端分别电性连接第二薄膜晶体管 (T2) 的栅极及源极;所述有机发光二极管 (D1) 的阴极接入电源负电压 (OVSS);所述第一开关 (K1) 的第一端电性连接走线 (10),第二端电性连接源极驱动器 (20);所述第二开关 (K2) 的第一端电性连接走线 (10),第二端电性连接侦测模块 (30);所述侦测模块 (30) 电性连接所述源极驱动器 (20)。

2. 如权利要求1所述的0LED像素驱动电路,其特征在于,所述0LED像素驱动电路的工作状态包括感测阶段(t1)及显示阶段(t2);

所述感测阶段(t1)包括阈值电压存储阶段(t11)及阈值电压侦测阶段(t12);

在阈值电压存储阶段(t11),扫描信号(Scan)控制第一薄膜晶体管(T1)及第三薄膜晶体管(T3)导通,发光信号(EM)控制第四薄膜晶体管(T4)截止,第一开关(K1)闭合,第二开关(K2)断开,电源正电压(OVDD)写入第二薄膜晶体管(T2)的栅极,源极驱动器(20)向第二薄膜晶体管(T2)的源极写入初始化电压(Vref),第二薄膜晶体管(T2)的源极电压不断上升直至等于电源正电压(OVDD)与第二薄膜晶体管(T2)阈值电压的差值;

在阈值电压侦测阶段(t12),扫描信号(Scan)控制第一薄膜晶体管(T1)及第三薄膜晶体管(T3)导通,发光信号(EM)控制第四薄膜晶体管(T4)截止,第一开关(K1)断开,第二开关(K2)闭合,侦测模块(30)侦测第二薄膜晶体管(T2)的源极电压得到第二薄膜晶体管(T2)阈值电压数据;

所述显示阶段(t2)包括数据信号电压存储阶段(t21)及发光显示阶段(t22);

在数据信号电压存储阶段(t21),扫描信号(Scan)控制第一薄膜晶体管(T1)及第三薄膜晶体管(T3)导通,发光信号(EM)控制第四薄膜晶体管(T4)截止,第一开关(K1)闭合,第二开关(K2)断开,侦测模块(30)传输第二薄膜晶体管(T2)阈值电压数据至源极驱动器(20),源极驱动器(20)向第二薄膜晶体管(T2)的源极写入数据信号电压与第二薄膜晶体管(T2)阈值电压的差值(Vdata-Vth);

在发光显示阶段(t22),扫描信号(Scan)控制第一薄膜晶体管(T1)及第三薄膜晶体管(T3)截止,发光信号(EM)控制第四薄膜晶体管(T4)导通,第一开关(K1)断开,第二开关(K2)断开,有机发光二极管(D1)发光。

3.如权利要求1所述的OLED像素驱动电路,其特征在于,在阈值电压存储阶段(t11),扫描信号(Scan)为高电位,发光信号(EM)为低电位;

在阈值电压侦测阶段(t12),扫描信号(Scan)为高电位,发光信号(EM)为低电位; 在数据信号电压存储阶段(t21),扫描信号(Scan)为高电位,发光信号(EM)为低电位; 在发光显示阶段(t22),扫描信号(Scan)为低电位,发光信号(EM)为高电位。

- 4.如权利要求1所述的0LED像素驱动电路,其特征在于,所述走线(10)包括第一子走线(11)及第二子走线(12);所述第一子走线(11)的一端电性连接第一开关(K1)的第一端,另一端电性连接第二子走线(12)的一端;所述第二子走线(12)的另一端电性连接第二开关(K2)的第一端;第三薄膜晶体管(T3)的源极电性连接第一子走线(11)的另一端。
- 5.如权利要求1所述的0LED像素驱动电路,其特征在于,所述侦测模块(30)为模数转换器(ADC)。
- 6.如权利要求1所述的0LED像素驱动电路,其特征在于,所述侦测模块(30)侦测第二薄膜晶体管(T2)的源极电压得到第二薄膜晶体管(T2)阈值电压数据的具体过程为:侦测模块(30)侦测第二薄膜晶体管(T2)的源极电压并进行转换,得到电源正电压(0VDD)与第二薄膜晶体管(T2)阈值电压的差值数据,而后利用预设的电源正电压(0VDD)数据减去电源正电压(0VDD)与第二薄膜晶体管(T2)阈值电压的差值数据,得到第二薄膜晶体管(T2)阈值电压数据。
  - 7.一种OLED像素驱动方法,其特征在于,包括如下步骤:

步骤S1、提供如权利要求1所述的OLED像素驱动电路;

步骤S2、进入阈值电压存储阶段(t11):

扫描信号 (Scan) 控制第一薄膜晶体管 (T1) 及第三薄膜晶体管 (T3) 导通,发光信号 (EM) 控制第四薄膜晶体管 (T4) 截止,第一开关 (K1) 闭合,第二开关 (K2) 断开,电源正电压 (OVDD) 写入第二薄膜晶体管 (T2) 的栅极,源极驱动器 (20) 向第二薄膜晶体管 (T2) 的源极写入初始 化电压 (Vref),第二薄膜晶体管 (T2) 的源极电压不断上升直至等于电源正电压 (OVDD) 与第二薄膜晶体管 (T2) 阈值电压的差值;

步骤S3、进入阈值电压侦测阶段(t12);

扫描信号(Scan)控制第一薄膜晶体管(T1)及第三薄膜晶体管(T3)导通,发光信号(EM)控制第四薄膜晶体管(T4)截止,第一开关(K1)断开,第二开关(K2)闭合,侦测模块(30)侦测第二薄膜晶体管(T2)的源极电压得到第二薄膜晶体管(T2)阈值电压数据;

步骤S4、进入数据信号电压存储阶段(t21);

扫描信号(Scan) 控制第一薄膜晶体管(T1) 及第三薄膜晶体管(T3) 导通,发光信号(EM) 控制第四薄膜晶体管(T4) 截止,第一开关(K1) 闭合,第二开关(K2) 断开,侦测模块(30) 传输第二薄膜晶体管(T2) 阈值电压数据至源极驱动器(20),源极驱动器(20)向第二薄膜晶体管(T2)的源极写入数据信号电压与第二薄膜晶体管(T2) 阈值电压的差值;

步骤S5、进入发光显示阶段(t22);

扫描信号(Scan) 控制第一薄膜晶体管(T1) 及第三薄膜晶体管(T3) 截止,发光信号(EM) 控制第四薄膜晶体管(T4) 导通,第一开关(K1) 断开,第二开关(K2) 断开,有机发光二极管(D1) 发光。

8.如权利要求7所述的0LED像素驱动方法,其特征在于,所述步骤S2中,扫描信号 (Scan) 为高电位,发光信号 (EM) 为低电位;

所述步骤S3中,扫描信号(Scan)为高电位,发光信号(EM)为低电位;

所述步骤S4中,扫描信号(Scan)为高电位,发光信号(EM)为低电位;

所述步骤S5中,扫描信号(Scan)为低电位,发光信号(EM)为高电位。

9. 如权利要求7所述的0LED像素驱动方法,其特征在于,所述走线(10)包括第一子走线

- (11) 及第二子走线(12); 所述第一子走线(11)的一端电性连接第一开关(K1)的第一端, 另一端电性连接第二子走线(12)的一端; 所述第二子走线(12)的另一端电性连接第二开关(K2)的第一端; 第三薄膜晶体管(T3)的源极电性连接第一子走线(11)的另一端。
- 10.如权利要求7所述的OLED像素驱动方法,其特征在于,所述侦测模块(30)为模数转换器(ADC);

所述步骤S3中,所述侦测模块(30)侦测第二薄膜晶体管(T2)的源极电压得到第二薄膜晶体管(T2)阈值电压数据的具体过程为:侦测模块(30)侦测第二薄膜晶体管(T2)的源极电压并进行转换,得到电源正电压(OVDD)与第二薄膜晶体管(T2)阈值电压的差值数据,而后利用预设的电源正电压(OVDD)数据减去电源正电压(OVDD)与第二薄膜晶体管(T2)阈值电压的差值数据,得到第二薄膜晶体管(T2)阈值电压数据。

### 0LED像素驱动电路及驱动方法

#### 技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种OLED像素驱动电路及驱动方法。

#### 背景技术

[0002] 有机发光二极管 (Organic Light Emitting Display, OLED) 显示装置具有自发光、驱动电压低、发光效率高、响应时间短、清晰度与对比度高、近180°视角、使用温度范围宽、可实现柔性显示与大面积全色显示等诸多优点,被业界公认为是最具有发展潜力的显示装置。

[0003] OLED显示装置按照驱动方式可以分为无源矩阵型OLED(Passive Matrix OLED, PMOLED)和有源矩阵型OLED(Active Matrix OLED, AMOLED)两大类,即直接寻址和薄膜晶体管(Thin Film Transistor, TFT)矩阵寻址两类。其中, AMOLED具有呈阵列式排布的像素,属于主动显示类型,发光能效高,通常用作高清晰度的大尺寸显示装置。

[0004] AMOLED是电流驱动器件,当有电流流过有机发光二极管时,有机发光二极管发光, 且发光亮度由流过有机发光二极管自身的电流决定。大部分已有的集成电路(IC)都只传输 电压信号,故AMOLED的像素驱动电路需要完成将电压信号转变为电流信号的任务。

请参阅图1,现有的一种OLED像素驱动电路包括第一薄膜晶体管T10、第二薄膜晶 体管T20、电容C10及有机发光二极管D10,所述第一薄膜晶体管T10的栅极接入扫描信号 Gate,源极接入数据信号电压Data,漏极电性连接第二薄膜晶体管T20的栅极。所述第二薄 膜晶体管T20的源极接入电源正电压OVDD,漏极电性连接有机发光二极管D10的阳极。所述 有机发光二极管D1的阴极接入电源负电压OVSS。所述电容C10的两端分别电性连接第二薄 膜晶体管T20的栅极及源极。第一薄膜晶体管T10为开关薄膜晶体管,第二薄膜晶体管T20为 驱动薄膜晶体管。工作时,扫描信号Gate控制第一薄膜晶体管T10导通,数据信号电压Data 写入第二薄膜晶体管T20的栅极并存储至电容C10的一端,使第二薄膜晶体管T20导通,有机 发光二极管D10发光。由于制程的不稳定等原因,OLED显示装置不同像素的像素驱动电路中 驱动薄膜晶体管的阈值电压会有差异,长时间使用后,驱动薄膜晶体管材料老化及变异也 会导致驱动薄膜晶体管的阈值电压产生漂移,且不同像素的像素驱动电路内的驱动薄膜晶 体管的阈值电压漂移量不同,造成画面显示不均匀的现象,为此,现有技术一般会对像素驱 动电路的驱动薄膜晶体管的阈值电压进行补偿。常见的补偿方式需要对应像素驱动电路设 置感测线 (sensing line) 用以感测像素驱动电路中驱动薄膜晶体管的阈值电压,而后对数 据电压进行相应调整来对驱动薄膜晶体管的阈值电压进行补偿,而现有的像素驱动电路中 已经设置有用于传输数据信号电压的数据线 (data line) 及用于传输扫描信号的扫描线 (scan line),感测线的设置使走线的数量增加,走线的数量增加使得像素的发光面积减 小,并且走线之间也会产生寄生电容,影响信号的输入。

#### 发明内容

[0006] 本发明的目的在于提供一种OLED像素驱动电路,能够对驱动薄膜晶体管的阈值电

压进行补偿,同时有效节省了走线的空间,有利于提高像素的发光面积,减少寄生电容。

[0007] 本发明的另一目的在于提供一种OLED像素驱动方法,能够对驱动薄膜晶体管的阈值电压进行补偿,且有利于提高像素的发光面积,减少寄生电容。

[0008] 为实现上述目的,本发明首先提供OLED像素驱动电路,包括第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管、电容、有机发光二极管、走线、第一开关、第二开关、源极驱动器及侦测模块;

[0009] 所述第一薄膜晶体管的栅极接入扫描信号,漏极接入电源电压并电性连接第二薄膜晶体管的漏极,源极电性连接第二薄膜晶体管的栅极;所述第二薄膜晶体管的源极电性连接第四薄膜晶体管的源极;所述第三薄膜晶体管的栅极接入扫描信号,源极电性连接走线,漏极电性连接第二薄膜晶体管的源极;所述第四薄膜晶体管的栅极接入发光信号,漏极电性连接有机发光二极管的阳极;所述电容的第一端及第二端分别电性连接第二薄膜晶体管的栅极及源极;所述有机发光二极管的阴极接入电源负电压;所述第一开关的第一端电性连接走线,第二端电性连接源极驱动器;所述第二开关的第一端电性连接走线,第二端电性连接侦测模块;所述侦测模块电性连接所述源极驱动器。

[0010] 所述OLED像素驱动电路的工作状态包括感测阶段及显示阶段;

[0011] 所述感测阶段包括阈值电压存储阶段及阈值电压侦测阶段;

[0012] 在阈值电压存储阶段,扫描信号控制第一薄膜晶体管及第三薄膜晶体管导通,发光信号控制第四薄膜晶体管截止,第一开关闭合,第二开关断开,电源正电压写入第二薄膜晶体管的栅极,源极驱动器向第二薄膜晶体管的源极写入初始化电压,第二薄膜晶体管的源极电压不断上升直至等于电源正电压与第二薄膜晶体管阈值电压的差值;

[0013] 在阈值电压侦测阶段,扫描信号控制第一薄膜晶体管及第三薄膜晶体管导通,发光信号控制第四薄膜晶体管截止,第一开关断开,第二开关闭合,侦测模块侦测第二薄膜晶体管的源极电压得到第二薄膜晶体管阈值电压数据;

[0014] 所述显示阶段包括数据信号电压存储阶段及发光显示阶段:

[0015] 在数据信号电压存储阶段,扫描信号控制第一薄膜晶体管及第三薄膜晶体管导通,发光信号控制第四薄膜晶体管截止,第一开关闭合,第二开关断开,侦测模块传输第二薄膜晶体管阈值电压数据至源极驱动器,源极驱动器向第二薄膜晶体管的源极写入数据信号电压与第二薄膜晶体管阈值电压的差值;

[0016] 在发光显示阶段,扫描信号控制第一薄膜晶体管及第三薄膜晶体管截止,发光信号控制第四薄膜晶体管导通,第一开关断开,第二开关断开,有机发光二极管发光。

[0017] 在阈值电压存储阶段,扫描信号为高电位,发光信号为低电位;

[0018] 在阈值电压侦测阶段,扫描信号为高电位,发光信号为低电位;

[0019] 在数据信号电压存储阶段,扫描信号为高电位,发光信号为低电位;

[0020] 在发光显示阶段,扫描信号为低电位,发光信号为高电位。

[0021] 所述走线包括第一子走线及第二子走线;所述第一子走线的一端电性连接第一开关的第一端,另一端电性连接第二子走线的一端;所述第二子走线的另一端电性连接第二开关的第一端;第三薄膜晶体管的源极电性连接第一子走线的另一端。

[0022] 所述侦测模块为模数转换器。

[0023] 所述侦测模块侦测第二薄膜晶体管的源极电压得到第二薄膜晶体管阈值电压数

据的具体过程为:侦测模块侦测第二薄膜晶体管的源极电压并进行转换,得到电源正电压与第二薄膜晶体管阈值电压的差值数据,而后利用预设的电源正电压数据减去电源正电压与第二薄膜晶体管阈值电压的差值数据,得到第二薄膜晶体管阈值电压数据。

[0024] 本发明还提供一种OLED像素驱动方法,包括如下步骤:

[0025] 步骤S1、提供如权利要求1所述的0LED像素驱动电路;

[0026] 步骤S2、进入阈值电压存储阶段;

[0027] 扫描信号控制第一薄膜晶体管及第三薄膜晶体管导通,发光信号控制第四薄膜晶体管截止,第一开关闭合,第二开关断开,电源正电压写入第二薄膜晶体管的栅极,源极驱动器向第二薄膜晶体管的源极写入初始化电压,第二薄膜晶体管的源极电压不断上升直至等于电源正电压与第二薄膜晶体管阈值电压的差值;

[0028] 步骤S3、进入阈值电压侦测阶段;

[0029] 扫描信号控制第一薄膜晶体管及第三薄膜晶体管导通,发光信号控制第四薄膜晶体管截止,第一开关断开,第二开关闭合,侦测模块侦测第二薄膜晶体管的源极电压得到第二薄膜晶体管阈值电压数据:

[0030] 步骤S4、进入数据信号电压存储阶段;

[0031] 扫描信号控制第一薄膜晶体管及第三薄膜晶体管导通,发光信号控制第四薄膜晶体管截止,第一开关闭合,第二开关断开,侦测模块传输第二薄膜晶体管阈值电压数据至源极驱动器,源极驱动器向第二薄膜晶体管的源极写入数据信号电压与第二薄膜晶体管阈值电压的差值;

[0032] 步骤S5、进入发光显示阶段;

[0033] 扫描信号控制第一薄膜晶体管及第三薄膜晶体管截止,发光信号控制第四薄膜晶体管导通,第一开关断开,第二开关断开,有机发光二极管发光。

[0034] 所述步骤S2中,扫描信号为高电位,发光信号为低电位;

[0035] 所述步骤S3中,扫描信号为高电位,发光信号为低电位;

[0036] 所述步骤S4中,扫描信号为高电位,发光信号为低电位:

[0037] 所述步骤S5中,扫描信号为低电位,发光信号为高电位。

[0038] 所述走线包括第一子走线及第二子走线;所述第一子走线的一端电性连接第一开关的第一端,另一端电性连接第二子走线的一端;所述第二子走线的另一端电性连接第二开关的第一端;第三薄膜晶体管的源极电性连接第一子走线的另一端。

[0039] 所述侦测模块为模数转换器;

[0040] 所述步骤S3中,所述侦测模块侦测第二薄膜晶体管的源极电压得到第二薄膜晶体管阈值电压数据的具体过程为:侦测模块侦测第二薄膜晶体管的源极电压并进行转换,得到电源正电压与第二薄膜晶体管阈值电压的差值数据,而后利用预设的电源正电压数据减去电源正电压与第二薄膜晶体管阈值电压的差值数据,得到第二薄膜晶体管阈值电压数据。

[0041] 本发明的有益效果:本发明的0LED像素驱动电路采用4T1C的架构,并且采用一走线在不同时刻分别作为数据线及感测线,搭配特定的控制时序,能够对驱动薄膜晶体管的阈值电压进行补偿,使流过有机发光二极管的电流与驱动薄膜晶体管的阈值电压无关,提高显示的均匀性,同时有效节省了走线的空间,有利于提高像素的发光面积,减少寄生电

容,提升产品的品质。本发明的OLED像素驱动方法能够对驱动薄膜晶体管的阈值电压进行补偿,且有利于提高像素的发光面积,减少寄生电容。

#### 附图说明

[0042] 为了能更进一步了解本发明的特征以及技术内容,请参阅以下有关本发明的详细说明与附图,然而附图仅提供参考与说明用,并非用来对本发明加以限制。

[0043] 附图中,

[0044] 图1为现有的一种0LED像素驱动电路的电路图;

[0045] 图2为本发明的0LED像素驱动电路的电路图;

[0046] 图3为本发明的0LED像素驱动电路的时序图;

[0047] 图4为本发明的0LED像素驱动方法的流程图;

[0048] 图5为本发明的OLED像素驱动方法的步骤S2的示意图;

[0049] 图6为本发明的0LED像素驱动方法的步骤S3的示意图;

[0050] 图7为本发明的0LED像素驱动方法的步骤S4的示意图;

[0051] 图8为本发明的OLED像素驱动方法的步骤S5的示意图。

#### 具体实施方式

[0052] 为更进一步阐述本发明所采取的技术手段及其效果,以下结合本发明的优选实施例及其附图进行详细描述。

[0053] 请参阅图2,本发明提供一种0LED像素驱动电路,采用4T1C的架构,包括第一薄膜晶体管T1、第二薄膜晶体管T2、第三薄膜晶体管T3、第四薄膜晶体管T4、电容C1、有机发光二极管D1、走线10、第一开关K1、第二开关K2、源极驱动器20及侦测模块30。

[0054] 所述第一薄膜晶体管T1的栅极接入扫描信号Scan,漏极接入电源电压OVDD并电性连接第二薄膜晶体管T2的漏极,源极电性连接第二薄膜晶体管T2的栅极。所述第二薄膜晶体管T2的源极电性连接第四薄膜晶体管T4的源极。所述第三薄膜晶体管T3的栅极接入扫描信号Scan,源极电性连接走线10,漏极电性连接第二薄膜晶体管T2的源极。所述第四薄膜晶体管T4的栅极接入发光信号EM,漏极电性连接有机发光二极管D1的阳极。所述电容C1的第一端及第二端分别电性连接第二薄膜晶体管T2的栅极及源极。所述有机发光二极管D1的阴极接入电源负电压OVSS。所述第一开关K1的第一端电性连接走线10,第二端电性连接源极驱动器20。所述第二开关K2的第一端电性连接走线10,第二端电性连接侦测模块30。所述侦测模块30电性连接所述源极驱动器20。其中,所述第二薄膜晶体管T2为驱动薄膜晶体管。

[0055] 具体地,所述侦测模块30为模数转换器ADC。

[0056] 优选地,请参阅图2,所述走线10包括第一子走线11及第二子走线12。所述第一子走线11的一端电性连接第一开关K1的第一端,另一端电性连接第二子走线12的一端。所述第二子走线12的另一端电性连接第二开关K2的第一端。第三薄膜晶体管T3的源极电性连接第一子走线11的另一端。

[0057] 具体地,请结合图2及图3,所述0LED像素驱动电路的工作状态包括感测阶段t1及显示阶段t2。

[0058] 所述感测阶段t1包括阈值电压存储阶段t11及阈值电压侦测阶段t12。

[0059] 请结合图5,在阈值电压存储阶段t11,扫描信号Scan控制第一薄膜晶体管T1及第三薄膜晶体管T3导通,发光信号EM控制第四薄膜晶体管T4截止,第一开关K1闭合,第二开关K2断开,电源正电压OVDD经导通的第一薄膜晶体管T1写入第二薄膜晶体管T2的栅极,源极驱动器20经闭合的第一开关K1、走线10及导通的第三薄膜晶体管T3向第二薄膜晶体管T2的源极写入初始化电压Vref,此时,电源正电压OVDD对第二薄膜晶体管T2的源极进行充电,使得第二薄膜晶体管T2的源极电压不断上升,直至第二薄膜晶体管T2的源极电压等于电源正电压OVDD与第二薄膜晶体管T2阈值电压的差值并存储至电容C1的第二端。此阶段中,由于第四薄膜晶体管T4截止,有机发光二极管D1不发光。

[0060] 具体地,请参阅图3,在阈值电压侦测阶段t12,扫描信号Scan为高电位控制第一薄膜晶体管T1及第三薄膜晶体管T3导通,发光信号EM为低电位控制第四薄膜晶体管T4截止。

[0061] 请结合图6,在阈值电压侦测阶段t12,扫描信号Scan控制第一薄膜晶体管T1及第三薄膜晶体管T3导通,发光信号EM控制第四薄膜晶体管T4截止,第一开关K1断开,第二开关K2闭合,侦测模块30经闭合的第二开关K2、走线10及导通的第三薄膜晶体管T3侦测第二薄膜晶体管T2的源极电压得到第二薄膜晶体管T2阈值电压数据。此阶段中,由于第四薄膜晶体管T4截止,有机发光二极管D1不发光。

[0062] 具体地,所述侦测模块30侦测第二薄膜晶体管T2的源极电压得到第二薄膜晶体管T2阈值电压数据的具体过程为:侦测模块30侦测第二薄膜晶体管T2的源极电压并进行转换,得到电源正电压0VDD与第二薄膜晶体管T2阈值电压的差值数据,而后利用预设的电源正电压0VDD数据减去电源正电压0VDD与第二薄膜晶体管T2阈值电压的差值数据,得到第二薄膜晶体管T2阈值电压数据。

[0063] 具体地,请参阅图3,在阈值电压存储阶段t11,扫描信号Scan为高电位控制第一薄膜晶体管T1及第三薄膜晶体管T3导通,发光信号EM为低电位控制第四薄膜晶体管T4截止。

[0064] 所述显示阶段t2包括数据信号电压存储阶段t21及发光显示阶段t22。

[0065] 请结合图7,在数据信号电压存储阶段t21,扫描信号Scan控制第一薄膜晶体管T1及第三薄膜晶体管T3导通,发光信号EM控制第四薄膜晶体管T4截止,第一开关K1闭合,第二开关K2断开,侦测模块30传输第二薄膜晶体管T2阈值电压数据至源极驱动器20,源极驱动器20经闭合的第一开关K1、走线10及导通的第三薄膜晶体管T3向第二薄膜晶体管T2的源极以及电容C1的第二端写入数据信号电压与第二薄膜晶体管T2阈值电压的差值Vdata-Vth,而电源正电压0VDD经导通的第一薄膜晶体管T1写入第二薄膜晶体管T2的栅极及电容C1的第一端,此时第二薄膜晶体管T2的栅源极电压差也即电容C1两端电压差为0VDD-(Vdata-Vth)即0VDD-Vdata+Vth。此阶段中,由于第四薄膜晶体管T4截止,有机发光二极管D1不发光。

[0066] 具体地,请参阅图3,在数据信号电压存储阶段t21,扫描信号Scan为高电位控制第一薄膜晶体管T1及第三薄膜晶体管T3导通,发光信号EM为低电位控制第四薄膜晶体管T4截止。

[0067] 请结合图8,在发光显示阶段t22,扫描信号Scan控制第一薄膜晶体管T1及第三薄膜晶体管T3截止,发光信号EM控制第四薄膜晶体管T4导通,第一开关K1断开,第二开关K2断开,由于电容C1的存储作用,第二薄膜晶体管T2栅源极电压差保持0VDD-Vdata+Vth,有机发光二极管D1发光。根据流经有机发光二极管的电流的公式:

[0068]  $I = K (Vgs-Vth)^2$ ;

[0069] 其中,I为流经有机发光二极管D1的电流,K为驱动薄膜晶体管也即第二薄膜晶体管T2的特性参数,Vgs为驱动薄膜晶体管也即第二薄膜晶体管T2的栅源极电压差,而此时第二薄膜晶体管T2的源栅极电压差为OVDD-Vdata+Vth,因此 $I=K(Vgs-Vth)^2=K(OVDD-Vdata+Vth-Vth)^2=K(OVDD-Vdata)^2$ ,可见有机发光二极管D1发光时流经所述有机发光二极管D1的电流与第二薄膜晶体管T2的阈值电压无关,能够解决由驱动薄膜晶体管阈值电压漂移导致的流过有机发光二极管的电流不稳定的问题,使有机发光二极管的发光亮度均匀,提高显示的均匀性。

[0070] 具体地,请参阅图3,在发光显示阶段t22,扫描信号Scan为低电位控制第一薄膜晶体管T1及第三薄膜晶体管T3截止,发光信号EM为高电位控制第四薄膜晶体管T4导通。

[0071] 需要说明的是,本发明的OLED像素驱动电路采用4T1C的架构,能够对驱动薄膜晶体管也即第二薄膜晶体管T2的阈值电压进行补偿,使流过有机发光二极管D1的电流与驱动薄膜晶体管的阈值电压无关,提高显示的均匀性,与此同时,本发明通过设置走线10在不同时刻分别传输参考电压Vref、第二薄膜晶体管T2的源极电压以及数据信号电压与第二薄膜晶体管T2阈值电压的差值Vdata-Vth,也即将现有的像素驱动电路中数据线及感测线进行了共用,从而大大节省了走线的空间,有利于提高像素的发光面积,减少寄生电容,提升产品的品质。

[0072] 请参阅图4,基于同一发明构思,本发明还提供了一种0LED像素驱动方法,包括如下步骤:

[0073] 步骤S1、提供上述的0LED像素驱动电路。在此不再对0LED像素驱动电路的结构做重复性描述。

[0074] 步骤S2、请参阅图5,进入在阈值电压存储阶段t11。

[0075] 扫描信号Scan控制第一薄膜晶体管T1及第三薄膜晶体管T3导通,发光信号EM控制第四薄膜晶体管T4截止,第一开关K1闭合,第二开关K2断开,电源正电压OVDD经导通的第一薄膜晶体管T1写入第二薄膜晶体管T2的栅极,源极驱动器20经闭合的第一开关K1、走线10及导通的第三薄膜晶体管T3向第二薄膜晶体管T2的源极写入初始化电压Vref,此时,电源正电压OVDD对第二薄膜晶体管T2的源极进行充电,使得第二薄膜晶体管T2的源极电压不断上升,直至第二薄膜晶体管T2的源极电压等于电源正电压OVDD与第二薄膜晶体管T2阈值电压的差值并存储至电容C1的第二端。此阶段中,由于第四薄膜晶体管T4截止,有机发光二极管D1不发光。

[0076] 具体地,请参阅图3,所述步骤S2中,扫描信号Scan为高电位控制第一薄膜晶体管T1及第三薄膜晶体管T3导通,发光信号EM为低电位控制第四薄膜晶体管T4截止。

[0077] 步骤S3、请参阅图6,进入阈值电压侦测阶段t12。

[0078] 扫描信号Scan控制第一薄膜晶体管T1及第三薄膜晶体管T3导通,发光信号EM控制第四薄膜晶体管T4截止,第一开关K1断开,第二开关K2闭合,侦测模块30经闭合的第二开关K2、走线10及导通的第三薄膜晶体管T3侦测第二薄膜晶体管T2的源极电压得到第二薄膜晶体管T2阈值电压数据。此阶段中,由于第四薄膜晶体管T4截止,有机发光二极管D1不发光。

[0079] 具体地,所述步骤S3中,所述侦测模块30侦测第二薄膜晶体管T2的源极电压得到第二薄膜晶体管T2阈值电压数据的具体过程为:侦测模块30侦测第二薄膜晶体管T2的源极

电压并进行转换,得到电源正电压OVDD与第二薄膜晶体管T2阈值电压的差值数据,而后利用预设的电源正电压OVDD数据减去电源正电压OVDD与第二薄膜晶体管T2阈值电压的差值数据,得到第二薄膜晶体管T2阈值电压数据。

[0080] 具体地,请参阅图3,所述步骤S3中,扫描信号Scan为高电位控制第一薄膜晶体管T1及第三薄膜晶体管T3导通,发光信号EM为低电位控制第四薄膜晶体管T4截止。

[0081] 步骤S4、请参考图7,进入数据信号电压存储阶段t21。

[0082] 扫描信号Scan控制第一薄膜晶体管T1及第三薄膜晶体管T3导通,发光信号EM控制第四薄膜晶体管T4截止,第一开关K1闭合,第二开关K2断开,侦测模块30传输第二薄膜晶体管T2阈值电压数据至源极驱动器20,源极驱动器20经闭合的第一开关K1、走线10及导通的第三薄膜晶体管T3向第二薄膜晶体管T2的源极以及电容C1的第二端写入数据信号电压与第二薄膜晶体管T2阈值电压的差值Vdata-Vth,而电源正电压0VDD经导通的第一薄膜晶体管T1写入第二薄膜晶体管T2的栅极及电容C1的第一端,此时第二薄膜晶体管T2的栅源极电压差也即电容C1两端电压差为0VDD-(Vdata-Vth)即0VDD-Vdata+Vth。此阶段中,由于第四薄膜晶体管T4截止,有机发光二极管D1不发光。

[0083] 具体地,请参阅图3,所述步骤S4中,扫描信号Scan为高电位控制第一薄膜晶体管T1及第三薄膜晶体管T3导通,发光信号EM为低电位控制第四薄膜晶体管T4截止。

[0084] 步骤S5、请参阅图8,进入发光显示阶段t22。

[0085] 扫描信号Scan控制第一薄膜晶体管T1及第三薄膜晶体管T3截止,发光信号EM控制第四薄膜晶体管T4导通,第一开关K1断开,第二开关K2断开,由于电容C1的存储作用,第二薄膜晶体管T2栅源极电压差保持OVDD-Vdata+Vth,有机发光二极管D1发光。根据流经有机发光二极管的电流的公式:

[0086]  $I = K (Vgs - Vth)^2$ ;

[0087] 其中,I为流经有机发光二极管D1的电流,K为驱动薄膜晶体管也即第二薄膜晶体管T2的特性参数,Vgs为驱动薄膜晶体管也即第二薄膜晶体管T2的栅源极电压差,而此时第二薄膜晶体管T2的源栅极电压差为OVDD-Vdata+Vth,因此 $I=K(Vgs-Vth)^2=K(OVDD-Vdata+Vth-Vth)^2=K(OVDD-Vdata)^2$ ,可见有机发光二极管D1发光时流经所述有机发光二极管D1的电流与第二薄膜晶体管T2的阈值电压无关,能够解决由驱动薄膜晶体管阈值电压漂移导致的流过有机发光二极管的电流不稳定的问题,使有机发光二极管的发光亮度均匀,提高显示的均匀性。

[0088] 具体地,请参阅图3,所述步骤S5中,扫描信号Scan为低电位控制第一薄膜晶体管T1及第三薄膜晶体管T3截止,发光信号EM为高电位控制第四薄膜晶体管T4导通。

[0089] 需要说明的是,本发明的OLED像素驱动方法能够对驱动薄膜晶体管也即第二薄膜晶体管T2的阈值电压进行补偿,使流过有机发光二极管D1的电流与驱动薄膜晶体管的阈值电压无关,提高显示的均匀性,与此同时,本发明通过设置走线10在不同时刻分别传输参考电压Vref、第二薄膜晶体管T2的源极电压以及数据信号电压与第二薄膜晶体管T2阈值电压的差值Vdata-Vth,也即将现有的像素驱动电路中数据线及感测线进行了共用,从而大大节省了走线的空间,有利于提高像素的发光面积,减少寄生电容,提升产品的品质。

[0090] 综上所述,本发明的0LED像素驱动电路采用4T1C的架构,并且采用一走线在不同时刻分别作为数据线及感测线,搭配特定的控制时序,能够对驱动薄膜晶体管的阈值电压

进行补偿,使流过有机发光二极管的电流与驱动薄膜晶体管的阈值电压无关,提高显示的均匀性,同时有效节省了走线的空间,有利于提高像素的发光面积,减少寄生电容,提升产品的品质。本发明的OLED像素驱动方法能够对驱动薄膜晶体管的阈值电压进行补偿,且有利于提高像素的发光面积,减少寄生电容。

[0091] 以上所述,对于本领域的普通技术人员来说,可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形,而所有这些改变和变形都应属于本发明权利要求的保护范围。

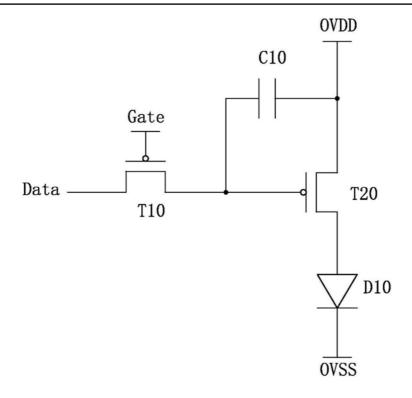
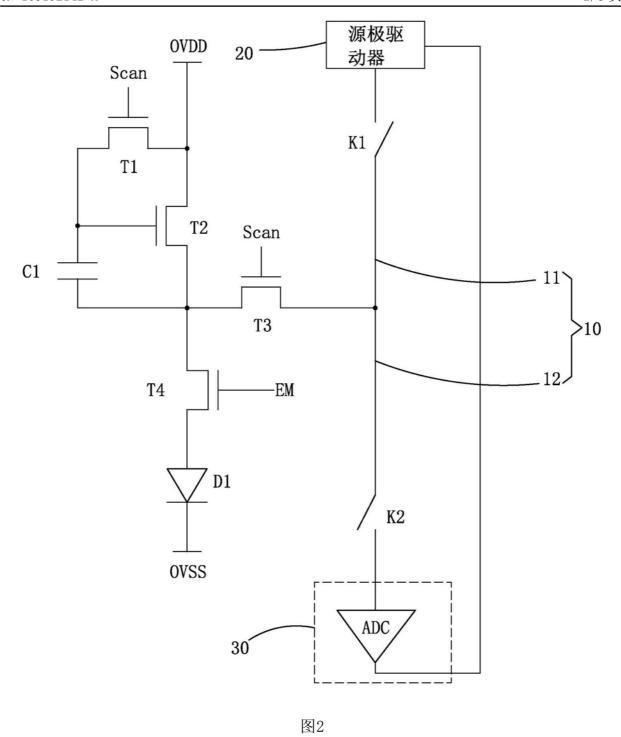


图1



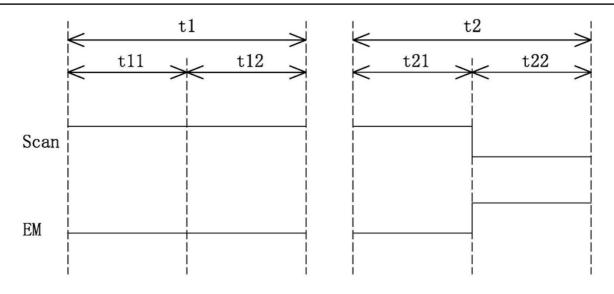


图3

·S1

S2

S3

**S4** 

S<sub>5</sub>

## 提供OLED像素驱动电路

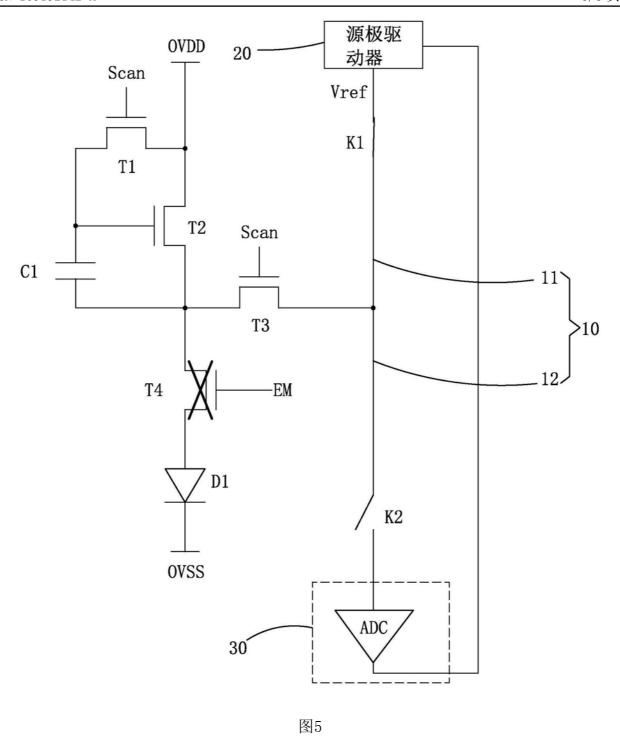
进入阈值电压存储阶段;扫描信号控制第一薄膜晶体管及第三薄膜晶体管导通,发光信号控制第四薄膜晶体管截止,第一开关闭合,第二开关断开,电源正电压写入第二薄膜晶体管的栅极,源极驱动器向第二薄膜晶体管的源极写入初始化电压,第二薄膜晶体管的源极电压不断上升直至等于电源正电压与第二薄膜晶体管阈值电压的差值

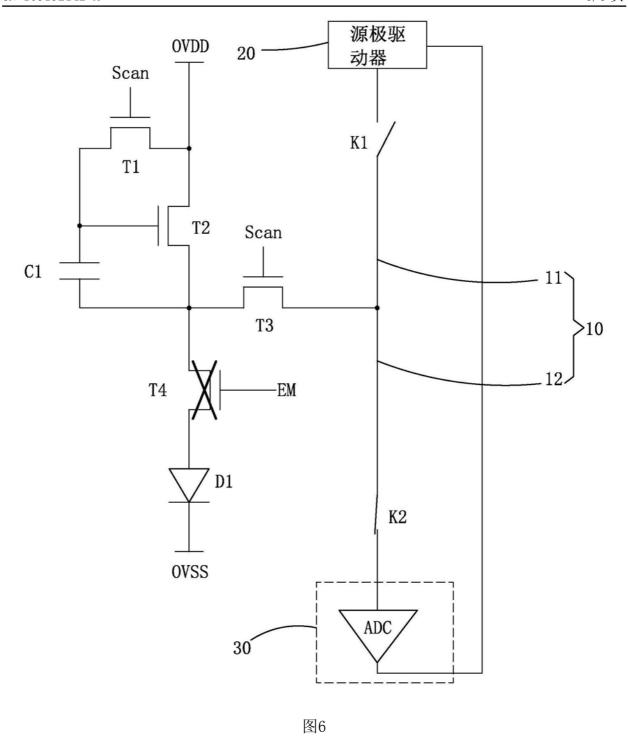
进入阈值电压侦测阶段;扫描信号控制第一薄膜晶体管及 第三薄膜晶体管导通,发光信号控制第四薄膜晶体管截止, 第一开关断开,第二开关闭合,侦测模块侦测第二薄膜晶 体管的源极电压得到第二薄膜晶体管阈值电压数据

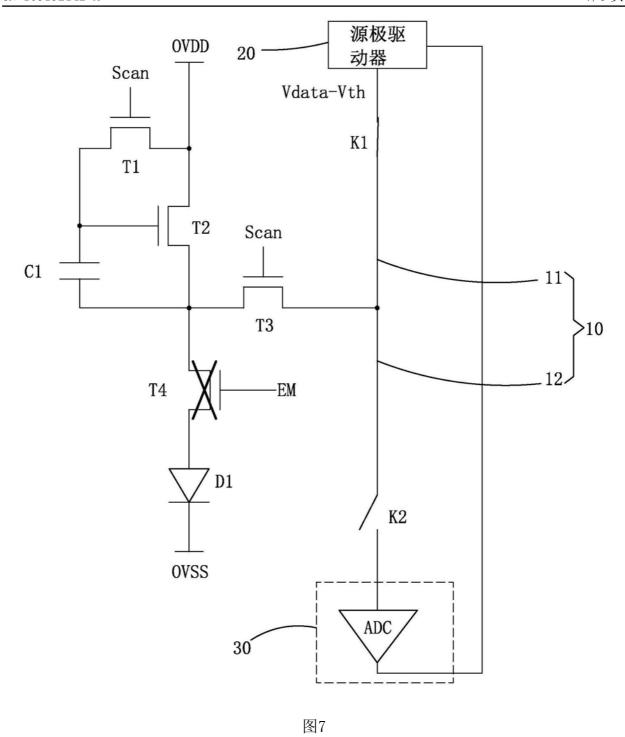
进入数据信号电压存储阶段;扫描信号控制第一薄膜晶体管及第三薄膜晶体管导通,发光信号控制第四薄膜晶体管截止,第一开关闭合,第二开关断开,侦测模块传输第二薄膜晶体管阈值电压数据至源极驱动器,源极驱动器向第二薄膜晶体管的源极写入数据信号电压与第二薄膜晶体管阈值电压的差值

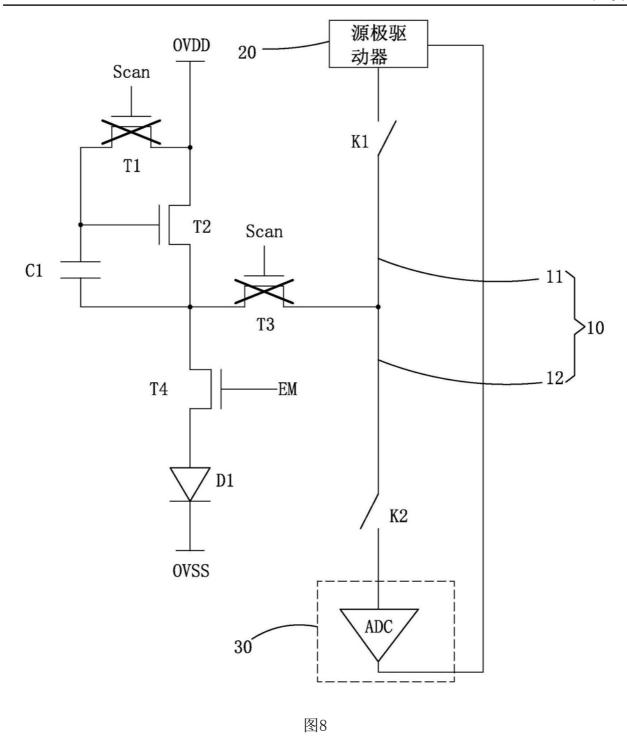
进入发光显示阶段;扫描信号控制第一薄膜晶体管及第三 薄膜晶体管截止,发光信号控制第四薄膜晶体管导通,第 一开关断开,第二开关断开,有机发光二极管发光

图4











专利名称(译)	OLED像素驱动电路及驱动方法			
公开(公告)号	<u>CN109192142A</u>	公开(公告)日	2019-01-11	
申请号	CN201811096620.4	申请日	2018-09-19	
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司			
申请(专利权)人(译)	深圳市华星光电技术有限公司			
当前申请(专利权)人(译)	深圳市华星光电技术有限公司			
[标]发明人	常勃彪陈小龙温亦谦			
发明人	常勃彪 陈小龙 温亦谦			
IPC分类号	G09G3/3258			
CPC分类号	G09G3/3258			
外部链接	Espacenet SIPO			

#### 摘要(译)

本发明提供一种OLED像素驱动电路及驱动方法。本发明的OLED像素驱动电路采用4T1C的架构,并且采用一走线在不同阶段分别作为数据线及感测线,搭配特定的控制时序,能够对驱动薄膜晶体管的阈值电压进行补偿,使流过有机发光二极管的电流与驱动薄膜晶体管的阈值电压无关,提高显示的均匀性,同时有效节省了走线的空间,有利于提高像素的发光面积,减少寄生电容,提升产品的品质。

