



(12)发明专利

(10)授权公告号 CN 108172170 B

(45)授权公告日 2019.12.13

(21)申请号 201711232014.6

(51)Int.CI.

(22)申请日 2017.11.30

609G 3/3225(2016.01)

(65)同一申请的已公布的文献号

审查员 刘承奇

申请公布号 CN 108172170 A

(43)申请公布日 2018.06.15

(73)专利权人 南京中电熊猫平板显示科技有限公司

地址 210033 江苏省南京市栖霞区南京液晶谷天佑路7号

专利权人 南京中电熊猫液晶显示科技有限公司

南京华东电子信息科技股份有限公司

(72)发明人 赖谷皇 戴超 王志军

权利要求书2页 说明书9页 附图11页

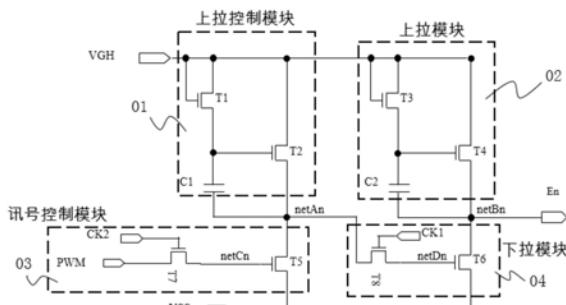
(54)发明名称

一种触发驱动电路及有机发光显示装置

(57)摘要

本发明公开了一种触发驱动电路，该触发驱动电路包括N(N≥2,且N为整数)级触发驱动电路单元；第n(1≤n≤N,且n为整数)级触发驱动电路单元包括上拉控制模块、上拉模块、讯号控制模块以及下拉模块；上拉控制模块、上拉模块以及下拉模块连接于上拉控制节点，讯号控制模块和下拉模块连接于输出节点，输出节点输出触发驱动信号；本发明还公开了一种有机发光显示装置，该显示装置利用上述触发驱动电路控制有机发光二极管亮暗的时间比例，达到在相同电流驱动下，显示不同灰阶画面的功能，可以避免在显示低灰阶画面时，由于驱动电流较低且电流不稳定所造成的画面不均问题。

B



1. 一种触发驱动电路，其特征在于：包括N(N≥2,且N为整数)级触发驱动电路单元；第n(1≤n≤N,且n为整数)级触发驱动电路单元包括上拉控制模块、上拉模块、讯号控制模块以及下拉模块；

所述上拉控制模块、上拉模块以及下拉模块连接于上拉控制节点，所述讯号控制模块和下拉模块连接于输出节点；

所述下拉模块输入第一时钟信号，所述讯号控制模块输入第n级脉冲宽度调制信号和第二时钟信号，所述输出节点输出第n级触发驱动信号；其中，

所述上拉控制模块包括第一薄膜晶体管、第二薄膜晶体管以及第一电容；第一薄膜晶体管的栅极和漏极均输入高电平，第一薄膜晶体管的源极连接第二薄膜晶体管的栅极；第二薄膜晶体管的漏极输入高电平，第二薄膜晶体管的源极连接上拉控制节点；第一电容包括第一极板和第二极板，第一极板连接第一薄膜晶体管的源极和第二薄膜晶体管的栅极，第二极板连接上拉控制节点；

所述上拉模块包括第三薄膜晶体管、第四薄膜晶体管以及第二电容；第三薄膜晶体管的栅极和漏极均输入高电平，三薄膜晶体管的源极连接第四薄膜晶体管的栅极；第四薄膜晶体管的漏极输入高电平，第四薄膜晶体管的源极连接输出节点并输出第n级触发驱动信号；

所述讯号控制模块包括第五薄膜晶体管和第七薄膜晶体管；第五薄膜晶体管的栅极连接第七薄膜晶体管的源极，第五薄膜晶体管的漏极连接上拉控制节点，第五薄膜晶体管的源极输入电源负压；第七薄膜晶体管的栅极输入第二时钟信号，第七薄膜晶体管的漏极输入第n级脉冲宽度调制信号；

所述下拉模块包括第六薄膜晶体管和第八薄膜晶体管；第六薄膜晶体管的栅极连接第八薄膜晶体管的源极，第六薄膜晶体管和漏极连接输出节点，源极输入电源负压；第八薄膜晶体管的栅极连接第一时钟信号，第八薄膜晶体管的漏极连接上拉控制节点。

2. 根据权利要求1所述的触发驱动电路，其特征在于：所述第n级触发驱动电路单元还包括第二辅助薄膜晶体管；

第二辅助薄膜晶体管的栅极输入清除信号，第二辅助薄膜晶体管的漏极连接输出节点，第二辅助薄膜晶体管的源极输入电源负压。

3. 根据权利要求1所述的触发驱动电路，其特征在于：所述第n级触发驱动电路单元还包括第一辅助薄膜晶体管；

第一辅助薄膜晶体管的栅极输入清除信号，第一辅助薄膜晶体管的漏极连接所述第七薄膜晶体管的源极和第五薄膜晶体管的栅极，第一辅助薄膜晶体管的源极输入电源负压。

4. 根据权利要求1所述的触发驱动电路，其特征在于：所述第n级触发驱动电路单元还包括第三辅助薄膜晶体管；

第三辅助薄膜晶体管的栅极输入清除信号，第三辅助薄膜晶体管的漏极连接第八薄膜晶体管的源极和第六薄膜晶体管的栅极，第三辅助薄膜晶体管的源极输入高电平。

5. 根据权利要求1所述的触发驱动电路，其特征在于：

所述第n(1≤n≤N-1,且n为整数)级触发驱动电路单元输出的第n级的触发驱动信号作为第n+1级的脉冲宽度调制信号输入第n+1级触发驱动电路单元。

6. 一种有机发光显示装置，包括：纵横交错的扫描线和数据线以及由扫描线和数据线

交叉限定的多个像素区域，每行扫描线将扫描电压输入其对应的像素区域，每行数据线将数据电压输入其对应的像素区域，每个像素区域均设有有机发光二极管驱动电路，其特征在于：

还包括如权利要求1-5任意一项所述的触发驱动电路；每级所述触发驱动电路单元对应于一行扫描线，每级触发驱动电路单元将触发驱动信号输入其对应的扫描线所限定的多个像素区域；

每个有机发光二极管驱动电路包括：第十一薄膜晶体管、第十二薄膜晶体管、第十三薄膜晶体管以及有机发光二极管；

第十一薄膜晶体管的栅极连接扫描线，第十一薄膜晶体管的漏极连接数据线，第十一薄膜晶体管的源极连接第十二薄膜晶体管的栅极；

第十二薄膜晶体管的漏极输入电源电压，第十二薄膜晶体管的源极连接第十三薄膜晶体管的漏极；

第十三薄膜晶体管的栅极连接本像素区域所对应的触发驱动电路，第十三薄膜晶体管的源极连接有机发光二极管；

有机发光二极管包括阳极和阴极，阳极连接第十三薄膜晶体管的源极，阴极输入电源负压。

## 一种触发驱动电路及有机发光显示装置

### 技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种触发驱动电路及有机发光显示装置。

### 背景技术

[0002] 有机发光显示装置利用有机发光二极管(Organic Light Emitting Diode,OLED)所带来的高对比度、高色域、宽视角、低能耗、且其更轻薄的优势受市场青睐。OLED发光原理简要地为:阴阳两极各提供的电子与空穴在外加电场的作用下,在发光层结合形成激发子,激发子返回基态发出光子,故OLED是一种电流发光器件,由半导体背板中的电路控制电流大小,进而控制发光亮度。

[0003] 一种现有技术的OLED驱动电路如图1所示,该OLED驱动电路包括纵横交错的扫描线和数据线以及由扫描线和数据线交叉限定的像素区域,像素区域内设有位于扫描线和数据线交叉处的第十一薄膜晶体管T11、第十二薄膜晶体管T12以及有机发光二极管OLED。当扫描线将打开命令传递给第十一薄膜晶体管T11时,第十一薄膜晶体管T11打开,且给第十二薄膜晶体管T12下达打开命令,由于第十二薄膜晶体管T12的漏极接至高电位的电源电压VDD,而源极接至OLED的阳极,因此第十二薄膜晶体管T12产生电流驱动OLED发光。

[0004] 然而,此OLED像素驱动电路较为简易,OLED发光模式为电流驱动,故无法有效避免在低灰阶状况下驱动电流较低,而造成的电流不稳定现象,低灰阶画面常出现不均(Mura)。

### 发明内容

[0005] 为解决上述技术问题,本发明提供一种触发驱动电路及其应用该触发驱动电路的有机发光显示装置,该触发驱动电路输出占空比和时序可调节的多个触发驱动信号,触发驱动信号控制有机发光显示装置内的有机发光二极管亮暗的时间比例,达到在相同电流驱动下,显示不同灰阶画面的目的,可以避免在显示低灰阶时,由于驱动电流较低、电流不稳定所造成画面不均问题。

[0006] 本发明提供的技术方案如下:

[0007] 本发明公开了一种触发驱动电路,该触发驱动电路包括N(N≥2,且N为整数)级触发驱动电路单元;第n(1≤n≤N,且n为整数)级触发驱动电路单元包括上拉控制模块、上拉模块、讯号控制模块以及下拉模块;

[0008] 上拉控制模块、上拉模块以及下拉模块连接于上拉控制节点,讯号控制模块和下拉模块连接于输出节点;

[0009] 下拉模块输入第一时钟信号,讯号控制模块输入第n级脉冲宽度调制信号和第二时钟信号,输出节点输出第n级触发驱动信号。

[0010] 优选地,上拉控制模块包括第一薄膜晶体管、第二薄膜晶体管以及第一电容;第一薄膜晶体管的栅极和漏极均输入高电平,第一薄膜晶体管的源极连接第二薄膜晶体管的栅极;第二薄膜晶体管的漏极输入高电平,第二薄膜晶体管的源极连接上拉控制节点;第一电容包括第一极板和第二极板,第一极板连接第一薄膜晶体管的源极和第二薄膜晶体管的栅

极,第二极板连接上拉控制节点。

[0011] 优选地,上拉模块包括第三薄膜晶体管、第四薄膜晶体管以及第二电容;第三薄膜晶体管的栅极和漏极均输入高电平,三薄膜晶体管的源极连接第四薄膜晶体管的栅极;第四薄膜晶体管的漏极输入高电平,第四薄膜晶体管的源极连接输出节点并输出第n级触发驱动信号。

[0012] 优选地,讯号控制模块包括第五薄膜晶体管和第七薄膜晶体管;第五薄膜晶体管的栅极连接第七薄膜晶体管的源极,第五薄膜晶体管的漏极连接上拉控制节点,第五薄膜晶体管的源极输入电源负压;第七薄膜晶体管的栅极输入第二时钟信号,第七薄膜晶体管的漏极输入第n级脉冲宽度调制信号。

[0013] 优选地,下拉模块包括第六薄膜晶体管和第八薄膜晶体管;第六薄膜晶体管的栅极连接第八薄膜晶体管的源极,第六薄膜晶体管和漏极连接输出节点,源极输入电源负压;第八薄膜晶体管的栅极连接第一时钟信号,第八薄膜晶体管的漏极连接上拉控制节点。

[0014] 优选地,第n级触发驱动电路单元还包括第二辅助薄膜晶体管;

[0015] 第二辅助薄膜晶体管的栅极输入清除信号,第二辅助薄膜晶体管的漏极连接输出节点,第二辅助薄膜晶体管的源极输入电源负压。

[0016] 优选地,第n级触发驱动电路单元还包括第一辅助薄膜晶体管;

[0017] 第一辅助薄膜晶体管的栅极输入清除信号,第一辅助薄膜晶体管的漏极连接所述第七薄膜晶体管的源极和第五薄膜晶体管的栅极,第一辅助薄膜晶体管的源极输入电源负压。

[0018] 优选地,第n级触发驱动电路单元还包括第三辅助薄膜晶体管;

[0019] 第三辅助薄膜晶体管的栅极输入清除信号,第三辅助薄膜晶体管的漏极连接第八薄膜晶体管的源极和第六薄膜晶体管的栅极,第三辅助薄膜晶体管的源极输入高电平。

[0020] 优选地,第n(1≤n≤N-1,且n为整数)级触发驱动电路单元输出的第n级的触发驱动信号作为第n+1级的脉冲宽度调制信号输入第n+1级触发驱动电路单元。

[0021] 本发明还公开了一种有机发光显示装置,该有机发光显示装置包括:纵横交错的扫描线和数据线以及由扫描线和数据线交叉限定的多个像素区域,每行扫描线将扫描电压输入其对应的像素区域,每行数据线将数据电压输入其对应的像素区域,每个像素区域均设有有机发光二极管驱动电路,

[0022] 该有机发光显示装置还包括上述任意一项所述的触发驱动电路;每级所述触发驱动电路单元对应于一行扫描线,每级触发驱动电路单元将触发驱动信号输入其对应的扫描线所限定的多个像素区域;

[0023] 每个有机发光二极管驱动电路包括:第十一薄膜晶体管、第十二薄膜晶体管、第十三薄膜晶体管以及有机发光二极管;

[0024] 第十一薄膜晶体管的栅极连接扫描线,第十一薄膜晶体管的漏极连接数据线,第十一薄膜晶体管的源极连接第十二薄膜晶体管的栅极;

[0025] 第十二薄膜晶体管的漏极输入电源电压,第十二薄膜晶体管的源极连接第十三薄膜晶体管的漏极;

[0026] 第十三薄膜晶体管的栅极连接本像素区域所对应的触发驱动电路,第十三薄膜晶体管的源极连接有机发光二极管;

[0027] 有机发光二极管包括阳极和阴极，阳极连接第十三薄膜晶体管的源极，阴极输入电源负压。

[0028] 与现有技术相比，本发明能够带来以下至少一项有益效果：

[0029] 1、触发驱动电路可通过调整外部输入的第一时钟信号、第二时钟信号和脉冲宽度调制信号灵活调节所输出的多个触发驱动信号的占空比和时序；

[0030] 2、触发驱动电路可达到第n+1级触发驱动信号时序滞后于第n级触发驱动信号时序的效果，对应于第n+1行扫描线输入的扫描电压的时序滞后于第n行扫描线输入的扫描电压的时序，可更有效且细致地控制不同行像素区域内的有机发光二极管驱动电路。

[0031] 3、有机发光显示装置可达到在有机发光二极管接收到相同驱动电流的情况下，显示不同灰阶画面的功能；

[0032] 4、有机发光显示装置可避免在显示低灰阶画面时，由于驱动电流较低，电流不稳定所造成的画面不均问题；

## 附图说明

[0033] 下面将以明确易懂的方式，结合附图说明优选实施方式，对本发明予以进一步说明。

[0034] 图1为一种现有技术的有机发光二极管驱动电路的结构示意图；

[0035] 图2为本发明的一种触发驱动电路的结构示意图；

[0036] 图3为本发明的触发驱动电路中触发驱动电路单元的电路示意图；

[0037] 图4为图2所示触发驱动电路的一个实施例的主要信号的时序图；

[0038] 图5为本发明触发驱动电路的另一个实施例的第一时钟信号和第二时钟信号的时序图；

[0039] 图6为图3所示触发驱动电路单元可附加的第一辅助薄膜晶体管的示意图；

[0040] 图7为图3所示触发驱动电路单元可附加的第二辅助薄膜晶体管的示意图；

[0041] 图8为图3所示触发驱动电路单元可附加的第三辅助薄膜晶体管的示意图；

[0042] 图9为本发明的有机发光显示装置中有机发光二极管驱动电路的结构示意图；

[0043] 图10为图9所示的有机发光二极管驱动电路的主要信号时序图；

[0044] 图11为本发明的一种有机发光显示装置的一个实施例的结构示意图；

[0045] 图12为本发明的一种有机发光显示装置另一个实施例的结构示意图；

[0046] 图13为本发明的一种有机发光显示装置的另一个实施例的结构示意图；

[0047] 图14为本发明的一种有机发光显示装置的另一个实施例的结构示意图；

[0048] 图15为本发明的一种有机发光显示装置的另一个实施例的结构示意图；

[0049] 图16为本发明的一种有机发光显示装置的另一个实施例的结构示意图；

[0050] 图17为本发明的一种有机发光显示装置的另一个实施例的结构示意图。

## 具体实施方式

[0051] 为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对照附图说明本发明的具体实施方式。显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他

的附图，并获得其他的实施方式。

[0052] 为使图面简洁，各图中只示意性地表示出了与本发明相关的部分，它们并不代表其作为产品的实际结构。另外，以使图面简洁便于理解，在有些图中具有相同结构或功能的部件，仅示意性地绘示了其中的一个，或仅标出了其中的一个。在本文中，“一个”不仅表示“仅此一个”，也可以表示“多于一个”的情形。

[0053] 本发明的触发驱动电路的结构如图2所示，触发驱动电路包括N(N≥2,且N为整数)级触发驱动电路单元(Emission Circuit)，第n(1≤n≤N,且n为整数)级触发驱动电路单元的电路图如图3所示。第n级触发驱动电路单元包括上拉控制模块01、上拉模块02、讯号控制模块03以及下拉模块04。上拉控制模块01和上拉模块02均输入高电平VGH，讯号控制模块03和下拉模块04均输入电源负压VSS；上拉控制模块01、讯号控制模块03和下拉模块04连接于上拉控制节点netAn，上拉模块02和下拉模块04连接于输出节点netBn。输出节点netBn输出触发驱动信号Emission，第n级触发驱动信号记为En。

[0054] 上拉控制模块01接收高电平VGH，对上拉控制节点netAn进行充电。

[0055] 上拉模块02接收高电平VGH，对输出节点netBn进行充电，并由输出节点netBn控制，输出触发驱动信号En。

[0056] 讯号控制模块03接收第n级脉冲宽度调制信号PWMn和第二时钟信号CK2，对上拉控制节点netAn进行下拉清空。

[0057] 下拉模块04接收第一时钟信号CK1，并受上拉控制节点netAn控制对输出节点netBn进行下拉清空。

[0058] 具体地，上拉控制模块01包括第一薄膜晶体管T1、第二薄膜晶体管T2以及第一电容C1。第一薄膜晶体管T1的栅极和漏极均连接高电平VGH，第一薄膜晶体管T1的源极连接第二薄膜晶体管T2的栅极；第二薄膜晶体管T2的漏极连接高电平VGH，第二薄膜晶体管T2的源极连接上拉控制节点netAn；第一电容C1包括第一极板和第二极板，第一极板连接第一薄膜晶体管T1的源极和第二薄膜晶体管T2的栅极，第二极板连接上拉控制节点netAn。

[0059] 上拉模块02包括第三薄膜晶体管T3、第四薄膜晶体管T4以及第二电容C2。第三薄膜晶体管T3的栅极和漏极均连接高电平VGH，第三薄膜晶体管T3的源极连接第四薄膜晶体管T4的栅极；第四薄膜晶体管T4的漏极连接高电平VGH，第四薄膜晶体管T4的源极连接输出节点netBn并输出触发驱动信号En。

[0060] 讯号控制模块03包括第五薄膜晶体管T5和第七薄膜晶体管T7。第五薄膜晶体管T5的栅极连接第七薄膜晶体管T7的源极，第五薄膜晶体管T5的漏极连接上拉控制节点netAn，第五薄膜晶体管T5的源极输入电源负压VSS；第七薄膜晶体管T7的栅极连接第二时钟信号CK2，第七薄膜晶体管T7的漏极连接第n级脉冲宽度调制信号PWMn。为方便说明，将第七薄膜晶体管T7源极和第五薄膜晶体管T5栅极的连接点记为第一节点netCn。

[0061] 下拉模块04包括第六薄膜晶体管T6和第八薄膜晶体管T8。第六薄膜晶体管T6的栅极连接第八薄膜晶体管T8的源极，第六薄膜晶体管T6的漏极连接输出节点netBn，第六薄膜晶体管T6的源极输入电源负压VSS；第八薄膜晶体管T8的栅极连接第一时钟信号CK1，第八薄膜晶体管T8的漏极连接上拉控制节点netAn。为方便说明，将第八薄膜晶体管T8源极和第六薄膜晶体管T6栅极的连接点记为第二节点netDn。

[0062] 对于五个输入信号：在正常显示状态下，高电平VGH保持高电位，电源负压VSS保持

低电位。第n级脉冲宽度调制信号PWM<sub>n</sub>为占空比可调的脉冲信号,第一时钟信号CK1和第二时钟信号CK2有相同的周期记为第一周期τ<sub>1</sub>,在第一周期τ<sub>1</sub>时间内,包括第一时钟信号CK1处于高电平、第二时钟信号CK2处于低电平的第一时间段,还包括第一时钟信号CK1处于低电平、第二时钟信号CK2处于高电平的第二时间段,例如:第一时钟信号CK1和第二时钟信号CK2可以为如图4所示的占空比为50%的周期性脉冲信号,也可以为如图5所示的占空比不为50%的周期性脉冲信号。脉冲宽度调制信号PWM<sub>n</sub>的周期为第二周期τ<sub>2</sub>。

[0063] 将显示装置显示图像的每一帧分为多个子帧,显示装置中各个信号的周期均为子帧时间的整数倍。

[0064] 触发驱动电路的工作原理如下:

[0065] 在正常显示状态下,高电平VGH位于高电位,第一薄膜晶体管T1和第三薄膜晶体管T3恒定打开,驱使高电平VGH传送至第一电容C1和第二电容C2,此时第二薄膜晶体管T2和第四薄膜晶体管T4的栅极也接收到VGH的高电位并打开,因此VGH的高电位经由第二薄膜晶体管T2传输到上拉控制节点netAn;高电平VGH经由第四薄膜晶体管T4传输到第二电容C2的第四极板以及第六薄膜晶体管T6的漏极。

[0066] 当脉冲宽度调制信号PWM<sub>n</sub>位于高电位时:

[0067] 当第二时钟信号CK2为高电位时,第七薄膜晶体管T7打开,同时将高电平传递至第五薄膜晶体管T5的栅极使T5打开,上拉控制节点netAn的电荷经由第五薄膜晶体管T5释放至低电位VSS。

[0068] 下一子帧,第二时钟信号CK2变为低电位,相应地第一时钟信号CK1变为高电位,第八薄膜晶体管T8打开,将其漏极(即上拉控制节点netAn)的低电位传送至其源极,驱使第六薄膜晶体管T6关闭;第四薄膜晶体管T4打开,将高电平VGH传送至其源极,因此输出节点netBn输出高电位的触发驱动信号En。

[0069] 当脉冲宽度调制信号PWM<sub>n</sub>位于低电位时:

[0070] 当第二时钟信号CK2为高电位时,第五薄膜晶体管T5关闭,经由第二薄膜晶体管T2传递至上拉控制节点netAn的电荷无法有效释放,因此上拉控制节点netAn仍保持高电位。

[0071] 下一子帧,第二时钟信号CK2变为低电位,相应地第一时钟信号CK1变为高电位,第八薄膜晶体管T8打开,将其漏极(即上拉控制节点netAn)的高电位传送至其源极,驱使第六薄膜晶体管T6打开;第六薄膜晶体管T6打开,将低电位的电源负压VSS传送至其漏极,因此输出节点netBn输出低电位的触发驱动信号En。

[0072] 当本发明的触发驱动电路应用在显示装置中时,考虑到显示装置开机时的画面稳定性和关机时的电荷释放问题,可以在第n级触发驱动电路单元中增加一个或多个辅助薄膜晶体管,包括:如图6所示的漏极连接至第一节点netCn,源极连接至电源负压VSS的第一辅助薄膜晶体管T21;如图7所示的漏极连接至输出节点netBn,源极连接至电源负压VSS的第二辅助薄膜晶体管T22;如图8所示的漏极连接至第二节点netDn,源极连接至高电平VGH的第三辅助薄膜晶体管T23。这三个薄膜晶体管的栅极均连接清除信号CLR。在显示装置开机或关机时,清除信号CLR会在一子帧或多子帧的时间内处于高电位。所列出的三个辅助薄膜晶体管可单独增设至触发驱动电路单元,也可同时增设其中两个或三个。

[0073] 当显示装置开机时,高电位的清除信号CLR输入第三辅助薄膜晶体管T23的栅极,第三辅助薄膜晶体管T23打开,处于高高电位的高电平VGH经由第三辅助薄膜晶体管T23传

送至第二节点netDn，驱使第六薄膜晶体管T6打开，处于低电位的电源负压VSS经由第六薄膜晶体管T6的源极传送至其漏极，所以第n级触发驱动信号En输出为低电位，此时显示装置显示黑画面。新增的第三辅助薄膜晶体管T23可以防止显示装置开机但数据电压尚未传送至像素区域时，显示的画面出现异常。

[0074] 当显示装置关机时，高电平VGH变为低电位，若第一节点netCn处有残留电荷，则第一辅助薄膜晶体管T21打开，将残留电荷释放；若输出节点netBn有残留电荷，则第二辅助薄膜晶体管T22打开，将残留电荷释放；若第二节点netDn处有残留电荷，则第三辅助薄膜晶体管T23打开，将残留电荷释放，关机后释放残留电荷可有效增加触发驱动电路中各薄膜晶体管的整体寿命。

[0075] 本发明还公开了一种应用上述触发驱动电路的有机发光显示装置，其包括上述触发驱动电路、纵横交错的扫描线和数据线以及由扫描线和数据线交叉限定的多个像素区域，每行扫描线将扫描电压输入其对应的像素区域，每行数据线将数据电压输入其对应的像素区域，每个像素区域均设有有机发光二极管驱动电路。触发驱动电路由N级( $N \geq 2$ ，且N为整数)触发驱动电路单元构成，每级触发驱动电路单元对应于一行扫描线，第n级( $1 \leq n \leq N$ ，且n为整数)触发驱动电路将第n级触发驱动信号En输入其对应的扫描线所限定的多个像素区域。

[0076] 有机发光二极管驱动电路的结构如图9所示，每个有机发光二极管驱动电路包括位于扫描线和数据线交叉处的第十一薄膜晶体管T11、第十二薄膜晶体管T12、第十三薄膜晶体管T13以及有机发光二极管OLED。

[0077] 其中，第十一薄膜晶体管T11根据扫描电压打开或关闭，在打开时将数据电压传输到第十二薄膜晶体管T12，控制第十二薄膜晶体管T12的打开或关闭；第十二薄膜晶体管T12在打开时产生驱动电流传输到第十三薄膜晶体管T13；第十三薄膜晶体管T13根据外部输入的触发驱动信号Emission打开或关闭，控制第十二薄膜晶体管T12所产生的驱动电流是否传输到有机发光二极管OLED；有机发光二极管OLED接收到第十三薄膜晶体管T13传输的驱动电流后产生光线。

[0078] 因此在有机发光二极管OLED接收到的驱动电流大小相同的情况下，第十三薄膜晶体管T13打开和关闭的时间比例不同，由于人眼的视觉暂留效应，像素区域能够显示不同灰阶的画面。避免了在显示低灰阶时，由于驱动电流较低且电流不稳定所造成的画面不均问题。

[0079] 有机发光二极管驱动电路的具体结构如下：

[0080] 第十一薄膜晶体管T11的栅极连接扫描线，第十一薄膜晶体管T11的漏极连接数据线，第十一薄膜晶体管T11的源极连接第十二薄膜晶体管T12的栅极；

[0081] 第十二薄膜晶体管T12的栅极连接第十一薄膜晶体管T11的源极，第十二薄膜晶体管T12的漏极输入电源电压VDD，第十二薄膜晶体管T12的源极连接第十三薄膜晶体管T13的漏极；

[0082] 第十三薄膜晶体管T13的栅极输入触发驱动信号Emission，第十三薄膜晶体管T13的漏极连接第十二薄膜晶体管T12的源极，第十三薄膜晶体管T13的源极连接有机发光二极管的阳极；

[0083] 有机发光二极管包括阳极和阴极，阳极连接第十三薄膜晶体管T13的源极，阴极输

入电源负压VSS。

[0084] 第十一薄膜晶体管T11的源极和第十二薄膜晶体管T12的栅极电连接于像素电极, 传输电源电压VDD的驱动电压线与像素电极有重叠区域, 并通过层间绝缘膜隔开, 驱动电压线和像素电极利用层间绝缘膜作为介电材料来构成存储电容Cst。存储电容Cst的一端连接第十一薄膜晶体管T11的源极和第十二薄膜晶体管T12的栅极, 存储电容Cst的另一端连接电源电压VDD和第十二薄膜晶体管T12的漏极。

[0085] 为方便说明, 将第十一薄膜晶体管T11的源极和第十二薄膜晶体管T12的栅极的交接点记为节点P。

[0086] 图10为本发明的有机发光二极管驱动电路的主要信号时序图。在正常显示状态下, 电源电压VDD保持高电位, 电源负压VSS保持低电位。当该行的扫描线将扫描电压传递给第十一薄膜晶体管T11时, 第十一薄膜晶体管T11打开, 将其漏极的数据电压传送至存储电容Cst, 且给第十二薄膜晶体管T12下达打开命令。之后扫描电压和数据电压均降至低电平, 由于第十一薄膜晶体管T11关闭, 节点P保持高电位。第十二薄膜晶体管T12打开后, 产生驱动电流从其漏极输送至第十三薄膜晶体管T13的漏极。同时触发驱动信号Emission控制第十三薄膜晶体管T13的打开与关闭, 触发驱动信号Emission为占空比可调的脉冲信号, 因此在第十二薄膜晶体管T12打开的状况下, 触发驱动信号的时序即为有机发光二极管的亮暗控制时序。即当触发驱动信号Emission位于低电平时, 第十三薄膜晶体管T13关闭, 有机发光二极管阳极没有电流输入, 有机发光二极管不发光; 当触发驱动信号Emission位于高电平时, 第十二薄膜晶体管T12和第十三薄膜晶体管T13打开, 经由第十三薄膜晶体管T13的电流输入有机发光二极管阳极, 有机发光二极管发光。因此, 有机发光二极管的亮暗时序为占空比与触发驱动信号Emission一致的脉冲时序。

[0087] 在本发明的有机发光显示装置中, 第n级触发驱动信号En控制其对应的扫描线所限定的像素区域中第十三薄膜晶体管打开或关闭, 由于第n+1 ( $1 \leq n \leq N-1$ , 且n为整数) 行扫描线输入的扫描电压的时序滞后于第n行扫描线输入的扫描电压的时序, 所以优选地, 当第n+1级触发驱动信号En+1的时序比第n级触发驱动信号En的时序滞后一个或多个子帧时, 可更有效且细致地控制不同行像素区域的有机发光二极管驱动电路。

[0088] 因此在本实施例中, 第n ( $1 \leq n \leq N-1$ , 且n为整数) 级触发驱动电路单元输出的第n级触发驱动信号En作为第n+1级脉冲宽度调制信号PWMn+1输入第n+1级触发驱动电路单元。第1级脉冲宽度调制信号则为外部输入的第1级脉冲宽度调制信号PWM1。

[0089] 例如: 图4为触发驱动电路中主要信号的时序图。图中外部输入的第1级脉冲宽度调制信号PWM1的第二周期 $\tau_2$ 为11个子帧, 第一时钟信号CK1和第二时钟信号CK2共同周期第一周期 $\tau_1$ 为2个子帧。图4中仅示出了E1、E2、E3的时序图, 之后的触发驱动信号Emission可依次类推。

[0090] 事实上, 像素使人眼识别的灰阶由有机发光二极管亮暗的时间比例, 即输入第n级有机发光二极管电路的第n级触发驱动信号En的占空比决定。因此在其他实施例中, 调整脉冲宽度调制信号PWMn、第一时钟信号CK1和第二时钟信号CK2的周期和时序关系可以有更灵活的选择。相应地, 触发驱动电路单元的结构和各触发驱动电路单元之间的连接关系也可以做出修改与简化。

[0091] 例如: 脉冲宽度调制信号PWMn的时序可分为多个阶段, 每个阶段的占空比不同, 因

此输入不同行有机发光二极管驱动电路的触发驱动信号的占空比有所差别,由于现有的有机发光显示装置普遍存在由于面板上下部分驱动电路大小不同,导致面板上下部分亮度差异的问题,因此此实施例的触发驱动电路可以有效弥补这一差异;或第n级触发驱动电路单元分别接收外部输入的第n级脉冲宽度调制信号PWM<sub>n</sub>,第n级脉冲宽度调制信号PWM<sub>n</sub>占空比与该行像素需显示的平均灰阶相对应,可以减小显示装置的功耗;或将相同的脉冲宽度调制信号PWM<sub>n</sub>输入各级触发驱动电路单元,同时控制各个有机发光二极管驱动电路所接收的触发驱动信号En,可以简化触发驱动电路的结构。

[0092] 由于本发明的有机发光二极管驱动电路克服了低灰阶下电流较小且不稳定的问题,因此在此基础上,可以通过调控脉冲宽度调制信号PWM<sub>n</sub>的占空比对低灰阶进行进一步细分。人眼对低灰阶的敏感度较高,因此本发明可以有效优化画面品质。

[0093] 本发明还公开了有机发光显示装置的电路分布结构。该显示装置不仅包括上述触发驱动电路13、纵横交错的扫描线和数据线以及由扫描线和数据线交叉限定的多个像素区域,每个像素区域均设有有机发光二极管驱动电路;还包括为扫描线提供信号的扫描驱动电路11、为数据线提供信号的数据驱动电路以及其他驱动电路(如时序控制电路、伽玛电压产生器等),将数据驱动电路和其他驱动电路合称为数据及其他驱动电路12。显示装置周边可能设有顶部电路区、底部电路区、左侧电路区以及右侧电路区,其中,数据及其他驱动电路12通常位于底部电路区,并且通常为单独的芯片形式;顶部电路区、左侧电路区以及右侧电路区可以作为单独的芯片,也可以使用薄膜晶体管等器件将其集成在显示装置的显示面板上。

[0094] 因此扫描驱动电路11和触发驱动电路13在显示装置内可以有多种排列方式,包括:

[0095] 排列方式1:如图11所示,扫描驱动电路11位于左侧电路区、触发驱动电路13位于右侧电路区。

[0096] 此排列方式将扫描驱动电路11和触发驱动电路13电路分别置于两个不同的电路区域,方便设计与生产。

[0097] 排列方式2:如图12所示,部分扫描驱动电路11和部分触发驱动电路13位于左侧电路区、部分扫描驱动电路11和部分触发驱动电路13位于右侧电路区。

[0098] 此排列方式在面板两侧均设有扫描驱动电路11和触发驱动电路13,使得扫描电压和触发驱动电压可以在更短的时间内到达显示面板的每一个像素区域,减小了信号延迟。

[0099] 排列方式3:如图13所示,扫描驱动电路11和触发驱动电路13均位于左侧电路区。

[0100] 排列方式4:如图14所示,扫描驱动电路11和触发驱动电路13均位于右侧电路区。

[0101] 此两种排列方式减少了左侧或右侧的电路区域,有利于制作窄边框的显示装置。

[0102] 排列方式5:如图15所示,扫描驱动电路11位于左侧电路区和右侧电路区,触发驱动电路13位于顶部电路区。

[0103] 此排列方式中位于两侧的扫描驱动电路11提供了更强的驱动能力,减小了信号延迟;左侧或右侧电路区域需设置的电路减少,有利于制作窄边框的显示装置;并且单独置于一电路区域的触发驱动电路13对现有设计的改动较小,方便设计与生产。

[0104] 排列方式6:如图16所示,部分扫描驱动电路11和部分触发驱动电路13位于左侧电路区、部分扫描驱动电路11和部分触发驱动电路13位于右侧电路区、部分扫描驱动电路11

位于顶部电路区。

[0105] 此排列方式相较排列方式2增加了位于顶部电路区的部分扫描驱动电路11,因此除排列方式2的优点外,增强了扫描驱动电路的驱动能力。

[0106] 排列方式7:如图17所示,扫描驱动电路11位于左侧电路区和右侧电路区,触发驱动电路13位于底部电路区,触发驱动电路13可以与数据驱动电路模块及其他驱动电路集成在一个芯片上、或单独作为一个芯片、或使用薄膜晶体管、电容等器件集成在显示装置的显示面板底部。

[0107] 此排列方式相较排列方式5将位于顶部电路区的触发驱动电路13改到底部电路区,由于手机、电视等显示装置的底部通常都有按键区域等作为遮挡,因此此排列方式除排列方式5的优点外,减小了顶部电路区域,增大了显示面积。

[0108] 本发明公开了一种触发驱动电路,该触发驱动电路包括N(N≥2,且N为整数)级触发驱动电路单元;第n(1≤n≤N,且n为整数)级触发驱动电路单元包括上拉控制模块01、上拉模块02、讯号控制模块03以及下拉模块04;上拉控制模块01、上拉模块02以及下拉模块04连接于上拉控制节点netAn,讯号控制模块03和下拉模块04连接于输出节点netBn,输出节点netBn输出触发驱动信号En;本发明还公开了一种有机发光显示装置,该显示装置利用上述触发驱动电路控制有机发光二极管OLED亮暗的时间比例,达到在相同电流驱动下,显示不同灰阶画面的功能,可以避免在显示低灰阶画面时,由于驱动电流较低,电流不稳定所造成画面不均问题。

[0109] 应当说明的是,上述实施例均可根据需要自由组合。以上所述仅是本发明的优选实施方式,应当指出,对于本技术领域的普通技术人员来说,在不脱离本发明原理的前提下,还可以做出多个改进和润饰,这些改进和润饰也应视为本发明的保护范围。

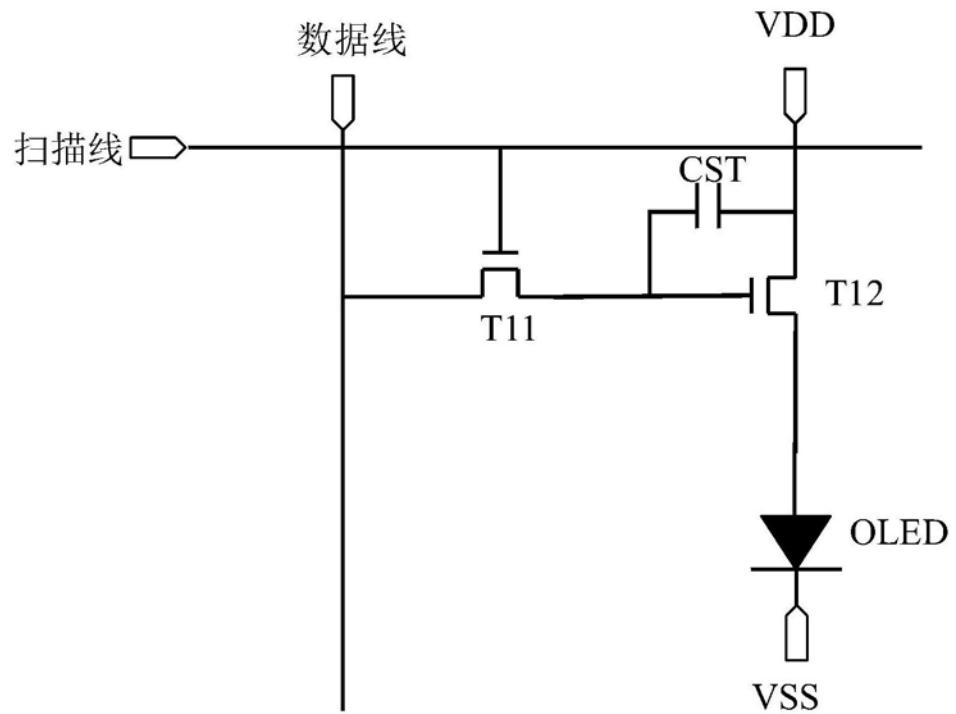


图1

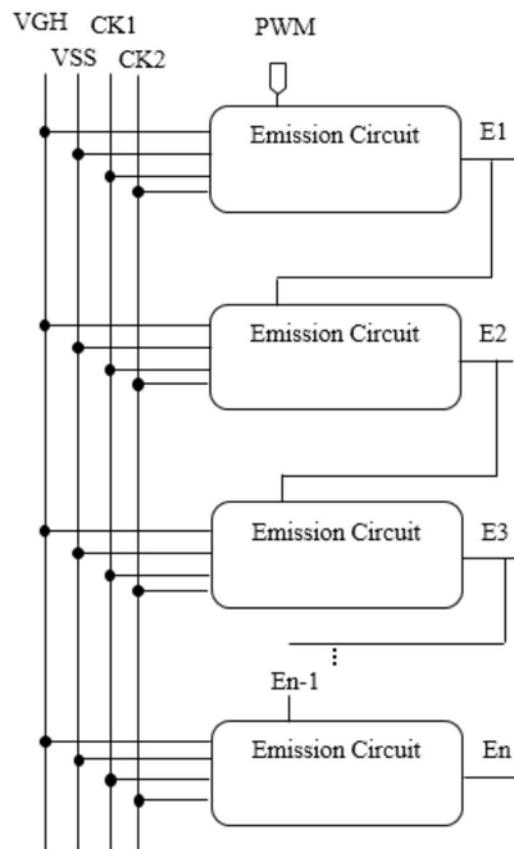


图2

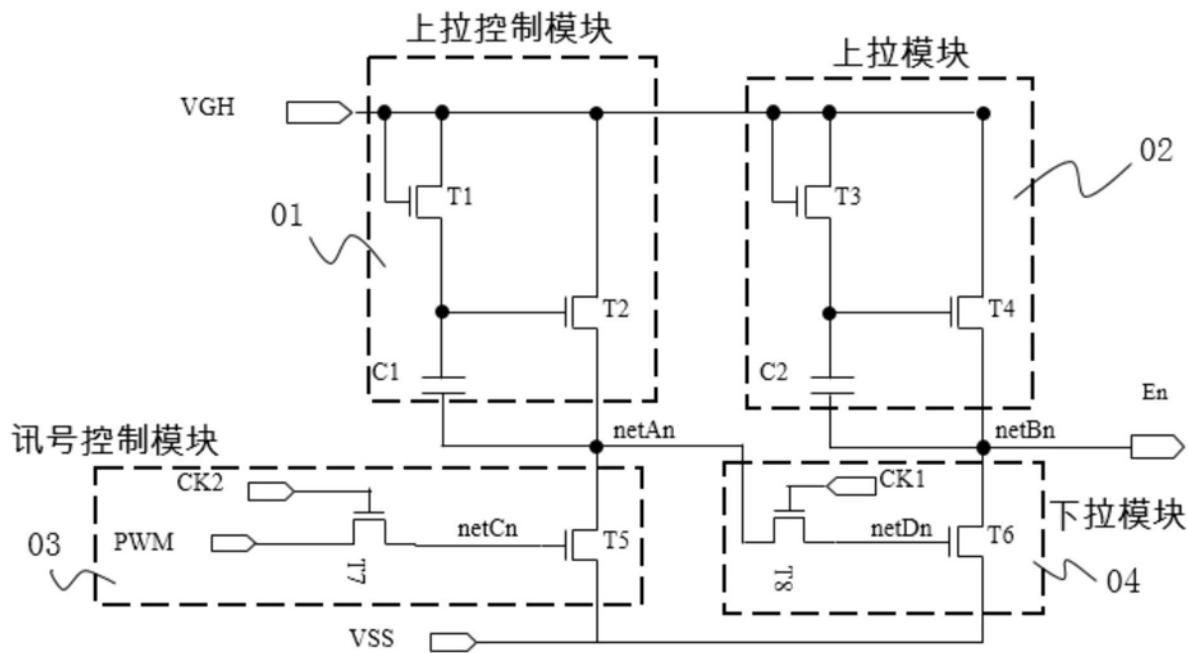


图3

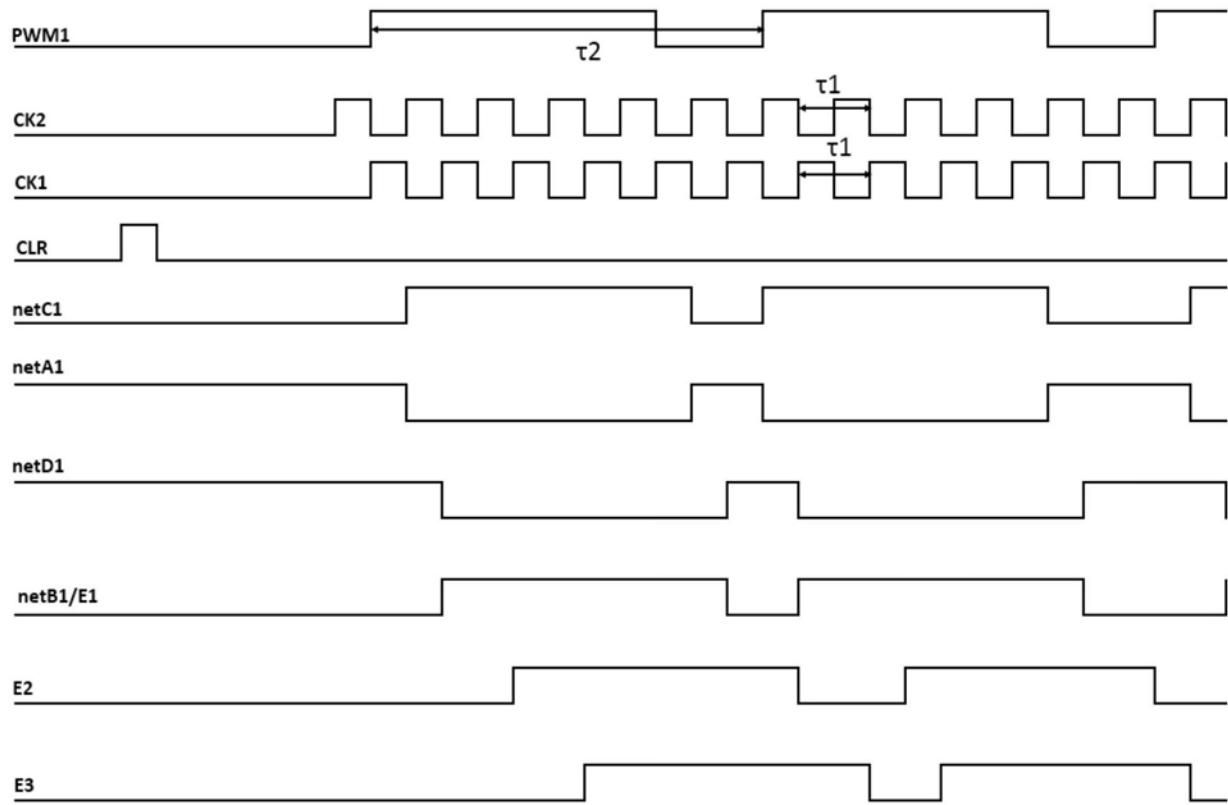


图4

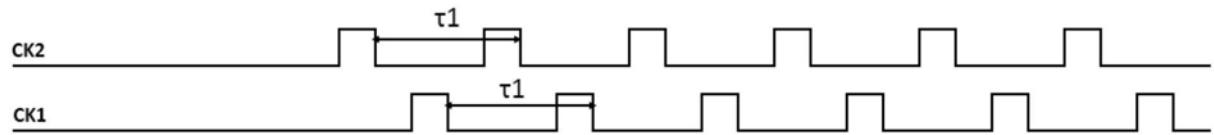


图5

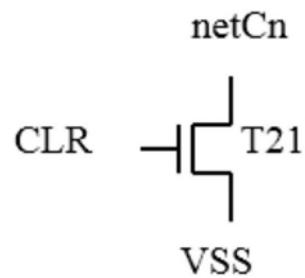


图6

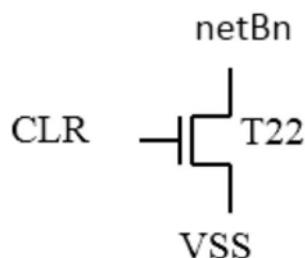


图7

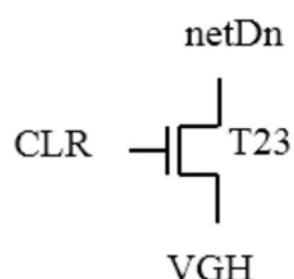


图8

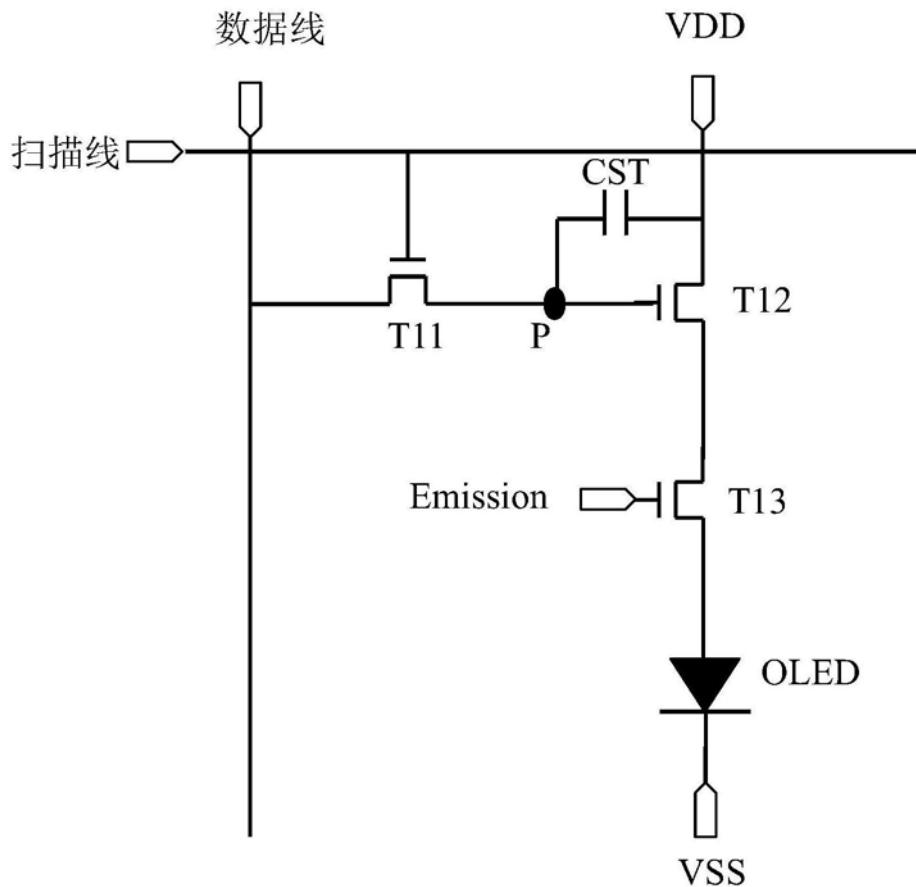


图9

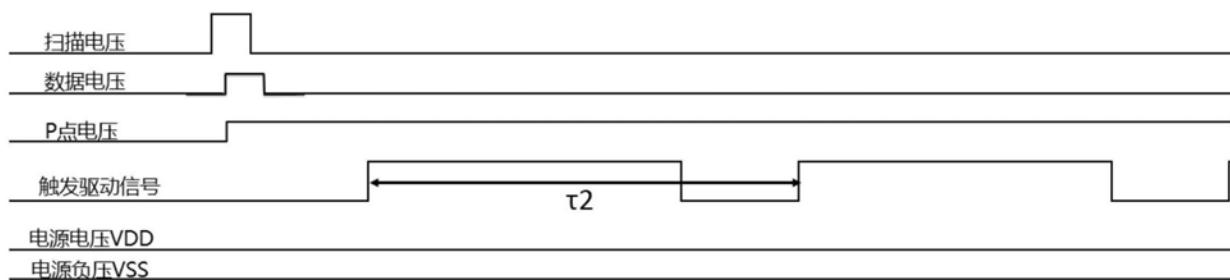


图10

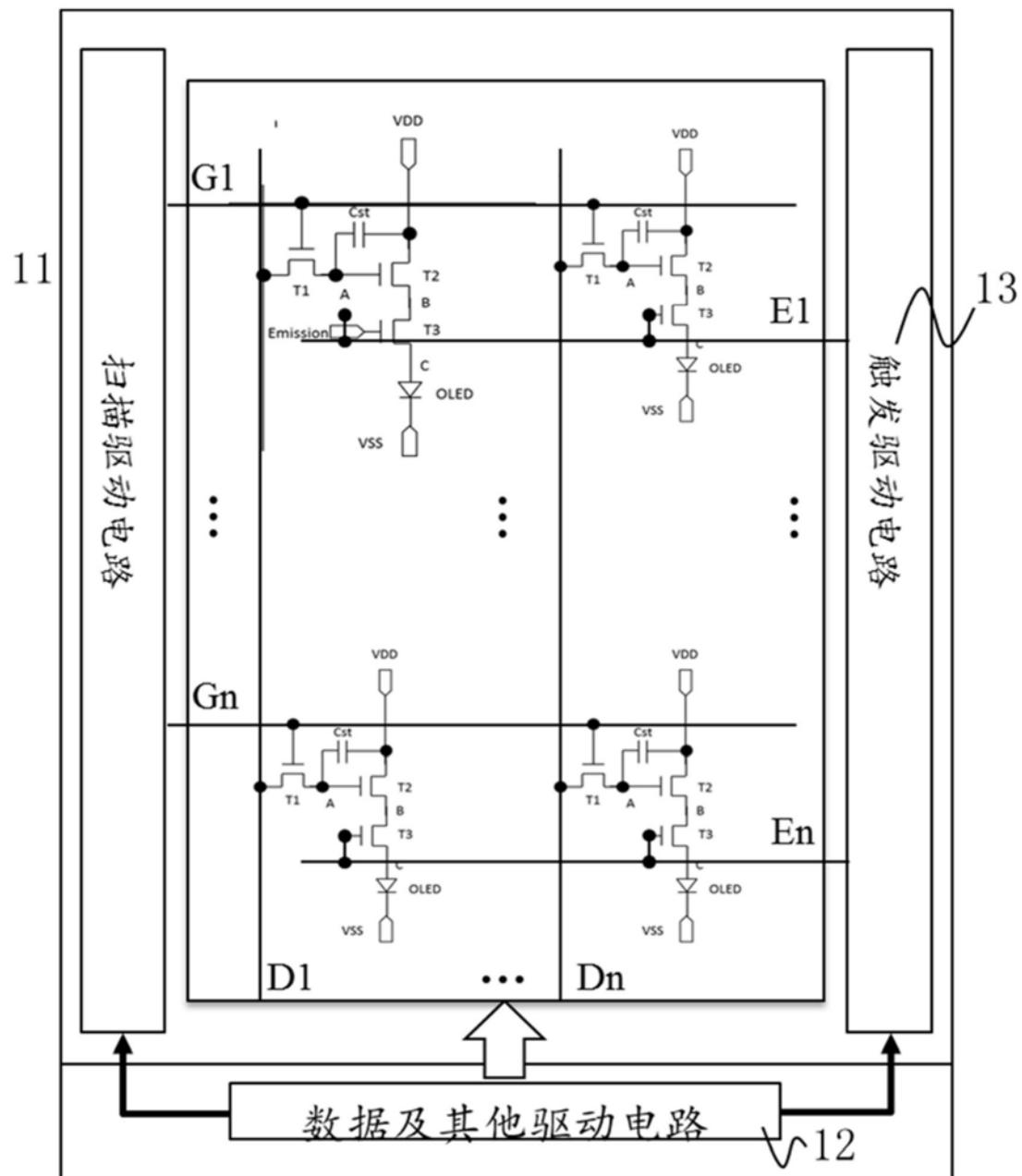


图11

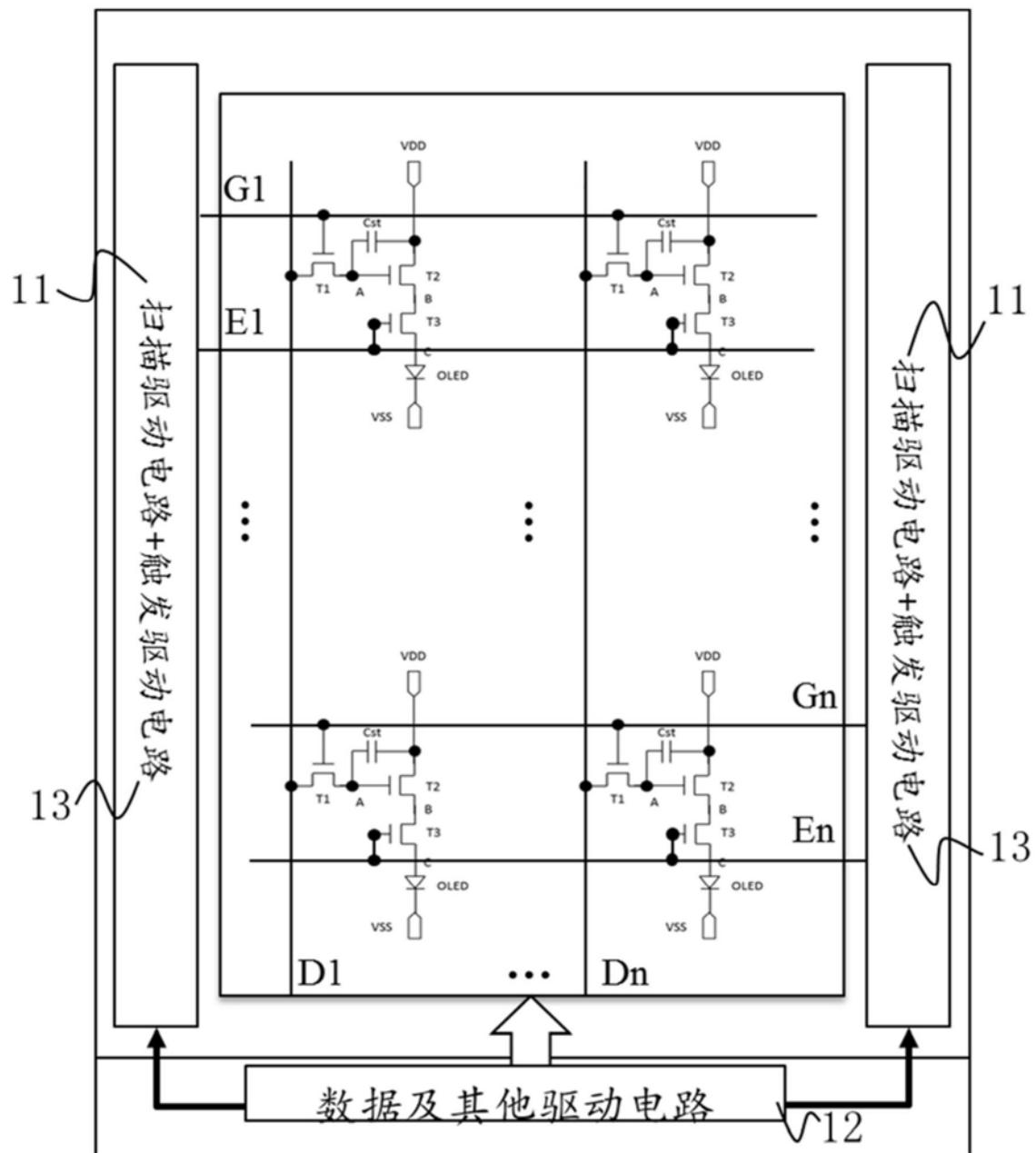


图12

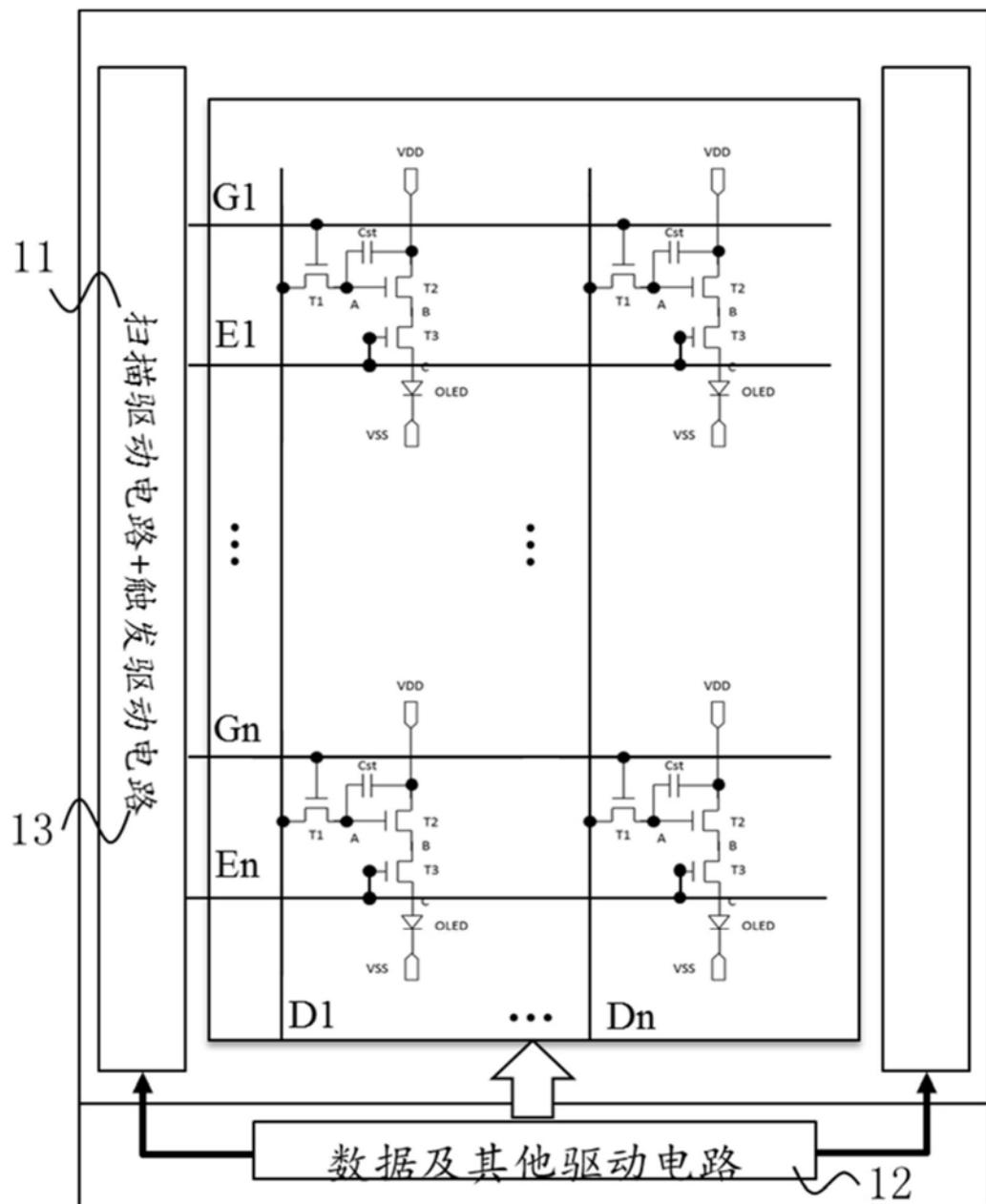


图13

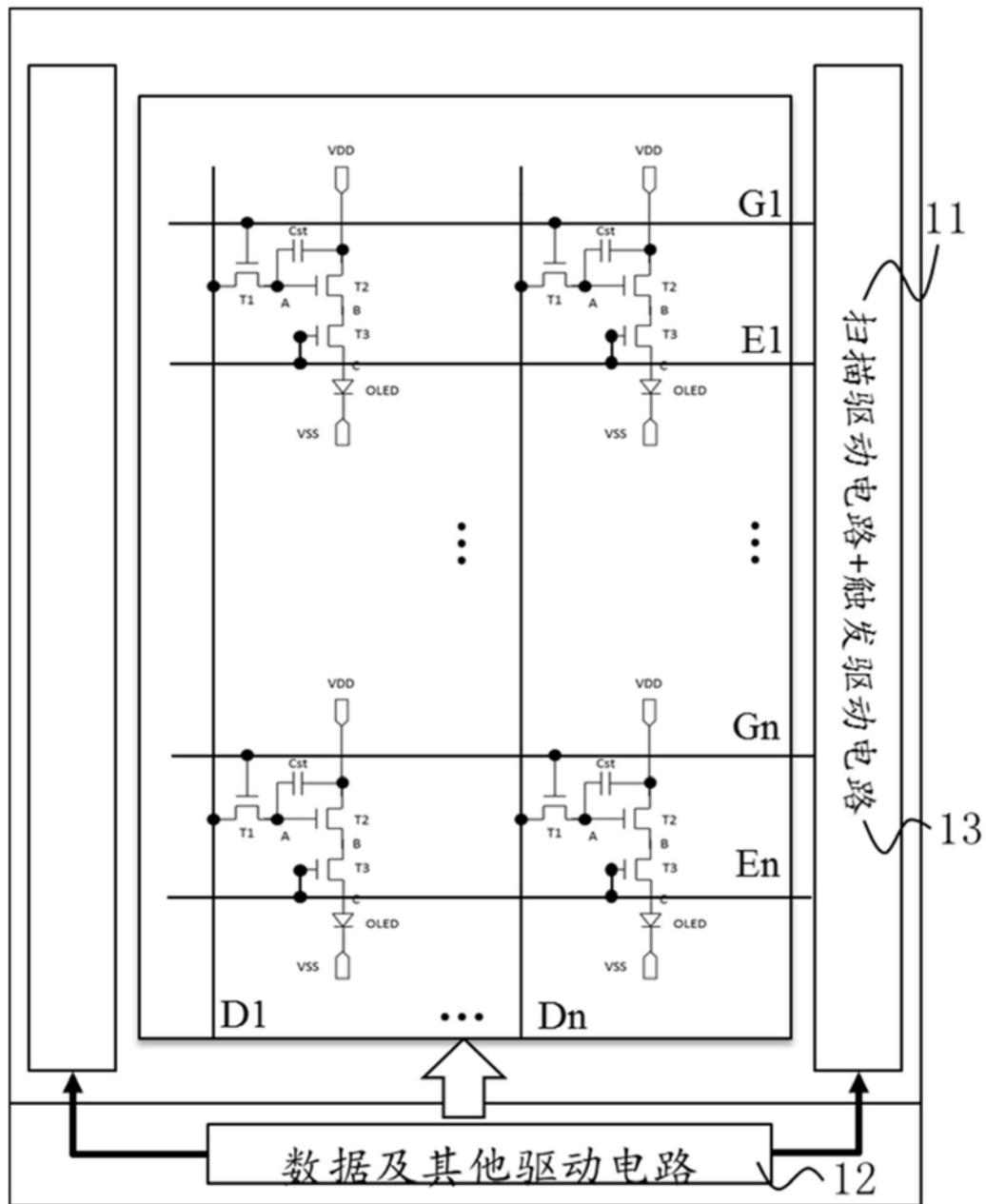


图14

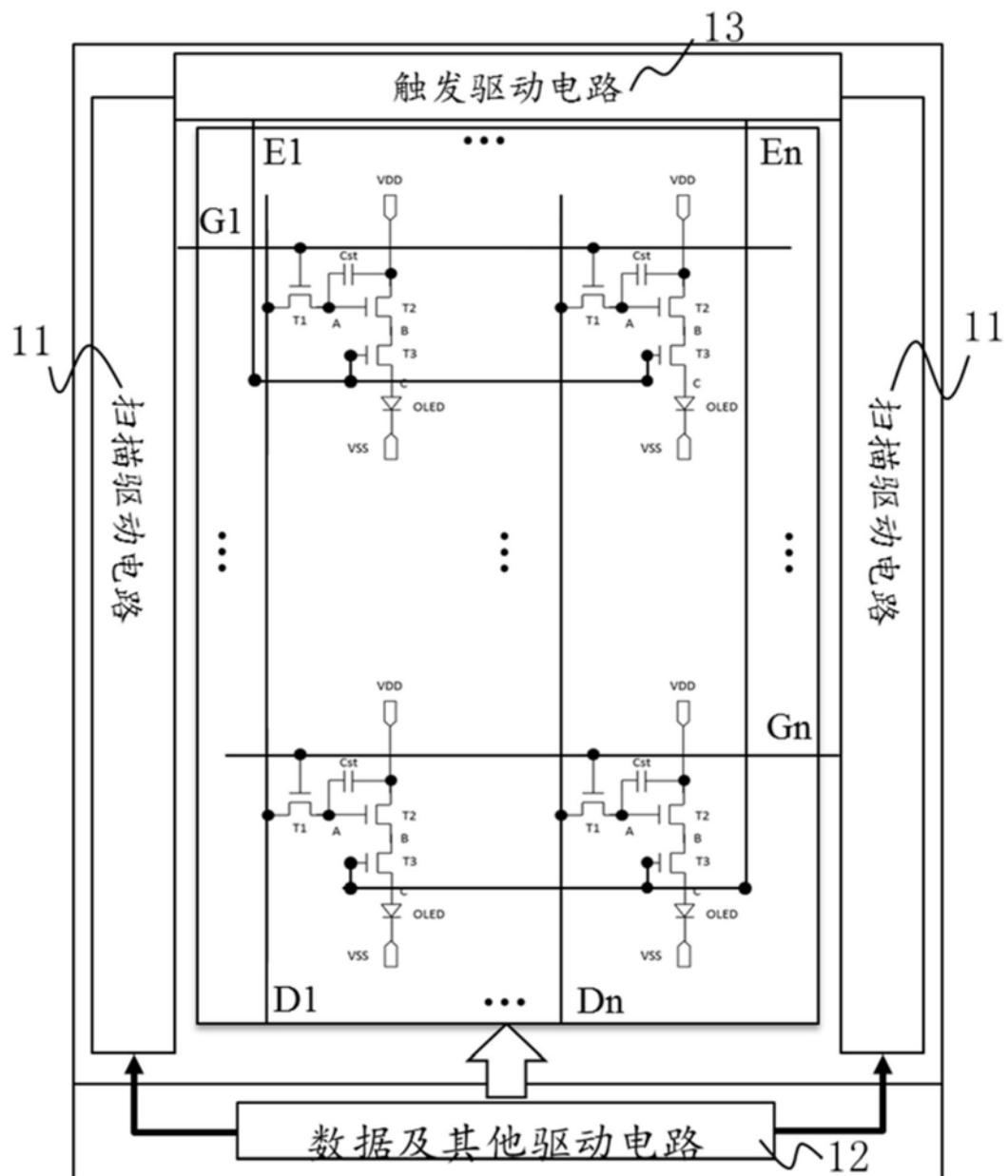
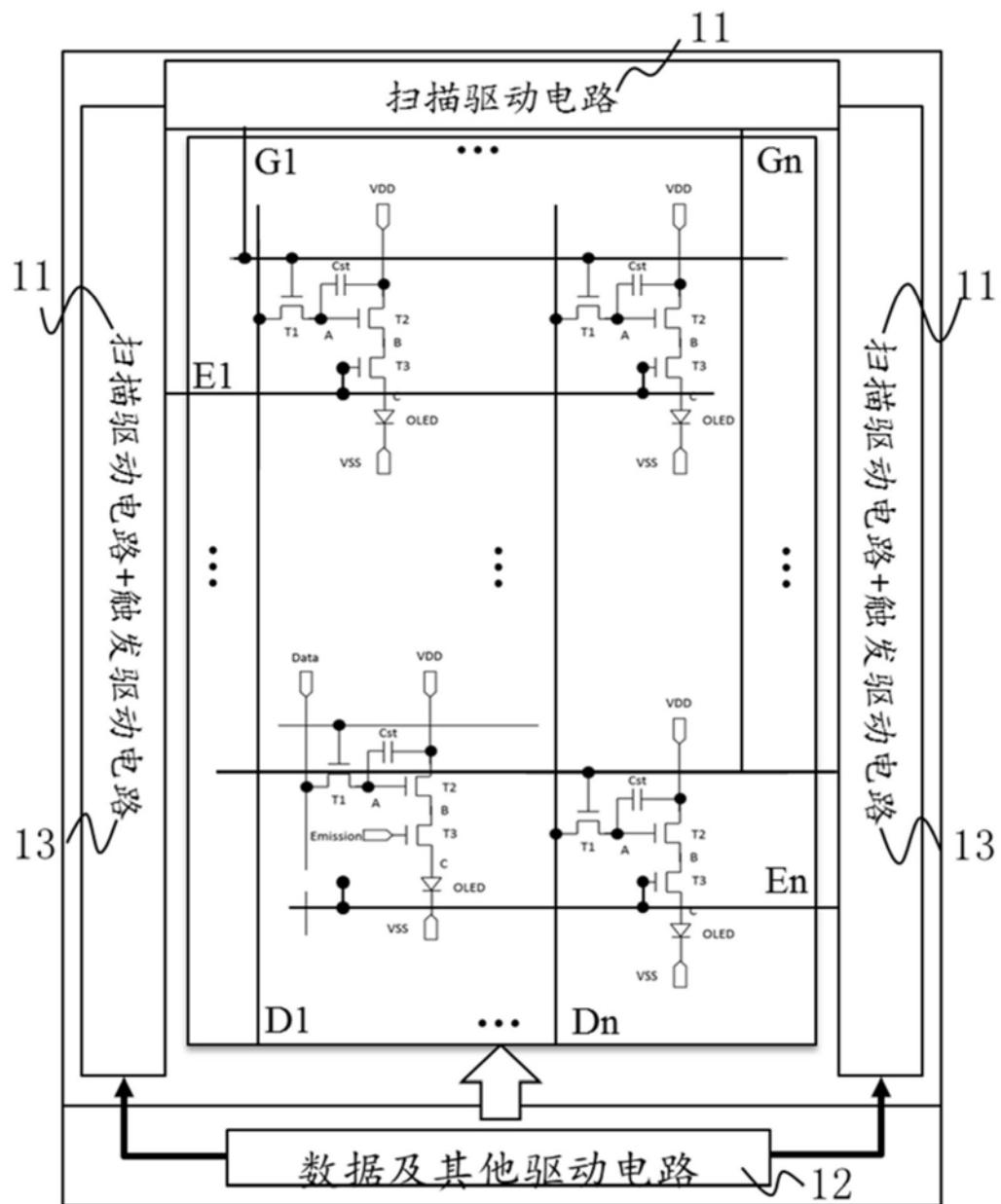


图15



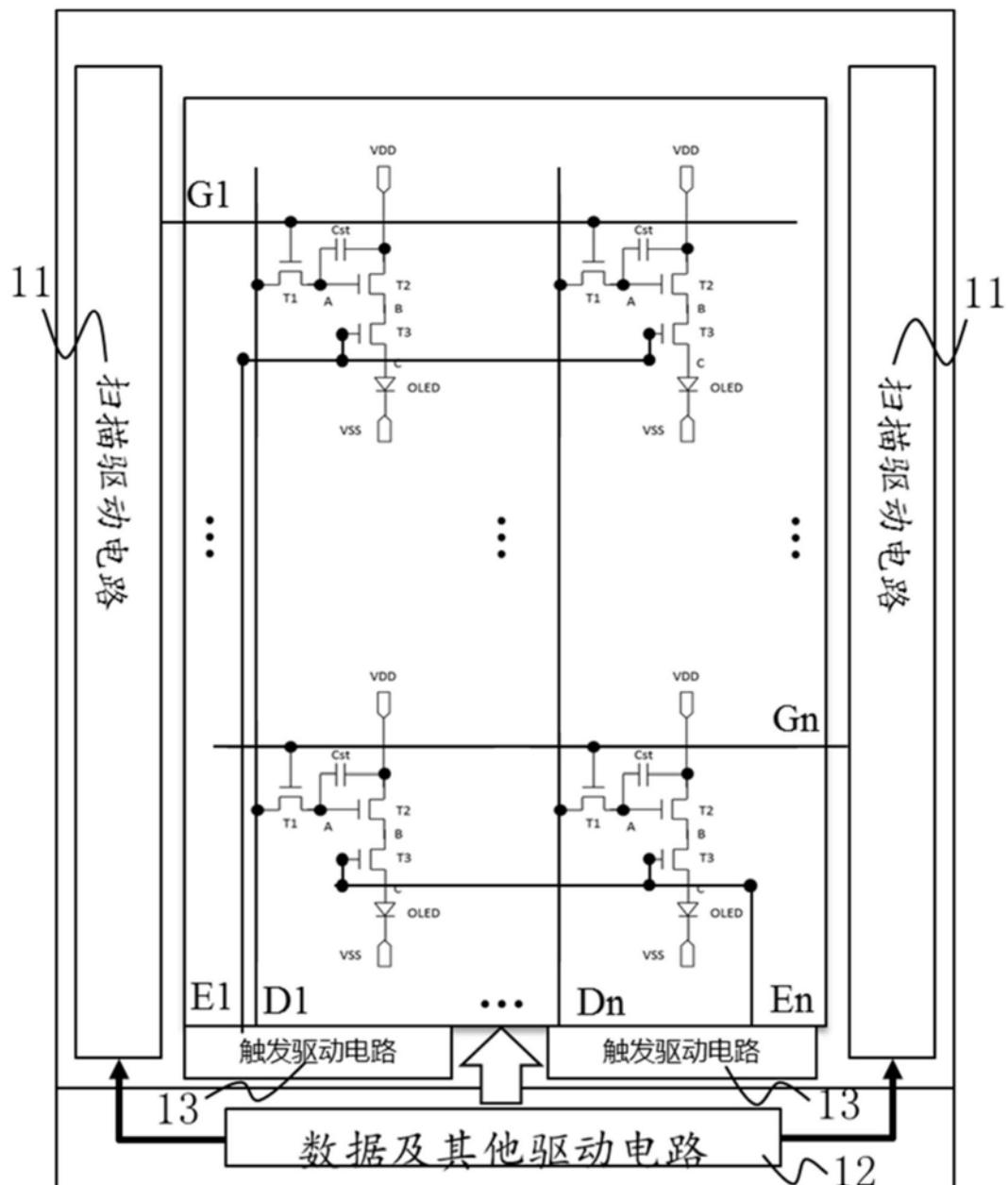


图17

专利名称(译)	一种触发驱动电路及有机发光显示装置		
公开(公告)号	<a href="#">CN108172170B</a>	公开(公告)日	2019-12-13
申请号	CN201711232014.6	申请日	2017-11-30
[标]申请(专利权)人(译)	南京中电熊猫平板显示科技有限公司 南京中电熊猫液晶显示科技有限公司 南京华东电子信息科技股份有限公司		
申请(专利权)人(译)	南京中电熊猫平板显示科技有限公司 南京中电熊猫液晶显示科技有限公司 南京华东电子信息科技股份有限公司		
当前申请(专利权)人(译)	南京中电熊猫平板显示科技有限公司 南京中电熊猫液晶显示科技有限公司 南京华东电子信息科技股份有限公司		
[标]发明人	赖谷皇 戴超 王志军		
发明人	赖谷皇 戴超 王志军		
IPC分类号	G09G3/3225		
CPC分类号	G09G3/3225		
审查员(译)	刘承奇		
其他公开文献	<a href="#">CN108172170A</a>		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

### 摘要(译)

本发明公开了一种触发驱动电路，该触发驱动电路包括N(N≥2，且N为整数)级触发驱动电路单元；第n(1≤n≤N，且n为整数)级触发驱动电路单元包括上拉控制模块、上拉模块、讯号控制模块以及下拉模块；上拉控制模块、上拉模块以及下拉模块连接于上拉控制节点，讯号控制模块和下拉模块连接于输出节点，输出节点输出触发驱动信号；本发明还公开了一种有机发光显示装置，该显示装置利用上述触发驱动电路控制有机发光二极管亮暗的时间比例，达到在相同电流驱动下，显示不同灰阶画面的功能，可以避免在显示低灰阶画面时，由于驱动电流较低且电流不稳定所造成的画面不均问题。

