



(12)发明专利申请

(10)申请公布号 CN 108320701 A

(43)申请公布日 2018. 07. 24

(21)申请号 201810185822.X

(22)申请日 2018.03.07

(71)申请人 昆山国显光电有限公司

地址 215300 江苏省苏州市昆山市开发区
龙腾路1号4幢

(72)发明人 赵国华 文国哲 朱晖

(74)专利代理机构 北京国昊天诚知识产权代理
有限公司 11315

代理人 许志勇

(51)Int.Cl.

G09G 3/3208(2016.01)

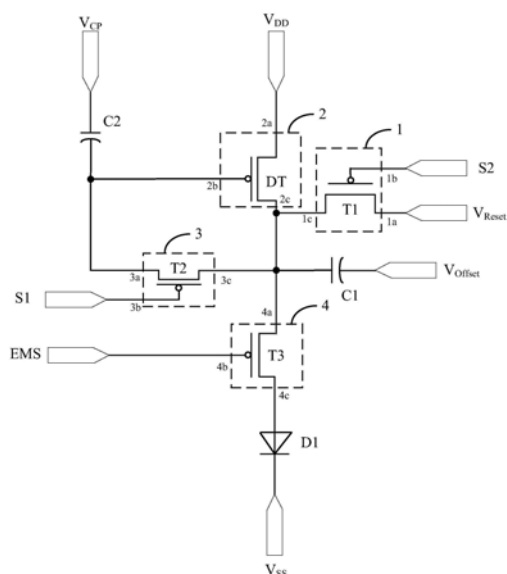
权利要求书2页 说明书8页 附图8页

(54)发明名称

一种像素电路、有机电致发光显示面板及显示装置

(57)摘要

本申请涉及显示技术领域,尤其涉及一种像素电路、有机电致发光显示面板及显示装置。该像素电路包括:发光器件、初始化模块、驱动控制模块、充电补偿模块、发光控制模块、第一电容和第二电容;在第一扫描信号端和第二扫描信号端控制下,充电补偿模块控制初始化模块通过复位信号端对第二电容进行初始化;在第二电容的第一端电压复位之后,直流信号端通过充电补偿模块对驱动控制模块的第二输入端充电;在第一数据信号端的控制下,充电补偿模块对第二电容充电;在发光信号端、第一数据信号端和直流信号端控制下,发光控制模块控制驱动控制模块驱动发光器件发光。从而在不增加晶体管的情况下,使得阈值电压与发光器件的驱动电流不相关,实现补偿功能。



1. 一种像素电路,其特征在于,包括:发光器件、初始化模块、驱动控制模块、充电补偿模块、发光控制模块、第一电容和第二电容;其中,

所述初始化模块的第一输入端与复位信号端连接,所述初始化模块的第二输入端与第一扫描信号端连接,所述初始化模块的输出端分别与所述充电补偿模块的第一输入端、所述驱动控制模块的输出端、所述发光控制模块的第一输入端、所述第一电容的第一端连接;

所述驱动控制模块的第一输入端与直流信号端连接,所述驱动控制模块的第二输入端分别与所述第二电容的第一端、所述充电补偿模块的输出端连接;

所述充电补偿模块的第二输入端与第二扫描信号端连接;

所述发光控制模块的第二输入端与发光信号端连接,所述发光控制模块的输出端与所述发光器件的阳极连接;

所述第一电容的第二端与第一数据信号端连接,所述第二电容的第二端与第二数据信号端连接,所述发光器件的阴极与第三数据信号端连接;

在所述第一扫描信号端和所述第二扫描信号端的控制下,所述充电补偿模块控制所述初始化模块通过所述复位信号端对所述第二电容进行初始化;在所述第二电容的第一端的电压复位之后,所述直流信号端通过所述充电补偿模块对所述驱动控制模块的第二输入端充电;在所述第一数据信号端的控制下,所述充电补偿模块对所述第二电容充电;在所述发光信号端、第一数据信号端和所述直流信号端的控制下,所述发光控制模块控制所述驱动控制模块驱动所述发光器件发光。

2. 如权利要求1所述的像素电路,其特征在于,所述驱动控制模块包括:驱动晶体管;其中,

所述驱动晶体管的输入端与直流信号端连接,所述驱动晶体管的控制端分别与所述第二电容的第一端、所述充电补偿模块的输出端连接,所述驱动晶体管的输出端分别与所述初始化模块的输出端、所述充电补偿模块的第一输入端、所述发光控制模块的第一输入端、所述第一电容的第一端连接。

3. 如权利要求2所述的像素电路,其特征在于,所述驱动晶体管为P型晶体管或N型晶体管。

4. 如权利要求2或3所述的像素电路,其特征在于,所述初始化模块包括:第一开关晶体管;其中,

所述第一开关晶体管的输入端与复位信号端连接,所述第一开关晶体管的控制端与第二扫描信号端连接,所述第一开关晶体管的输出端分别与所述驱动晶体管的输出端、所述充电补偿模块的第一输入端、所述发光控制模块的第一输入端、所述第一电容的第一端连接。

5. 如权利要求4所述的像素电路,其特征在于,所述第一开关晶体管为P型晶体管或N型晶体管。

6. 如权利要求2或3所述的像素电路,其特征在于,所述充电补偿模块包括:第二开关晶体管;其中,

当所述第二开关晶体管为单栅型晶体管时,所述第二开关晶体管的输入端分别与所述驱动晶体管的输出端、所述初始化模块的输出端、所述发光控制模块的第一输入端、所述第一电容的第一端连接,所述第二开关晶体管的控制端与所述第一扫描信号端连接,所述第

二开关晶体管的输出端分别与所述驱动晶体管的控制端、所述第二电容的第一端连接；

当所述第二开关晶体管为双栅型晶体管时，所述第二开关晶体管的其中一个晶体管的输入端与另一个晶体管的输出端连接，所述另一个晶体管的输入端分别与所述驱动晶体管的输出端、所述初始化模块的输出端、所述发光控制模块的第一输入端、所述第一电容的第一端连接，所述一个晶体管的控制端和所述另一个晶体管的控制端同时与所述第一扫描信号端连接，所述一个晶体管的输出端分别与所述驱动晶体管的控制端、所述第二电容的第一端连接。

7. 如权利要求6所述的像素电路，其特征在于，所述第二开关晶体管为P型晶体管或N型晶体管。

8. 如权利要求2或3所述的像素电路，其特征在于，所述发光控制模块包括：第三开关晶体管；其中，

所述第三开关晶体管的输入端分别与所述驱动晶体管的输出端、所述初始化模块的输出端、所述充电补偿模块的第一输入端、所述第一电容的第一端连接，所述第三开关晶体管的控制端与所述发光信号端连接，所述第三开关晶体管的输出端与所述发光器件的阳极连接。

9. 如权利要求8所述的像素电路，其特征在于，所述第三开关晶体管为P型晶体管或N型晶体管。

10. 一种有机电致发光面板，其特征在于，包括权利要求1-9任一项所述的像素电路。

11. 一种显示装置，其特征在于，包括权利要求10所述的有机电致发光面板。

一种像素电路、有机电致发光显示面板及显示装置

技术领域

[0001] 本申请涉及显示技术领域,尤其涉及一种像素电路、有机电致发光显示面板及显示装置。

背景技术

[0002] 有机发光显示器(Organic Light Emitting Diode,OLED)是当今平板显示器研究领域的热点之一,OLED具有低能耗、生产成本低、自发光、宽视角及响应速度快等优点。OLED属于电流驱动,需要稳定的电流来控制发光。由于工艺制程和器件老化等原因,会使像素电路的驱动晶体管的阈值电压 V_{th} 存在不均匀性,这样就导致了流过每个像素点OLED的电流发生变化使得显示亮度不均,从而影响整个图像的显示效果。目前,可通过增加驱动晶体管的个数来形成新的像素电路来进行补偿,例如采用7T1C或是6T1C。

[0003] 然而,OLED显示屏对PPI的要求较高,若采用增加驱动晶体管的数目的方式来实现补偿,就会限制高PPI的发展,因此,亟需提出一种新的像素电路来克服现有的缺陷。

发明内容

[0004] 本申请实施例提供一种像素电路、有机电致发光显示面板及显示装置,用以解决现有技术中的缺陷。

[0005] 为了解决上述技术问题,本申请实施例采用下述技术方案:

[0006] 一种像素电路,包括:发光器件、初始化模块、驱动控制模块、充电补偿模块、发光控制模块、第一电容和第二电容;其中,

[0007] 所述初始化模块的第一输入端与复位信号端连接,所述初始化模块的第二输入端与第一扫描信号端连接,所述初始化模块的输出端分别与所述充电补偿模块的第一输入端、所述驱动控制模块的输出端、所述发光控制模块的第一输入端、所述第一电容的第一端连接;

[0008] 所述驱动控制模块的第一输入端与直流信号端连接,所述驱动控制模块的第二输入端分别与所述第二电容的第一端、所述充电补偿模块的输出端连接;

[0009] 所述充电补偿模块的第二输入端与第二扫描信号端连接;

[0010] 所述发光控制模块的第二输入端与发光信号端连接,所述发光控制模块的输出端与所述发光器件的阳极连接;

[0011] 所述第一电容的第二端与第一数据信号端连接,所述第二电容的第二端与第二数据信号端连接,所述发光器件的阴极与第三数据信号端连接;

[0012] 在所述第一扫描信号端和所述第二扫描信号端的控制下,所述充电补偿模块控制所述初始化模块通过所述复位信号端对所述第二电容进行初始化;在所述第二电容的第一端的电压复位之后,所述直流信号端通过所述充电补偿模块对所述驱动控制模块的第二输入端充电;在所述第一数据信号端的控制下,所述充电补偿模块对所述第二电容充电;在所述发光信号端、第一数据信号端和所述直流信号端的控制下,所述发光控制模块控制所述

驱动控制模块驱动所述发光器件发光。

[0013] 可选地,所述驱动控制模块包括:驱动晶体管;其中,

[0014] 所述驱动晶体管的输入端与直流信号端连接,所述驱动晶体管的控制端分别与所述第二电容的第一端、所述充电补偿模块的输出端连接,所述驱动晶体管的输出端分别与所述初始化模块的输出端、所述充电补偿模块的第一输入端、所述发光控制模块的第一输入端、所述第一电容的第一端连接。

[0015] 可选地,所述驱动晶体管为P型晶体管或N型晶体管。

[0016] 可选地,所述初始化模块包括:第一开关晶体管;其中,

[0017] 所述第一开关晶体管的输入端与复位信号端连接,所述第一开关晶体管的控制端与第二扫描信号端连接,所述第一开关晶体管的输出端分别与所述驱动晶体管的输出端、所述充电补偿模块的第一输入端、所述发光控制模块的第一输入端、所述第一电容的第一端连接。

[0018] 可选地,所述第一开关晶体管为P型晶体管或N型晶体管。

[0019] 可选地,所述充电补偿模块包括:第二开关晶体管;其中,

[0020] 当所述第二开关晶体管为单栅型晶体管时,所述第二开关晶体管的输入端分别与所述驱动晶体管的输出端、所述初始化模块的输出端、所述发光控制模块的第一输入端、所述第一电容的第一端连接,所述第二开关晶体管的控制端与所述第一扫描信号端连接,所述第二开关晶体管的输出端分别与所述驱动晶体管的控制端、所述第二电容的第一端连接;

[0021] 当所述第二开关晶体管为双栅型晶体管时,所述第二开关晶体管的其中一个晶体管的输入端与另一个晶体管的输出端连接,所述另一个晶体管的输入端分别与所述驱动晶体管的输出端、所述初始化模块的输出端、所述发光控制模块的第一输入端、所述第一电容的第一端连接,所述一个晶体管的控制端和所述另一个晶体管的控制端同时与所述第一扫描信号端连接,所述一个晶体管的输出端分别与所述驱动晶体管的控制端、所述第二电容的第一端连接。

[0022] 可选地,所述第二开关晶体管为P型晶体管或N型晶体管。

[0023] 可选地,所述发光控制模块包括:第三开关晶体管;其中,

[0024] 所述第三开关晶体管的输入端分别与所述驱动晶体管的输出端、所述初始化模块的输出端、所述充电补偿模块的第一输入端、所述第一电容的第一端连接,所述第三开关晶体管的控制端与所述发光信号端连接,所述第三开关晶体管的输出端与所述发光器件的阳极连接。

[0025] 可选地,所述第三开关晶体管为P型晶体管或N型晶体管。

[0026] 一种有机电致发光面板,包括所述的像素电路。

[0027] 一种显示装置,包括所述的有机电致发光面板。

[0028] 本申请实施例采用的上述至少一个技术方案能够达到以下有益效果:

[0029] 通过上述技术方案,该像素电路中驱动发光器件发光的驱动电流仅与第一数据信号端的电压相关,而与驱动控制模块中的阈值电压无关,从而,避免阈值电压对发光器件的影响,即在使用相同的数据信号加载到不同的像素单元时,能够得到相同亮度的图像,提高显示均匀性。

附图说明

[0030] 此处所说明的附图用来提供对本申请的进一步理解,构成本申请的一部分,本申请的示意性实施例及其说明用于解释本申请,并不构成对本申请的不当限定。在附图中:

[0031] 图1为本申请提供的一种像素电路的结构示意图之一;

[0032] 图2为本申请提供的另一种像素电路的结构示意图;

[0033] 图3为本申请提供的一种像素电路的结构示意图之二;

[0034] 图4为本申请提供的以图3像素电路为依据的时序控制图;

[0035] 图5(a)为本申请提供的像素电路在初始化阶段的工作示意图;

[0036] 图5(b)为本申请提供的像素电路在充电阶段的工作示意图;

[0037] 图5(c)为本申请提供的像素电路在补偿阶段的工作示意图;

[0038] 图5(d)为本申请提供的像素电路在发光阶段的工作示意图。

具体实施方式

[0039] 为使本申请的目的、技术方案和优点更加清楚,下面将结合本申请具体实施例及相应的附图对本申请技术方案进行清楚、完整地描述。显然,所描述的实施例仅是本申请一部分实施例,而不是全部的实施例。基于本申请中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本申请保护的范围。

[0040] 以下结合附图,详细说明本申请各实施例提供的技术方案。

[0041] 参照图1所示,为本申请提供的一种像素电路的结构示意图,该像素电路主要包括以下功能模块:

[0042] 发光器件D1、初始化模块1、驱动控制模块2、充电补偿模块3、发光控制模块4、第一电容C1和第二电容C2;其中,

[0043] 所述初始化模块1的第一输入端1a与复位信号端Reset连接,所述初始化模块1的第二输入端1b与第一扫描信号端S1连接,所述初始化模块1的输出端1c分别与所述充电补偿模块3的第一输入端3a、所述驱动控制模块2的输出端2c、所述发光控制模块4的第一输入端4a、所述第一电容C1的第一端连接;

[0044] 所述驱动控制模块2的第一输入端2a与直流信号端DD连接,所述驱动控制模块2的第二输入端2b分别与所述第二电容C2的第一端、所述充电补偿模块3的输出端3c连接;

[0045] 所述充电补偿模块3的第二输入端3b与第二扫描信号端S2连接;

[0046] 所述发光控制模块4的第二输入端4b与发光信号端EMS连接,所述发光控制模块4的输出端4c与所述发光器件D1的阳极连接;

[0047] 所述第一电容C1的第二端与第一数据信号端O-D(该第一数据信号端可以从电压 V_{offset} 调整为电压 V_{data})连接,所述第二电容C2的第二端与第二数据信号端VP连接,所述发光器件D1的阴极与第三数据信号端连接SS;

[0048] 在所述第一扫描信号端S1和所述第二扫描信号端S2的控制下,所述充电补偿模块3控制所述初始化模块1通过所述复位信号端Reset对所述第二电容C2进行初始化;在所述第二电容C2的第一端的电压复位之后,所述直流信号端DD通过所述充电补偿模块3对所述驱动控制模块2的第二输入端2b充电;在所述第一数据信号端O-D的控制下,所述充电补偿

模块3对所述第二电容C2充电；在所述发光信号端EMS、第一数据信号端O-D和所述直流信号端DD的控制下，所述发光控制模块4控制所述驱动控制模块2驱动所述发光器件D1发光。

[0049] 需要说明的是，上述第一电容C1可以视为该像素电路中的补偿电容，第二电容C2可以视为该像素电路工作时所需的存储电容。

[0050] 其实，上述图1所示的本申请中的像素电路的工作原理可以简述如下，主要可以包括以下工作阶段：

[0051] 第一阶段：初始化阶段。

[0052] 考虑到在每个工作周期开始时，第二电容C2可能会保留有一些残留电量，因此，且在第二数据信号端CP施加有 V_{CP} ，因此，为了保证下一工作周期的充电效率，在该阶段中像素电路通过充电补偿模块3控制所述初始化模块1对所述第二电容C2进行初始化。发光信号端EMS控制发光控制模块4处于关断状态，第一扫描信号端S1控制充电补偿模块3处于导通状态，第二扫描信号端S2控制初始化模块1处于导通状态。这样，复位信号端Reset处施加的复位信号 V_{Reset} 可以依次经由初始化模块1-充电补偿模块3对第二电容C2的第一端的电压进行复位。其中的复位信号 V_{Reset} 一般是负值，也可以是零值。本申请并不对此进行限定，只要能够消除第二电容C2的电压即可实现存储电容的初始化。

[0053] 第二阶段：充电阶段。

[0054] 该阶段是实质是对驱动控制模块2的第二输入端的充电过程，具体地，发光信号端EMS仍然控制发光控制模块4处于关断状态，第一扫描信号端S1控制充电补偿模块3处于导通状态，第二扫描信号端S2控制初始化模块1处于关断状态，而且，由于第一阶段对第二电容C2进行了初始化，第二电容C2的第一端的电压为零或是负值，相应地，驱动控制模块2的第二输入端2b的低压可以控制驱动控制模块2导通，进而，直流信号端DD的直流信号 V_{DD} 可以依次经由驱动控制模块2-充电补偿模块3对驱动控制模块2的第二输入端2b进行充电，以待驱动控制模块2稳定后关断，结束充电过程。

[0055] 第三阶段：补偿阶段。

[0056] 考虑到第二阶段中的充电过程在对第二电容C2充电一定时长后，就会由于驱动控制模块2的截止而无法继续对第二电容C2进行充电，因此，可通过该阶段对第二电容C2继续充电进行补偿。具体地，发光信号端EMS仍然控制发光控制模块4处于关断状态，第一扫描信号端S1控制充电补偿模块3处于导通状态，第二扫描信号端S2控制初始化模块1处于关断状态，同时，将第一数据信号端O-D的数据信号由 V_{Offset} 跳变为 V_{Data} ，这样，使得第一电容C1的第一端的电压变为 $V_{Data}-V_{Offset}$ 。并开始为第二电容C2进行充电。

[0057] 第四阶段：发光阶段。

[0058] 在该阶段，发光信号端EMS控制发光控制模块4处于导通状态，第一扫描信号端S1控制充电补偿模块3处于关断状态，第二扫描信号端S2控制初始化模块1处于关断状态，在第二电容C2的电压的作用下，直流信号端DD的直流信号 V_{DD} 可以使得驱动控制模块2的电流通过，并通过处于导通状态的发光控制模块4驱动发光器件D1发光。

[0059] 通过上述技术方案，该像素电路中驱动发光器件发光的驱动电流仅与第一数据信号端的电压相关，而与驱动控制模块中的阈值电压无关，从而，避免阈值电压对发光器件的影响，即在使用相同的数据信号加载到不同的像素单元时，能够得到相同亮度的图像，提高显示均匀性。

[0060] 一种可实现的方案,参照图1所示,本申请的像素电路中的驱动控制模块可以具体包括:驱动晶体管DT;其中,该驱动晶体管DT一般为P型晶体管。由于P型晶体管的阈值电压 V_{th} 为负值,为了保证驱动晶体管DT能正常工作,对应的复位信号端的 V_{Reset} 一般为负电压或零电压,第一数据信号端O-D的电压 V_{Offset} 为零或是负值,或是比 V_{Data} 小的正值。而 V_{Data} 必定为大于0的正值。以下方案均以 V_{Reset} 为零电压, V_{Offset} 为负电压, V_{Data} 为大于 V_{Offset} 的正电压为例进行说明。

[0061] 所述驱动晶体管DT的输入端为所述驱动控制模块2的第一输入端2a,与直流信号端DD连接;所述驱动晶体管DT的控制端为所述驱动控制模块2的第二输入端2b,且分别与所述第二电容C2的第一端、所述充电补偿模块3的输出端3c连接;所述驱动晶体管DT的输出端为所述驱动控制模块2的输出端2c,且分别与所述初始化模块1的输出端1c、所述充电补偿模块3的第一输入端3a、所述发光控制模块4的第一输入端4a、所述第一电容C1的第一端连接。

[0062] 本申请中像素电路的驱动控制模块2具体包含上述驱动晶体管DT时,其工作原理为:在初始化阶段,驱动晶体管DT关断;在充电阶段,驱动晶体管DT导通,直流信号端DD的信号 V_{DD} 通过导通的充电补偿模块3对驱动晶体管的控制端(即第二电容C2的第一端)进行充电,直至驱动晶体管DT的控制端的电压与输入端的电压相同,即此时驱动晶体管DT的控制端的电压为 $V_{DD}+V_{th}$;该驱动晶体管DT关断,之后进入补偿阶段,当驱动晶体管DT的控制端的电压补偿为: $V_{DD}+V_{th}+V_{Data}-V_{Offset}$,则驱动晶体管DT处于饱和状态,可以允许直流信号端DD输出的电流通过,该电流用于驱动发光器件发光。

[0063] 需要说明的是,本申请所涉及的晶体管的输入端、控制端、输出端分别可以对应:源极、栅极、漏极,或者,对应:漏极、栅极、源极。以下均以输入端、输出端、控制端为例进行说明。

[0064] 在具体实现时,参照图1所示,该像素电路中的初始化模块1可以具体包括:第一开关晶体管T1;其中,

[0065] 所述第一开关晶体管T1的输入端为所述初始化模块1的第一输入端1a,与复位信号端Reset连接;所述第一开关晶体管T1的控制端为初始化模块1的第二输入端1b,与第二扫描信号端S2连接;所述第一开关晶体管T1的输出端为初始化模块1的输出端1c,分别与所述驱动晶体管DT的输出端、所述充电补偿模块3的第一输入端3a、所述发光控制模块4的第一输入端4a、所述第一电容C1的第一端连接。

[0066] 当第一开关晶体管T1为P型晶体管时,第二扫描信号端S2的信号为低电平,使得第一开关晶体管T1处于导通状态,第二扫描信号端S2的信号为高电平,使得第一开关晶体管T1处于关断状态;当第一开关晶体管T1为N型晶体管时,第二扫描信号端S2的信号为高电平,使得第一开关晶体管T1处于导通状态,第二扫描信号端S2的信号为低电平,使得第一开关晶体管T1处于关断状态。

[0067] 本申请中像素电路的初始化模块1具体包含上述第一开关晶体管T1时,其工作原理为:在初始化阶段,第一开关晶体管T1导通,并将复位信号 V_{Reset} 通过导通的充电补偿模块3输入至第二电容C2的第一端,从而,实现对存储电容的电容初始化。在对第二电容C2进行初始化之后,该第一开关晶体管T1就没有作用了,因此,在下一个工作周期来临之前,即在该工作周期内的充电阶段、补偿阶段以及发光阶段,该第一开关晶体管T1均可以处于关断

状态。

[0068] 在具体实现时,所述充电补偿模块3包括:第二开关晶体管T2;其中,该第二开关晶体管T2可以为单栅型晶体管或是双栅型晶体管。

[0069] --当第二开关晶体管T2为单栅型晶体管时,参照图1所示,所述第二开关晶体管T2的输入端分别与所述驱动晶体管DT的输出端、所述初始化模块1的输出端1c、所述发光控制模块4的第一输入端4a、所述第一电容C1的第一端连接,所述第二开关晶体管T2的控制端与所述第一扫描信号端S1连接,所述第二开关晶体管T2的输出端分别与所述驱动晶体管DT的控制端、所述第二电容C2的第一端连接。

[0070] --当第二开关晶体管T2为双栅型晶体管时,参照图2所示,所述第二开关晶体管T2的其中一个晶体管T2a的输入端与另一个晶体管T2b的输出端连接,所述另一个晶体管T2b的输入端分别与所述驱动晶体管DT的输出端、所述初始化模块1的输出端1c、所述发光控制模块4的第一输入端4a、所述第一电容C1的第一端连接,所述一个晶体管T2a的控制端和所述另一个晶体管T2b的控制端同时与所述第一扫描信号端S1连接,所述一个晶体管T2a的输出端分别与所述驱动晶体管DT的控制端、所述第二电容C2的第一端连接。

[0071] 其中,该第二开关晶体管T2可以为P型晶体管或N型晶体管。当第二开关晶体管T2为P型晶体管时,第一扫描信号端S1的信号为低电平,使得第二开关晶体管T2处于导通状态,反之,第一扫描信号端S1的信号为高电平,使得第二开关晶体管T2处于关断状态。当第二开关晶体管T2为N型晶体管时,第一扫描信号端S1的信号为低电平,使得第二开关晶体管T2处于关断状态,反之,第一扫描信号端S1的信号为高电平,使得第二开关晶体管T2处于导通状态。

[0072] 本申请中像素电路的充电补偿模块3具体包含上述第二开关晶体管T2时,其工作原理为:在初始化阶段,该第二开关晶体管T2导通,以便于复位信号 V_{Reset} 能够输入至第二电容C2的第一端,将第二电容C2的电压拉低为负值或是清零。在充电阶段,该第二开关晶体管T2仍导通,以便于直流信号 V_{DD} 可以输入至第二电容C2的第一端,对其进行充电,或可以理解为对驱动晶体管DT的控制端进行充电。在补偿阶段,该第二开关晶体管T2仍导通,以便于第一数据信号($V_{Data}-V_{Offset}$)输入至第二电容C2的第一端,继续对其进行充电。在发光阶段,该第二开关晶体管T2关断。

[0073] 在具体实现时,参照图1所示,所述发光控制模块4可以具体包括:第三开关晶体管T3;其中,

[0074] 所述第三开关晶体管T3的输入端为发光控制模块4的第一输入端4a,分别与所述驱动晶体管DT的输出端、所述初始化模块1的输出端1c、所述充电补偿模块3的第一输入端3a、所述第一电容C1的第一端连接;所述第三开关晶体管T3的控制端为发光控制模块4的第二输入端4b,与所述发光信号端EMS连接,所述第三开关晶体管T3的输出端为发光控制模块4的输出端,与所述发光器件D1的阳极连接。

[0075] 其中,第三开关晶体管T3可以为P型晶体管或N型晶体管。当第三开关晶体管T3为P型晶体管时,发光信号端EMS的信号为低电平,使得第三开关晶体管T3处于导通状态,发光信号端EMS的信号为高电平,使得第三开关晶体管T3处于关断状态;当第三开关晶体管T3为N型晶体管时,发光信号端EMS的信号为低电平,使得第三开关晶体管T3处于关断状态,发光信号端EMS的信号为高电平,使得第三开关晶体管T3处于导通状态。

[0076] 本申请中像素电路的发光控制模块4具体包含上述第三开关晶体管T3时,其工作原理为:在初始化阶段-充电阶段-补偿阶段,该第三开关晶体管T3关断;在发光阶段,第三开关晶体管T3导通,以便于驱动晶体管DT输出的驱动电流可以驱动发光器件D1发光。

[0077] 在以上介绍的各个模块的具体结构的实例中,各个模块的具体结构可以任意组合,本申请并不对此进行限定。以下通过该像素电路包含:驱动晶体管DT、第一开关晶体管T1、第二开关晶体管T2、第三开关晶体管T3、第一电容C1和第二电容C2为例,且各个晶体管的类型均为P型薄膜晶体管;其中,第二数据信号端CP的电压 V_{CP} 可以为方波信号;第三数据信号端SS的电压 V_{SS} 可以为接地或是零电压。结合图3所示的像素电路结构示意图、图4所示的时序控制图进行详细说明。

[0078] 初始化阶段:参照图5(a)所示,在该阶段中像素电路实现了对存储电容即第二电容C2的初始化操作。

[0079] 发光信号端EMS输入低电平,第三开关晶体管T3关断,当 t_1 时间后,第三开关晶体管T3关断完毕;第一扫描信号端S1输入低电平,第二开关晶体管T2导通;第二扫描信号端S2输入低电平,第一开关晶体管T1导通;这样,复位信号端Reset处施加的复位信号 V_{Reset} 可以依次经由第一开关晶体管T1-第二开关晶体管T2对第二电容C2的第一端的电压进行复位。其中的复位信号 V_{Reset} 一般是负值,也可以是零值。本申请并不对此进行限定,只要能够消除第二电容C2的电压即可实现存储电容的初始化。

[0080] 充电阶段:参照图5(b)所示,在该阶段中像素电路实现了对驱动晶体管DT的栅极的充电操作。

[0081] 发光信号端EMS输入高电平,第三开关晶体管T3关断;第一扫描信号端S1输入低电平,第二开关晶体管T2导通;第二扫描信号端S2输入高电平,第一开关晶体管T1关断;而且,由于初始化阶段对第二电容C2进行了初始化,第二电容C2的第一端的电压为零或是负值,相应地,驱动晶体管DT的栅极的低压可以控制驱动晶体管DT导通,进而,直流信号端DD的直流信号 V_{DD} 可以依次经由驱动晶体管DT-第二开关晶体管T2对驱动晶体管DT的栅极进行充电,以待驱动晶体管DT稳定后(即驱动晶体管DT的栅极电压为 $V_{DD}+V_{th}$)关断,结束充电过程。

[0082] 补偿阶段:参照图5(c)所示,在该阶段中像素电路实现了对第二电容C2的补偿充电操作。

[0083] 发光信号端EMS输入高电平,第三开关晶体管T3关断;第一扫描信号端S1输入低电平,第二开关晶体管T2导通;第二扫描信号端S2输入高电平,第一开关晶体管T1关断;同时,将第一数据信号端O-D的数据信号由 V_{Offset} 跳变为 V_{Data} ,这样,使得第一电容C1的第一端的电压变为 $V_{Data}-V_{Offset}$,并开始为第二电容C2进行充电。直至第二电容C2的第一端(即驱动晶体管DT的栅极)电压为: $V_{DD}+V_{th}+V_{Data}-V_{Offset}$,则驱动晶体管DT处于饱和状态,进而可以进入发光阶段。

[0084] 发光阶段:参照图5(d)所示,在该阶段中像素电路通过驱动晶体管DT的饱和电流实现驱动发光器件D1发光的操作。

[0085] 发光信号端EMS输入低电平,第三开关晶体管T3导通;第一扫描信号端S1输入高电平,第二开关晶体管T2关断,经过 t_2 时间后,第二开关晶体管T2关断完毕;第二扫描信号端S2输入高电平,第一开关晶体管T1关断;在第二电容C2的电压的作用下,直流信号端DD的直流信号 V_{DD} 可以使得驱动晶体管DT的电流通过,并通过处于导通状态的第三开关晶体管T3驱

动发光器件D1发光。其中,通过对驱动晶体管DT的饱和公式计算可以得到流入发光器件D1的工作电流 I_{OLED} 为:

$$[0086] \quad I_{OLED} = K (V_{DD} + V_{th} + V_{Data} - V_{Offset} - V_{DD} - V_{th})^2 = K (V_{Data} - V_{Offset})^2$$

[0087] 可以看出发光器件D1的工作电流 I_{OLED} 已经不受驱动晶体管DT的阈值电压 V_{th} 的影响,仅与数据信号端O-D的数据信号由 V_{Offset} 和 V_{Data} 相关,进而,解决了由于驱动晶体管DT由于工艺制程以及长时间的操作造成的阈值电压漂移而影响发光器件D1的工作电流,保证发光器件D1的正常工作。

[0088] 在上述图3所示的像素电路的结构中,仅涉及到4个晶体管,2个电容,不需要采用7T1C或是6T1C的方式即可实现对阈值电压的补偿,从而,保证了高PPI的实现。

[0089] 同时,本申请还提供了一种有机电致发光面板,该有机电致发光面板包括上述任一实施例所涉及的像素电路。由于该有机电致发光显示面板解决问题的原理与前述一种像素电路相似,因此该有机电致发光显示面板的实施可以参见像素电路的实施,重复之处不再赘述

[0090] 本申请还提供了一种显示装置,该显示装置主要包括上述任一实施例所涉及的有机电致发光面板。该显示装置可以是显示器、手机、电视、笔记本、一体机、VR设备或AR设备等可穿戴设备,对于显示装置的其它必不可少的组成部分均为本领域的普通技术人员应该理解具有的,在此不做赘述,也不应作为对本发明的限制。

[0091] 以上所述仅为本申请的实施例而已,并不用于限制本申请。对于本领域技术人员来说,本申请可以有各种更改和变化。凡在本申请的精神和原理之内所作的任何修改、等同替换、改进等,均应包含在本申请的权利要求范围之内。

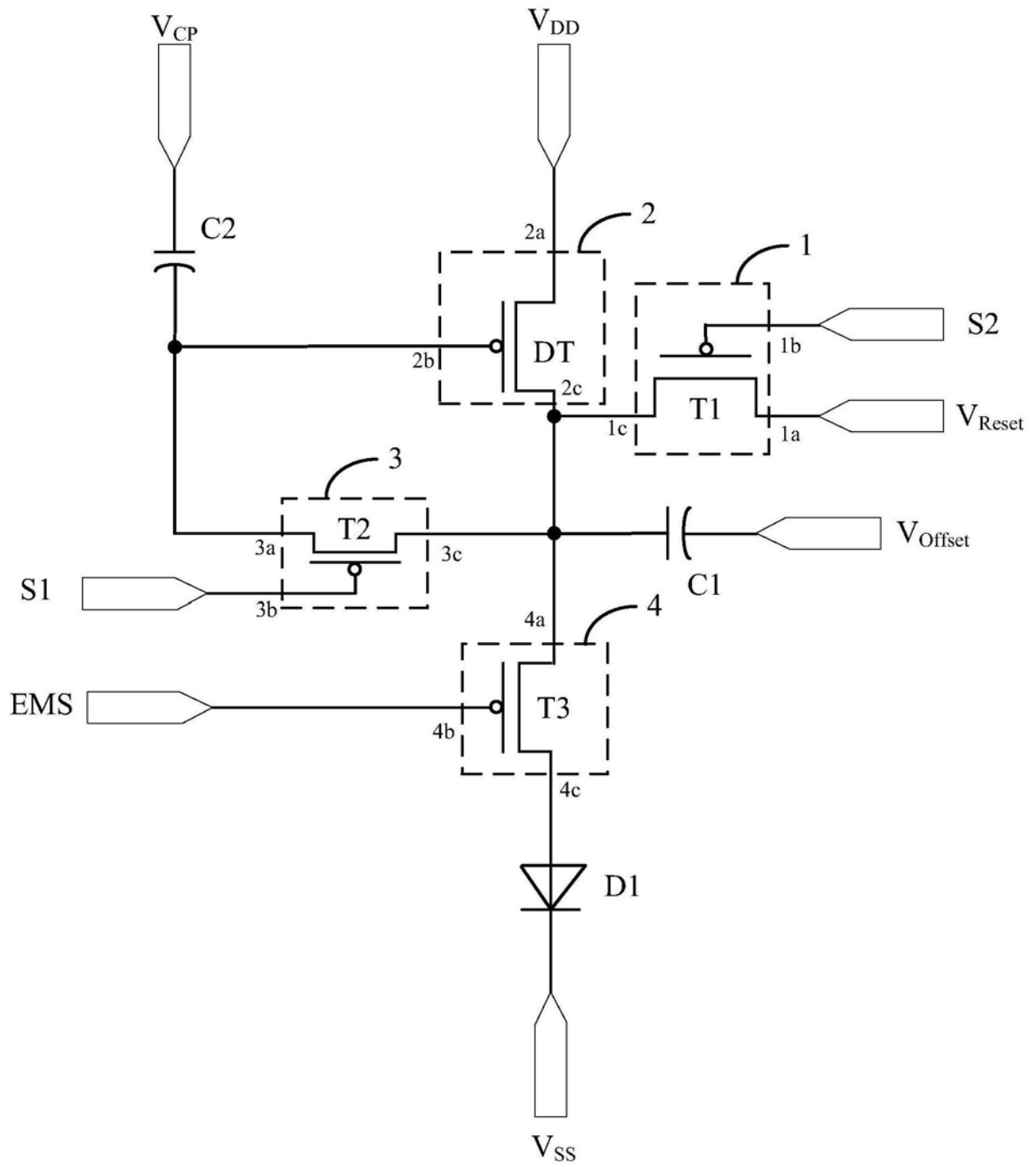


图1

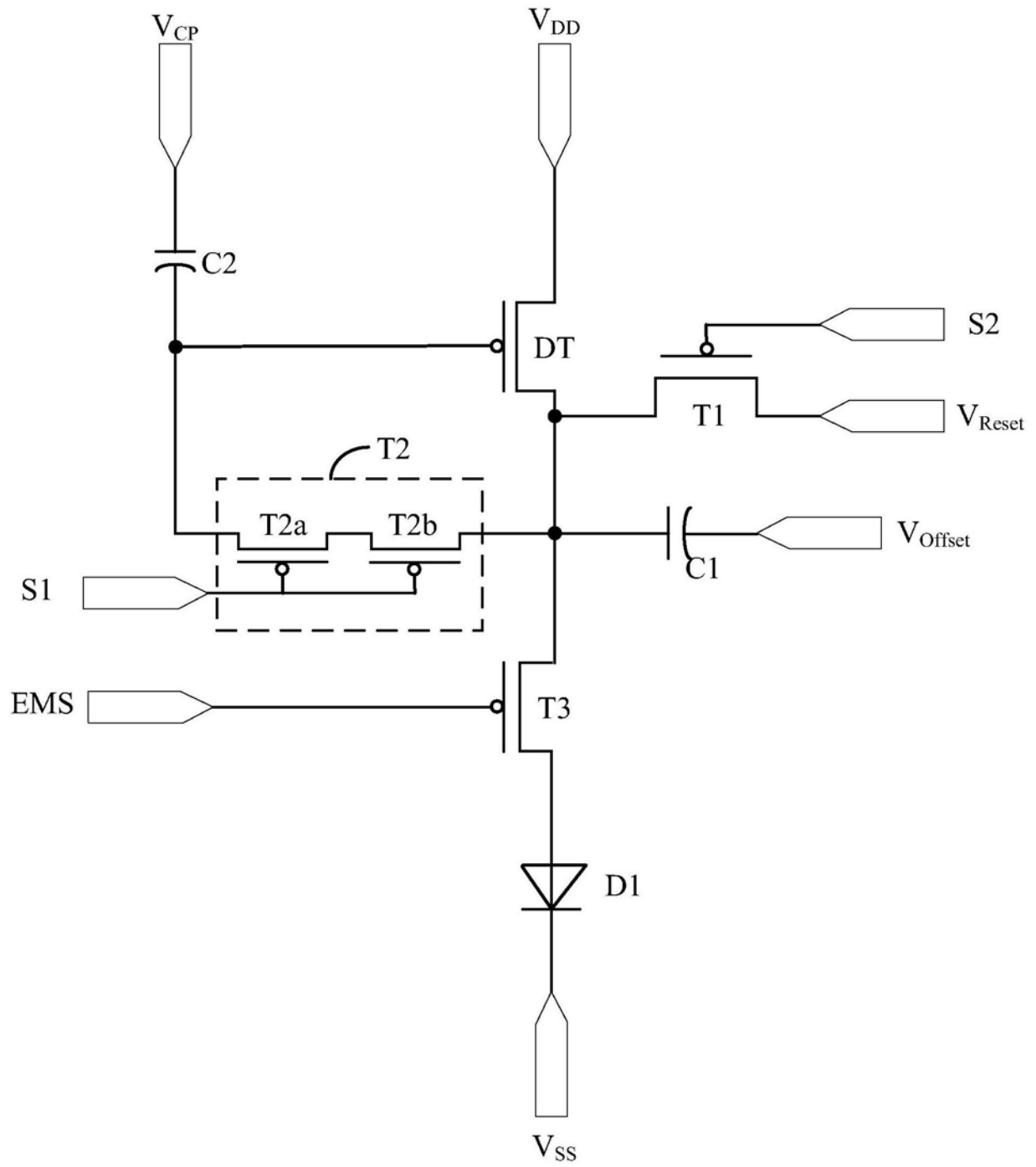


图2

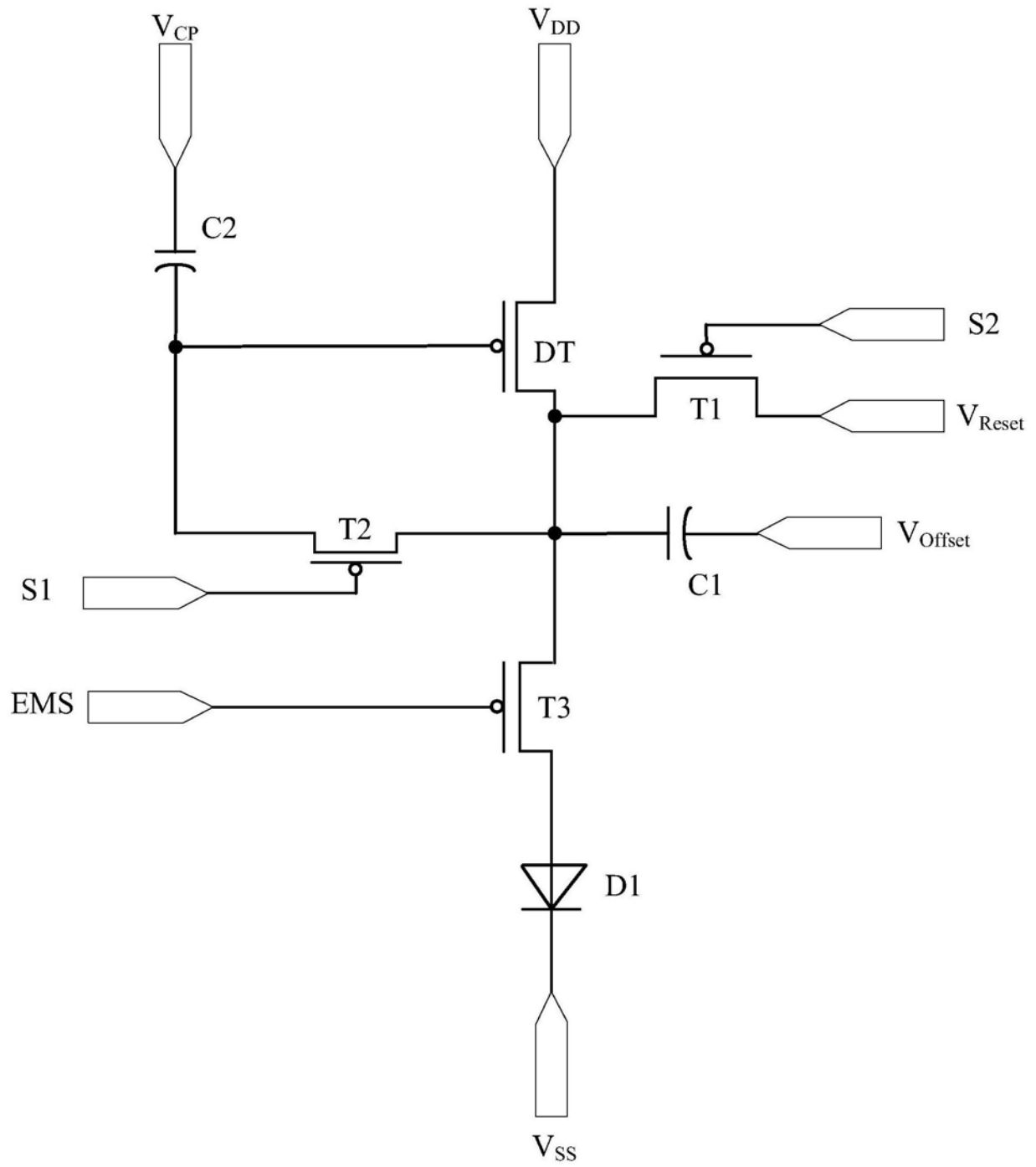


图3

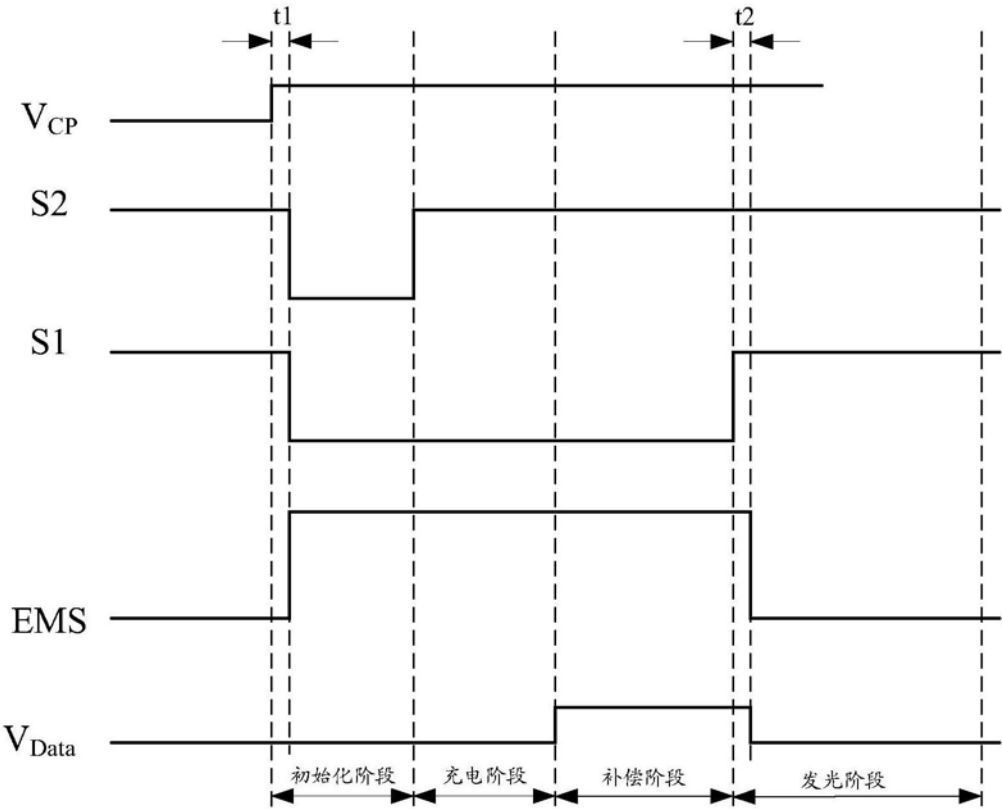


图4

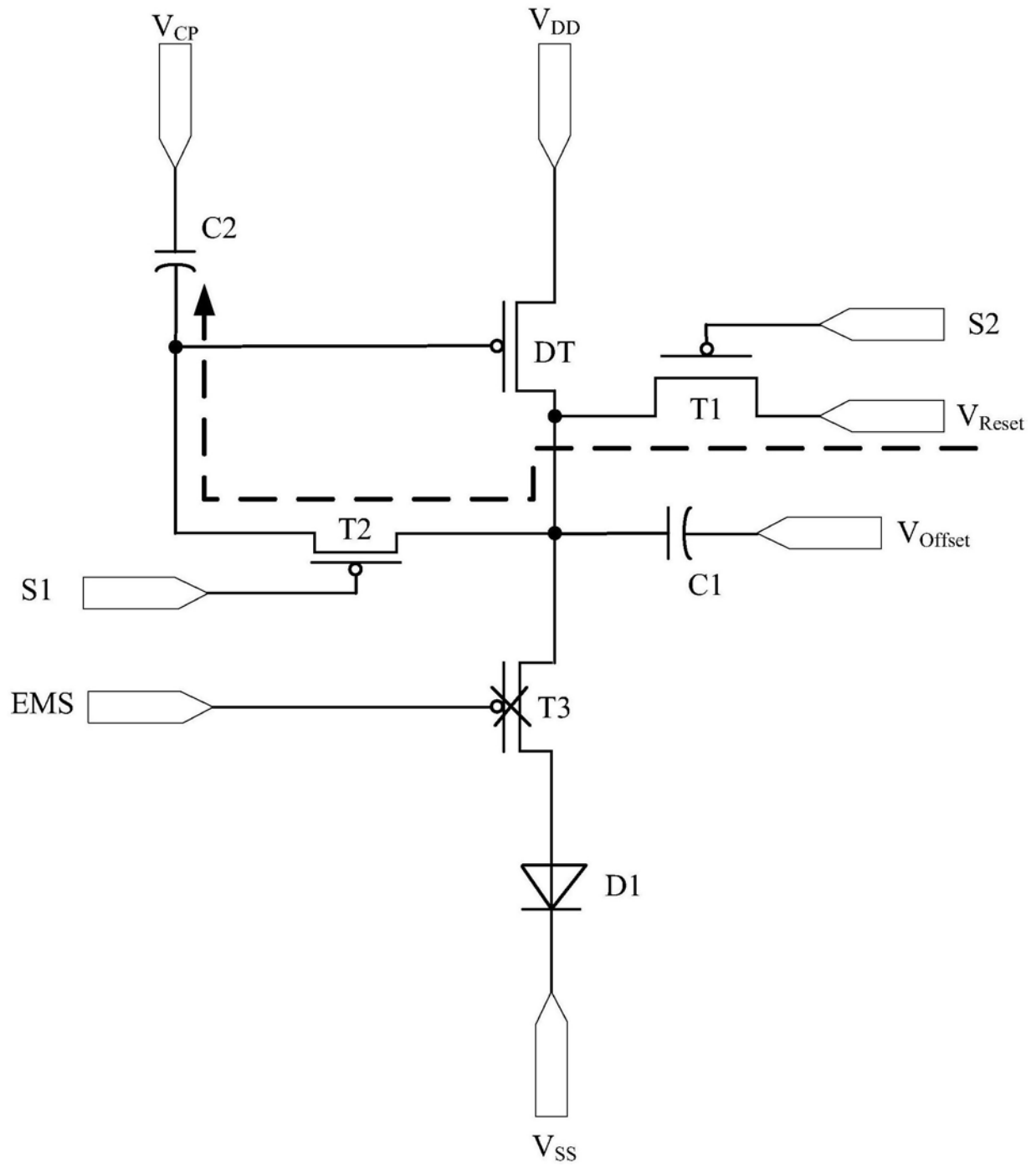


图5 (a)

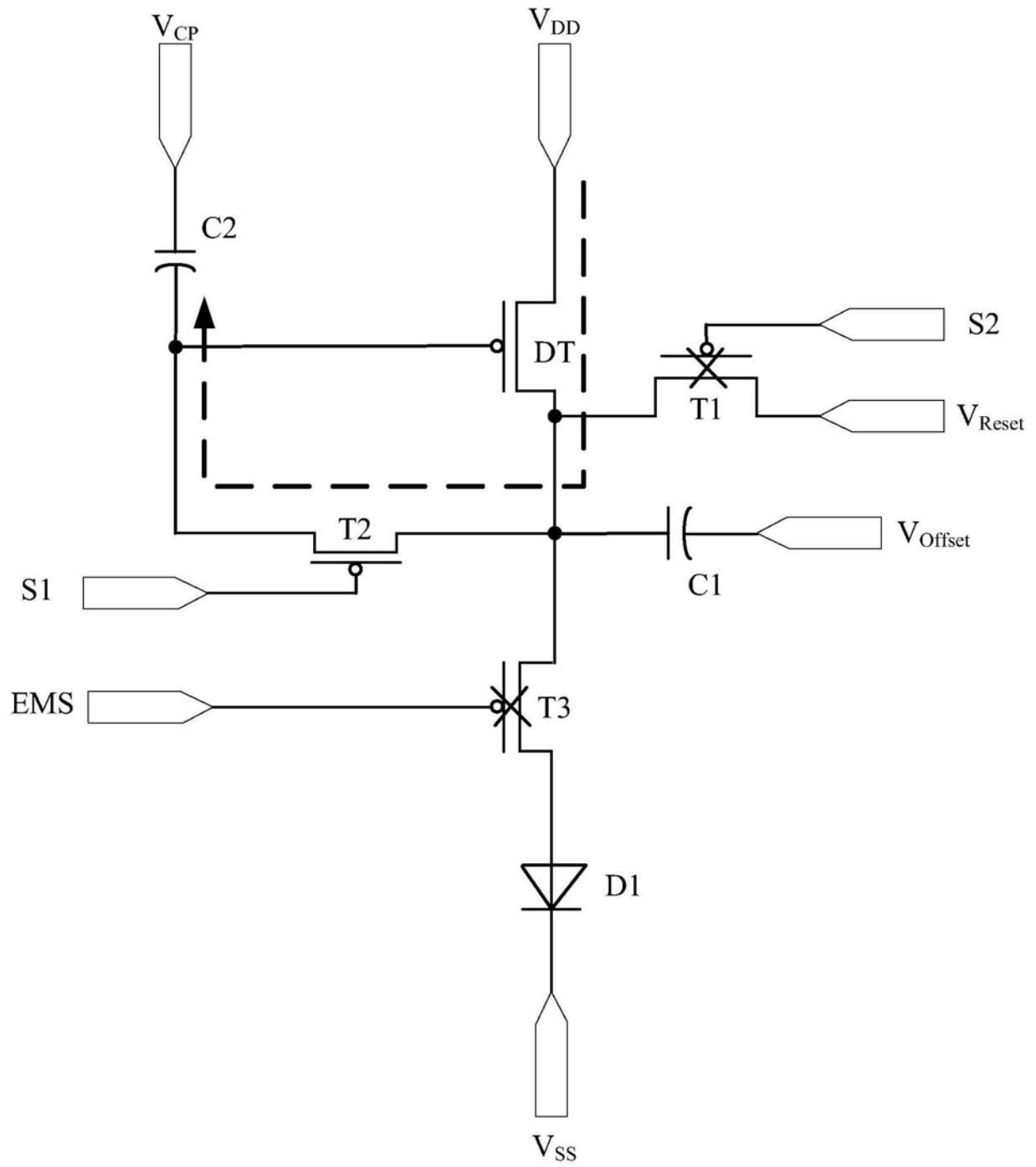


图5 (b)

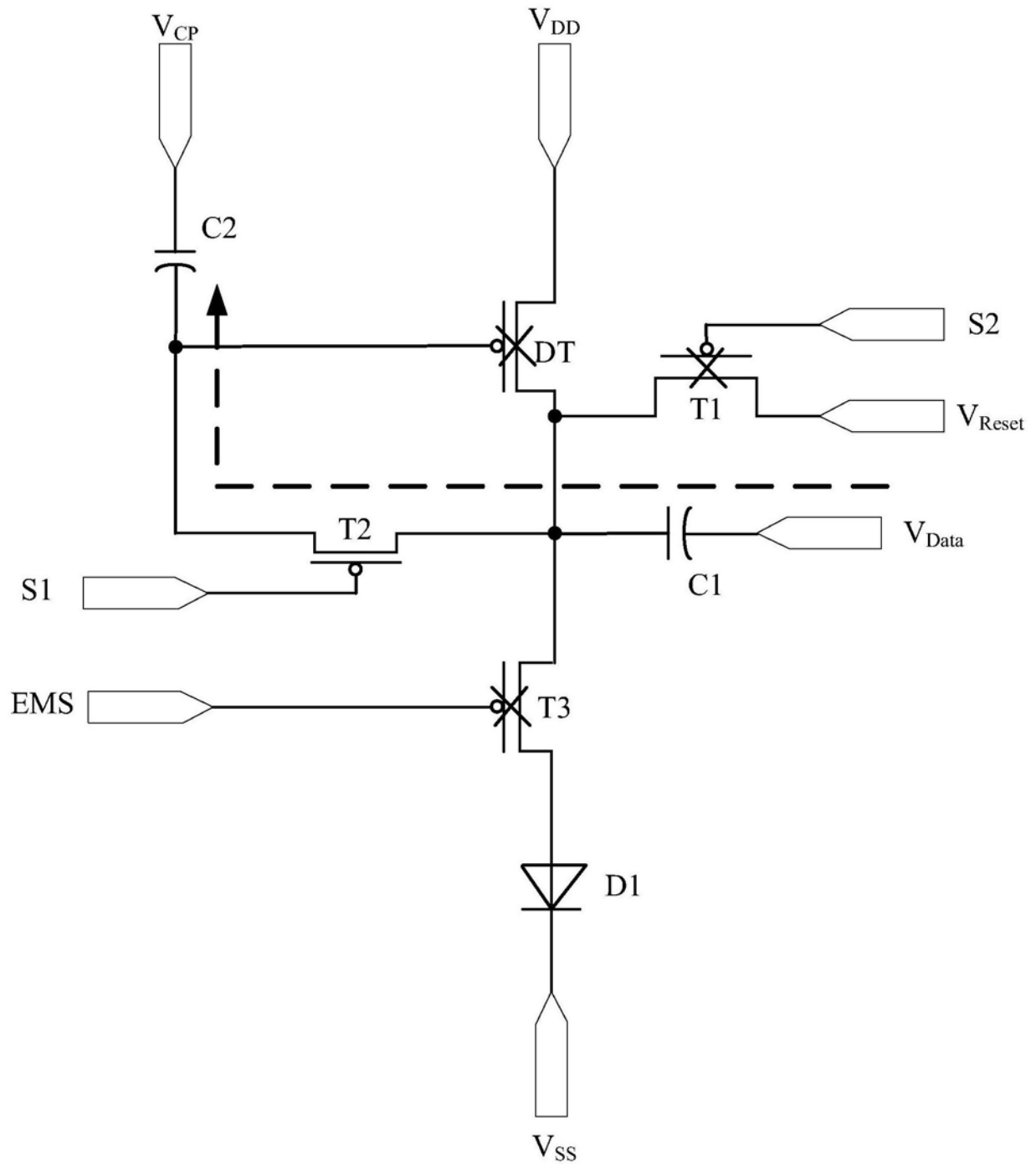


图5(c)

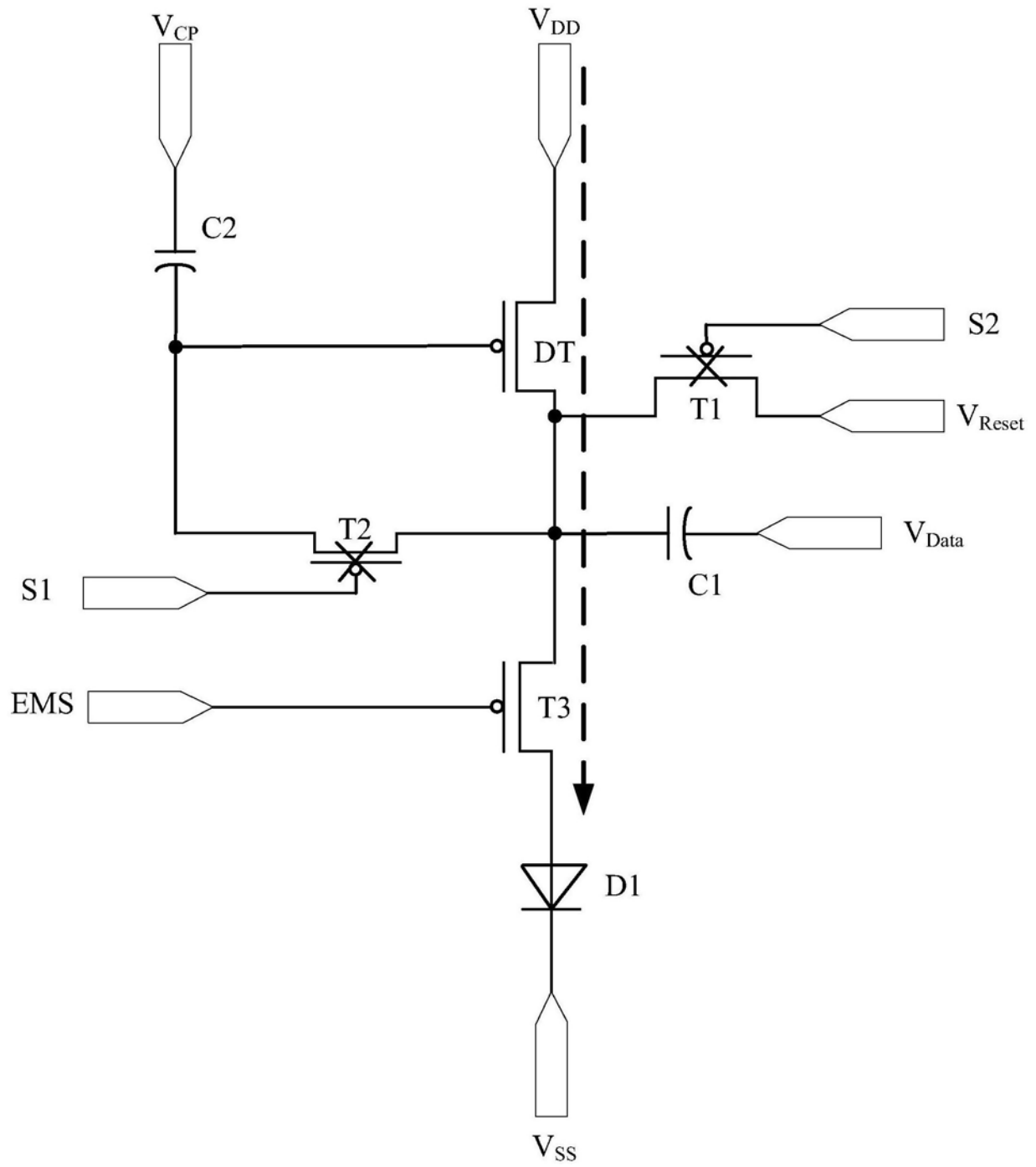


图5 (d)

专利名称(译)	一种像素电路、有机电致发光显示面板及显示装置		
公开(公告)号	CN108320701A	公开(公告)日	2018-07-24
申请号	CN201810185822.X	申请日	2018-03-07
[标]申请(专利权)人(译)	昆山国显光电有限公司		
申请(专利权)人(译)	昆山国显光电有限公司		
当前申请(专利权)人(译)	昆山国显光电有限公司		
[标]发明人	赵国华 文国哲 朱晖		
发明人	赵国华 文国哲 朱晖		
IPC分类号	G09G3/3208		
代理人(译)	许志勇		
其他公开文献	CN108320701B		
外部链接	Espacenet SIPO		

摘要(译)

本申请涉及显示技术领域，尤其涉及一种像素电路、有机电致发光显示面板及显示装置。该像素电路包括：发光器件、初始化模块、驱动控制模块、充电补偿模块、发光控制模块、第一电容和第二电容；在第一扫描信号端和第二扫描信号端控制下，充电补偿模块控制初始化模块通过复位信号端对第二电容进行初始化；在第二电容的第一端电压复位之后，直流信号端通过充电补偿模块对驱动控制模块的第二输入端充电；在第一数据信号端的控制下，充电补偿模块对第二电容充电；在发光信号端、第一数据信号端和直流信号端控制下，发光控制模块控制驱动控制模块驱动发光器件发光。从而在不增加晶体管的情况下，使得阈值电压与发光器件的驱动电流不相关，实现补偿功能。

