



(12) 发明专利申请

(10) 申请公布号 CN 104167177 A

(43) 申请公布日 2014. 11. 26

(21) 申请号 201410403879. 4

(22) 申请日 2014. 08. 15

(71) 申请人 合肥鑫晟光电科技有限公司

地址 230011 安徽省合肥市新站区工业园内

申请人 京东方科技集团股份有限公司

(72) 发明人 张玉婷

(74) 专利代理机构 北京同达信恒知识产权代理

有限公司 11291

代理人 黄志华

(51) Int. Cl.

G09G 3/32(2006. 01)

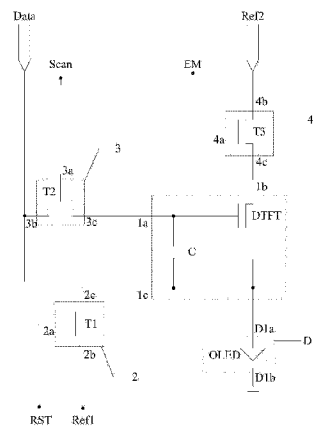
权利要求书2页 说明书11页 附图12页

(54) 发明名称

像素电路、有机电致发光显示面板及显示装置

(57) 摘要

本发明公开了一种像素电路、有机电致发光显示面板及显示装置,像素电路包括:发光器件,驱动控制模块,复位控制模块,充电控制模块,以及发光控制模块;由于复位控制模块在内部补偿模式下对发光器件进行复位,在外部补偿模式下导出驱动控制模块驱动发光器件的电流信号并与预设的标准电流值比较以确定补偿因子;充电控制模块在内部补偿模式下对驱动控制模块进行充电以及写入数据信号,在外部补偿模式下对驱动控制模块写入数据信号;发光控制模块在内部补偿模式下对驱动控制模块进行充电以及控制驱动控制模块驱动发光器件发光,在外部补偿模式下控制驱动控制模块驱动发光器件发光;这样,可以使用同一像素电路实现内部补偿与外部补偿共用。



1. 一种像素电路,其特征在于,包括:发光器件,驱动控制模块,复位控制模块,充电控制模块,以及发光控制模块;其中,

所述复位控制模块的控制端与复位信号端相连,输入端与第一电平信号端相连,输出端分别与所述驱动控制模块的输出端和所述发光器件的输入端相连;用于在内部补偿模式下对所述发光器件进行复位,在外部补偿模式下导出所述驱动控制模块驱动所述发光器件的电流信号并与预设的标准电流值比较以确定补偿因子;

所述充电控制模块的控制端与扫描信号端相连,输入端与数据信号端相连,输出端与所述驱动控制模块的第一输入端相连;用于在内部补偿模式下对所述驱动控制模块进行充电以及写入数据信号,在外部补偿模式下对所述驱动控制模块写入数据信号;

所述发光控制模块的控制端与发光信号端相连,输入端与第二电平信号端相连,输出端与所述驱动控制模块的第二输入端相连;用于在内部补偿模式下对所述驱动控制模块进行充电以及控制所述驱动控制模块驱动所述发光器件发光,在外部补偿模式下控制所述驱动控制模块驱动所述发光器件发光;

所述发光器件的输出端接地。

2. 如权利要求 1 所述的像素电路,其特征在于,在内部补偿模式下,在复位阶段,在所述复位信号端的控制下所述复位控制模块处于导通状态,将所述第一电平信号端与所述发光器件连接,所述第一电平信号端对所述发光器件进行复位;在充电阶段,在所述扫描信号端的控制下所述充电控制模块处于导通状态,将所述数据信号端与所述驱动控制模块连接,在所述发光信号端的控制下所述发光控制模块处于导通状态,将所述第二电平信号端与所述驱动控制模块连接,所述数据信号端和所述第二电平信号端对所述驱动控制模块进行充电;在补偿阶段,在所述扫描信号端的控制下,所述数据信号端对所述驱动控制模块写入数据信号;在发光阶段,在所述发光信号端的控制下,所述第二电平信号端控制所述驱动控制模块驱动所述发光器件发光。

3. 如权利要求 1 所述的像素电路,其特征在于,在外部补偿模式下,在所述扫描信号端的控制下,所述数据信号端对所述驱动控制模块写入数据信号;在所述发光信号端的控制下,所述第二电平信号端控制所述驱动控制模块驱动所述发光器件发光;在所述复位信号端的控制下,所述第一电平信号端导出所述驱动控制模块驱动所述发光器件的电流信号,导出的所述电流信号用于与预设的标准电流值比较以确定所述数据信号的补偿因子。

4. 如权利要求 1-3 任一项所述的像素电路,其特征在于,所述驱动控制模块,具体包括:驱动晶体管和电容;其中,

所述驱动晶体管的栅极与所述充电控制模块相连,所述驱动晶体管的源极与所述发光控制模块相连,所述驱动晶体管的漏极分别与所述发光器件和所述复位控制模块相连;

所述电容连接于所述驱动晶体管的栅极和漏极之间。

5. 如权利要求 4 所述的像素电路,其特征在于,所述复位控制模块,具体包括:第一开关晶体管;

所述第一开关晶体管的栅极与所述复位信号端相连,所述第一开关晶体管的源极与所述第一电平信号端相连,所述第一开关晶体管的漏极与所述驱动晶体管的漏极和所述发光器件相连。

6. 如权利要求 4 所述的像素电路,其特征在于,所述充电控制模块,具体包括:第二开

关晶体管；

所述第二开关晶体管的栅极与所述扫描信号端相连，所述第二开关晶体管的源极与所述数据信号端相连，所述第二开关晶体管的漏极与所述驱动晶体管的栅极相连。

7. 如权利要求 4 所述的像素电路，其特征在于，所述发光控制模块，具体包括：第三开关晶体管；

所述第三开关晶体管的栅极与所述发光信号端相连，所述第三开关晶体管的源极与所述第二电平信号端相连，所述第三开关晶体管的漏极与所述驱动晶体管的源极相连。

8. 一种有机电致发光显示面板，其特征在于，包括：呈阵列排布的多个像素电路，所述像素电路为如权利要求 1-7 任一项所述的像素电路。

9. 如权利要求 8 所述的有机电致发光显示面板，其特征在于，还包括：位于各行所述像素电路的间隙处间隔设置的复位信号线和发光信号线，位于具有所述发光信号线的各行所述像素电路的间隙处的扫描信号线，以及位于各列所述像素电路的间隙处的数据信号线；其中，

各所述复位信号线与相邻行的各像素电路中的复位信号端相连；

各所述发光信号线与相邻行的各像素电路中的发光信号端相连；

在各所述发光信号线所在间隙处分别设置两条所述扫描信号线，该两条所述扫描信号线分别与相邻行的各像素电路中的扫描信号端相连，分别位于不同间隙处的相邻的两条所述扫描信号线电性相连；

在各列所述像素电路的间隙处分别设置两条数据信号线，该两条数据信号线分别与相邻列的各像素电路中奇数行或偶数行的像素电路的数据信号端相连；在外部补偿模式下，奇数列和偶数列的数据信号线交替输入数据信号。

10. 如权利要求 9 所述的有机电致发光显示面板，其特征在于，还包括：位于各列所述像素电路的间隙处间隔设置的第一电平信号线和第二电平信号线；其中，

各所述第一电平信号线与相邻列的各像素电路中的第一电平信号端相连；

各所述第二电平信号线与相邻列的各像素电路中的第二电平信号端相连。

11. 如权利要求 10 所述的有机电致发光显示面板，其特征在于，所述第一电平信号线和所述第二电平信号线同层设置，且均与所述数据信号线异层设置。

12. 如权利要求 11 所述的有机电致发光显示面板，其特征在于，所述第一电平信号线和所述第二电平信号线所在膜层位于所述像素电路中发光器件的阳极所在膜层的上方。

13. 一种显示装置，其特征在于，包括：如权利要求 8-12 任一项所述的有机电致发光显示面板。

## 像素电路、有机电致发光显示面板及显示装置

### 技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种像素电路、有机电致发光显示面板及显示装置。

### 背景技术

[0002] 有机电致发光二极管(Organic Light Emitting Diode,OLED)显示器是当今平板显示器研究领域的热点之一,与液晶显示器(Liquid Crystal Display,LCD)相比,OLED具有低能耗、生产成本低、自发光、宽视角及响应速度快等优点。目前,在手机、PDA(个人数字助手)、数码相机等显示领域,OLED已经开始取代传统的LCD显示屏。

[0003] 与LCD利用稳定的电压控制亮度不同,OLED属于电流驱动,需要稳定的电流来控制发光。由于工艺制程和器件老化等原因,会使像素电路的驱动晶体管的阈值电压 $V_{th}$ 存在不均匀性,这样就导致了流过每个像素点OLED的电流发生变化使得显示亮度不均匀,从而影响整个图像的显示效果。

[0004] 例如最原始的2T1C的像素电路中,如图1所示,该电路由1个驱动晶体管T2,一个开关晶体管T1和一个存储电容 $C_s$ 组成,当扫描线Scan选择某一行时,扫描线Scan输入低电平信号,P型的开关晶体管T1导通,数据线Data的电压写入存储电容 $C_s$ ;当该行扫描结束后,扫描线Scan输入的信号变为高电平,P型的开关晶体管T1关断,存储电容 $C_s$ 存储的栅极电压使驱动晶体管T2产生电流来驱动OLED,保证OLED在一帧内持续发光。其中,驱动晶体管T2的饱和电流公式为 $I_{OLED} = K(V_{GS} - V_{th})^2$ ,正如前述,由于工艺制程和器件老化等原因,驱动晶体管T2的阈值电压 $V_{th}$ 会漂移,这样就导致了流过每个像素点OLED的电流因驱动晶体管的阈值电压 $V_{th}$ 的变化而变化,从而导致图像亮度不均匀。

[0005] 为了避免上述问题,现有的解决方法有内部补偿(如图2所示)和外部补偿(如图3所示)两种方式。如图2所示,在如图1所示的像素电路中增加一个电容C2以及两个开关晶体管T3和T4,通过改变像素电路的内部设计使流过每个像素点OLED的电流不受驱动晶体管T2的阈值电压 $V_{th}$ 的影响,但如图2所示的像素电路只能实现内部补偿;如图3所示,在由四个如图1所示的子像素电路组成的像素电路100的外部新增一个读出电路200,利用该读出电路200得到补偿因子,以调整驱动每个像素点OLED发光的驱动信号,使流过每个像素点OLED的电流不会因驱动晶体管的阈值电压 $V_{th}$ 的变化而变化,但如图3所示的像素电路只能实现外部补偿。由此可见,现有的OLED中的像素电路只能实现内部补偿或外部补偿,并且实现外部补偿需要在像素电路外部新增一个读出电路,这样势必会增大OLED结构的复杂程度。

[0006] 因此,如何提供一种可以实现内部补偿与外部补偿共用的像素电路,是本领域技术人员亟需解决的技术问题。

### 发明内容

[0007] 有鉴于此,本发明实施例提供了一种像素电路、有机电致发光显示面板及显示装

置,用以提供一种可以实现内部补偿与外部补偿共用的像素电路。

[0008] 因此,本发明实施例提供了一种像素电路,包括:发光器件,驱动控制模块,复位控制模块,充电控制模块,以及发光控制模块;其中,

[0009] 所述复位控制模块的控制端与复位信号端相连,输入端与第一电平信号端相连,输出端分别与所述驱动控制模块的输出端和所述发光器件的输入端相连;用于在内部补偿模式下对所述发光器件进行复位,在外部补偿模式下导出所述驱动控制模块驱动所述发光器件的电流信号并与预设的标准电流值比较以确定补偿因子;

[0010] 所述充电控制模块的控制端与扫描信号端相连,输入端与数据信号端相连,输出端与所述驱动控制模块的第一输入端相连;用于在内部补偿模式下对所述驱动控制模块进行充电以及写入数据信号,在外部补偿模式下对所述驱动控制模块写入数据信号;

[0011] 所述发光控制模块的控制端与发光信号端相连,输入端与第二电平信号端相连,输出端与所述驱动控制模块的第二输入端相连;用于在内部补偿模式下对所述驱动控制模块进行充电以及控制所述驱动控制模块驱动所述发光器件发光,在外部补偿模式下控制所述驱动控制模块驱动所述发光器件发光;

[0012] 所述发光器件的输出端接地。

[0013] 在一种可能的实现方式中,在本发明实施例提供的上述像素电路中,在内部补偿模式下,在复位阶段,在所述复位信号端的控制下所述复位控制模块处于导通状态,将所述第一电平信号端与所述发光器件连接,所述第一电平信号端对所述发光器件进行复位;在充电阶段,在所述扫描信号端的控制下所述充电控制模块处于导通状态,将所述数据信号端与所述驱动控制模块连接,在所述发光信号端的控制下所述发光控制模块处于导通状态,将所述第二电平信号端与所述驱动控制模块连接,所述数据信号端和所述第二电平信号端对所述驱动控制模块进行充电;在补偿阶段,在所述扫描信号端的控制下,所述数据信号端对所述驱动控制模块写入数据信号;在发光阶段,在所述发光信号端的控制下,所述第二电平信号端控制所述驱动控制模块驱动所述发光器件发光。

[0014] 在一种可能的实现方式中,在本发明实施例提供的上述像素电路中,在外部补偿模式下,在所述扫描信号端的控制下,所述数据信号端对所述驱动控制模块写入数据信号;在所述发光信号端的控制下,所述第二电平信号端控制所述驱动控制模块驱动所述发光器件发光;在所述复位信号端的控制下,所述第一电平信号端导出所述驱动控制模块驱动所述发光器件的电流信号,导出的所述电流信号用于与预设的标准电流值比较以确定所述数据信号的补偿因子。

[0015] 在一种可能的实现方式中,在本发明实施例提供的上述像素电路中,所述驱动控制模块,具体包括:驱动晶体管和电容;其中,

[0016] 所述驱动晶体管的栅极与所述充电控制模块相连,所述驱动晶体管的源极与所述发光控制模块相连,所述驱动晶体管的漏极分别与所述发光器件和所述复位控制模块相连;

[0017] 所述电容连接于所述驱动晶体管的栅极和漏极之间。

[0018] 在一种可能的实现方式中,在本发明实施例提供的上述像素电路中,所述复位控制模块,具体包括:第一开关晶体管;

[0019] 所述第一开关晶体管的栅极与所述复位信号端相连,所述第一开关晶体管的源极

与所述第一电平信号端相连,所述第一开关晶体管的漏极与所述驱动晶体管的漏极和所述发光器件相连。

[0020] 在一种可能的实现方式中,在本发明实施例提供的上述像素电路中,所述充电控制模块,具体包括:第二开关晶体管;

[0021] 所述第二开关晶体管的栅极与所述扫描信号端相连,所述第二开关晶体管的源极与所述数据信号端相连,所述第二开关晶体管的漏极与所述驱动晶体管的栅极相连。

[0022] 在一种可能的实现方式中,在本发明实施例提供的上述像素电路中,所述发光控制模块,具体包括:第三开关晶体管;

[0023] 所述第三开关晶体管的栅极与所述发光信号端相连,所述第三开关晶体管的源极与所述第二电平信号端相连,所述第三开关晶体管的漏极与所述驱动晶体管的源极相连。

[0024] 本发明实施例还提供了一种有机电致发光显示面板,包括:呈阵列排布的多个像素电路,所述像素电路为本发明实施例提供的上述像素电路。

[0025] 在一种可能的实现方式中,在本发明实施例提供的上述有机电致发光显示面板中,还包括:位于各行所述像素电路的间隙处间隔设置的复位信号线和发光信号线,位于具有所述发光信号线的各行所述像素电路的间隙处的扫描信号线,以及位于各列所述像素电路的间隙处的数据信号线;其中,

[0026] 各所述复位信号线与相邻行的各像素电路中的复位信号端相连;

[0027] 各所述发光信号线与相邻行的各像素电路中的发光信号端相连;

[0028] 在各所述发光信号线所在间隙处分别设置两条所述扫描信号线,该两条所述扫描信号线分别与相邻行的各像素电路中的扫描信号端相连,分别位于不同间隙处的相邻的两条所述扫描信号线电性相连;

[0029] 在各列所述像素电路的间隙处分别设置两条数据信号线,该两条数据信号线分别与相邻列的各像素电路中奇数行或偶数行的像素电路的数据信号端相连;在外部补偿模式下,奇数列和偶数列的数据信号线交替输入数据信号。

[0030] 在一种可能的实现方式中,在本发明实施例提供的上述有机电致发光显示面板中,还包括:位于各列所述像素电路的间隙处间隔设置的第一电平信号线和第二电平信号线;其中,

[0031] 各所述第一电平信号线与相邻列的各像素电路中的第一电平信号端相连;

[0032] 各所述第二电平信号线与相邻列的各像素电路中的第二电平信号端相连。

[0033] 在一种可能的实现方式中,在本发明实施例提供的上述有机电致发光显示面板中,所述第一电平信号线和所述第二电平信号线同层设置,且均与所述数据信号线异层设置。

[0034] 在一种可能的实现方式中,在本发明实施例提供的上述有机电致发光显示面板中,所述第一电平信号线和所述第二电平信号线所在膜层位于所述像素电路中发光器件的阳极所在膜层的上方。

[0035] 本发明实施例还提供了一种显示装置,包括:本发明实施例提供的上述有机电致发光显示面板。

[0036] 本发明实施例提供的上述像素电路、有机电致发光显示面板及显示装置,像素电路包括:发光器件,驱动控制模块,复位控制模块,充电控制模块,以及发光控制模块;由于

复位控制模块在内部补偿模式下对发光器件进行复位,在外部补偿模式下导出驱动控制模块驱动发光器件的电流信号并与预设的标准电流值比较以确定补偿因子;充电控制模块在内部补偿模式下对驱动控制模块进行充电以及写入数据信号,在外部补偿模式下对驱动控制模块写入数据信号;发光控制模块在内部补偿模式下对驱动控制模块进行充电以及控制驱动控制模块驱动发光器件发光,在外部补偿模式下控制驱动控制模块驱动发光器件发光;这样,可以使用同一像素电路实现内部补偿与外部补偿共用。

### 附图说明

- [0037] 图 1 为现有的 2T1C 的像素电路的结构示意图;
- [0038] 图 2 为现有的 2T1C 的像素电路实现内部补偿的结构示意图;
- [0039] 图 3 为现有的 2T1C 的像素电路实现外部补偿的结构示意图;
- [0040] 图 4 为本发明实施例提供的像素电路的结构示意图;
- [0041] 图 5 本发明实施例提供的像素电路的电路时序图;
- [0042] 图 6-图 10 分别为本发明实施例提供的像素电路在复位阶段、充电阶段、补偿阶段和发光阶段的示意图;
- [0043] 图 11 为本发明实施例提供的有机电致发光显示面板的结构示意图;
- [0044] 图 12 为图 11 沿 AA 方向的侧视图;
- [0045] 图 13 为图 11 沿 BB 方向的侧视图。

### 具体实施方式

[0046] 下面结合附图,对本发明实施例提供的像素电路、有机电致发光显示面板及显示装置的具体实施方式进行详细地说明。

[0047] 本发明实施例提供一种像素电路,如图 4 所示,包括:发光器件 D1,驱动控制模块 1,复位控制模块 2,充电控制模块 3,以及发光控制模块 4;其中,

[0048] 复位控制模块 2 的控制端 2a 与复位信号端 RST 相连,输入端 2b 与第一电平信号端 Ref1 相连,输出端 2c 分别与驱动控制模块 1 的输出端 1c 和发光器件 D1 的输入端 D1a 相连;用于在内部补偿模式下对发光器件 D1 进行复位,在外部补偿模式下导出驱动控制模块 1 驱动发光器件 D1 的电流信号并与预设的标准电流值比较以确定补偿因子;

[0049] 充电控制模块 3 的控制端 3a 与扫描信号端 Scan 相连,输入端 3b 与数据信号端 Data 相连,输出端 3c 与驱动控制模块 1 的第一输入端 1a 相连;用于在内部补偿模式下对驱动控制模块 1 进行充电以及写入数据信号,在外部补偿模式下对驱动控制模块 1 写入数据信号;

[0050] 发光控制模块 4 的控制端 4a 与发光信号端 EM 相连,输入端 4b 与第二电平信号端 Ref2 相连,输出端 4c 与驱动控制模块 1 的第二输入端 1b 相连;用于在内部补偿模式下对驱动控制模块 1 进行充电以及控制驱动控制模块 1 驱动发光器件 D1 发光,在外部补偿模式下控制驱动控制模块 1 驱动发光器件 D1 发光;

[0051] 发光器件 D1 的输出端 D1b 接地。

[0052] 本发明实施例提供的上述像素电路,包括:发光器件,驱动控制模块,复位控制模块,充电控制模块,以及发光控制模块;由于复位控制模块在内部补偿模式下对发光器件进

行复位,在外部补偿模式下导出驱动控制模块驱动发光器件的电流信号并与预设的标准电流值比较以确定补偿因子;充电控制模块在内部补偿模式下对驱动控制模块进行充电以及写入数据信号,在外部补偿模式下对驱动控制模块写入数据信号;发光控制模块在内部补偿模式下对驱动控制模块进行充电以及控制驱动控制模块驱动发光器件发光,在外部补偿模式下控制驱动控制模块驱动发光器件发光;这样,可以使用同一像素电路实现内部补偿与外部补偿共用。

[0053] 在具体实施时,本发明实施例提供的上述像素电路,在内部补偿模式下,在复位阶段,在复位信号端 RST 的控制下复位控制模块 2 处于导通状态,将第一电平信号端 Ref1 与发光器件 D1 连接,第一电平信号端 Ref1 对发光器件 D1 进行复位;在充电阶段,在扫描信号端 Scan 的控制下充电控制模块 3 处于导通状态,将数据信号端 Data 与驱动控制模块 1 连接,在发光信号端 EM 的控制下发光控制模块 4 处于导通状态,将第二电平信号端 Ref2 与驱动控制模块 1 连接,数据信号端 Data 和第二电平信号端 Ref2 对驱动控制模块 1 进行充电;在补偿阶段,在扫描信号端 Scan 的控制下,数据信号端 Data 对驱动控制模块 1 写入数据信号;在发光阶段,在发光信号端 EM 的控制下,第二电平信号端 Ref2 控制驱动控制模块 1 驱动发光器件 D1 发光。

[0054] 在具体实施时,本发明实施例提供的上述像素电路,在外部补偿模式下,在扫描信号端 Scan 的控制下,数据信号端 Data 对驱动控制模块 1 写入数据信号;在发光信号端 EM 的控制下,第二电平信号端 Ref2 控制驱动控制模块 1 驱动发光器件 D1 发光;在复位信号端 RST 的控制下,第一电平信号端 Ref1 导出驱动控制模块 1 驱动发光器件 D1 的电流信号,导出的电流信号用于与预设的标准电流值比较以确定数据信号的补偿因子。

[0055] 在具体实施时,本发明实施例提供的上述像素电路中的驱动控制模块,如图 4 所示,具体包括:驱动晶体管 DTFT 和电容 C;其中,驱动晶体管 DTFT 的栅极与充电控制模块 3 相连,驱动晶体管 DTFT 的源极与发光控制模块 4 相连,驱动晶体管 DTFT 的漏极分别发光器件 D1 和复位控制模块 2 相连;电容 C 连接于驱动晶体管 DTFT 的栅极和漏极之间。

[0056] 在具体实施时,本发明实施例提供的上述像素电路中的发光器件 D1 一般为有机发光二极管(OLED)。发光器件 D1 在驱动晶体管 DTFT 的饱和电流的作用下实现发光显示。驱动发光器件 D1 发光的驱动晶体管 DTFT 可以为 N 型晶体管或 P 型晶体管,在此不做限定。

[0057] 在具体实施时,本发明实施例提供的上述像素电路中,在内部补偿模式下,第一电平信号端 Ref1 的电压一般为负电压或者零电压,第二电平信号端 Ref2 的电压一般为正电压。下面都是以在内部补偿模式下第一电平信号端 Ref1 的电压为零值,第二电平信号端 Ref2 的电压为正值为例进行说明。

[0058] 在具体实施时,本发明实施例提供的上述像素电路中的复位控制模块 2,如图 4 所示,具体包括:第一开关晶体管 T1;其中,第一开关晶体管 T1 的栅极与复位信号端 RST 相连,第一开关晶体管 T1 的源极与第一电平信号端 Ref1 相连,第一开关晶体管 T1 的漏极与驱动晶体管 DTFT 的漏极和发光器件 D1 相连。

[0059] 在具体实施时,第一开关晶体管 T1 可以为 N 型晶体管或 P 型晶体管,在此不做限定。当第一开关晶体管 T1 为 N 型晶体管时,在复位信号端 RST 的信号为高电平时,第一开关晶体管 T1 处于导通状态;当第一开关晶体管 T1 为 P 型晶体管时,在复位信号端 RST 的信号为低电平时,第一开关晶体管 T1 处于导通状态。

[0060] 本发明实施例提供的像素电路中复位控制模块 2 具体采用上述第一开关晶体管 T1 作为具体结构时,其工作原理为:在内部补偿模式下,在复位阶段,在复位信号端 RST 的控制下第一开关晶体管 T1 导通,将第一电平信号端 Ref1 与发光器件 D1 连接,第一电平信号端 Ref1 对发光器件 D1 进行复位,使发光器件 D1 的电位为 0;在充电阶段、补偿阶段和发光阶段,第一开关晶体管 T1 断开。在外部补偿模式下,在复位信号端 RST 的控制下第一开关晶体管 T1 导通,第一电平信号端 Ref1 导出驱动晶体管 DTFT 驱动发光器件 D1 的电流信号,导出的电流信号与预设的标准电流值比较以确定数据信号的补偿因子。

[0061] 在具体实施时,本发明实施例提供的上述像素电路中的充电控制模块 3,如图 4 所示,具体包括:第二开关晶体管 T2;其中,第二开关晶体管 T2 的栅极与扫描信号端 Scan 相连,第二开关晶体管 T2 的源极与数据信号端 Data 相连,第二开关晶体管 T2 的漏极与驱动晶体管 DTFT 的栅极相连。

[0062] 在具体实施时,第二开关晶体管 T2 可以为 N 型晶体管或 P 型晶体管,在此不做限定。当第二开关晶体管 T2 为 N 型晶体管时,在扫描信号端 Scan 的信号为高电平时,第二开关晶体管 T2 处于导通状态;当第二开关晶体管 T2 为 P 型晶体管时,在扫描信号端 Scan 的信号为低电平时,第二开关晶体管 T2 处于导通状态。

[0063] 本发明实施例提供的像素电路中充电控制模块 3 具体采用上述第二开关晶体管 T2 作为具体结构时,其工作原理为:在内部补偿模式下,在复位阶段,第二开关晶体管 T2 断开;在充电阶段,在扫描信号端 Scan 的控制下第二开关晶体管 T2 导通,将数据信号端 Data 与驱动晶体管 DTFT 的栅极连接,数据信号端 Data 对驱动晶体管 DTFT 的栅极进行充电,写入参考信号  $V_0$ ,在发光信号端 EM 的控制下发光控制模块 4 处于导通状态,将第二电平信号端 Ref2 与驱动晶体管 DTFT 的源极连接,第二电平信号端 Ref2 通过驱动晶体管 DTFT 的源极对驱动晶体管 DTFT 的漏极充电,直至驱动晶体管的漏极的电位为  $V_{ref2}-V_{th}$  为止;在补偿阶段,在扫描信号端 Scan 的控制下第二开关晶体管 T2 导通,数据信号端 Data 对驱动晶体管 DTFT 的栅极写入数据信号  $V_{data}$ ,此时,驱动晶体管 DTFT 的栅极的电位从  $V_0 \rightarrow V_{data}$ ,即跳变为与数据信号端 Data 的电位相同,根据电容电量守恒原理,驱动晶体管 DTFT 的漏极的电位对应跳变为  $V_{ref2}-V_{th}+V_{data}-V_0$ ;在发光阶段,第二开关晶体管 T2 断开。在外部补偿模式下,在扫描信号端 Scan 的控制下第二开关晶体管 T2 导通,数据信号端 Data 对驱动晶体管 DTFT 的栅极写入数据信号  $V_{data}$ 。

[0064] 在具体实施时,本发明实施例提供的上述像素电路中的发光控制模块 4,如图 4 所示,具体包括:第三开关晶体管 T3;其中,第三开关晶体管 T3 的栅极与发光信号端 EM 相连,第三开关晶体管 T3 的源极与第二电平信号端 Ref2 相连,第三开关晶体管 T3 的漏极与驱动晶体管 DTFT 的源极相连。

[0065] 在具体实施时,第三开关晶体管 T3 可以为 N 型晶体管或 P 型晶体管,在此不做限定。当第三开关晶体管 T3 为 N 型晶体管时,在发光信号端 EM 的信号为高电平时,第三开关晶体管 T3 处于导通状态;当第三开关晶体管 T3 为 P 型晶体管时,在发光信号端 EM 的信号为低电平时,第三开关晶体管 T3 处于导通状态。

[0066] 本发明实施例提供的像素电路中发光控制模块 4 具体采用上述第三开关晶体管 T3 作为具体结构时,其工作原理为:在内部补偿模式下,在复位阶段,第三开关晶体管 T3 断开;在充电阶段,在发光信号端 EM 的控制下第三开关晶体管 T3 处于导通状态,将第二电平

信号端 Ref2 与驱动晶体管 DTFT 的源极连接,第二电平信号端 Ref2 通过驱动晶体管 DTFT 的源极对驱动晶体管 DTFT 的漏极充电,直至驱动晶体管的漏极的电位为  $V_{\text{ref2}}-V_{\text{th}}$  为止;在补偿阶段,第三开关晶体管 T3 断开,在扫描信号端 Scan 的控制下第二开关晶体管 T2 导通,数据信号端 Data 对驱动晶体管 DTFT 的栅极写入数据信号  $V_{\text{data}}$ ,此时,驱动晶体管 DTFT 的栅极的电位从  $V_0 \rightarrow V_{\text{data}}$ ,即跳变为与数据信号端 Data 的电位相同,根据电容电量守恒原理,驱动晶体管 DTFT 的漏极的电位对应跳变为  $V_{\text{ref2}}-V_{\text{th}}+V_{\text{data}}-V_0$ ;在发光阶段,在发光信号端 EM 的控制下第三开关晶体管 T3 处于导通状态,第二电平信号端 Ref2 的电流信号通过第三开关晶体管 T3  $\rightarrow$  驱动晶体管 DTFT 后,驱动发光器件 D1 发光,其中,通过对驱动晶体管 DTFT 的饱和电容公式计算可以得到流入发光器件 D1 的工作电流为  $I_{\text{OLED}} = K(V_{\text{gs}}-V_{\text{th}})^2 = k\alpha [V_{\text{ref2}}-(V_{\text{ref2}}-V_{\text{th}}+V_{\text{data}}-V_0)-V_{\text{th}}]^2 = k\alpha (V_{\text{data}}-V_0)^2$ ,可以看出发光器件的工作电流  $I_{\text{OLED}}$  已经不受驱动晶体管的阈值电压  $V_{\text{th}}$  影响,仅与数据信号端输入的数据信号电压  $V_{\text{data}}$  和参考信号电压  $V_0$  有关,彻底解决了驱动晶体管 DTFT 由于工艺制程以及长时间的操作造成的阈值电压  $V_{\text{th}}$  漂移,从而影响发光器件 D1 的工作电流  $I_{\text{OLED}}$ ,保证了发光器件 D1 的正常工作。在外部补偿模式下,在发光信号端 EM 的控制下第三开关晶体管 T3 导通,第二电平信号端 Ref2 控制驱动晶体管 DTFT 驱动发光器件 D1 发光。

[0067] 需要说明的是本发明上述实施例中提到的驱动晶体管和开关晶体管可以是薄膜晶体管 (TFT, Thin Film Transistor),也可以是金属氧化物半导体场效应管 (MOS, Metal Oxide Semiconductor),在此不做限定。在具体实施中,这些晶体管的源极和漏极可以互换,不做具体区分。在描述具体实施例时以驱动晶体管和开关晶体管都为薄膜晶体管为例进行说明的。

[0068] 下面以上述像素电路中的驱动晶体管和开关晶体管全部为 N 型晶体管为例对像素电路在内部补偿和外部补偿模式下的工作原理进行详细的说明。图 5 为如图 4 所示的像素电路对应的电路时序图。

[0069] 在内部补偿模式下,第一阶段:复位阶段,如图 6 所示,在此阶段中像素电路实现了对发光器件 D1 的电位进行复位的功能。在此阶段,扫描信号端 Scan 和发光信号端 EM 输入低电平信号,第二开关晶体管 T2 和第三开关晶体管 T3 断开;复位信号端 RST 输入高电平信号,第一开关晶体管 T1 导通,第一电平信号端 Ref1 通过第一开关晶体管 T1 与发光器件 D1 连接,即发光器件 D1 的电位变为 0。

[0070] 第二阶段:充电阶段,如图 7 和图 8 所示,在此阶段中像素电路实现了对驱动晶体管 DTFT 的栅极和漏极加载电压的功能。在此阶段,首先,对驱动晶体管 DTFT 的栅极加载电压:如图 7 所示,复位信号端 RST 和发光信号端 EM 输入低电平信号,第一开关晶体管 T1 和第三开关晶体管 T3 断开;扫描信号端 Scan 输入高电平信号,第二开关晶体管 T2 导通,数据信号端 Data 通过第二开关晶体管 T2 与驱动晶体管 DTFT 的栅极连接,对驱动晶体管 DTFT 的栅极写入参考信号  $V_0$ ;然后,对驱动晶体管 DTFT 的漏极加载电压:如图 8 所示,复位信号端 RST 输入低电平信号,第一开关晶体管 T1 断开;扫描信号端 Scan 和发光信号端 EM 输入高电平信号,第二开关晶体管 T2 和第三开关晶体管 T3 导通,数据信号端 Data 通过第二开关晶体管 T2 对驱动晶体管 DTFT 的栅极写入参考信号  $V_0$ ,第二电平信号端 Ref2 通过第三开关晶体管 T3 对驱动晶体管 DTFT 的漏极充电,直至驱动晶体管的漏极的电位为  $V_{\text{ref2}}-V_{\text{th}}$  为止,此外,由于对驱动晶体管 DTFT 的栅极写入的参考信号  $V_0$  较低,驱动晶体管 DTFT 不会驱

动发光器件 D1 发光。

[0071] 第三阶段:补偿阶段,如图 9 所示,在此阶段中像素电路实现了对驱动晶体管 DTFT 的漏极电压的补偿以及跳变的功能。在此阶段,复位信号端 RST 和发光信号端 EM 输入低电平信号,第一开关晶体管 T1 和第三开关晶体管 T3 断开;扫描信号端 Scan 输入高电平信号,第二开关晶体管 T1 导通,数据信号端 Data 通过第二开关晶体管 T1 与驱动晶体管 DTFT 的栅极连接,对驱动晶体管 DTFT 的栅极写入数据信号  $V_{data}$ ,此时,驱动晶体管 DTFT 的栅极的电位从  $V_0 \rightarrow V_{data}$ ,即跳变为与数据信号端 Data 的电位相同,根据电容电量守恒原理,驱动晶体管 DTFT 的漏极的电位对应跳变为  $V_{ref2} - V_{th} + V_{data} - V_0$ 。

[0072] 第四阶段:发光阶段,如图 10 所示,在此阶段中像素电路实现了通过驱动晶体管 DTFT 的饱和电流驱动发光器件 D1 的发光功能。在此阶段,复位信号端 RST 和扫描信号端 Scan 输入低电平信号,第一开关晶体管 T1 和第二开关晶体管 T2 断开;发光信号端 EM 输入高电平信号,第三开关晶体管 T3 导通,第二电平信号端 Ref2 的电流信号通过第三开关晶体管 T3  $\rightarrow$  驱动晶体管 DTFT 后,驱动发光器件 D1 发光,其中,通过对驱动晶体管 DTFT 的饱和电流公式计算可以得到流入发光器件 D1 的工作电流为  $I_{OLED} = K(V_{gs} - V_{th})^2 = k\alpha [V_{ref2} - (V_{ref2} - V_{th} + V_{data} - V_0) - V_{th}]^2 = k\alpha (V_{data} - V_0)^2$ ,可以看出发光器件的工作电流  $I_{OLED}$  已经不受驱动晶体管的阈值电压  $V_{th}$  影响,仅与数据信号端输入的数据信号电压  $V_{data}$  和参考信号电压  $V_0$  有关,彻底解决了驱动晶体管 DTFT 由于工艺制程以及长时间的操作造成的阈值电压  $V_{th}$  漂移,从而影响发光器件 D1 的工作电流  $I_{OLED}$ ,保证了发光器件 D1 的正常工作。

[0073] 在外部补偿模式下,复位信号端 RST、扫描信号端 Scan 和发光信号端 EM 输入高电平信号,第一开关晶体管 T1、第二开关晶体管 T2 和第三开关晶体管 T3 导通,数据信号端 Data 通过第二开关晶体管 T2 与驱动晶体管 DTFT 的栅极连接,对驱动晶体管 DTFT 的栅极写入数据信号  $V_{data}$ ;第二电平信号端 Ref2 通过第三开关晶体管 T3 控制驱动晶体管 DTFT 驱动发光器件 D1 发光;第一电平信号端 Ref1 通过第一开关晶体管 T1 与发光器件 D1 连接,导出驱动晶体管 DTFT 驱动发光器件 D1 的电流信号,导出的电流信号与预设的标准电流值比较以确定数据信号的补偿因子。

[0074] 基于同一发明构思,本发明实施例还提供了一种有机电致发光显示面板,如图 11 所示,包括:呈阵列排布的多个像素电路 5,图 11 以显示出 4 行  $\times$  4 列的像素电路为例进行说明,每个像素电路 5 为本发明实施例提供的上述像素电路。由于该有机电致发光显示面板解决问题的原理与前述一种像素电路相似,因此该有机电致发光显示面板的实施可以参见像素电路的实施,重复之处不再赘述。

[0075] 在具体实施时,本发明实施例提供的上述有机电致发光显示面板,如图 11 所示,还可以包括:位于各行像素电路 5 的间隙处间隔设置的复位信号线 6 和发光信号线 7,位于具有发光信号线 7 的各行像素电路 5 的间隙处的扫描信号线 8,以及位于各列像素电路 5 的间隙处的数据信号线 9;其中,

[0076] 各复位信号线 6 与相邻行的各像素电路 5 中的复位信号端相连;

[0077] 各发光信号线 7 与相邻行的各像素电路 5 中的发光信号端相连;

[0078] 在各发光信号线 7 所在间隙处分别设置两条扫描信号线 8,该两条扫描信号线 8 分别与相邻行的各像素电路 5 中的扫描信号端相连,分别位于不同间隙处的相邻的两条扫描信号线 8 电性相连;

[0079] 在各列像素电路 5 的间隙处分别设置两条数据信号线 9, 该两条数据信号线 9 分别与相邻列的各像素电路 5 中奇数行或偶数行的像素电路 5 的数据信号端相连; 在外部补偿模式下, 奇数列和偶数列的数据信号线 9 交替输入数据信号。

[0080] 具体地, 如图 11 所示, 在第二行像素电路 5 和第三行像素电路 5 的间隙处设置有一条复位信号线 6, 该复位信号线 6 与第二行像素电路 5 和第三行像素电路 5 中的复位信号端相连, 即第二行像素电路 5 和第三行像素电路 5 共用该复位信号线 6; 在第一行像素电路 5 和第二行像素电路 5 的间隙处设置有一条发光信号线 7 和两条扫描信号线 8, 该发光信号线 7 与第一行像素电路 5 和第二行像素电路 5 中的发光信号端相连, 即第一行像素电路 5 和第二行像素电路 5 共用该发光信号线 7, 该两条扫描信号线 8 分别与第一行像素电路 5 和第二行像素电路 5 中的扫描信号端相连, 并且, 分别与第二行像素电路 5 和第三行像素电路 5 中的扫描信号端相连的两条扫描信号线 8 电性相连。

[0081] 并且, 如图 11 所示, 在第一列像素电路 5 和第二列像素电路 5 的间隙处设置有两条数据信号线 9, 该两条数据信号线 9 分别与第一列像素电路 5 和第二列像素电路 5 中奇数行 (即第一行和第三行) 的像素电路 5 的数据信号端相连; 在第二列像素电路 5 和第三列像素电路 5 的间隙处设置有两条数据信号线 9, 该两条数据信号线 9 分别与第二列像素电路 5 和第三列像素电路 5 中偶数行 (即第二行和第四行) 的像素电路 5 的数据信号端相连。

[0082] 在具体实施时, 如图 11 所示, 在对与第二行像素电路 5 和第三行像素电路 5 中的扫描信号端相连的两条扫描信号线 8 输入低电平信号, 对位于第二行像素电路 5 和第三行像素电路 5 的间隙处的复位信号线 6 输入低电平信号, 对与第二行像素电路 5 和第三行像素电路 5 中的发光信号端相连的发光信号线 7 输入低电平信号时, 可以同时驱动第二行像素电路 5 和第三行像素电路 5, 从而可以提高有机电致发光显示面板显示画面的刷新频率。

[0083] 在具体实施时, 本发明实施例提供的上述有机电致发光显示面板, 如图 11 所示, 还可以包括: 位于各列像素电路 5 的间隙处间隔设置的第一电平信号线 10 和第二电平信号线 11; 其中,

[0084] 各第一电平信号线 10 与相邻列的各像素电路 5 中的第一电平信号端相连;

[0085] 各第二电平信号线 11 与相邻列的各像素电路 5 中的第二电平信号端相连。

[0086] 具体地, 如图 11 所示, 在第一列像素电路 5 和第二列像素电路 5 的间隙处设置有一条第二电平信号线 11, 该第二电平信号线 11 与第一列像素电路 5 和第二列像素电路 5 中的第二电平信号端相连, 即第一列像素电路 5 和第二列像素电路 5 共用该第二电平信号线 11; 在第二列像素电路 5 和第三列像素电路 5 的间隙处设置有一条第一电平信号线 10, 该第一电平信号线 10 与第二列像素电路 5 和第三列像素电路 5 中的第一电平信号端相连, 即第二列像素电路 5 和第三列像素电路 5 共用该第一电平信号线 10。

[0087] 在外部补偿模式下, 如图 11 所示, 以对第二行像素电路 5 中奇数列像素电路 5 进行外部补偿为例进行说明: 对与第二行像素电路 5 中的扫描信号端相连的扫描信号线 8 输入低电平信号, 对奇数列的数据信号线 9 输入数据信号; 对与第二行像素电路 5 中的发光信号端相连的发光信号线 7 输入低电平信号, 与第二行像素电路 5 中奇数列像素电路 5 中的第二电平信号端相连的第二电平信号线 11 控制驱动控制模块驱动发光器件发光; 对与第二行像素电路 5 中的复位信号端相连的复位信号线 6 输入低电平信号, 与第二行像素电路 5 中奇数列像素电路 5 中的第一电平信号端相连的第一电平信号线 10 导出驱动控制模块 1

驱动发光器件的电流信号,导出的电流信号用于与预设的标准电流值比较以确定第二行像素电路 5 中奇数列像素电路 5 的数据信号的补偿因子。

[0088] 第二行像素电路中偶数列像素电路的数据信号的补偿因子的获得与第二行像素电路中奇数列像素电路的数据信号的补偿因子的获得相类似,在此不做赘述。并且,其他行像素电路中各列像素电路的数据信号的补偿因子的获得与第二行像素电路中各列像素电路的数据信号的补偿因子的获得类似,在此不做赘述。

[0089] 在具体实施时,本发明实施例提供的上述有机电致发光显示面板中,为了提高有机电致发光显示面板显示画面的刷新频率,在各列像素电路的间隙处分别设置两条数据信号线,这样会减小有机电致发光显示面板的开口率。基于此,在本发明实施例提供的上述有机电致发光显示面板中,为了弥补增加的数据信号线对显示面板的开口率的影响,可以将第一电平信号线和第二电平信号线同层设置,且均与数据信号线异层设置,即将第一电平信号线和第二电平信号线与数据信号线分两层设置,这样,第一电平信号线和第二电平信号线可以与数据信号线具有重叠区域,从而可以减小第一电平信号线、第二电平信号线和数据信号线的布线面积,进而可以增大显示面板的开口率。

[0090] 在具体实施时,本发明实施例提供的上述有机电致发光显示面板中,为了增大显示面板的开口率,将第一电平信号线和第二电平信号线与数据信号线分两层设置,与现有技术中第一电平信号线和第二电平信号线与数据信号线同层设置的结构相比,增加了一次掩模工艺,这样会增大显示面板的制作成本。基于此,本发明实施例提供的上述有机电致发光显示面板中的第一电平信号线、第二电平信号线和像素电路中发光器件的阳极可以利用半色调掩模板通过一次构图工艺同时形成,形成的第一电平信号线和第二电平信号线所在膜层位于像素电路中发光器件的阳极所在膜层的上方,这样,既可以保证显示面板的开口率,又不会增加显示面板在制作过程中掩模工艺的次数。

[0091] 以形成第一电平信号线为例进行说明,图 12 为图 11 沿 AA 方向的侧视图,其中,第一开关晶体管 T1 的栅极 12、有源层 13、源极 14 和漏极 15 的结构与现有的结构相同,第一电平信号线 10 与第一开关晶体管 T1 的源极 14 电性连接,且与发光器件 D1 中的阳极 16 同时形成,发光器件 D1 中的阳极 16 与第一开关晶体管 T1 的漏极 15 电性连接。第一电平信号线 10 和发光器件 D1 中的阳极 16 形成的过程具体为:首先,在第一开关晶体管 T1 的源极 14 和漏极 15 上方的绝缘层上依次形成透明导电氧化物膜层和金属层;然后,利用半色调掩模板对透明导电氧化物膜层和金属层进行构图工艺,其中,在与半色调掩模板的完全不透光区域对应的区域留下金属层和透明导电氧化物膜层,作为第一电平信号线 10,在与部分透光区域对应的区域留下透明导电氧化物膜层,作为发光器件 D1 的阳极 16,在与完全透光区域对应的区域的金属层和透明导电氧化物膜层完全被刻蚀掉。

[0092] 并且,在具体实施时,如图 12 所示,在第一电平信号线 10 和发光器件 D1 中的阳极 16 的上方还可以包括绝缘层 17。利用光刻胶对该绝缘层 17 进行构图工艺,将发光器件 D1 中的阳极 16 上方以及绑定区域的绝缘层 17 刻蚀掉,以露出发光器件 D1 中的阳极 16 和绑定区域的第一电平信号线 10。

[0093] 图 13 为图 11 沿 BB 方向的侧视图,其中,第二电平信号线 11 与第三开关晶体管 T3 的源极 14 电性连接,第三开关晶体管 T3 的源极 14 与第三开关晶体管 T3 的有源层 13 电性连接;第二开关晶体管 T2 的源极 14 与第二开关晶体管 T2 的有源层 13 电性连接。

[0094] 基于同一发明构思,本发明实施例还提供了一种显示装置,包括本发明实施例提供的上述有机电致发光显示面板,该显示装置可以是显示器、手机、电视、笔记本、一体机等,对于显示装置的其它必不可少的组成部分均为本领域的普通技术人员应该理解具有的,在此不做赘述,也不应作为对本发明的限制。

[0095] 本发明实施例提供的一种像素电路、有机电致发光显示面板及显示装置,像素电路包括:发光器件,驱动控制模块,复位控制模块,充电控制模块,以及发光控制模块;由于复位控制模块在内部补偿模式下对发光器件进行复位,在外部补偿模式下导出驱动控制模块驱动发光器件的电流信号并与预设的标准电流值比较以确定补偿因子;充电控制模块在内部补偿模式下对驱动控制模块进行充电以及写入数据信号,在外部补偿模式下对驱动控制模块写入数据信号;发光控制模块在内部补偿模式下对驱动控制模块进行充电以及控制驱动控制模块驱动发光器件发光,在外部补偿模式下控制驱动控制模块驱动发光器件发光;这样,可以使用同一像素电路实现内部补偿与外部补偿共用。

[0096] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

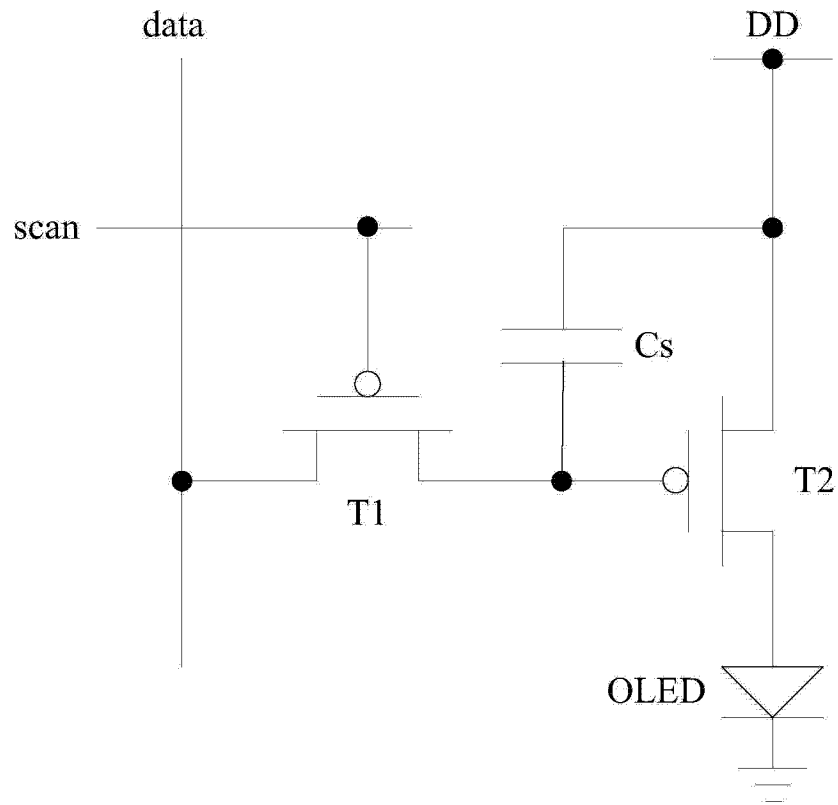


图 1

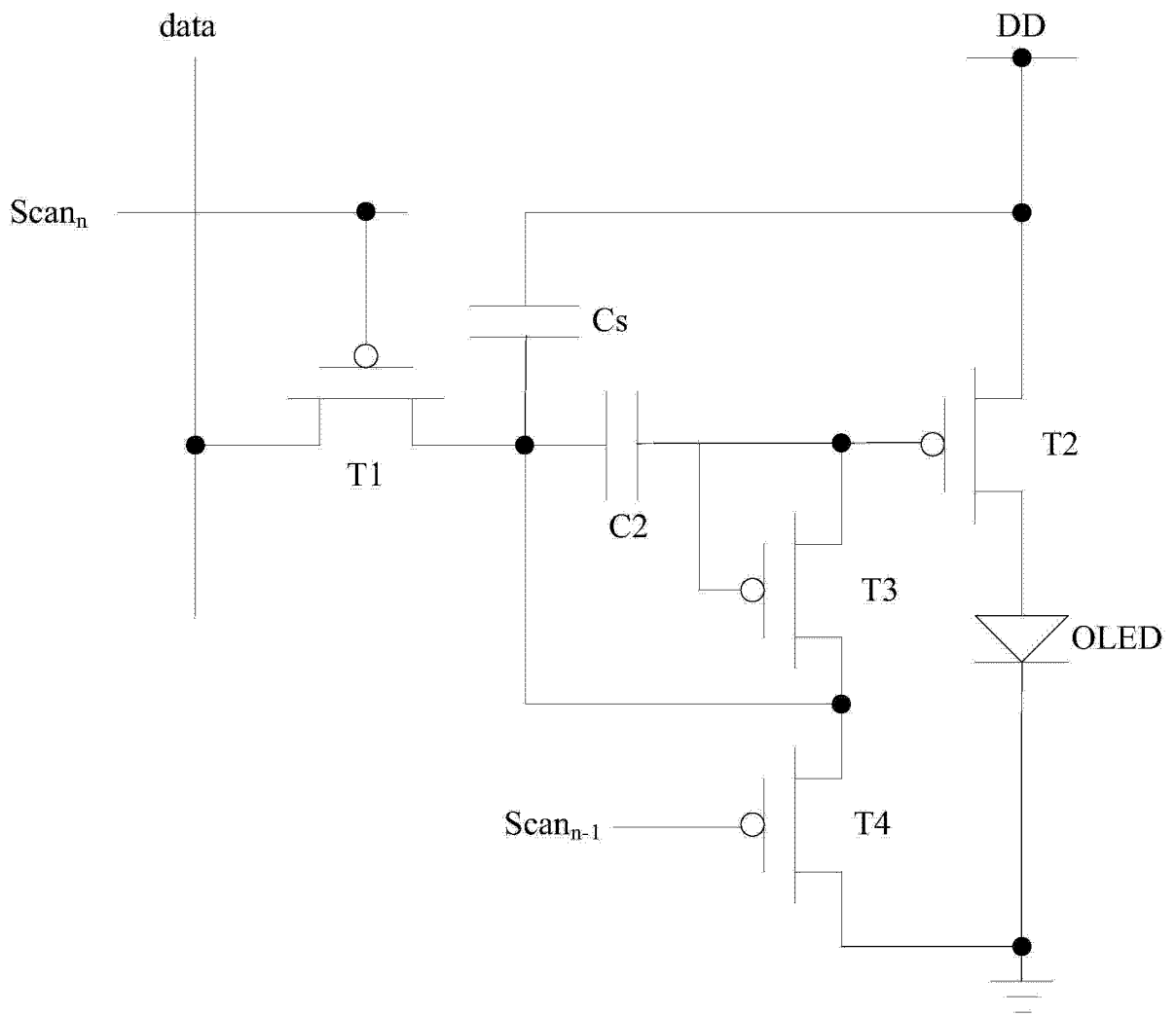


图 2

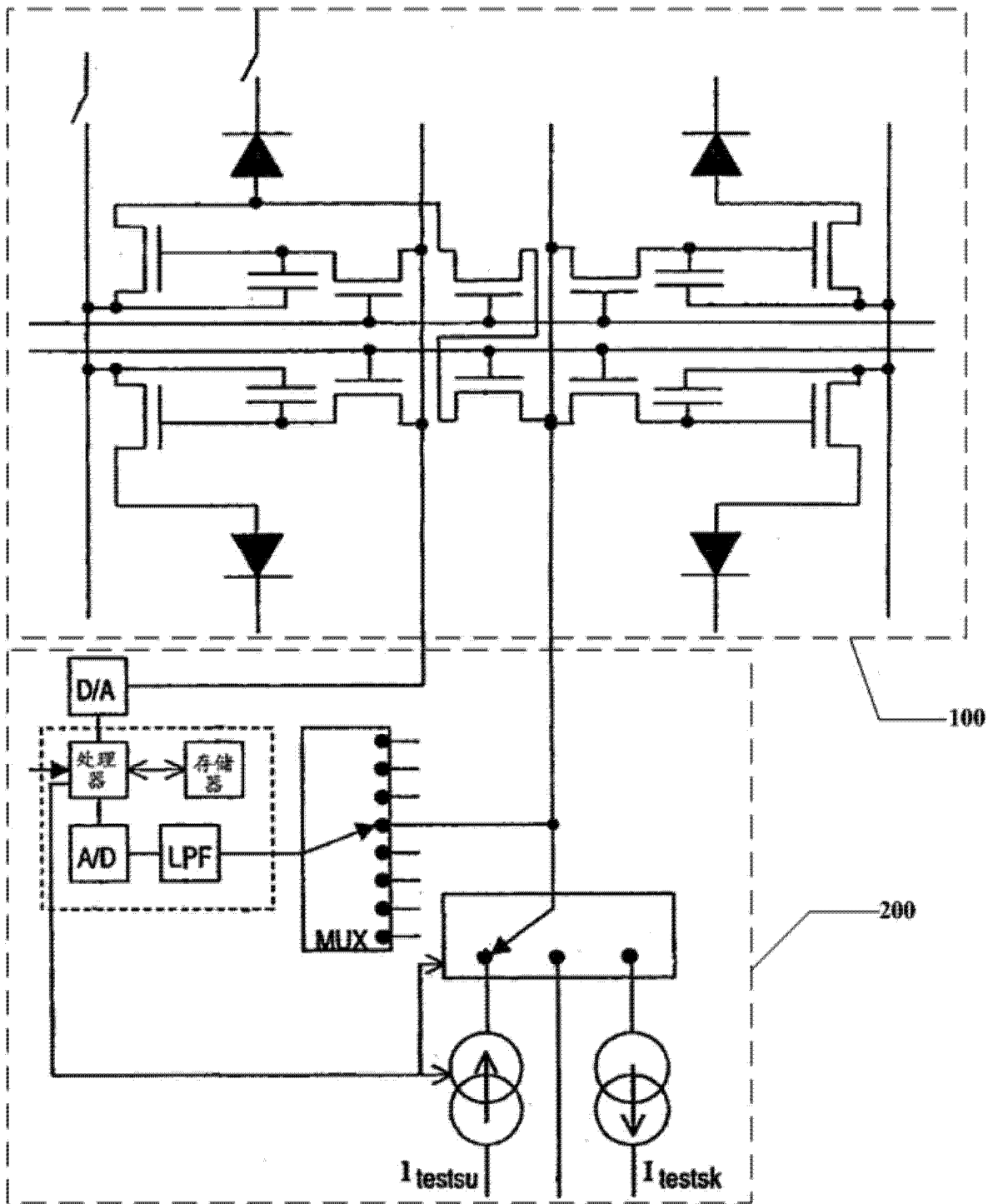


图 3

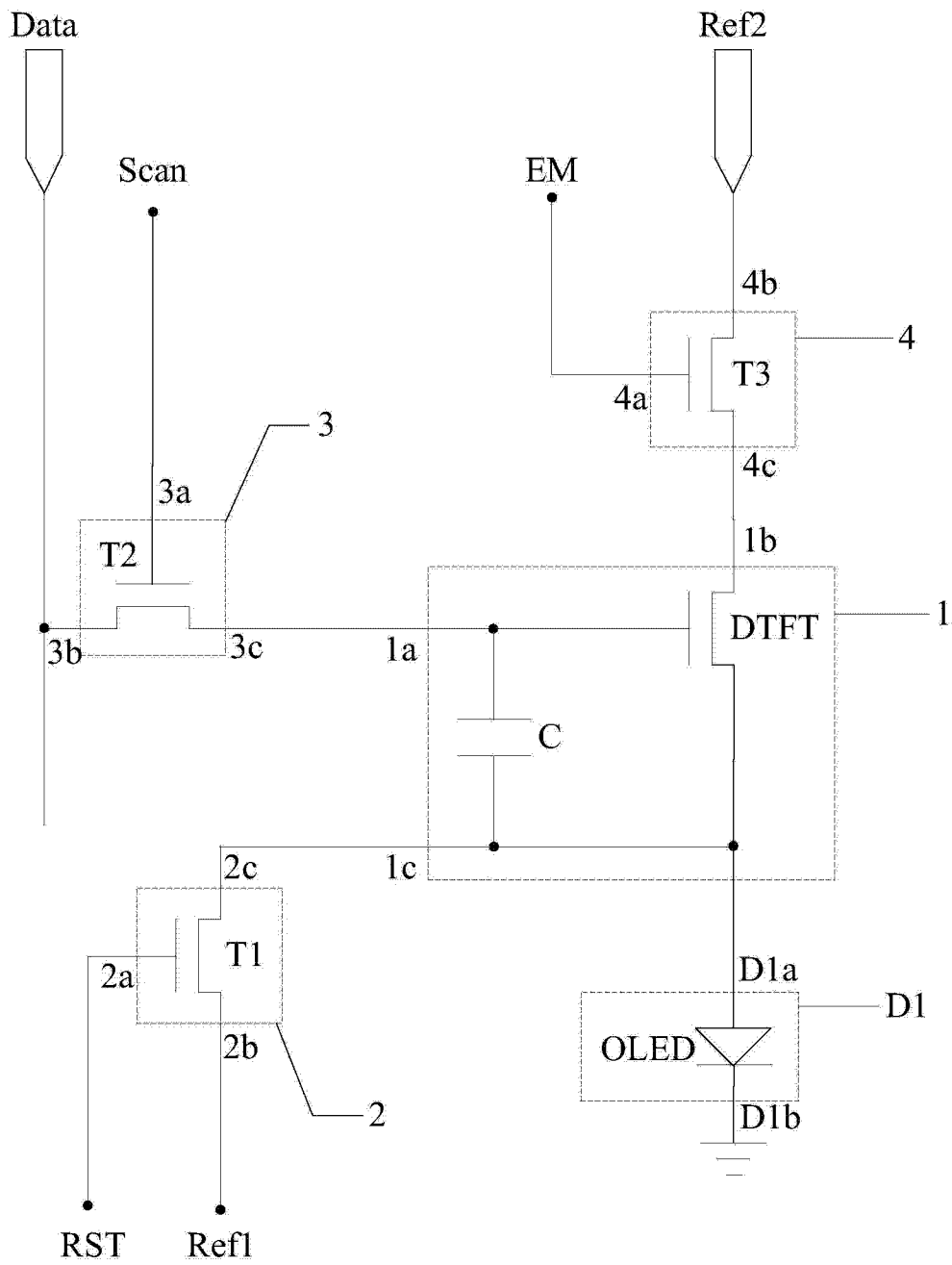


图 4

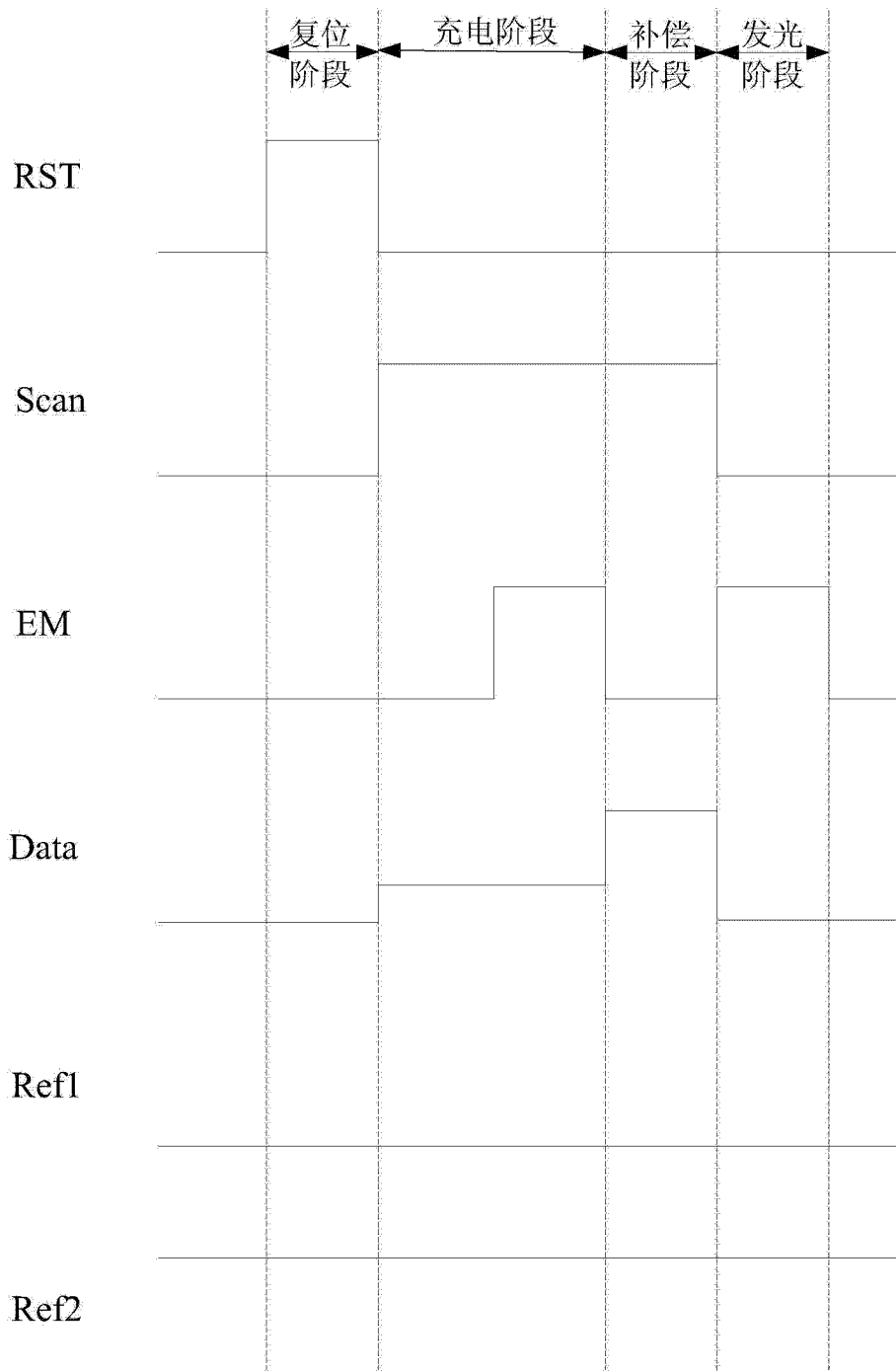


图 5

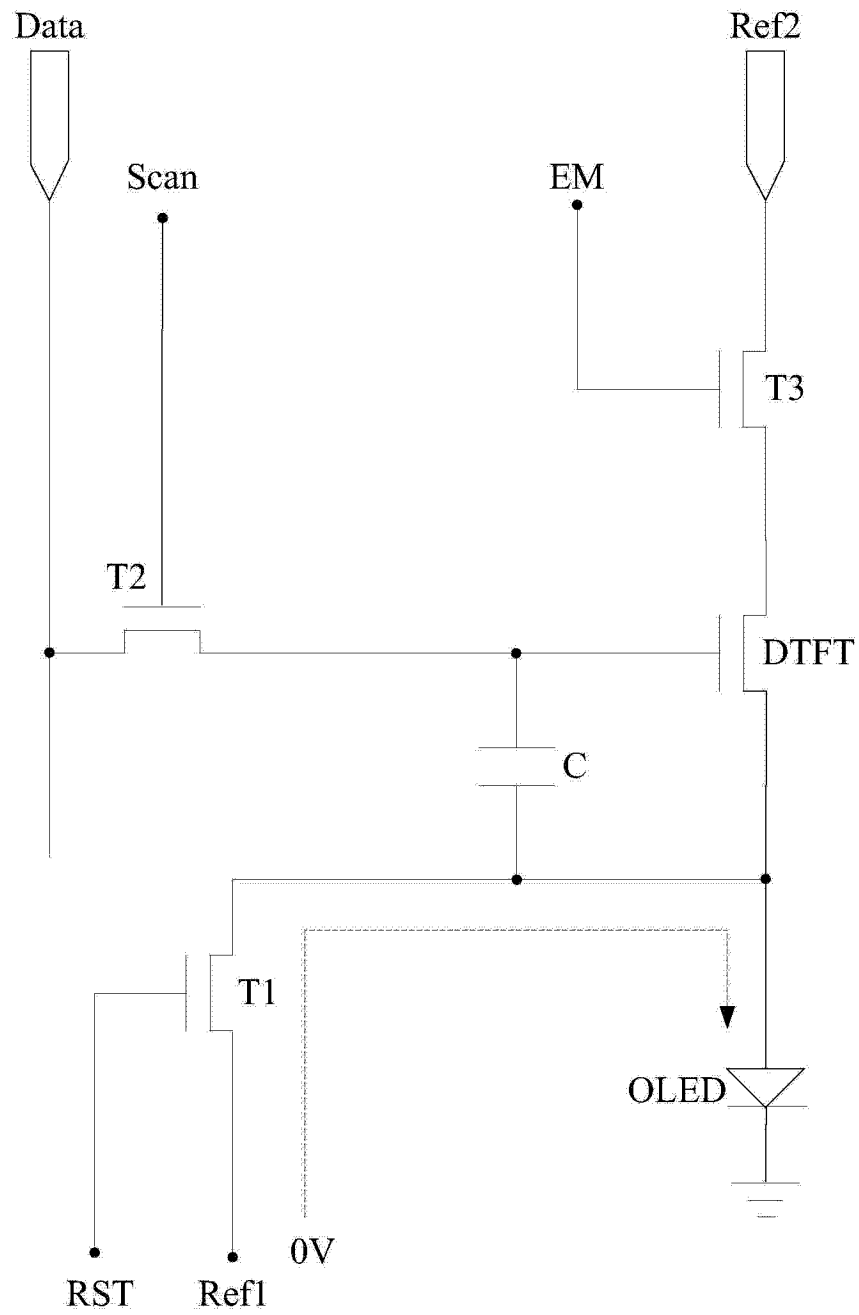


图 6

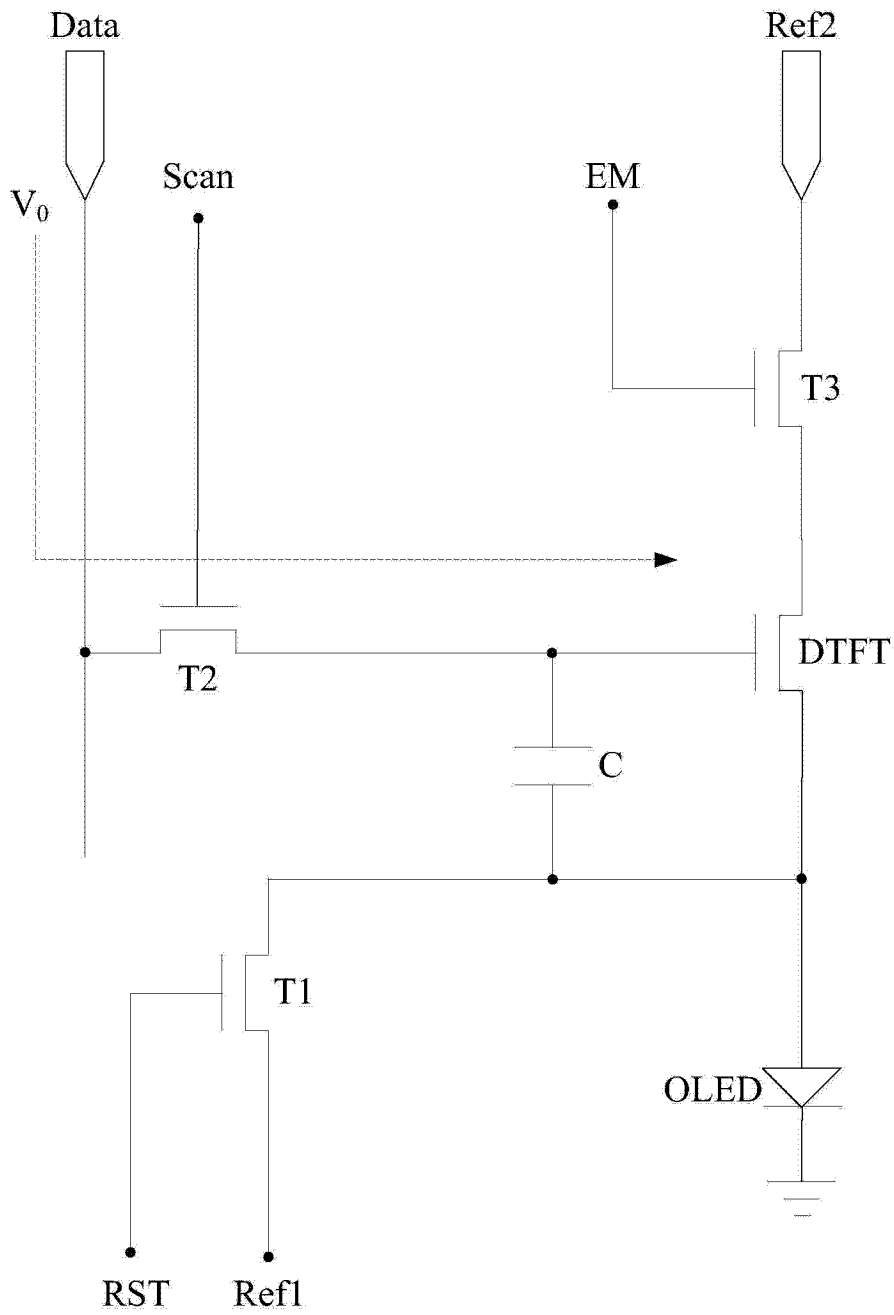


图 7

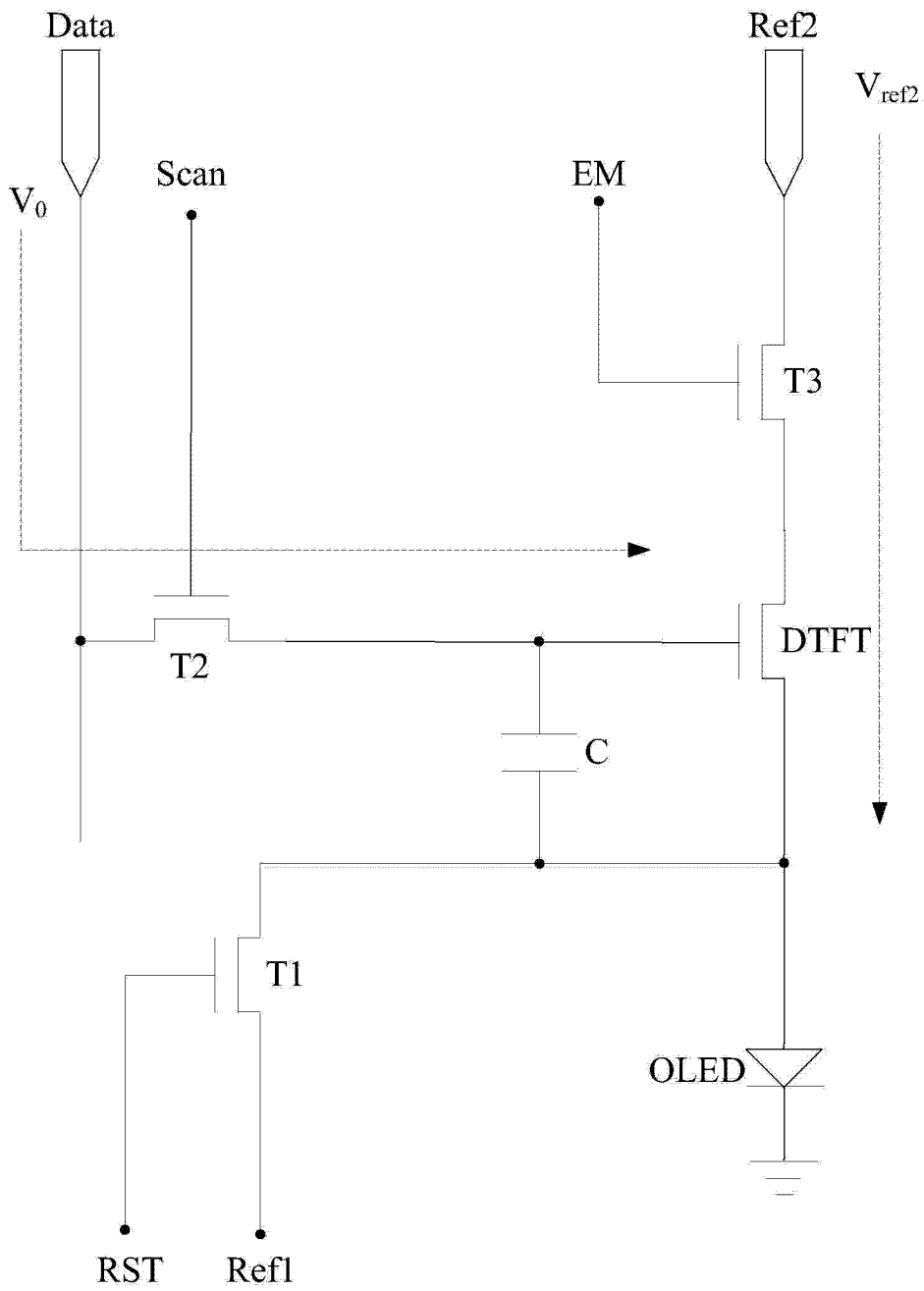


图 8

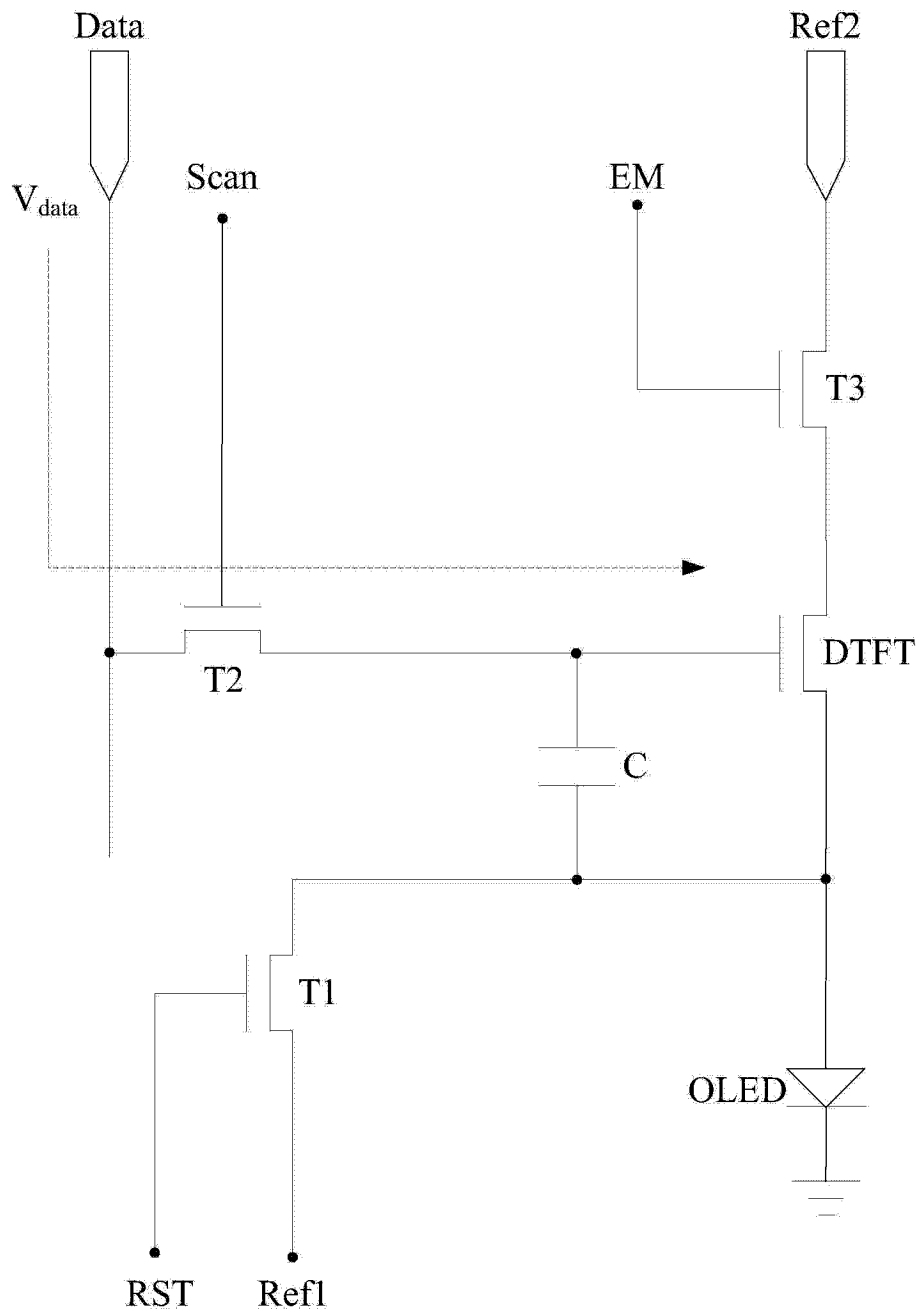


图 9

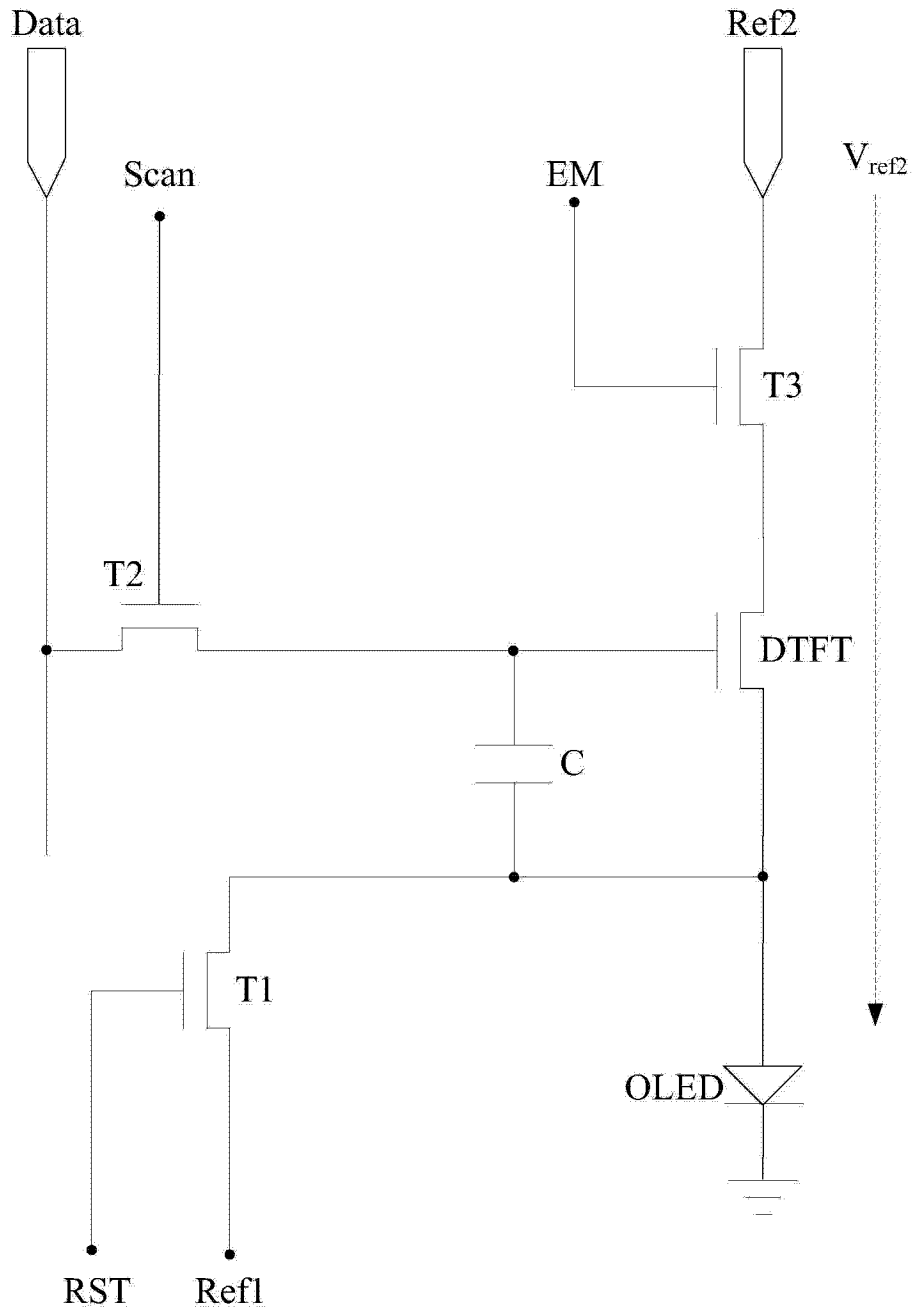


图 10

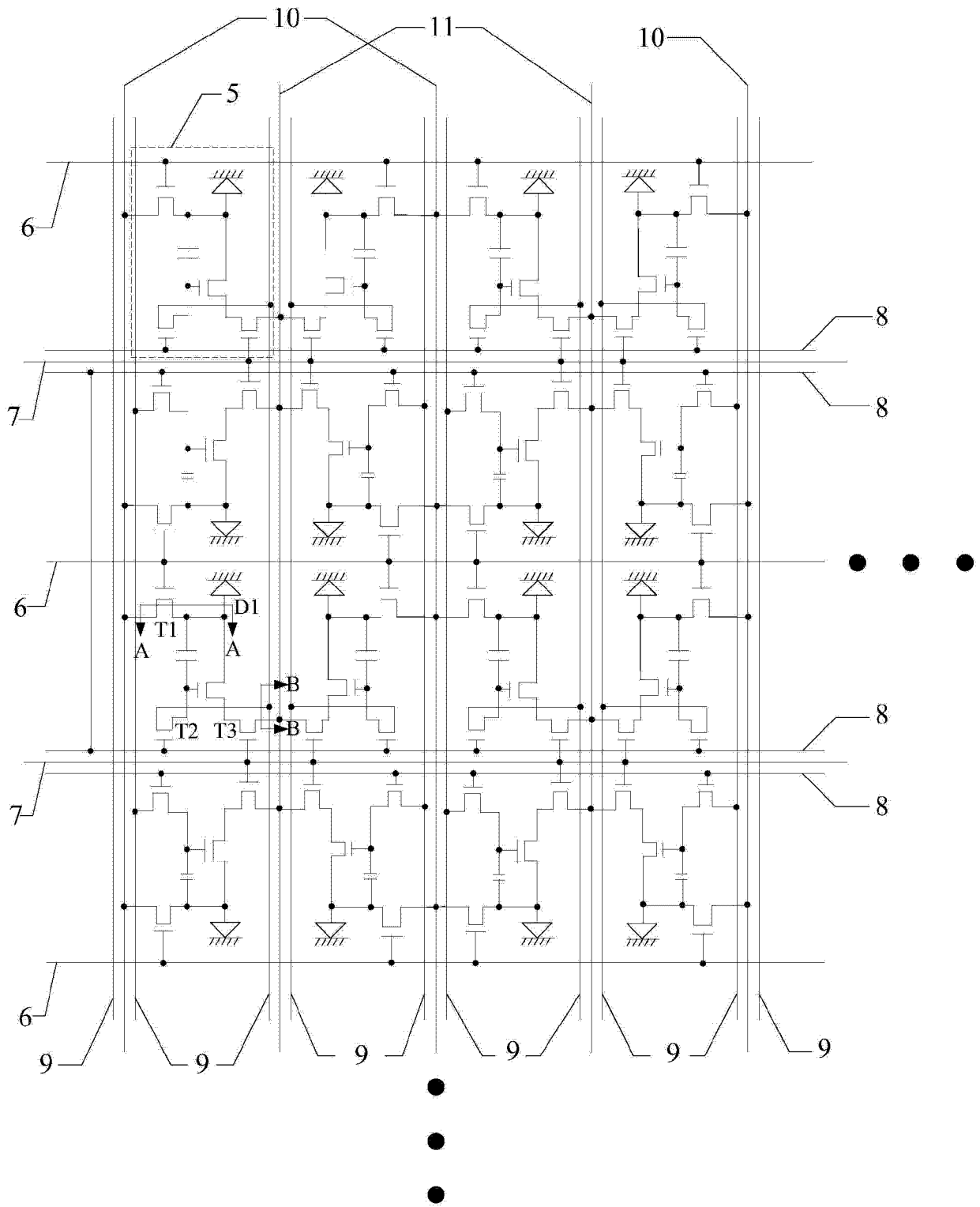


图 11

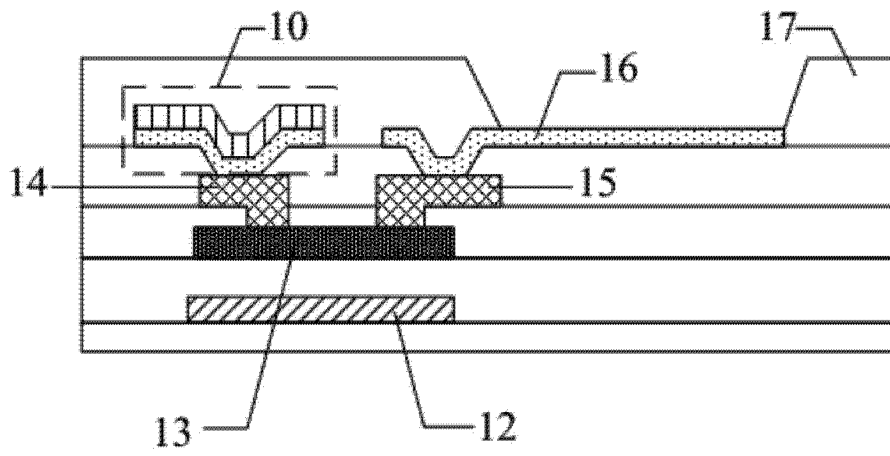


图 12

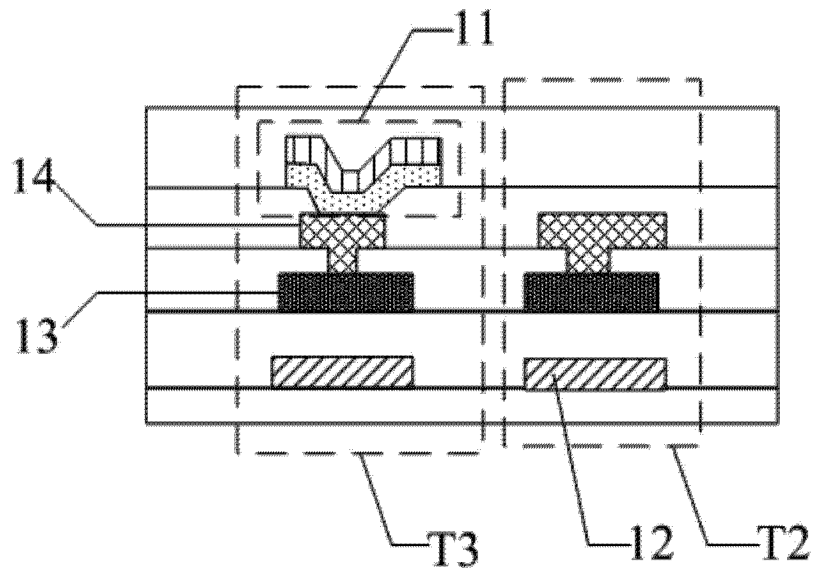


图 13

专利名称(译)	像素电路、有机电致发光显示面板及显示装置		
公开(公告)号	<a href="#">CN104167177A</a>	公开(公告)日	2014-11-26
申请号	CN201410403879.4	申请日	2014-08-15
[标]申请(专利权)人(译)	合肥鑫晟光电科技有限公司 京东方科技集团股份有限公司		
申请(专利权)人(译)	合肥鑫晟光电科技有限公司 京东方科技集团股份有限公司		
当前申请(专利权)人(译)	合肥鑫晟光电科技有限公司 京东方科技集团股份有限公司		
[标]发明人	张玉婷		
发明人	张玉婷		
IPC分类号	G09G3/32 G09G3/3208		
CPC分类号	G09G3/3233 G09G2300/0426 G09G2300/0819 G09G2300/0842 G09G2300/0852 G09G2300/0861 G09G2310/0251 G09G2310/0262 G09G2310/061 G09G2320/0233 G09G2320/0295 G09G2320/0626 G09G2330/021		
代理人(译)	黄志华		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明公开了一种像素电路、有机电致发光显示面板及显示装置，像素电路包括：发光器件，驱动控制模块，复位控制模块，充电控制模块，以及发光控制模块；由于复位控制模块在内部补偿模式下对发光器件进行复位，在外部补偿模式下导出驱动控制模块驱动发光器件的电流信号并与预设的标准电流值比较以确定补偿因子；充电控制模块在内部补偿模式下对驱动控制模块进行充电以及写入数据信号，在外部补偿模式下对驱动控制模块写入数据信号；发光控制模块在内部补偿模式下对驱动控制模块进行充电以及控制驱动控制模块驱动发光器件发光，在外部补偿模式下控制驱动控制模块驱动发光器件发光；这样，可以使用同一像素电路实现内部补偿与外部补偿共用。

