



(12) 发明专利申请

(10) 申请公布号 CN 104091559 A

(43) 申请公布日 2014. 10. 08

(21) 申请号 201410276701. 8

(22) 申请日 2014. 06. 19

(71) 申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路 10 号

申请人 北京京东方光电科技有限公司

(72) 发明人 杨盛际

(74) 专利代理机构 北京天昊联合知识产权代理

有限公司 11112

代理人 彭瑞欣 陈源

(51) Int. Cl.

G09G 3/32 (2006. 01)

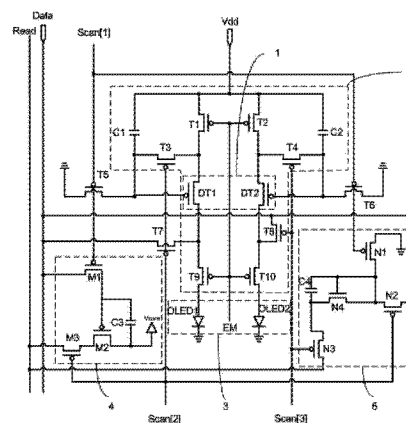
权利要求书3页 说明书11页 附图8页

(54) 发明名称

像素电路及其驱动方法、显示装置

(57) 摘要

本发明中的像素电路包括多个像素结构,像素结构包括驱动单元、补偿单元和发光单元,其中,相邻的第一像素结构和第二像素结构中,第一像素结构还包括电容触控单元,第二像素结构还包括光感触控单元,且第一像素结构中的补偿单元、第二像素结构中的补偿单元以及电容触控单元、光感触控单元共用数据线,电容触控单元和光感触控单元共用读取线。该像素电路整合了电容触控功能、光感触控功能,提高了触控的灵活性;且其中的补偿单元以及电容触控单元、光感触控单元共用数据线,电容触控单元和光感触控单元共用读取线,可大幅缩减像素点大小并降低 IC 成本,并能使得流过每个像素点中的 OLED 的电流不受 V_{th} 的影响,最终保证图像显示的均匀性。



1. 一种像素电路,包括多个像素结构,所述像素结构包括驱动单元、补偿单元和发光单元,其特征在于,相邻的第一像素结构和第二像素结构中,所述第一像素结构还包括电容触控单元,所述第二像素结构还包括光感触控单元,且所述第一像素结构中的补偿单元、所述第二像素结构中的补偿单元以及所述电容触控单元、所述光感触控单元共用数据线,所述电容触控单元和所述光感触控单元共用读取线,其中:

所述补偿单元,用于对所述驱动单元中的驱动晶体管的驱动电压进行调整,以消除所述驱动晶体管的阈值电压对所述发光单元的电流的影响,所述数据线用于为所述驱动晶体管提供数据信号;

所述电容触控单元,用于根据触控信号,生成相应的电信号,并实现手指触控,所述数据线用于为所述电容触控单元提供初始信号,所述读取线用于读取手指触控信息;

所述光感触控单元,用于根据光照强度信号,生成相应的电信号,并实现激光笔触控,所述数据线用于为所述光感触控单元提供初始信号,所述读取线用于读取激光笔触控信息。

2. 根据权利要求1所述的像素电路,其特征在于,所述第一像素结构中的补偿单元与所述第二像素结构中的补偿单元的结构相同、且对称设置,所述数据线设置于所述第一像素结构中的补偿单元与所述第二像素结构中的补偿单元之间的轴对称线上、且分别与所述第一像素结构中的补偿单元与所述第二像素结构中的补偿单元连接。

3. 根据权利要求2所述的像素电路,其特征在于,所述第一像素结构中的驱动单元包括第一驱动晶体管,所述第二像素结构中的驱动单元包括第二驱动晶体管,所述第一驱动晶体管与所述第二驱动晶体管的结构相同、且对称设置,所述数据线位于所述第一驱动晶体管与所述第二驱动晶体管之间、且分别与所述第一驱动晶体管与所述第二驱动晶体管连接。

4. 根据权利要求3所述的像素电路,其特征在于,所述第一像素结构中的补偿单元包括第一晶体管、第三晶体管、第五晶体管、第七晶体管、第九晶体管和第一电容,所述第二像素结构中的补偿单元包括第二晶体管、第四晶体管、第六晶体管、第八晶体管、第十晶体管和第二电容,所述像素电路还包括第一扫描线、第二扫描线、第三扫描线以及发光控制信号线,其中:

所述第一晶体管,其栅极与所述第二晶体管的栅极连接,第一极与所述第二晶体管的第一极、高电压端分别连接,第二极与所述第一驱动晶体管的第一极连接;

所述第三晶体管,其栅极与第二扫描线连接,第一极与所述第一电容的一端、所述第一驱动晶体管的栅极连接,第二极与所述第一驱动晶体管的第一极连接;

所述第五晶体管,其栅极与第一扫描线连接,第一极与低电位端连接,第二极与所述第一驱动晶体管的栅极连接;

所述第七晶体管,其栅极与所述第二扫描线连接,第一极与所述数据线连接,第二极与所述第一驱动晶体管的第二极、所述第九晶体管的第一极连接;

所述第九晶体管,其栅极与所述第十晶体管的栅极连接,第一极与所述第一驱动晶体管的第二极连接,第二极与所述第一像素结构中的发光单元连接;

所述第一电容,其一端与所述第一晶体管的第一极连接,另一端与所述第三晶体管的第一极连接;

所述第二晶体管,其第二极与所述第二驱动晶体管的第一极连接;

所述第四晶体管,其栅极与所述第三扫描线连接,第一极与所述第二电容的一端、所述第二驱动晶体管的栅极连接,第二极与所述第二驱动晶体管的第一极连接;

所述第六晶体管,其栅极与所述第一扫描线连接,第一极与低电位端连接,第二极与所述第二驱动晶体管的栅极连接;

所述第八晶体管,其栅极与所述第三扫描线连接,第一极与所述数据线连接,第二极与所述第二驱动晶体管的第二极、所述第十晶体管的第一极连接;

所述第十晶体管,其第一极与所述第二驱动晶体管的第二极连接,第二极与所述第二像素结构中的发光单元连接;

所述第二电容,其一端与所述第二晶体管的第一极连接,另一端与所述第四晶体管的第一极连接。

5. 根据权利要求4所述的像素电路,其特征在于,所述电容触控单元包括第一容式晶体管、第二容式晶体管、第三容式晶体管和第三电容,其中:

所述第一容式晶体管,其栅极与第一扫描线连接,第一极与所述数据线连接,第二极与所述第二容式晶体管的栅极、所述第三电容的一端连接;

所述第二容式晶体管,其第一极与所述第三电容的另一端、参考电位端连接,第二极与所述第三容式晶体管的第二极连接;

所述第三容式晶体管,其栅极与所述光感触控单元连接,第一极与所述读取线连接。

6. 根据权利要求5所述的像素电路,其特征在于,所述光感触控单元包括第一光式晶体管、第二光式晶体管、第三光式晶体管、第四光式晶体管和第四电容,其中:

所述第一光式晶体管,其栅极与所述第一扫描线连接,第一极与低电位端连接,第二极与所述第二光式晶体管的第二极、所述第四光式晶体管的栅极和第一极连接;

所述第二光式晶体管,其栅极与所述电容触控单元中的所述第三容式晶体管的栅极连接,第一极与所述数据线连接,第二极与所述第四光式晶体管的第一极连接;

所述第三光式晶体管,其栅极与所述第三扫描线连接,第一极与所述第四光式晶体管的第二极连接,第三极与所述读取线连接;

所述第四电容,其一端与所述第四光式晶体管的栅极连接,另一端与所述第四光式晶体管的第一极连接。

7. 根据权利要求6所述的像素电路,其特征在于,所述第一像素结构中的发光单元包括第一有机电致发光二极管,所述第一有机电致发光二极管的阳极与所述第九晶体管的第二极连接,阴极与低电位端连接;

所述第二像素结构中的发光单元包括第二有机电致发光二极管,所述第二有机电致发光二极管的阳极与所述第十晶体管的第二极连接,阴极与低电位端连接。

8. 根据权利要求7所述的像素电路,其特征在于,所述第一晶体管—所述第十晶体管、所述第一光式晶体管—所述第四光式晶体管、所述第一容式晶体管—所述第三容式晶体管和所述第一驱动晶体管、所述第二驱动晶体管均为P型薄膜晶体管;上述P型薄膜晶体管中第一极为源极,第二极为漏极。

9. 一种显示装置,其特征在于,包括如权利要求1-8任一项所述的像素电路。

10. 根据权利要求9所述的显示装置,其特征在于,包括成矩阵排列的多个所述像素结

构,相邻的所述第一像素结构与所述第二像素结构为同一像素单元的相邻子像素单元。

11. 一种像素电路的驱动方法,所述像素电路包括多个像素结构,所述像素结构包括驱动单元、补偿单元和发光单元,其特征在于,相邻的第一像素结构和第二像素结构中,所述第一像素结构还包括电容触控单元,所述第二像素结构还包括光感触控单元,所述驱动方法中,所述第一像素结构中的补偿单元、所述第二像素结构中的补偿单元以及所述电容触控单元、所述光感触控单元分时复用数据线,所述电容触控单元和所述光感触控单元分时复用读取线。

12. 根据权利要求 11 所述的驱动方法,其特征在于,在一帧时间内,所述驱动方法包括如下步骤:

重置阶段:所述数据线提供重置信号,所述补偿单元对所述驱动单元进行重置,并同时
对所述电容触控单元和所述光感触控单元进行重置;

第一驱动阶段:所述数据线提供第一驱动信号,所述第一像素结构中的补偿单元放电;
所述电容触控单元进行手指触控信号放大和采集,所述触控信号通过所述读取线传送至触
控执行单元;所述光感触控单元初始信号植入;

第二驱动阶段:所述数据线提供第二驱动信号,所述第二像素结构中的补偿单元放电;
所述电容触控单元停滞触控;所述光感触控单元进行激光笔触控信号放大和采集,所述触
控信号通过所述读取线传送至触控执行单元;

发光阶段:发光控制信号线提供发光信号,所述电容触控单元和所述光感触控单元停
滞触控;所述第一像素结构和所述第二像素结构中的驱动单元分别驱动所述发光单元发
光。

像素电路及其驱动方法、显示装置

技术领域

[0001] 本发明属于显示技术领域,具体涉及一种像素电路及其驱动方法、显示装置。

背景技术

[0003] 有机电致发光二极管 (Organic Light-Emitting Diode, 简称 OLED) 显示装置是当今平板显示器研究领域的热点之一,与液晶显示器 (Liquid Crystal Display, 简称 LCD) 相比, OLED 具有低能耗、生产成本低、自发光、宽视角及响应速度快等优点。目前,在手机、PDA、数码相机等显示领域, OLED 已经开始逐步取代传统的 LCD。

[0004] 而在 OLED 技术中,像素驱动电路设计是核心技术内容。LCD 属于电压驱动,即利用稳定的电压控制液晶的透光亮度;与 LCD 不同, OLED 属于电流驱动,需要稳定的电流来控制 OLED 器件发光。而传统的 OLED 器件中,通常采用 2T1C 的像素电路对 OLED 器件发光进行控制。如图 1 所示,在 2T1C 的像素电路中,由一个驱动薄膜晶体管 (Thin Film Transistor, 简称 TFT) T2, 一个开关薄膜晶体管 T1 和一个存储电容 (Storage Capacitor, 简称 Cs) 组成, T1、T2 与扫描线连接, T1 还与数据线连接,当扫描线选择某一行时,扫描线电压 V_{scan} 为低电平, T1 导通,数据线电压 V_{data} 写入 Cs;当该行扫描结束后, V_{scan} 变为高电平, T1 截止,存储在 Cs 上的栅极电压驱动 T2,使其产生电流来驱动 OLED,保证 OLED 在一帧时间内持续发光, TFT 的饱和电流即流过 OLED 的电流为 $I_{OLED} = K(V_{GS} - V_{th})^2$ 。可见, I_{OLED} 与 TFT 的阈值电压 V_{th} 有关。而且,由于工艺制程和器件老化等原因,在 2T1C 的像素电路中,各像素点的驱动 TFT 的阈值电压 V_{th} 会漂移,即各像素点的驱动 TFT 的阈值电压存在不均匀性,容易导致流过每个像素点的 OLED 的电流因 V_{th} 的变化而变化,使得显示屏的显示亮度不均,从而影响整个图像的显示效果。

[0005] 为了进一步消除驱动 TFT 的阈值电压对驱动电流的影响,出现了包括更多个 TFT 和 Cs 的像素电路,但是,这些像素电路一般均局限在一个子像素单元内,如图 2 所示为现有的像素电路的排布方式,此时一个补偿电路专属作用于一个子像素单元,每一子像素单元均连接数据线。在满足驱动要求的情况下,现有像素电路中多个 TFT 和 Cs 的数量要求,从 TFT 器件分布空间以及 TFT 特性等诸多因素影响,难以使用更小的 TFT 来压缩像素点,难以实现更精细的像素分辨率。

[0006] 同时,目前触控电子领域当属电容式触控与光感式触控两种方式最容易被消费者所接受和认可,如果能将上述两种触控技术与 OLED 整合,进而将触控制程与 OLED 制程整合到一起,这两种代表着高附加值以及最新技术功能的整合,势必会在未来显示领域处于不可撼动的地位。然而,上述两种触控功能的增加,势必会更进一步加大像素点的面积,更难以实现精细的像素分辨率。

发明内容

[0007] 本发明所要解决的技术问题是针对现有技术中存在的上述不足,提供一种像素电

路及其驱动方法、显示装置,该像素电路中的补偿单元以及电容触控单元、光感触控单元共用数据线,电容触控单元和光感触控单元共用读取线,可以压缩补偿电路的晶体管个数以及数据线数量,可大幅缩减像素点大小并降低 IC 成本,并能使得流过每个像素点中的 OLED 的电流不受 V_{th} 的影响,最终保证图像显示的均匀性。

[0008] 解决本发明技术问题所采用的技术方案是该像素电路,包括多个像素结构,所述像素结构包括驱动单元、补偿单元和发光单元,其中,相邻的第一像素结构和第二像素结构中,所述第一像素结构还包括电容触控单元,所述第二像素结构还包括光感触控单元,且所述第一像素结构中的补偿单元、所述第二像素结构中的补偿单元以及所述电容触控单元、所述光感触控单元共用数据线,所述电容触控单元和所述光感触控单元共用读取线,其中:

[0009] 所述补偿单元,用于对所述驱动单元中的驱动晶体管的驱动电压进行调整,以消除所述驱动晶体管的阈值电压对所述发光单元的电流的影响,所述数据线用于为所述驱动晶体管提供数据信号;

[0010] 所述电容触控单元,用于根据触控信号,生成相应的电信号,并实现手指触控,所述数据线用于为所述电容触控单元提供初始信号,所述读取线用于读取手指触控信息;

[0011] 所述光感触控单元,用于根据光照强度信号,生成相应的电信号,并实现激光笔触控,所述数据线用于为所述光感触控单元提供初始信号,所述读取线用于读取激光笔触控信息。

[0012] 优选的是,所述第一像素结构中的补偿单元与所述第二像素结构中的补偿单元的结构相同、且对称设置,所述数据线设置于所述第一像素结构中的补偿单元与所述第二像素结构中的补偿单元之间的轴对称线上,且分别与所述第一像素结构中的补偿单元与所述第二像素结构中的补偿单元连接。

[0013] 优选的是,所述第一像素结构中的驱动单元包括第一驱动晶体管,所述第二像素结构中的驱动单元包括第二驱动晶体管,所述第一驱动晶体管与所述第二驱动晶体管的结构相同、且对称设置,所述数据线位于所述第一驱动晶体管与所述第二驱动晶体管之间,且分别与所述第一驱动晶体管与所述第二驱动晶体管连接。

[0014] 优选的是,所述第一像素结构中的补偿单元包括第一晶体管、第三晶体管、第五晶体管、第七晶体管、第九晶体管和第一电容,所述第二像素结构中的补偿单元包括第二晶体管、第四晶体管、第六晶体管、第八晶体管、第十晶体管和第二电容,所述像素结构还包括第一扫描线、第二扫描线、第三扫描线以及发光控制信号线,其中:

[0015] 所述第一晶体管,其栅极与所述第二晶体管的栅极连接,第一极与所述第二晶体管的第一极、高电位端分别连接,第二极与所述第一驱动晶体管的第一极连接;

[0016] 所述第三晶体管,其栅极与第二扫描线连接,第一极与所述第一电容的一端、所述第一驱动晶体管的栅极连接,第二极与所述第一驱动晶体管的第一极连接;

[0017] 所述第五晶体管,其栅极与第一扫描线连接,第一极与低电位端连接,第二极与所述第一驱动晶体管的栅极连接;

[0018] 所述第七晶体管,其栅极与所述第二扫描线连接,第一极与所述数据线连接,第二极与所述第一驱动晶体的第二极、所述第九晶体管的第一极连接;

[0019] 所述第九晶体管,其栅极与所述第十晶体管的栅极连接,第一极与所述第一驱动

晶体管的第二极连接,第二极与所述第一像素结构中的发光单元连接;

[0020] 所述第一电容,其一端与所述第一晶体管的第一极连接,另一端与所述第三晶体管的第一极连接;

[0021] 所述第二晶体管,其第二极与所述第二驱动晶体管的第一极连接;

[0022] 所述第四晶体管,其栅极与第三扫描线连接,第一极与所述第二电容的一端、所述第二驱动晶体管的栅极连接,第二极与所述第二驱动晶体管的第一极连接;

[0023] 所述第六晶体管,其栅极与第一扫描线连接,第一极与低电位端连接,第二极与所述第二驱动晶体管的栅极连接;

[0024] 所述第八晶体管,其栅极与所述第三扫描线连接,第一极与所述数据线连接,第二极与所述第二驱动晶体管的第二极、所述第十晶体管的第一极连接;

[0025] 所述第十晶体管,其第一极与所述第二驱动晶体管的第二极连接,第二极与所述第二像素结构中的发光单元连接;

[0026] 所述第二电容,其一端与所述第二晶体管的第一极连接,另一端与所述第四晶体管的第一极连接。

[0027] 优选的是,所述电容触控单元包括第一容式晶体管、第二容式晶体管、第三容式晶体管和第三电容,其中:

[0028] 所述第一容式晶体管,其栅极与第一扫描线连接,第一极与所述数据线连接,第二极与所述第二容式晶体管的栅极、所述第三电容的一端连接;

[0029] 所述第二容式晶体管,其第一极与所述第三电容的另一端、参考电位端连接,第二极与所述第三容式晶体管的第二极连接;

[0030] 所述第三容式晶体管,其栅极与所述光感触控单元连接,第一极与所述读取线连接。

[0031] 优选的是,所述光感触控单元包括第一光式晶体管、第二光式晶体管、第三光式晶体管、第四光式晶体管和第四电容,其中:

[0032] 所述第一光式晶体管,其栅极与所述第一扫描线连接,第一极与低电位端连接,第二极与所述第二光式晶体管的第二极、所述第四光式晶体管的栅极和第一极连接;

[0033] 所述第二光式晶体管,其栅极与所述电容触控单元中的所述第三容式晶体管的栅极连接,第一极与所述数据线连接,第二极与所述第四光式晶体管的第一极连接;

[0034] 所述第三光式晶体管,其栅极与第三扫描线连接,第一极与所述第四光式晶体管的第二极连接,第三极与所述读取线连接;

[0035] 所述第四电容,其一端与所述第四光式晶体管的栅极连接,另一端与所述第四光式晶体管的第一极连接。

[0036] 优选的是,所述第一像素结构中的发光单元包括第一有机电致发光二极管,所述第一有机电致发光二极管的阳极与所述第九晶体管的第二极连接,阴极与低电位端连接;

[0037] 所述第二像素结构中的发光单元包括第二有机电致发光二极管,所述第二有机电致发光二极管的阳极与所述第十晶体管的第二极连接,阴极与低电位端连接。

[0038] 优选的是,所述第一晶体管—所述第十晶体管、所述第一光式晶体管—所述第四光式晶体管、所述第一容式晶体管—所述第三容式晶体管和所述第一驱动晶体管、所述第二驱动晶体管均为P型薄膜晶体管;上述P型薄膜晶体管中第一极为源极,第二极为漏极。

[0039] 一种显示装置,包括上述的像素电路。

[0040] 优选的是,包括成矩阵排列的多个所述像素结构,相邻的所述第一像素结构与所述第二像素结构为同一像素单元的相邻子像素单元。

[0041] 一种像素电路的驱动方法,所述像素电路包括多个像素结构,所述像素结构包括驱动单元、补偿单元和发光单元,其中,相邻的第一像素结构和第二像素结构中,所述第一像素结构还包括电容触控单元,所述第二像素结构还包括光感触控单元,所述驱动方法中,所述第一像素结构中的补偿单元、所述第二像素结构中的补偿单元以及所述电容触控单元、所述光感触控单元分时复用数据线,所述电容触控单元和所述光感触控单元分时复用读取线。

[0042] 优选的是,在一帧时间内,所述驱动方法包括如下步骤:

[0043] 重置阶段:所述数据线提供重置信号,所述补偿单元对所述驱动单元进行重置,并同时所述电容触控单元和所述光感触控单元进行重置;

[0044] 第一驱动阶段:所述数据线提供第一驱动信号,所述第一像素结构中的补偿单元放电;所述电容触控单元进行手指触控信号放大和采集,所述触控信号通过所述读取线传送至触控执行单元;所述光感触控单元初始信号植入;

[0045] 第二驱动阶段:所述数据线提供第二驱动信号,所述第二像素结构中的补偿单元放电;所述电容触控单元停滞触控;所述光感触控单元进行激光笔触控信号放大和采集,所述触控信号通过所述读取线传送至触控执行单元;

[0046] 发光阶段:发光控制信号线提供发光信号,所述电容触控单元和所述光感触控单元停滞触控;所述第一像素结构和所述第二像素结构中的驱动单元分别驱动所述发光单元发光。

[0047] 本发明的有益效果是:该像素电路通过将电容触控功能、光感触控功能整合为一体,提高了触控的灵活性;该像素电路还将相邻的子像素单元中的补偿单元组合为一个,使得相邻的子像素单元可以共用一条数据线(即一条 Data 控制两个驱动单元的补偿单元),从而共用一个补偿单元来完成两个子像素单元的驱动,因此可以压缩补偿电路的晶体管个数以及数据线数量,可大幅缩减像素点(Pixel Pitch)大小并降低 IC 成本,从而获得更高的画质品质获得更高的 PPI;还同时解决了像素点驱动晶体管由于工艺制程及长时间的操作造成阈值电压(V_{th})不均一的问题,使得流过每个像素点中的 OLED 的电流不受 V_{th} 的影响,最终保证了图像显示的均匀性;而且,补偿单元保证了像素电路在补偿阶段和缓冲阶段无电流通过 OLED,间接提高了 OLED 的使用寿命。

附图说明

[0048] 图 1 为现有技术中 2T1C 像素电路的原理图;

[0049] 图 2 为现有技术中的像素电路排布方式示意图;

[0050] 图 3 为本发明实施例 1 中像素电路的原理图;

[0051] 图 4 为本发明实施例 1 中像素电路的驱动时序图;

[0052] 图 5A- 图 5E 为本发明实施例 1 中像素电路的驱动过程图;其中:

[0053] 图 5A 为重置阶段像素电路的原理图;

[0054] 图 5B 为第一驱动阶段像素电路的原理图;

- [0055] 图 5C 为在第一驱动阶段中电容触控单元受手指触控使得电容一端电势降低的示意图；
- [0056] 图 5D 为第二驱动阶段像素电路的原理图；
- [0057] 图 5E 为发光阶段像素电路的原理图；
- [0058] 图 6A、图 6B 为本发明实施例 2 中像素结构的排布方式示意图；
- [0059] 图中：
- [0060] 1—驱动单元；2—补偿单元；3—发光单元；4—电容触控单元；5—光感触控单元。

具体实施方式

[0061] 为使本领域技术人员更好地理解本发明的技术方案，下面结合附图和具体实施方式对本发明像素电路及其驱动方法、显示装置作进一步详细描述。

[0062] 实施例 1：

[0063] 本实施例提供一种像素电路以及该像素电路相应的驱动方法。

[0064] 如图 3 所示，一种像素电路，包括多个像素结构，每一像素结构相当于一个子像素单元。其中，像素结构包括驱动单元 1、补偿单元 2 和发光单元 3，其中，相邻的第一像素结构和第二像素结构中，第一像素结构还包括电容触控单元 4，第二像素结构还包括光感触控单元 5，且第一像素结构中的补偿单元、第二像素结构中的补偿单元以及电容触控单元 4、光感触控单元 5 共用数据线 (Data Line)，电容触控单元 4 和光感触控单元 5 共用读取线 (Read Line)。其中：

[0065] 补偿单元 2，用于对驱动单元 1 中的驱动晶体管的驱动电压进行调整，以消除驱动晶体管的阈值电压对发光单元 3 的电流的影响，数据线用于为驱动晶体管提供数据信号；

[0066] 电容触控单元 4，用于根据触控信号，生成相应的电信号，并实现手指触控，数据线用于为电容触控单元 4 提供初始信号，读取线用于读取手指触控信息；

[0067] 光感触控单元 5，用于根据光照强度信号，生成相应的电信号，并实现激光笔触控，数据线用于为光感触控单元 5 提供初始信号，读取线用于读取激光笔触控信息。

[0068] 优选的是，第一像素结构中的补偿单元与第二像素结构中的补偿单元的结构相同、且对称设置，数据线设置于第一像素结构中的补偿单元与第二像素结构中的补偿单元之间的轴对称线上（图 3 中为了图面的清晰性，将其示意在一侧），且分别与第一像素结构中的补偿单元与第二像素结构中的补偿单元连接。

[0069] 具体的，如图 3 所示，第一像素结构中的驱动单元包括第一驱动晶体管 DT1，第二像素结构中的驱动单元包括第二驱动晶体管 DT2，即 DT1 和 DT2 分别为 2 个子像素单元的驱动 (Driving) 晶体管。第一驱动晶体管 DT1 与第二驱动晶体管 DT2 的结构相同、且对称设置，数据线位于第一驱动晶体管 DT1 与第二驱动晶体管 DT2 之间，且分别与第一驱动晶体管 DT1 与第二驱动晶体管 DT2 连接。

[0070] 第一像素结构中的补偿单元包括第一晶体管 T1、第三晶体管 T3、第五晶体管 T5、第七晶体管 T7、第九晶体管 T9 和第一电容 C1，第二像素结构中的补偿单元包括第二晶体管 T2、第四晶体管 T4、第六晶体管 T6、第八晶体管 T8、第十晶体管 T10 和第二电容 C2，像素电路还包括第一扫描线 Scan[1]、第二扫描线 Scan[2]、第三扫描线 Scan[3] 以及发光控制信

号线 EM。其中, T1-T10 为开关 (Switching) 晶体管; Scan[1]、Scan[2] 和 Scan[3] 均为扫描信号, EM 为发光控制信号, 用于控制发光单元 3 发光; 第一电容 C1 和第二电容 C2 为存储电容。

[0071] 在具体的连接关系上, 第一像素结构的补偿单元中:

[0072] 第一晶体管 T1, 其栅极与第二晶体管 T2 的栅极连接, 第一极与第二晶体管 T2 的第一极、高电位端 Vdd 分别连接, 第二极与第一驱动晶体管 DT1 的第一极连接;

[0073] 第三晶体管 T3, 其栅极与第二扫描线 Scan[2] 连接, 第一极与第一电容 C1 的一端、第一驱动晶体管 DT1 的栅极连接, 第二极与第一驱动晶体管 DT1 的第一极连接;

[0074] 第五晶体管 T5, 其栅极与第一扫描线 Scan[1] 连接, 第一极与低电位端连接, 第二极与第一驱动晶体管 DT1 的栅极连接;

[0075] 第七晶体管 T7, 其栅极与第二扫描线 Scan[2] 连接, 第一极与数据线连接, 第二极与第一驱动晶体管 DT1 的第二极、第九晶体管 T9 的第一极连接;

[0076] 第九晶体管 T9, 其栅极与第十晶体管 T10 的栅极连接, 第一极与第一驱动晶体管 DT1 的第二极连接, 第二极与第一像素结构中的发光单元 3 连接;

[0077] 第一电容 C1, 其一端与第一晶体管 T1 的第一极连接, 另一端与第三晶体管 T3 的第一极连接;

[0078] 在第二像素结构的补偿单元中:

[0079] 第二晶体管 T2, 其第二极与第二驱动晶体管 DT2 的第一极连接;

[0080] 第四晶体管 T4, 其栅极与第三扫描线 Scan[3] 连接, 第一极与第二电容 C2 的一端、第二驱动晶体管 DT2 的栅极连接, 第二极与第二驱动晶体管 DT2 的第一极连接;

[0081] 第六晶体管 T6, 其栅极与第一扫描线 Scan[1] 连接, 第一极与低电位端连接, 第二极与第二驱动晶体管 DT2 的栅极连接;

[0082] 第八晶体管 T8, 其栅极与第三扫描线 Scan[3] 连接, 第一极与数据线连接, 第二极与第二驱动晶体管 DT2 的第二极、第十晶体管 T10 的第一极连接;

[0083] 第十晶体管 T10, 其第一极与第二驱动晶体管 DT2 的第二极连接, 第二极与第二像素结构中的发光单元 3 连接;

[0084] 第二电容 C2, 其一端与第二晶体管 T2 的第一极连接, 另一端与第四晶体管 T4 的第一极连接。

[0085] 电容触控单元 4 包括第一容式晶体管 M1、第二容式晶体管 M2、第三容式晶体管 M3 和第三电容 C3, M1 为信号重置 (Pre-Charge) 晶体管; M2 为信号放大 (Amplifier) 晶体管, 起到电流信号放大的功能; M3 为开关晶体管 (Switching)。在具体的连接关系上:

[0086] 第一容式晶体管 M1, 其栅极与第一扫描线 Scan[1] 连接, 第一极与数据线连接, 第二极与第二容式晶体管 M2 的栅极、第三电容 C3 的一端连接;

[0087] 第二容式晶体管 M2, 其第一极与第三容式晶体管 M3 的第二极连接, 第二极与第三电容 C3 的另一端、参考电位端 (用于电容耦合重置) 连接;

[0088] 第三容式晶体管 M3, 其栅极与光感触控单元 5 连接, 第一极与读取线连接。

[0089] 光感触控单元 5 包括第一光式晶体管 N1、第二光式晶体管 N2、第三光式晶体管 N3、第四光式晶体管 N4 和第四电容 C4, N4 为感光 (Photo) 晶体管, 当光照射到感光晶体管上, 就会产生光电流, 不同的光强会产生不同强度的光电流。N1、N2、N3 为开关 (Switching) 晶

体管,起到开关控制的作用,N2 还同时起到读取光感数据的作用 ;C4 为存储电容,用于存储光感晶体管产生的光电流。在具体的连接关系上 :

[0090] 第一光式晶体管 N1,其栅极与第一扫描线 Scan[1] 连接,第一极与低电位端连接,第二极与第二光式晶体管 N2 的第二极、第四光式晶体管 N4 的栅极和第一极连接 ;

[0091] 第二光式晶体管 N2,其栅极与电容触控单元中的第三容式晶体管 M3 的栅极连接,第一极与数据线连接,第二极与第四光式晶体管 N4 的第一极连接 ;

[0092] 第三光式晶体管 N3,其栅极与第三扫描线 Scan[3] 连接,第一极与第四光式晶体管 N4 的第二极连接,第三极与读取线连接 ;

[0093] 第四电容 C4,其一端与第四光式晶体管 N4 的栅极连接,另一端与第四光式晶体管 N4 的第一极连接。

[0094] 第一像素结构中的发光单元包括第一有机电致发光二极管 OLED1,第一有机电致发光二极管 OLED1 的阳极与第九晶体管 T9 的第二极连接,阴极与低电位端连接 ;

[0095] 第二像素结构中的发光单元包括第二有机电致发光二极管 OLED2,第二有机电致发光二极管 OLED2 的阳极与第十晶体管 T10 的第二极连接,阴极与低电位端连接。

[0096] 在本实施例中,像素电路中的晶体管均以薄膜晶体管 (Thin Film Transistor,简称 TFT) 为示例进行说明。其中,第一晶体管 T1—第十晶体管 T10、第一光式晶体管 N1—第四光式晶体管 N4、第一容式晶体管 M1—第三容式晶体管 M3 和第一驱动晶体管 DT1、第二驱动晶体管 DT2 均为 P 型薄膜晶体管,此时上述 P 型薄膜晶体管中第一极为源极,第二极为漏极。或者,像素电路中 T1-T10、N1-N4、M1-M3 均为 N 型薄膜晶体管,此时上述 N 型薄膜晶体管中第一极为漏极,第二极为源极。或者,像素电路中 T1-T10、N1-N4、M1-M3 混合选用 N 型薄膜晶体管和 P 型薄膜晶体管,只需同时将选定类型的薄膜晶体管的端口极性按本实施例薄膜晶体管的端口极性相应连接即可。同时应该理解的是,本实施例中的 T1-T10、N1-N4、M1-M3 也并不限于薄膜晶体管,任何具有电压控制能力以使得本发明按照上述工作方式工作的控制器件均应包含在本发明的保护范围内,本领域技术人员能够根据实际需要进行改变,此处不再赘述。

[0097] 相应的,本实施例还提供一种像素电路的驱动方法,像素电路包括多个像素结构,像素结构包括驱动单元、补偿单元和发光单元,其中,相邻的第一像素结构和第二像素结构中,第一像素结构还包括电容触控单元,第二像素结构还包括光感触控单元,驱动方法中,第一像素结构中的补偿单元、第二像素结构中的补偿单元以及电容触控单元、光感触控单元分时复用数据线,电容触控单元和光感触控单元分时复用读取线。

[0098] 简单而言,在一帧时间内,驱动方法包括如下步骤 :

[0099] 重置阶段 :数据线提供重置信号,补偿单元对驱动单元进行重置,并同时对电容触控单元和光感触控单元进行重置 ;

[0100] 第一驱动阶段 :数据线提供第一驱动信号,第一像素结构中的补偿单元放电 ;电容触控单元进行手指触控信号放大和采集,触控信号通过读取线传送至触控执行单元 ;光感触控单元初始信号植入 ;

[0101] 第二驱动阶段 :数据线提供第二驱动信号,第二像素结构中的补偿单元放电 ;电容触控单元停滞触控 ;光感触控单元进行激光笔触控信号放大和采集,触控信号通过读取线传送至触控执行单元 ;

[0102] 发光阶段:发光控制信号线提供发光信号,电容触控单元和光感触控单元停滞触控;第一像素结构和第二像素结构中的驱动单元分别驱动发光单元发光。

[0103] 具体的,针对图 4 所示的时序图,对上述像素电路的各个过程进行逐一说明;

[0104] 重置阶段,对应时序图中的过程 1,该过程中 EM 为高电平,Scan[1] 为低电平,Scan[2]、Scan[3] 为高电平,Vdata 为高电平 V1。图 5A 为像素电路在重置阶段各晶体管的开闭示意图。其中,“×”代表晶体管截止,无“×”代表晶体管导通,路径及箭头代表电流流向。图 5B、图 5D 和图 5E 在第一驱动阶段、第二驱动阶段和发光阶段像素电路中各晶体管的开闭示意中“×”含义与图 5A 相同。其中:

[0105] 在显示单元与补偿单元中:由于 Scan[1] 为低电平,第五晶体管 T5 的栅极与 Scan[1] 连接、第一极与低电位端连接,第六晶体管 T6 的栅极与 Scan[1] 连接、第一极与低电位端连接,因此 T5 和 T6 导通,其余开关晶体管 (T1-T4、T7-T10) 均截止;第一电容 C1 的一端 a1 点与第二电容 C2 的一端 a2 点同时接地,a1 点和 a2 点的电势均为 0V。

[0106] 在电容触控单元中:Vdata 为电容触控单元提供重置信号,此时 Vdata 为 V1,第一容式晶体管 M1 的栅极与 Scan[1] 连接、第一极与 Vdata 连接,因此 M1 导通,d 点的电势为 V1;第二容式晶体管 M2、第三容式晶体管 M3 此时均接高电平,因此 M2 和 M3 截止。此过程为手指触控做准备。

[0107] 在光感触控单元中:第一光式晶体管 N1 的栅极与 Scan[1] 连接、第一极与低电位端连接,因此 N1 导通,将第四电容 C4 与第四光式晶体管 N4 (Photo Sensor) 接地重置,e 点的电势为 0V。此过程为下一阶段第四光式晶体管 N4 的感光做准备,N2、N3 截止。

[0108] 第二阶段:对应时序图中的过程 2,该过程中 EM 为高电平,Scan[1]、Scan[3] 为高电平,Scan[2] 为低电平,Vdata 为高电平 V1。该过程包括第一像素结构中的补偿单元放电过程、电容触控单元中触控信号的放大、采集过程以及光感触控单元中初始信号的植入过程,图 5B 为像素电路在第一驱动阶段各晶体管的开闭示意图。其中:

[0109] 在显示单元与补偿单元中:此时 T3、T7、DT1 导通,第一像素结构沿图 5B 中路径及箭头方向放电,由于此时 Vdata 的信号为 V1,所以放电的最终结果是:a1 点的电势为 $V1-V_{th1}$,b1 点的电势为 Vdd。

[0110] 在电容触控单元中:M1 截止,M2 和 M3 导通。这里应该理解的是,此阶段耦合脉冲信号 (Vcom) 一方面提供第三电容 C3 一端的电势,形成耦合电容;另一方面充当放大晶体管 M2 的源极,手指的触控直接导致 M2 的栅极的电势降低,当 M2 的栅源电压 (V_{gs}) 满足晶体管的导通条件时,才会有信号通过 M2,此时为电容触控单元的缓冲阶段,即“等待”着 M2 的栅极电势降低,而降低的主要诱因就是手指的触控。

[0111] 图 5C 示出了手指触控探测电极 (即第三电容 C3),从而使得 d 点的电势降低的示意。手指的介入 (相当于图 5C 中的 Cf) 直接导致 d 点的电势降低,达到了 M2 导通的条件,当 I-V 特性曲线在放大区的时候,M2 作为放大晶体管会将耦合脉冲的信号 Vcom (相当于图 5C 中的 Va) 导通并放大。耦合脉冲信号放大,有助于终端信号的采集。在终端信号采集的过程中,Scan[2] 扫描信号横向采集 X 方向的信号,并同时由读取线 (Read Line) 纵向采集 Y 方向的信号,这样就确定了手指触摸位置的 X、Y 坐标。此阶段只要手指参与触控,坐标位置随时都可以被采集到。在该阶段中第一次使用读取线进行触控信号采集。

[0112] 在光感触控单元中:N4 为光感晶体管 (Photo Sensor),N4 的栅极与源极连接,N1

截止, N2 导通, 输出耦合电压 V2, e 点的电势为 V1。

[0113] 第三阶段 : 对应时序图中的过程 3, 该过程中 EM 为高电平, Scan[1]、Scan[2] 为高电平, Scan[3] 为低电平, Vdata 为高电平 V2。该阶段包括第二像素结构中补偿单元放电过程、电容触控单元停滞以及光感触控单元的初始信号放大、采集过程, 图 5D 为像素电路在第二驱动阶段各晶体管的开闭示意图。其中 :

[0114] 在显示单元与补偿单元中 : 此时 T4、T8、DT2 导通, 第二像素结构沿图 5D 中路径及箭头方向放电, 由于此时 Vdata 的信号变为 V2, 所以放电的最终结果是 : a2 点电势为 $V2 - V_{th2}$, b2 点电势为 Vdd。

[0115] 在电容触控单元中 : 该阶段电容触控单元中的所有晶体管都截止, 电容触控单元处于停滞状态。

[0116] 在光感触控单元中 : 第二光式晶体管 N2 经过自身电势转换, 此时第四电容 C4 储存的电位差为定值, 当有光照射至此像素结构时, 第四光式晶体管 N4 (Photo Sensor) 接受到的光照强度增加, 充电电流增加。会将电压暂时储存在 C4 的两端。此时将放大过的存储信号传送到显示装置中的放大器进一步放大, 放大后的信号经过读取线传送至显示装置中的处理器进行数据计算、分析。如果在此阶段发生激光笔触控动作, 则处理器将触控前和触控后的光电信号强度的变化差值与无触控阈值进行比较, 依此判断是否有触摸 (光照射强度变化则表明为有触摸), Scan[3] 扫描信号横向采集 X 方向的信号, 确定 X 坐标 ; 并同时由读取线 (Read Line) 纵向采集 Y 方向的信号, 确定 Y 坐标。在该阶段中第二次使用读取线进行触控信号采集。

[0117] 发光阶段 : 对应时序图中的过程 4, 该过程中 EM 为低电平, Scan[1]、Scan[2]、Scan[3] 为高电平, Vdata 为低电平。包括第一像素结构、第二像素结构中发光单元的发光、电容触控停滞以及光感触控单元停滞, 图 5E 为像素电路在发光阶段各晶体管的开闭示意图。其中 :

[0118] 在显示单元与补偿单元中 : EM 信号拉低, 第一像素结构和第二像素结构同时接入 Vdd, 此时 T1、T9、DT1 导通, 第一像素结构沿图 5E 中路径及箭头方向为 OLED1 提供驱动电流 I_{OLED1} , OLED1 发光 ; T2、T10、DT2 导通, 第二像素结构沿图 5E 中路径及箭头方向为 OLED2 提供驱动电流 I_{OLED2} , OLED2 发光。

[0119] 根据晶体管的饱和电流公式, 流过 OLED1 的电流为 :

$$[0120] \quad I_{OLED1} = K(V_{GS} - V_{th})^2 = K[V_{dd} - (V_1 - V_{th1}) - V_{th1}]^2 = K(V_{dd} - V_1)^2$$

[0121] 同理可以得到, 流过 OLED2 的电流为 :

$$[0122] \quad I_{OLED2} = K(V_{dd} - V_2)^2$$

[0123] 从以上两个公式可见, 此时流经 OLED1、OLED2 的驱动电流不受各自驱动晶体管的阈值电压 V_{th} 的影响, 而只与 Vdata 有关, 彻底解决了驱动晶体管由于工艺制程及长时间的操作造成阈值电压漂移的问题, 消除其对驱动电流 I_{OLED} 的影响, 保证 OLED 的正常工作。

[0124] 在电容触控单元中 : 该阶段电容触控单元中的所有晶体管都截止, 电容触控单元处于停滞状态。

[0125] 在光感触控单元中 : 该阶段光感触控单元中的所有晶体管都截止, 光感触控单元处于停滞状态。

[0126] 在发光阶段中, 仅驱动单元、补偿单元与发光单元工作, 而电容触控单元和光感触

控单元均处于停滞状态,这样可以对发光单元的影响降到最低。

[0127] 在本实施例的像素电路中,通过共用一个补偿电路完成两个像素结构的驱动,从而大大压缩了补偿电路中的晶体管器件的个数,可大幅缩减像素点 (Pixel Pitch) 的大小并降低 IC 成本,从而获得更高的画质品质,以及获得更高的 PPI。

[0128] 另外,利用像素电路中数据线分时复用的方式,进一步将电容式触控功能、光感式触控功能与电压补偿整合在一起,体现了较高的产品附加值,使得显示屏本身不光满足手指触控的需要,同时对于激光笔等装置也有较好的触控识别功能;同时,上述像素电路中对于电容和光感两个单元的纵向信号扫描实现不用时域采集,这样就可以分时复用读取线,实现触控坐标信号采集,而且读取线恰好可以放置在像素结构的中间,节省布线空间进而获取更高的 PPI。

[0129] 实施例 2:

[0130] 本实施例提供一种显示装置,包括实施例 1 中的像素电路。

[0131] 在该显示装置中,包括成矩阵排列的多个像素结构,像素电路中相邻的第一像素结构与第二像素结构可以为同一像素单元的相邻子像素单元,也可以为相邻的不同像素单元的相邻子像素单元。根据显示装置中的像素设计,可以根据实际需要设计如图 6A 所示的相邻的第一像素结构与第二像素结构为同一像素单元的相邻子像素单元的像素排列方式,或者如图 6B 所示的相邻的第一像素结构与第二像素结构为相邻的不同像素单元的相邻子像素单元的像素排列方式。

[0132] 不管是上述的哪种排布方式,第一像素结构中的补偿单元、第二像素结构中的补偿单元以及电容触控单元、光感触控单元共用数据线,电容触控单元和光感触控单元共用读取线,既能满足驱动要求,又能节省布线空间,从而能实现更小的像素点,实现更精细的像素分辨率。

[0133] 这里应该理解的是,根据现有技术中常见的 RGB 像素排布方式,可以用图 6A、图 6B 任一所示的排布方式,即单一的驱动单元和补偿单元与其中一个触控单元(电容触控单元)构成一个子像素,余下的驱动单元和补偿单元与另一个触控单元(光感触控单元)构成一个子像素。其中,“C”代表电容触控单元,“P”代表光感触控单元,读取线示意在图中的左侧只是为了方便理解。

[0134] 根据触控分辨率的要求,这里具有“C”和“P”的子像素可以随意性的周期排布,只要使得分时复用的数据线与读取线隶属于同一像素单元即可。因此,很容易推知,当像素颜色为多于 RGB 三色排列时,例如,包括 RGBW 四色像素时,可以将子像素两两组合以形成成对设置的子像素结构,以便于将同一像素单元的相邻子像素单元形成实施例 1 中的第一像素结构与第二像素结构。

[0135] 该显示装置可以为:电子纸、手机、平板电脑、电视机、显示装置、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0136] 本实施例中的显示装置,采用实施例 1 所示例的像素电路,适用于多种触控方式,像素分辨率高,显示质量高,且体积小、寿命长。

[0137] 本发明中的像素电路通过将电容触控功能、光感触控功能整合为一体,提高了触控的灵活性;该像素电路还将相邻的子像素单元中的补偿单元组合为一个,使得相邻的子像素单元可以共用一条数据线(即一条 Data 控制两个驱动单元的补偿单元),从而共用一

个补偿单元来完成两个子像素单元的驱动,因此可以压缩补偿电路的晶体管个数以及数据线数量,可大幅缩减像素点 (Pixel Pitch) 大小并降低 IC 成本,从而获得更高的画质品质获得更高的 PPI。

[0138] 本发明中的像素电路中,还同时解决了像素点驱动晶体管由于工艺制程及长时间的操作造成阈值电压 (V_{th}) 不均一的问题,使得流过每个像素点中的 OLED 的电流不受 V_{th} 的影响,最终保证图像显示的均匀性;而且,补偿单元保证了像素电路在补偿阶段和缓冲阶段无电流通过 OLED,间接提高了 OLED 的使用寿命。

[0139] 可以理解的是,以上实施方式仅仅是为了说明本发明的原理而采用的示例性实施方式,然而本发明并不局限于此。对于本领域内的普通技术人员而言,在不脱离本发明的精神和实质的情况下,可以做出各种变型和改进,这些变型和改进也视为本发明的保护范围。

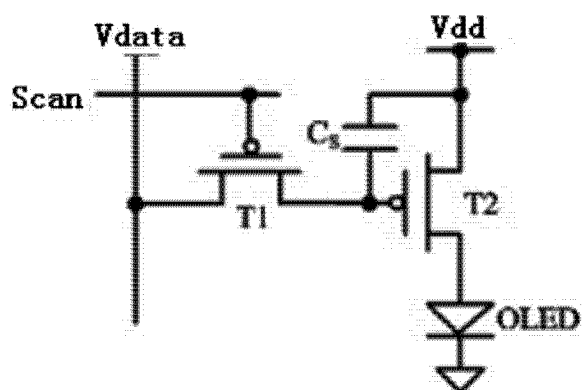


图 1

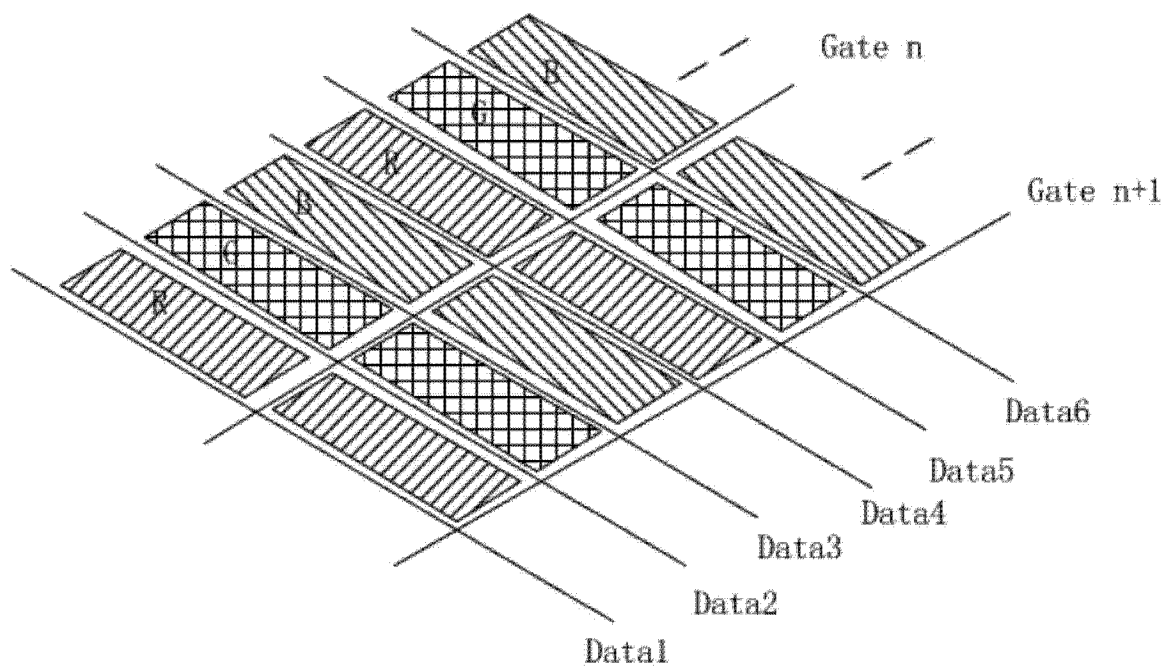


图 2

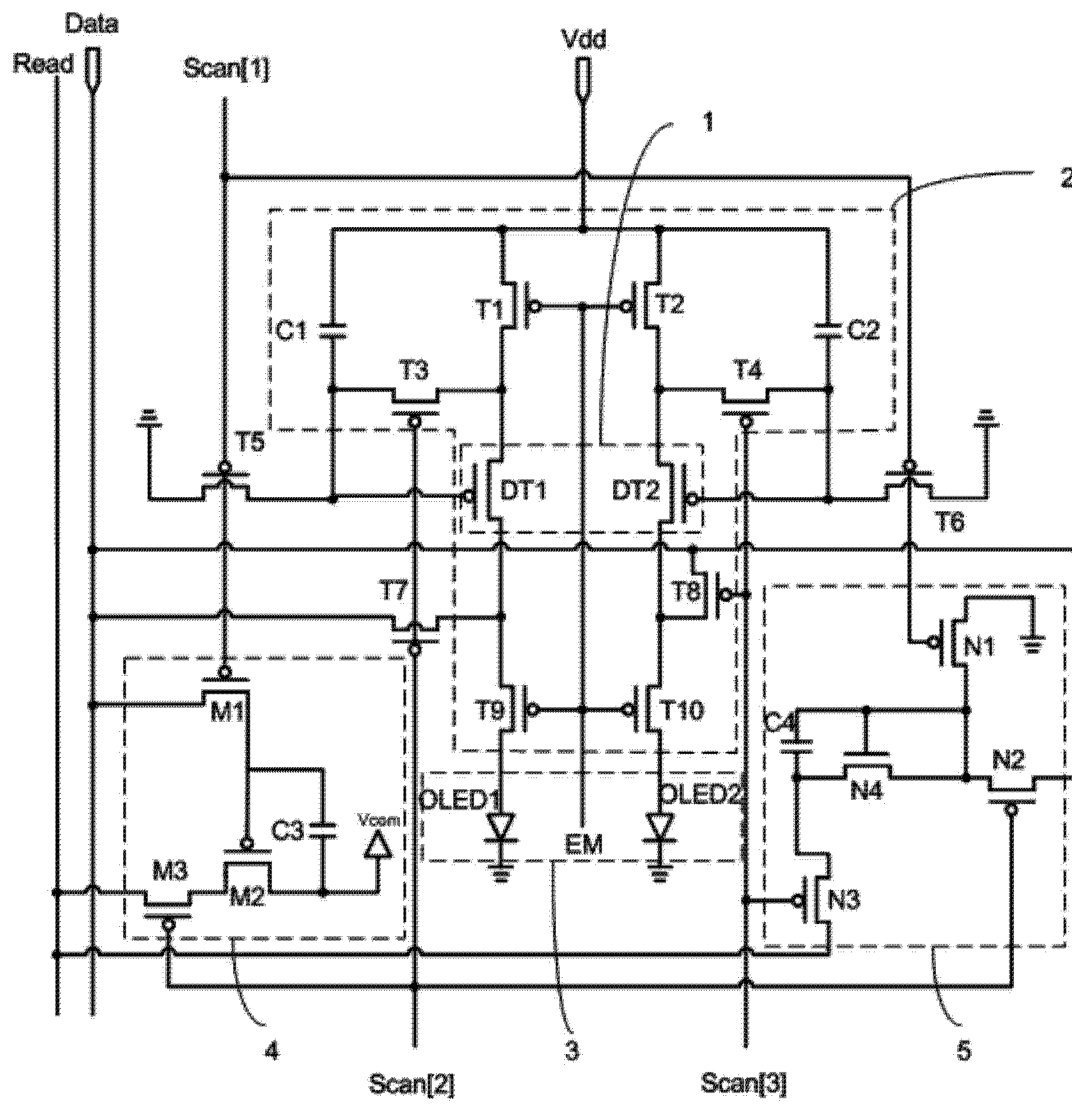


图 3

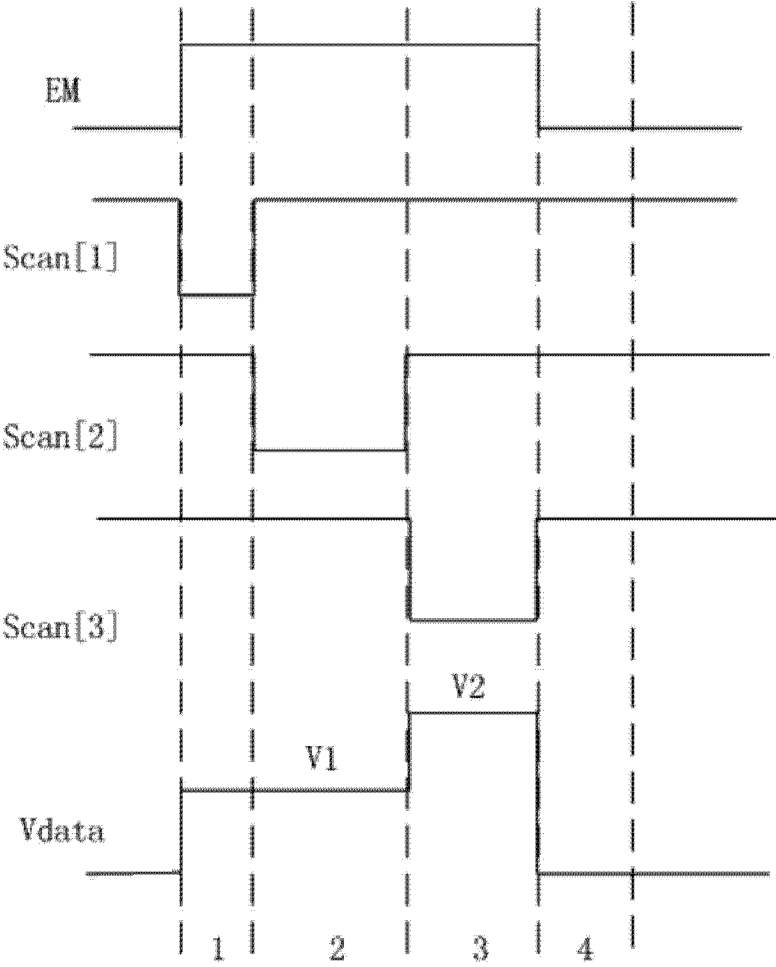


图 4

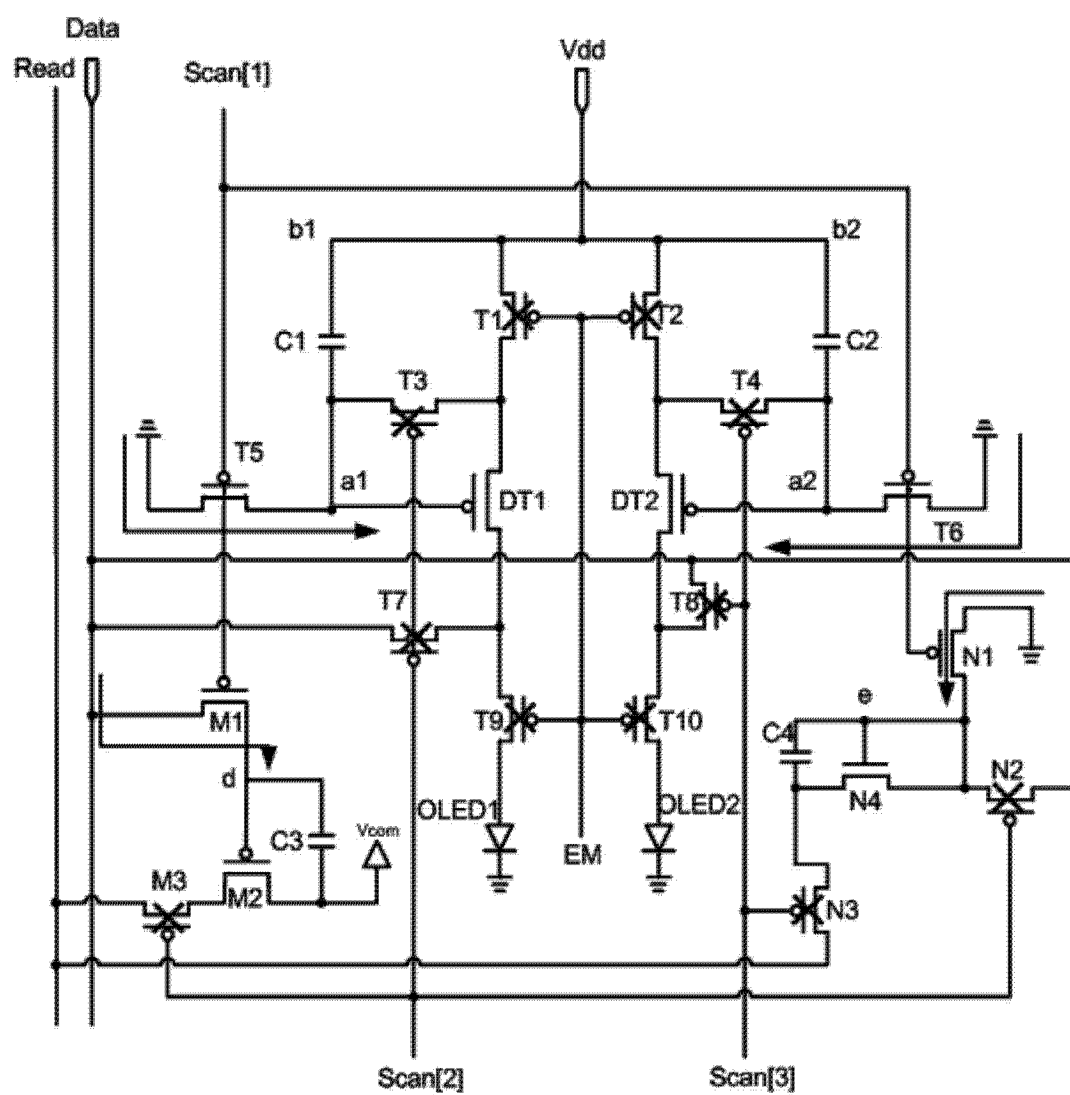


图 5A

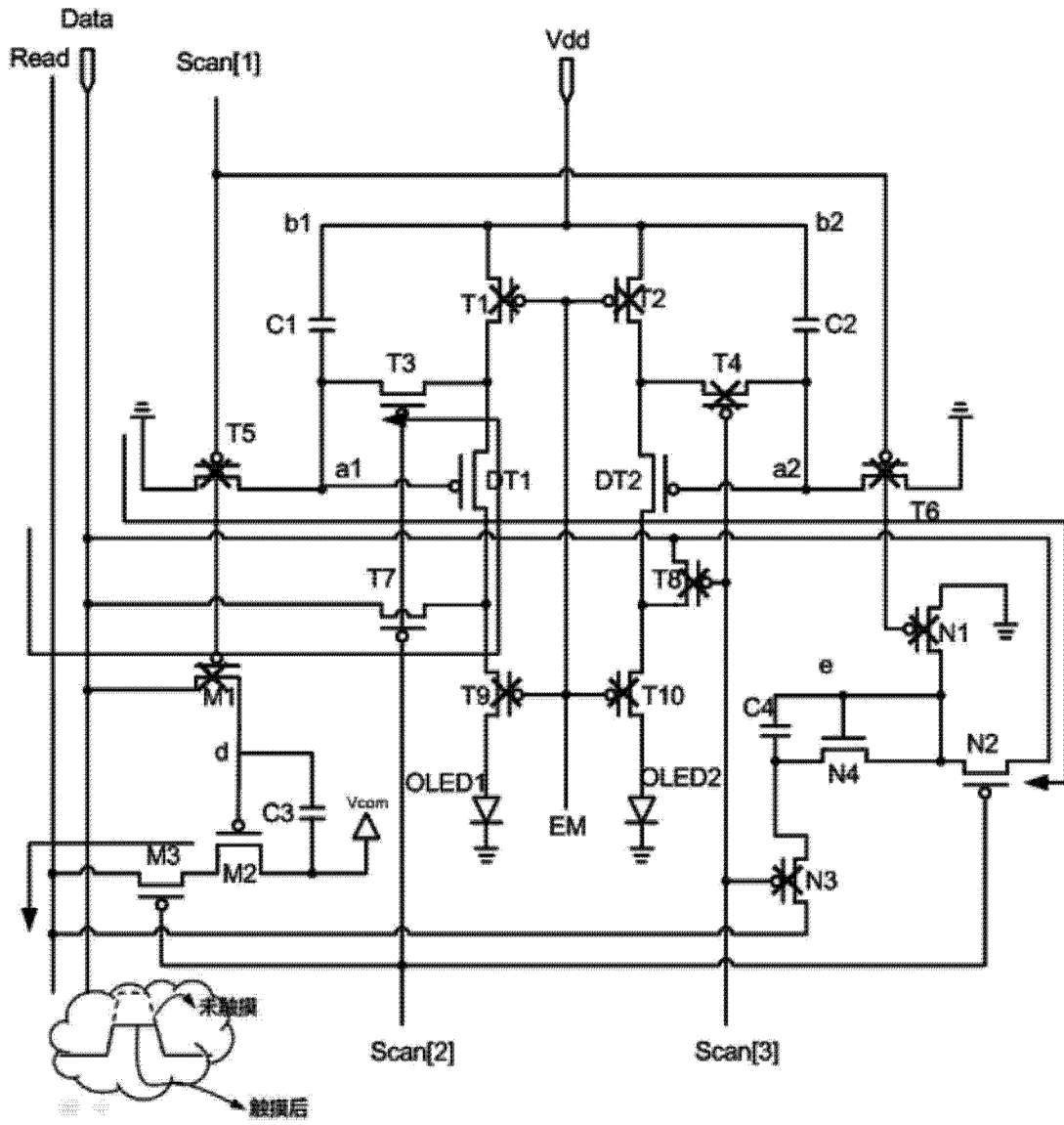


图 5B

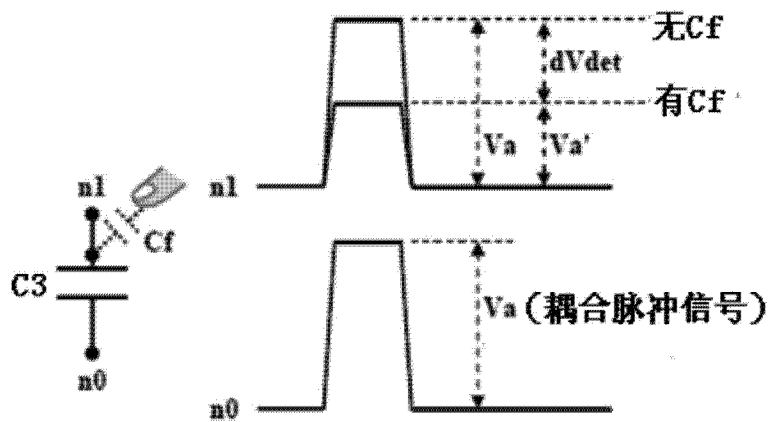


图 5C

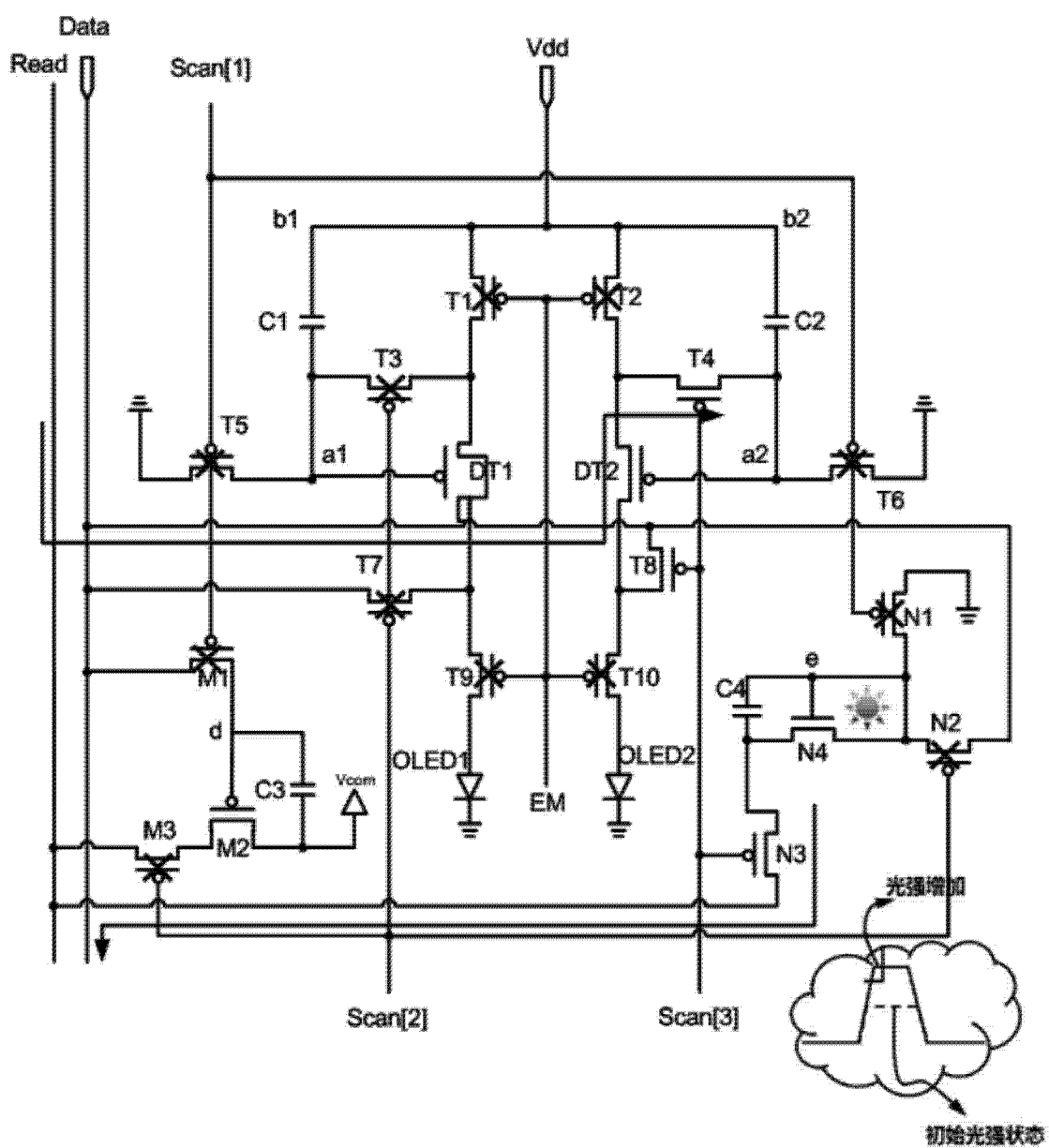


图 5D

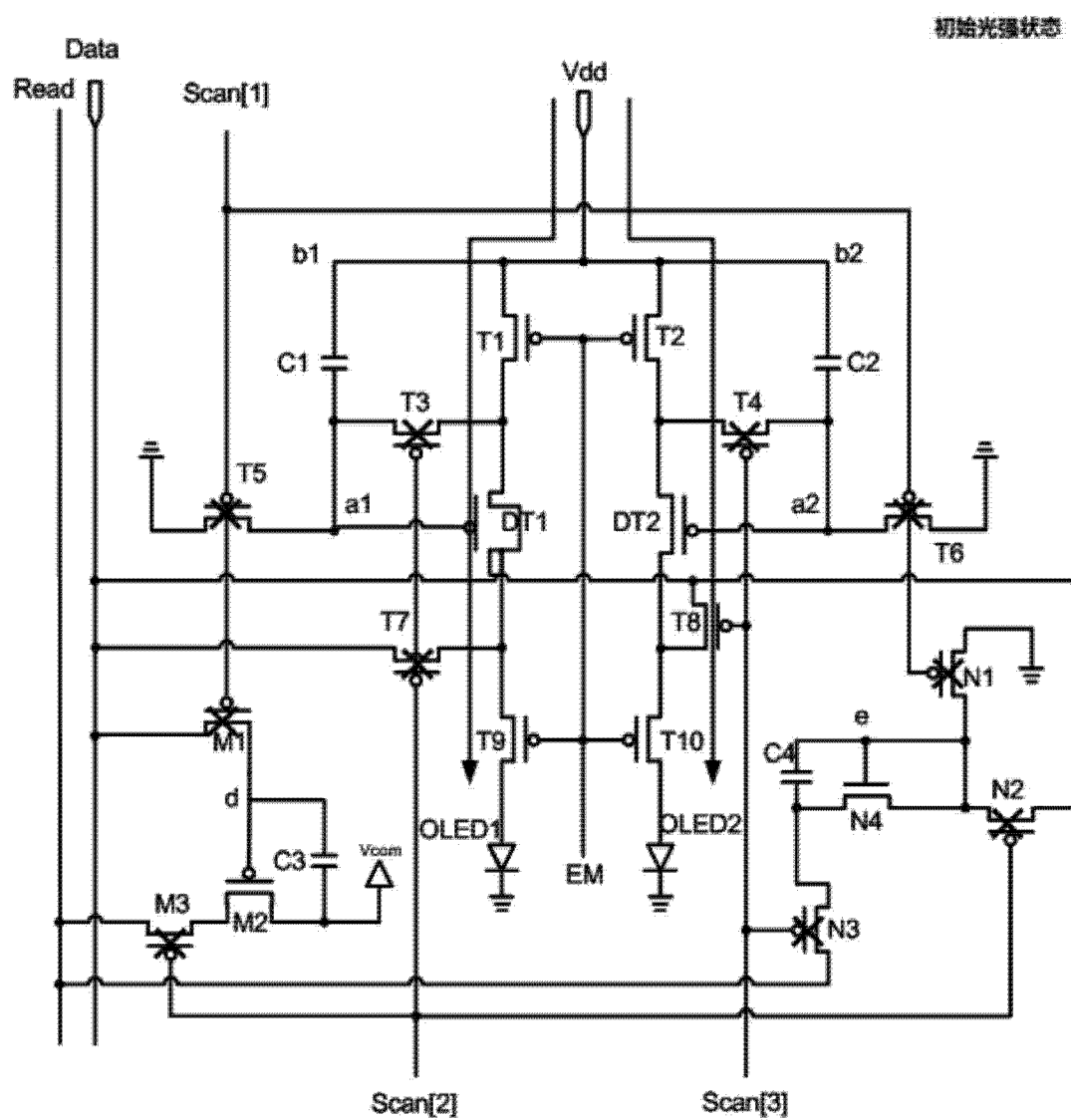


图 5E

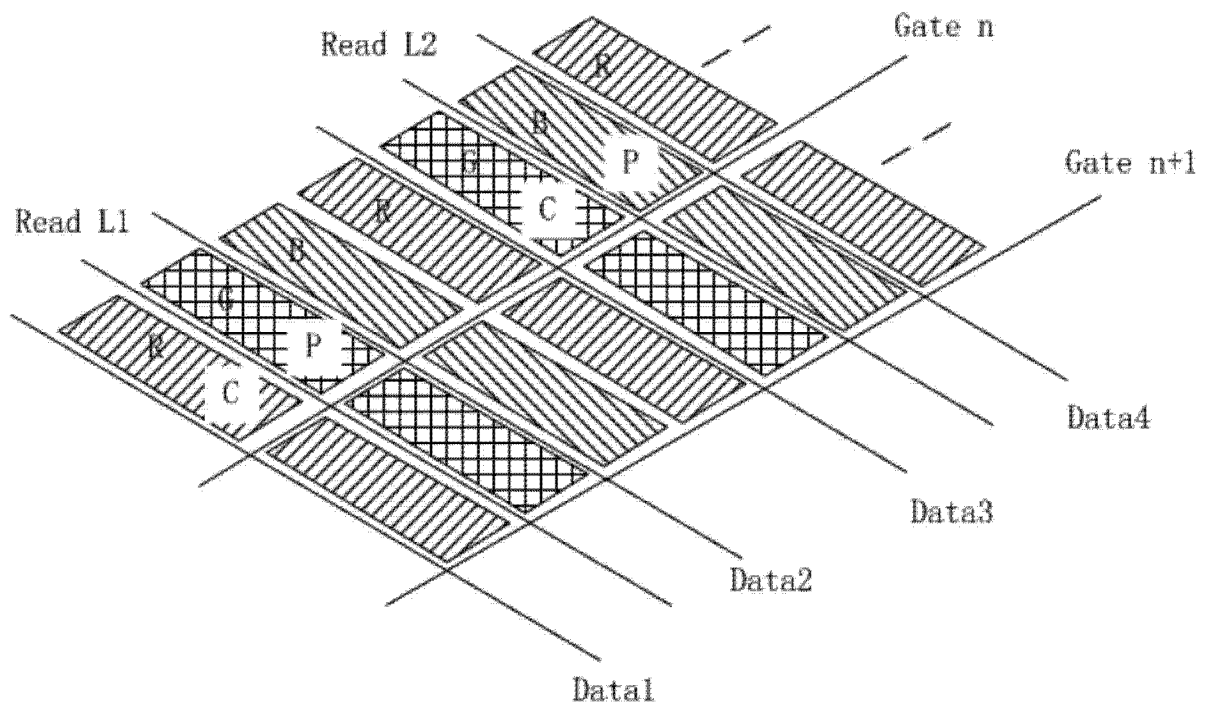


图 6A

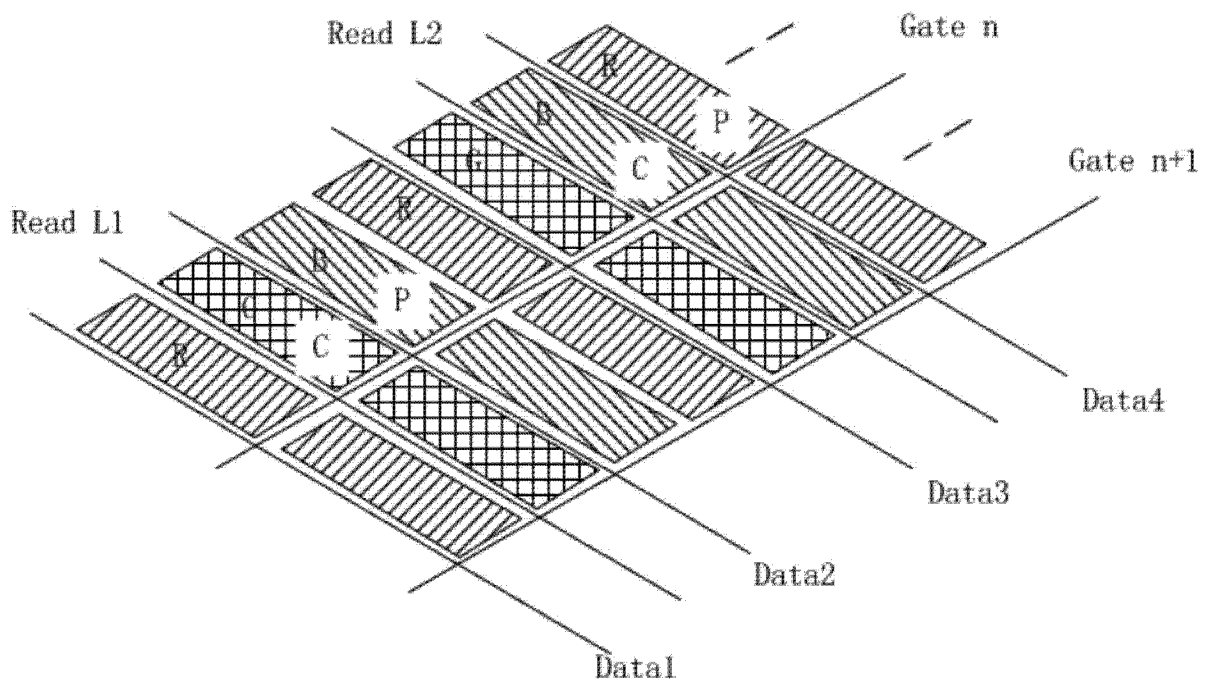


图 6B

专利名称(译)	像素电路及其驱动方法、显示装置		
公开(公告)号	CN104091559A	公开(公告)日	2014-10-08
申请号	CN201410276701.8	申请日	2014-06-19
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方光电科技有限公司		
[标]发明人	杨盛际		
发明人	杨盛际		
IPC分类号	G09G3/32 G09G3/3233		
CPC分类号	G06F3/0412 G06F3/04166 G06F3/042 G06F3/044 G06F2203/04105 G09G3/3233 G09G2300/0804 G09G2310/0262 G09G2360/14 H01L27/323 G06F3/0416		
代理人(译)	陈源		
其他公开文献	CN104091559B		
外部链接	Espacenet SIPO		

摘要(译)

本发明中的像素电路包括多个像素结构，像素结构包括驱动单元、补偿单元和发光单元，其中，相邻的第一像素结构和第二像素结构中，第一像素结构还包括电容触控单元，第二像素结构还包括光触控单元，且第一像素结构中的补偿单元、第二像素结构中的补偿单元以及电容触控单元、光触控单元共用数据线，电容触控单元和光触控单元共用读取线。该像素电路整合了电容触控功能、光触控功能，提高了触控的灵活性；且其中的补偿单元以及电容触控单元、光触控单元共用数据线，电容触控单元和光触控单元共用读取线，可大幅缩减像素点大小并降低IC成本，并能使得流过每个像素点中的OLED的电流不受 V_{th} 的影响，最终保证图像显示的均匀性。

