



(12) 实用新型专利

(10) 授权公告号 CN 202711665 U

(45) 授权公告日 2013. 01. 30

(21) 申请号 201220387411. 7

(22) 申请日 2012. 08. 06

(73) 专利权人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路 10 号

专利权人 成都京东方光电科技有限公司

(72) 发明人 李天马 祁小敬

(74) 专利代理机构 北京银龙知识产权代理有限公司

公司 11243

代理人 黄灿 赵爱军

(51) Int. Cl.

G09G 3/32 (2006. 01)

(ESM) 同样的发明创造已同日申请发明专利

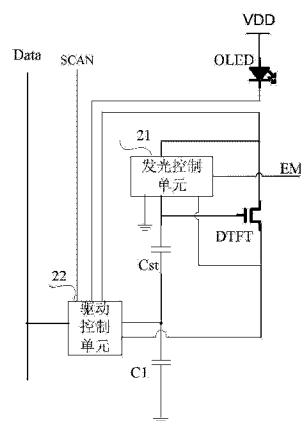
权利要求书 1 页 说明书 5 页 附图 3 页

(54) 实用新型名称

像素电路和有机发光显示器

(57) 摘要

本实用新型提供了一种像素电路和有机发光显示器。像素电路包括：驱动薄膜晶体管，栅极与存储电容的第一端连接，源极与发光控制单元的第一端连接，漏极与驱动控制单元的第一端连接；存储电容的第二端与第一电容的第一端连接；发光控制单元，第二端与驱动薄膜晶体管的栅极连接，第三端与驱动薄膜晶体管的漏极连接，第四端接地，控制端与发光控制线连接；驱动控制单元，第二端与有机发光二极管的阴极连接，第三端与驱动薄膜晶体管的源极连接，第四端与数据线连接，控制端与扫描线连接；第一电容的第二端接地；有机发光二极管与驱动电源的高电平输出端连接。本实用新型可以解决 AMOLED 面板亮度不均匀和亮度衰减的问题。



1. 一种像素电路,其特征在于,包括驱动薄膜晶体管、发光控制单元、驱动控制单元、存储电容、第一电容和有机发光二极管,其中,

所述驱动薄膜晶体管,栅极与所述存储电容的第一端连接,源极与所述发光控制单元的第一端连接,漏极与所述驱动控制单元的第一端连接;

所述存储电容的第二端与所述第一电容的第一端连接;

所述发光控制单元,第二端与所述驱动薄膜晶体管的栅极连接,第三端与所述驱动薄膜晶体管的漏极连接,第四端接地,控制端与发光控制线连接;

所述驱动控制单元,第二端与所述有机发光二极管的阴极连接,第三端与所述驱动薄膜晶体管的源极连接,第四端与数据线连接,控制端与扫描线连接;

所述第一电容的第二端接地;

所述有机发光二极管与驱动电源的高电平输出端连接。

2. 如权利要求 1 所述的像素电路,其特征在于,

所述发光控制单元包括第一薄膜晶体管和第二薄膜晶体管;

所述第一薄膜晶体管,栅极与发光控制线连接,源极与所述驱动薄膜晶体管的漏极连接,漏极与所述驱动薄膜晶体管的栅极连接;

所述第二薄膜晶体管,栅极与发光控制线连接,源极接地,漏极与所述驱动薄膜晶体管的源极连接。

3. 如权利要求 2 所述的像素电路,其特征在于,

所述驱动控制单元包括第三薄膜晶体管、第四薄膜晶体管和第五薄膜晶体管;

所述第三薄膜晶体管,栅极与扫描线连接,源极与数据线连接,漏极与所述存储电容的第二端连接;

所述第四薄膜晶体管,栅极与扫描线连接,源极与所述有机发光二极管的阴极连接,漏极与所述驱动薄膜晶体管的漏极连接;

所述第五薄膜晶体管,栅极与扫描线连接,源极与所述存储电容的第二端连接,漏极与所述驱动薄膜晶体管的源极连接。

4. 如权利要求 3 所述的像素电路,其特征在于,

所述第一薄膜晶体管和所述第四薄膜晶体管是 p 型 TFT,所述第二薄膜晶体管、所述第三薄膜晶体管和所述第五薄膜晶体管是 n 型 TFT。

5. 一种有机发光显示器,其特征在于,包括如权利要求 1 至 4 中任一权利要求所述的像素电路。

像素电路和有机发光显示器

技术领域

[0001] 本实用新型涉及有机发光显示领域,尤其涉及一种像素电路和有机发光显示器。

背景技术

[0002] 现有的像素单元驱动电路如图 1 所示,该驱动电路包括两个晶体管和一个电容,其中一个晶体管为开关管 T1,由扫描线输出的扫描信号 Vscan 所控制,目的是为了控制数据线 Data 上的数据信号 Vdata 的输入,另一个晶体管为驱动管 T2,控制 OLED (有机发光二极管,Organic Light-Emitting Diode) 发光;Cs 为存储电容,用于在非扫描期间维持对驱动管 T2 所施加的电压,上述电路被称为 2T1C 像素单元驱动电路。

[0003] AMOLED 能够发光是由驱动晶体管在饱和状态时产生的电流所驱动,因为输入相同的灰阶电压时,所述驱动晶体管的不同的阈值电压会导致产生不同的驱动电流,造成电流的不一致性。而 LTPS (Low Temperature Poly-silicon,低温多晶硅技术) 制程上阈值电压 Vth 的均匀性非常差,同时 Vth 也有漂移,因此传统的 2T1C 像素单元驱动电路的亮度均匀性一直很差。

实用新型内容

[0004] 本实用新型的主要目的在于提供一种像素电路及其驱动方法和有机发光显示器,以提高有机发光显示器的亮度均匀度。

[0005] 为了达到上述目的,本实用新型提供了一种像素电路,包括驱动薄膜晶体管、发光控制单元、驱动控制单元、存储电容、第一电容和有机发光二极管,其中,

[0006] 所述驱动薄膜晶体管,栅极与所述存储电容的第一端连接,源极与所述发光控制单元的第一端连接,漏极与所述驱动控制单元的第一端连接;

[0007] 所述存储电容的第二端与所述第一电容的第一端连接;

[0008] 所述发光控制单元,第二端与所述驱动薄膜晶体管的栅极连接,第三端与所述驱动薄膜晶体管的漏极连接,第四端接地,控制端与发光控制线连接;

[0009] 所述驱动控制单元,第二端与所述有机发光二极管的阴极连接,第三端与所述驱动薄膜晶体管的源极连接,第四端与数据线连接,控制端与扫描线连接;

[0010] 所述第一电容的第二端接地;

[0011] 所述有机发光二极管与驱动电源的高电平输出端连接。

[0012] 实施时,所述发光控制单元包括第一薄膜晶体管和第二薄膜晶体管;

[0013] 所述第一薄膜晶体管,栅极与发光控制线连接,源极与所述驱动薄膜晶体管的漏极连接,漏极与所述驱动薄膜晶体管的栅极连接;

[0014] 所述第二薄膜晶体管,栅极与发光控制线连接,源极接地,漏极与所述驱动薄膜晶体管的源极连接。

[0015] 实施时,所述驱动控制单元包括第三薄膜晶体管、第四薄膜晶体管和第五薄膜晶体管;

[0016] 所述第三薄膜晶体管,栅极与扫描线连接,源极与数据线连接,漏极与所述存储电容的第二端连接;

[0017] 所述第四薄膜晶体管,栅极与扫描线连接,源极与所述有机发光二极管的阴极连接,漏极与所述驱动薄膜晶体管的漏极连接;

[0018] 所述第五薄膜晶体管,栅极与扫描线连接,源极与所述存储电容的第二端连接,漏极与所述驱动薄膜晶体管的源极连接。

[0019] 实施时,所述第一薄膜晶体管和所述第四薄膜晶体管是 p 型 TFT,所述第二薄膜晶体管、所述第三薄膜晶体管和所述第五薄膜晶体管是 n 型 TFT。

[0020] 本实用新型还提供了一种有机发光显示器,包括上述的像素电路。

[0021] 与现有技术相比,本实用新型所述的像素电路和有机发光显示器,通过驱动控制单元控制驱动薄膜晶体管的栅源电压补偿驱动 OLED 的驱动薄膜晶体管的阈值电压,从而解决 AMOLED 面板亮度不均匀和亮度衰减的问题。

附图说明

[0022] 图 1 是现有的 2T1C 像素单元驱动电路的电路图;

[0023] 图 2 是本实用新型所述的像素电路的第一实施例的电路图;

[0024] 图 3 是本实用新型所述的像素电路的第二实施例的电路图;

[0025] 图 4 是本实用新型所述的像素电路的第一实施例和第二实施例在第一阶段、第二阶段、第三阶段的信号时序图;

[0026] 图 5A 是本实用新型所述的像素电路的第二实施例在第一时间段的等效电路图;

[0027] 图 5B 是本实用新型所述的像素电路的第二实施例在第二时间段的等效电路图;

[0028] 图 5C 是本实用新型所述的像素电路的第二实施例在第三时间段的等效电路图。

具体实施方式

[0029] 本实用新型提供了一种像素电路和有机发光显示器,利用二极管接法(Diode Connection)并通过控制存储电容放电以使得驱动薄膜晶体管的栅源电压补偿驱动 OLED 的驱动薄膜晶体管的阈值电压,从而解决 OLED 面板亮度不均匀和亮度衰减的问题。

[0030] 如图 2 所示,本实用新型所述的像素电路的第一实施例包括驱动薄膜晶体管 DTFT、发光控制单元 21、驱动控制单元 22、存储电容 Cst、第一电容 C1 和有机发光二极管 OLED,其中,

[0031] 所述驱动薄膜晶体管 DTFT,栅极与所述存储电容 Cst 的第一端连接,源极与所述发光控制单元 21 的第一端连接,漏极与所述驱动控制单元 22 的第一端连接;

[0032] 所述存储电容 Cst 的第二端与所述第一电容 C1 的第一端连接;

[0033] 所述发光控制单元 21,第二端与所述驱动薄膜晶体管 DTFT 的栅极连接,第三端与所述驱动薄膜晶体管 DTFT 的漏极连接,第四端接地,控制端与发光控制线 EM 连接;

[0034] 所述驱动控制单元 22,第二端与所述有机发光二极管 OLED 的阴极连接,第三端与所述驱动薄膜晶体管 DTFT 的源极连接,第四端与数据线 Data 连接,控制端与扫描线 SCAN 连接;

[0035] 所述第一电容 C1 的第二端接地;

[0036] 所述有机发光二极管 OLED 与驱动电源的高电平输出端 VDD 连接；

[0037] 所述驱动电源的高电平输出端输出 VDD, 所述数据线 Data 输出数据电压 Vdata, 所述发光控制线 EM 输出 V_{EM} , 所述扫描线 SCAN 输出 V_{SCAN} 。

[0038] 本实用新型所述的像素电路的第一实施例在工作时,

[0039] 在第一时间段, 即预充电阶段: V_{SCAN} 、 V_{EM} 为低电平, 所述发光控制单元 21 控制导通所述驱动薄膜晶体管 DTFT 的栅极与漏极之间的连接, 所述驱动控制单元 22 控制导通所述驱动薄膜晶体管 DTFT 的漏极与所述 OLED 之间的连接; 此时, 所述驱动薄膜晶体管 DTFT 进入饱和状态, 实为一个二极管;

[0040] 在第二时间段, 即数据写入阶段: V_{SCAN} 为高电平, V_{EM} 为低电平, 所述驱动控制单元 22 控制断开所述驱动薄膜晶体管 DTFT 的漏极与所述 OLED 之间的连接, 控制导通数据线 Data 与所述存储电容 Cst 的第二端之间的连接, 并控制导通所述存储电容 Cst 的第二端与所述驱动薄膜晶体管 DTFT 的源极之间的连接, 数据电压 Vdata 写入, 所述存储电容 Cst 的第一端与第二端之间的电压差值为 V_{th} , 此时所述驱动薄膜晶体管 DTFT 的栅极电压为 $Vdata+V_{th}$, 所述驱动薄膜晶体管 DTFT 的源极电压为 Vdata, 其中, V_{th} 为所述驱动薄膜晶体管 DTFT 的阈值电压;

[0041] 在第三时间段, 即 OLED 发光阶段, V_{SCAN} 为低电平, V_{EM} 为高电平, 所述驱动控制单元 22 控制导通所述驱动薄膜晶体管 DTFT 的漏极与所述 OLED 之间的连接; 所述发光控制单元 21 控制导通所述驱动薄膜晶体管 DTFT 的源极与地端的连接, 此时所述驱动薄膜晶体管 DTFT 的栅极电压仍为 $Vdata+V_{th}$, 所述驱动薄膜晶体管 DTFT 的栅源电压 $V_{gs}=Vdata+V_{th}$, 同时流过所述驱动薄膜晶体管 DTFT 的电流 $I=K(V_{gs}-V_{th})^2=K(Vdata+V_{th}-V_{th})^2=K(Vdata)^2$;

[0042] 其中, K 为 DTFT 的电流系数;

$$[0043] \quad K = C_{ox} \cdot \mu \cdot \frac{W}{L};$$

[0044] μ 、 C_{ox} 、W、L 分别为 DTFT 的场效应迁移率, 栅绝缘层单位面积电容、沟道宽度、长度;

[0045] 如此消除了驱动薄膜晶体管 DTFT 的 V_{th} 的影响, 这样就可以改善电流的均匀性, 达到亮度的均匀。

[0046] 本实用新型所述的像素电路的第二实施例基于本实用新型所述的像素电路的第一实施例。如图 3 所示, 在本实用新型所述的像素电路的第二实施例中, 所述发光控制单元 21 包括第一薄膜晶体管 T1 和第二薄膜晶体管 T2, 所述驱动控制单元 22 包括第三薄膜晶体管 T3、第四薄膜晶体管 T4 和第五薄膜晶体管 T5, 其中,

[0047] 所述第一薄膜晶体管 T1, 栅极与发光控制线 EM 连接, 源极与所述驱动薄膜晶体管 DTFT 的漏极连接, 漏极与所述驱动薄膜晶体管 DTFT 的栅极连接;

[0048] 所述第二薄膜晶体管 T2, 栅极与发光控制线 EM 连接, 源极接地, 漏极与所述驱动薄膜晶体管 DTFT 的源极连接;

[0049] 所述第三薄膜晶体管 T3, 栅极与扫描线 SCAN 连接, 源极与数据线 Data 连接, 漏极与所述存储电容 Cst 的第二端连接;

[0050] 所述第四薄膜晶体管 T4, 栅极与扫描线 SCAN 连接, 源极与所述有机发光二极管 OLED 的阴极连接, 漏极与所述驱动薄膜晶体管 DTFT 的漏极连接;

[0051] 所述第五薄膜晶体管 T5, 栅极与扫描线 SCAN 连接, 源极与所述存储电容 Cst 的第二端连接, 漏极与所述驱动薄膜晶体管 DTFT 的源极连接;

[0052] 其中, 所述第一薄膜晶体管 T1 和所述第四薄膜晶体管 T4 是 p 型 TFT, 所述第二薄膜晶体管 T2、所述第三薄膜晶体管 T3 和所述第五薄膜晶体管 T5 是 n 型 TFT。

[0053] 图 4 是本实用新型所述的驱动电路的第一实施例和第二实施例在第一阶段、第二阶段、第三阶段的 V_{SCAN} 、 V_{EM} 、Vdata 的时序图, 在图 4 中, 1、2、3 分别指示的是第一阶段、第二阶段、第三阶段。

[0054] 如图 4 所示, 本实用新型所述的像素电路的第二实施例在工作时,

[0055] 在第一时间段, 即预充电阶段: V_{SCAN} 、 V_{EM} 为低电平, 所述第一薄膜晶体管 T1 控制导通所述驱动薄膜晶体管 DTFT 的栅极与漏极之间的连接, 所述第四薄膜晶体管 T4 控制导通所述驱动薄膜晶体管 DTFT 的漏极与所述 OLED 之间的连接; 此时, 所述驱动薄膜晶体管 DTFT 进入饱和状态, 实为一个二极管;

[0056] 在第二时间段, 即数据写入阶段: V_{SCAN} 为高电平, V_{EM} 为低电平, 所述第四薄膜晶体管 T4 控制断开所述驱动薄膜晶体管 DTFT 的漏极与所述 OLED 之间的连接, 所述第三薄膜晶体管 T3 控制导通数据线 Data 与所述存储电容 Cst 的第二端之间的连接, 所述第五薄膜晶体管 T5 控制导通所述存储电容 Cst 的第二端与所述驱动薄膜晶体管 DTFT 的源极之间的连接, 数据电压 Vdata 写入, 所述存储电容 Cst 的第一端与第二端之间的电压差值为 V_{th} , 此时所述驱动薄膜晶体管 DTFT 的栅极电压为 $V_{data}+V_{th}$, 所述驱动薄膜晶体管 DTFT 的源极电压为 Vdata, 其中, V_{th} 为所述驱动薄膜晶体管 DTFT 的阈值电压;

[0057] 在第三时间段, 即 OLED 发光阶段, V_{SCAN} 为低电平, V_{EM} 为高电平, 所述第四薄膜晶体管 T4 控制导通所述驱动薄膜晶体管 DTFT 的漏极与所述 OLED 之间的连接; 所述第二薄膜晶体管 T2 控制导通所述驱动薄膜晶体管 DTFT 的源极与地端的连接, 此时所述驱动薄膜晶体管 DTFT 的栅极电压仍为 $V_{data}+V_{th}$, 所述驱动薄膜晶体管 DTFT 的栅源电压 $V_{gs}=V_{data}+V_{th}$, 同时流过所述驱动薄膜晶体管 DTFT 的电流 $I=K(V_{gs}-V_{th})^2=K(V_{data}+V_{th}-V_{th})^2=K(V_{data})^2$;

[0058] 其中, K 为 DTFT 的电流系数;

$$[0059] \quad K = C_{ox} \cdot \mu \cdot \frac{W}{L};$$

[0060] μ 、 C_{ox} 、W、L 分别为 DTFT 的场效应迁移率, 栅绝缘层单位面积电容、沟道宽度、长度;

[0061] 如此消除了驱动薄膜晶体管 DTFT 的 V_{th} 的影响, 这样就可以改善电流的均匀性, 达到亮度的均匀。

[0062] 本实用新型可以替代的实施例中, 薄膜晶体管还可以由三极管, MOS 管 (MOSFET, Metal-Oxide-Semiconductor Field-Effect-Transistor) 等来代替, 可以实现相同的功能。

[0063] 本实用新型所述的像素电路采用 6T2C 电路通过补偿 DTFT 的 V_{th} , 以使得 DTFT 的驱动电流 $I=K \times (V_{gs}-V_{th})^2$ 或 $I=K(V_{gs}+V_{th})^2$ 与 V_{th} 无关, 达到电流一致, 改善均匀性。

[0064] 本实用新型还提供了一种有机发光显示器, 包括上述像素电路。

[0065] 以上说明对本实用新型而言只是说明性的, 而非限制性的, 本领域普通技术人员

理解,在不脱离所附权利要求所限定的精神和范围的情况下,可做出许多修改、变化或等效,但都将落入本实用新型的保护范围内。

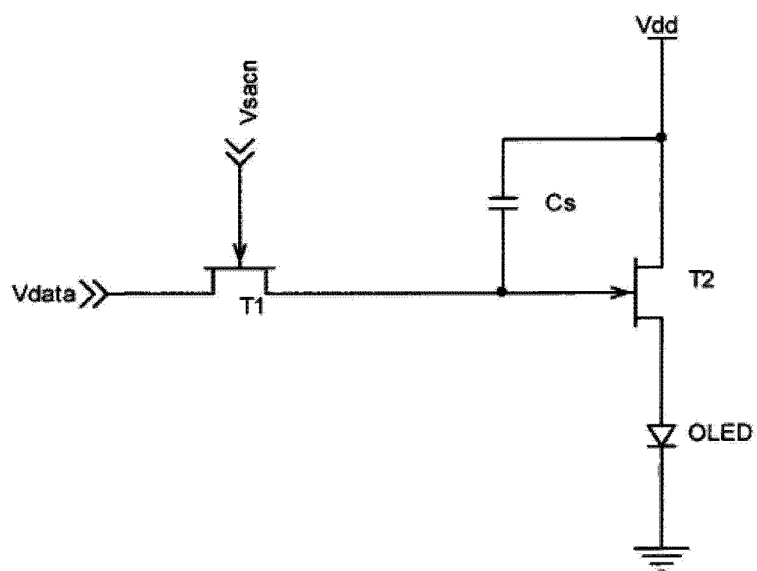


图 1

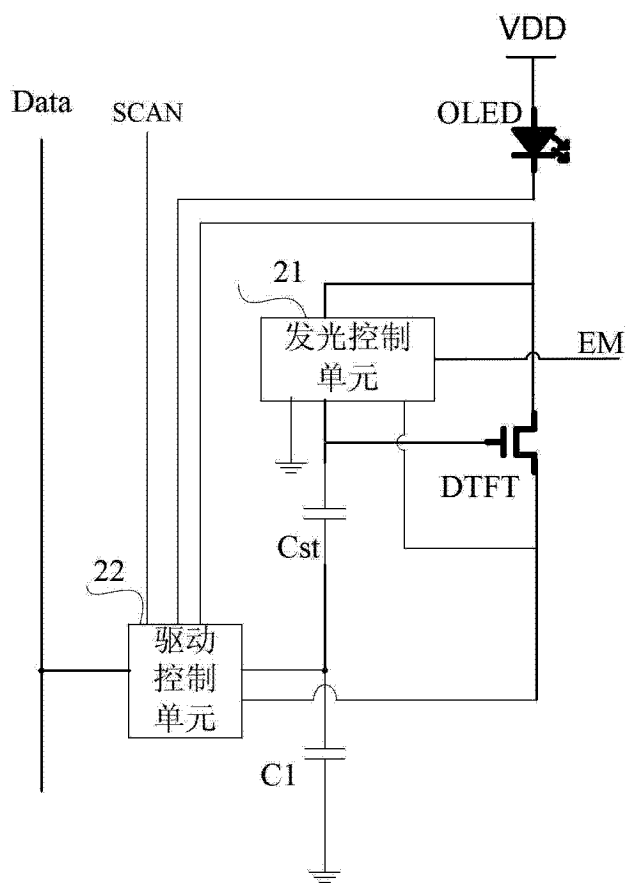


图 2

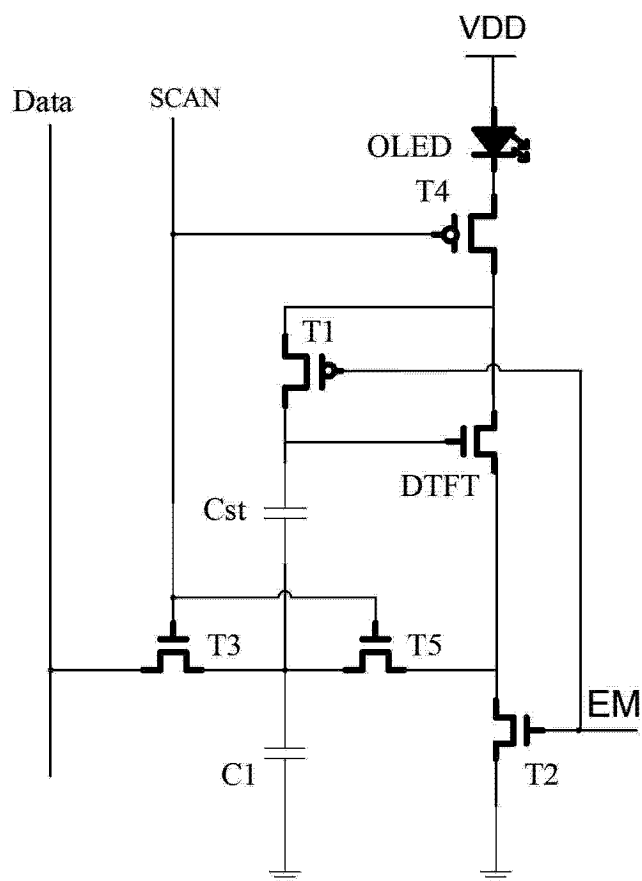


图 3

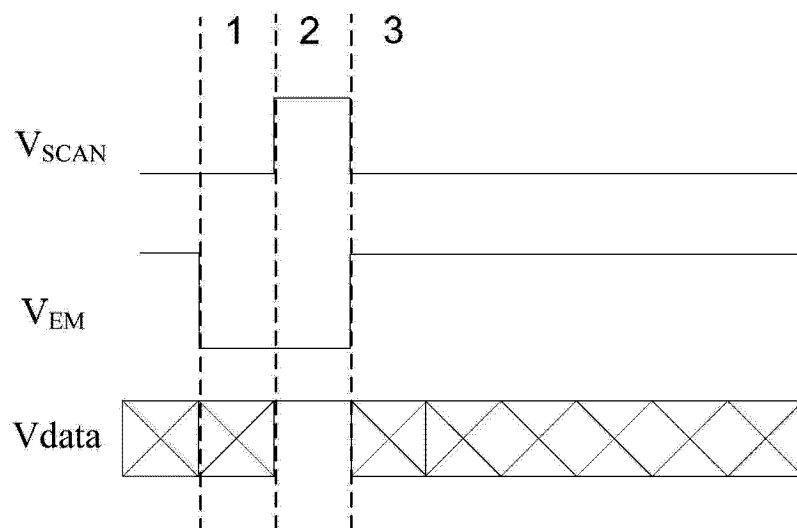


图 4

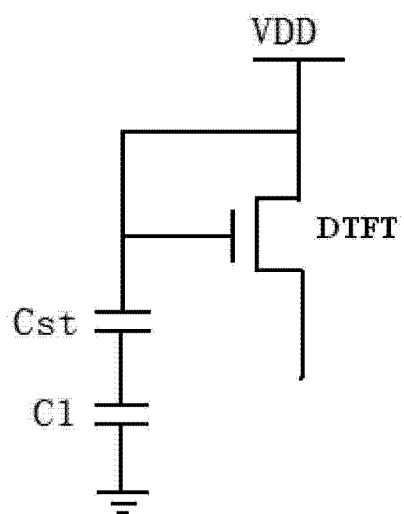


图 5A

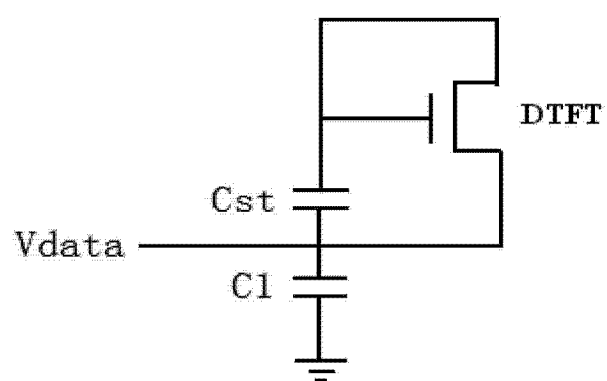


图 5B

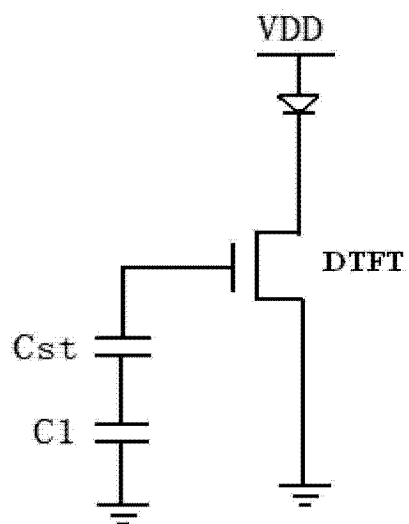


图 5C

专利名称(译)	像素电路和有机发光显示器		
公开(公告)号	CN202711665U	公开(公告)日	2013-01-30
申请号	CN201220387411.7	申请日	2012-08-06
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
[标]发明人	李天马 祁小敬		
发明人	李天马 祁小敬		
IPC分类号	G09G3/32 G09G3/3258		
代理人(译)	黄灿 赵爱军		
外部链接	Espacenet SIPO		

摘要(译)

本实用新型提供了一种像素电路和有机发光显示器。像素电路包括：驱动薄膜晶体管，栅极与存储电容的第一端连接，源极与发光控制单元的第一端连接，漏极与驱动控制单元的第一端连接；存储电容的第二端与第一电容的第一端连接；发光控制单元，第二端与驱动薄膜晶体管的栅极连接，第三端与驱动薄膜晶体管的漏极连接，第四端接地，控制端与发光控制线连接；驱动控制单元，第二端与有机发光二极管的阴极连接，第三端与驱动薄膜晶体管的源极连接，第四端与数据线连接，控制端与扫描线连接；第一电容的第二端接地；有机发光二极管与驱动电源的高电平输出端连接。本实用新型可以解决AMOLED面板亮度不均匀和亮度衰减的问题。

