



(12)发明专利申请

(10)申请公布号 CN 111384070 A

(43)申请公布日 2020.07.07

(21)申请号 202010218958.3

(22)申请日 2020.03.25

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

申请人 福州京东方光电科技有限公司

(72)发明人 曾勇 林滨 陈周煜 李梁梁

(74)专利代理机构 北京正理专利代理有限公司
11257

代理人 付生辉

(51)Int.Cl.

H01L 27/12(2006.01)

H01L 21/77(2017.01)

H01L 27/32(2006.01)

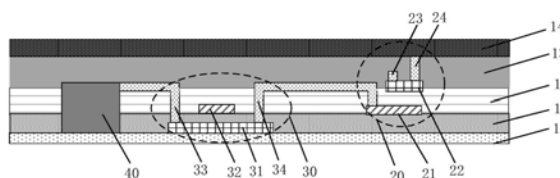
权利要求书2页 说明书7页 附图2页

(54)发明名称

一种像素结构、阵列基板、显示装置和制作方法

(57)摘要

本发明公开了一种像素结构、阵列基板、显示装置和制作方法,所述像素结构包括层叠设置在衬底上的驱动电路和电致发光器件,所述驱动电路包括第一薄膜晶体管、第二薄膜晶体管和稳压器件,其中所述第一薄膜晶体管为低温多晶硅薄膜晶体管,所述第二薄膜晶体管为氧化物薄膜晶体管,所述稳压器件包括第一端和第二端,所述第一端与输入的数据线电连接,所述第二端与所述第一薄膜晶体管的源极或漏极电连接,用于稳定输入所述第一薄膜晶体管的源极或漏极的电压。本发明提供的实施例通过稳压器件有效避免因数据线引入的低电压导致第一薄膜晶体管漏电的问题,解决现有技术中存在的问题,从而避免显示不良,有效提高显示装置的显示效果,具有广泛的应用前景。



1. 一种像素结构,包括层叠设置在衬底上的驱动电路和电致发光器件,其特征在于,所述驱动电路包括第一薄膜晶体管、第二薄膜晶体管和稳压器件,其中

所述第一薄膜晶体管为低温多晶硅薄膜晶体管,响应于输入的控制信号将输入的数据信号传输至所述第二薄膜晶体管;

所述第二薄膜晶体管为氧化物薄膜晶体管,响应于所述数据信号驱动所述电致发光器件发光;

所述稳压器件包括第一端和第二端,所述第一端与输入所述数据信号的数据线电连接,所述第二端与所述第一薄膜晶体管的源极或漏极电连接,用于稳定输入所述第一薄膜晶体管的源极或漏极的电压。

2. 根据权利要求1所述的像素结构,其特征在于,所述稳压器件为第三薄膜晶体管,所述第三薄膜晶体管的源极或漏极中的一个与栅极电连接。

3. 根据权利要求2所述的像素结构,其特征在于,所述第三薄膜晶体管的有源层为C轴对称的铟镓锌氧化物。

4. 根据权利要求1-3中任一项所述的像素结构,其特征在于,所述第二薄膜晶体管为底栅结构、所述第一薄膜晶体管和第三薄膜晶体管为顶栅结构。

5. 根据权利要求4所述的像素结构,其特征在于,包括:

衬底;

设置在所述衬底上的所述第一薄膜晶体管的第一有源层和所述第三薄膜晶体管的第三有源层;

覆盖所述第一有源层、第三有源层和衬底的层间介质层;

设置在所述层间介质层上的第一薄膜晶体管的第一栅极、所述第二薄膜晶体管的第二栅极和所述第三薄膜晶体管的第三栅极;

覆盖所述第一栅极、第二栅极和第三栅极和层间介质层的栅绝缘层;

设置在所述栅绝缘层上的所述第二薄膜晶体管的第二有源层;

设置在所述栅绝缘层上的所述第一薄膜晶体管的第一源极和第一漏极、所述第三薄膜晶体管的第三源极和第三漏极、以及设置在所述第二有源层上的所述第二薄膜晶体管的第二源极和第二漏极,所述第三源极和第三漏极中的一个通过贯通至所述第三栅极的过孔与所述第三栅极电连接,所述第三源极和第三漏极中的另一个与所述第一薄膜晶体管的第一源极和第一漏极中的一个电连接;

覆盖所述第一源极和第一漏极、第二源极和第二漏极、第二有源层、第三源极和第三漏极、以及栅绝缘层的平坦化层;

设置在所述平坦化层上的所述电致发光器件。

6. 根据权利要求1所述的像素结构,其特征在于,所述稳压器件为二极管。

7. 一种阵列基板,其特征在于,包括阵列排布的如权利要求1-6中任一项所述的像素结构。

8. 一种显示装置,其特征在于,包括如权利要求7所述的阵列基板。

9. 一种制作如权利要求7所述的阵列基板的制作方法,其特征在于,包括:

在衬底上形成驱动电路,所述驱动电路包括第一薄膜晶体管、第二薄膜晶体管和稳压器件,其中所述第一薄膜晶体管为低温多晶硅薄膜晶体管响应于输入的控制信号将输入的

数据信号传输至所述第二薄膜晶体管,所述第二薄膜晶体管为氧化物薄膜晶体管响应于所述数据信号驱动所述电致发光器件发光,所述稳压器件包括第一端和第二端,所述第一端与输入所述数据信号的所述数据线电连接,所述第二端与所述第一薄膜晶体管的源极或漏极电连接;

在所述驱动电路上形成电致发光器件。

10. 根据权利要求9所述的制作方法,其特征在于,所述稳压器件为第三薄膜晶体管,所述第三薄膜晶体管的源极或漏极中的一个与栅极电连接,所述第三薄膜晶体管的有源层为C轴对称的铟镓锌氧化物,所述制作方法包括:

在衬底上形成第一薄膜晶体管的第一有源层和第三薄膜晶体管的第三有源层;

形成覆盖所述第一有源层、第三有源层和衬底的层间介质层;

在所述层间介质层上形成所述第一薄膜晶体管的第一栅极、所述第二薄膜晶体管的第二栅极和所述第三薄膜晶体管的第三栅极;

形成覆盖所述第一栅极、第二栅极和第三栅极和层间介质层的栅绝缘层;

在所述栅绝缘层上形成所述第二薄膜晶体管的第二有源层;

在所述栅绝缘层上形成所述第一薄膜晶体管的第一源极和第一漏极、所述第三薄膜晶体管的第三源极和第三漏极、以及在所述第二有源层上形成所述第二薄膜晶体管的第二源极和第二漏极,所述第三源极和第三漏极中的一个通过贯通至所述第三栅极的过孔与所述第三栅极电连接,所述第三源极和第三漏极中的另一个与所述第一薄膜晶体管的第一源极和第一漏极中的一个电连接;

形成覆盖所述第一源极和第一漏极、第二源极和第二漏极、第二有源层、第三源极和第三漏极、以及栅绝缘层的平坦化层;

在所述平坦化层上形成所述电致发光器件。

一种像素结构、阵列基板、显示装置和制作方法

技术领域

[0001] 本发明涉及显示技术领域,特别是涉及一种像素结构、阵列基板、显示装置和制作方法。

背景技术

[0002] 有机发光显示器件需要2T1C(两个薄膜晶体管和一个电容)来驱动像素发光。有机发光显示器件主要采用基于低温多晶硅的薄膜晶体管(LTPS)来驱动像素。LTPS具有非常高的迁移率,因此可以获得足够大的电流驱动有机物发光。但是,基于LTPS的薄膜晶体管可能表现出不均匀的过大的漏电流、不足的驱动强度、差的面积效率、磁滞以及其它问题。

[0003] 苹果公司为了解决以上问题,设置扫描线薄膜晶体管采用低温多晶硅薄膜晶体管,低温多晶硅具有很高的迁移率,能够实现更快的切换速度;而驱动薄膜晶体管采用氧化物薄膜晶体管,氧化物薄膜晶体管具有较低的漏电流,可以提高像素之间均匀性。然而,低温多晶硅薄膜晶体管存在漏电流问题,无法长时间维持稳定的电压。

发明内容

[0004] 为了解决上述问题至少之一,本发明第一个实施例提供一种像素结构,包括层叠设置在衬底上的驱动电路和电致发光器件,所述驱动电路包括第一薄膜晶体管、第二薄膜晶体管和稳压器件,其中

[0005] 所述第一薄膜晶体管为低温多晶硅薄膜晶体管,响应于输入的控制信号将输入的数据信号传输至所述第二薄膜晶体管;

[0006] 所述第二薄膜晶体管为氧化物薄膜晶体管,响应于所述数据信号驱动所述电致发光器件发光;

[0007] 所述稳压器件包括第一端和第二端,所述第一端与输入所述数据信号的数据线电连接,所述第二端与所述第一薄膜晶体管的源极或漏极电连接,用于稳定输入所述第一薄膜晶体管的源极或漏极的电压。

[0008] 进一步的,所述稳压器件为第三薄膜晶体管,所述第三薄膜晶体管的源极或漏极中的一个与栅极电连接。

[0009] 进一步的,所述第三薄膜晶体管的有源层为C轴对称的铟镓锌氧化物。

[0010] 进一步的,所述第二薄膜晶体管为底栅结构、所述第一薄膜晶体管和第三薄膜晶体管为顶栅结构。

[0011] 进一步的,包括:

[0012] 衬底;

[0013] 设置在所述衬底上的所述第一薄膜晶体管的第一有源层和所述第三薄膜晶体管的第三有源层;

[0014] 覆盖所述第一有源层、第三有源层和衬底的层间介质层;

[0015] 设置在所述层间介质层上的第一薄膜晶体管的第一栅极、所述第二薄膜晶体管的

第二栅极和所述第三薄膜晶体管的第三栅极；

[0016] 覆盖所述第一栅极、第二栅极和第三栅极和层间介质层的栅绝缘层；

[0017] 设置在所述栅绝缘层上的所述第二薄膜晶体管的第二有源层；

[0018] 设置在所述栅绝缘层上的所述第一薄膜晶体管的第一源极和第一漏极、所述第三薄膜晶体管的第三源极和第三漏极、以及设置在所述第二有源层上的所述第二薄膜晶体管的第二源极和第二漏极，所述第三源极和第三漏极中的一个通过贯通至所述第三栅极的过孔与所述第三栅极电连接，所述第三源极和第三漏极中的另一个与所述第一薄膜晶体管的第一源极和第一漏极中的一个电连接；

[0019] 覆盖所述第一源极和第一漏极、第二源极和第二漏极、第二有源层、第三源极和第三漏极、以及栅绝缘层的平坦化层；

[0020] 设置在所述平坦化层上的所述电致发光器件。

[0021] 进一步的，所述稳压器件为二极管。

[0022] 本发明第二个实施例提供一种阵列基板，包括阵列排布的如第一个实施例所述的像素结构。

[0023] 本发明第三个实施例提供一种显示装置，包括如第二个实施例所述的阵列基板。

[0024] 本发明第四个实施例提供一种制作第二个实施例所述的阵列基板的制作方法，包括：

[0025] 在衬底上形成驱动电路，所述驱动电路包括第一薄膜晶体管、第二薄膜晶体管和稳压器件，其中所述第一薄膜晶体管为低温多晶硅薄膜晶体管响应于输入的控制信号将输入的数据信号传输至所述第二薄膜晶体管，所述第二薄膜晶体管为氧化物薄膜晶体管响应于所述数据信号驱动所述电致发光器件发光，所述稳压器件包括第一端和第二端，所述第一端与输入的数据线电连接，所述第二端与所述第一薄膜晶体管的源极或漏极电连接；

[0026] 在所述驱动电路上形成电致发光器件。

[0027] 进一步的，所述稳压器件为第三薄膜晶体管，所述第三薄膜晶体管的源极或漏极中的一个与栅极电连接，所述第三薄膜晶体管的有源层为C轴对称的铟镓锌氧化物，所述制作方法包括：

[0028] 在衬底上形成第一薄膜晶体管的第一有源层和第三薄膜晶体管的第三有源层；

[0029] 形成覆盖所述第一有源层、第三有源层和衬底的层间介质层；

[0030] 在所述层间介质层上形成所述第一薄膜晶体管的第一栅极、所述第二薄膜晶体管的第二栅极和所述第三薄膜晶体管的第三栅极；

[0031] 形成覆盖所述第一栅极、第二栅极和第三栅极和层间介质层的栅绝缘层；

[0032] 在所述栅绝缘层上形成所述第二薄膜晶体管的第二有源层；

[0033] 在所述栅绝缘层上形成所述第一薄膜晶体管的第一源极和第一漏极、所述第三薄膜晶体管的第三源极和第三漏极、以及在所述第二有源层上形成所述第二薄膜晶体管的第二源极和第二漏极，所述第三源极和第三漏极中的一个通过贯通至所述第三栅极的过孔与所述第三栅极电连接，所述第三源极和第三漏极中的另一个与所述第一薄膜晶体管的第一源极和第一漏极中的一个电连接；

[0034] 形成覆盖所述第一源极和第一漏极、第二源极和第二漏极、第二有源层、第三源极和第三漏极、以及栅绝缘层的平坦化层；

[0035] 在所述平坦化层上形成所述电致发光器件。

[0036] 本发明的有益效果如下：

[0037] 本发明针对目前现有的问题，制定一种像素结构、阵列基板、显示装置和制作方法，通过稳压器器件有效避免因数据线引入的低电压导致第一薄膜晶体管漏电的问题，解决现有技术中存在的问题，从而避免显示不良，有效提高显示装置的显示效果，具有广泛的应用前景。

附图说明

[0038] 为了更清楚地说明本发明实施例中的技术方案，下面将对实施例描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0039] 图1示出现有技术中像素结构的电路示意图；

[0040] 图2示出本发明的一个实施例所述像素结构的结构示意图；

[0041] 图3示出本发明的另一个实施例所述像素结构的结构示意图；

[0042] 图4示出本发明的一个实施例所述像素结构的电路示意图；

[0043] 图5示出本发明的一个实施例所述制作阵列基板的流程图。

具体实施方式

[0044] 为了更清楚地说明本发明，下面结合优选实施例和附图对本发明做进一步的说明。附图中相似的部件以相同的附图标记进行表示。本领域技术人员应当理解，下面所具体描述的内容是说明性的而非限制性的，不应以此限制本发明的保护范围。

[0045] 需要说明的是，本文中所述的“在……上”、“在……上形成”和“设置在……上”可以表示一层直接形成或设置在另一层上，也可以表示一层间接形成或设置在另一层上，即两层之间还存在其它的层。在本文中，除非另有说明，所采用的术语“位于同一层”指的是两个层、部件、构件、元件或部分可以通过同一构图工艺形成，并且，这两个层、部件、构件、元件或部分一般由相同的材料形成。在本文中，除非另有说明，表述“构图工艺”一般包括光刻胶的涂布、曝光、显影、刻蚀、光刻胶的剥离等步骤。表述“一次构图工艺”意指使用一块掩模板形成图案化的层、部件、构件等的工艺。

[0046] 针对现有技术中存在的问题，发明人发现，若扫描线薄膜晶体管采用LTPS，当输入数据线的电压处于低电压时，如图1所示，由于扫描线薄膜晶体管T1使用LTPS为多晶材料，电流容易从晶界漏电形成漏电电流 I_0 ，导致无法保持稳定的电压以驱动驱动薄膜晶体管T2打开，从而导致有机发光器件的显示存在发光亮度不均的问题，影响显示装置的显示效果。

[0047] 如图2所示，本发明的一个实施例提供了一种像素结构，包括层叠设置在衬底上的驱动电路和电致发光器件，所述驱动电路包括第一薄膜晶体管30、第二薄膜晶体管20和稳压器器件40，其中所述第一薄膜晶体管为低温多晶硅薄膜晶体管，响应于输入的控制信号将输入的数据信号传输至所述第二薄膜晶体管；所述第二薄膜晶体管为氧化物薄膜晶体管，响应于所述数据信号驱动所述电致发光器件发光；所述稳压器器件40包括第一端和第二端，所述第一端与输入所述数据信号的数据线电连接，所述第二端与所述第一薄膜晶体管30的

源极或漏极33电连接,用于稳定输入所述第一薄膜晶体管的源极或漏极的电压。

[0048] 本实施例为用于2T1C结构的电致发光显示器件的像素结构,所述第一薄膜晶体管为低温多晶硅薄膜晶体管用于扫描线薄膜晶体管,所述第二薄膜晶体管为氧化物薄膜晶体管用于驱动薄膜晶体管,所述第一薄膜晶体管响应于控制线输入的控制信号导通,将数据线输入的数据信号传输至所述第二薄膜晶体管,所述第二薄膜晶体管响应于所述数据信号导通以驱动电致发光器件发光,本实施例针对现有技术中存在的漏电流的问题,通过稳压器件40对输入第一薄膜晶体管的源极或漏极的电压进行稳压保护,当输入第一薄膜晶体管的电压处于正常范围时稳压器件不动作;而当输入第一薄膜晶体管的电压为低电压时所述稳压器件进行稳压保护,从而避免第一薄膜晶体管因输入的低电压形成漏电流,有效提高显示装置的显示效果。

[0049] 在一个可选的实施例中,如图3所示,所述稳压器件为第三薄膜晶体管,所述第三薄膜晶体管的源极或漏极中的一个与栅极电连接。

[0050] 在本实施例中,如图3和图4所示,稳压器件40为第三薄膜晶体管T3,包括有源层41、栅极42、漏极43和源极44,其中所述漏极43与栅极42电连接从而形成一个单向二极管,所述漏极43与输入第一薄膜晶体管T1的数据线电连接,所述源极44与第一薄膜晶体管30的漏极33电连接,从而对输入至所述第一薄膜晶体管30的数据线的电压进行稳压保护,从而确保第一薄膜晶体管30保持稳定的电压以驱动驱动薄膜晶体管20(T2)打开。

[0051] 具体的,当输入第一薄膜晶体管的电压处于正常范围时,第三薄膜晶体管形成的二极管工作在正常状态;而当输入第一薄膜晶体管的电压为低电压时,第三薄膜晶体管形成的所述二极管反向截止,从而阻止漏电流通过以实现稳压保护。

[0052] 在一个可选的实施例中,所述第三薄膜晶体管的有源层为C轴对称的铟镓锌氧化物。

[0053] 在本实施例中,所述第三薄膜晶体管的有源层以铟镓锌氧化物(IGZO)为基础材料,经准分子激光进行晶化处理形成高结晶度的C轴对称的铟镓锌氧化物。以C轴对称的铟镓锌氧化物的反向电流比常规的铟镓锌氧化物的反向电流更低,达到 $10^{-13} \sim 10^{-14} \text{A}$,同时经过激光处理时,可以使得C轴对称的铟镓锌氧化物处理形成更致密、结晶性更好的膜质,从而进一步提升了第三薄膜晶体管的单向二极管性能。

[0054] 考虑到制备像素结构过程中的工艺流程,在一个可选的实施例中,所述第二薄膜晶体管为底栅结构、所述第一薄膜晶体管和第三薄膜晶体管为顶栅结构。

[0055] 在本实施例中,将所述第一薄膜晶体管和第三薄膜晶体管设置为顶栅结构,而将所述第二薄膜晶体管设置为底栅结构,能够最大限度地利用各个膜层的制备工艺,有效简化所述像素结构的工艺步骤,从而进一步降低制作成本。

[0056] 在一个具体的实施例中,如图3所示,所述像素结构具体包括:

[0057] 衬底10。

[0058] 在本实施例中,在所述衬底10上分别形成第一薄膜晶体管30、第二薄膜晶体管20和作为稳压器件40的第三薄膜晶体管。

[0059] 设置在所述衬底10上的所述第一薄膜晶体管30的第一有源层31和所述第三薄膜晶体管的第三有源层41。

[0060] 在本实施例中,首先在衬底10上沉积一层a-Si,经脱氢晶化并进行图形化形成第

一有源层材料层,厚度为大于100nm且小于1000nm;然后再在衬底10上沉积一层铟镓锌氧化物IGZO薄膜并进行图形化形成第三有源层材料层,厚度为大于100nm且小于1000nm,最后经准分子激光对a-Si和IGZO进行晶化处理,形成高结晶度的LTPS作为第一有源层31、以及作为第三有源层41的C轴对称的铟镓锌氧化物CAAC IGZO。

[0061] 覆盖所述第一有源层31、第三有源层41和衬底10的层间介质层11。

[0062] 在本实施例中,沉积一层覆盖所述第一有源层31、第三有源层41和衬底10的层间介质层11,所述层间介质层11的材料为包括SiNx和SiOx的叠层结构,厚度为大于300nm且小于600nm。

[0063] 设置在所述层间介质层11上的第一薄膜晶体管30的第一栅极32、所述第二薄膜晶体管20的第二栅极21和所述第三薄膜晶体管40的第三栅极42。

[0064] 在本实施例中,沉积一层栅极材料层并图案化,同时形成第一薄膜晶体管、第二薄膜晶体管和第三薄膜晶体管的栅极,所述栅极的材料可以为Cu、Al、Mo中的一种,也可以为包括Cu、Al、Mo中的至少两种的组合叠层,所述栅极的厚度大于100nm且小于500nm。

[0065] 覆盖所述第一栅极32、第二栅极21和第三栅极42和层间介质层11的栅绝缘层12。

[0066] 在本实施例中,沉积一层覆盖所述第一栅极、第二栅极和第三栅极和层间介质层的栅绝缘层,所述栅绝缘层的材料为包括SiNx和SiOx的叠层结构。

[0067] 设置在所述栅绝缘层12上的所述第二薄膜晶体管20的第二有源层22。

[0068] 在本实施例中,在所述栅绝缘层上沉积一层氧化物并图案化形成第二有源层,所述第二有源层的材料为IGZO、IZO和IGZTO中的一种,厚度为大于10nm且小于100nm。

[0069] 设置在所述栅绝缘层12上的所述第一薄膜晶体管30的第一源极34和第一漏极33、所述第三薄膜晶体管40的第三源极44和第三漏极43、以及设置在所述第二有源层22上的所述第二薄膜晶体管的第二源极23和第二漏极24,所述第三源极和第三漏极中的一个通过贯通至所述第三栅极的过孔与所述第三栅极电连接,所述第三源极和第三漏极中的另一个与所述第一薄膜晶体管的第一源极和第一漏极中的一个电连接。

[0070] 在本实施例中,沉积一层金属层并图案化以形成第一薄膜晶体管、第二薄膜晶体管和第三薄膜晶体管的源极和漏极,所述源极和漏极的材料可以为Cu、Al、Mo中的一种,也可以为包括Cu、Al、Mo中的至少两种的组合叠层,所述栅极的厚度大于100nm且小于500nm。

[0071] 值得说明的是,所述第三薄膜晶体管的第三漏极通过贯通所述第三栅极的过孔与所述第三栅极电连接,所述第三薄膜晶体管的第三源极与所述第一薄膜晶体管的第一漏极电连接,从而实现对输入第一漏极的数据信号的电压的稳压保护。

[0072] 覆盖所述第一源极和第一漏极、第二源极和第二漏极、第二有源层、第三源极和第三漏极、以及栅绝缘层的平坦化层。

[0073] 在本实施例中,在所述第一源极和第一漏极、第二源极和第二漏极、第二有源层、第三源极和第三漏极、以及栅绝缘层形成平坦化层,从而形成所述阵列结构的驱动电路。

[0074] 设置在所述平坦化层上的所述电致发光器件。

[0075] 在本实施例中,在驱动电路上形成电致发光器件,从而形成所述像素结构。

[0076] 在一个可选的实施例中,所述稳压器件为二极管,当输入第一薄膜晶体管的数据线的电压处于正常范围时二极管正常工作;而当输入第一薄膜晶体管的数据线的电压为低电压时所述二极管反向截止以进行稳压保护,从而避免第一薄膜晶体管因输入的低电压形

成漏电流,有效提高显示装置的显示效果。具体的,所述二极管为稳压二极管。

[0077] 基于上述像素结构,本发明的一个实施例提供了一种阵列基板,包括上述像素结构。

[0078] 在本实施例中,所述阵列基板利用上述像素结构,通过稳压器件对数据线输入的电压进行稳压保护,能够有效避免现有技术中因存在的漏电流导致输入驱动薄膜晶体管的电压不稳定引起的显示不良,有效提高显示装置的显示效果。

[0079] 同时,基于上述阵列基板,本申请的一个实施例还提供一种显示装置,包括上述阵列基板。

[0080] 在本实施例中,所述显示装置包括上述阵列基板,所述显示装置为电致发光二极管显示装置,所述显示装置可以为手机、平板电脑、电视机、显示器、笔记本电脑、数码相框或导航仪等任何具有显示功能的产品或部件。

[0081] 与上述实施例提供的阵列基板相对应,本申请的一个实施例还提供一种制作上述阵列基板的制作方法,由于本申请实施例提供的制作方法与上述几种实施例提供的阵列基板相对应,因此在前实施方式也适用于本实施例提供的制作方法,在本实施例中不再详细描述。

[0082] 如图5所示,本申请的一个实施例还提供一种制作上述阵列基板的制作方法,包括:在衬底上形成驱动电路,所述驱动电路包括第一薄膜晶体管、第二薄膜晶体管和稳压器件,其中所述第一薄膜晶体管为低温多晶硅薄膜晶体管响应于输入的控制信号将输入的数据信号传输至所述第二薄膜晶体管,所述第二薄膜晶体管为氧化物薄膜晶体管响应于所述数据信号驱动所述电致发光器件发光,所述稳压器件包括第一端和第二端,所述第一端与输入所述数据信号的数据线电连接,所述第二端与所述第一薄膜晶体管的源极或漏极电连接;在所述驱动电路上形成电致发光器件。

[0083] 在本实施例中,阵列基板通过每个像素结构中的稳压器件对输入第一薄膜晶体管的源极或漏极的电压进行稳压保护,从而避免第一薄膜晶体管因输入的低电压形成漏电流,有效提高显示装置的显示效果。

[0084] 在一个可选的实施例中,所述稳压器件为第三薄膜晶体管,所述第三薄膜晶体管的源极或漏极中的一个与栅极电连接,所述第三薄膜晶体管的有源层为C轴对称的铟镓锌氧化物,所述制作方法包括:在衬底上形成第一薄膜晶体管的第一有源层和第三薄膜晶体管的第三有源层;形成覆盖所述第一有源层、第三有源层和衬底的层间介质层;在所述层间介质层上形成所述第一薄膜晶体管的第一栅极、所述第二薄膜晶体管的第二栅极和所述第三薄膜晶体管的第三栅极;形成覆盖所述第一栅极、第二栅极和第三栅极和层间介质层的栅绝缘层;在所述栅绝缘层上形成所述第二薄膜晶体管的第二有源层;在所述栅绝缘层上形成所述第一薄膜晶体管的第一源极和第一漏极、所述第三薄膜晶体管的第三源极和第三漏极、以及在所述第二有源层上形成所述第二薄膜晶体管的第二源极和第二漏极,所述第三源极和第三漏极中的一个通过贯通至所述第三栅极的过孔与所述第三栅极电连接,所述第三源极和第三漏极中的另一个与所述第一薄膜晶体管的第一源极和第一漏极中的一个电连接;形成覆盖所述第一源极和第一漏极、第二源极和第二漏极、第二有源层、第三源极和第三漏极、以及栅绝缘层的平坦化层;在所述平坦化层上形成所述电致发光器件。

[0085] 在本实施例中,充分利用第一薄膜晶体管的制作步骤制作作为稳压器件的第三薄

膜晶体管,同时根据第一薄膜晶体管的具体制程设置第二薄膜晶体管的结构,从而有效简化阵列基板的结构,减少制作步骤并降低成本。具体制作步骤详见前述实施例,在此不再赘述。

[0086] 本发明针对目前现有的问题,制定一种像素结构、阵列基板、显示装置和制作方法,通过稳压器件有效避免因数据线引入的低电压导致第一薄膜晶体管漏电的问题,解决现有技术中存在的问题,从而避免显示不良,有效提高显示装置的显示效果,具有广泛的应用前景。

[0087] 显然,本发明的上述实施例仅仅是为清楚地说明本发明所作的举例,而并非是对本发明的实施方式的限定,对于所属领域的普通技术人员来说,在上述说明的基础上还可以做出其它不同形式的变化或变动,这里无法对所有的实施方式予以穷举,凡是属于本发明的技术方案所引伸出的显而易见的变化或变动仍处于本发明的保护范围之列。

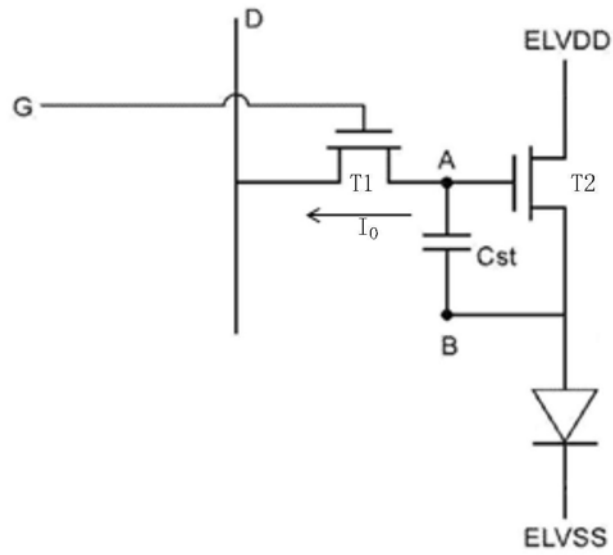


图1

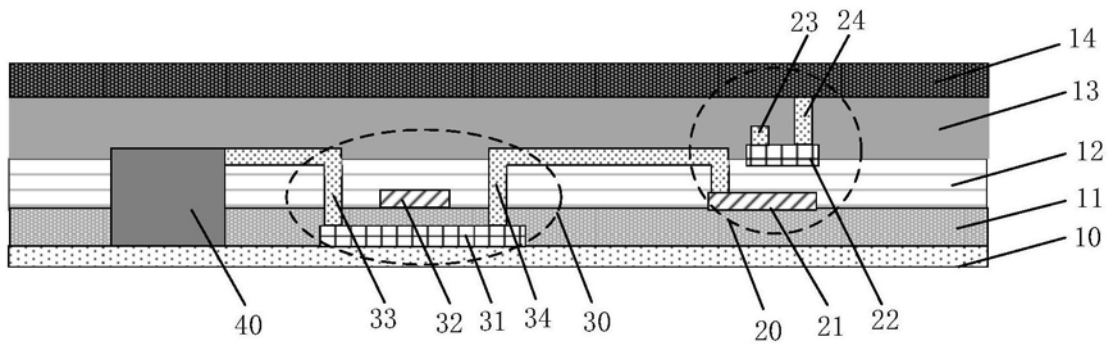


图2

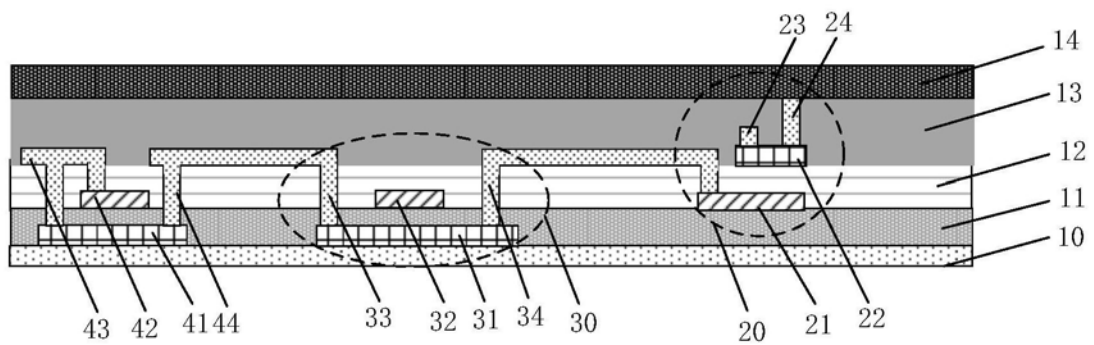


图3

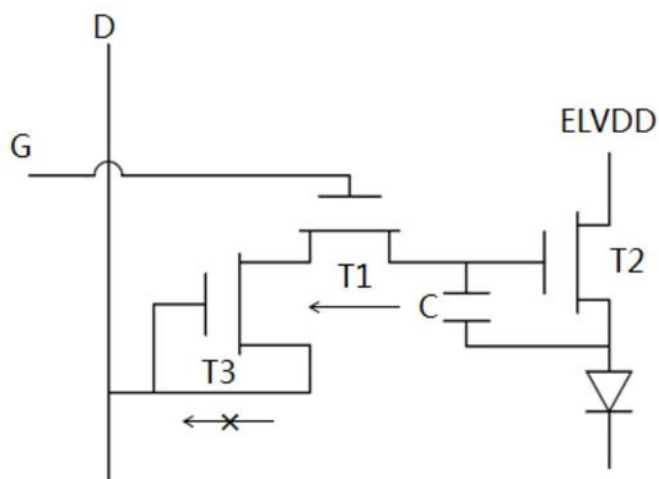


图4

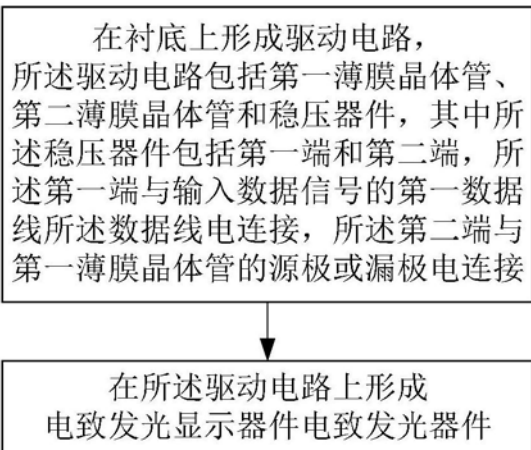


图5

专利名称(译)	一种像素结构、阵列基板、显示装置和制作方法		
公开(公告)号	CN111384070A	公开(公告)日	2020-07-07
申请号	CN202010218958.3	申请日	2020-03-25
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 福州京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 福州京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 福州京东方光电科技有限公司		
[标]发明人	曾勇 林滨 陈周煜 李梁梁		
发明人	曾勇 林滨 陈周煜 李梁梁		
IPC分类号	H01L27/12 H01L21/77 H01L27/32		
代理人(译)	付生辉		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种像素结构、阵列基板、显示装置和制作方法，所述像素结构包括层叠设置在衬底上的驱动电路和电致发光器件，所述驱动电路包括第一薄膜晶体管、第二薄膜晶体管和稳压器件，其中所述第一薄膜晶体管为低温多晶硅薄膜晶体管，所述第二薄膜晶体管为氧化物薄膜晶体管，所述稳压器件包括第一端和第二端，所述第一端与输入的数据线电连接，所述第二端与所述第一薄膜晶体管的源极或漏极电连接，用于稳定输入所述第一薄膜晶体管的源极或漏极的电压。本发明提供的实施例通过稳压器件有效避免因数据线引入的低电压导致第一薄膜晶体管漏电的问题，解决现有技术中存在的问题，从而避免显示不良，有效提高显示装置的显示效果，具有广泛的应用前景。

