



(12)发明专利申请

(10)申请公布号 CN 110098196 A

(43)申请公布日 2019.08.06

(21)申请号 201910073707.8

(22)申请日 2019.01.25

(30)优先权数据

10-2018-0012342 2018.01.31 KR

(71)申请人 三星显示有限公司

地址 韩国京畿道

(72)发明人 裴汉成 郭源奎

(74)专利代理机构 北京德琦知识产权代理有限公司 11018

代理人 宋颖娉 康泉

(51)Int.Cl.

H01L 27/12(2006.01)

H01L 27/32(2006.01)

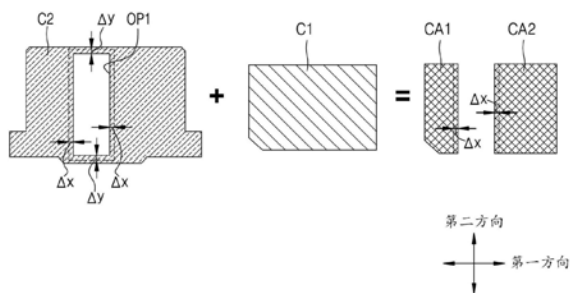
权利要求书2页 说明书15页 附图13页

(54)发明名称

薄膜晶体管阵列基板和包括其的有机发光显示装置

(57)摘要

本发明提供一种薄膜晶体管阵列基板和包括其的有机发光显示装置。薄膜晶体管阵列基板包括基板、至少一个薄膜晶体管、电容器、层间绝缘层和节点连接线。至少一个薄膜晶体管位于基板上。电容器位于基板上,并且包括:位于基板上的下电极;与下电极重叠的上电极,上电极包括具有单个闭合曲线形状的开口;以及位于下电极与上电极之间的介电层。层间绝缘层覆盖电容器。节点连接线位于层间绝缘层上,并且将电容器电连接到至少一个薄膜晶体管。下电极与上电极的重叠区域被开口划分为两个分立的区域。



1. 一种薄膜晶体管阵列基板,包括:
基板;
位于所述基板上的至少一个薄膜晶体管;
位于所述基板上的电容器,所述电容器包括:位于所述基板上的下电极;与所述下电极重叠的上电极,所述上电极包括具有单个闭合曲线形状的开口;以及位于所述下电极与所述上电极之间的介电层;
覆盖所述电容器的层间绝缘层;以及
节点连接线,位于所述层间绝缘层上,并且将所述电容器电连接到所述至少一个薄膜晶体管,
其中所述下电极与所述上电极的重叠区域被所述开口划分为两个分立的区域。
2. 根据权利要求1所述的薄膜晶体管阵列基板,其中,所述开口暴露所述下电极的相对端。
3. 根据权利要求1所述的薄膜晶体管阵列基板,其中,在平面图中观看时,所述上电极的边缘与所述下电极的边缘向外隔开,所述上电极的所述边缘围绕所述下电极的所述边缘。
4. 根据权利要求1所述的薄膜晶体管阵列基板,进一步包括:
位于所述开口中并且穿过所述层间绝缘层和所述介电层的节点接触孔,
其中所述节点连接线的第一端通过所述节点接触孔连接到所述下电极。
5. 根据权利要求4所述的薄膜晶体管阵列基板,其中,在平面图中观看时,所述开口的尺寸大于所述节点接触孔的尺寸。
6. 根据权利要求1所述的薄膜晶体管阵列基板,进一步包括:
在第一方向上延伸的扫描线;以及
在与所述第一方向交叉的第二方向上延伸的数据线,
其中所述开口具有在所述第一方向上包括较长的边的矩形形状。
7. 根据权利要求1所述的薄膜晶体管阵列基板,进一步包括:
在第一方向上延伸的扫描线;以及
在与所述第一方向交叉的第二方向上延伸的数据线,
其中所述开口具有在所述第二方向上包括较长的边的矩形形状。
8. 根据权利要求1所述的薄膜晶体管阵列基板,进一步包括:
与所述节点连接线位于同一层中的驱动电压线,
其中驱动电压通过所述驱动电压线被传输,并且
其中所述上电极通过接触孔连接到所述驱动电压线。
9. 根据权利要求1所述的薄膜晶体管阵列基板,进一步包括:
与所述电容器重叠的驱动薄膜晶体管,
其中所述下电极形成所述驱动薄膜晶体管的驱动栅电极,所述下电极与所述驱动栅电极是等同的。
10. 根据权利要求9所述的薄膜晶体管阵列基板,其中,所述驱动薄膜晶体管的驱动半导体层具有弯曲形状。
11. 根据权利要求9所述的薄膜晶体管阵列基板,其中:

所述至少一个薄膜晶体管包括补偿薄膜晶体管；
所述节点连接线的第一端连接到所述下电极；并且
所述节点连接线的第二端连接到所述补偿薄膜晶体管的补偿漏区。

12. 一种有机发光显示装置，包括：

基板；

位于所述基板上的驱动电压线，所述驱动电压线被配置为传输驱动电压；

在第一方向上在所述基板上延伸的扫描线；

与所述扫描线绝缘并且在与所述第一方向交叉的第二方向上延伸的数据线；

电连接到所述驱动电压线、所述扫描线和所述数据线的像素电路，所述像素电路包括电容器和至少一个薄膜晶体管，所述电容器包括：位于所述基板上的下电极；与所述下电极重叠的上电极，所述上电极包括具有单个闭合曲线形状的开口；以及位于所述下电极与所述上电极之间的介电层；

覆盖所述电容器的层间绝缘层；以及

节点连接线，被布置在所述层间绝缘层上，并且将所述电容器电连接到所述至少一个薄膜晶体管，

其中所述下电极与所述上电极的重叠区域被所述开口划分为两个分立的区域。

13. 根据权利要求12所述的有机发光显示装置，其中，所述开口暴露所述下电极在一方面的相对端。

14. 根据权利要求12所述的有机发光显示装置，其中，在平面图中观看时，所述上电极的边缘与所述下电极的边缘向外隔开，所述上电极的所述边缘围绕所述下电极的所述边缘。

15. 根据权利要求12所述的有机发光显示装置，进一步包括：

位于所述开口中并且穿过所述层间绝缘层和所述介电层的节点接触孔，

其中所述节点连接线的第一端通过所述节点接触孔连接到所述下电极。

16. 根据权利要求15所述的有机发光显示装置，其中，所述开口的尺寸大于所述节点接触孔的尺寸。

17. 根据权利要求12所述的有机发光显示装置，其中，所述开口在所述第一方向或所述第二方向上延伸。

18. 根据权利要求12所述的有机发光显示装置，其中：

所述驱动电压线与所述节点连接线位于同一层中；并且

所述上电极通过接触孔连接到所述驱动电压线。

19. 根据权利要求12所述的有机发光显示装置，其中：

所述至少一个薄膜晶体管包括与所述电容器重叠的驱动薄膜晶体管；并且

所述下电极形成所述驱动薄膜晶体管的驱动栅电极，所述下电极与所述驱动栅电极是单个单元。

20. 根据权利要求19所述的有机发光显示装置，其中：

所述至少一个薄膜晶体管进一步包括补偿薄膜晶体管；

所述节点连接线的第一端连接到所述下电极；并且

所述节点连接线的第二端连接到所述补偿薄膜晶体管的补偿漏区。

薄膜晶体管阵列基板和包括其的有机发光显示装置

[0001] 相关申请的交叉引用

[0002] 本申请要求2018年1月31日提交的韩国专利申请第10-2018-0012342号的优先权及其权益,由此为所有目的通过引用将该韩国专利申请并入本文,如同在本文中充分地阐述一样。

技术领域

[0003] 一个或多个示例性实施例一般涉及显示设备,并且更具体地,涉及薄膜晶体管阵列基板和包括该薄膜晶体管阵列基板的有机发光显示装置。

背景技术

[0004] 有机发光显示装置通常包括两个电极以及这两个电极之间的有机发射层。通过一个电极注入的电子和通过另一个电极注入的空穴在有机发射层中结合以产生激子,激子释放能量从而发光。这样的有机发光显示装置可以包括多个像素,多个像素包括是自发光器件的有机发光器件。电容器和多个薄膜晶体管形成在每个像素中以驱动有机发光器件。然而,存在尽管存在工艺误差仍确保有机发光显示装置的性能均匀并且表现出均匀特性的需求。

[0005] 在该部分公开的上述信息仅用于对本发明构思的背景的理解,并且因此可能包含不构成现有技术的信息。

发明内容

[0006] 一个或多个示例性实施例能够提供包括电容器的薄膜晶体管阵列基板,该电容器提供对工艺偏差不敏感的电容。

[0007] 一个或多个示例性实施例能够提供包括薄膜晶体管阵列基板的有机发光显示装置,该薄膜晶体管阵列基板包括提供对工艺偏差不敏感的电容的电容器。

[0008] 附加方面将在下面的具体实施方式中阐述并且将部分地从本公开中显而易见,或者可以通过本发明构思的实践来领会。

[0009] 根据一些示例性实施例,薄膜晶体管阵列基板包括基板、至少一个薄膜晶体管、电容器、层间绝缘层和节点连接线。至少一个薄膜晶体管位于基板上。电容器位于基板上,并且包括:位于基板上的下电极;与下电极重叠的上电极,上电极包括具有单个闭合曲线形状的开口;以及位于下电极与上电极之间的介电层。层间绝缘层覆盖电容器。节点连接线位于层间绝缘层上,并且将电容器电连接到至少一个薄膜晶体管。下电极与上电极的重叠区域被开口划分为两个分立的区域。

[0010] 在一些示例性实施例中,开口可以暴露下电极在一方向上的相对端。

[0011] 在一些示例性实施例中,在平面图中观看时,上电极的边缘可以与下电极的边缘向外隔开,上电极的边缘可以围绕下电极的边缘。

[0012] 在一些示例性实施例中,薄膜晶体管阵列基板可以进一步包括位于开口中并且穿

过层间绝缘层和介电层的节点接触孔。节点连接线的第一端可以通过节点接触孔连接到下电极。

[0013] 在一些示例性实施例中,在平面图中观看时,开口的尺寸可以大于节点接触孔的尺寸。

[0014] 在一些示例性实施例中,薄膜晶体管阵列基板可以进一步包括:在第一方向上延伸的扫描线以及在与第一方向交叉的第二方向上延伸的数据线。开口可以具有在第一方向上包括较长的边的矩形形状。

[0015] 在一些示例性实施例中,薄膜晶体管阵列基板可以进一步包括:在第一方向上延伸的扫描线以及在与第一方向交叉的第二方向上延伸的数据线。开口可以具有在第二方向上包括较长的边的矩形形状。

[0016] 在一些示例性实施例中,薄膜晶体管阵列基板可以进一步包括与节点连接线位于同一层中的驱动电压线。驱动电压可以通过驱动电压线被传输。上电极可以通过接触孔连接到驱动电压线。

[0017] 在一些示例性实施例中,薄膜晶体管阵列基板可以进一步包括与电容器重叠的驱动薄膜晶体管。下电极可以形成驱动薄膜晶体管的驱动栅电极,下电极与驱动栅电极是等同的。

[0018] 在一些示例性实施例中,驱动薄膜晶体管的驱动半导体层可以具有弯曲形状。

[0019] 在一些示例性实施例中,至少一个薄膜晶体管可以包括补偿薄膜晶体管,节点连接线的第一端可以连接到下电极,并且节点连接线的第二端可以连接到补偿薄膜晶体管的补偿漏区。

[0020] 根据一些示例性实施例,有机发光显示装置包括基板、驱动电压线、扫描线、数据线、像素电路、层间绝缘层和节点连接线。驱动电压线位于基板上。驱动电压线被配置为传输驱动电压。扫描线在第一方向上在基板上延伸。数据线与扫描线绝缘并且在与第一方向交叉的第二方向上延伸。像素电路电连接驱动电压线、扫描线和数据线。像素电路包括电容器和至少一个薄膜晶体管。电容器包括:位于基板上的下电极;与下电极重叠的上电极,上电极包括具有单个闭合曲线形状的开口;以及位于下电极与上电极之间的介电层。层间绝缘层覆盖电容器。节点连接线被布置在层间绝缘层上,并且将电容器电连接到至少一个薄膜晶体管。下电极与上电极的重叠区域被开口划分为两个分立的区域。

[0021] 在一些示例性实施例中,开口可以暴露下电极在一方面上的相对端。

[0022] 在一些示例性实施例中,在平面图中观看时,上电极的边缘可以与下电极的边缘向外隔开,上电极的边缘可以围绕下电极的边缘。

[0023] 在一些示例性实施例中,有机发光显示装置可以进一步包括位于开口中并且穿过层间绝缘层和介电层的节点接触孔。节点连接线的第一端可以通过节点接触孔连接到下电极。

[0024] 在一些示例性实施例中,开口的尺寸可以大于节点接触孔的尺寸。

[0025] 在一些示例性实施例中,开口可以在第一方向或第二方向上延伸。

[0026] 在一些示例性实施例中,驱动电压线可以与节点连接线位于同一层中,并且上电极可以通过接触孔连接到驱动电压线。

[0027] 在一些示例性实施例中,至少一个薄膜晶体管可以包括与电容器重叠的驱动薄膜

晶体管,并且下电极可以形成驱动薄膜晶体管的驱动栅电极,下电极与驱动栅电极可以是单个单元。

[0028] 在一些示例性实施例中,至少一个薄膜晶体管可以进一步包括补偿薄膜晶体管,节点连接线的第一端可以连接到下电极,并且节点连接线的第二端可以连接到补偿薄膜晶体管的补偿漏区。

[0029] 前述概括描述和下面的具体描述是示例性和说明性的,并且旨在提供要求保护的主题的进一步说明。

附图说明

[0030] 包含附图来提供本发明构思的进一步理解并且附图包含在说明书中且构成本说明书的一部分,附图图示本发明构思的示例性实施例并且与说明书一起用来解释本发明构思的原理。

[0031] 图1是根据一些示例性实施例的有机发光显示装置的示意图。

[0032] 图2是图示根据一些示例性实施例的有机发光显示装置的示意性块图。

[0033] 图3是根据一些示例性实施例的包含在图1的有机发光显示装置中的像素的等效电路图。

[0034] 图4是图示根据一些示例性实施例的包含在像素电路中的电容器和多个薄膜晶体管的位置的示意性布局图。

[0035] 图5、图6、图7和图8分别是根据一些示例性实施例的有机发光显示装置各层中的诸如图4所示的电容器和多个薄膜晶体管的元件的示意性布局图。

[0036] 图9是根据一些示例性实施例的沿剖面线I-I'和II-II'截取的图4的截面图。

[0037] 图10是图示根据一些示例性实施例的图4所示的电容器的下电极和上电极的平面图。

[0038] 图11图示了根据一些示例性实施例的图4的电容器的下电极与上电极的重叠区域。

[0039] 图12图示了相对于图10的示例性实施例的比较例。

[0040] 图13是图示根据一些示例性实施例的包含在像素电路中的电容器和多个薄膜晶体管的位置的示意性布局图。

[0041] 图14图示了根据一些示例性实施例的图13的电容器的下电极与上电极的重叠区域。

具体实施方式

[0042] 在下面的描述中,为了说明的目的,阐述许多具体细节,以便提供各个示例性实施例的全面理解。然而,要清楚,各个示例性实施例可以在没有这些具体细节的情况下或以一个或多个等价布置实践。在其他实例中,以块图的形式示出众所周知的结构和设备,以便避免不必要地模糊各个示例性实施例。此外,各个示例性实施例可以是不同的,但不一定是互斥的。例如,示例性实施例的特定形状、配置和特性可以在另一示例性实施例中被使用或被实现而不脱离本发明构思。

[0043] 除非另有指明,否则图示的示例性实施例应当被理解为提供一些示例性实施例的

不同细节的示例性特征。因此,除非另有指明,否则各种图示的特征、部件、模块、层、膜、面板、区域、方面等(下文单独或统称为“元件”)可以被另行组合、分离、互换和/或重新布置,而不脱离本发明构思。

[0044] 附图中交叉影线和/或阴影的使用通常被提供用于使相邻元件之间的边界变得清楚。因此,除非指明,否则交叉影线或阴影的存在或不存均不表达或指示针对特定材料、材料性质、尺寸、比例、图示元件之间的共性和/或元件的任何其他特性、属性、性质等的任何偏好或要求。此外,在附图中,为了清楚和/或描述目的,可以夸大元件的尺寸和相对尺寸。当示例性实施例可以被不同地实现时,特定工艺顺序可以以不同于所描述的顺序被执行。例如,两个连续描述的工艺可以基本同时被执行,或以与所描述的顺序相反的顺序被执行。此外,相同的附图标记表示相同的元件。

[0045] 当一元件被称为位于另一元件“上”、“连接到”或“耦接到”另一元件时,其可以直接位于另一元件上、直接连接到或耦接到另一元件,或者可以存在中间元件。然而,当一元件被称为“直接位于”另一元件上、“直接连接到”或“直接耦接到”另一元件时,不存在中间元件。用于描述元件之间的关系的其他术语和/或短语应该以类似的方式解释,例如,“在……之间”对“直接在……之间”,“相邻”对“直接相邻”,“在……上”对“直接在……上”等。此外,术语“连接”可以指物理连接、电气连接和/或流体连接。为了本公开的目的,“X、Y和Z中的至少一个”和“从由X、Y和Z组成的组中选择的至少一个”可以被解释为仅X、仅Y、仅Z或X、Y和Z中两个或更多个的任意组合,诸如,例如,XYZ、XYY、YZ和ZZ。如本文中使用的术语“和/或”包括相关联列出项目中的一个或多个的任意和全部组合。

[0046] 虽然本文可能使用术语“第一”、“第二”等来描述各种元件,但这些元件不应受这些术语限制。使用这些术语是为了将一个元件与另一个元件区分开来。因此,下面讨论的第一元件可以被称为第二元件,而不背离本公开的教导。

[0047] 为了描述目的,本文中可以使用空间相关术语,诸如“下面”、“下方”、“之下”、“下”、“上方”、“上面”、“之上”、“更高”、“侧”(例如,如在“侧壁”中)等,并且由此来描述附图中图示的一个元件与另一元件的关系。空间相关术语旨在涵盖装置在使用时、在操作时和/或在制造时除附图中描绘的方位以外的不同方位。例如,如果附图中的装置被翻转,则被描述为位于其他元件或特征“下方”或“下面”的元件将位于其他元件或特征“上方”。因此,示例性术语“下方”可以包含上方和下方两种方位。而且,装置可以朝向别的方向(例如,旋转90度或朝其他方位),并且因此相应地解释本文中使用的空间相关描述符。

[0048] 本文中使用的术语是为了描述特定实施例的目的,而不旨在限制。如本文使用的,单数形式的“一”和“该”旨在也包括复数形式,除非上下文另有明确说明。此外,当在本说明书中使用术语“包括”和/或“包含”指明所述的特征、整体、步骤、操作、元件、部件和/或它们的组合的存在,但不排除存在或附加一个或多个其它特征、整体、步骤、操作、元件、部件和/或它们的组合。还应注意,如本文所使用的,术语“基本上”、“大约”以及其他类似术语被用作近似的术语并且不用作程度的术语,并且因此用于考虑会被本领域普通技术人员认识到的测量、计算和/或提供的值的固有偏差。

[0049] 在本文中参考截面图示和/或分解图示来描述各个示例性实施例,截面图示和/或分解图示是理想化示例性实施例和/或中间结构的示意性图示。因此,可预期由于例如制造技术和/或公差而导致的图示形状的变化。因此,本文所公开的示例性实施例不应被解释为

限于特定图示的区域形状,而将包括由例如制造而导致的形状的偏差。以这种方式,在附图中图示的区域实际上是示意性的,并且这些区域的形状可以不反映设备的区域的实际形状,并且因此不旨在限制。

[0050] 除非另有限定,否则本文中使用的所有术语(包括技术术语和科学术语)具有与本公开属于其一部分的领域中的普通技术人员所通常理解的含义相同的含义。术语,诸如在常用词典中定义的那些术语,应当被解释为具有与它们在相关领域的背景中的含义一致的含义,而不应从理想化的或过于形式的意义上解释,除非本文中明确如此定义。

[0051] 如本领域中的惯例,从功能块、单元和/或模块角度在附图中描述和图示了一些示例性实施例。本领域技术人员将理解,这些块、单元和/或模块由电子(或光学)电路(例如可以使用基于半导体的制造技术或其他制造技术形成的逻辑电路、分立部件、微处理器、硬布线电路、存储器元件和布线连接等)物理地实现。在块、单元和/或模块由微处理器或其他类似硬件实现的情形下,它们可以使用软件(例如,微代码)进行编程和控制以执行本文讨论的各种功能,并且可以可选地由固件和/或软件驱动。还预期,每个块、单元和/或模块可以由专用硬件实现,或者可以实现为执行某些功能的专用硬件和执行其他功能的处理器(例如,一个或多个编程的微处理器和相关联的电路)的组合。此外,一些示例性实施例中的每个块、单元和/或模块可以被物理地分成两个或更多个交互且离散的块、单元和/或模块,而不脱离本发明构思。此外,一些示例性实施例的块、单元和/或模块可以物理地合并为更加复杂的块、单元和/或模块,而不脱离本发明构思。

[0052] 图1是根据一些示例性实施例的有机发光显示装置的示意图。

[0053] 参考图1,有机发光显示装置包括显示区域DA和作为非显示区域的外围区域PA。包括有机发光器件(OLED)的多个像素PX可以被布置在显示区域DA中以提供确定的图像。外围区域PA不提供图像,并且包括提供要施加到显示区域DA的像素PX的电信号的扫描驱动器(参见图2)和数据驱动器(参见图2)等,并且包括电力线,诸如驱动电压和公共电压的电力通过电力线被提供。

[0054] 图2是图示根据一些示例性实施例的有机发光显示装置的示意性块图。

[0055] 如图2中可见,有机发光显示装置包括显示单元10、扫描驱动器20、数据驱动器30、发射控制驱动器40和控制器50,显示单元10包括多个像素PX。

[0056] 显示单元10被布置在显示区域DA(参见图1)中,并且包括多个像素PX,多个像素PX位于多条扫描线SL1至SL_{n+1}、多条数据线DL1至DL_m以及多条发射控制线EL1至EL_n的交叉部分处。像素PX可以被大致布置成矩阵形式。多条扫描线SL1至SL_{n+1}和多条发射控制线EL1至EL_n在作为行方向的第一方向上延伸,并且多条数据线DL1至DL_m和驱动电压线ELVDDL在作为列方向的第二方向上延伸。在一条线上,多条扫描线SL1至SL_{n+1}的“n”的值可以与多条发射控制线EL1至EL_n的“n”的值不同。

[0057] 像素PX中的每个像素连接到延伸到显示单元10的多条扫描线SL1至SL_{n+1}中的三条扫描线。扫描驱动器20生成至少三个扫描信号,并且通过多条扫描线SL1至SL_{n+1}将扫描信号传输到像素PX。也就是说,扫描驱动器20将扫描信号依次供给到扫描线SL2至SL_n、前一扫描线SL1至SL_{n-1}或后一扫扫描线SL3至SL_{n+1}。

[0058] 初始化电压线IL可以从外部电源VINT接收初始化电压,并且将初始化电压供给到像素PX中的每个像素。另外,多个像素PX中的每个像素连接到连接至显示单元10的多条数

据线DL1至DLm中的一条数据线,并且连接到连接至显示单元10的多条发射控制线EL1至ELn中的一条发射控制线。

[0059] 数据驱动器30通过多条数据线DL1至DLm将数据信号传输到像素PX中的每个像素。每次扫描信号被供给到扫描线SL2至SLn时,数据信号被供给到由扫描信号选择的像素。

[0060] 发射控制驱动器40生成发射控制信号,并且通过多条发射控制线EL1至ELn将发射控制信号传输到像素PX中的每个像素。像素PX中的每个像素的发射时间由发射控制信号控制。根据像素PX的结构(例如,内部结构),发射控制驱动器40可以被省略。

[0061] 控制器50将从外部接收的多个图像信号IR、IG和IB改变成多个图像数据信号DR、DG和DB,并将多个图像数据信号DR、DG和DB传输到数据驱动器30。另外,控制器50接收垂直同步信号Vsync、水平同步信号Hsync和时钟信号MCLK,以分别生成控制信号,以控制扫描驱动器20、数据驱动器30和发射控制驱动器40的驱动,并且将控制信号传输到扫描驱动器20、数据驱动器30和发射控制驱动器40。也就是说,控制器50生成用于控制扫描驱动器20的扫描驱动控制信号SCS、用于控制数据驱动器30的数据驱动控制信号DCS以及用于控制发射控制驱动器40的发射驱动控制信号ECS,并且将控制信号分别传输到扫描驱动器20、数据驱动器30和发射控制驱动器40。

[0062] 多个像素PX中的每个像素从外部接收驱动电力电压ELVDD和公共电力电压ELVSS(参见图3)。驱动电力电压ELVDD可以是确定的高电平电压,并且公共电力电压ELVSS可以低于驱动电力电压ELVDD或地电压。驱动电力电压ELVDD通过驱动电压线ELVDDL被供给到像素PX中的每个像素。

[0063] 多个像素PX中的每个像素依据根据通过多条数据线DL1至DLm接收的数据信号供给到发光器件的驱动电流来发射确定亮度的光。

[0064] 图3是根据一些示例性实施例的包含在图1的有机发光显示装置中的像素的等效电路图。要注意的是,图3的像素PX可以代表图1和图2的有机发光显示装置的像素PX。

[0065] 参考图3,像素PX包括信号线121、122、123和151、多个薄膜晶体管(TFT) T1、T2、T3、T4、T5、T6和T7、电容器Cst、初始化电压线131、驱动电压线152以及有机发光器件OLED。

[0066] 尽管所有信号线121、122、123和151、初始化电压线131以及驱动电压线152都包含在图3中的一个像素PX中,但示例性实施例并不限于此。例如,信号线121、122、123和151和/或初始化电压线131中的至少一条可以与一个或多个相邻像素共享。

[0067] TFT T1、T2、T3、T4、T5、T6和T7可以包括驱动TFT T1、开关TFT T2、补偿TFT T3、第一初始化TFT T4、操作控制TFT T5、发射控制TFT T6和第二初始化TFT T7。

[0068] 信号线121、122、123和151包括扫描线121、前一扫描线122、发射控制线123和数据线151,扫描信号Sn通过扫描线121被传输,前一扫描信号Sn-1通过前一扫描线122被传输到第一初始化TFT T4和第二初始化TFT T7,发射控制信号En通过发射控制线123被传输到操作控制TFT T5和发射控制TFT T6,数据线151与扫描线121交叉,并且数据信号Dm通过数据线151被传输。驱动电力电压ELVDD通过驱动电压线152被传输到驱动TFT T1,并且初始化电压Vint通过初始化电压线131被传输,驱动TFT T1和像素电极通过初始化电压Vint被初始化。

[0069] 驱动TFT T1的驱动栅电极G1连接到电容器Cst的第一电极Cst1,驱动TFT T1的驱动源电极S1通过操作控制TFT T5连接到驱动电压线152,并且驱动TFT T1的驱动漏电极D1

通过发射控制TFT T6电连接到有机发光器件OLED的像素电极。驱动TFT T1根据开关TFT T2的开关操作接收数据信号 D_m ,以将驱动电流 I_{OLED} 供给到有机发光器件OLED。

[0070] 开关TFT T2的开关栅电极G2连接到扫描线121,开关TFT T2的开关源电极S2连接到数据线151,并且开关TFT T2的开关漏电极D2连接到驱动TFT T1的驱动源电极S1,并且还通过操作控制TFT T5连接到驱动电压线152。开关TFT T2根据通过扫描线121接收的扫描信号 S_n 被导通,以执行将传输到数据线151的数据信号 D_m 传输到驱动TFT T1的驱动源电极S1的开关操作。

[0071] 补偿TFT T3的补偿栅电极G3连接到扫描线121,补偿TFT T3的补偿源电极S3连接到驱动TFT T1的驱动漏电极D1,并且还通过发射控制TFT T6连接到有机发光器件OLED的像素电极,并且补偿TFT T3的补偿漏电极D3连接到电容器 C_{st} 的第一电极 C_{st1} 、第一初始化TFT T4的第一初始化源电极S4以及驱动TFT T1的驱动栅电极G1。补偿TFT T3根据通过扫描线121传输的扫描信号 S_n 被导通,以将驱动TFT T1的驱动栅电极G1电连接到驱动漏电极D1,以形成驱动TFT T1的二极管连接。

[0072] 第一初始化TFT T4的第一初始化栅电极G4连接到前一扫描线122,并且第一初始化TFT T4的第一初始化漏电极D4连接到第二初始化TFT T7的第二初始化漏电极D7和初始化电压线131。第一初始化TFT T4的第一初始化源电极S4连接到电容器 C_{st} 的第一电极 C_{st1} 、补偿TFT T3的补偿漏电极D3以及驱动TFT T1的驱动栅电极G1。第一初始化TFT T4根据通过前一扫描线122接收的前一扫扫信号 S_{n-1} 被导通,以将初始化电压 V_{int} 传输到驱动TFT T1的驱动栅电极G1,以便执行对驱动TFT T1的驱动栅电极G1的电压进行初始化的初始化操作。

[0073] 操作控制TFT T5的操作控制栅电极G5连接到发射控制线123,操作控制TFT T5的操作控制源电极S5连接到驱动电压线152,并且操作控制TFT T5的操作控制漏电极D5连接到驱动TFT T1的驱动源电极S1和开关TFT T2的开关漏电极D2。

[0074] 发射控制TFT T6的发射控制栅电极G6连接到发射控制线123,发射控制TFT T6的发射控制源电极S6连接到驱动TFT T1的驱动漏电极D1和补偿TFT T3的补偿源电极S3,并且发射控制TFT T6的发射控制漏电极D6电连接到第二初始化TFT T7的第二初始化源电极S7和有机发光器件OLED的像素电极。

[0075] 操作控制TFT T5和发射控制TFT T6根据通过发射控制线123接收的发射控制信号 E_n 同时被导通,使得驱动电力电压 $ELVDD$ 被传输到有机发光器件OLED,以使驱动电流 I_{OLED} 流过有机发光器件OLED。

[0076] 第二初始化TFT T7的第二初始化栅电极G7连接到前一扫描线122,第二初始化TFT T7的第二初始化源电极S7连接到发射控制TFT T6的发射控制漏电极D6和有机发光器件OLED的像素电极,并且第二初始化TFT T7的第二初始化漏电极D7连接到第一初始化TFT T4的第一初始化漏电极D4和初始化电压线131。第二初始化TFT T7根据通过前一扫描线122接收的前一扫扫信号 S_{n-1} 被导通,以初始化有机发光器件OLED的像素电极。

[0077] 虽然图3图示了第一初始化TFT T4和第二初始化TFT T7连接到前一扫描线122的示例性实施例,但示例性实施例并不限于此。例如,第一初始化TFT T4可以连接到前一扫描线122以根据前一扫描信号 S_{n-1} 被驱动,并且第二初始化TFT T7可以连接到附加信号线(例如,后续扫描线)以根据传输到附加信号线的信号被驱动。另外,根据晶体管类型(p型或n

型),可以交换图3所示的源电极S1至S7与漏电极D1至D7的位置。

[0078] 现在将更具体地描述根据一些示例性实施例的每个像素PX的操作。

[0079] 在初始化时段期间,当前一扫描信号 S_{n-1} 通过前一扫描线122被供给时,第一初始化TFT T4根据前一扫描信号 S_{n-1} 被导通,并且驱动TFT T1根据通过初始化电压线131接收的初始化电压 V_{int} 被初始化。

[0080] 在数据编程时段期间,当扫描信号 S_n 通过扫描线121被供给时,开关TFT T2和补偿TFT T3根据扫描信号 S_n 被导通。驱动TFT T1被导通的补偿TFT T3二极管连接,并且被正向偏置。

[0081] 然后,补偿电压(D_m+V_{th} ,其中 V_{th} 为(-)值)被施加到驱动TFT T1的驱动栅电极G1,补偿电压是通过数据线151供给的数据信号 D_m 减去驱动TFT T1的阈值电压 V_{th} 的电压。

[0082] 驱动电力电压ELVDD和补偿电压 D_m+V_{th} 被施加到电容器 C_{st} 的两端,并且与两端之间的电压差对应的电荷被存储在电容器 C_{st} 中。

[0083] 在发射时段期间,操作控制TFT T5和发射控制TFT T6根据通过发射控制线123供给的发射控制信号 E_n 被导通。根据驱动TFT T1的驱动栅电极G1的电压与驱动电力电压ELVDD之间的电压差生成驱动电流 I_{OLED} ,并且驱动电流 I_{OLED} 通过发射控制TFT T6被供给到有机发光器件OLED。

[0084] 图4是图示根据一些示例性实施例的包含在像素电路中的电容器和多个薄膜晶体管的位置的示意性布局图。图5至图8分别是根据一些示例性实施例的有机发光显示装置的各层中的诸如图4所示的电容器和多个薄膜晶体管的元件的示意性布局图。图9是根据一些示例性实施例的沿剖面线I-I'和II-II'截取的图4的截面图。

[0085] 图5至图8分别图示了像素电路的每层中的布线、电极和半导体层的布置,并且绝缘层可以位于图5至图8所示的各层之间。例如,第一栅绝缘层112(参见图9)可以位于图5所示的层与图6所示的层之间,并且第二栅绝缘层113(参见图9)可以位于图6所示的层与图7所示的层之间,并且层间绝缘层114(参见图9)可以位于图7所示的层与图8所示的层之间。图5至图8所示的层可以通过限定在上述绝缘层中的至少一些绝缘层中的接触孔彼此电连接。

[0086] 参见图4、图5和图9,驱动TFT T1、开关TFT T2、补偿TFT T3、第一初始化TFT T4、操作控制TFT T5、发射控制TFT T6和第二初始化TFT T7的半导体层AS1至AS7被布置在同一水平面中并且包括相同的材料。例如,半导体层AS1至AS7可以由多晶硅形成。

[0087] 半导体层AS1至AS7被布置在基板110上的缓冲层111(参见图9)上。基板110可以由玻璃材料、金属材料或塑料材料(诸如聚对苯二甲酸乙二醇酯(PET)、聚萘二甲酸乙二醇酯(PEN)或聚酰亚胺)形成。缓冲层111可以包括诸如氧化硅(SiO_x)层的氧化物层和/或诸如氮化硅(SiN_x)层的氮化物层。

[0088] 基板110可以包括玻璃材料、陶瓷材料、金属材料或者柔性或可弯曲材料。当基板110为柔性或可弯曲时,基板110可以包括聚合物树脂,诸如聚醚砜(PES)、聚丙烯酸酯(PAR)、聚醚酰亚胺(PEI)、聚萘二甲酸乙二醇酯(PEN)、聚对苯二甲酸乙二醇酯(PET)、聚苯硫醚(PPS)、聚芳酯、聚酰亚胺(PI)、聚碳酸酯(PC)和醋酸丙酸纤维素(CAP)中的至少一种。基板110可以具有上述材料的单层结构或多层结构,并且多层结构可以进一步包括无机层。在一些示例性实施例中,基板110可以具有有机材料/无机材料/有机材料的结构。

[0089] 缓冲层111可以增强基板110的上表面的平坦度,并且可以包括无机材料,诸如氧化硅、氮化硅和/或氮氧化硅。

[0090] 阻挡层(未示出)可以被进一步包含在基板110与缓冲层111之间。阻挡层可以防止或最小化杂质从基板110等渗透到半导体层AS1至AS7中。阻挡层可以包括诸如氧化物或氮化物的无机材料或有机材料或有机-无机混合材料,并且可以具有单层结构或无机材料和有机材料的多层结构。

[0091] 驱动TFT T1的驱动半导体层AS1、开关TFT T2的开关半导体层AS2、补偿TFT T3的补偿半导体层AS3、第一初始化TFT T4的第一初始化半导体层AS4、操作控制TFT T5的操作控制半导体层AS5、发射控制TFT T6的发射控制半导体层AS6和第二初始化TFT T7的第二初始化半导体层AS7可以彼此连接,并且被弯曲成各种形状。

[0092] 半导体层AS1至AS7可以包括沟道区以及分别位于沟道区的相对侧的源区和漏区。例如,源区和漏区可以掺杂有可以包括N型杂质或P型杂质的杂质。源区和漏区分别与源电极和漏电极对应。在下文中,将使用术语“源区”和“漏区”分别代替“源电极”和“漏电极”。

[0093] 驱动半导体层AS1包括驱动沟道区A1以及分别位于驱动沟道区A1的两侧的驱动源区S1和驱动漏区D1。驱动半导体层A1具有弯曲形状,使得驱动沟道区A1可以比其他沟道区(例如,沟道区A2至A7)长。例如,由于驱动半导体层AS1具有有多个弯曲部分的形状(像欧米茄形状或字母“S”一样),因此可以在狭窄空间中提供长的沟道长度。由于驱动沟道区A1的长的长度,施加到驱动栅电极G1的栅电压的驱动范围被延伸,从而允许从有机发光器件OLED发射的光的灰度的精确控制以及更高的显示质量。

[0094] 开关半导体层AS2包括开关沟道区A2以及分别位于开关沟道区A2的两侧的开关源区S2和开关漏区D2。开关漏区D2连接到驱动源区S1。

[0095] 补偿半导体层AS3包括补偿沟道区A3a和A3c以及分别位于补偿沟道区A3a和A3c两者的相对侧处的补偿源区S3和补偿漏区D3。形成在补偿半导体层AS3中的补偿TFT T3为双TFT,并且包括两个补偿沟道区A3a和A3c,并且补偿沟道区A3a与A3c之间的区域A3b是掺杂区,并且与双TFT中的一个的源区以及另一个的漏区局部对应。

[0096] 第一初始化半导体层AS4包括第一初始化沟道区A4a和A4c以及分别位于第一初始化沟道区A4a和A4c两者的相对侧处的第一初始化源区S4和第一初始化漏区D4。形成在第一初始化半导体层AS4中的第一初始化TFT T4为具有两个第一初始化沟道区A4a和A4c的双TFT,并且第一初始化沟道区A4a与A4c之间的区域A4b是掺杂区,并且与双TFT中的一个的源区以及另一个的漏区局部对应。

[0097] 操作控制半导体层AS5包括操作控制沟道区A5以及分别位于操作控制沟道区A5的相对侧的操作控制源区S5和操作控制漏区D5。操作控制漏区D5可以连接到驱动源区S1。

[0098] 发射控制半导体层AS6包括发射控制沟道区A6以及分别位于发射控制沟道区A6的相对侧处的发射控制源区S6和发射控制漏区D6。发射控制源区S6可以连接到驱动漏区D1。

[0099] 第二初始化半导体层AS7包括第二初始化沟道区A7以及分别位于第二初始化沟道区A7的相对侧处的第二初始化源区S7和第二初始化漏区D7。

[0100] 第一栅绝缘层112位于半导体层AS1至AS7上。第一栅绝缘层112可以包括无机材料,无机材料包括氧化物或氮化物。例如,第一栅绝缘层112可以包括氧化硅(SiO₂)、氮化硅(SiN_x)、氮氧化硅(SiON)、氧化铝(Al₂O₃)、氧化钛(TiO₂)、氧化钽(Ta₂O₅)、氧化铪(HfO₂)和氧

化锌 (ZnO_2) 等中的至少一种。

[0101] 根据一些示例性实施例,多个像素PX中的每个像素的半导体层AS1至AS7彼此分离地形成。例如,第一像素PX1的半导体层AS1至AS7被形成为与第二像素PX2的半导体层AS1至AS7分离。

[0102] 参考图4、图6和图9,扫描线121、前一扫描线122、发射控制线123和驱动栅电极G1被布置在第一栅绝缘层112上。扫描线121、前一扫描线122、发射控制线123和驱动栅电极G1被布置在同一层上并且包括相同的材料。例如,扫描线121、前一扫描线122、发射控制线123和驱动栅电极G1可以包括钼(Mo)、铜(Cu)或钛(Ti)等,并且可以具有单层或多层结构。

[0103] 驱动栅电极G1为岛型电极,并且被布置成与驱动半导体层AS1的驱动沟道区A1重叠。驱动栅电极G1不仅可以用作驱动TFT T1的栅电极,而且可以用作电容器Cst的下电极C1。也就是说,驱动栅电极G1和下电极C1可以被视为单个元件。

[0104] 扫描线121、前一扫描线122和发射控制线123的一部分或突出部分对应于TFT T2至T7的栅电极G2至G7。

[0105] 扫描线121的与开关沟道区A2以及补偿沟道区A3a和A3c重叠的区域分别对应于开关栅电极G2以及补偿栅电极G3a和G3b。前一扫描线122的与第一初始化沟道区A4a和A4c以及第二初始化沟道区A7重叠的区域分别对应于第一初始化栅电极G4a和G4b以及第二初始化栅电极G7。发射控制线123的与操作控制沟道区A5和发射控制沟道区A6重叠的区域分别对应于操作控制栅电极G5和发射控制栅电极G6。

[0106] 补偿栅电极G3a和G3b是包括第一补偿栅电极G3a和第二补偿栅电极G3b的双栅电极,并且可以防止或减少漏电流的产生。

[0107] 第二栅绝缘层113位于扫描线121、前一扫描线122、发射控制线123和驱动栅电极G1上。第二栅绝缘层113可以包括无机材料,无机材料包括氧化物或氮化物。例如,第二栅绝缘层113可以由氧化硅(SiO_2)、氮化硅(SiN_x)、氮氧化硅($SiON$)、氧化铝(Al_2O_3)、氧化钛(TiO_2)、氧化钽(Ta_2O_5)、氧化铪(HfO_2)和氧化锌(ZnO_2)等中的至少一种形成。

[0108] 参见图4、图7和图9,电容器Cst的上电极C2和初始化电压线131位于第二栅绝缘层113上。

[0109] 电容器Cst的上电极C2和初始化电压线131被布置在同一层上并且可以包括相同的材料。例如,电容器Cst的上电极C2和初始化电压线131可以包括导电材料(包括钼(Mo)、铜(Cu)和/或钛(Ti)等),并且可以具有包括上述材料的单层或多层结构。

[0110] 电容器Cst的上电极C2被布置成与下电极C1重叠并且具有开口OP1。开口OP1通过移除上电极C2的一部分而形成,并且可以具有单个闭合曲线形状。这里,单个闭合曲线意味着具有当在直线或曲线上绘制一点时会相遇的起点和终点的闭合图,诸如多边形或圆。具有开口OP1的上电极C2可以被视为具有圆环形状。

[0111] 布置在上电极C2与下电极C1之间的第二栅绝缘层113可以用作电容器Cst的介电层。上电极C2在第一方向和第二方向上的宽度可以大于下电极C1在第一方向和第二方向上的宽度。下电极C1在第二方向上的两端都可以通过限定在上电极C2中的开口OP1被暴露。

[0112] 根据一些示例性实施例,通过包括具有开口OP1的上电极C2的电容器Cst,即使在有机发光显示装置的制造工艺期间发生叠加偏差和临界尺寸偏差时,电容变化也可以被最小化。这将在稍后参考图10和图11描述。

[0113] 层间绝缘层114位于电容器Cst的上电极C2和初始化电压线131上。层间绝缘层114可以包括无机材料,无机材料包括氧化物或氮化物。例如,层间绝缘层114可以由氧化硅(SiO₂)、氮化硅(SiN_x)、氮氧化硅(SiON)、氧化铝(Al₂O₃)、氧化钛(TiO₂)、氧化钽(Ta₂O₅)、氧化铪(HfO₂)和氧化锌(ZnO₂)等中的至少一种形成。

[0114] 参见图4、图8和图9,在第二方向上延伸的第二连接布线被布置在层间绝缘层114上。第二连接布线通过层间绝缘层114与第一连接布线绝缘。第二连接布线可以包括数据线151、驱动电压线152、第一节点连接线153、第二节点连接线154和连接电极155。

[0115] 数据线151、驱动电压线152、第一节点连接线153、第二节点连接线154和连接电极155被布置在同一层上并且包括相同的材料。例如,数据线151、驱动电压线152、第一节点连接线153、第二节点连接线154和连接电极155可以由诸如金属或导电氧化物的高导电材料形成。

[0116] 数据线151通过穿过层间绝缘层114、第二栅绝缘层113和第一栅绝缘层112的接触孔CNT8连接到开关TFT T2的开关源区S2。数据线151可以连接布置在第二方向上的多个像素。

[0117] 驱动电压线152通过穿过层间绝缘层114、第二栅绝缘层113和第一栅绝缘层112的接触孔CNT6连接到操作控制TFT T5的操作控制源区S5。

[0118] 另外,驱动电压线152通过穿过层间绝缘层114的接触孔CNT7连接到电容器Cst的上电极C2。驱动电压线152可以连接布置在第二方向上的多个像素。

[0119] 第一节点连接线153通过接触孔CNT1和CNT2连接驱动栅电极G1和补偿TFT T3的补偿漏区D3。作为岛型的驱动栅电极G1可以通过第一节点连接线153电连接到补偿TFT T3。由于驱动栅电极G1用作电容器Cst的下电极C1,因此第一节点连接线153可以被视为连接到下电极C1。

[0120] 第一节点连接线153的第一端与下电极C1通过接触孔CNT1连接。接触孔CNT1可以布置在上电极C2的开口OP1中,以将第一节点连接线153的第一端连接到下电极C1。开口OP1可以具有比接触孔CNT1大的尺寸,使得接触孔CNT1可以不接触上电极C2。

[0121] 第一节点连接线153的第二端与补偿TFT T3通过接触孔CNT2连接。接触孔CNT2被形成为穿透层间绝缘层114、第二栅绝缘层113和第一栅绝缘层112,使得第一节点连接线153的第二端连接到补偿TFT T3的补偿漏区D3。

[0122] 第二节点连接线154传输对驱动TFT T1和像素电极210进行初始化的初始化电压Vint。第二节点连接线154通过穿过层间绝缘层114、第二栅绝缘层113和第一栅绝缘层112的接触孔CNT3连接到第一初始化TFT T4和第二初始化TFT T7,并且通过穿过层间绝缘层114的接触孔CNT4连接到初始化电压线131。

[0123] 连接电极155可以通过穿过层间绝缘层114、第二栅绝缘层113和第一栅绝缘层112的接触孔CNT5连接到发射控制TFT T6的发射控制漏区D6。连接电极155可以连接到像素电极210,以将通过发射控制TFT T6施加的信号传输到像素电极210。

[0124] 平坦化层116位于数据线151、驱动电压线152、第一节点连接线153、第二节点连接线154和连接电极155上方。平坦化层116可以包括有机材料,诸如丙烯酰基、苯并环丁烯(BCB)、聚酰亚胺(PI)和六甲基二硅醚(HMDSO)中的至少一种。可替代地,平坦化层116可以包括无机材料。平坦化层116可以基本平坦化覆盖TFT T1至T7的保护层的上部分。平坦化层

116可以具有单层或多层结构。

[0125] 具有像素电极210、对电极230以及位于像素电极210与对电极230之间并且包括发射层的中间层220的有机发光器件OLED可以位于平坦化层116上。

[0126] 像素电极210通过限定在平坦化层116中的接触孔连接到连接电极155,并且通过连接电极155连接到发射控制TFT T6的发射控制漏区D6。

[0127] 像素限定层117可以布置在平坦化层116上。像素限定层117具有与像素或子像素中的每一个对应的开口,即至少暴露像素电极210的中心部分的开口,从而限定像素。像素限定层117可以增大像素电极210的边缘与像素电极210上方的对电极230之间的距离,从而防止像素电极210的边缘处的电弧等。像素限定层117可以由诸如聚酰亚胺或HMDSO的有机材料形成。

[0128] 有机发光器件OLED的中间层220可以包括低分子材料或聚合物材料。当包含低分子材料时,中间层220可以具有其中空穴注入层(HIL)、空穴传输层(HTL)、有机发射层(EML)、电子传输层(ETL)和电子注入层(EIL)等以单层或多层结构被堆叠的结构,并且可以包括各种有机材料,诸如铜酞菁(CuPc)、N,N'-二(萘-1-基)-N,N'-联苯-联苯胺(NPB)和三-8-羟基喹啉铝(Alq_3)中的至少一种。这些层可以使用真空沉积方法来形成;然而,任何合适的工艺可以被利用。

[0129] 当中间层220包括聚合物材料时,中间层220通常可以具有包括空穴传输层(HTL)或有机发射层(EML)的结构。空穴传输层(HTL)可以包括聚(3,4-乙撑-二氧噻吩)(PEDOT),并且发射层可以包括聚合物材料,诸如聚苯乙炔(PPV)类材料或聚芴类材料。中间层220可以使用例如丝网印刷方法、喷墨印刷方法或激光诱导热成像(LITI)方法形成。

[0130] 中间层220不限于上面所述,并且可以具有各种结构。例如,中间层220可以包括覆盖多个像素电极210的单层或者被图案化为分别与多个像素电极210对应的层。

[0131] 对电极230被布置在显示区域DA上,并且可以被布置为覆盖显示区域DA,如图9所示。也就是说,对电极230可以针对多个有机发光器件(OLED)一体形成,并且与多个像素电极210对应。

[0132] 由于有机发光器件OLED可能易被来自外部的湿气或氧气损坏,因此封装层300可以覆盖并保护有机发光器件OLED。封装层300可以覆盖显示区域DA并且延伸出显示区域DA。封装层300可以包括第一无机封装层310、有机封装层320和第二无机封装层330。

[0133] 第一无机封装层310覆盖对电极230,并且可以包括陶瓷、金属氧化物、金属氮化物、金属碳化物、金属氮氧化物、氧化铟(In_2O_3)、氧化锡(SnO_2)、氧化铟锡(ITO)、氧化硅、氮化硅和/或氮氧化硅等。诸如盖层(未示出)的其他层也可以可选地位于第一无机封装层310与对电极230之间。第一无机封装层310沿第一无机封装层310之下的结构形成,并且因此,第一无机封装层310的上表面不平坦。

[0134] 有机封装层320覆盖第一无机封装层310。与第一无机封装层310不同,有机封装层320可以具有基本平坦的上表面。例如,有机封装层320的上表面可以在与显示区域DA对应的部分处基本平坦。有机封装层320可以由从丙烯酸树脂、甲基丙烯酸、聚酯、聚乙烯、聚丙烯、聚对苯二甲酸乙二醇酯、聚萘二甲酸乙二醇酯、聚碳酸酯、聚酰亚胺、聚乙烯磺酸酯、聚甲醛、聚芳酯和HMDSO所组成的组中选择的至少一种材料形成。

[0135] 第二无机封装层330覆盖有机封装层320,并且可以由陶瓷、金属氧化物、金属氮化

物、金属碳化物、金属氮氧化物、氧化铟 (In_2O_3)、氧化锡 (SnO_2)、氧化铟锡 (ITO)、氧化硅、氮化硅和/或氮氧化硅形成。

[0136] 由于封装层300包括第一无机封装层310、有机封装层320和第二无机封装层330，因此根据封装层300的这种多层结构，即使在封装层300中出现裂缝时，也可以防止裂缝连接在第一无机封装层310与有机封装层320之间或者连接在有机封装层320与第二无机封装层330之间。因此，可以防止或最小化形成湿气、或氧气等从外部穿透到显示区域DA中所通过的路径。

[0137] 尽管未示出，但是用于防止掩模压印的间隔物可以进一步包含在像素限定层117上，并且各种功能层（诸如减少外部光反射的偏振层、黑矩阵、滤色器和/或具有触摸电极的触摸屏层）可以包含在封装层300上。

[0138] 图10是图示根据一些示例性实施例的图4所示的电容器的下电极和上电极的平面图。图11图示了根据一些示例性实施例的图4的电容器的下电极与上电极的重叠区域。图12图示了相对于图10的示例性实施例的比较例。

[0139] 图10是图示包含在图4所示的像素电路中的电容器 C_{st} 的下电极C1和上电极C2的平面图。图11图示了图4的像素电路的电容器 C_{st} 的下电极C1与上电极C2的重叠区域。图12是图示根据相对于图10的示例性实施例的比较例的、电容器的下电极C1'与上电极C2'的重叠区域的示意性平面图。

[0140] 参见图10，在平面图中观看时，电容器 C_{st} 的上电极C2的边缘与下电极C1的边缘向外隔开，以围绕下电极C1。上电极C2的边缘与下电极C1的边缘相对于第二方向隔开至少第一间隔距离 sd_1 ，并且上电极C2的边缘与下电极C1的边缘相对于第一方向隔开至少第二间隔距离 sd_2 。上电极C2在第一方向上的宽度 w_{21} 大于下电极C1在第一方向上的宽度 w_{11} ，并且上电极C2在第二方向上的宽度 w_{22} 大于下电极C1在第二方向上的宽度 w_{12} 。

[0141] 可以通过考虑在一个或多个制造工艺期间可能发生的最大叠加偏差来设计第一间隔距离 sd_1 和第二间隔距离 sd_2 。这里，当彼此重叠的两个或更多个层被形成，并且每层在向上、向下、向左和向右的方向上移位时，移位的层的重叠区域与最初设计重叠区域不同，并且重叠区域中的这种差异被称为叠加偏差。当在基板上形成导电层并且对导电层执行光刻工艺时，由于基板与掩模之间的未对准或基板与曝光装置之间的未对准，可发生叠加偏差。

[0142] 根据一些示例性实施例，上电极C2的边缘与下电极C1的边缘向外隔开，并且因此，即使上电极C2相对于下电极C1关于设计值发生移位，下电极C1与上电极C2之间的重叠区域也可以保持恒定。也就是说，尽管存在叠加偏差，但根据各种示例性实施例的电容器 C_{st} 可以提供恒定的电容。另外，根据各种示例性实施例，上电极C2具有开口OP1，开口OP1具有单个闭合曲线形状，并且上电极C2与下电极C1的重叠区域被开口OP1划分为两个区域，即第一区域CA1和第二区域CA2。

[0143] 在图10中，开口OP1被形成为在第二方向上具有长的宽度，从而暴露下电极C1的在第二方向上布置的两端。因此，上电极C2与下电极C1的重叠区域可以被划分为两个区域，即第一区域CA1和第二区域CA2。

[0144] 在图10中，开口OP1具有在第二方向上具有较长宽度的矩形形状，但示例性实施例不限于此，并且可以进行各种修改。例如，开口OP1可以具有圆角边缘，并且开口OP1在第一

方向上的宽度可以不恒定。

[0145] 电容器C_{st}的电容由下面的公式1确定。在公式1中,C代表电容,ε代表介电常数,A1和A2分别代表第一区域CA1和第二区域CA2的面积,并且d代表下电极C1与上电极C2之间的距离。

[0146] $C = \epsilon (A1 + A2) / d \cdots$ 公式1

[0147] 也就是说,根据一些示例性实施例的电容器C_{st}的电容由第二栅绝缘层113的介电常数ε、下电极C1与上电极C2之间的距离d以及下电极C1与上电极C2的重叠区域的面积A1+A2确定。因此,当重叠区域的面积A1+A2改变时,电容改变。

[0148] 因此,如果重叠区域根据阈值变化而变化,则电容器的电容变化。阈值偏差是指难以通过刻蚀工艺控制的尺寸偏差。当通过光刻工艺和刻蚀工艺执行图案化时,根据由于光刻工艺而导致的光刻胶的尺寸以及刻蚀条件等可发生阈值偏差。根据一些示例性实施例,即使出现阈值偏差,电容变化也可以被最小化。

[0149] 如果上电极C2'中的开口OP1'被布置在下电极C1'内部,使得上电极C2'和下电极C1'不被开口OP1'分开,则电容值可以根据阈值偏差灵敏地变化。

[0150] 例如,由于阈值偏差,可以形成在第一方向上比设计值进一步蚀刻Δ_x并在第二方向上比设计值进一步蚀刻Δ_y的开口OP1'。在此情形下,重叠区域受Δ_x和Δ_y两者的影响。

[0151] 然而,根据各种示例性实施例,如图11所示,如果重叠区域被开口OP1分开,则重叠区域仅受Δ_x影响。因此,根据各种示例性实施例的包含在有机发光显示装置中的电容器C_{st}的电容变化可对工艺误差不敏感。

[0152] 图13是图示根据一些示例性实施例的包含在像素电路中的电容器和多个薄膜晶体管的位置的示意性布局图。图14图示了根据一些示例性实施例的图13的电容器的下电极与上电极的重叠区域。在图13和图14的示例性实施例中,与图4中的附图标记相同的附图标记表示相同的元件,并且因此,它们的重复描述将被省略。

[0153] 参见图13和图14,包含在有机发光显示装置中的电容器C_{st_1}包括下电极C1和上电极C2_1,上电极C2_1包括具有单个闭合曲线形状的开口OP2。

[0154] 穿过层间绝缘层114和第二栅绝缘层113的接触孔CNT1形成在开口OP2中,以便连接到下电极C1。开口OP2在尺寸方面大于接触孔CNT1,使得接触孔CNT1可以不接触上电极C2_1。

[0155] 第一节点连接线153的第一端可以通过接触孔CNT1连接到下电极C1。第一节点连接线153的第二端可以通过穿过层间绝缘层114、第二栅绝缘层113和第一栅绝缘层112的接触孔CNT2连接到补偿TFT T3的补偿漏区D3。

[0156] 上电极C2_1可以通过接触孔CNT7_1连接到驱动电压线152,驱动电压通过驱动电压线152被传输。

[0157] 在平面图中观看时,上电极C2_1的边缘与下电极C1的边缘向外隔开并且围绕下电极C1。上电极C2_1在第一方向上的宽度大于下电极C1在第一方向上的宽度,并且上电极C2_1在第二方向上的宽度大于下电极C1在第二方向上的宽度。

[0158] 由于这些特性,尽管存在叠加偏差,但下电极C1与上电极C2_1的重叠区域可以保持恒定。

[0159] 另外,根据各种示例性实施例,上电极C2_1具有开口OP2,开口OP2具有单个闭合曲

线形状,并且上电极C2_1与下电极C1的重叠区域被开口OP2划分为两个区域,即第一区域CA1_1和第二区域CA2_1。

[0160] 开口OP2的宽度在第一方向上比在第二方向上长,从而暴露下电极C1的布置在第一方向上的两端。因此,上电极C2_1与下电极C1的重叠区域可以被划分为两个区域,即第一区域CA1_1和第二区域CA2_1。

[0161] 参见图13和图14,尽管开口OP2具有在第二方向上具有较长宽度的矩形形状,但示例性实施例不限于此,并且可以进行其他各种修改。例如,开口OP2可以具有圆角角落,或者开口OP2在第二方向上的宽度可以不恒定。

[0162] 由于这些特性,根据各种示例性实施例的电容器Cst_1的下电极C1与上电极C2_1的重叠区域仅受 Δy 影响。因此,根据各种示例性实施例的包含在有机发光显示装置中的电容器Cst的电容变化可对工艺误差不敏感。

[0163] 根据各种示例性实施例,在包含在有机发光显示装置中的电容器中,由于上电极与下电极的重叠区域被上电极的开口部分分开,因此即使在有机发光显示装置的制造期间出现叠加偏差和临界尺寸偏差时,电容变化也可以被最小化。然而,本公开的范围不受上述效果的限制。

[0164] 尽管本文已经描述特定示例性实施例和实现方式,但是其他实施例和修改将从该描述中显而易见。因此,本发明构思不局限于这样的实施例,而是受限于随附权利要求的更广范围以及各种明显的修改和等价布置,这对本领域普通技术人员来说将是显而易见的。

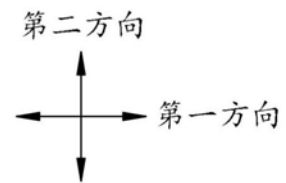
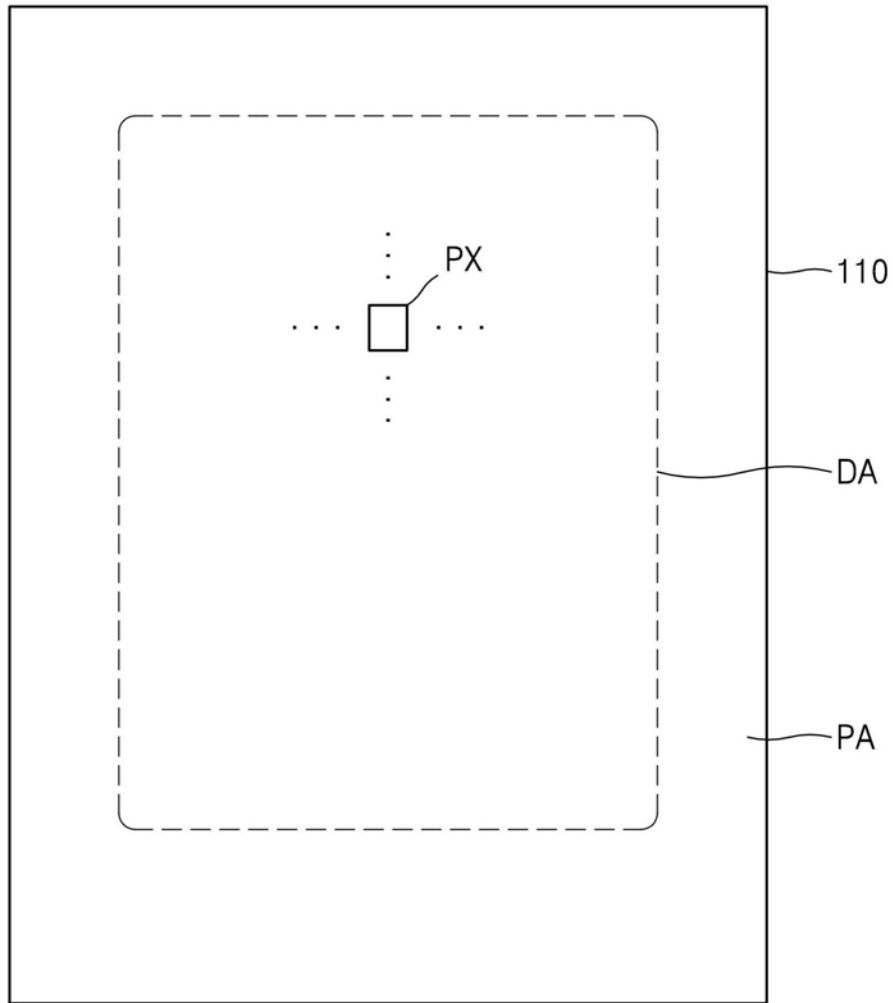


图1

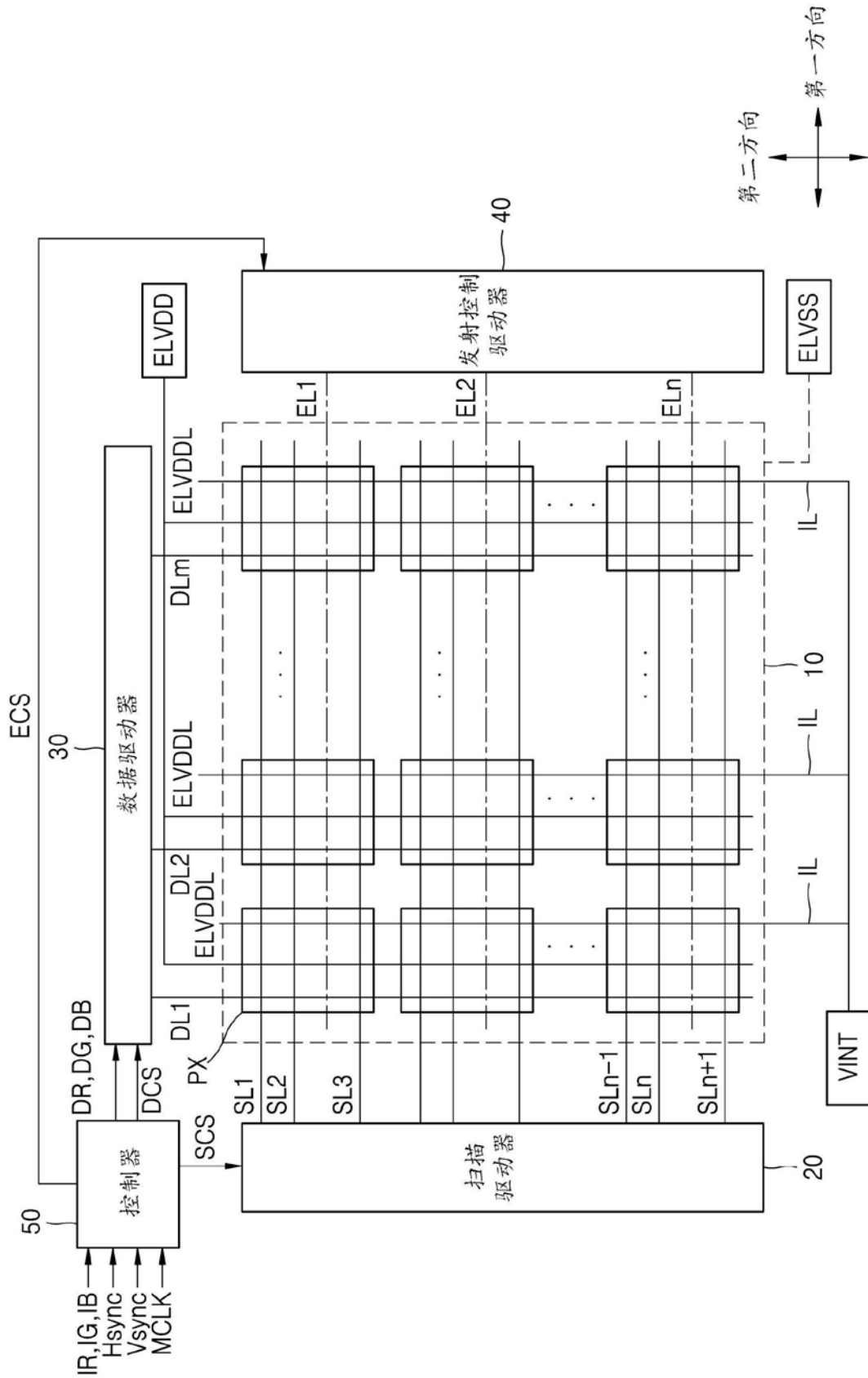


图2

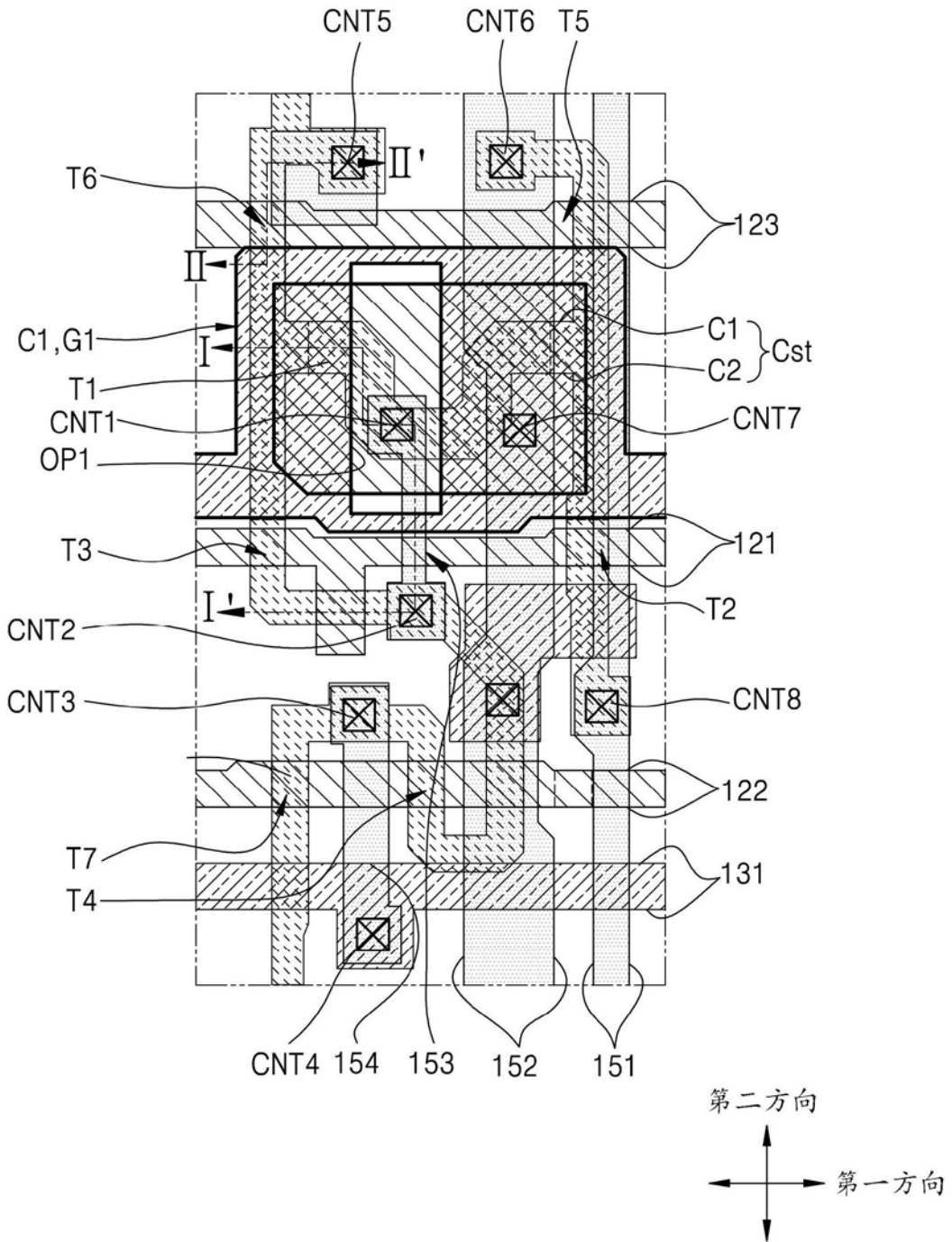


图4

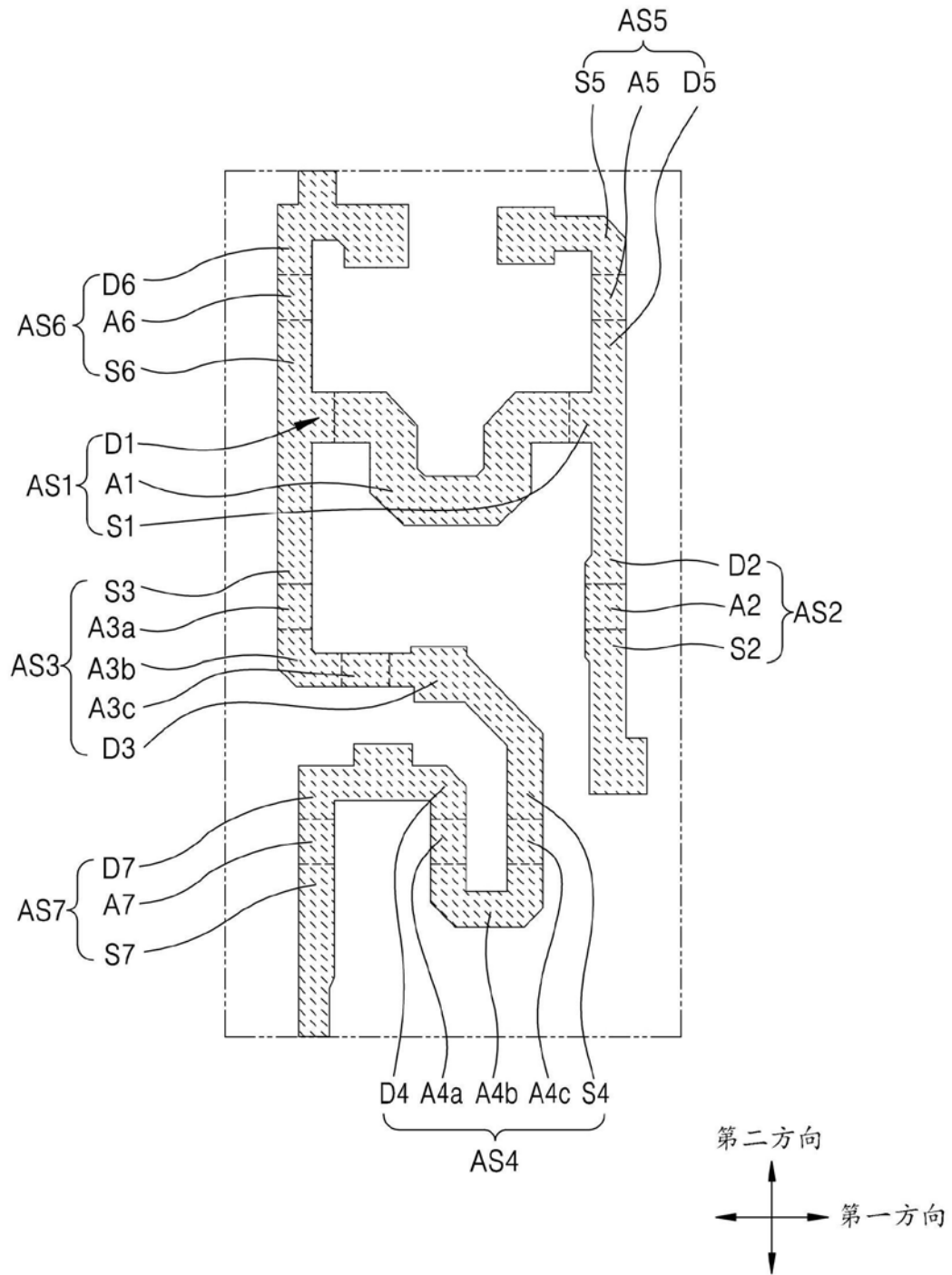


图5

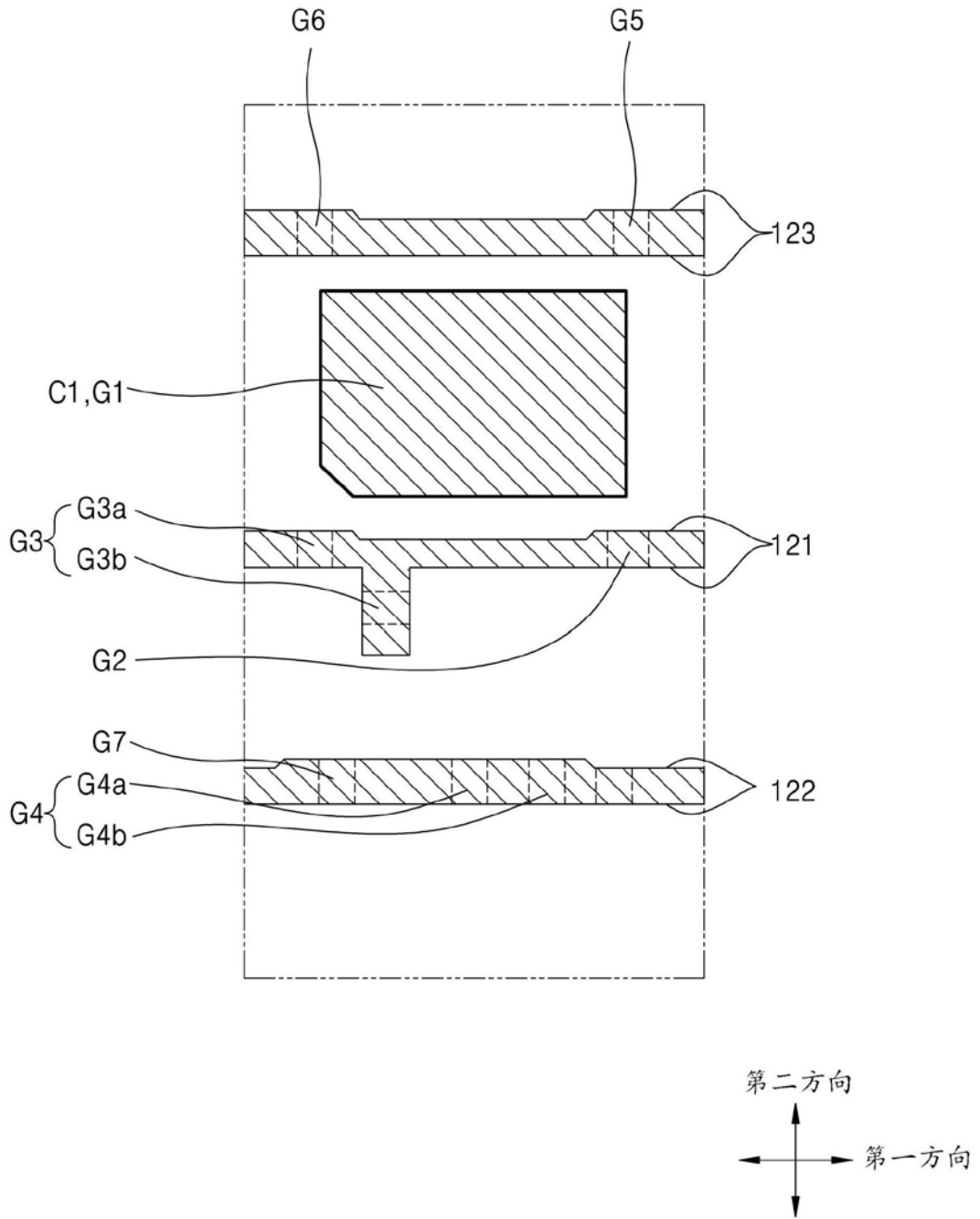


图6

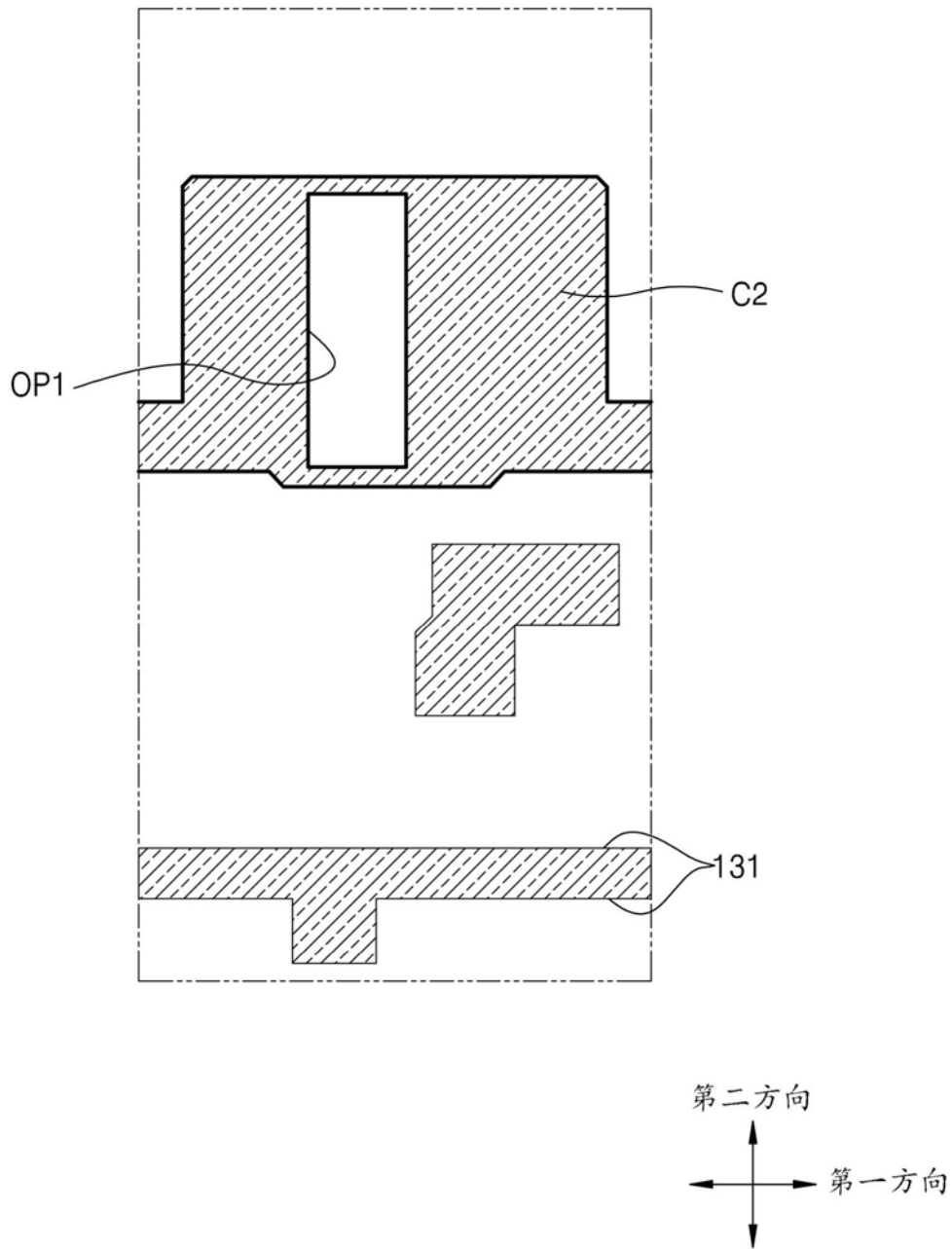


图7

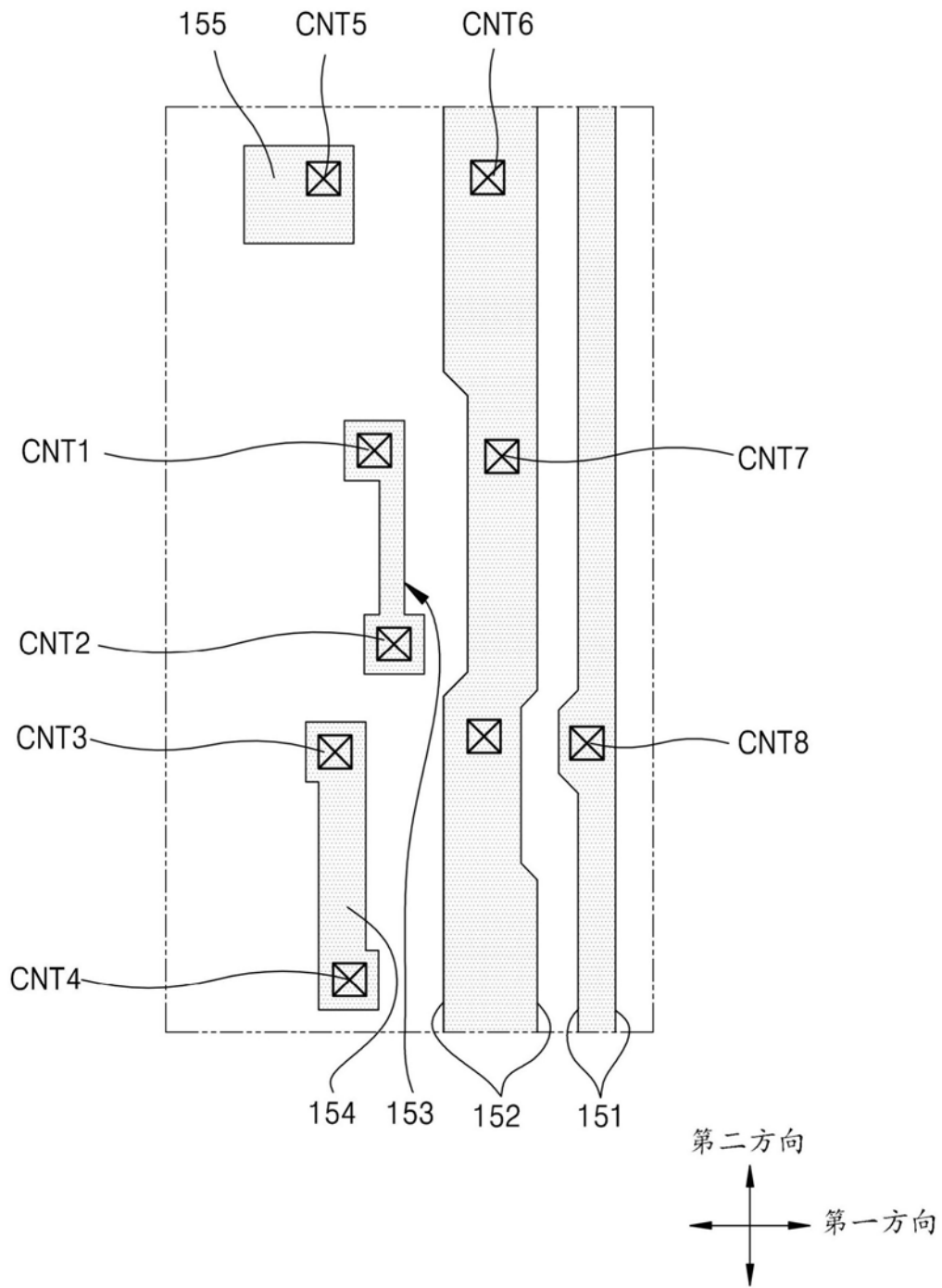


图8

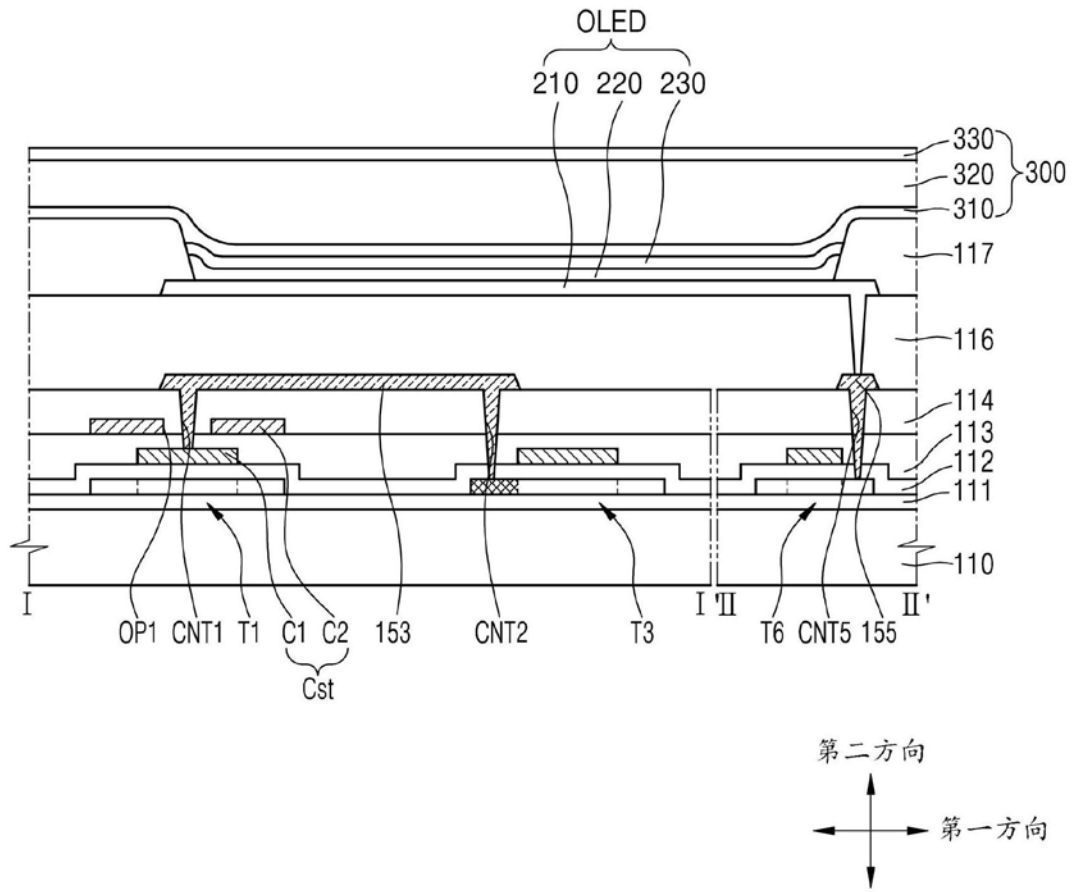


图9

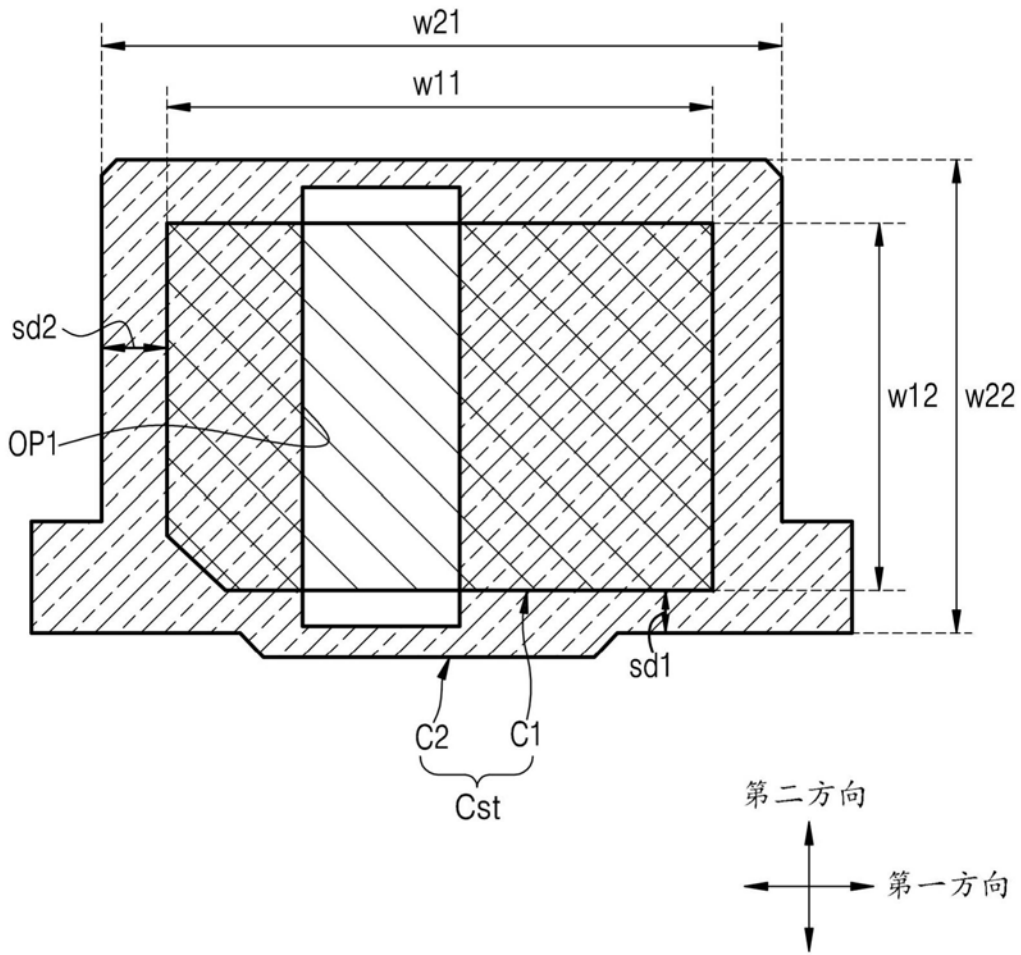


图10

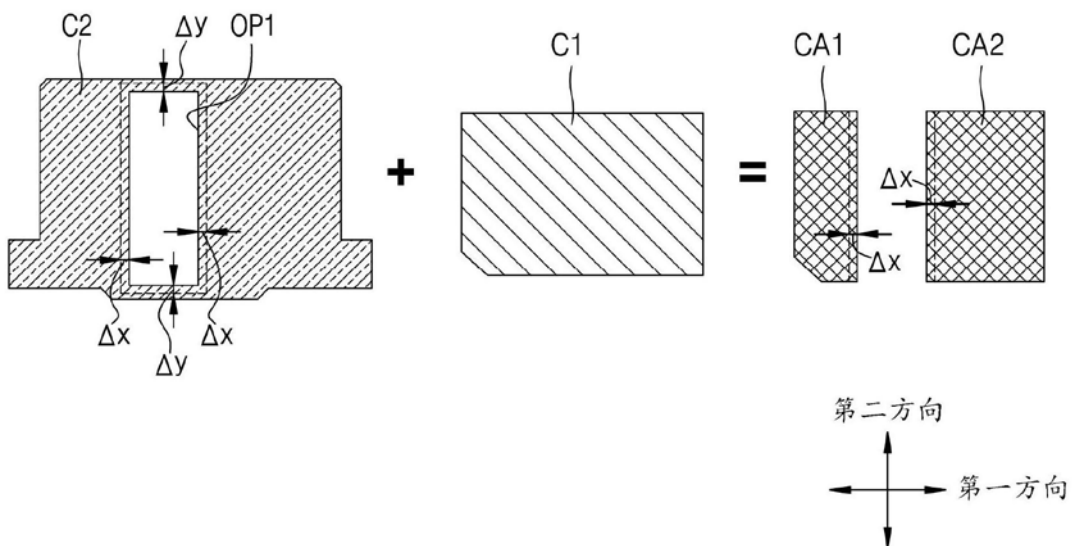


图11

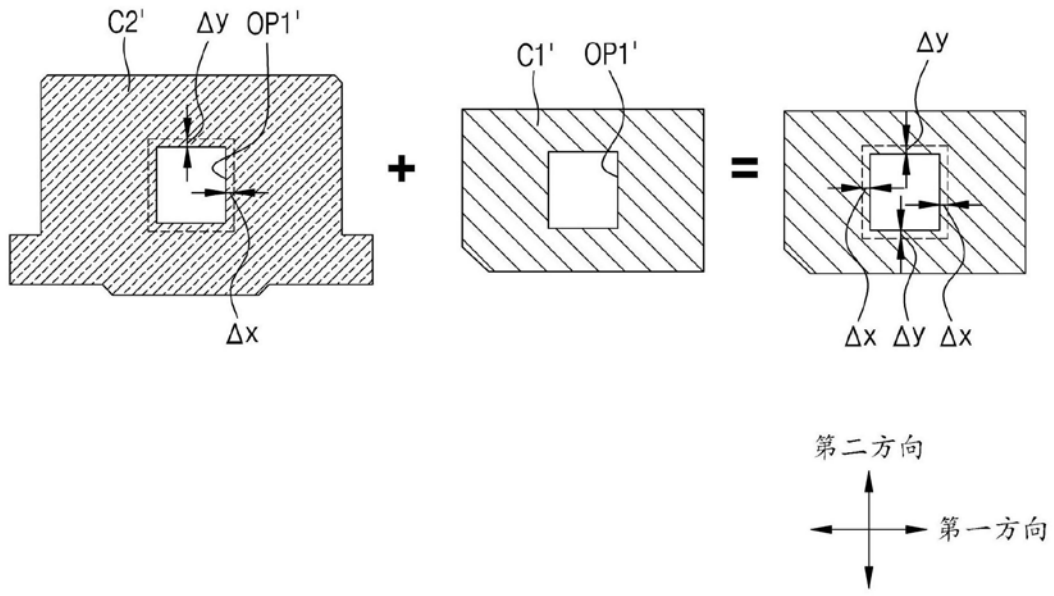


图12

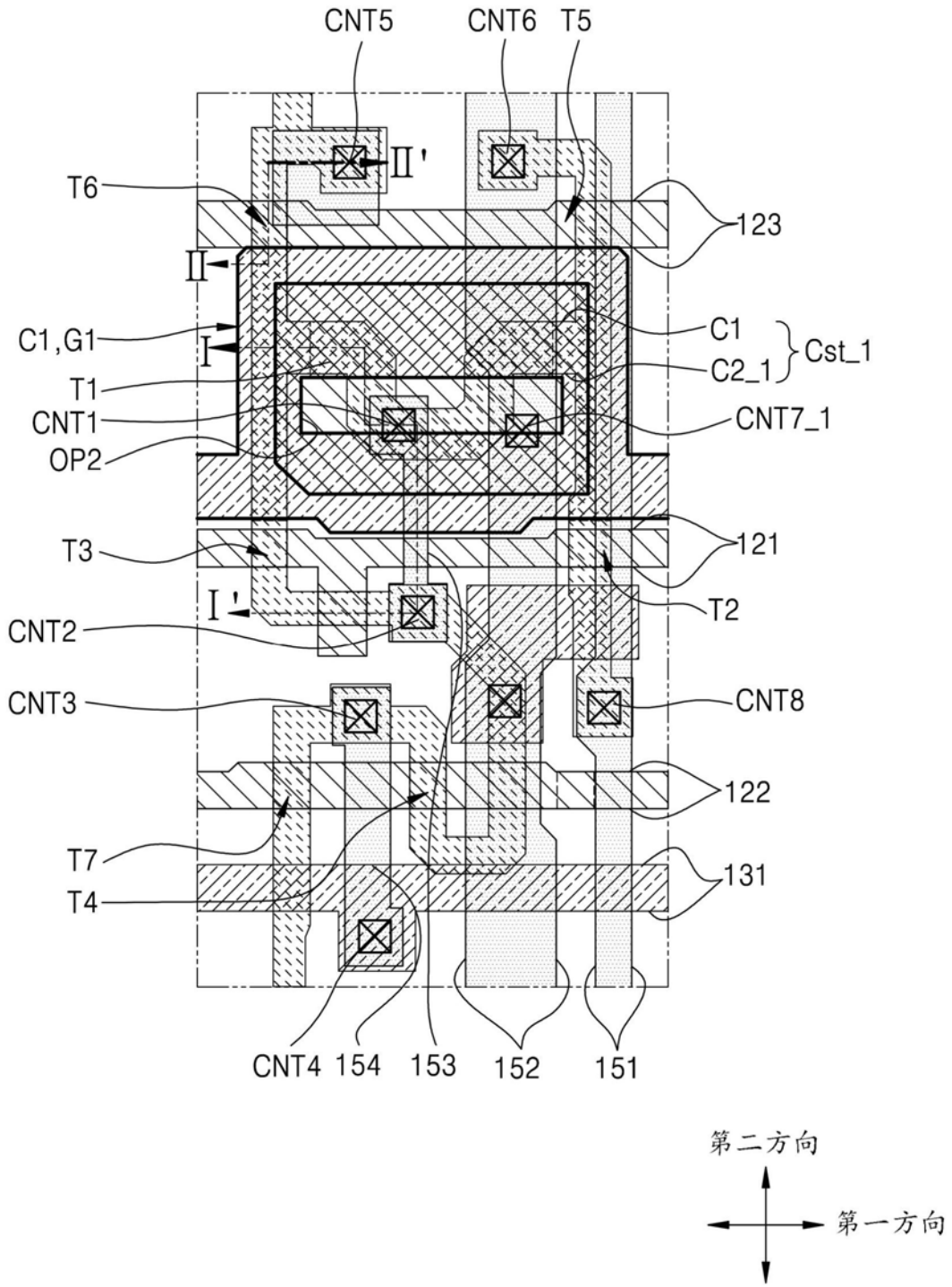


图13

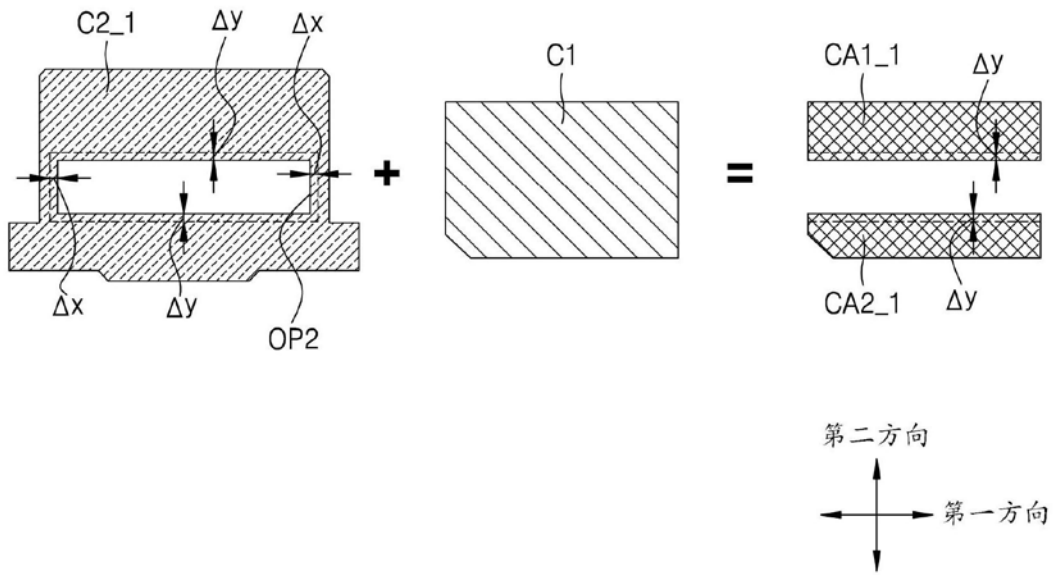


图14

专利名称(译)	薄膜晶体管阵列基板和包括其的有机发光显示装置		
公开(公告)号	CN110098196A	公开(公告)日	2019-08-06
申请号	CN201910073707.8	申请日	2019-01-25
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	裴汉成 郭源奎		
发明人	裴汉成 郭源奎		
IPC分类号	H01L27/12 H01L27/32		
CPC分类号	H01L27/124 H01L27/1255 H01L27/3265 H01L27/3276 H01L27/3262 G09G3/3266 G09G3/3291 G09G2300/0439 H01L51/5012 H01L51/5206 H01L51/5221 H01L51/5256		
优先权	1020180012342 2018-01-31 KR		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种薄膜晶体管阵列基板和包括其的有机发光显示装置。薄膜晶体管阵列基板包括基板、至少一个薄膜晶体管、电容器、层间绝缘层和节点连接线。至少一个薄膜晶体管位于基板上。电容器位于基板上，并且包括：位于基板上的下电极；与下电极重叠的上电极，上电极包括具有单个闭合曲线形状的开口；以及位于下电极与上电极之间的介电层。层间绝缘层覆盖电容器。节点连接线位于层间绝缘层上，并且将电容器电连接到至少一个薄膜晶体管。下电极与上电极的重叠区域被开口划分为两个分立的区域。

