



(12)发明专利申请

(10)申请公布号 CN 109742092 A

(43)申请公布日 2019.05.10

(21)申请号 201910032958.1

(22)申请日 2019.01.14

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 陈义鹏 王丽 皇甫鲁江

(74)专利代理机构 北京三高永信知识产权代理
有限责任公司 11138

代理人 杨广宇

(51)Int.Cl.

H01L 27/12(2006.01)

H01L 27/32(2006.01)

H01L 23/552(2006.01)

H01L 21/77(2017.01)

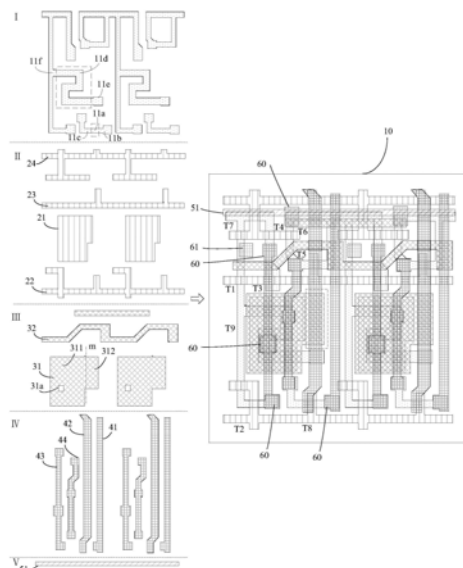
权利要求书2页 说明书12页 附图12页

(54)发明名称

有机发光二极管显示基板及制作方法、显示装置

(57)摘要

本发明公开了一种有机发光二极管显示基板及制作方法、显示装置。该显示基板包括衬底基板、数据线、驱动薄膜晶体管和储能电容，储能电容包括第一电容极板和第二电容极板，驱动薄膜晶体管的栅极与第二电容极板为一体结构，第一电容极板包括主体部分和第一屏蔽部分，第一屏蔽部分延伸至第二电容极板、与第二电容极板相邻的数据线之间，第一屏蔽部分可以屏蔽第二电容极板及其相邻数据线之间的电容耦合，减小第二电容极板与数据线之间的寄生电容，在数据线上的电压发生变化时，第二电容极板产生的电压变化得到了降低，即降低了薄膜晶体管的控制极的电压变化，有效的改善了像素的灰阶发生变化时，显示画面出现异常的问题。



1. 一种有机发光二极管显示基板,包括衬底基板、及位于所述衬底基板上的数据线、驱动薄膜晶体管和储能电容,所述储能电容包括第一电容极板和第二电容极板,所述驱动薄膜晶体管的栅极与所述第二电容极板为一体结构,其特征在于,

所述第一电容极板包括主体部分和第一屏蔽部分,所述主体部分与所述第二电容极板相对布置,并且在垂直于所述衬底基板的方向上所述主体部分位于所述数据线和所述第二电容极板之间,所述第一屏蔽部分从所述主体部分至少延伸至所述第二电容极板与所述第二电容极板相邻的一条所述数据线之间。

2. 根据权利要求1所述的显示基板,其特征在于,所述第一电容极板还包括第二屏蔽部分,所述第二屏蔽部分从所述主体部分至少延伸至所述第二电容极板与所述第二电容极板相邻的另一条所述数据线之间。

3. 根据权利要求2所述的显示基板,其特征在于,所述数据线在所述衬底基板上的正投影至少部分位于与所述数据线相邻的所述第一电容极板在所述衬底基板上的正投影内。

4. 根据权利要求1所述的显示基板,其特征在于,还包括屏蔽电极,所述屏蔽电极位于在多条所述数据线排列的方向上相邻的所述第一电容极板之间,所述屏蔽电极位于所述数据线和所述第二电容极板之间。

5. 根据权利要求4所述的显示基板,其特征在于,所述屏蔽电极与所述第一电容极板同层布置。

6. 根据权利要求4所述的显示基板,其特征在于,在垂直于所述衬底基板的方向上,所述屏蔽电极位于所述数据线和所述第一电容极板之间。

7. 根据权利要求4所述的显示基板,其特征在于,所述显示基板还包括用于加载恒定电压信号的恒定电压信号线,所述恒定电压信号至少在所述驱动薄膜晶体管的导通阶段电压恒定,所述屏蔽电极与所述恒定电压信号线连接。

8. 根据权利要求7所述的显示基板,其特征在于,所述恒定电压信号线包括扫描线、参考信号线、电源线、发光控制线中的至少一种。

9. 根据权利要求8所述的显示基板,其特征在于,所述电源线和所述数据线同层布置。

10. 根据权利要求1~9任一项所述的显示基板,其特征在于,所述显示基板还包括均压线 and 多根电源线,所述多根电源线均与所述均压线连接。

11. 一种有机发光二极管显示装置,其特征在于,包括如权利要求1~10任一项所述的显示基板。

12. 一种有机发光二极管显示基板的制作方法,其特征在于,包括:

提供一衬底基板;

在所述衬底基板上形成驱动薄膜晶体管、储能电容、数据线,所述储能电容包括第一电容极板和第二电容极板,所述驱动薄膜晶体管的栅极与所述第二电容极板为一体结构,所述第一电容极板包括主体部分和第一屏蔽部分,所述主体部分与所述第二电容极板相对布置,并且在垂直于所述衬底基板的方向上所述主体部分位于所述数据线和所述第二电容极板之间,所述第一屏蔽部分从所述主体部分至少延伸至所述第二电容极板与所述第二电容极板相邻的一条所述数据线之间。

13. 根据权利要求12所述的制作方法,其特征在于,所述第一电容极板还包括第二屏蔽部分,所述第二屏蔽部分从所述主体部分至少延伸至所述第二电容极板与所述第二电容极板

板相邻的另一条所述数据线之间。

14. 根据权利要求12所述的制作方法,其特征在于,所述在所述衬底基板上形成驱动薄膜晶体管、储能电容、数据线,包括:

在所述衬底基板上形成第一材料层;

通过构图工艺对所述第一材料层进行处理,得到第一图案,所述第一图案包括所述第二电容极板;

在形成有所述第一图案的衬底基板上形成第二材料层;

通过构图工艺对所述第二材料层进行处理,得到第二图案,所述第二图案包括所述第一电容极板、屏蔽电极;

在形成有所述第二图案的衬底基板上形成第三材料层;

通过构图工艺对所述第三材料层进行处理,得到第三图案,所述第三图案包括所述数据线,所述屏蔽电极位于在多条所述数据线排列的方向上相邻的所述第一电容极板之间。

15. 根据权利要求12所述的制作方法,其特征在于,所述在所述衬底基板上形成驱动薄膜晶体管、储能电容、数据线,包括:

在所述衬底基板上形成第一材料层;

通过构图工艺对所述第一材料层进行处理,得到第一图案,所述第一图案包括所述第二电容极板;

在形成有所述第一图案的衬底基板上形成第二材料层;

通过构图工艺对所述第二材料层进行处理,得到第二图案,所述第二图案包括所述第一电容极板;

在形成有所述第二图案的衬底基板上形成第三材料层;

通过构图工艺对所述第三材料层进行处理,得到第三图案,所述第三图案包括屏蔽电极;

在形成有所述第三图案的衬底基板上形成第四材料层;

通过构图工艺对所述第四材料层进行处理,得到第四图案,所述第四图案包括所述数据线,所述屏蔽电极位于在多条所述数据线排列的方向上相邻的所述第一电容极板之间。

有机发光二极管显示基板及制作方法、显示装置

技术领域

[0001] 本发明涉及显示装置领域,特别涉及一种有机发光二极管显示基板及制作方法、显示装置。

背景技术

[0002] 有机发光二极管(Organic Light-Emitting Diode,OLED)显示器是一种应用十分广泛的主流显示器,具有超轻薄、制作成本低等优点。

[0003] OLED显示器的显示面板通常包括相对设置的阵列基板和盖板,阵列基板上设置有发光单元。阵列基板包括衬底基板以及设置在衬底基板上的多条数据线和多条扫描线,多条数据线和多条扫描线相互交叉限定出多个像素区域。每个像素区域内至少设有一个驱动TFT(Thin Film Transistor,薄膜晶体管)、一个开关TFT和一个储能电容,开关TFT的源极与数据线连接,开关TFT的栅极与扫描线连接,开关TFT的漏极与储能电容的一个电容极板连接,储能电容的另一个电容极板与驱动TFT的栅极为一体结构,驱动TFT的源极连接电源信号线,驱动TFT的漏极连接发光单元。

[0004] 当像素的灰阶发生变化时,数据线上的电压会发生变化,由于与驱动TFT的栅极为一体结构的电容极板与数据线之间会形成寄生电容,受该寄生电容的影响,在数据线上的电压变化时,会引起该电容极板的电压的变化,这样就会造成驱动TFT的栅极电压发生变化,导致像素的灰阶异常,从而导致显示画面出现异常。

发明内容

[0005] 本发明实施例提供了一种有机发光二极管显示基板及制作方法、显示装置,能够避免像素的灰阶发生变化时,显示画面出现异常。所述技术方案如下:

[0006] 第一方面,本发明实施例提供了一种有机发光二极管显示基板,包括衬底基板、及位于所述衬底基板上的数据线、驱动薄膜晶体管和储能电容,所述储能电容包括第一电容极板和第二电容极板,所述驱动薄膜晶体管的栅极与所述第二电容极板为一体结构,所述第一电容极板包括主体部分和第一屏蔽部分,所述主体部分与所述第二电容极板相对布置,并且在垂直于所述衬底基板的方向上所述主体部分位于所述数据线和所述第二电容极板之间,所述第一屏蔽部分从所述主体部分至少延伸至所述第二电容极板与所述第二电容极板相邻的一条所述数据线之间。

[0007] 可选地,所述第一电容极板还包括第二屏蔽部分,所述第二屏蔽部分从所述主体部分至少延伸至所述第二电容极板与所述第二电容极板相邻的另一条所述数据线之间。

[0008] 可选地,所述数据线在所述衬底基板上的正投影至少部分位于与所述数据线相邻的所述第一电容极板在所述衬底基板上的正投影内。

[0009] 可选地,还包括屏蔽电极,所述屏蔽电极位于在多条所述数据线排列的方向上相邻的所述第一电容极板之间,所述屏蔽电极位于所述数据线和所述第二电容极板之间。

[0010] 可选地,所述屏蔽电极与所述第一电容极板同层布置。

[0011] 可选地,在垂直于所述衬底基板的方向上,所述屏蔽电极位于所述数据线和所述第一电容极板之间。

[0012] 可选地,所述显示基板还包括用于加载恒定电压信号的恒定电压信号线,所述恒定电压信号至少在所述驱动薄膜晶体管的导通阶段电压恒定,所述屏蔽电极与所述恒定电压信号线连接。

[0013] 可选地,所述恒定电压信号线包括扫描线、参考信号线、电源线、发光控制线中的至少一种。

[0014] 可选地,所述电源线和所述数据线同层布置。

[0015] 可选地,所述显示基板还包括均压线和多根电源线,所述多根电源线均与所述均压线连接。

[0016] 第二方面,本发明实施例还提供了一种有机发光二极管显示装置,所述显示装置包括如前所述的显示基板。

[0017] 第三方面,本发明实施例还提供了一种有机发光二极管显示基板的制作方法,包括:

[0018] 提供一衬底基板;

[0019] 在所述衬底基板上形成驱动薄膜晶体管、储能电容、数据线,所述储能电容包括第一电容极板和第二电容极板,所述驱动薄膜晶体管的栅极与所述第二电容极板为一体结构,所述第一电容极板包括主体部分和第一屏蔽部分,所述主体部分与所述第二电容极板相对布置,并且在垂直于所述衬底基板的方向上所述主体部分位于所述数据线和所述第二电容极板之间,所述第一屏蔽部分从所述主体部分至少延伸至所述第二电容极板与所述第二电容极板相邻的一条所述数据线之间。

[0020] 可选地,所述第一电容极板还包括第二屏蔽部分,所述第二屏蔽部分从所述主体部分至少延伸至所述第二电容极板与所述第二电容极板相邻的另一条所述数据线之间。

[0021] 可选地,所述在所述衬底基板上形成驱动薄膜晶体管、储能电容、数据线,包括:

[0022] 在所述衬底基板上形成第一材料层;

[0023] 通过构图工艺对所述第一材料层进行处理,得到第一图案,所述第一图案包括所述第二电容极板;

[0024] 在形成有所述第一图案的衬底基板上形成第二材料层;

[0025] 通过构图工艺对所述第二材料层进行处理,得到第二图案,所述第二图案包括所述第一电容极板、屏蔽电极;

[0026] 在形成有所述第二图案的衬底基板上形成第三材料层;

[0027] 通过构图工艺对所述第三材料层进行处理,得到第三图案,所述第三图案包括所述数据线,所述屏蔽电极位于在多条所述数据线排列的方向上相邻的所述第一电容极板之间。

[0028] 可选地,所述在所述衬底基板上形成驱动薄膜晶体管、储能电容、数据线,包括:

[0029] 在所述衬底基板上形成第一材料层;

[0030] 通过构图工艺对所述第一材料层进行处理,得到第一图案,所述第一图案包括所述第二电容极板;

[0031] 在形成有所述第一图案的衬底基板上形成第二材料层;

[0032] 通过构图工艺对所述第二材料层进行处理,得到第二图案,所述第二图案包括所述第一电容极板;

[0033] 在形成有所述第二图案的衬底基板上形成第三材料层;

[0034] 通过构图工艺对所述第三材料层进行处理,得到第三图案,所述第三图案包括屏蔽电极;

[0035] 在形成有所述第三图案的衬底基板上形成第四材料层;

[0036] 通过构图工艺对所述第四材料层进行处理,得到第四图案,所述第四图案包括所述数据线,所述屏蔽电极位于在多条所述数据线排列的方向上相邻的所述第一电容极板之间。

[0037] 本发明实施例提供的技术方案带来的有益效果是:通过设置第一电容极板、第二电容极板和数据线,由于在垂直于衬底基板的方向上,第一电容极板位于数据线和第二电容极板之间,第一电容极板包括一第一屏蔽部分,第一屏蔽部分延伸至第二电容极板、与第二电容极板相邻的数据线之间,可以屏蔽第二电容极板及其相邻数据线之间的电容耦合,减小第二电容极板与数据线之间的寄生电容,在数据线上的电压发生变化时,第二电容极板产生的电压变化得到了降低,即降低了薄膜晶体管的控制极的电压变化,有效的改善了像素的灰阶发生变化时,显示画面出现异常的问题。

附图说明

[0038] 为了更清楚地说明本发明实施例中的技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0039] 图1是一种像素驱动电路的示意图;

[0040] 图2是本发明实施例提供的一种显示基板的局部结构示意图;

[0041] 图3是第一屏蔽部分的屏蔽原理图;

[0042] 图4是本发明实施例提供的另一种显示基板的局部结构示意图;

[0043] 图5是本发明实施例提供的一种显示基板的局部截面图;

[0044] 图6是本发明实施例提供的一种有机发光二极管显示基板的制作过程示意图;

[0045] 图7是图6的局部放大示意图;

[0046] 图8是本发明实施例提供的一种有机发光二极管显示基板的制作方法流程图;

[0047] 图9是本发明实施例提供的另一种有机发光二极管显示基板的制作方法流程图;

[0048] 图10~14是本发明实施例提供的一种有机发光二极管显示基板的制作过程示意图;

[0049] 图15是本发明实施例提供的另一种有机发光二极管显示基板的制作方法流程图;

[0050] 图16是本发明实施例提供的一种有机发光二极管显示基板的制作过程示意图;

[0051] 图17是本发明实施例提供的另一种有机发光二极管显示基板的制作方法流程图。

具体实施方式

[0052] 为使本发明的目的、技术方案和优点更加清楚,下面将结合附图对本发明实施方

式作进一步地详细描述。

[0053] 本发明实施例提供一种显示基板的结构示意图。该显示基板包括衬底基板、及位于衬底基板上的数据线、驱动薄膜晶体管和储能电容。储能电容包括第一电容极板和第二电容极板，驱动薄膜晶体管的栅极与第二电容极板为一体结构。第一电容极板包括主体部分和第一屏蔽部分。主体部分与第二电容极板相对布置，并且在垂直于衬底基板的方向上主体部分位于数据线和第二电容极板之间。在平行于衬底基板的方向上，第一屏蔽部分从主体部分至少延伸至第二电容极板与第二电容极板相邻的一条数据线之间。

[0054] 其中，驱动薄膜晶体管的栅极与第二电容极板为一体结构指的是第二电容极板既作为储能电容的一块极板，同时也作为驱动薄膜晶体管的栅极。

[0055] 本发明实施例中通过设置第一电容极板、第二电容极板和数据线，由于在垂直于衬底基板的方向上，第一电容极板位于数据线和第二电容极板之间，第一电容极板包括一第一屏蔽部分，第一屏蔽部分延伸至第二电容极板、与第二电容极板相邻的数据线之间，可以屏蔽第二电容极板及其相邻数据线之间的电容耦合，减小第二电容极板与数据线之间的寄生电容，在数据线上的电压发生变化时，第二电容极板产生的电压变化得到了降低，即降低了薄膜晶体管的控制极的电压变化，有效的改善了显示画面在不同灰阶之间变化时，显示画面出现异常的问题。

[0056] 通常，该显示基板包括多根数据线和多根扫描线，多根数据线和多根扫描线相互交叉限定出多个像素单元，多个像素单元可以阵列布置。每个像素单元均具有像素驱动电路。本公开实施例对像素驱动电路的结构不作限制，只要包括驱动薄膜晶体管和储能电容即可。下面以图1所示的9T1C像素驱动电路进行示例性说明，该像素驱动电路为有源矩阵有机发光二极管(Active-matrix organic light-emitting diode, AMOLED)显示器的像素驱动电路。

[0057] 图1是一种像素驱动电路的示意图。如图1所示该像素驱动电路包括开关薄膜晶体管T8、储能电容C、驱动薄膜晶体管T9、第一薄膜晶体管T1、第二薄膜晶体管T2、第三薄膜晶体管T3、第四薄膜晶体管T4、第五薄膜晶体管T5、第六薄膜晶体管T6和第七薄膜晶体管T7。

[0058] 其中，开关薄膜晶体管T8的第一极用于与数据线连接，接收数据信号Data，开关薄膜晶体管T8的控制极用于与扫描线连接，接收栅极信号Gate，开关薄膜晶体管T8的第二极与储能电容C的第一电容极板连接。储能电容C的第二电容极板与驱动薄膜晶体管T9的控制极连接，驱动薄膜晶体管T9的第一极与电源线连接，接收电源信号ELVdd，驱动薄膜晶体管T9的第二极与第一薄膜晶体管T1的第一极连接。第一薄膜晶体管T1的第二极与有机发光二极管的阳极连接，第一薄膜晶体管T1的控制极连接发光控制线，接收发光控制信号EM。

[0059] 储能电容C的第二电容极板还与第二薄膜晶体管T2的第一极连接，第二薄膜晶体管T2的第二极与驱动薄膜晶体管T9的第二极连接，第二薄膜晶体管T2的控制极与扫描线连接，接收栅极信号Gate。

[0060] 储能电容C的第二电容极板还与第三薄膜晶体管T3的第一极连接，第三薄膜晶体管T3的第二极悬空，第三薄膜晶体管T3的控制极与发光控制线连接，接收发光控制信号EM。

[0061] 储能电容C的第二电容极板还与第四薄膜晶体管T4的第一极连接，第四薄膜晶体管T4的第二极与参考信号线连接，接收参考信号Vint。第四薄膜晶体管T4的控制极与复位信号线连接，接收复位信号Reset。

[0062] 开关薄膜晶体管T8的第二极还与第五薄膜晶体管T5的第一极和第六薄膜晶体管T6的第一极连接,第五薄膜晶体管T5的第二极和第六薄膜晶体管T6的第二极均与参考信号线连接,接收参考信号Vint,第五薄膜晶体管T5的控制极与发光控制线连接,接收发光控制信号EM,第六薄膜晶体管T6的控制极与复位信号线连接,接收复位信号Reset。

[0063] 第七薄膜晶体管T7的第一极与第一薄膜晶体管T1的第二极连接,第七薄膜晶体管T7的第二极与参考信号线连接,接收参考信号Vint,第七薄膜晶体管T7的控制极与复位信号线连接,接收复位信号Reset。

[0064] 其中,薄膜晶体管的第一极可以是源极和漏极中的一种,薄膜晶体的第二极可以是源极和漏极中的另一种。

[0065] 图2是本发明实施例提供的一种显示基板的局部结构示意图。如图2所示,该显示基板可以包括衬底基板10、五个图案层以及位于相邻图案层之间的绝缘层。五个图案层可以包括依次层叠在衬底基板10上的第一图案层I、第二图案层II、第三图案层III、第四图案层IV和第五图案层V。

[0066] 第一图案层I可以包括有源层和薄膜晶体管的源极和漏极。图2中示意性地标示了开关薄膜晶体管T8的有源层11a、源极11b和漏极11c以及驱动薄膜晶体管T9的有源层11d、源极11e和漏极11f。有源层可以采用InGaZnO、InGaO、ITZO、AlZnO中的至少一种制成,源极和漏极可以是与有源层相同的材料经过金属化处理后的材料制成,或者也可以采用金属材料制作源极和漏极。

[0067] 第二图案层II可以包括第二电容极板21、扫描线22、发光控制线23和复位信号线24。驱动薄膜晶体管T9的栅极与第二电容极板21为一体结构,这里一体结构可以包括驱动薄膜晶体管T9的栅极与第二电容极板21为同一结构,即第二电容极板21既作为储能电容C的一个极板,同时也作为驱动薄膜晶体管T9的栅极。一体结构也可以包括驱动薄膜晶体管T9的栅极与第二电容极板21为相互电连接的两个不同结构。

[0068] 第三图案层III包括可以第一电容极板31。

[0069] 第四图案层IV可以包括数据线41、电源线42、第一连接线43和第二连接线44。第一连接线43可以用于连接第二电容极板21、第二薄膜晶体管T2的第一极、第三薄膜晶体管T3的第一极和第四薄膜晶体管T4的第一极。第二连接线44可以用于连接开关薄膜晶体管T8的第二极、第一电容极板31、第五薄膜晶体管T5的第一极和第六薄膜晶体管T6的第一极。数据线41和电源线42在衬底基板10上的正投影位于第二电容极板21之间的间隙中。

[0070] 第五图案层V可以包括参考信号线51。第二图案层II、第三图案层III、第四图案层IV和第五图案层V均可以采用金属材料制成,例如铜。

[0071] 不同的图案层之间需要连接的结构可以通过过孔连接。图2中示出了其中的部分过孔60。例如,数据线41与开关薄膜晶体管T8的源极11b连接,数据线41位于第四图案层IV,开关薄膜晶体管T8的源极11b位于第一图案层I,可以设置连通数据线41和开关薄膜晶体管T8的源极11b的过孔60实现两者之间的连接。电源线42与驱动薄膜晶体管T9的源极11e可以通过过孔60连接。参考信号线51通过过孔60与第四薄膜晶体管T4的第二极、第五薄膜晶体管T5的第二极、第六薄膜晶体管T6的第二极、第七薄膜晶体管T7的第二极连接。过孔61用于与有机发光二极管的阳极连接。

[0072] 第二薄膜晶体管T2的第一极、第三薄膜晶体管T3的第一极以及第四薄膜晶体管T4

的第一极均与第二电容极板21连接,通过设置第一连接线43,第二薄膜晶体管T2的第一极、第三薄膜晶体管T3的第一极以及第四薄膜晶体管T4的第一极以及第二电容极板21均可以与第一连接线43连接而实现所需要的连接方式。如图2所示,第一电容极板31上可以具有开口31a,在该开口31a位置可以设置有连接第二电容极板21和第一连接线43的过孔60。

[0073] 第二连接线44用于连接开关薄膜晶体管T8的第二极、第一电容极板31、第五薄膜晶体管T5的第一极和第六薄膜晶体管T6的第一极。开关薄膜晶体管T8的第二极、第一电容极板31、第五薄膜晶体管T5的第一极和第六薄膜晶体管T6的第一极均可以采用过孔60与第二连接线44连接。

[0074] 如图2所示,该显示基板还可以包括均压线32。多根电源线42均与均压线32连接。通过设置均压线32将多根电源线42连接起来,这样可以使所有电源线42的电压相等,且可以降低电源线42的总电阻。在图2所示的实施例中,均压线32位于第三图案层Ⅲ,即均压线32与第一电容极板31同层布置。这里的同层布置指位于同一层的同一侧,或者通过一次构图工艺形成,或者靠近衬底基板10的表面均与同一层接触。例如均压线32与参考信号线51同层布置可以指均压线32与参考信号线51均位于第二图案层Ⅱ的同一侧;或者也可以指均压线32与参考信号线51通过一次构图工艺形成;或者也可以指均压线32与参考信号线51靠近衬底基板10的表面均与第二图案层Ⅱ接触。在其他实施例中,第五图案层Ⅴ还可以包括均压线32,即将均压线32与参考信号线51同层布置。无论均压线位于哪一层,均压线32与电源线42均可以通过过孔60连接。

[0075] 图2中示出了分别位于相邻的两个像素单元中的两个储能电容,数据线41在衬底基板10上的正投影位于两个储能电容的第二电容极板21之间,该数据线41与两个第二电容极板21之间均形成有电容。如图2所示,第一电容极板31包括主体部分311和第一屏蔽部分312(图2中虚线m为主体部分311与第一屏蔽部分312的分界线),主体部分311与第二电容极板21相对布置。如图2的各图案层叠加后的示意图,如虚线框处所示,第一屏蔽部分312从主体部分311延伸至第二电容极板21与第二电容极板21相邻的一条数据线41之间。图2中所示的第一屏蔽部分312可以屏蔽数据线41与数据线41左侧的第二电容极板21之间的电容耦合,减小该第二电容极板21与数据线41之间的寄生电容。

[0076] 图3是第一屏蔽部分的屏蔽原理图,图中的虚线表示电场线。如图3所示,当第二电容极板21与数据线41之间不存在第一屏蔽部分312时,第二电容极板21与数据线41之间存在较强的电容耦合作用,且第二电容极板21和数据线41距离越小,电容耦合作用越强,具体实施时,设计空间有限,第二电容极板21和数据线1之间间隔不可能大到有效减弱电容耦合的程度。当第二电容极板21与数据线41相对位置不变,两者之间如果存在第一屏蔽部分312时,则电容耦合作用可得到有效的屏蔽。第二电容极板21和数据线41之间的寄生电容会影响第二电容极板21的电压,即影响驱动薄膜晶体管T9的控制极的电压,当第一屏蔽部分312存在时,寄生电容显著减小时,从而降低驱动薄膜晶体管T9的控制极的电压所受到的影响。

[0077] 图4是本发明实施例提供的另一种显示基板的局部结构示意图。如图4所示,相比于图2所示的显示基板,该显示基板中,第一电容极板31还可以包括第二屏蔽部分313。沿平行于衬底基板10的方向,第二屏蔽部分313从主体部分311至少延伸至第二电容极板21与第二电容极板21相邻的另一条数据线41之间。由于每个第二电容极板21具有两条相邻的数据线41,每个第二电容极板21与所相邻的两条数据线41之间都会形成寄生电容。以图4中右侧

的第一电容极板31为例,该第一电容极板31的第一屏蔽部分312可以屏蔽该第一电容极板31的右侧的数据线41与第二电容极板21之间的电容耦合,减小该第二电容极板21与数据线41之间的寄生电容,第二屏蔽部分313可以屏蔽该第一电容极板31的左侧的数据线41与第二电容极板21之间的电容耦合,减小该第二电容极板21与数据线41之间的寄生电容。因此通过第一屏蔽部分312和第二屏蔽部分313可以减小两处寄生电容的大小,有利于进一步改善显示画面异常的问题。第二屏蔽部分313的屏蔽原理与第一屏蔽部分312的屏蔽原理相同,在此不再赘述。

[0078] 第一电容极板的第一屏蔽部分与主体部分可以不共面。图5是本发明实施例提供的一种显示基板的局部截面图。如图5所示,第一电容极板31的第一屏蔽部分312与主体部分311不共面。由于在形成第二图案层Ⅱ之后,在第二图案层Ⅱ上形成绝缘层71时,受到第二电容极板21的影响,所形成的绝缘层71的表面并不平坦,因此即使主体部分311和第一屏蔽部分312的厚度相同,但主体部分311与衬底基板10的间距也会大于第一屏蔽部分312与衬底基板10的距离。同样地,在第一电容极板31还包括第二屏蔽部分313时,第二屏蔽部分313与主体部分311也不共面。

[0079] 在本发明的其他实施例中,第一电容极板31的第一屏蔽部分312与主体部分311也可以共面。第一电容极板31的第二屏蔽部分313与主体部分311也可以共面。通过将第二图案层Ⅱ上的绝缘层71的表面设置为平坦结构,这样就可以使第一电容极板31形成在同一平面内。

[0080] 如图5所示,数据线41在衬底基板10上的正投影可以至少部分位于与数据线41相邻的第一电容极板31在衬底基板10上的正投影内。这样第一电容极板31可以更好地隔开数据线41和第二电容极板21,有利于进一步减小数据线41与第二电容极板21之间的寄生电容的大小。例如在图5所示的显示基板中,第一电容极板31的第二屏蔽部分313延伸至数据线41的正下方。

[0081] 在本发明的其他实施例中,每个第一电容极板31均可以具有第一屏蔽部分312和第二屏蔽部分313,或者每个第一电容极板31均可以具有第一屏蔽部分312,又或者部分第一电容极板31具有第一屏蔽部分312和第二屏蔽部分313,部分第一电容极板31具有第一屏蔽部分312,此外同一显示基板中也可以只有部分第一电容极板31具有屏蔽结构。第一屏蔽部分312和第二屏蔽部分313仅用以区分第一电容极板31上,从主体部分311延伸至第二电容极板与第二电容极板相邻的一条数据线之间的屏蔽结构的数量,当第一电容极板31只具有一个从主体部分311延伸至第二电容极板21与第二电容极板21相邻的一条数据线41之间的屏蔽结构时,则该第一电容极板31包括第一屏蔽部分312,当第一电容极板31具有两个从主体部分311延伸至第二电容极板21与第二电容极板21相邻的一条数据线41之间的屏蔽结构时,则该第一电容极板31包括第一屏蔽部分312和第二屏蔽部分313。当第一电容极板31只包括第一屏蔽部分312时,第一屏蔽部分312可以向与该第一电容极板31相邻的两条数据线41中的任意一条延伸。

[0082] 可选地,显示基板还可以包括屏蔽电极,屏蔽电极位于在多条数据线排列的方向上相邻的第一电容极板之间。屏蔽电极位于数据线和第二电容极板之间。这里屏蔽电极位于数据线和第二电容极板之间即指屏蔽电极的至少部分结构位于数据线和第二电容极板两者的连线上。图6是本发明实施例提供的另一种显示基板的结构示意图。如图6所示,该显

示基板可以包括衬底基板10、六个图案层以及位于相邻图案层之间的绝缘层。六个图案层可以包括依次层叠在衬底基板10上的第一图案层I、第二图案层II、第三图案层III、第六图案层VI、第四图案层IV和第五图案层V。其中,第一图案层I、第二图案层II、第三图案层III、第四图案层IV和第五图案层V与图2所示的显示基板的第一图案层I、第二图案层II、第三图案层III、第四图案层IV和第五图案层V相同,此处不详述。第六图案层VI可以包括屏蔽电极33。

[0083] 图7是图6的局部放大示意图。如图7所示,屏蔽电极33位于在多条数据线41排列的方向上相邻的第一电容极板31之间。屏蔽电极33位于数据线41和第二电容极板21之间。通过另外设置屏蔽电极33隔开数据线41和第二电容极板21同样可以屏蔽第二电容极板21及其相邻数据线41之间的电容耦合,也有利于改善显示画面异常的问题。屏蔽电极33的屏蔽原理与第一屏蔽部分312的屏蔽原理相同,可以参照图3。

[0084] 如图7所示,屏蔽电极33与数据线41在衬底基板10上的正投影可以至少有部分重叠,这样可以提高屏蔽的效果。

[0085] 在图6和图7所示的显示基板中,屏蔽电极33与第一电容极板31异层布置。将屏蔽电极33与第一电容极板31设置在不同的层,通过增加一次构图工艺单独进行屏蔽电极33的制作,其他层的构图方式不发生变化,对工艺的改变小,且增加的一次构图工艺由于只需要制作屏蔽电极33,构图工艺的精度要求也低,有利于降低构图工艺的难度。

[0086] 在本发明的另一种实现方式中,屏蔽电极33也可以与第一电容极板31同层布置。例如,第三图案层III还可以包括屏蔽电极33。将屏蔽电极33与第一电容极板31同层布置,在制作第三图案层III时就可以通过一次构图工艺制作出屏蔽电极33和第一电容极板31,能够减少工艺步骤。

[0087] 显示基板还可以包括用于加载恒定电压信号的恒定电压信号线。恒定电压信号至少在驱动薄膜晶体管T9的导通阶段电压恒定,屏蔽电极33与恒定电压信号线连接。驱动薄膜晶体管T9的源极用于与电源线42连接,驱动薄膜晶体管T9的漏极用于与有机发光二极管连接,驱动薄膜晶体管T9导通时,有机发光二极管被点亮。在该阶段恒定电压信号线上加载的电压恒定,在数据线41上的电压发生变化时,屏蔽电极33上的电压可以保持恒定,较好地屏蔽数据线41产生的电场对第二电容极板21的影响。

[0088] 可选地,恒定电压信号线可以包括扫描线22、参考信号线51、电源线42、发光控制线23中的至少一种。扫描线22、参考信号线51、电源线42、发光控制线23在驱动薄膜晶体管T9导通时所加载的信号电压均恒定,均可以作为屏蔽源,在数据线41上的电压发生变化时,恒定电压信号线上的电压不会发生变化,这样就不会引起第二电容极板上电压的变化。

[0089] 在本实施例中,屏蔽电极33与电源线42连接。如图7所示,屏蔽电极33与电源线42可以通过过孔60连接。设置屏蔽电极33后,在过孔60处相当于增大了电源线42的横截面积,降低了电源线42的电阻,从而减小了电源线42上的电压降。在其他实施例中,屏蔽电极33也可以通过过孔与扫描线22、参考信号线51、发光控制线23中的一种通过过孔连接。

[0090] 本发明实施例还提供了一种有机发光二极管显示装置,该有机发光二极管显示装置包括如图2、图4~图7所示的任一种显示基板。

[0091] 示例性地,该显示装置可以为手机、平板电脑、电视机、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0092] 图8是本发明实施例提供的一种有机发光二极管显示基板的制作方法流程图。该方法用于制作如图2、图4~图7所示的显示基板。如图8所示,该方法包括:

[0093] S11:提供一衬底基板。

[0094] S12:在衬底基板上形成驱动薄膜晶体管、储能电容、数据线。

[0095] 其中,储能电容包括第一电容极板和第二电容极板,驱动薄膜晶体管的栅极与第二电容极板为一体结构,第一电容极板包括主体部分和第一屏蔽部分,主体部分与第二电容极板相对布置,并且在垂直于衬底基板的方向上主体部分位于数据线和第二电容极板之间,第一屏蔽部分从主体部分至少延伸至第二电容极板与第二电容极板相邻的一条数据线之间。

[0096] 通过设置第一电容极板、第二电容极板和数据线,由于在垂直于衬底基板的方向上,第一电容极板位于数据线和第二电容极板之间,第一电容极板包括一第一屏蔽部分,第一屏蔽部分延伸至第二电容极板、与第二电容极板相邻的数据线之间,可以屏蔽第二电容极板及其相邻数据线之间的电容耦合,减小第二电容极板与数据线之间的寄生电容,在数据线上的电压发生变化时,第二电容极板产生的电压变化得到了降低,即降低了薄膜晶体管的控制极的电压变化,有效的改善了像素的灰阶发生变化时,显示画面出现异常的问题。

[0097] 图9是本发明实施例提供的另一种有机发光二极管显示基板的制作方法流程图。该方法用于制作如图2和图4所示的显示基板。如图9所示,该方法包括:

[0098] S21:提供一衬底基板。

[0099] S22:在衬底基板上形成第一图案层。

[0100] 在衬底基板上形成的第一图案层I可以如图10所示。第一图案层I可以包括有源层、源极和漏极。图10中示意性地标示了开关薄膜晶体管T8的有源层11a、源极11b和漏极11c以及驱动薄膜晶体管T9的有源层11d、源极11e和漏极11f。

[0101] 在步骤S22中,可以先在衬底基板上形成有源材料薄膜。例如可以采用沉积的方式在衬底基板上形成有源材料薄膜。有源材料薄膜可以是InGaZnO、InGaO、ITZO、AlZnO中的至少一种。

[0102] 然后通过构图工艺对有源材料薄膜进行处理,得到第一图案层I。在得到I后,可以对第一图案层I中的部分区域进行金属化处理,这样经过金属化处理的区域就形成了源极和漏极,未经过金属化处理的区域形成了有源层。

[0103] 在进行金属化处理时,可以在有源材料薄膜上不需要进行金属化处理的区域覆盖刻蚀阻挡层(例如在图10中的两个虚线框区域覆盖刻蚀阻挡层),在完成金属化处理后,再去除刻蚀阻挡层。

[0104] 图10中的仅示例性地示出了两处覆盖刻蚀阻挡层的区域,在完成金属化处理,去除刻蚀阻挡层后,图10中较大的虚线框内形成的是驱动薄膜晶体管T9的有源层11d,较小的虚线框内形成的是开关薄膜晶体管T8的有源层11a。在制作时,在形成其他薄膜晶体管的有源层的区域也可以覆盖刻蚀阻挡层。

[0105] 金属化处理是在100℃~300℃的还原性气氛中处理30min~120min,还原性气氛包括氢气或含氢等离子体。采用在100℃~300℃的还原性气氛中发生还原反应30min~120min,可最大程度的确保有源材料薄膜中未被刻蚀阻挡层覆盖的区域可以充分地、有效地被还原成金属氧化物导体。若该温度过低,将影响还原反应的还原效果,并且会延长该反

应时间,降低了生产效率;若该温度过高,容易将有原材料薄膜中被刻蚀阻挡层覆盖的不需要进行金属化处理的区域受到化学作用,进而影响该结构性能;同样,若时间过短,将导致还原反应进行地不充分,若时间过长,将延长反应时间,降低生产效率。

[0106] S23:在第一图案层上形成第一绝缘层。

[0107] 示例性地,可以通过气相沉积的方式形成第一绝缘层。第一绝缘层可以采用氮化硅、氧化硅等绝缘材料制作。

[0108] S24:在第一绝缘层上形成第二图案层。

[0109] 在第一绝缘层上形成的第二图案层Ⅱ可以如图11所示。第二图案层Ⅱ具有第一图案,该第一图案可以包括第二电容极板21。

[0110] 示例性地,可以在形成有第一绝缘层的衬底基板上形成第一材料层,再通过构图工艺对第一材料层进行处理,得到该第一图案。

[0111] 第一材料层可以是金属薄膜,第一材料层可以采用溅射等方式形成。

[0112] 可选地,该第一图案还可以包括扫描线22、发光控制线23和复位信号线24。将显示基板的多个结构设置在同一层中,有利于减小显示基板的厚度,而且可以通过一次构图工艺就形成第二电容极板21、扫描线22、发光控制线23和复位信号线24,减少了工艺步骤。

[0113] S25:在第二图案层上形成第二绝缘层。

[0114] 第二绝缘层的形成方式可以与第一绝缘层相同。

[0115] S26:在第二绝缘层上形成第三图案层。

[0116] 在第二绝缘层上形成的第三图案层Ⅲ可以如图12或12所示。第三图案层Ⅲ具有第二图案,该第二图案包括第一电容极板31。

[0117] 示例性地,可以在形成有第二图案层Ⅱ的衬底基板上形成第二材料层,再通过构图工艺对第二材料层进行处理,得到该第二图案。

[0118] 第二材料层可以是金属薄膜,第二材料层可以采用溅射等方式形成。

[0119] 在形成第三图案层Ⅲ的构图工艺中,可以形成图2所示的显示基板中的第一电容极板31,通过构图的不同,也可以形成或是图4所示的显示基板中的第一电容极板31。

[0120] S27:在第三图案层上形成第三绝缘层。

[0121] 第三绝缘层的形成方式可以与第一绝缘层相同。

[0122] S28:在第三绝缘层上形成第四图案层。

[0123] 在第三绝缘层上形成的第四图案层Ⅳ可以如图14所示。第四图案层Ⅳ具有第三图案,该第三图案包括数据线41。

[0124] 示例性地,可以在形成有第三图案层Ⅲ的衬底基板上形成第三材料层,再通过构图工艺对第三材料层进行处理,得到该第三图案。

[0125] 第三材料层可以是金属薄膜,第三材料层可以采用溅射等方式形成。

[0126] 可选地,第三图案还可以包括电源线42、第一连接线43和第二连接线44。将显示基板的多个结构设置在同一层中,有利于减小显示基板的厚度,而且可以通过一次构图工艺就形成数据线41、电源线42、第一连接线43和第二连接线44,减少了工艺步骤。

[0127] S29:在第四图案层上形成第四绝缘层。

[0128] 第四绝缘层的形成方式可以与第一绝缘层相同。

[0129] S30:在第四绝缘层上形成第五图案层。

[0130] 第五图案层V可以包括参考信号线51。第五图案层的形成方式可以与第四图案层的形成方式相同。形成第五图案层V后的显示基板的结构可以参照图2或图2。

[0131] 不同的图案层之间需要连接的区域可以通过过孔连接。详见前述实施例。因此在步骤S23、S25、S27、S29中,还可以在所形成的绝缘层上形成过孔。

[0132] 图15是本发明实施例提供的另一种有机发光二极管显示基板的制作方法流程图。该方法用于制作如图7所示的显示基板。如图15所示,该方法包括:

[0133] S31:提供一衬底基板。

[0134] S32:在衬底基板上形成第一图案层。

[0135] 步骤S32与步骤S22相同。

[0136] S33:在第一图案层上形成第一绝缘层。

[0137] 步骤S33与步骤S23相同。

[0138] S34:在第一绝缘层上形成第二图案层。

[0139] 步骤S34与步骤S24相同。

[0140] S35:在第二图案层上形成第二绝缘层。

[0141] 步骤S35与步骤S25相同。

[0142] S36:在第二绝缘层上形成第三图案层。

[0143] 在第二绝缘层上形成的第三图案层Ⅲ可以如图16所示。该第三图案层Ⅲ具有第二图案,该第二图案包括第一电容极板31和屏蔽电极33。

[0144] 步骤S36与步骤S26的区别之处在于所形成的第二图案还包括屏蔽电极33。

[0145] S37:在第三图案层上形成第三绝缘层。

[0146] 步骤S37与步骤S27相同。

[0147] S38:在第三绝缘层上形成第四图案层。

[0148] 步骤S38与步骤S28相同。

[0149] S29:在第四图案层上形成第四绝缘层。

[0150] 步骤S39与步骤S29相同。

[0151] S40:在第四绝缘层上形成第五图案层。

[0152] 步骤S40与步骤S30相同。

[0153] 在形成第五图案层后,显示基板的结构可以参照图7所示。

[0154] 图17是本发明实施例提供的另一种有机发光二极管显示基板的制作方法流程图。该方法用于制作如图6所示的显示基板。如图17所示,该方法包括:

[0155] S41:提供一衬底基板。

[0156] S42:在衬底基板上形成第一图案层。

[0157] 步骤S42与步骤S22相同。

[0158] S43:在第一图案层上形成第一绝缘层。

[0159] 步骤S43与步骤S23相同。

[0160] S44:在第一绝缘层上形成第二图案层。

[0161] 步骤S44与步骤S24相同。

[0162] S45:在第二图案层上形成第二绝缘层。

[0163] 步骤S45与步骤S25相同。

- [0164] S46:在第二绝缘层上形成第三图案层。
- [0165] 步骤S46与步骤S26相同。
- [0166] S47:在第三图案层上形成第三绝缘层。
- [0167] 步骤S47与步骤S27相同。
- [0168] S48:在第三绝缘层上形成第六图案层。
- [0169] 如图6所示,第六图案层VI具有第三图案,该第三图案包括屏蔽电极33。
- [0170] 示例性地,可以在形成有第三图案层III的衬底基板上形成第三材料层,再通过构图工艺形成该第三图案。
- [0171] 第三材料层可以是金属薄膜,可以采用溅射等方式形成金属薄膜,再通过构图工艺形成屏蔽电极33。
- [0172] S49:在第六图案层上形成第四绝缘层。
- [0173] 步骤S49与步骤S47相同。
- [0174] S50:在第四绝缘层上形成第四图案层。
- [0175] 该第四图案层具有第四图案,该第四图案包括数据线41。
- [0176] 示例性地,可以在形成有第三图案层的衬底基板上形成第四材料层,再通过构图工艺对第四材料层进行处理,得到该第四图案。
- [0177] 第四材料层可以是金属薄膜,第四材料层可以采用溅射等方式形成。
- [0178] 可选地,第四图案还可以包括电源线42、第一连接线43和第二连接线44。将显示基板的多个结构设置在同一层中,有利于减小显示基板的厚度,而且可以通过一次构图工艺就形成数据线41、电源线42、第一连接线43和第二连接线44,减少了工艺步骤。
- [0179] S51:在第四图案层上形成第五绝缘层。
- [0180] 步骤S51与步骤S29相同。
- [0181] S52:在第五绝缘层上形成第五图案层。
- [0182] 步骤S52与步骤S30相同。
- [0183] 以上所述仅为本发明的较佳实施例,并不用以限制本发明,凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

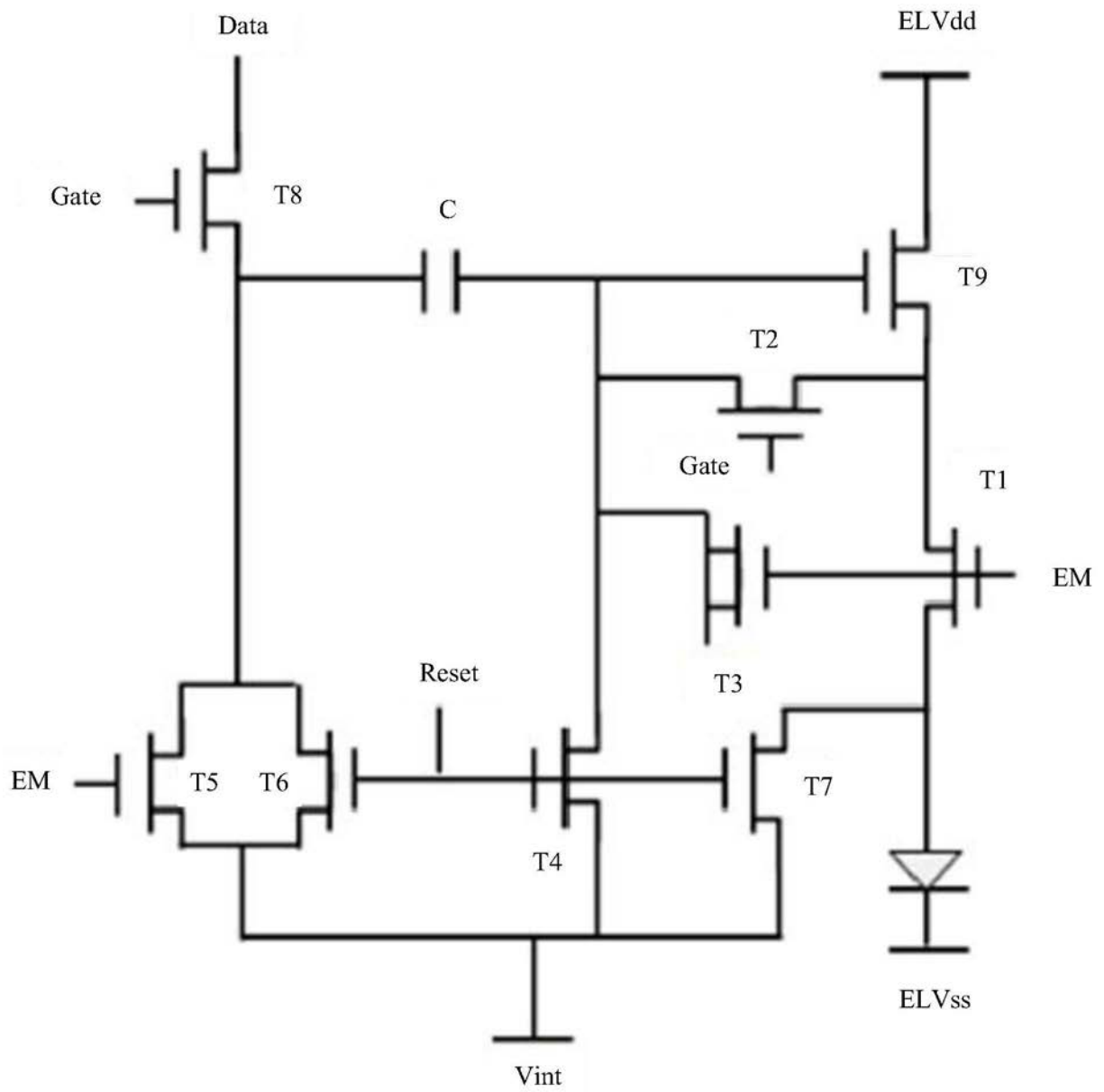


图1

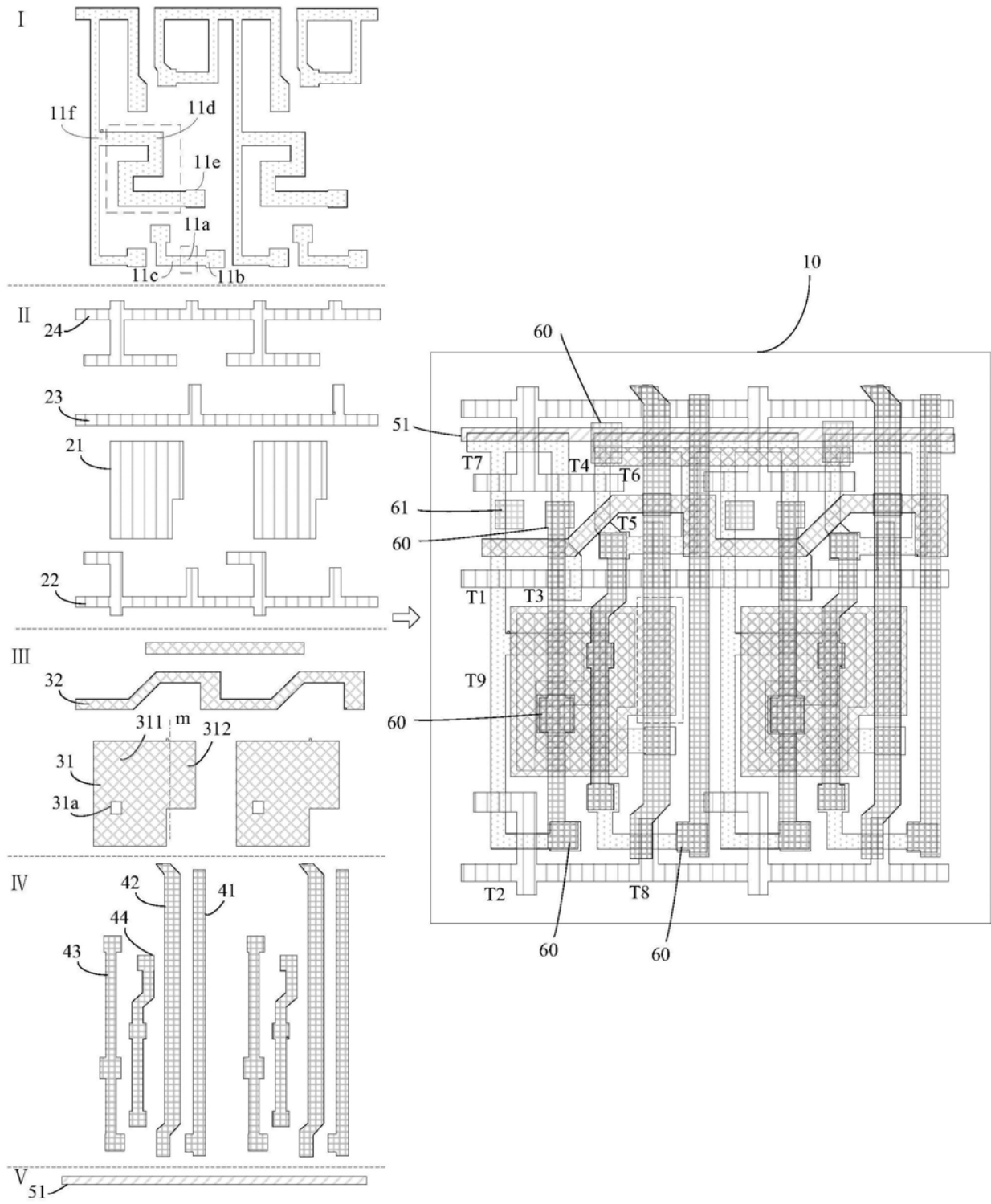


图2

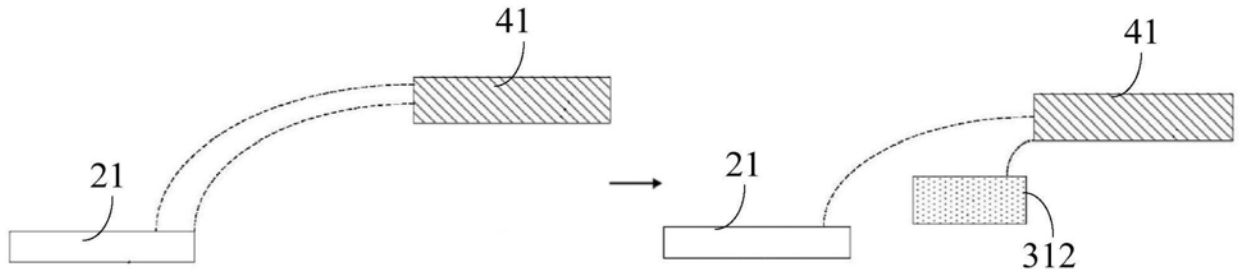


图3

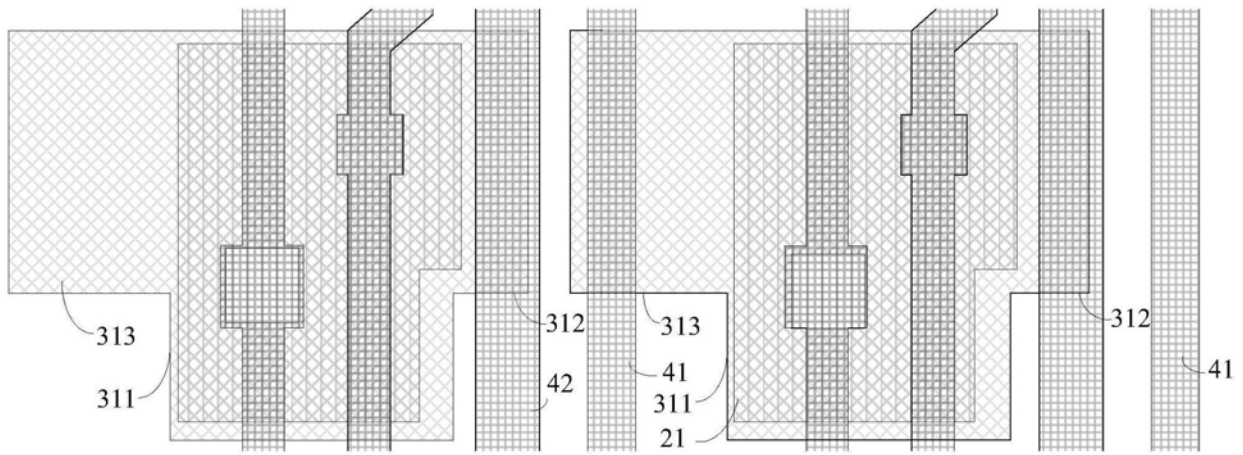


图4

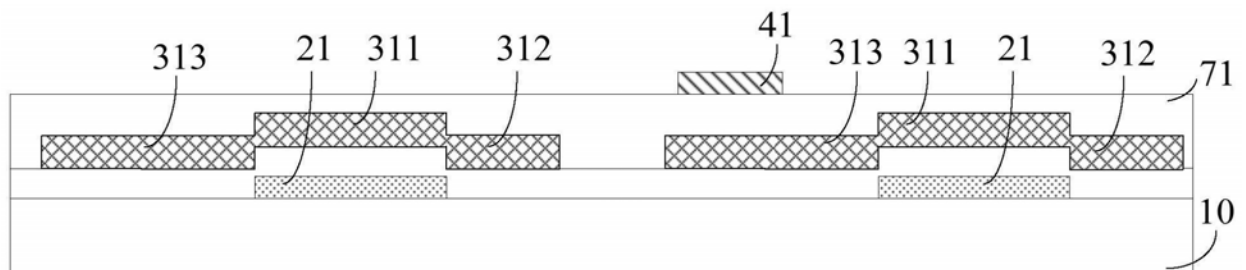


图5

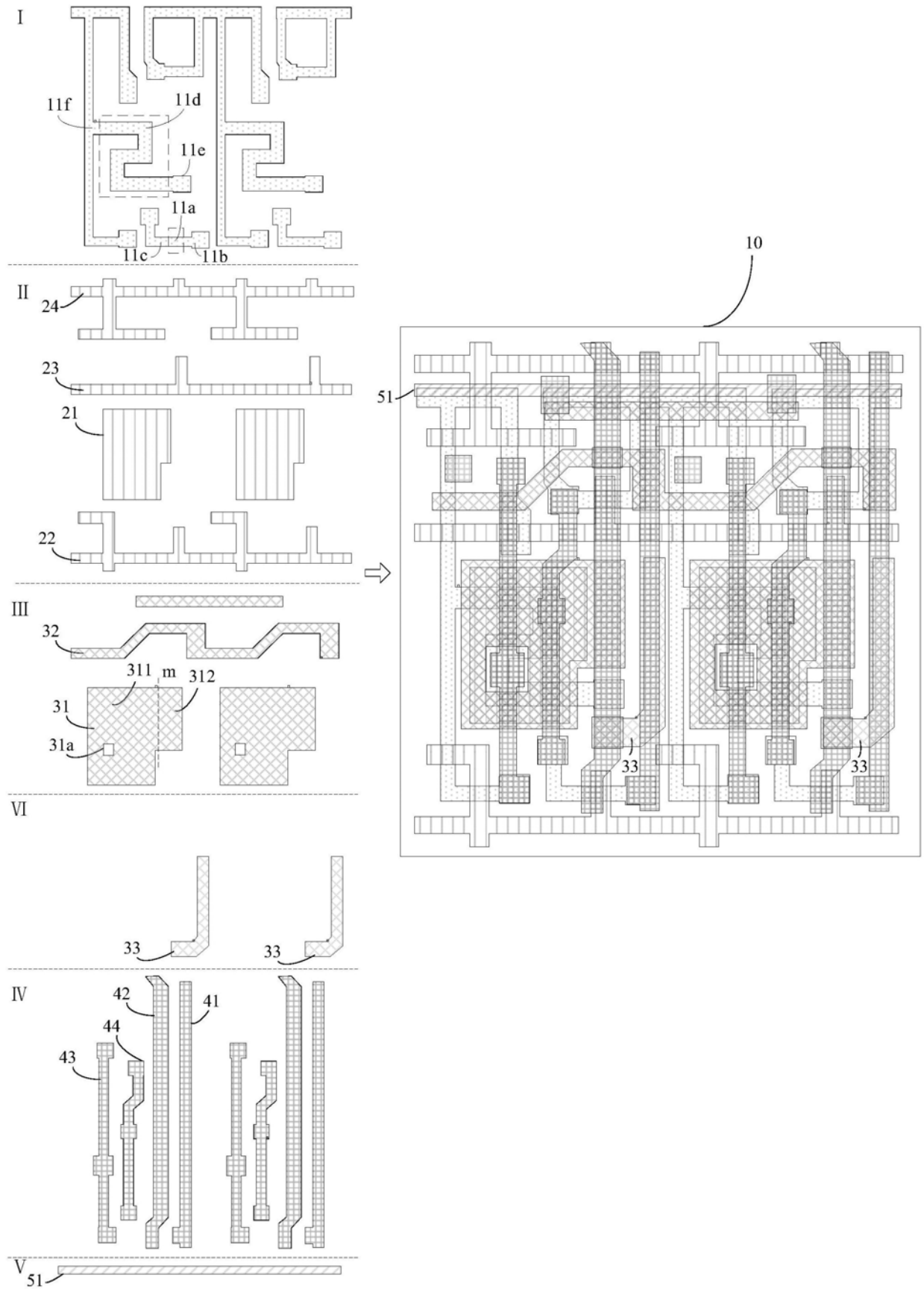


图6

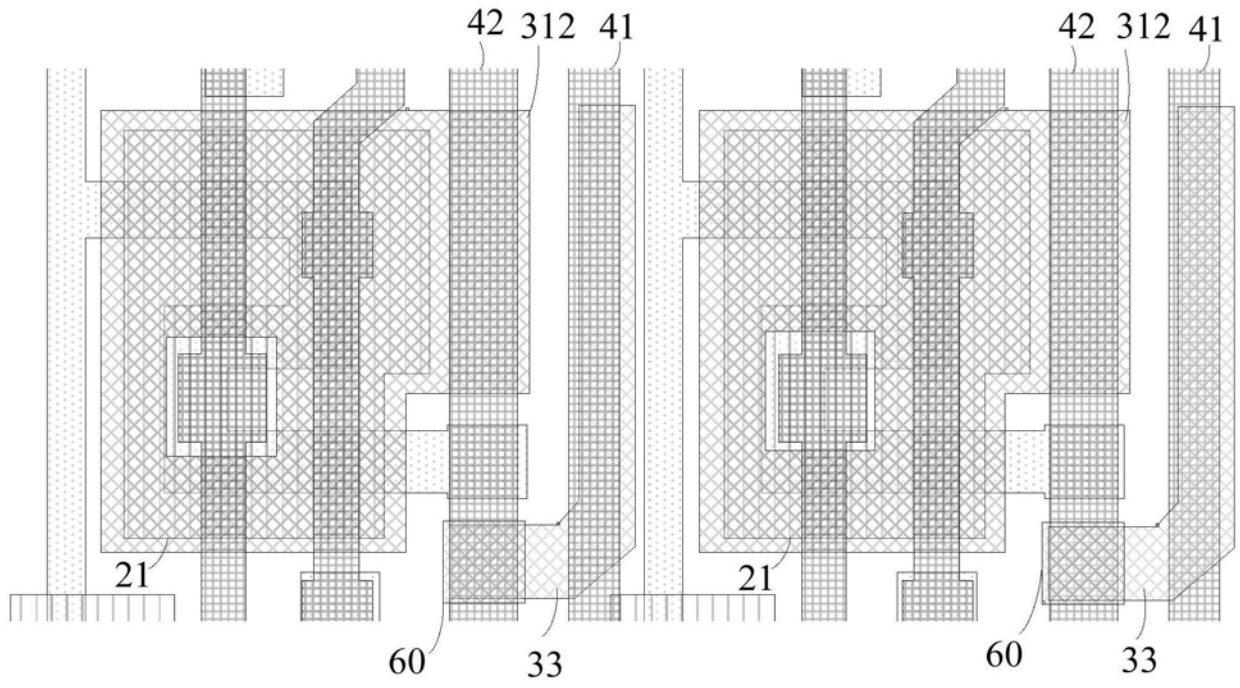


图7

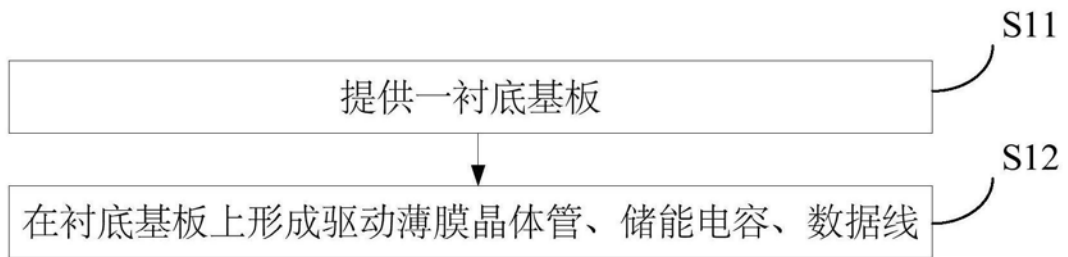


图8

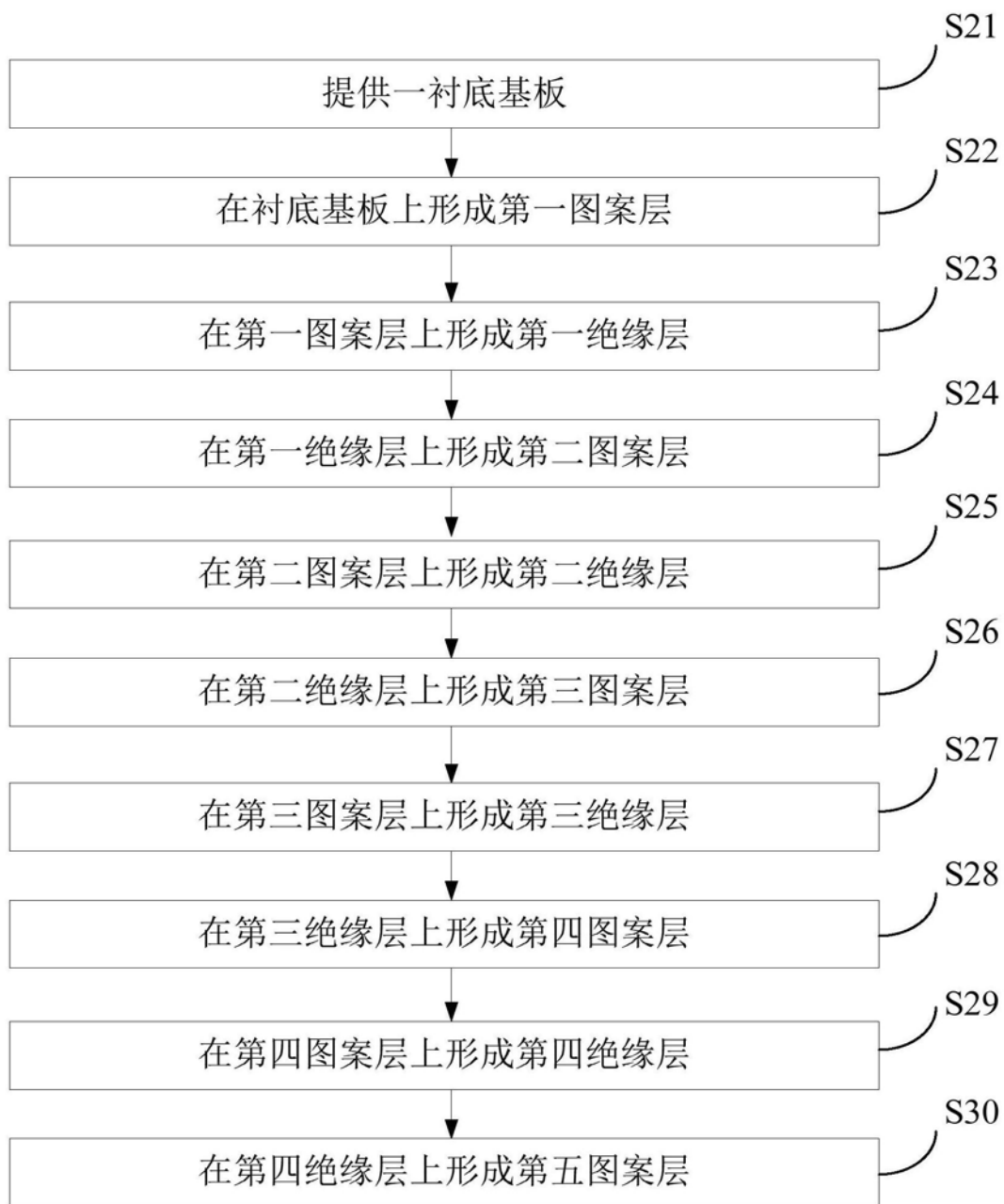


图9

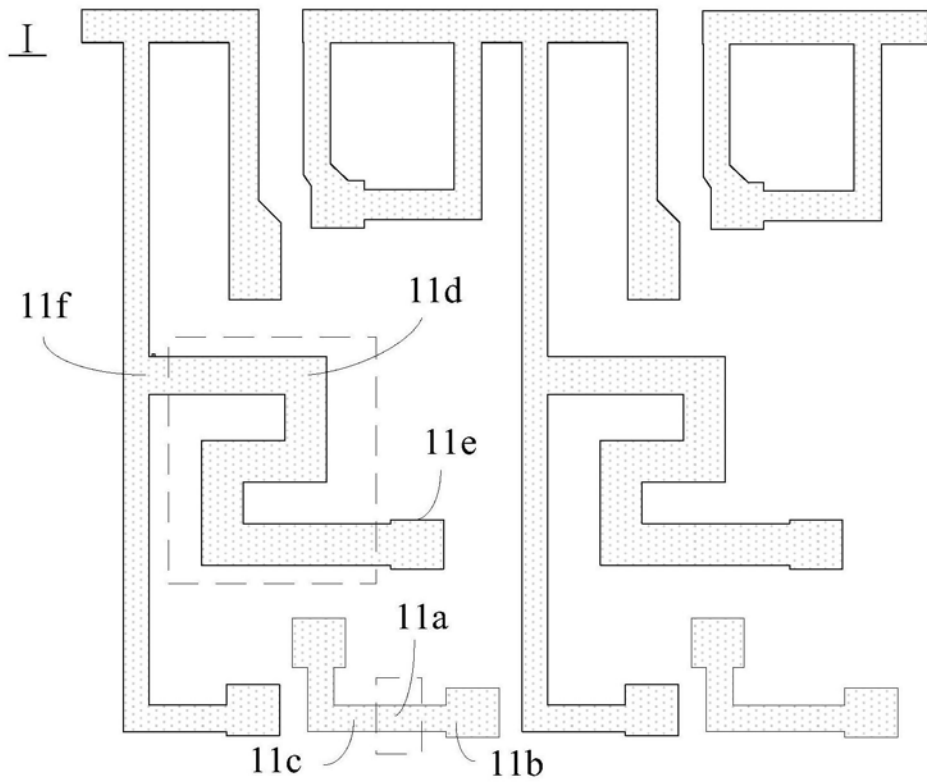


图10

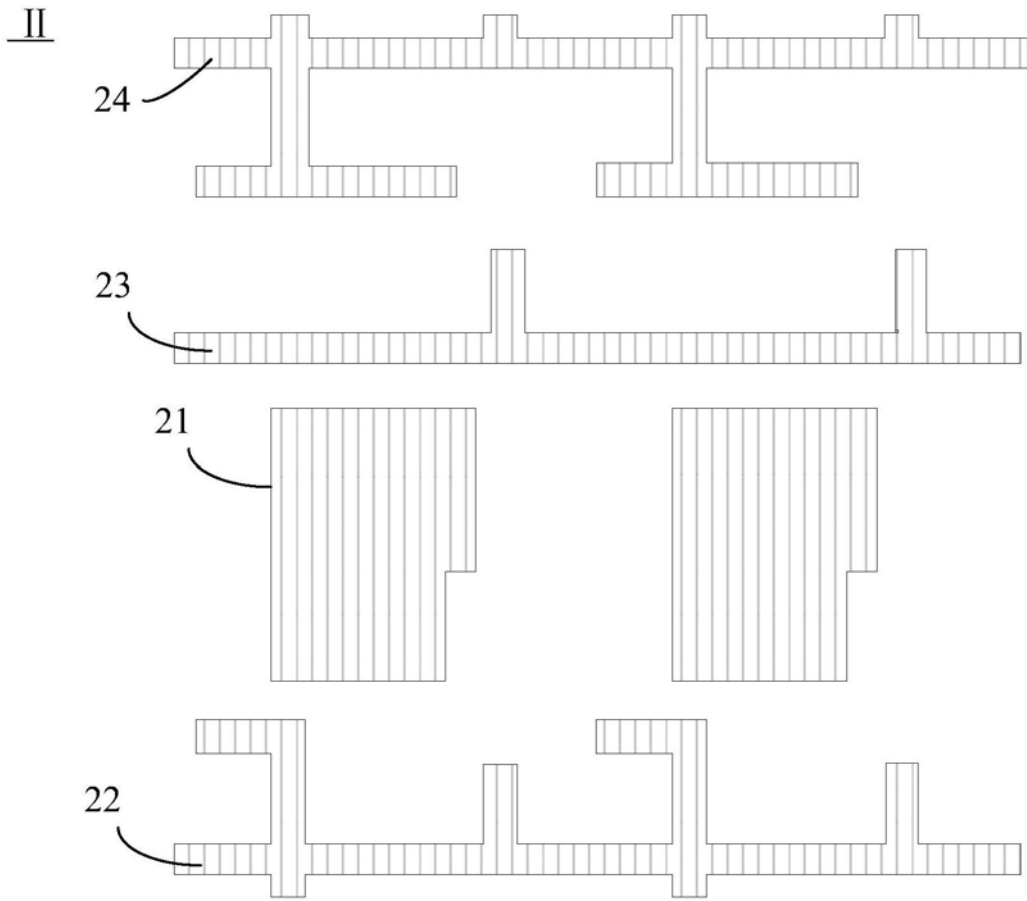


图11

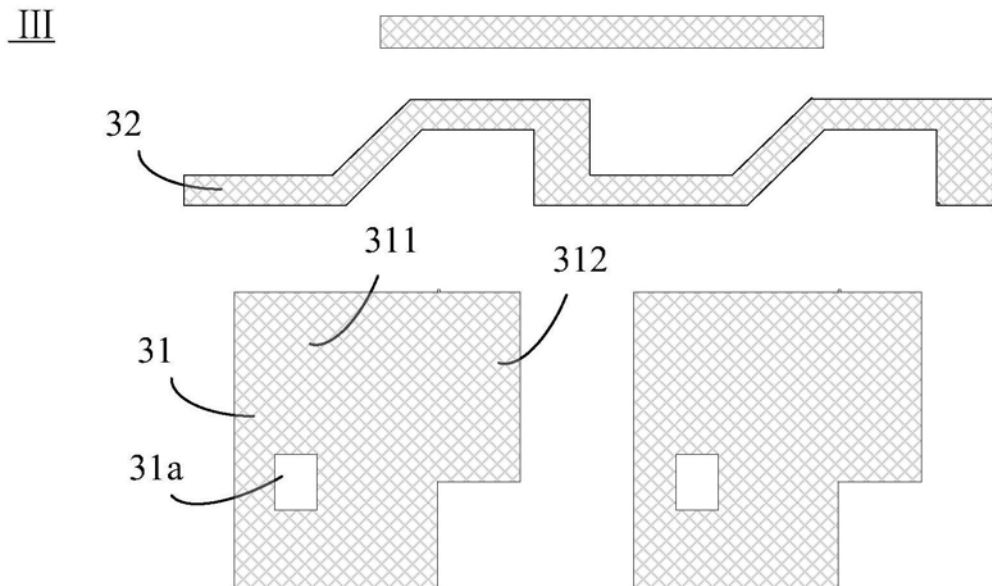


图12

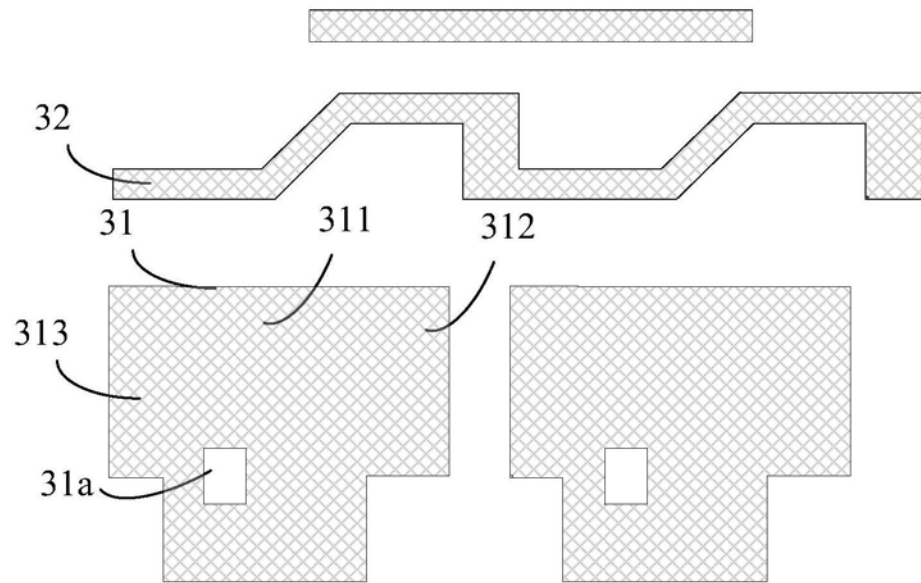
III

图13

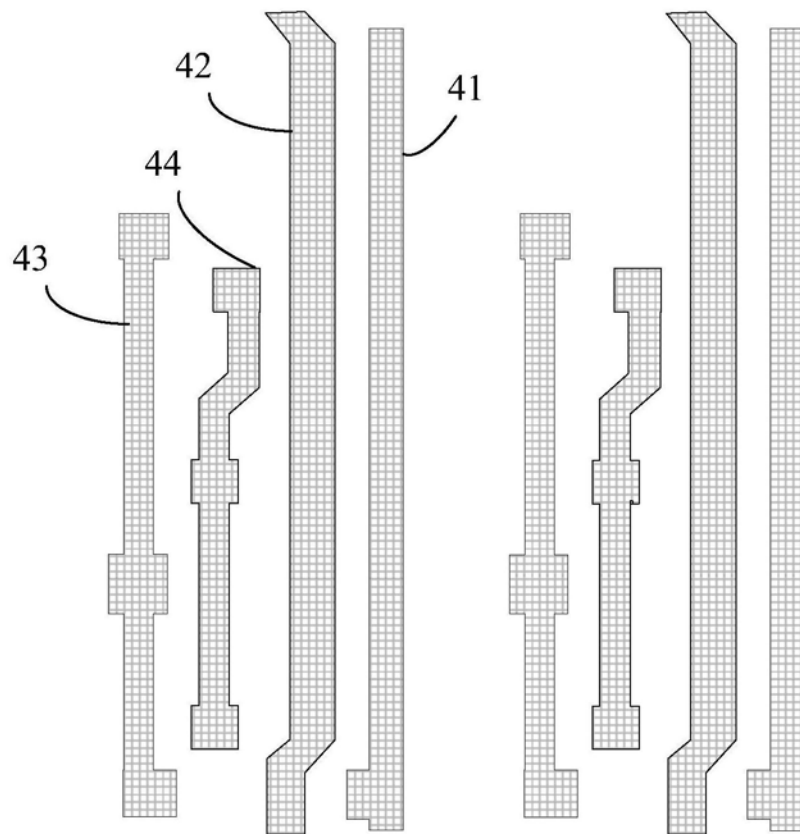
IV

图14



图15

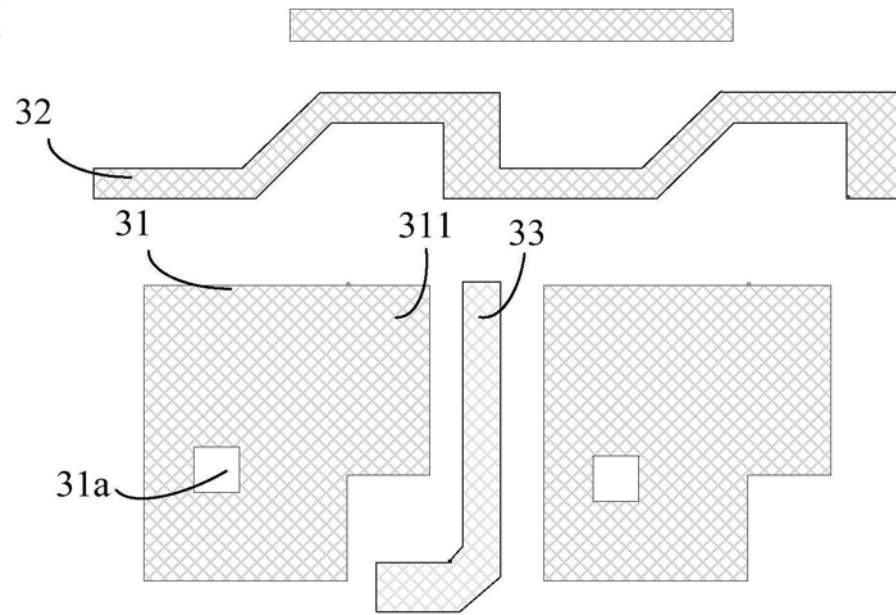
III

图16

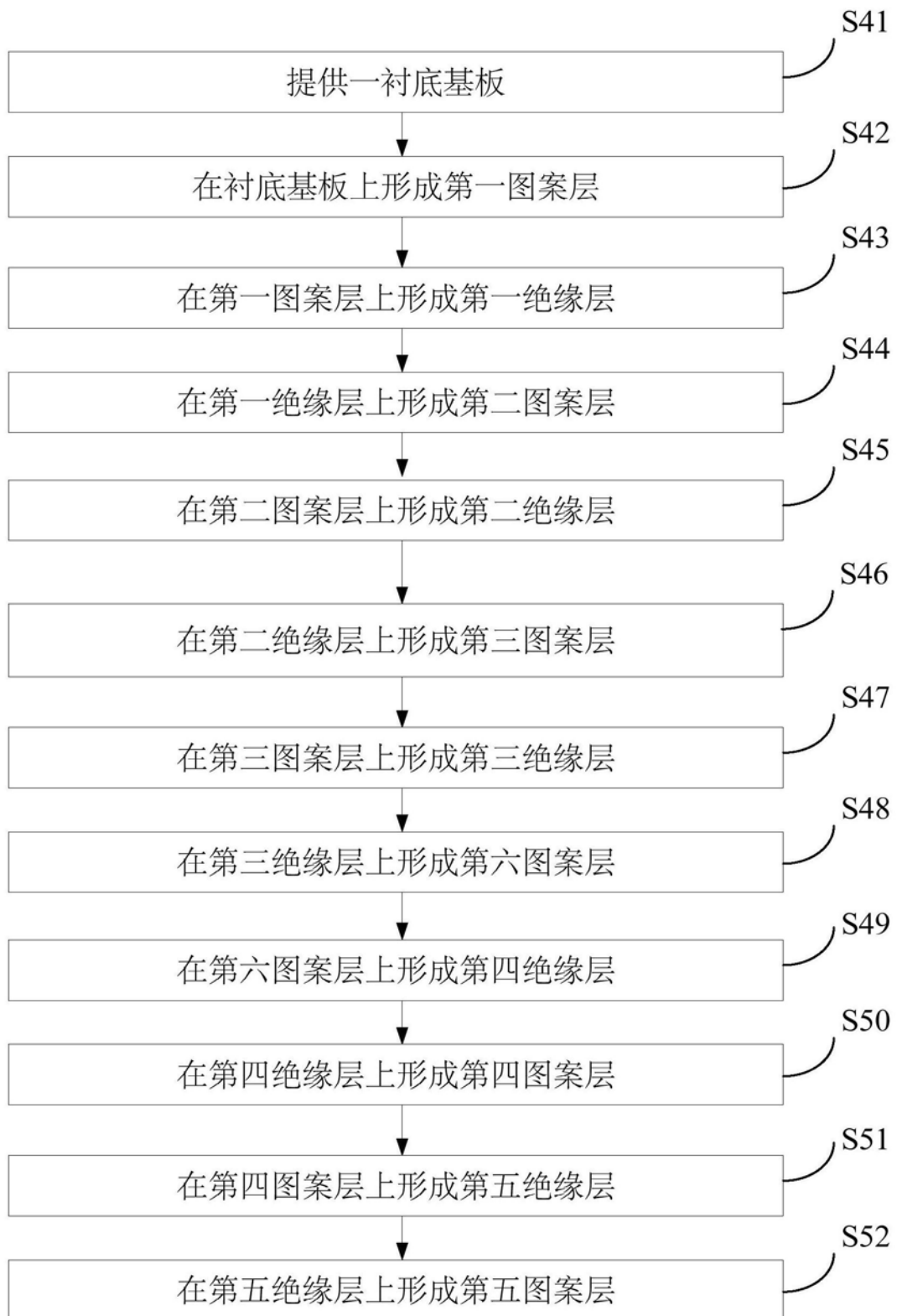


图17

专利名称(译)	有机发光二极管显示基板及制作方法、显示装置		
公开(公告)号	CN109742092A	公开(公告)日	2019-05-10
申请号	CN201910032958.1	申请日	2019-01-14
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	陈义鹏 王丽 皇甫鲁江		
发明人	陈义鹏 王丽 皇甫鲁江		
IPC分类号	H01L27/12 H01L27/32 H01L23/552 H01L21/77		
CPC分类号	G09G3/3291 H01L27/3262 H01L27/3265 H01L27/3272		
代理人(译)	杨广宇		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种有机发光二极管显示基板及制作方法、显示装置。该显示基板包括衬底基板、数据线、驱动薄膜晶体管和储能电容，储能电容包括第一电容极板和第二电容极板，驱动薄膜晶体管的栅极与第二电容极板为一体结构，第一电容极板包括主体部分和第一屏蔽部分，第一屏蔽部分延伸至第二电容极板、与第二电容极板相邻的数据线之间，第一屏蔽部分可以屏蔽第二电容极板及其相邻数据线之间的电容耦合，减小第二电容极板与数据线之间的寄生电容，在数据线上的电压发生变化时，第二电容极板产生的电压变化得到了降低，即降低了薄膜晶体管的控制极的电压变化，有效的改善了像素的灰阶发生变化时，显示画面出现异常的问题。

