



(12)发明专利申请

(10)申请公布号 CN 108735156 A

(43)申请公布日 2018.11.02

(21)申请号 201810596405.4

(22)申请日 2013.08.01

(30)优先权数据

10-2012-0084976 2012.08.02 KR

(62)分案原申请数据

201310331836.5 2013.08.01

(71)申请人 三星显示有限公司

地址 韩国京畿道

(72)发明人 金世镐 朴晋佑 李元世

(74)专利代理机构 北京德琦知识产权代理有限公司 11018

代理人 史迎雪 康泉

(51)Int.Cl.

G09G 3/3208(2016.01)

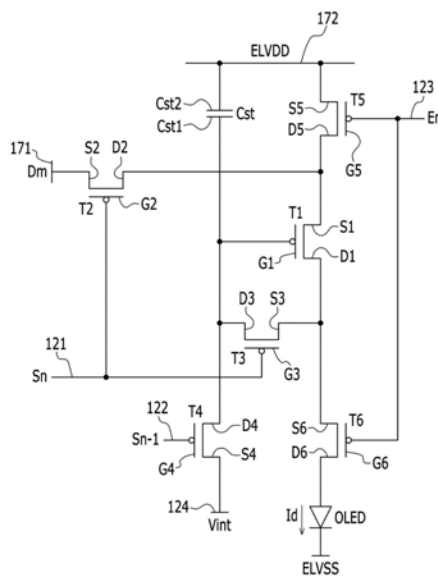
权利要求书3页 说明书16页 附图11页

(54)发明名称

有机发光二极管显示器

(57)摘要

一种有机发光二极管显示器包括:基板,该基板上的用于传输扫描信号的扫描线,与该扫描线交叉且用于传输数据信号的数据线,与该扫描线交叉且用于传输驱动电压的驱动电压线,联接至该扫描线和该数据线的开关薄膜晶体管,联接至该开关薄膜晶体管的开关漏电极的驱动薄膜晶体管,以及联接至该驱动薄膜晶体管的驱动漏电极的有机发光二极管(OLED),其中该驱动薄膜晶体管的驱动半导体层被弯曲且位于与该基板基本平行的平面内。



1. 一种有机发光二极管显示器,包括:
  - 基板;
  - 所述基板上的扫描线;
  - 数据线;
  - 第一薄膜晶体管,电联接至所述扫描线和所述数据线;
  - 电压线;
  - 有机发光二极管;
  - 第二薄膜晶体管,电联接到所述电压线和所述有机发光二极管;
  - 第三薄膜晶体管,电联接到所述有机发光二极管和所述第二薄膜晶体管,所述第二薄膜晶体管的半导体层和所述第三薄膜晶体管的半导体层完全的在一体中;
  - 绝缘层,覆盖所述第二薄膜晶体管,并且
  - 存储电容器,电联接到所述第二薄膜晶体管的栅电极,所述存储电容器包括:
    - 第一存储电容器板,包括所述第二薄膜晶体管的所述栅电极的一部分;
    - 第二存储电容器板,覆盖所述第一存储电容器板;并且
  - 所述绝缘层的一部分位于所述第一存储电容器板和所述第二存储电容器板之间。
2. 根据权利要求1所述的有机发光二极管显示器,进一步包括:
  - 第四薄膜晶体管,电联接到所述电压线和所述第二薄膜晶体管。
3. 根据权利要求2所述的有机发光二极管显示器,其中,
  - 所述半导体层延伸至所述第四薄膜晶体管,并且与所述第四薄膜晶体管电联接。
4. 根据权利要求3所述的有机发光二极管显示器,其中,
  - 所述半导体层是弯曲的。
5. 根据权利要求1所述的有机发光二极管显示器,其中,
  - 所述第二薄膜晶体管的所述半导体层延伸,并且在所述第二薄膜晶体管的所述栅电极下弯曲。
6. 一种有机发光二极管显示器,包括:
  - 基板;
  - 所述基板上的扫描线;
  - 数据线;
  - 第一薄膜晶体管,电联接至所述扫描线和所述数据线;
  - 电压线;
  - 有机发光二极管;
  - 第二薄膜晶体管,电联接到所述电压线和所述有机发光二极管;
  - 第三薄膜晶体管,电联接到所述电压线和所述第二薄膜晶体管,所述第二薄膜晶体管的半导体层和所述第三薄膜晶体管的半导体层完全的在一体中;
  - 绝缘层,覆盖所述第二薄膜晶体管,并且
  - 存储电容器,电联接到所述第二薄膜晶体管的栅电极,所述存储电容器包括:
    - 第一存储电容器板,包括所述第二薄膜晶体管的所述栅电极的一部分;
    - 第二存储电容器板,覆盖所述第一存储电容器板;并且
  - 所述绝缘层的一部分位于所述第一存储电容器板和所述第二存储电容器板之间。

7. 根据权利要求6所述的有机发光二极管显示器,进一步包括:  
第四薄膜晶体管,电联接到所述有机发光二极管和所述第二薄膜晶体管;  
其中,所述半导体层延伸至所述第四薄膜晶体管。
8. 根据权利要求7所述的有机发光二极管显示器,其中,  
所述半导体层是弯曲的。
9. 根据权利要求6所述的有机发光二极管显示器,其中,  
所述第二薄膜晶体管的所述半导体层延伸,并且在所述第二薄膜晶体管的所述栅电极下弯曲。
10. 一种有机发光二极管显示器,包括:  
基板;  
所述基板上的扫描线;  
数据线;  
第一薄膜晶体管,电联接至所述扫描线和所述数据线;  
第一电压线;  
有机发光二极管;  
第二薄膜晶体管,电联接到所述第一电压线和所述有机发光二极管;  
第二电压线;  
存储电容器,电联接到所述第二薄膜晶体管的栅电极;  
第三薄膜晶体管,电联接到所述第二电压线和所述存储电容器,所述第二薄膜晶体管的半导体层和所述第三薄膜晶体管的半导体层完全的在一体中;  
绝缘层,覆盖所述第二薄膜晶体管,并且  
所述存储电容器包括:  
第一存储电容器板,包括所述第二薄膜晶体管的所述栅电极的一部分;  
第二存储电容器板,覆盖所述第一存储电容器板;并且  
所述绝缘层的一部分位于所述第一存储电容器板和所述第二存储电容器板之间。
11. 根据权利要求10所述的有机发光二极管显示器,其中,  
所述第二薄膜晶体管的所述半导体层延伸,并且在所述第二薄膜晶体管的所述栅电极下弯曲。
12. 根据权利要求11所述的有机发光二极管显示器,进一步包括:  
第四薄膜晶体管,电联接到所述第二薄膜晶体管和所述第一电压线。
13. 根据权利要求12所述的有机发光二极管显示器,其中,  
所述第二薄膜晶体管的所述半导体层延伸至所述第四薄膜晶体管。
14. 根据权利要求11所述的有机发光二极管显示器,进一步包括:  
第四薄膜晶体管,电联接到所述第二薄膜晶体管和所述有机发光二极管。
15. 根据权利要求14所述的有机发光二极管显示器,其中,  
所述第二薄膜晶体管的所述半导体层延伸至所述第四薄膜晶体管。
16. 根据权利要求11所述的有机发光二极管显示器,进一步包括:  
第四薄膜晶体管,电联接到所述第二薄膜晶体管和所述第二电压线。
17. 根据权利要求16所述的有机发光二极管显示器,其中,

所述第二薄膜晶体管的所述半导体层延伸至所述第四薄膜晶体管。

18. 根据权利要求11所述的有机发光二极管显示器, 进一步包括:  
第四薄膜晶体管, 电联接到所述第二电压线和所述有机发光二极管。

19. 根据权利要求18所述的有机发光二极管显示器, 其中,  
所述第二薄膜晶体管的所述半导体层延伸至所述第四薄膜晶体管。

## 有机发光二极管显示器

[0001] 本申请是申请日为2013年8月1日、申请号为201310331836.5且名称为“有机发光二极管显示器”的发明的分案申请。

### 技术领域

[0002] 所描述的技术总地涉及有机发光二极管显示器。

### 背景技术

[0003] 有机发光二极管显示器包括两个电极和夹在这两个电极之间的有机发光层,从一个电极注入的电子和从另一电极注入的空穴在有机发光层内彼此结合,从而形成激子,并且当激子放出能量时发出光。

[0004] 有机发光二极管显示器包括多个像素,每个像素包括属于自发光元件的有机发光二极管以及用于驱动该有机发光二极管的多个薄膜晶体管和电容器。多个薄膜晶体管包括开关薄膜晶体管和驱动薄膜晶体管。

[0005] 在开关薄膜晶体管中,在栅电极和半导体层之间形成薄的栅绝缘层,以能够进行快速切换操作。由于减少了与开关薄膜晶体管形成在同一层上的驱动薄膜晶体管的栅绝缘层的厚度,所以向驱动薄膜晶体管的栅电极施加的栅电压的驱动范围变窄。因此,可能难以控制驱动薄膜晶体管的栅电压 $V_{gs}$ 的幅度来保证大量灰度。

[0006] 在该背景部分中公开的上述信息仅用于加深理解所描述的技术背景,因此可以包含不构成在本国为本领域普通技术人员已知的现有技术的信息。

### 发明内容

[0007] 所描述的技术提供一种有机发光二极管显示器,该有机发光二极管显示器扩展驱动薄膜晶体管的驱动范围来显示相对大量的灰度(gray level)。

[0008] 本发明的示范性实施例提供一种有机发光二极管显示器,该有机发光二极管显示器包括:基板,所述基板上用于传输扫描信号的扫描线,与所述扫描线交叉且用于传输数据信号的数据线,与所述扫描线交叉且用于传输驱动电压的驱动电压线,联接至所述扫描线和所述数据线的开关薄膜晶体管,联接至所述开关薄膜晶体管的开关漏电极的驱动薄膜晶体管,以及联接至所述驱动薄膜晶体管的驱动漏电极的有机发光二极管(OLED),其中所述驱动薄膜晶体管的驱动半导体层被弯曲且位于与所述基板基本平行的平面内。

[0009] 所述有机发光二极管显示器可以进一步包括:覆盖所述驱动半导体层的第一栅绝缘层,以及位于所述第一栅绝缘层且与所述驱动半导体层重叠的存储电容器。

[0010] 所述存储电容器可以包括:位于所述第一栅绝缘层且与所述驱动半导体层重叠的第一存储电容器板,覆盖所述第一存储电容器板的第二栅绝缘层,以及位于所述第二栅绝缘层且与所述第一存储电容器板重叠的第二存储电容器板。

[0011] 所述驱动半导体层可以包括多个弯曲部。

[0012] 所述驱动半导体层可以包括:沿第一方向延伸的多个第一延展部,以及沿不同于

所述第一方向的第二方向延伸的多个第二延展部,并且其中所述弯曲部联接所述第一延展部和所述第二延展部中的各第一延展部和各第二延展部。

[0013] 所述有机发光二极管显示器可以进一步包括:联接至所述驱动薄膜晶体管且用于补偿所述驱动薄膜晶体管的阈值电压的补偿薄膜晶体管。

[0014] 所述驱动半导体层可以进一步包括从所述弯曲部起分叉的分叉部。

[0015] 所述存储电容器可以与所述分叉部重叠。

[0016] 所述有机发光二极管显示器可以进一步包括:用于传输发光控制信号的发光控制线,以及发光控制薄膜晶体管,所述发光控制薄膜晶体管被配置为通过所述发光控制信号导通来将来自所述驱动薄膜晶体管的所述驱动电压传输至所述OLED,其中所述发光控制薄膜晶体管位于所述驱动漏电极和所述OLED之间。

[0017] 所述有机发光二极管显示器可以进一步包括晶体管连接部,所述晶体管连接部用于将所述补偿薄膜晶体管的补偿源电极联接至所述发光控制薄膜晶体管的发光控制源电极,其中所述存储电容器延伸至与所述晶体管连接部重叠。

[0018] 所述驱动半导体层可以延伸至与所述晶体管连接部重叠。

[0019] 所述有机发光二极管显示器可以进一步包括位于所述第二栅绝缘层上的夹层绝缘层,其中所述晶体管连接部位于与所述数据线相同的层且通过所述夹层绝缘层中的接触孔联接至所述补偿源电极和所述发光控制源电极。

[0020] 所述驱动半导体层可以包括:联接至所述补偿薄膜晶体管的第一路径半导体层,以及联接至所述发光控制薄膜晶管的第二路径半导体层,并且所述第一路径半导体层的长度可以小于所述第二路径半导体层的长度。

[0021] 所述存储电容器可以与所述第一路径半导体层和所述第二路径半导体层重叠。

[0022] 所述有机发光二极管显示器可以进一步包括:覆盖所述第二存储电容器板的夹层绝缘层,位于所述夹层绝缘层且通过所述第二栅绝缘层和所述夹层绝缘层中的第一接触孔联接至所述第一存储电容器板的连接构件,以及覆盖所述夹层绝缘层和所述连接构件的保护层,其中所述连接构件联接至所述补偿薄膜晶体管的补偿漏电极。

[0023] 所述扫描线位于与所述第一存储电容器板相同的层,并且所述数据线和所述驱动电压线可以位于与所述连接构件相同的层。

[0024] 所述驱动电压线可以通过所述夹层绝缘层中的第二接触孔联接至所述第二存储电容器板。

[0025] 所述有机发光二极管显示器可以进一步包括操作控制薄膜晶体管,所述操作控制薄膜晶体管被配置为通过由所述发光控制线传输的所述发光控制信号导通,以将所述驱动电压传输至所述驱动薄膜晶体管,其中所述操作控制薄膜晶体管位于所述驱动电压线和所述驱动薄膜晶体管的驱动源电极之间。

[0026] 所述有机发光二极管显示器可以进一步包括:用于传输前一扫描信号的前一扫描线,用于将初始化电压传输至所述驱动薄膜晶体管的初始化电压线,以及初始化薄膜晶体管,所述初始化薄膜晶体管被配置为根据所述前一扫描信号导通来将所述初始化电压传输至所述驱动薄膜晶体管的驱动栅电极,其中所述初始化薄膜晶体管位于所述驱动栅电极和所述初始化电压线之间。

[0027] 所述有机发光二极管显示器可以进一步包括:用于传输旁通控制信号的旁通控制

线,以及旁通薄膜晶体管,所述旁通薄膜晶体管用于根据所述旁通控制信号传输由所述驱动薄膜晶体管传输的驱动电流的一部分,其中所述旁通薄膜晶体管位于所述初始化电压线和所述发光控制薄膜晶体管的发光控制漏电极之间。

[0028] 本发明的另一示例性实施例提供一种有机发光二极管显示器,该有机发光二极管显示器包括:基板,所述基板上用于传输扫描信号的扫描线,所述基板上用于传输初始化电压的初始化电压线,与所述扫描线交叉用于传输数据信号的数据线,与所述扫描线交叉用于传输驱动电压的驱动电压线,联接至所述扫描线和所述数据线的开关薄膜晶体管,联接至所述开关薄膜晶体管的开关漏电极的驱动薄膜晶体管,联接至所述驱动薄膜晶体管的驱动漏电极的有机发光二极管(OLED),位于所述驱动漏电极和所述OLED之间的发光控制薄膜晶体管,以及位于所述初始化电压线和所述发光控制薄膜晶体管的发光控制漏电极之间的旁通薄膜晶体管,其中所述旁通薄膜晶体管根据由旁通控制线传输的旁通控制信号传输由所述驱动薄膜晶体管传输的驱动电流的一部分。

[0029] 所述驱动薄膜晶体管的驱动半导体层被弯曲且位于与所述基板基本平行的平面内。

[0030] 所述有机发光二极管显示器可以进一步包括:覆盖所述驱动半导体层的第一栅绝缘层,以及位于所述第一栅绝缘层且与所述驱动半导体层重叠的存储电容器。

[0031] 所述存储电容器可以包括:位于所述第一栅绝缘层且与所述驱动半导体层重叠的第一存储电容器板,覆盖所述第一存储电容器板的第二栅绝缘层,以及位于所述第二栅绝缘层且与所述第一存储电容器板重叠的第二存储电容器板。

[0032] 所述驱动半导体层可以包括多个弯曲部。

[0033] 所述驱动半导体层可以包括:沿第一方向延伸的多个第一延展部,以及沿不同于所述第一方向的第二方向延伸的多个第二延展部。所述弯曲部可以联接所述第一延展部和所述第二延展部中的各第一延展部和各第二延展部。

[0034] 所述有机发光二极管显示器可以进一步包括补偿薄膜晶体管,所述补偿薄膜晶体管联接至所述驱动薄膜晶体管且用于补偿所述驱动薄膜晶体管的阈值电压。

[0035] 所述有机发光二极管显示器可以进一步包括:覆盖所述第二存储电容器板的夹层绝缘层,位于所述夹层绝缘层且通过所述第二栅绝缘层和所述夹层绝缘层中的第一接触孔联接至所述第一存储电容器板的连接构件,以及覆盖所述夹层绝缘层和所述连接构件的保护层。所述连接构件可以联接至所述补偿薄膜晶体管的补偿漏电极。

[0036] 所述扫描线可以位于与所述第一存储电容器板相同的层,并且所述数据线和所述驱动电压线可以位于与所述连接构件相同的层。

[0037] 所述驱动电压线可以通过所述夹层绝缘层中的第二接触孔联接至所述第二存储电容器板。

[0038] 根据本发明的示例性实施例,由于驱动半导体层的驱动沟道区可以通过形成包括多个弯曲部的驱动半导体层而纵向地形成,所以向驱动栅电极施加的栅电压的驱动范围可以被扩展。

[0039] 因此,由于栅电压的驱动范围相对宽,所以从有机发光二极管(OLED)发出的光的灰度能够更准确地通过调整栅电压的幅度来控制,因此有可能提高有机发光二极管显示器的分辨率并且提高显示质量。

[0040] 进一步,通过形成与驱动半导体层重叠的存储电容器来保证存储电容器的被具有弯曲部分的驱动半导体层减小的区域,甚至在高分辨率下也有可能保证充分的存储电容。

[0041] 进一步,通过将联接至补偿薄膜晶体管的第一路径半导体层的长度设置为小于联接至发光控制薄膜晶体管的第二路径半导体层的长度,有可能避免或防止低灰度污点。

### 附图说明

[0042] 图1是根据本发明第一示例性实施例的有机发光二极管显示器的一个像素的等效电路。

[0043] 图2是示意性示出根据第一示例性实施例的有机发光二极管显示器的多个薄膜晶体管和电容器的位置的图。

[0044] 图3是根据第一示例性实施例的有机发光二极管显示器的一个像素的布局图。

[0045] 图4是图3中示出的第一示例性实施例的有机发光二极管显示器的沿线IV-IV 截取的截面图。

[0046] 图5是图3中示出的第一示例性实施例的有机发光二极管显示器的沿线V-V 截取的截面图。

[0047] 图6是根据本发明第二示例性实施例的有机发光二极管显示器的驱动薄膜晶体管的放大布局图。

[0048] 图7是根据本发明第三示例性实施例的有机发光二极管显示器的布局图。

[0049] 图8是根据本发明第四示例性实施例的有机发光二极管显示器的驱动薄膜晶体管的放大布局图。

[0050] 图9是根据本发明第五示例性实施例的有机发光二极管显示器的驱动薄膜晶体管的放大布局图。

[0051] 图10是根据本发明第六示例性实施例的有机发光二极管显示器的一个像素的等效电路。

[0052] 图11是根据第六示例性实施例的有机发光二极管显示器的布局图。

### 具体实施方式

[0053] 下面将参照附图更充分地描述本发明的实施例,附图中示出本发明的示例性实施例。如本领域技术人员将认识到的,在所有不背离本发明的精神或范围的情况下,可以以各种方式修改所描述的实施例。

[0054] 为了描述本发明的实施例,省略了与描述不相关的部分,并且在整个说明书中用相同的附图标记表示相同或相似的构成要素。

[0055] 此外,图中示出的每个部件的尺寸和厚度可能是为了理解和方便描述而任意示出的,但是本发明不局限于此。在附图中,为了清楚、为了理解以及为了方便描述,可以放大层、膜、面板、区域、范围等的厚度。将理解,当像层、膜、区域或基板这样的元件被称为位于另一元件“上”时,其可以直接位于另一元件上或者还可以存在插入元件。

[0056] 另外,除非相反地明确描述,否则词语“包括”及其像“包含”或“含有”这样的变体将被理解为暗含包括所论述的元件,但不一定排除其它元件。进一步,在说明书中,词语“在……上”指放置在对象部分上方或下方,而不一定指基于重力方向放置在对象部分的上

侧。

[0057] 将参照图1至图5详细地描述根据第一示例性实施例的有机发光二极管显示器。

[0058] 图1是根据第一示例性实施例的有机发光二极管显示器的一个像素的等效电路。如图1所示,根据第一示例性实施例的有机发光二极管显示器的一个像素包括:多个信号线121、122、123、124、171和172,多个薄膜晶体管T1、T2、T3、T4、T5和T6,存储电容器Cst,以及与多个信号线联接的OLED。

[0059] 多个薄膜晶体管包括驱动薄膜晶体管T1、开关薄膜晶体管T2、补偿薄膜晶体管T3、初始化薄膜晶体管T4、操作控制薄膜晶体管T5和发光控制薄膜晶体管T6。

[0060] 多个信号线包括:用于传输扫描信号 $S_n$ 的扫描线121,用于将前一扫描信号  $S_{n-1}$  传输至初始化薄膜晶体管T4的前一扫描线122,用于将发光控制信号 $E_n$ 传输至操作控制薄膜晶体管T5和发光控制薄膜晶体管T6的发光控制线123,与扫描线121交叉且用于传输数据信号 $D_m$ 的数据线171,用于传输驱动电压ELVDD 且几乎与数据线171平行形成的驱动电压线172,以及用于传输对驱动薄膜晶体管 T1进行初始化的初始化电压 $V_{int}$ 的初始化电压线124。

[0061] 驱动薄膜晶体管T1的栅电极G1联接至存储电容器Cst的一端Cst1;驱动薄膜晶体管T1的源电极S1经由操作控制薄膜晶体管T5联接至驱动电压线172;驱动薄膜晶体管T1的漏电极D1经由第二发光控制薄膜晶体管T6电联接至OLED 的阳极。驱动薄膜晶体管T1根据开关薄膜晶体管T2的开关操作接收数据信号 $D_m$ ,以向OLED供应驱动电流 $I_d$ 。

[0062] 开关薄膜晶体管T2的栅电极G2联接至扫描线121;开关薄膜晶体管T2的源电极S2联接至数据线171;开关薄膜晶体管T2的漏电极D2经由操作控制薄膜晶体管T5联接至驱动电压线172,同时联接至驱动薄膜晶体管T1的源电极S1。开关薄膜晶体管T2根据通过扫描线121传输的扫描信号 $S_n$ 导通,以执行开关操作来将被传输至数据线171的数据信号 $D_m$ 传输至驱动薄膜晶体管T1的源电极S1。

[0063] 补偿薄膜晶体管T3的栅电极G3联接至扫描线121;补偿薄膜晶体管T3的源电极S3经由发光控制薄膜晶体管T6联接至OLED的阳极,同时联接至驱动薄膜晶体管T1的漏电极D1;并且补偿薄膜晶体管T3的漏电极D3与存储电容器Cst 的一端Cst1、初始化薄膜晶体管T4的漏电极D4以及驱动薄膜晶体管T1的栅电极G1联接在一起。补偿薄膜晶体管T3根据通过扫描线121传输的扫描信号 $S_n$  导通,以将驱动薄膜晶体管T1的栅电极G1和漏电极D1彼此连接,从而执行驱动薄膜晶体管T1的二极管连接。

[0064] 初始化薄膜晶体管T4的栅电极G4联接至前一扫描线122;初始化薄膜晶体管T4的源电极S4联接至初始化电压线124;并且初始化薄膜晶体管T4的漏电极 D4与存储电容器Cst的一端Cst1、补偿薄膜晶体管T3的漏电极D3以及驱动薄膜晶体管T1的栅电极G1联接。初始化薄膜晶体管T4根据通过前一扫描线122传输的前一扫描信号 $S_{n-1}$ 导通,以将初始化电压 $V_{int}$ 传输至驱动薄膜晶体管T1的栅电极G1,从而执行初始化操作来将驱动薄膜晶体管T1的栅电极G1的电压初始化。

[0065] 操作控制薄膜晶体管T5的栅电极G5联接至发光控制线123;操作控制薄膜晶体管T5的源电极S5联接至驱动电压线172;并且操作控制薄膜晶体管T5的漏电极D5与驱动薄膜晶体管T1的源电极S1和开关薄膜晶体管T2的漏电极D2联接。

[0066] 发光控制薄膜晶体管T6的栅电极G6联接至发光控制线123;发光控制薄膜晶体管

T6的源电极S6联接至驱动薄膜晶体管T1的漏电极D1且联接至补偿薄膜晶体管T3的源电极S3;并且发光控制薄膜晶体管T6的漏电极D6电联接至OLED的阳极。操作控制薄膜晶体管T5和发光控制薄膜晶体管T6根据通过发光控制线123传输的发光控制信号En并发(例如同时)导通,以将驱动电压ELVDD传输至OLED,从而允许驱动电流Id流进OLED中。

[0067] 存储电容器Cst的另一端Cst2联接至驱动电压线172,并且OLED的阴极联接至公共电压ELVSS。相应地,OLED从驱动薄膜晶体管T1接收驱动电流Id来发光,从而显示图像。

[0068] 下面,将详细地描述根据第一示例性实施例的有机发光二极管显示器的一个像素的操作。

[0069] 首先,在初始化时间段期间,通过前一扫描线122供应低电平的前一扫描信号Sn-1。然后,初始化薄膜晶体管T4对应于低电平的前一扫描信号Sn-1导通,并且从初始化电压线124通过初始化薄膜晶体管T4向驱动薄膜晶体管T1的栅电极G1提供初始化电压Vint,以用初始化电压Vint初始化驱动薄膜晶体管T1。

[0070] 随后,在数据编程时间段期间,通过扫描线121供应低电平扫描信号Sn。然后,开关薄膜晶体管T2和补偿薄膜晶体管T3对应于低电平扫描信号Sn被导通,从而使得驱动薄膜晶体管T1通过导通的补偿薄膜晶体管T3被二极管联接并且沿正向被偏置。

[0071] 然后,将补偿电压Dm+Vth(Vth是负值)施加至驱动薄膜晶体管T1的栅电极G1,该补偿电压Dm+Vth是通过从从数据线171供应的数据信号Dm中减去驱动薄膜晶体管T1的阈值电压Vth获得的。

[0072] 驱动电压ELVDD和补偿电压Dm+Vth被施加至存储电容器Cst的两端Cst1和Cst2,并且与这两端Cst1和Cst2处的电压之间的差对应的电荷被存储在存储电容器Cst中。此后,在发光时间段期间从发光控制线123供应的发光控制信号En的电平从高电平变成低电平。然后,操作控制薄膜晶体管T5和发光控制薄膜晶体管T6在发光时间段期间被低电平的发光控制信号En导通。

[0073] 然后,根据驱动薄膜晶体管T1的栅电极G1的电压和驱动电压ELVDD之间的差生成驱动电流Id,并且通过发光控制薄膜晶体管T6将驱动电流Id供应至OLED。在发光时间段期间,驱动薄膜晶体管T1的栅-源电压Vgs被存储电容器Cst保持在“(Dm+Vth)-ELVDD”,并且驱动电流Id正比于阈值电压和该栅-源电压之间的差的平方,也就是说,根据驱动薄膜晶体管T1的电流-电压关系,驱动电流Id正比于“(Dm-ELVDD)<sup>2</sup>”。相应地,无论驱动薄膜晶体管T1的阈值电压Vth如何,都确定驱动电流Id。

[0074] 将参照图2至图5连同图1一起详细描述图1中示出的有机发光二极管显示器的像素的详细结构。图2是示意性示出根据第一示例性实施例的有机发光二极管显示器的多个薄膜晶体管T1-T6和电容器Cst元件的位置的图;图3是根据第一示例性实施例的有机发光二极管显示器的一个像素的特定布局图;图4是图3中示出的第一示例性实施例的有机发光二极管显示器的沿线IV-IV截取的剖面图;并且图5是图3中示出的第一示例性实施例的有机发光二极管显示器的沿线IV-IV截取的剖面图。

[0075] 如图2至图5所示,根据第一示例性实施例的有机发光二极管显示器的像素包括扫描线121、前一扫描线122、发光控制线123和初始化电压线124且还包括数据线171和驱动电压线172,扫描线121、前一扫描线122、发光控制线123和初始化电压线124沿行的方向形成且用于分别施加扫描信号Sn、前一扫描信号Sn-1、发光控制信号En和初始化电压Vint,数

据线171和驱动电压线172与扫描线121、前一扫描线122、发光控制线123和初始化电压线124相交叉且用于分别向像素施加数据信号Dm和驱动电压ELVDD。

[0076] 进一步,在像素中形成驱动薄膜晶体管T1、开关薄膜晶体管T2、补偿薄膜晶体管T3、初始化薄膜晶体管T4、操作控制薄膜晶体管T5、发光控制薄膜晶体管T6、存储电容器Cst和OLED 70。

[0077] 驱动薄膜晶体管T1、开关薄膜晶体管T2、补偿薄膜晶体管T3、初始化薄膜晶体管T4、操作控制薄膜晶体管T5和发光控制薄膜晶体管T6沿半导体层131形成,并且半导体层131被弯曲成具有各种形状。半导体层131可以由多晶硅制成,并且包括未用杂质掺杂的沟道区和在沟道区两侧形成的用杂质掺杂的源区和漏区。杂质的类型对应于薄膜晶体管的类型,并且可以使用N型杂质或P型杂质。半导体层131包括:在驱动薄膜晶体管T1中形成的驱动半导体层131a,在开关薄膜晶体管T2中形成的开关半导体层131b,在补偿薄膜晶体管T3中形成的补偿半导体层131c,在初始化薄膜晶体管T4中形成的初始化半导体层131d,在操作控制薄膜晶体管T5中形成的操作控制半导体层131e,以及在发光控制薄膜晶体管 T6中形成的发光控制半导体层131f。

[0078] 驱动薄膜晶体管T1包括驱动半导体层131a、驱动栅电极125a、驱动源电极 176a和驱动漏电极177a。驱动半导体层131a被弯曲并且包括沿第一方向延伸的多个第一延展部31、沿不同于第一方向的第二方向延伸的多个第二延展部32以及联接第一延展部31和第二延展部32中的各第一延展部31和各第二延展部32的多个弯曲部33。相应地,驱动半导体层131a可以呈“z”形状。图2和图3中示出的驱动半导体层131a包括三个第一延展部31、两个第二延展部32和四个弯曲部33。相应地,驱动半导体层131a可以以“己”的形状纵向布置(例如3个基本平行的水平线,其中顶部线和中央线在一侧由竖线联接,并且其中中央线和底部线在相对侧由另一竖线联接,如图6所示)。

[0079] 如上文所述,驱动半导体层131a可以通过形成包括多个弯曲部33的驱动半导体层131a而纵向地形成在窄空间内。相应地,由于驱动半导体层131a的驱动沟道区131a1可以纵向地形成,所以可以扩展向驱动栅电极125a施加的栅电压的驱动范围。因此,由于栅电压的驱动范围相对宽,所以从OLED发出的光的灰度能够更精细地和更准确地通过调整栅电压的幅度来控制,因此有可能提高有机发光二极管显示器的分辨率并且提高显示质量。

[0080] 在驱动半导体层131a中,第一延展部31、第二延展部32和弯曲部33可以位于各处,以实现像“S”、“M”和“W”(例如S形、M形或W形)这样的各种示例性实施例。

[0081] 图6是根据本发明第二示例性实施例的有机发光二极管显示器的驱动薄膜晶体管的放大布局图。

[0082] 如图6所示,驱动半导体层131a可以呈S的形状。

[0083] 驱动源电极176a对应于驱动半导体层131a中用杂质掺杂的驱动源区176a,并且驱动漏电极177a对应于驱动半导体层131a中用杂质掺杂的驱动漏区177a。在其上形成存储电容器Cst来与驱动栅电极125a重叠。

[0084] 存储电容器Cst包括第一存储电容器板125h和第二存储电容器板127,第二栅绝缘层142位于二者之间。本文中,驱动栅电极125a还起到第一存储电容器板 125h的作用,第二栅绝缘层142成为介电材料,并且存储电容由在存储电容器Cst 中累计的电荷以及由两个电容器板125a和127之间的电压确定。

[0085] 第一存储电容器板125h与相邻的像素分离而形成矩形,并且由与扫描线121、前一扫描线122、发光控制线123、开关栅电极125b、补偿栅电极125c、操作控制栅电极125e和发光控制栅电极125f相同的材料构成,扫描线121、前一扫描线 122、发光控制线123、开关栅电极125b、补偿栅电极125c、操作控制栅电极125e 和发光控制栅电极125f位于与第一存储电容器板125h相同的层上。

[0086] 第二存储电容器板127联接至相邻像素,且由与初始化电压线124相同的材料构成,并且形成在与初始化电压线124相同的层上。

[0087] 如上文所述,通过形成与驱动半导体层131a重叠的存储电容器Cst来保证被具有弯曲部的驱动半导体层131a减小的存储电容器Cst的区域,甚至在高分辨率下也有可能保证充分的存储电容。

[0088] 开关薄膜晶体管T2包括开关半导体层131b、开关栅电极125b、开关源电极 176b和开关漏电极177b。开关源电极176b是突出于数据线171的一部分,并且开关漏电极177b对应于开关半导体层131b中用杂质掺杂的开关漏区177b。

[0089] 补偿薄膜晶体管T3包括补偿半导体层131c、补偿栅电极125c、补偿源电极 176c和补偿漏电极177c。补偿源电极176c对应于补偿半导体层131c中用杂质掺杂的补偿源区176c,并且补偿漏电极177c对应于补偿半导体层131c中用杂质掺杂的补偿漏区177c。补偿栅电极125c通过形成分离的双栅电极25防止漏电流。

[0090] 初始化薄膜晶体管T4包括初始化半导体层131d、初始化栅电极125d、初始化源电极176d和初始化漏电极177d。初始化漏电极177d对应于初始化半导体层 131d中用杂质掺杂的初始化漏区177d。初始化源电极176d通过初始化连接线78 联接至初始化电压线124。初始化连接线78的一端通过在第二栅绝缘层142和夹层绝缘层160中形成的接触孔161联接至初始化电压线124,并且初始化连接线 78的另一端通过在栅绝缘层141、第二栅绝缘层142和夹层绝缘层160中形成的接触孔162联接至初始化源电极176d。

[0091] 操作控制薄膜晶体管T5包括操作控制半导体层131e、操作控制栅电极125e、操作控制源电极176e和操作控制漏电极177e。操作控制源电极176e是驱动电压线172的一部分,并且操作控制漏电极177e对应于操作控制半导体层131e中用杂质掺杂的操作控制漏区177e。

[0092] 发光控制薄膜晶体管T6包括发光控制半导体层131f、发光控制栅电极125f、发光控制源电极176f和发光控制漏电极177f。发光控制源电极176f对应于发光控制半导体层131f中用杂质掺杂的发光控制源区176f。

[0093] 驱动薄膜晶体管T1的驱动半导体层131a的一端联接至开关半导体层131b和补偿半导体层131c,并且驱动半导体层131a的另一端联接至操作控制半导体层 131e和发光控制半导体层131f。因此,驱动源电极176a联接至开关漏电极177b 和操作控制漏电极177e,并且驱动漏电极177a联接至补偿源电极176c和发光控制源电极176f。

[0094] 存储电容器Cst的第一存储电容器板125h通过连接构件174联接至补偿漏电极177c和初始化漏电极177d。连接构件174形成在与数据线171在相同的层上,连接构件174的一端通过在第一栅绝缘层141中、在第二栅绝缘层142中和在夹层绝缘层160中形成的接触孔166联接至补偿漏电极177c和初始化漏电极177d,并且连接构件174的另一端通过在第二栅绝缘层142中和在夹层绝缘层160中形成的接触孔167联接至第一存储电容器板125h。在

此情况下,连接构件174的另一端通过在第二存储电容器板127中形成的存储开口27联接至第一存储电容器板 125h。

[0095] 存储电容器Cst的第二存储电容器板127通过在夹层绝缘层160中形成的接触孔168联接至驱动电压线172。


[0096] 开关薄膜晶体管T2用作用于选择要发光的像素的开关元件。开关栅电极125b 联接至扫描线121,开关源电极176b联接至数据线171,并且开关漏电极177b联接至驱动薄膜晶体管T1和操作控制薄膜晶体管T5。此外,发光控制薄膜晶体管 T6的发光控制漏电极177f通过在保护层180中形成的接触孔181直接联接至有机发光二极管70的像素电极191。

[0097] 下面,参照图4和图5,将根据层叠顺序详细地描述根据第一示例性实施例的有机发光二极管显示器的结构。

[0098] 将基于驱动薄膜晶体管T1、开关薄膜晶体管T2和发光控制薄膜晶体管T6描述薄膜晶体管的结构。此外,薄膜晶体管T3、T4和T5的层叠结构与驱动薄膜晶体管T1、开关薄膜晶体管T2和发光控制薄膜晶体管T6的层叠结构几乎相同,因此将不进一步详细地描述其余的薄膜晶体管T3、T4和T5。

[0099] 缓冲层111形成在基板110上,并且基板110可以由绝缘基板制成,该绝缘基板由玻璃、石英、陶瓷、塑料等构成。

[0100] 驱动半导体层131a、开关半导体层131b和发光控制半导体层131f形成在缓冲层111上。驱动半导体层131a包括驱动源区176a和驱动漏区177a,驱动源区176a和驱动漏区177a面向彼此,驱动沟道区131a1夹在驱动源区176a和驱动漏区177a之间;开关半导体层131b包括开关源区132b和开关漏区177b,开关源区 132b和开关漏区177b面向彼此,开关沟道区131b1夹在开关源区132b和开关漏区177b之间;并且发光控制薄膜晶体管T6包括发光控制沟道区131f1、发光控制源区176f和发光控制漏区133f。

[0101] 由于驱动半导体层131a包括以“z”形状形成的多个弯曲部33,特别是以“”形状形成的多个弯曲部33,所以驱动半导体层131a可以纵向地形成在窄空间中。相应地,由于驱动半导体层131a的驱动沟道区131a1可以纵向地形成,所以可以扩展向驱动栅电极125a施加的栅电压的驱动范围。

[0102] 由氮化硅(SiNx)或二氧化硅(SiO<sub>2</sub>)制成的第一栅绝缘层141形成在驱动半导体层131a、开关半导体层131b和发光控制半导体层131f上。

[0103] 在第一栅绝缘层141上形成第一栅引线,第一栅引线包括扫描线121、前一扫描线122和发光控制线123,扫描线121包括驱动栅电极125a、开关栅电极125b 和补偿栅电极125c,前一扫描线122包括初始化栅电极125d,发光控制线123包括操作控制栅电极125e和发光控制栅电极125f。

[0104] 驱动栅电极125a与扫描线121分离,并且浮置栅电极25与驱动半导体层131a 的驱动沟道区131a1重叠。此外,开关栅电极125b联接至扫描线121,并且开关栅电极125b与开关半导体层131b的开关沟道区131b1重叠。此外,发光控制栅电极125f与发光控制半导体层131f的发光控制沟道区131f1重叠。

[0105] 由于在开关薄膜晶体管T2中仅第一栅绝缘层141形成在开关栅电极125b和开关半导体层131b之间,所以有可能执行相对快的切换操作;并且在驱动薄膜晶体管T1中,仅第一栅绝缘层141形成在驱动栅电极125a和驱动半导体层131a之间,但是由于驱动半导体层

131a的驱动沟道区131a1的长度相对大,所以相对扩展向驱动栅电极125a施加的栅电压的驱动范围,使得有可能更精细地或更准确地控制从OLED发出的光的灰度。

[0106] 第一栅引线125a、125b、125c、125d、125e、125f、121、122和122以及第一栅绝缘层141覆盖第二栅绝缘层142。第二栅绝缘层412可以由氮化硅(SiNx)或二氧化硅(SiO<sub>2</sub>)制成。

[0107] 在第二栅绝缘层142上形成包括第二存储电容器板127和初始化电压线124的第二栅引线。第二存储电容器板127与第一存储电容器板125h重叠来形成存储电容器Cst,并且第一存储电容器板125h与驱动半导体层131a重叠。如上文所述,甚至在像素的尺寸减小的高分辨率下,通过形成与驱动半导体层131a重叠的存储电容器Cst保证被具有弯曲部33的驱动半导体层131a减小的存储电容器Cst的区域,也有可能保证存储电容。

[0108] 夹层绝缘层160形成在第二栅绝缘层142上、在第二存储电容器板127上和在初始化电压线124上。第一栅绝缘层141、第二栅绝缘层142和夹层绝缘层160共同具有接触孔163,通过该接触孔163暴露发光控制半导体层131f的发光控制漏区133f。像第一栅绝缘层141和第二栅绝缘层142一样,夹层绝缘层160可以由像氮化硅(SiNx)或二氧化硅(SiO<sub>2</sub>)这样的基于陶瓷的材料构成。

[0109] 在夹层绝缘层160上形成包括数据线171、开关源电极176b、驱动电压线172、连接构件174和发光控制漏电极177f的数据引线。

[0110] 此外,开关源电极176b和发光控制漏电极177f通过在夹层绝缘层160中、在第一栅绝缘层141中和在第二栅绝缘层142中形成的接触孔164和163分别联接至开关半导体层131b的开关源区132b和发光控制半导体层131f的发光控制漏区133f。

[0111] 在夹层绝缘层160上形成覆盖数据引线171、172、174和177f的保护层180,并且在保护层180上形成像素电极191。像素电极191通过在保护层180中形成的接触孔181联接至发光控制漏电极177f。

[0112] 在像素电极191和保护层180的边缘形成障壁350,并且障壁350具有障壁开口351,通过障壁开口351使像素电极191暴露出。障壁350可以由例如像聚丙烯酸酯和聚酰亚胺这样的树脂或硅类无机材料构成。

[0113] 在通过障壁开口351暴露的像素电极191上形成有机发光层370,并且在有机发光层370上形成公共电极270。如上文所述,形成包括像素电极191、有机发光层370和公共电极270的有机发光二极管70。

[0114] 本文中,像素191是属于空穴注入电极的阳极,并且公共电极270是属于电子输入电极的阴极。然而,本发明不局限于此,并且根据有机发光二极管显示器的驱动方法,像素电极191可以是阴极并且公共电极270可以是阳极。空穴和电子分别从像素电极191和公共电极270注入有机发光层370内,并且当由结合的注入空穴和电子生成的激子从激发态下降到基态时,发出光。

[0115] 有机发光层370可以由低分子量有机材料或高分子量有机材料制成,例如由PEDOT(聚3,4-乙烯二氧噻吩)制成。进一步,有机发光层370可以由包括发射层、空穴注入层HIL、空穴传输层HTL、电子传输层ETL和电子注入层EIL中的一个或多个层的多层结构制成。在包括所有这些层的情况下,在属于阳极的像素电极191上设置空穴注入层HIL,并且在空穴注入层HIL上顺序层叠空穴传输层HTL、发射层、电子传输层ETIL和电子注入层EIL。由于公共

电极270由反射导电材料制成,所以实现后表面发光型有机发光二极管显示器。可以使用像锂(Li)、钙(Ca)、氟化锂/钙(LiF/Ca)、氟化锂/铝(LiF/Al)、铝(Al)、银(Ag)、镁(Mg)或金(Au)这样的材料作为反射材料。

[0116] 在第一示例性实施例中,第一存储电容器板125h具有矩形形状。然而,本发明的第三示例性实施例能够通过延伸第一存储电容器板125h的一部分增加存储电容。

[0117] 现在参考图7,将详细地描述根据本发明第三示例性实施例的有机发光二极管显示器,其中图7是根据第三示例性实施例的有机发光二极管显示器的布局图。

[0118] 除驱动半导体层和存储电容器以外,本发明的第三示例性实施例基本上与图1至图5中示出的第一示例性实施例相同,因此将省略相似结构的重复描述。

[0119] 如图7所示,根据第三示例性实施例的有机发光二极管显示器的驱动薄膜晶体管T1包括驱动半导体层131a、驱动栅电极125a、驱动源电极176a和驱动漏电极177a。驱动半导体层131a被弯曲并且包括沿第一方向延伸的多个第一延展部31、沿不同于第一方向的第二方向延伸的多个第二延展部32以及联接第一延展部31和第二延展部32中的各第一延展部31和各第二延展部32的多个弯曲部33。

[0120] 驱动半导体层131a可以从数据线171的侧表面延伸为与数据线171相邻。相应地,由于驱动半导体层131a的长度增加,所以向驱动栅电极125a施加的栅电压的驱动范围可以扩展。

[0121] 在第三示例性实施例中,补偿薄膜晶体管T3的补偿源电极176c和发光控制薄膜晶体管T6的发光控制源电极176f形成在相同的层上,但是补偿源电极176c和发光控制源电极176f通过二者之间的间隔部分d彼此分离,以便不与驱动半导体层131a重叠。

[0122] 驱动栅电极125a(即第一存储电容器板125h)可以沿侧向延伸为与延伸的驱动半导体层131a重叠,并且第一存储电容器板125h可以与间隔部分d部分重叠。此外,第二存储电容器板127延伸以便与第一存储电容器板125h重叠,并且第二存储电容器板127与间隔部分d部分重叠。

[0123] 彼此部分分离的补偿源电极176c和发光控制源电极176f通过与数据线171形成在相同的层上的晶体管连接部71彼此联接。晶体管连接部71的一端通过在第一栅绝缘层141中、在第二栅绝缘层142中和在夹层绝缘层160中形成的接触孔61联接至补偿源电极176c。晶体管连接部71的另一端通过在第一栅绝缘层141中、在第二栅绝缘层142中和在夹层绝缘层160中形成的接触孔62联接至发光控制源电极176f。相应地,存储电容器Cst延伸为与晶体管连接部71重叠,并且驱动半导体层131a延伸为与晶体管连接部71重叠。

[0124] 如上文所述,由于补偿源电极176c和发光控制源电极176f可以通过晶体管连接部71联接,以允许驱动半导体层131a、第一存储电容器板125h和第二存储电容器板127延伸至补偿源电极176c和发光控制源电极176f之间的间隔部分d,所以存储电容器Cst可以进一步延伸。

[0125] 在第一示例性实施例中,驱动半导体层131a在弯曲部33处不直接联接至补偿源电极176c。然而,在本发明的第四示例性实施例中,分叉部分34在弯曲部33处直接从补偿源电极176c起分叉。

[0126] 现在参考图8,将详细地描述根据第四示例性实施例的有机发光二极管显示器。图8是根据第四示例性实施例的有机发光二极管显示器的驱动薄膜晶体管的放大布局图。除

驱动半导体层和存储电容器以外,第四示例性实施例基本上与图1至图5中示出的第一示例性实施例相同,因此将省略基本相似特征的重复描述。

[0127] 如图8所示,根据第四示例性实施例的有机发光二极管显示器的驱动薄膜晶体管T1包括驱动半导体层131a、驱动栅电极125a、驱动源电极176a和驱动漏电极177a。驱动半导体层131a被弯曲,并且包括沿第一方向延伸的第一延展部31、沿不同于第一方向的第二方向延伸的第二延展部32、联接第一延展部31和第二延展部32的弯曲部33以及在弯曲部33处直接分叉至补偿源电极176c的分叉部34。整个驱动半导体层131a具有“十”的形状,例如一竖线,该竖线具有从其中央附近起延伸的水平线。相应地,由于驱动半导体层131a的长度增加,所以向驱动栅电极125a施加的栅电压的驱动范围可以扩展。

[0128] 分叉部34对应于联接至补偿薄膜晶体管T3的第一路径半导体层CH1,并且第二延展部32对应于联接至发光控制薄膜晶体管T6的第二路径半导体层CH2。此外,驱动栅电极125a(即第一存储电容器板125h)与驱动半导体层131a的第一路径半导体层CH1和第二路径半导体层CH2重叠,并且第二存储电容器板127与第一存储电容器板125h重叠。相应地,由于存储电容器Cst的面积增加,所以甚至在高分辨率下也获得足够的存储电容。

[0129] 在第四示例性实施例中,第一路径半导体层CH1和第二路径半导体层CH2的长度基本上彼此相同。然而,在本发明的第五示例性实施例中,第一路径半导体层CH1和第二路径半导体层CH2的长度彼此不同。

[0130] 现在参考图9,将详细地描述根据本发明的第五示例性实施例的有机发光二极管显示器。图9是根据第五示例性实施例的有机发光二极管显示器的驱动薄膜晶体管的放大布局图,除驱动半导体层和存储电容器以外,该放大布局图基本与图8中示出的第四示例性实施例相同,因此将省略相似部分的重复描述。

[0131] 如图9所示,根据第五示例性实施例的有机发光二极管显示器的驱动薄膜晶体管T1包括驱动半导体层131a、驱动栅电极125a、驱动源电极176a和驱动漏电极177a。驱动半导体层131a被弯曲。驱动半导体层131a包括:沿第一方向延伸的第一延展部31,沿不同于第一方向的第二方向延伸的第二延展部32,联接第一延展部31和第二延展部32的弯曲部33,以及在弯曲部33处从补偿源电极176c起直接分叉的分叉部34。相应地,由于驱动半导体层131a的长度增加,所以向驱动栅电极125a施加的栅电压的驱动范围可以扩展。

[0132] 分叉部34对应于联接至补偿薄膜晶体管T3的第一路径半导体层CH1,并且包括第一延展部31、第二延展部32和弯曲部33的Z字部30对应于联接至发光控制薄膜晶体管T6的第二路径半导体层CH2。此外,驱动栅电极125a(即第一存储电容器板125h)与驱动半导体层131a的第一路径半导体层CH1和第二路径半导体层CH2重叠,并且第二存储电容器板127与第一存储电容器板125h重叠。相应地,由于存储电容器Cst的面积增加,所以甚至在高分辨率下也确保足够的存储电容。

[0133] 进一步,第一路径半导体层CH1的长度小于第二路径半导体层CH2的长度。该结构被称为“短通型二极管结构”,并且由于第一路径半导体层CH1的长度不同于第二路径半导体层CH2的长度,所以具有不同幅度的电流可以并发(例如同时)流动。由于第一路径半导体层CH1的长度相对小,所以其内可以流动相对大的电流,并且由于第二路径半导体层CH2的长度相对大,所以其内可以流动相对小的电流(例如与在第一路径半导体层CH1中的相对大电流同时)。如上文所述,当通过使用由一个驱动薄膜晶体管并发(例如同时)提供的具有不

同幅度的电流的特性快速地补偿阈值电压来减少具有不同特性的驱动薄膜晶体管之间的电流变化时,可以向有机发光二极管提供恒定电流,从而防止由电流幅度之间的差异导致的污点,并且下面将详细地描述其驱动操作。

[0134] 驱动薄膜晶体管T1根据扫描信号Sn向存储电容器Cst中充以对应于数据信号Dm的电压,并且向OLED提供对应于在存储电容器Cst中充的电压的电流。由于驱动薄膜晶体管T1的阈值电压Vth可以随时间变化,所以补偿薄膜晶体管 T3根据扫描信号Sn执行驱动薄膜晶体管T1的二极管连接,以补偿驱动薄膜晶体管T1的阈值电压Vth。

[0135] 相应地,由于在传输数据信号Dm时流经第一路径半导体层CH1的相对大的电流能够通过补偿薄膜晶体管T3对存储电容器Cst快速地充电(例如充电至预定的电压/补偿电压),所以阈值电压Vth的补偿可以相对快速且容易地执行。

[0136] 进一步,通过发光控制薄膜晶体管T6向OLED提供流经第二路径半导体层 CH2的相对小电流,可以避免或防止污点。也就是说,由于根据向驱动薄膜晶体管T1的驱动栅电极125a施加的电压变化的电流变化小,所以电流控制电压宽度(数据摆动范围)可以增加,使得能够增加显示伽马(gamma)的数据电压的范围,并且有可能通过减少具有不同特性(例如分配特性)的驱动薄膜晶体管之间的电流变化避免或防止由电流幅度之间的差异导致的污点。

[0137] 由于已知的驱动薄膜晶体管仅能够允许具有一个幅度的电流流经驱动半导体层131a,所以向补偿薄膜晶体管T3和发光控制薄膜晶体管T6提供具有相同幅度的电流。相应地,当驱动薄膜晶体管T1的驱动半导体层131a的长度相对小时,使得驱动薄膜晶体管T1的阈值电压Vth被快速补偿,因为晶体管特性曲线(传输曲线)的s因子减小,从而升高电流变化对向驱动栅电极施加的电压变化的比率(例如变化比率),从而导致向OLED提供相对大的电流,这可能造成污点。

[0138] 相反,当驱动薄膜晶体管T1的驱动半导体层131a的长度被设置为相对大来尝试避免或防止污点时,由于驱动薄膜晶体管的阈值电压Vth相对缓慢地被小电流补偿,所以不执行低灰度补偿,这造成斑点。当分辨率增加时,该问题变得更显著。也就是说,由于随着分辨率增加,施加数据信号Dm的时间量减少,所以在完全补偿阈值电压Vth以前,电流流向OLED,这导致电流变化生成污点。

[0139] 相应地,通过将联接至补偿薄膜晶体管T3的第一路径半导体层CH1的长度设置为小于联接至发光控制薄膜晶体管T6的第二路径半导体层CH2的长度,有可能避免或防止低灰度污点。

[0140] 第一示例性实施例具有驱动薄膜晶体管的驱动半导体层被弯曲在“6Tr 1Cap”结构内的结构,该“6Tr1Cap”结构由六个薄膜晶体管和一个存储电容器制成。然而,本发明的第六示例性实施例具有驱动薄膜晶体管的驱动半导体层被弯曲在由七个薄膜晶体管和一个存储电容器形成的“7Tr 1Cap”结构内的结构。

[0141] 现在参照图10和图11,将详细地描述根据第六示例性实施例的有机发光二极管显示器。图10是根据第六示例性实施例的有机发光二极管显示器的一个像素的等效电路,并且图11是根据第六示例性实施例的有机发光二极管显示器的布局图,除添加电流控制薄膜晶体管以外,该第六示例性实施例的有机发光二极管显示器基本与图1至图5中示出的第一示例性实施例相同,因此将省略相似部分的重复描述。

[0142] 如图10和图11所示,根据第六示例性实施例的有机发光二极管显示器的一个像素包括多个信号线121、122、123、124、128、171和172,多个薄膜晶体管 T1、T2、T3、T4、T5、T6和T7,存储电容器Cst,以及与多个信号线联接的OLED。

[0143] 多个薄膜晶体管包括驱动薄膜晶体管T1、开关薄膜晶体管T2、补偿薄膜晶体管T3、初始化薄膜晶体管T4、操作控制薄膜晶体管T5、发光控制薄膜晶体管T6 和电流控制薄膜晶体管T7。

[0144] 信号线包括扫描线121、前一扫描线122、发光控制线123、数据线171、驱动电压线172、初始化电压线124和旁通控制线128,扫描线121用于传输扫描信号 $S_n$ ,前一扫描线122用于将前一扫描信号 $S_{n-1}$ 传输至初始化薄膜晶体管T4,发光控制线123用于将发光控制信号 $E_n$ 传输至操作控制薄膜晶体管T5和发光控制薄膜晶体管T6,数据线171与扫描线121交叉并且用于传输数据信号 $D_m$ ,基本与数据线171平行的驱动电压线172用于传输驱动电压ELVDD,初始化电压线 124用于传输初始化电压 $V_{int}$ 来初始化驱动薄膜晶体管T1,并且旁通控制线128 用于将旁通信号BP传输至旁通薄膜晶体管T7。

[0145] 驱动薄膜晶体管T1的栅电极G1联接至存储电容器Cst的一端(例如第一端) Cst1,驱动薄膜晶体管T1的源电极S1经由操作控制薄膜晶体管T5联接至驱动电压线172,驱动薄膜晶体管T1的漏电极D1经由发光控制薄膜晶体管T6电联接至 OLED的阳极。

[0146] 开关薄膜晶体管T2的栅电极G2联接至扫描线121;开关薄膜晶体管T2的源电极S2联接至数据线171;开关薄膜晶体管T2的漏电极D2经由操作控制薄膜晶体管T5联接至驱动电压线172,同时还联接至驱动薄膜晶体管T1的源电极S1。

[0147] 初始化薄膜晶体管T4的栅电极G4联接至前一扫描线122;初始化薄膜晶体管T4的源电极S4联接至初始化电压线124;并且初始化薄膜晶体管T4的漏电极 D4与存储电容器Cst的第一端Cst1、补偿薄膜晶体管T3的漏电极D3以及驱动薄膜晶体管T1的栅电极G1联接。

[0148] 旁通薄膜晶体管T7的栅电极G7联接至旁通控制线128;旁通薄膜晶体管T7 的源电极S7联接至发光控制薄膜晶体管T6的漏电极D6和OLED的阳极;并且旁通薄膜晶体管T7的漏电极D7联接至初始化电压线124和初始化薄膜晶体管T4 的源电极S4。

[0149] 下面,将描述根据第六示例性实施例的有机发光二极管显示器的旁通薄膜晶体管T7的操作。

[0150] 旁通薄膜晶体管T7从旁通控制线128接收旁通信号BP。旁通信号BP是使旁通薄膜晶体管T7能够一直截止的电压(例如具有预定电平的电压),并且旁通薄膜晶体管T7接收具有足以使该晶体管截止的电平的电压至栅电极G7来使旁通晶体管T7截止,并且允许驱动电流 $I_d$ 的一部分作为旁通电流 $I_{bp}$ 来流经旁通晶体管 T7。

[0151] 当驱动薄膜晶体管T1的用于显示黑色图像的最小电流作为驱动电流 $I_d$ 流动时,如果OLED发光,则不理想地显示黑色图像。相应地,根据第六示例性实施例的有机发光二极管显示器的旁通薄膜晶体管T7可以将驱动薄膜晶体管T1的最小电流的一部分作为旁通电流 $I_{bp}$ 旁通或转移至不同于有机发光二极管的电流路径的电流路径。本文中,驱动薄膜晶体管的最小电流指当驱动薄膜晶体管T1的栅-源电压 $V_{gs}$ 小于阈值电压 $V_{th}$ 时的电流,因此使驱动薄膜晶体管截止。当驱动薄膜晶体管截止时的最小驱动电流(例如10pA或更小的电流)被传输至有机发光二极管,以作为具有黑色亮度的图像显示。

[0152] 当显示黑色图像的最小驱动电流流动时,旁通电流 $I_{bp}$ 的旁通传输效果大,但是当

用于显示图像(例如常规图像或白色图像)的大驱动电流流动时,旁通电流  $I_{bp}$  的效果几乎不存在。相应地,当显示黑色图像的驱动电流流动时,有机发光二极管的发光电流  $I_{oled}$  具有能够显示黑色图像的最小所需电流,有机发光二极管的发光电流  $I_{oled}$  对应于由通过旁通薄膜晶体管T7的旁通电流  $I_{bp}$  减少的驱动电流  $I_d$ 。

[0153] 相应地,通过利用旁通薄膜晶体管T7实现精确的黑亮度图像,可以提高对比度。

[0154] 将参照图11连同图10和图3一起描述图10中示出的有机发光二极管显示器的像素的结构。图11是根据第六示例性实施例的有机发光二极管显示器的布局图。

[0155] 如图10和图11所示,根据第六示例性实施例的有机发光二极管显示器的像素包括扫描线121、前一扫描线122、发光控制线123、初始化电压线124和旁通控制线128以及还包括数据线171和驱动电压线172,扫描线121、前一扫描线122、发光控制线123、初始化电压线124和旁通控制线128沿行的方向形成且用于分别施加扫描信号  $S_n$ 、前一扫描信号  $S_{n-1}$ 、发光控制信号  $E_n$ 、初始化电压  $V_{int}$  和旁通信号  $BP$ , 数据线171和驱动电压线172与扫描线121、前一扫描线122、发光控制线123、初始化电压线124和旁通控制线128相交且用于分别向像素施加数据信号  $D_m$  和驱动电压  $ELVDD$ 。

[0156] 进一步,在像素中形成驱动薄膜晶体管T1、开关薄膜晶体管T2、补偿薄膜晶体管T3、初始化薄膜晶体管T4、操作控制薄膜晶体管T5、发光控制薄膜晶体管T6、旁通薄膜晶体管T7、存储电容器  $C_{st}$  和OLED 70。

[0157] 驱动薄膜晶体管T1、开关薄膜晶体管T2、补偿薄膜晶体管T3、初始化薄膜晶体管T4、操作控制薄膜晶体管T5、发光控制薄膜晶体管T6和旁通薄膜晶体管T7沿半导体层131形成,半导体层131被弯曲成具有各种形状。半导体层131可以由例如多晶硅制成,并且包括未用杂质掺杂的沟道区和在沟道区两侧形成的且用杂质掺杂的源区和漏区。本文中,杂质对应于一种薄膜晶体管,例如N型杂质或P型杂质。半导体层131包括:在驱动薄膜晶体管T1中形成的驱动半导体层131a,在开关薄膜晶体管T2中形成的开关半导体层131b,在补偿薄膜晶体管T3中形成的补偿半导体层131c,在初始化薄膜晶体管T4中形成的初始化半导体层131d,在操作控制薄膜晶体管T5中形成的操作控制半导体层131e,在发光控制薄膜晶体管T6中形成的发光控制半导体层131f,以及在旁通晶体管T7中形成的旁通半导体层131g。

[0158] 驱动薄膜晶体管T1包括驱动半导体层131a、驱动栅电极125a、驱动源电极176a和驱动漏电极177a。驱动半导体层131a被弯曲并且包括沿第一方向延伸的多个第一延展部31、沿不同于第一方向的第二方向延伸的多个第二延展部32以及联接第一延展部31和第二延展部32中的各第一延展部31和各第二延展部32的多个弯曲部33。相应地,驱动半导体层131a可以呈“Z”形状。图2和图3中示出的驱动半导体层131a包括三个第一延展部31、两个第二延展部32和四个弯曲部33。相应地,驱动半导体层131a可以纵向地呈“己”形状或呈“z”形状。

[0159] 如上文所述,驱动半导体层131a可以通过形成包括多个弯曲部33的驱动半导体层131a而纵向地形成在窄空间内。相应地,由于驱动半导体层131a的驱动沟道区131a1可以纵向地形成,所以可以扩展向驱动栅电极125a施加的栅电压的驱动范围。因此,由于栅电压的驱动范围相对宽,所以从OLED发出的光的灰度能够更精细地或更准确地通过改变或调整栅电压的幅度来控制,因此有可能提高有机发光二极管显示器的分辨率并且提高显示质量。

[0160] 旁通薄膜晶体管T7包括旁通半导体层131g、旁通栅电极125g、旁通源电极176g和

旁通漏电极177g。旁通源电极176g对应于旁通半导体层131g中用杂质掺杂的旁通源区177g,并且旁通漏电极177g对应于旁通半导体层131g中用杂质掺杂的旁通漏区177g。旁通源电极176g直接联接至发光控制漏区133f。

[0161] 旁通半导体层131g形成在与驱动半导体层131a、开关半导体层131b、发光控制半导体层131f等相同的层上。第一栅绝缘层141形成在旁通半导体层131g上。属于旁通控制线128的一部分的旁通栅电极125g形成在第一栅绝缘层141上,并且第二栅绝缘层142形成在旁通栅电极125和第一栅绝缘层141上。

[0162] 相应地,旁通晶体管T7从旁通控制线128接收旁通信号BP,以使旁通晶体管T7一直截止,并且在截止状态下,驱动电流 $I_d$ 的一部分作为旁通电流 $I_{bp}$ 通过旁通晶体管T7被发出至外部。相应地,当显示黑色图像的驱动电流流动时,通过实现更准确的黑色亮度图像可以提高对比度。

[0163] 虽然已关于目前被视为可实施的示例性实施例描述了本公开,但应当理解,本发明不限于所公开的实施例,而是相反,旨在覆盖包含于所附权利要求的精神和范围内的各种修改和等同布置及其等同物。

[0164] 一些附图标记描述:

[0165]	31:第一延展部	32:第二延展部
[0166]	33:弯曲部	110:基板
[0167]	121:扫描线	122:前一扫描线
[0168]	123:发光控制线	124:初始化电压线
[0169]	125a:驱动栅电极	125b:开关栅电极
[0170]	131a:驱动半导体层	132b:开关半导体层
[0171]	141:第一栅绝缘层	142:第二栅绝缘层
[0172]	171:数据线	172:驱动电压线



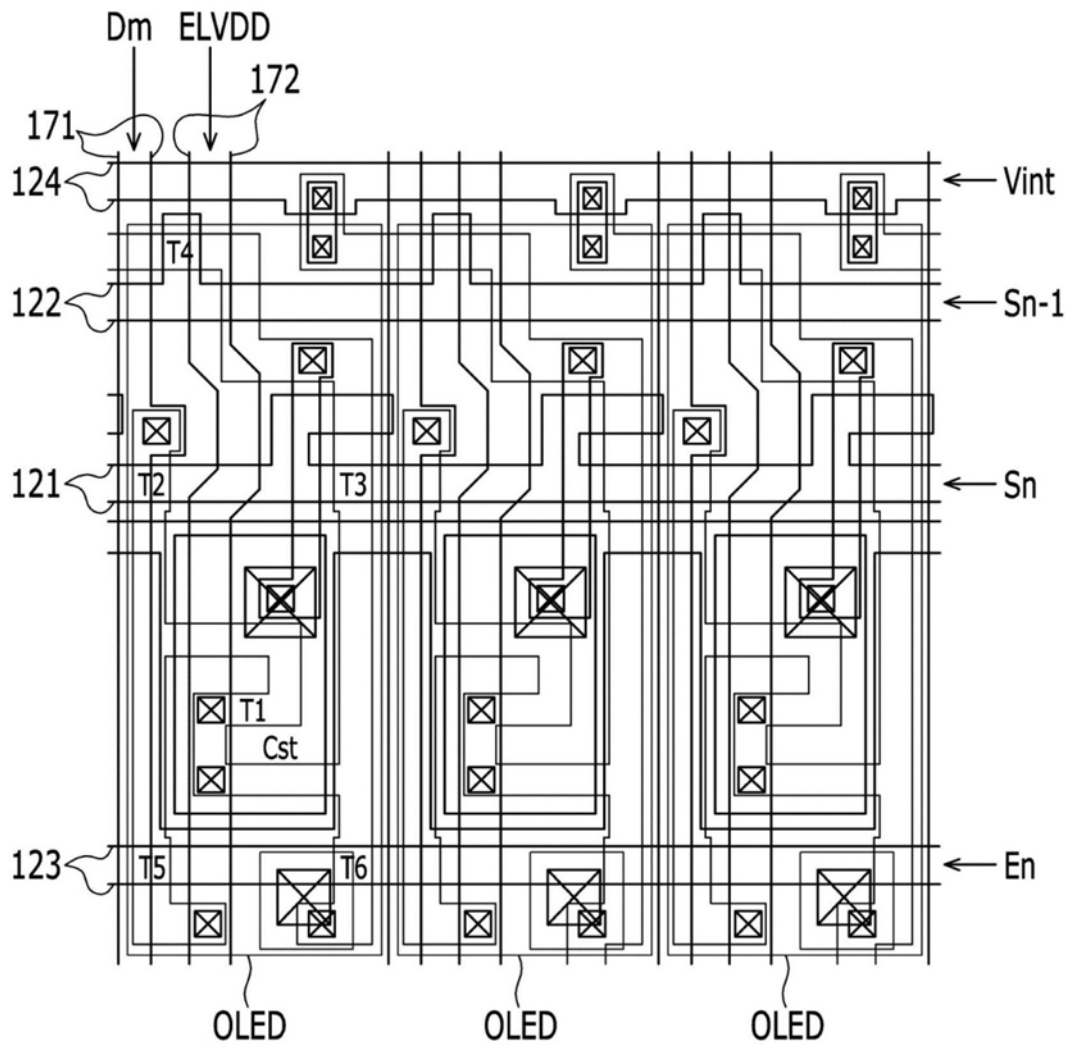


图2

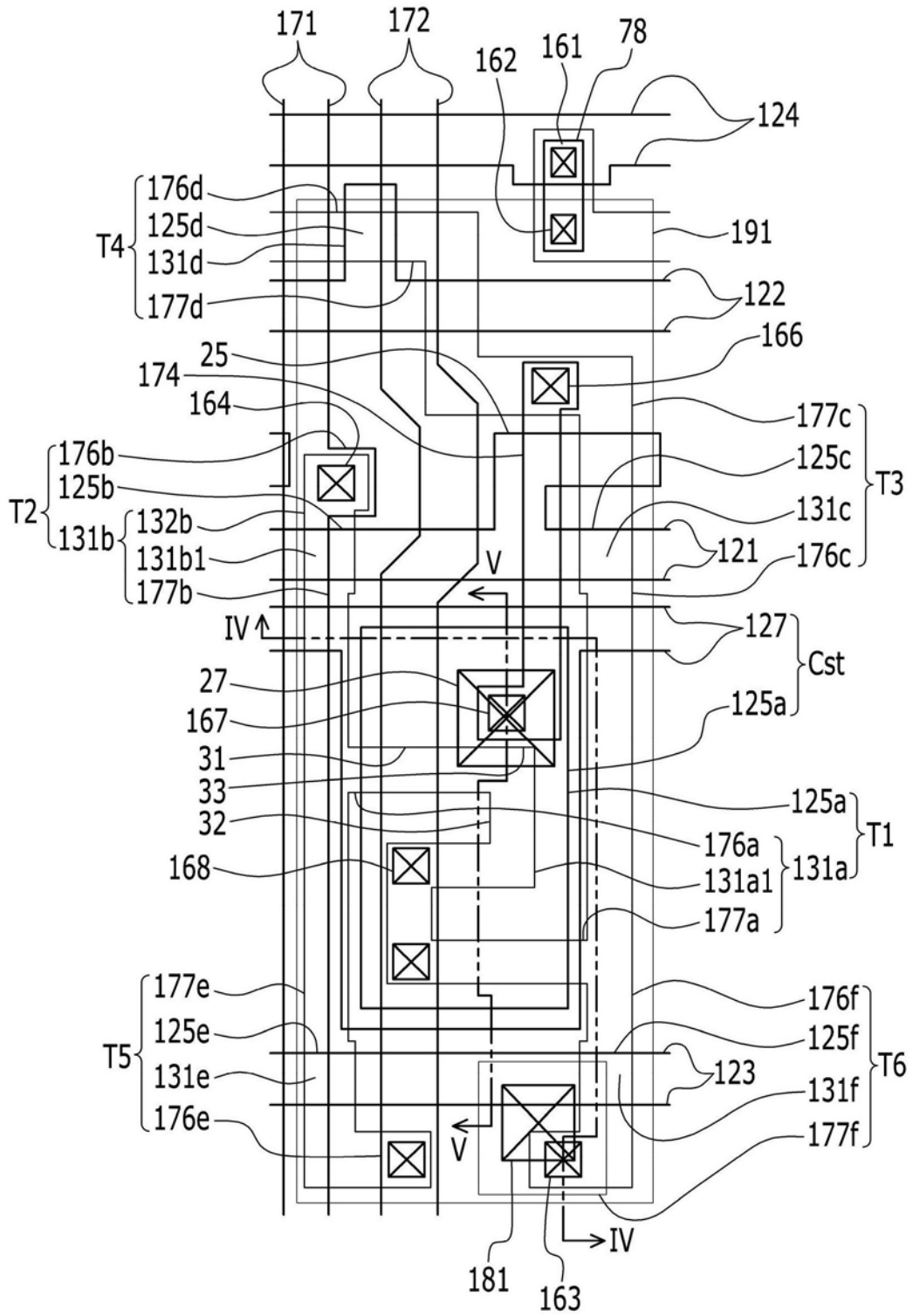


图3

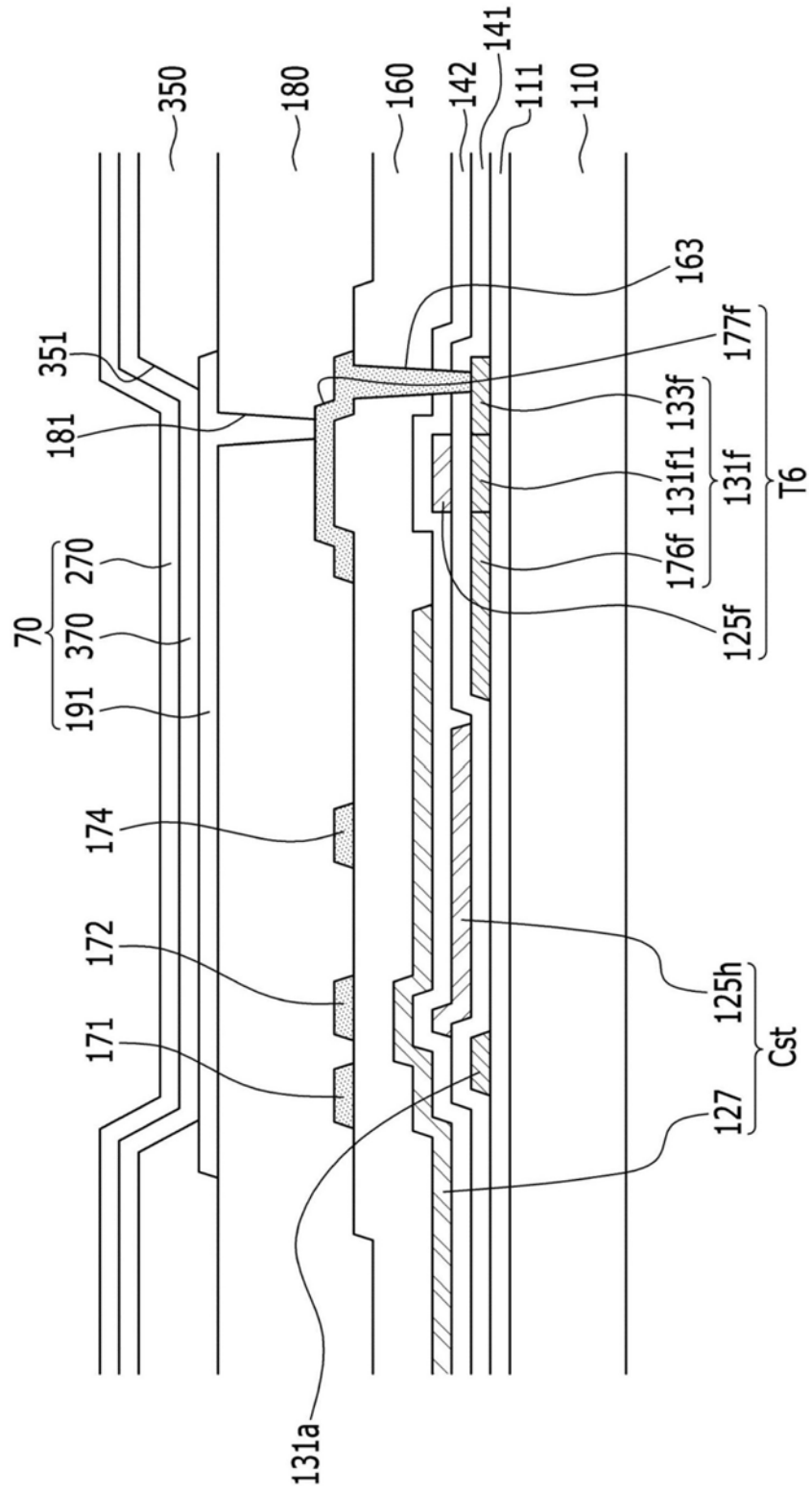


图4

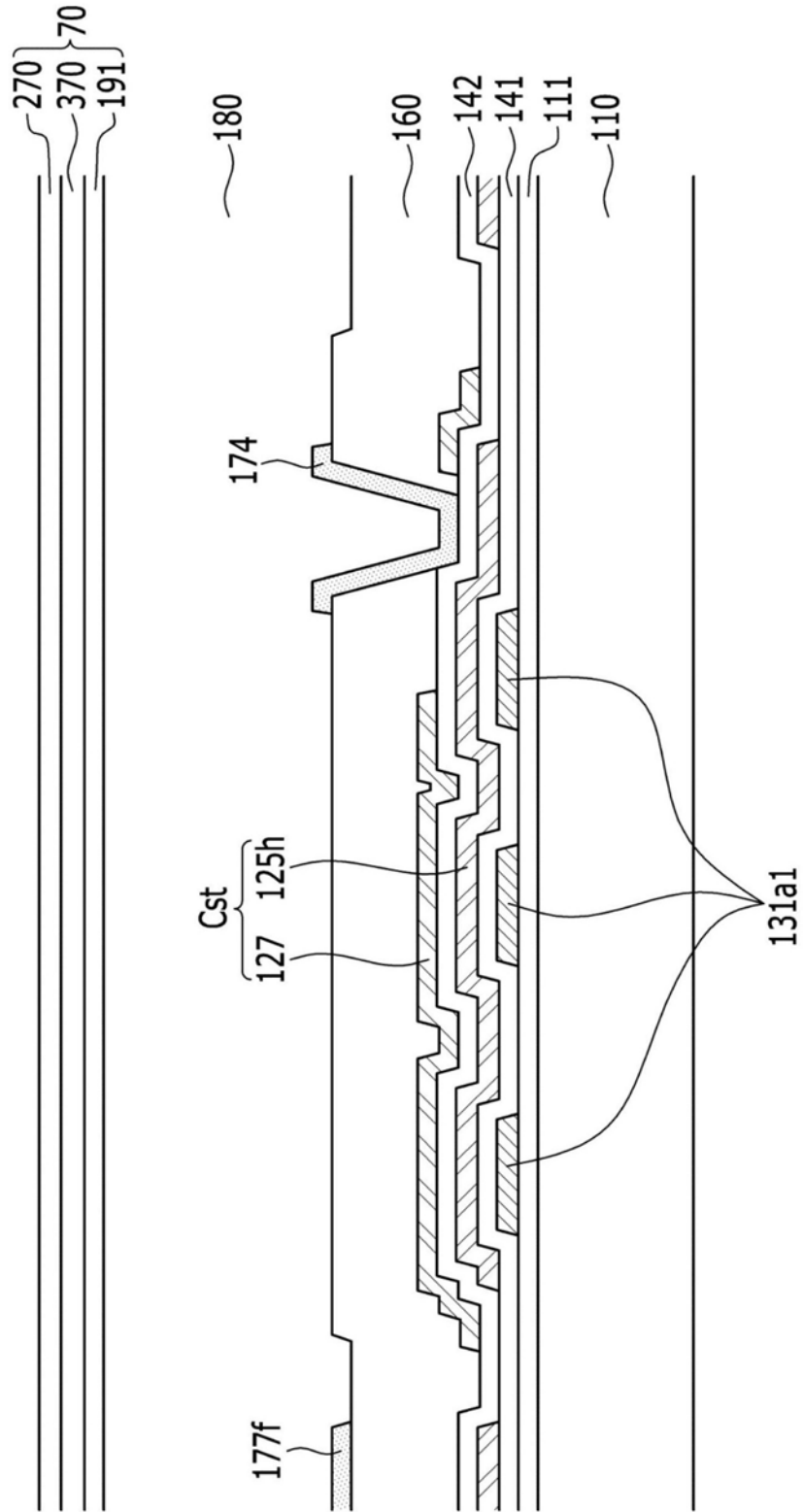


图5

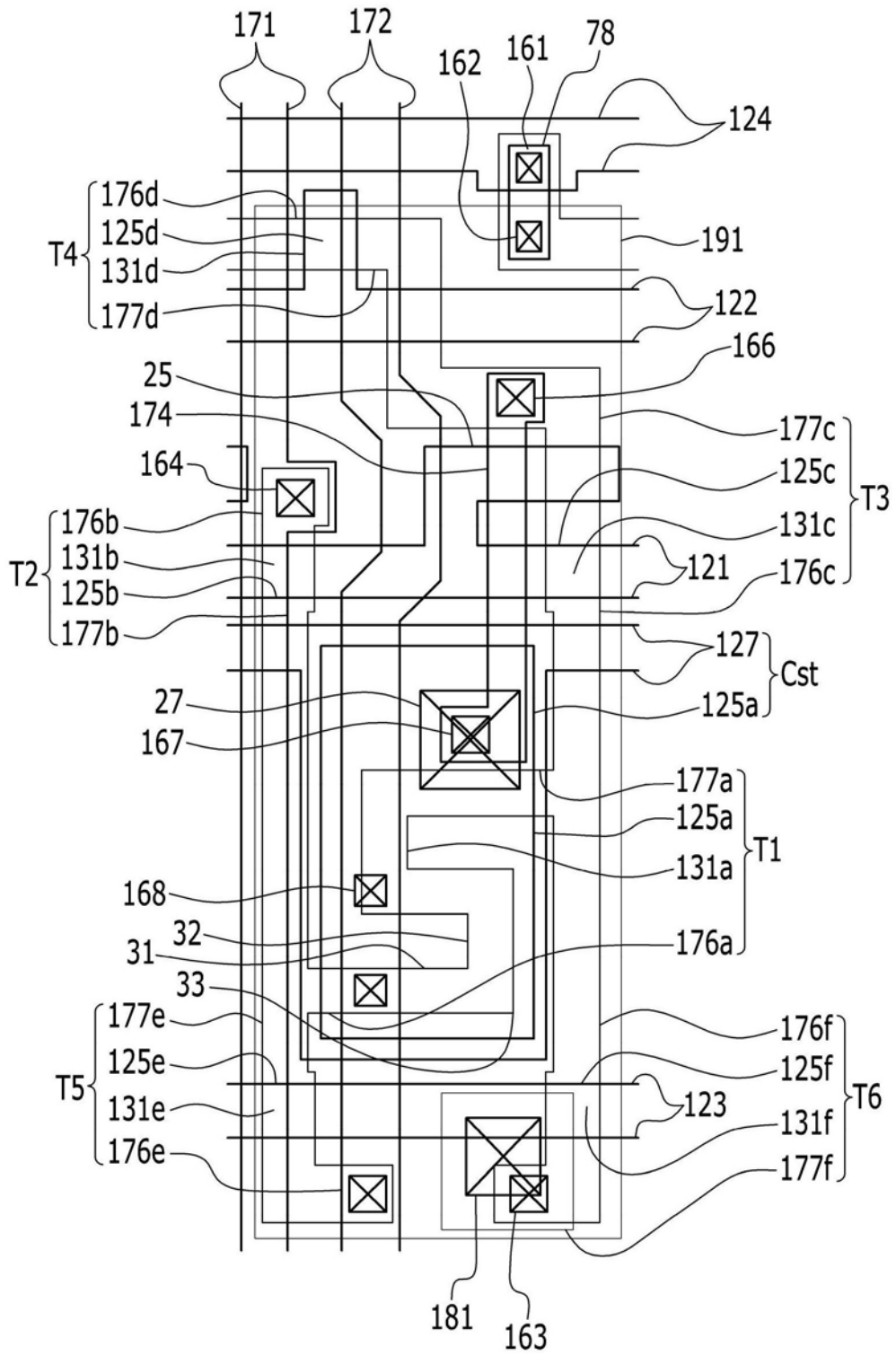
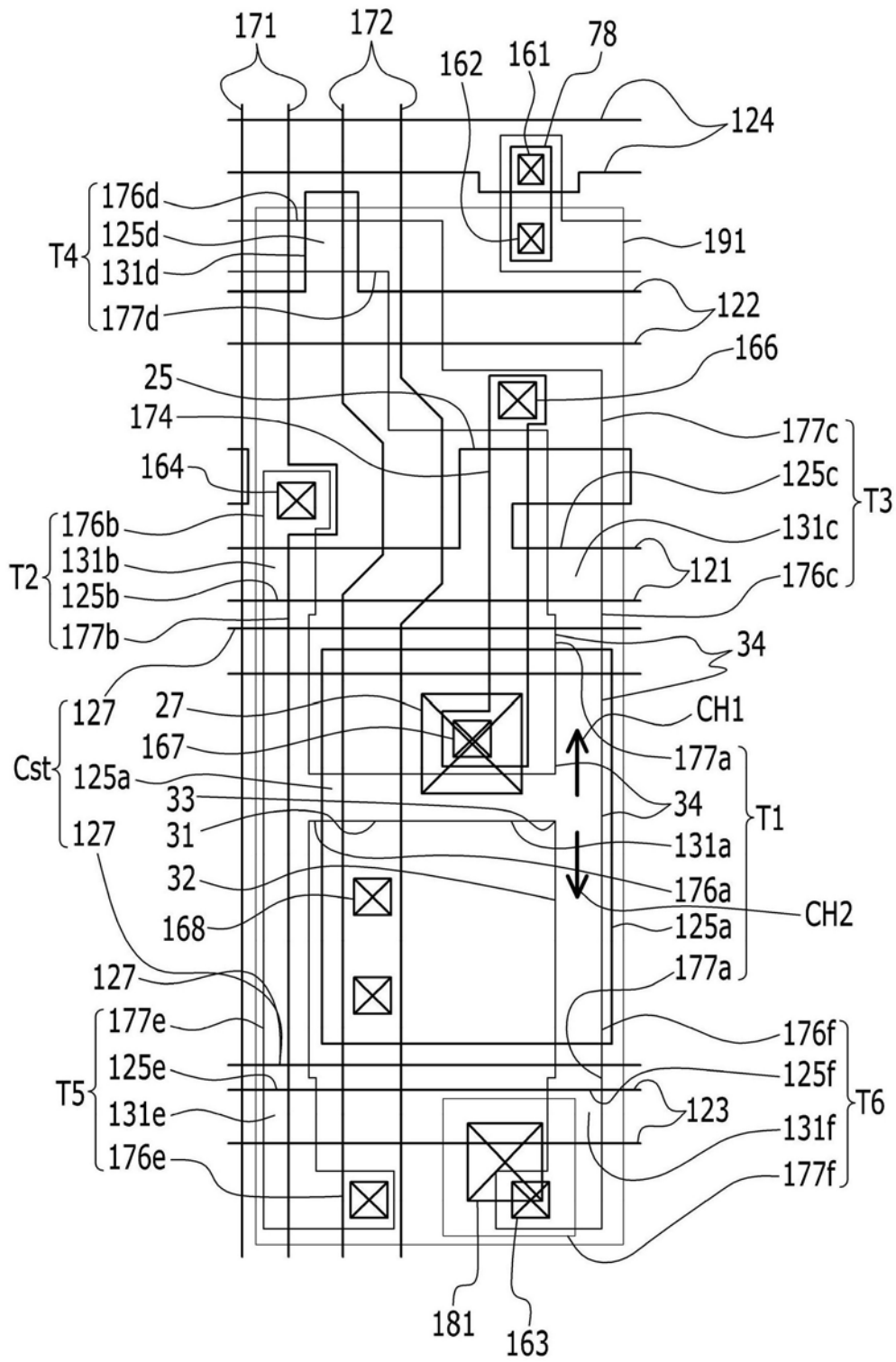


图6





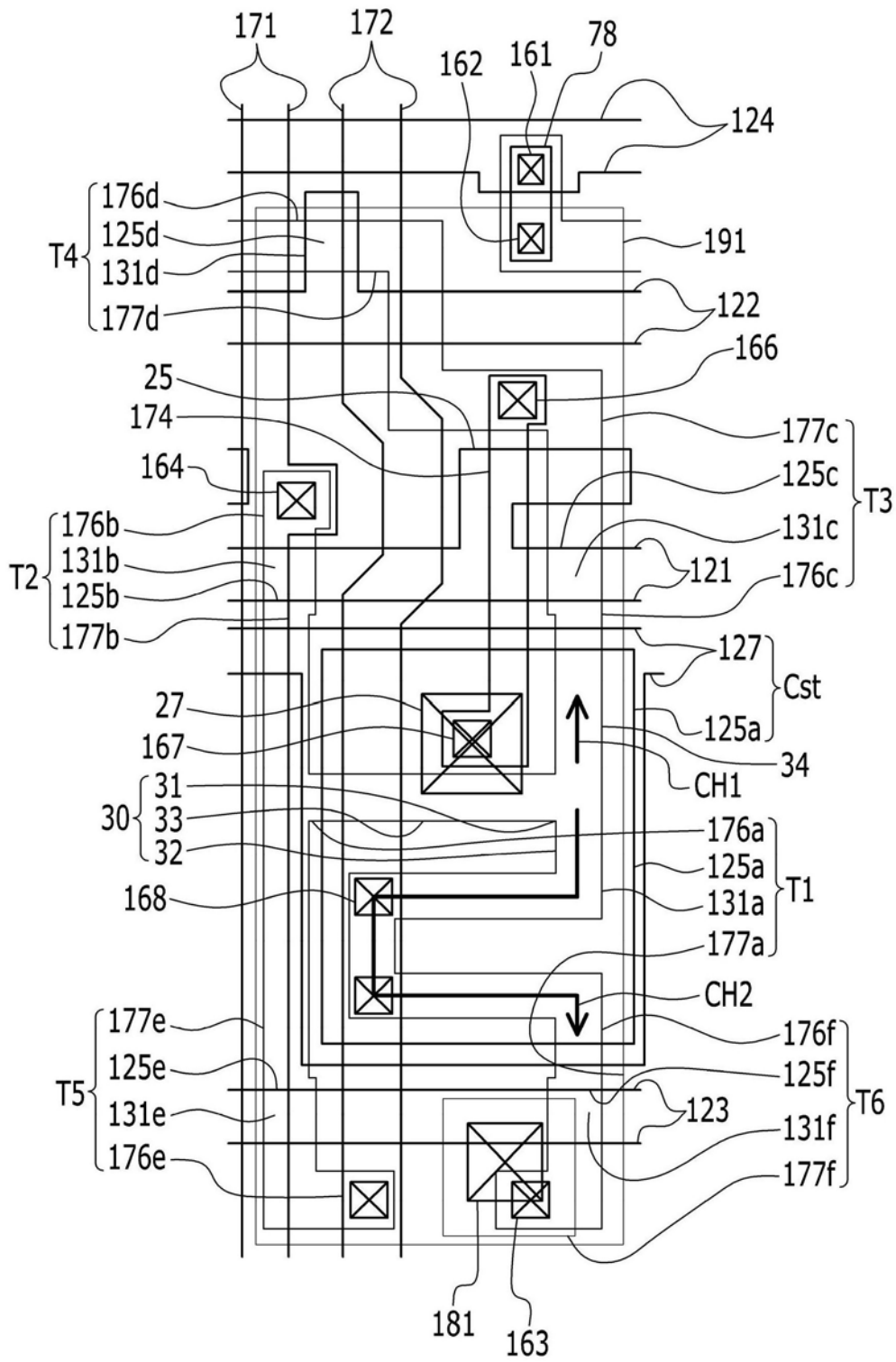


图9

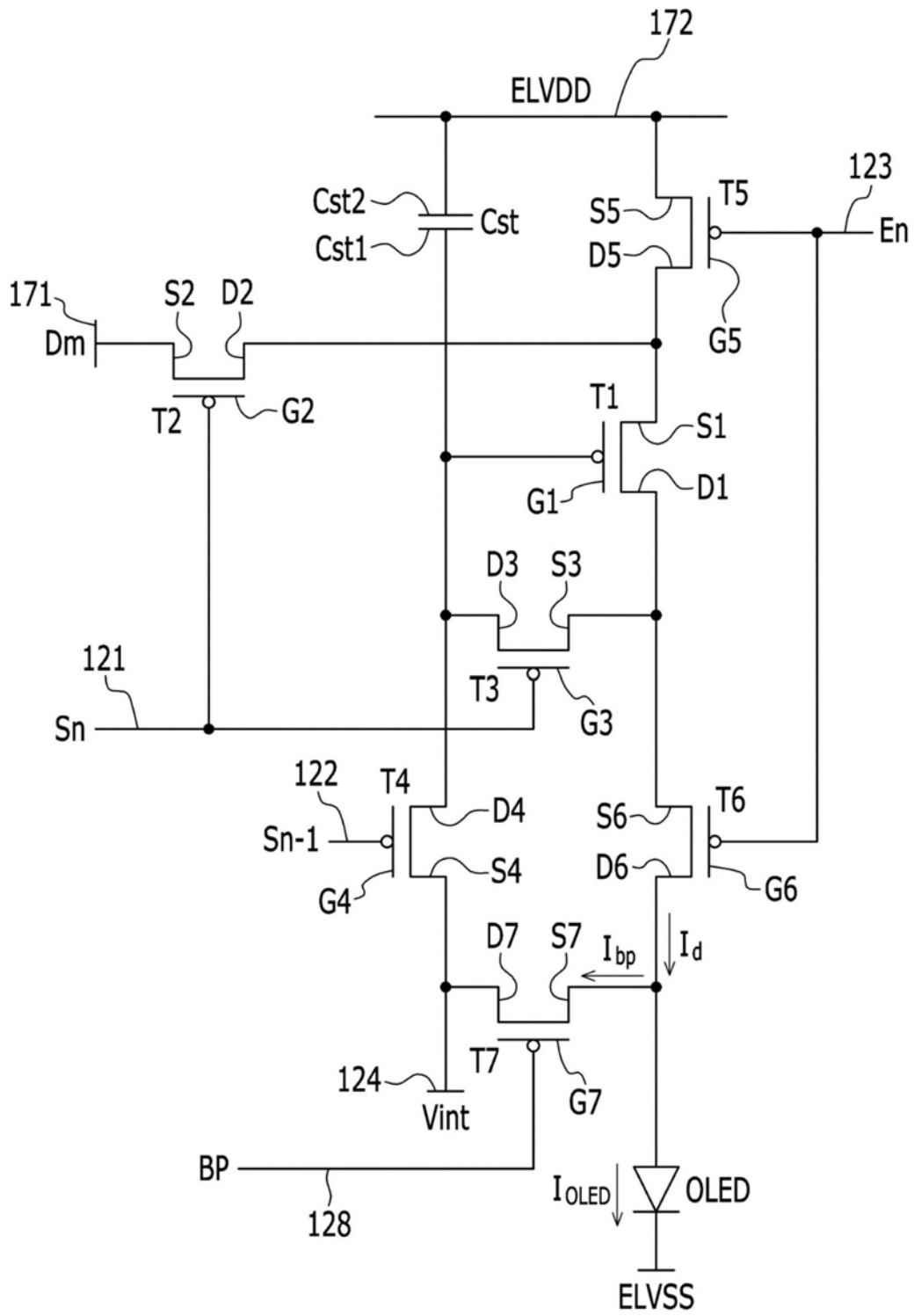


图10

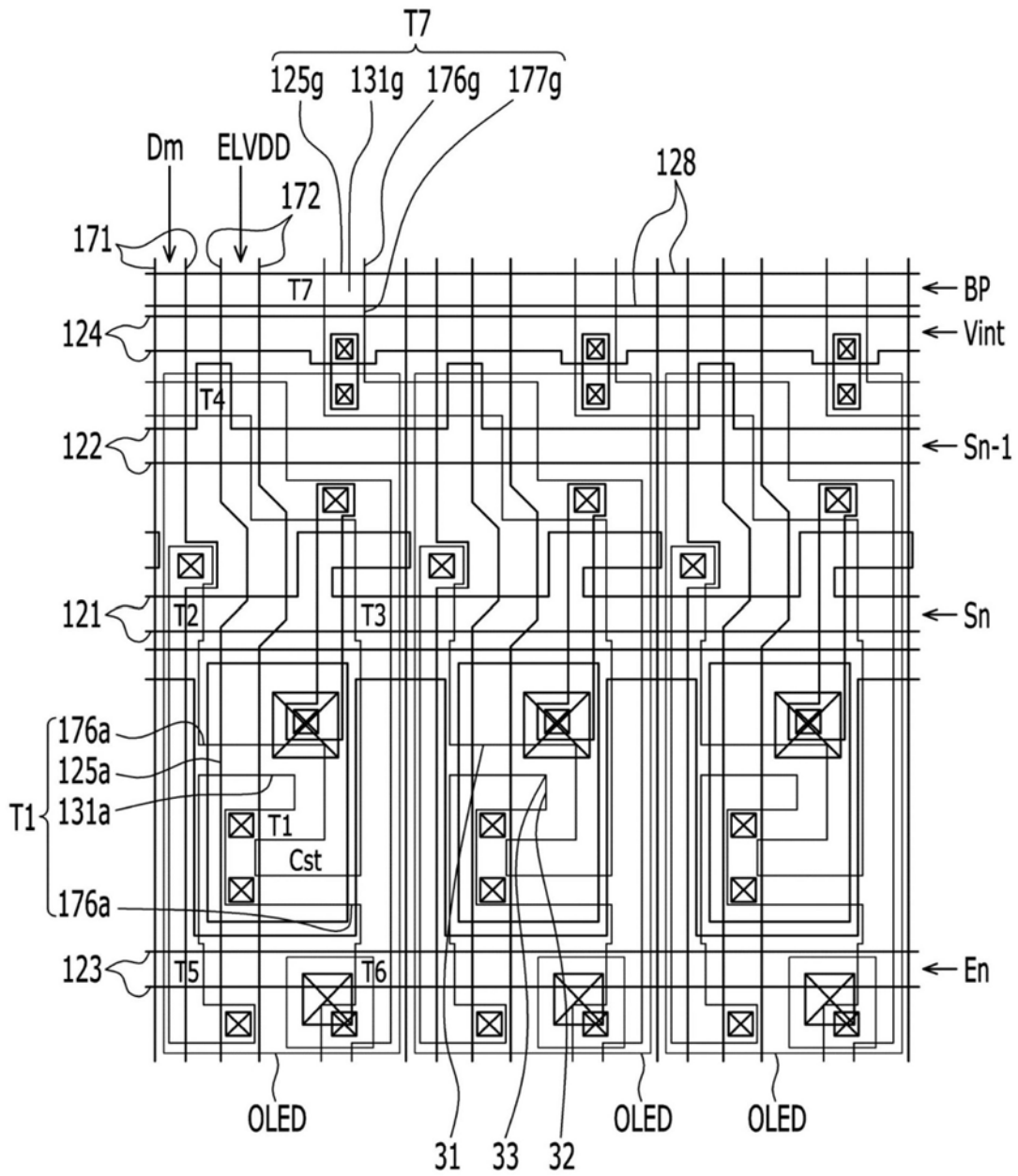


图11

专利名称(译)	有机发光二极管显示器		
公开(公告)号	<a href="#">CN108735156A</a>	公开(公告)日	2018-11-02
申请号	CN201810596405.4	申请日	2013-08-01
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	金世镐 朴晋佑 李元世		
发明人	金世镐 朴晋佑 李元世		
IPC分类号	G09G3/3208		
CPC分类号	G09G3/3225 H01L27/124 H01L27/1255 H01L27/3248 H01L27/3258 H01L27/3262 H01L27/3265 H01L27/3276 H01L27/3297 G09G3/3655 G09G2300/0847 G09G2300/0809		
优先权	1020120084976 2012-08-02 KR		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

一种有机发光二极管显示器包括：基板，该基板上的用于传输扫描信号的扫描线，与该扫描线交叉且用于传输数据信号的数据线，与该扫描线交叉且用于传输驱动电压的驱动电压线，联接至该扫描线和该数据线的开关薄膜晶体管，联接至该开关薄膜晶体管的开关漏电极的驱动薄膜晶体管，以及联接至该驱动薄膜晶体管的驱动漏电极的有机发光二极管(OLED)，其中该驱动薄膜晶体管的驱动半导体层被弯曲且位于与该基板基本平行的平面内。

