



(12) 发明专利申请

(10) 申请公布号 CN 104882096 A

(43) 申请公布日 2015. 09. 02

(21) 申请号 201510299466. 0

(22) 申请日 2015. 06. 03

(71) 申请人 深圳市华星光电技术有限公司

地址 518132 广东省深圳市光明新区塘明大道 9—2 号

(72) 发明人 付舰航

(74) 专利代理机构 深圳市德力知识产权代理事务所 44265

代理人 林才桂

(51) Int. Cl.

G09G 3/32(2006. 01)

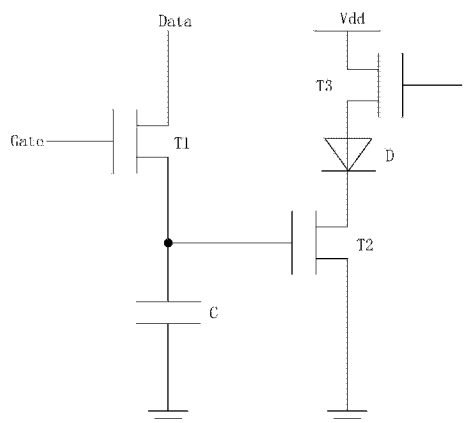
权利要求书2页 说明书5页 附图5页

(54) 发明名称

OLED 像素驱动电路与 OLED 显示面板

(57) 摘要

本发明提供一种 OLED 像素驱动电路与 OLED 显示面板。该 OLED 像素驱动电路在直流电压端 (Vdd) 与有机发光二极管 (D) 之间设置第三薄膜晶体管 (T3), 并通过控制信号 (P) 来控制第三薄膜晶体管 (T3) 源极与漏极的导通或断开, 能够方便地控制 OLED 的发光时间。该 OLED 显示面板, 在每一子像素的 OLED 像素驱动电路内设置位于直流电压端 (Vdd) 与有机发光二极管 (D) 之间的第三薄膜晶体管 (T3), 并通过电位相反的第一控制信号 (P1) 与第二控制信号 (P2) 来分别控制每相邻的两个像素在显示过程中交替处于一个发光、另一个不发光的状态, 能够方便地对各个像素中 OLED 的发光时间进行控制, 缩短各个像素中 OLED 的发光时间, 延长 OLED 显示面板的寿命。



1. 一种 OLED 像素驱动电路,其特征在于,包括第一薄膜晶体管 (T1)、第二薄膜晶体管 (T2)、第三薄膜晶体管 (T3)、有机发光二极管 (D)、及电容 (C) ;

所述第一薄膜晶体管 (T1) 的栅极电性连接于扫描线 (Gate),漏极电性连接于数据线 (Data),源极电性连接于第二薄膜晶体管 (T2) 的栅极及电容 (C) 的一端 ;

所述第二薄膜晶体管 (T2) 的栅极电性连接于第一薄膜晶体管 (T1) 的源极及电容 (C) 的一端,漏极电性连接于有机发光二极管 (D) 的阴极,源极接地 ;

所述第三薄膜晶体管 (T3) 的栅极电性连接于传输控制信号 (P) 的控制信号线,漏极电性连接于直流电压端 (Vdd),源极电性连接于有机发光二极管 (D) 的阳极 ;

所述有机发光二极管 (D) 的阳极电性连接于第三薄膜晶体管 (T3) 的源极,阴极电性连接于第二薄膜晶体管 (T2) 的漏极 ;

所述电容 (C) 的一端电性连接于第一薄膜晶体管 (T1) 的源极及第二薄膜晶体管 (T2) 的栅极,另一端接地 ;

所述控制信号 (P) 交替提供高、低电平,控制第三薄膜晶体管 (T3) 源极与漏极的导通或断开。

2. 如权利要求 1 所述的 OLED 像素驱动电路,其特征在于,所述第一薄膜晶体管 (T1)、第二薄膜晶体管 (T2)、与第三薄膜晶体管 (T3) 均为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管、或非晶硅薄膜晶体管。

3. 如权利要求 1 所述的 OLED 像素驱动电路,其特征在于,所述控制信号 (P) 为一脉冲信号。

4. 如权利要求 3 所述的 OLED 像素驱动电路,其特征在于,所述控制信号 (P) 由外部时序控制器提供。

5. 一种 OLED 显示面板,其特征在于,包括多个呈阵列式排布的像素,每一像素又包括数个子像素,每个子像素内均设置 OLED 像素驱动电路 ;

位于同一行的子像素均电性连接于对应该行子像素的扫描线 (Gate),位于同一列的子像素均电性连接于对应该列子像素的数据线 (Data) ;

每一子像素的 OLED 像素驱动电路均包括第一薄膜晶体管 (T1)、第二薄膜晶体管 (T2)、第三薄膜晶体管 (T3)、有机发光二极管 (D)、及电容 (C) ;所述第一薄膜晶体管 (T1) 的栅极电性连接于扫描线 (Gate),漏极电性连接于数据线 (Data),源极电性连接于第二薄膜晶体管 (T2) 的栅极及电容 (C) 的一端 ;所述第二薄膜晶体管 (T2) 的栅极电性连接于第一薄膜晶体管 (T1) 的源极及电容 (C) 的一端,漏极电性连接于有机发光二极管 (D) 的阴极,源极接地 ;所述第三薄膜晶体管 (T3) 的栅极电性连接于传输第一控制信号 (P1) 的第一控制信号线或传输第二控制信号 (P2) 的第二控制信号线,漏极电性连接于直流电压端 (Vdd),源极电性连接于有机发光二极管 (D) 的阳极 ;所述有机发光二极管 (D) 的阳极电性连接于第三薄膜晶体管 (T3) 的源极,阴极电性连接于第二薄膜晶体管 (T2) 的漏极 ;所述电容 (C) 的一端电性连接于第一薄膜晶体管 (T1) 的源极及第二薄膜晶体管 (T2) 的栅极,另一端接地 ;

对于每相邻的两个像素,其中一个像素的数个子像素内第三薄膜晶体管 (T3) 的栅极均电性连接第一控制信号线,另一个像素的数个子像素内第三薄膜晶体管 (T3) 的栅极均电性连接第二控制信号线 ;

所述第一控制信号 (P1) 与第二控制信号 (P2) 均交替提供高、低电平,且所述第一控制信号 (P1) 与第二控制信号 (P2) 的电位相反。

6. 如权利要求 5 所述的 OLED 显示面板,其特征在于,所述每一像素包括红色子像素 (R)、绿色子像素 (G)、与蓝色子像素 (B)。

7. 如权利要求 5 所述的 OLED 显示面板,其特征在于,所述第一控制信号 (P1) 与第二控制信号 (P2) 为相互反相的脉冲信号。

8. 如权利要求 7 所述的 OLED 显示面板,其特征在于,所述第一控制信号 (P1) 与第二控制信号 (P2) 的脉冲周期均为相邻两帧图像的显示时间。

9. 如权利要求 8 所述的 OLED 显示面板,其特征在于,所述第一控制信号 (P1) 与第二控制信号 (P2) 均由外部时序控制器提供。

10. 如权利要求 5 所述的 OLED 显示面板,其特征在于,所述第一薄膜晶体管 (T1)、第二薄膜晶体管 (T2)、与第三薄膜晶体管 (T3) 均为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管、或非晶硅薄膜晶体管。

OLED 像素驱动电路与 OLED 显示面板

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种 OLED 像素驱动电路与 OLED 显示面板。

背景技术

[0002] 有机发光二极管 (Organic Light Emitting Display, OLED) 显示装置具有自发光、驱动电压低、发光效率高、响应时间短、清晰度与对比度高、近 180° 视角、使用温度范围宽,可实现柔性显示与大面积全色显示等诸多优点,被业界公认为是最有发展潜力的显示装置。

[0003] 目前,大部分 OLED 都采用直流驱动,其包括:阳极、设于阳极上的空穴注入层、设于空穴注入层上的空穴传输层、设于空穴传输层上的发光层、设于发光层上的电子传输层、设于电子传输层上的电子注入层、及设于电子注入层上的阴极。电子和空穴分别从阴极和阳极注入到电子传输层和空穴传输层,电子和空穴分别经过电子传输层和空穴传输层迁移到发光层,并在发光层中相遇,形成激子并使发光分子激发,后者经过辐射弛豫而发出可见光。

[0004] 当有电流流过有 OLED 时, OLED 发光,且发光亮度由流过 OLED 自身的电流决定。大部分已有的集成电路 (Integrated Circuit, IC) 都只传输电压信号,故 OLED 的像素驱动电路需要完成将电压信号转变为电流信号的任务。现有的 OLED 像素驱动电路通常为 2T1C 即两个薄膜晶体管加一个电容的结构,将电压变换为电流。

[0005] 如图 1 所示,现有的 2T1C 结构的 OLED 像素驱动电路,包括一第一薄膜晶体管 T10、一第二薄膜晶体管 T20、及一电容 C10。具体地,所述第一薄膜晶体管 T10 的栅极电性连接扫描线 Gate,漏极电性连接数据线 Data,源极与第二薄膜晶体管 T20 的栅极、及电容 C10 的一端电性连接;所述第二薄膜晶体管 T20 的漏极电性连接有机发光二极管 D10 的阴极,源极接地;有机发光二极管 D10 的阳极电性连接直流电压端 Vdd,阴极电性连接第二薄膜晶体管 T20 的漏极;电容 C 的一端电性连接第一薄膜晶体管 T10 的源极,另一端接地。当 OLED 显示面板进行显示时,对应于各行像素的扫描线依次逐行提供扫描脉冲信号,第一薄膜晶体管 T10 在扫描信号的控制下导通,数据信号经过第一薄膜晶体管 T10 进入到第二薄膜晶体管 T20 的栅极及电容 C10,然后第一薄膜晶体管 T10 断开,由于电容 C10 的存储作用,第二薄膜晶体管 T20 的栅极电压仍可继续保持数据信号电压,使得第二薄膜晶体管 T20 处于导通状态,电流进入有机发光二极管 D10,驱动有机发光二极管 D10 发光。

[0006] 然而,上述 2T1C 结构的 OLED 像素驱动电路使得当 OLED 显示面板进行显示时,所有的像素都持续保持发光状态。随着 OLED 显示面板使用时间的增加,会有空穴和电子累积在各自传输层和发光层的界面,在有机发光二极管内部形成内建电场,导致有机发光二极管的阈值电压增大,降低其发光亮度,并影响到 OLED 显示面板的寿命。

发明内容

[0007] 本发明的目的在于提供一种 OLED 像素驱动电路,能够方便地控制 OLED 的发光时

间。

[0008] 本发明的另一目的在于提供一种 OLED 显示面板,能够方便地对各个像素中 OLED 的发光时间进行控制,缩短各个像素中 OLED 的发光时间,延长 OLED 显示面板的寿命。

[0009] 为实现上述目的,本发明首先提供一种 OLED 像素驱动电路,包括第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、有机发光二极管、及电容;

[0010] 所述第一薄膜晶体管的栅极电性连接于扫描线,漏极电性连接于数据线,源极电性连接于第二薄膜晶体管的栅极及电容的一端;

[0011] 所述第二薄膜晶体管的栅极电性连接于第一薄膜晶体管的源极及电容的一端,漏极电性连接于有机发光二极管的阴极,源极接地;

[0012] 所述第三薄膜晶体管的栅极电性连接于传输控制信号的控制信号线,漏极电性连接于直流电压端,源极电性连接于有机发光二极管的阳极;

[0013] 所述有机发光二极管的阳极电性连接于第三薄膜晶体管的源极,阴极电性连接于第二薄膜晶体管的漏极;

[0014] 所述电容的一端电性连接于第一薄膜晶体管的源极及第二薄膜晶体管的栅极,另一端接地;

[0015] 所述控制信号交替提供高、低电平,控制第三薄膜晶体管源极与漏极的导通或断开。

[0016] 所述第一薄膜晶体管、第二薄膜晶体管、与第三薄膜晶体管均为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管、或非晶硅薄膜晶体管。

[0017] 所述控制信号为一脉冲信号。

[0018] 所述控制信号由外部时序控制器提供。

[0019] 本发明还提供一种 OLED 显示面板,包括多个呈阵列式排布的像素,每一像素又包括数个子像素,每个子像素内均设置 OLED 像素驱动电路;

[0020] 位于同一行的子像素均电性连接于对应该行子像素的扫描线,位于同一列的子像素均电性连接于对应该列子像素的数据线;

[0021] 每一子像素的 OLED 像素驱动电路,均包括第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、有机发光二极管、及电容;所述第一薄膜晶体管的栅极电性连接于扫描线,漏极电性连接于数据线,源极电性连接于第二薄膜晶体管的栅极及电容的一端;所述第二薄膜晶体管的栅极电性连接于第一薄膜晶体管的源极及电容的一端,漏极电性连接于有机发光二极管的阴极,源极接地;所述第三薄膜晶体管的栅极电性连接于传输第一控制信号的第一控制信号线或传输第二控制信号的第二控制信号线,漏极电性连接于直流电压端,源极电性连接于有机发光二极管的阳极;所述有机发光二极管的阳极电性连接于第三薄膜晶体管的源极,阴极电性连接于第二薄膜晶体管的漏极;所述电容的一端电性连接于第一薄膜晶体管的源极及第二薄膜晶体管的栅极,另一端接地;

[0022] 对于每相邻的两个像素,其中一个像素的数个子像素内第三薄膜晶体管的栅极均电性连接第一控制信号线,另一个像素的数个子像素内第三薄膜晶体管的栅极均电性连接第二控制信号线;

[0023] 所述第一控制信号与第二控制信号均交替提供高、低电平,且所述第一控制信号与第二控制信号的电位相反。

- [0024] 所述每一像素包括红色子像素、绿色子像素、与蓝色子像素。
- [0025] 所述第一控制信号与第二控制信号为相互反相的脉冲信号。
- [0026] 所述第一控制信号与第二控制信号的脉冲周期均为相邻两帧图像的显示时间。
- [0027] 所述第一控制信号与第二控制信号均由外部时序控制器提供。
- [0028] 所述第一薄膜晶体管、第二薄膜晶体管、与第三薄膜晶体管均为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管、或非晶硅薄膜晶体管。
- [0029] 本发明的有益效果：本发明提供一种 OLED 像素驱动电路，在直流电压端与有机发光二极管之间设置第三薄膜晶体管，并通过控制信号来控制第三薄膜晶体管源极与漏极的导通或断开，能够方便地控制 OLED 的发光时间。本发明提供一种 OLED 显示面板，在每一子像素的 OLED 像素驱动电路内设置位于直流电压端与有机发光二极管之间的第三薄膜晶体管，并通过电位相反的第一控制信号与第二控制信号来分别控制每相邻的两个像素在显示过程中交替处于一个发光、另一个不发光的状态，能够方便地对各个像素中 OLED 的发光时间进行控制，在 OLED 显示面板显示时间不变的前提下，缩短各个像素中 OLED 的发光时间，延长 OLED 显示面板的寿命。

附图说明

- [0030] 为了能更进一步了解本发明的特征以及技术内容，请参阅以下有关本发明的详细说明与附图，然而附图仅提供参考与说明用，并非用来对本发明加以限制。
- [0031] 附图中，
- [0032] 图 1 为现有的 OLED 像素驱动电路的电路图；
- [0033] 图 2 为本发明的 OLED 像素驱动电路的电路图；
- [0034] 图 3 为本发明的 OLED 显示面板的结构示意图；
- [0035] 图 4 为本发明的 OLED 显示面板内每一个子像素的 OLED 像素驱动电路图；
- [0036] 图 5 为本发明的 OLED 显示面板所使用的信号的波形图。

具体实施方式

- [0037] 为更进一步阐述本发明所采取的技术手段及其效果，以下结合本发明的优选实施例及其附图进行详细描述。
- [0038] 请参阅图 1，本发明首先提供一种 OLED 像素驱动电路，包括第一薄膜晶体管 T1、第二薄膜晶体管 T2、第三薄膜晶体管 T3、有机发光二极管 D、及电容 C。
- [0039] 所述第一薄膜晶体管 T1 的栅极电性连接于扫描线 Gate，漏极电性连接于数据线 Data，源极电性连接于第二薄膜晶体管 T2 的栅极及电容 C 的一端；
- [0040] 所述第二薄膜晶体管 T2 的栅极电性连接于第一薄膜晶体管 T1 的源极及电容 C 的一端，漏极电性连接于有机发光二极管 D 的阴极，源极接地；
- [0041] 所述第三薄膜晶体管 T3 的栅极电性连接于传输控制信号 P 的控制信号线，漏极电性连接于直流电压端 Vdd，源极电性连接于有机发光二极管 D 的阳极；
- [0042] 所述有机发光二极管 D 的阳极电性连接于第三薄膜晶体管 T3 的源极，阴极电性连接于第二薄膜晶体管 T2 的漏极；
- [0043] 所述电容 C 的一端电性连接于第一薄膜晶体管 T1 的源极及第二薄膜晶体管 T2 的

栅极,另一端接地。

[0044] 所述控制信号 P 交替提供高、低电平。所述扫描线 Gate 提供扫描脉冲信号至第一薄膜晶体管 T1 的栅极,第一薄膜晶体管 T1 导通,数据信号经过第一薄膜晶体管 T1 进入到第二薄膜晶体管 T2 的栅极及电容 C,并存储于电容 C 中,使得第二薄膜晶体管 T2 保持导通状态,当所述控制信号 P 提供高电平时,所述第三薄膜晶体管 T3 的栅极受高电平控制,相应的,第三薄膜晶体管 T3 的源极与漏极导通,直流电压端 Vdd、第三薄膜晶体管 T3、有机发光二极管 D、与第二薄膜晶体管 T2 之间形成电流通路,电流流过有机发光二极管 D 使其发光;当所述控制信号 P 提供低电平时,所述第三薄膜晶体管 T3 的栅极受低电平控制,相应的,第三薄膜晶体管 T3 的源极与漏极断开,仅管第二薄膜晶体管 T2 依然保持导通状态,但由于第三薄膜晶体管的源极与漏极断开,进而直流电压端 Vdd、第三薄膜晶体管 T3、有机发光二极管 D、与第二薄膜晶体管 T2 形成断路,有机发光二极管 D 因没有电流流过而停止发光,从而能够方便地控制 OLED 的发光时间。

[0045] 具体地,所述第一薄膜晶体管 T1、第二薄膜晶体管 T2、与第三薄膜晶体管 T3 均为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管、或非晶硅薄膜晶体管。

[0046] 所述控制信号 P 可为一脉冲信号,由外部时序控制器提供。

[0047] 请参阅图 3 至图 5,本发明还提供一种 OLED 显示面板。如图 3 所示,该 OLED 显示面板包括多个呈阵列式排布的像素,每一像素又包括数个子像素,图 3 仅示意出了每一像素包括红色子像素 R、绿色子像素 G、与蓝色子像素 B,当然,每一像素也可包括红、绿、蓝、青四个子像素,红、绿、蓝、黄四个子像素,或红、绿、蓝、空白四个子像素。其中,每个子像素内均设置 OLED 像素驱动电路。

[0048] 结合图 3 与图 4,位于同一行的子像素均电性连接于对应该行子像素的扫描线 Gate,位于同一列的子像素均电性连接于对应该列子像素的数据线 Data。

[0049] 每一子像素的 OLED 像素驱动电路,均包括第一薄膜晶体管 T1、第二薄膜晶体管 T2、第三薄膜晶体管 T3、有机发光二极管 D、及电容 C;所述第一薄膜晶体管 T1 的栅极电性连接于扫描线 Gate,漏极电性连接于数据线 Data,源极电性连接于第二薄膜晶体管 T2 的栅极及电容 C 的一端;所述第二薄膜晶体管 T2 的栅极电性连接于第一薄膜晶体管 T1 的源极及电容 C 的一端,漏极电性连接于有机发光二极管 D 的阴极,源极接地;所述第三薄膜晶体管 T3 的栅极电性连接于传输第一控制信号 P1 的第一控制信号线或传输第二控制信号 P2 的第二控制信号线,漏极电性连接于直流电压端 Vdd,源极电性连接于有机发光二极管 D 的阳极;所述有机发光二极管 D 的阳极电性连接于第三薄膜晶体管 T3 的源极,阴极电性连接于第二薄膜晶体管 T2 的漏极;所述电容 C 的一端电性连接于第一薄膜晶体管 T1 的源极及第二薄膜晶体管 T2 的栅极,另一端接地。

[0050] 对于每相邻的两个像素,其中一个像素的数个子像素内第三薄膜晶体管 T3 的栅极均电性连接第一控制信号线,另一个像素的数个子像素内第三薄膜晶体管 T3 的栅极均电性连接第二控制信号线。

[0051] 所述第一控制信号 P1 与第二控制信号 P2 均交替提供高、低电平,且所述第一控制信号 P1 与第二控制信号 P2 的电位相反,优选的,如图 5 所示,所述第一控制信号 P1 与第二控制信号 P2 为相互反相的脉冲信号,并设定所述第一控制信号 P1 与第二控制信号 P2 的脉冲周期均为相邻两帧图像的显示时间。

[0052] 结合图 3、图 4 与图 5, 设 n 为正整数, 在第 n 帧图像的显示时间内, 扫描线 Gate 逐行提供扫描脉冲信号 Gate1、Gate2、Gate3 等, 所述扫描脉冲信号逐行导通每一行子像素内的第一薄膜晶体管 T1, 数据信号经过第一薄膜晶体管 T1 进入到第二薄膜晶体管 T2 的栅极及电容 C, 并存储于电容 C 中, 使得第二薄膜晶体管 T2 保持导通状态, 在该 n 帧图像的显示时间内, 所述第一控制信号 P1 始终提供高电平, 而所述第二控制信号 P2 始终提供低电平, 相应的, 对于每相邻的两个像素, 其中一个像素的数个子像素内第三薄膜晶体管 T3 的栅极受第一控制信号 P1 的控制导通源极与漏极, 所述第三薄膜晶体管 T3、有机发光二极管 D、第二薄膜晶体管 T2 形成通路, 形成电流并流过有机发光二极管 D, 则该像素发光; 而另一个像素的数个子像素内第三薄膜晶体管 T3 的栅极受第二控制信号 P2 的控制断开源极与漏极, 此时仅管第二薄膜晶体管 T2 导通, 但由于第三薄膜晶体管 T3 的源极与漏极断开, 进而所述第三薄膜晶体管 T3、有机发光二极管 D、第二薄膜晶体管 T2 形成断路, 没有电流流过有机发光二极管 D, 则该像素不发光。

[0053] 在第 $n+1$ 帧图像的显示时间内, 扫描线 Gate 再一次逐行提供扫描脉冲信号 Gate1、Gate2、Gate3 等, 所述扫描脉冲信号逐行导通每一行子像素内的第一薄膜晶体管 T1, 数据信号经过第一薄膜晶体管 T1 进入到第二薄膜晶体管 T2 的栅极及电容 C, 并存储于电容 C 中, 使得第二薄膜晶体管 T2 保持导通状态, 在该第 $n+1$ 帧图像的显示时间内, 所述第一控制信号 P1 变为始终提供低电平, 而所述第二控制信号 P2 变为始终提供高电平, 原本在第 n 帧图像的显示时间内源极与漏极断开的第三薄膜晶体管 T3 变为导通, 原本在第 n 帧图像的显示时间内源极与漏极导通的第三薄膜晶体管 T3 变为断开, 进而原本在第 n 帧图像的显示时间内发光的像素在该第 $n+1$ 帧图像的显示时间内转变为不发光, 而原本在第 n 帧图像的显示时间内不发光的像素在该第 $n+1$ 帧图像的显示时间内转变为发光, 实现了通过电位相反的第一控制信号 P1 与第二控制信号 P2 来分别控制每相邻的两个像素在显示过程中交替处于一个发光、另一个不发光的状况, 每一帧画面内均只有一半的像素发光, 在 OLED 显示面板显示时间不变的前提下, 各个像素中 OLED 的发光时间缩短一半, 能够延长 OLED 显示面板的寿命。

[0054] 综上所述, 本发明的 OLED 像素驱动电路, 在直流电压端与有机发光二极管之间设置第三薄膜晶体管, 并通过控制信号来控制第三薄膜晶体管源极与漏极的导通或断开, 能够方便地控制 OLED 的发光时间。本发明的 OLED 显示面板, 在每一子像素的 OLED 像素驱动电路内设置位于直流电压端与有机发光二极管之间的第三薄膜晶体管, 并通过电位相反的第一控制信号与第二控制信号来分别控制每相邻的两个像素在显示过程中持续处于一个发光、另一个不发光的状况, 能够方便地对各个像素中 OLED 的发光时间进行控制, 在 OLED 显示面板显示时间不变的前提下, 缩短各个像素中 OLED 的发光时间, 延长 OLED 显示面板的寿命。

[0055] 以上所述, 对于本领域的普通技术人员来说, 可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形, 而所有这些改变和变形都应属于本发明后附的权利要求的保护范围。

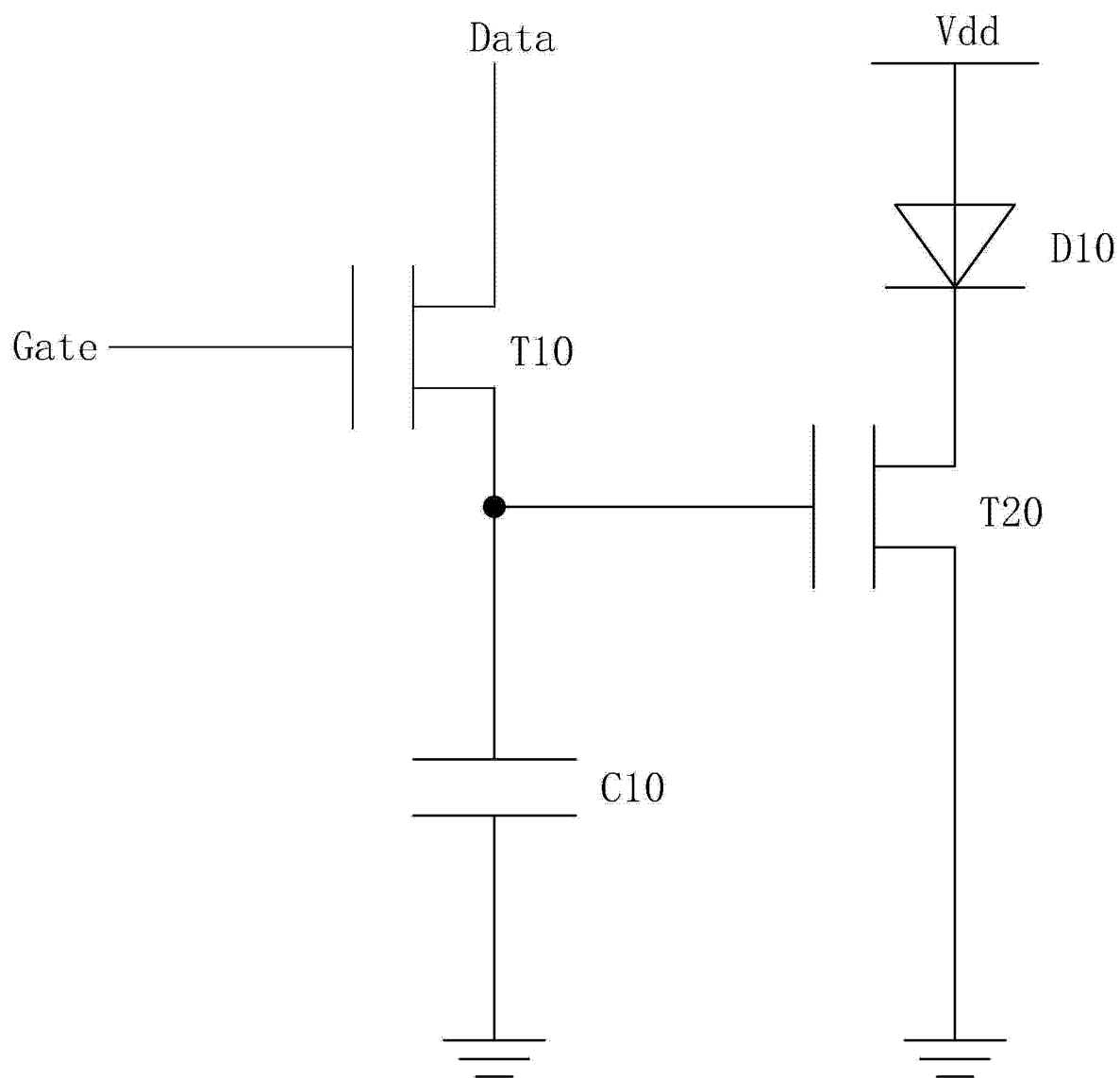


图 1

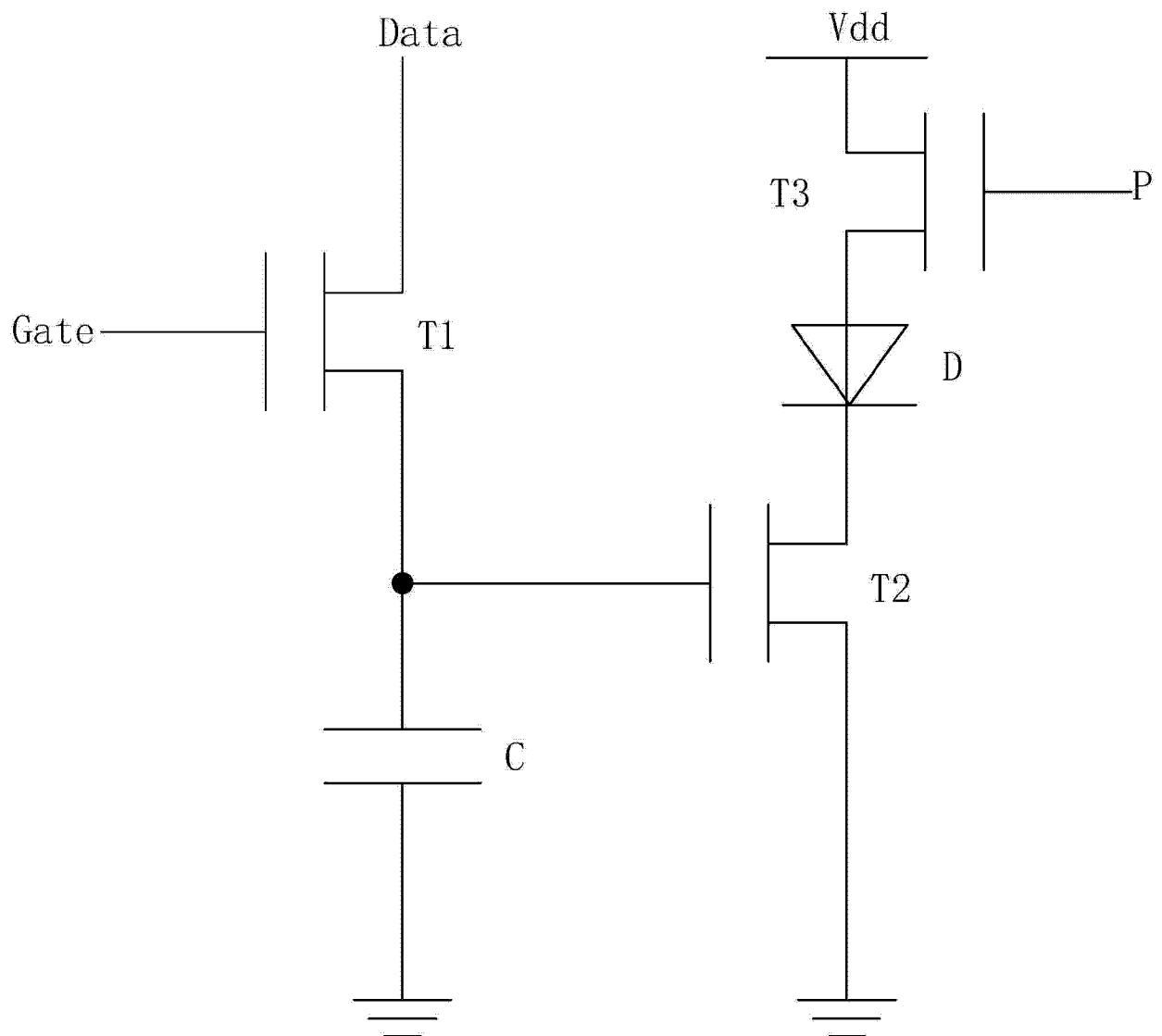


图 2

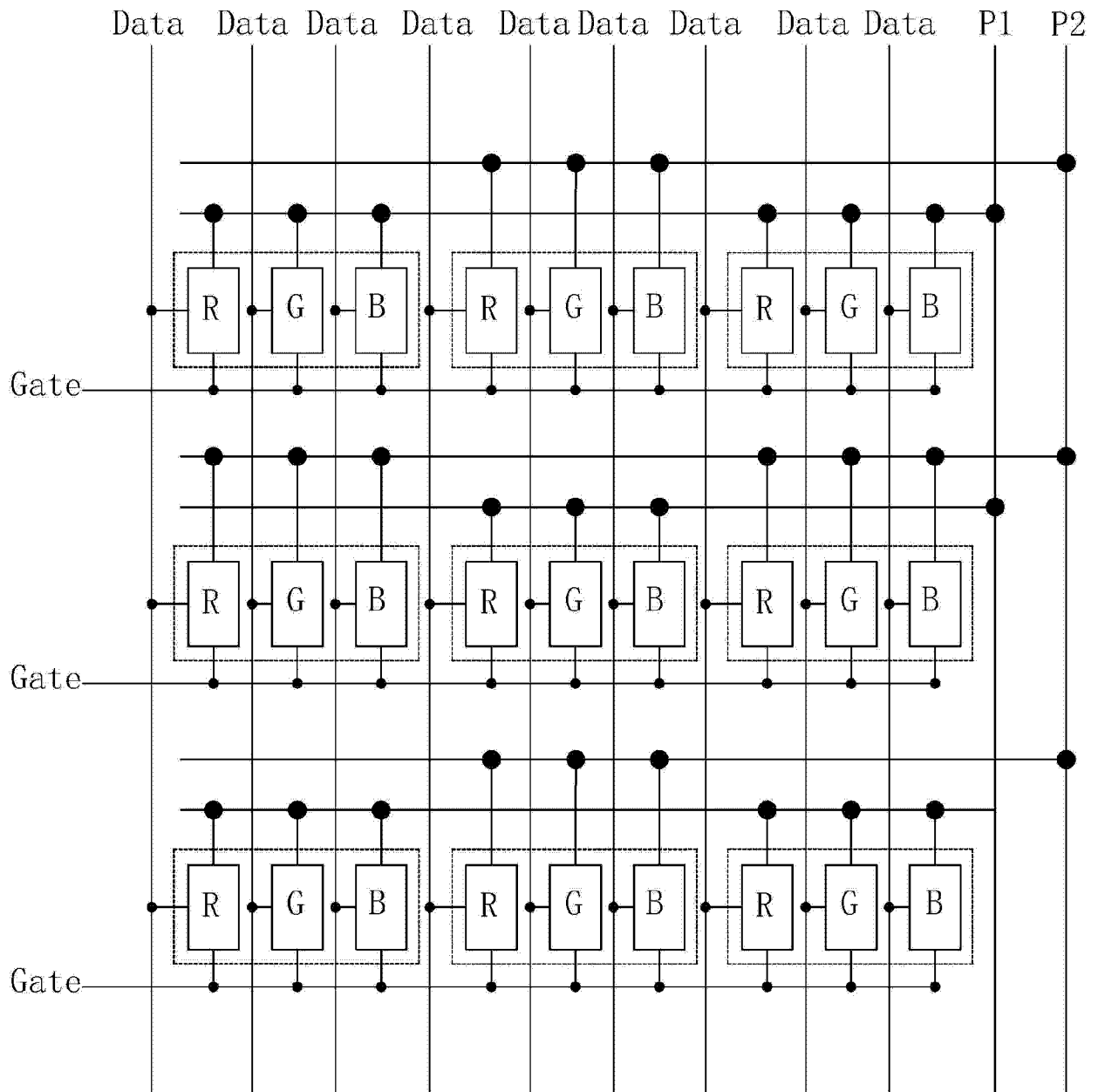


图 3

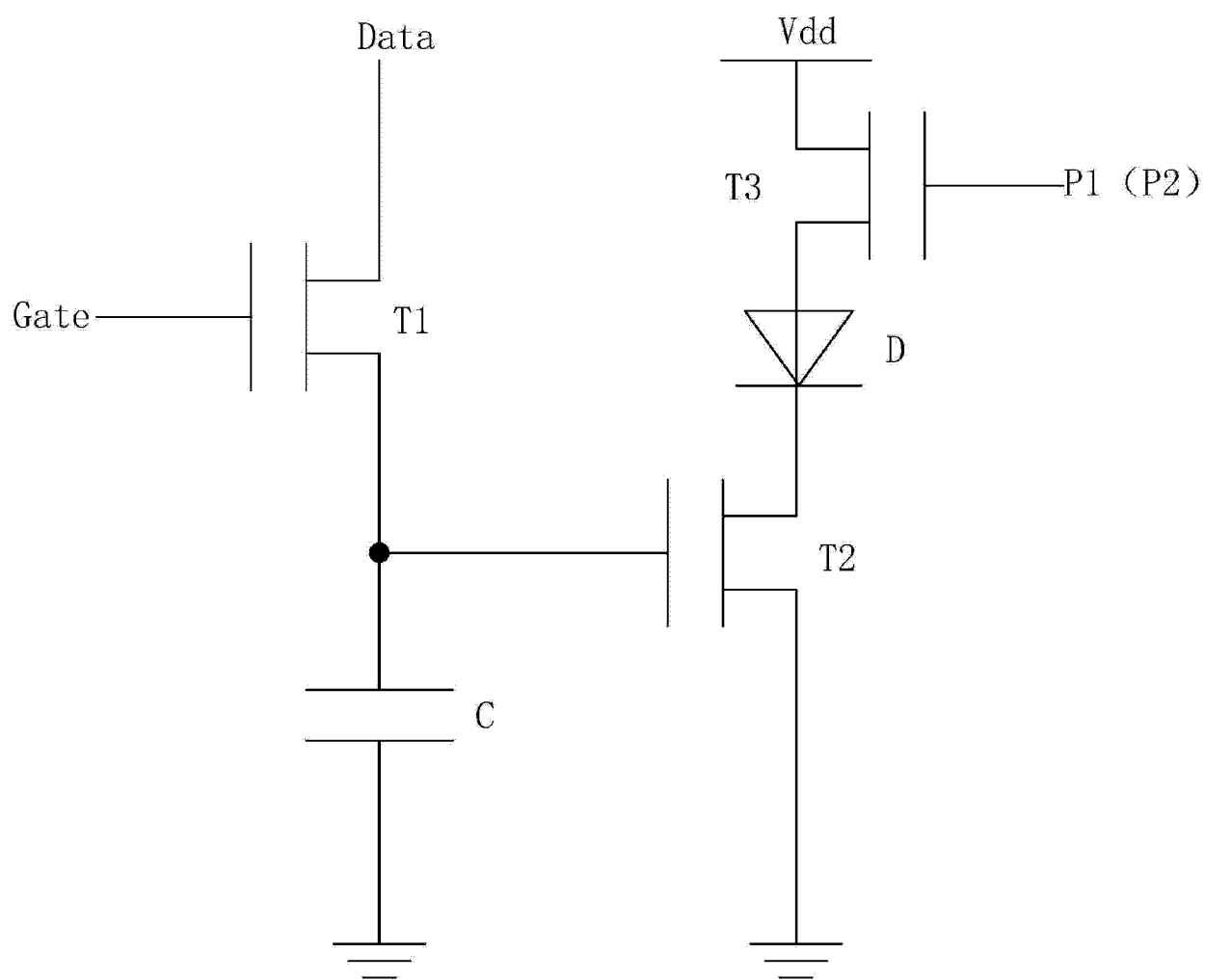


图 4

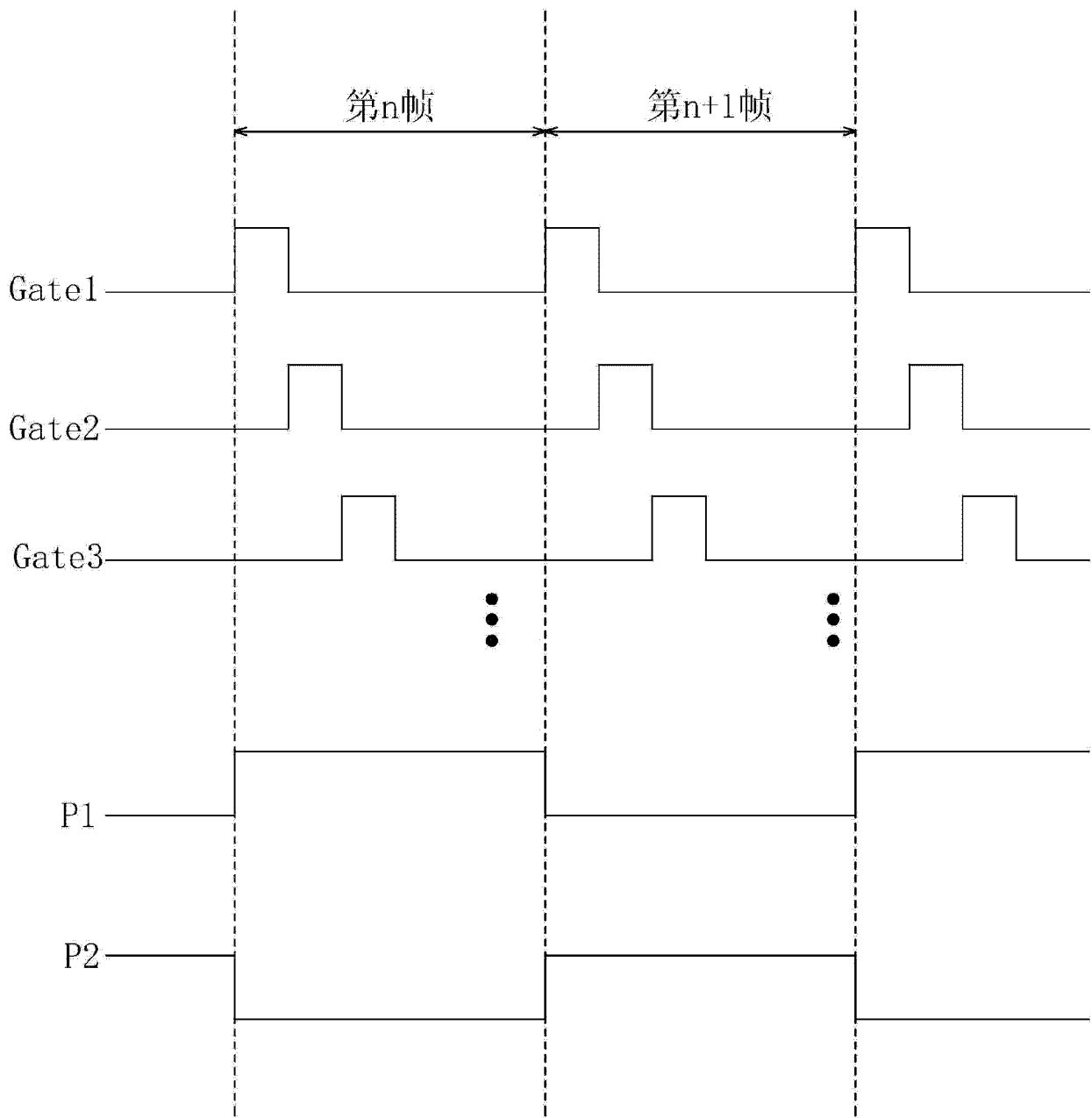


图 5

专利名称(译)	OLED像素驱动电路与OLED显示面板		
公开(公告)号	CN104882096A	公开(公告)日	2015-09-02
申请号	CN201510299466.0	申请日	2015-06-03
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	付舰航		
发明人	付舰航		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3233 G09G2300/0861 G09G2310/0218 G09G2310/0262 G09G2320/045		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种OLED像素驱动电路与OLED显示面板。该OLED像素驱动电路在直流电压端(Vdd)与有机发光二极管(D)之间设置第三薄膜晶体管(T3)，并通过控制信号(P)来控制第三薄膜晶体管(T3)源极与漏极的导通或断开，能够方便地控制OLED的发光时间。该OLED显示面板，在每一子像素的OLED像素驱动电路内设置位于直流电压端(Vdd)与有机发光二极管(D)之间的第三薄膜晶体管(T3)，并通过电位相反的第一控制信号(P1)与第二控制信号(P2)来分别控制每相邻的两个像素在显示过程中交替处于一个发光、另一个不发光的状态，能够方便地对各个像素中OLED的发光时间进行控制，缩短各个像素中OLED的发光时间，延长OLED显示面板的寿命。

