



(12) 发明专利申请

(10) 申请公布号 CN 104036725 A

(43) 申请公布日 2014. 09. 10

(21) 申请号 201410234464. 9

(22) 申请日 2014. 05. 29

(71) 申请人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路 10 号
申请人 北京京东方光电科技有限公司

(72) 发明人 杨盛际 董学 王海生

(74) 专利代理机构 北京银龙知识产权代理有限公司 11243
代理人 许静 黄灿

(51) Int. Cl.
G09G 3/32 (2006. 01)

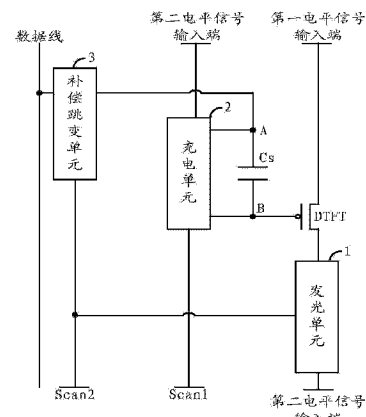
权利要求书3页 说明书10页 附图11页

(54) 发明名称

像素电路及其驱动方法、有机发光显示面板及显示装置

(57) 摘要

本发明实施例提供了一种像素电路及其驱动方法、有机发光显示面板及显示装置,通过设置用于在充电阶段,控制存储电容第一端的电位为第二电平信号输入端输入信号的电位,控制存储电容第二端的电位为第一电平信号输入端输入信号的电位和驱动薄膜晶体管阈值电压之间差值的充电单元;用于在所述充电阶段之后的补偿跳变阶段,控制存储电容第一端的电位为数据电压,使存储电容第二端电压跳变为数据电压,与所述第一电平信号输入端输入信号的电位和驱动薄膜晶体管阈值电压之间差值的和,以便发光单元在补偿跳变阶段之后的发光阶段,利用所述数据电压进行发光的补偿跳变单元。从而改善有机发光显示面板亮度的均匀性,提高显示装置的图像显示效果。



1. 一种像素电路,包括存储电容、驱动薄膜晶体管以及发光单元,其中,驱动薄膜晶体管源极连接第一电平信号输入端,驱动薄膜晶体管栅极连接存储电容的第二端,驱动薄膜晶体管漏极连接发光单元;

其特征在于,所述像素电路还包括:

用于在充电阶段,控制存储电容第一端的电位为第二电平信号输入端输入信号的电位,控制存储电容第二端的电位为第一电平信号输入端输入信号的电位和驱动薄膜晶体管阈值电压之间差值的充电单元;

用于在所述充电阶段之后的补偿跳变阶段,控制存储电容第一端的电位为数据电压,使存储电容第二端电压跳变为数据电压,与所述第一电平信号输入端输入信号的电位和驱动薄膜晶体管阈值电压之间差值的和,以便发光单元在补偿跳变阶段之后的发光阶段,利用所述数据电压进行发光的补偿跳变单元。

2. 如权利要求 1 所述的像素电路,其特征在于,所述充电单元,分别与与第二电平信号输入端、第一扫描信号输入端、驱动薄膜晶体管的漏极、存储电容的第一端和第二端连接。

3. 如权利要求 2 所述的像素电路,其特征在于,所述充电单元包括:

第一薄膜晶体管和第二薄膜晶体管;其中:

第一薄膜晶体管的源极与所述第二电平信号输入端连接,第一薄膜晶体管的栅极与第一扫描信号输入端连接,第一薄膜晶体管的漏极与存储电容第一端连接;

第二薄膜晶体管的源极与驱动薄膜晶体管的漏极连接,第二薄膜晶体管的栅极与第一扫描信号输入端连接,第二薄膜晶体管的漏极与存储电容第二端连接。

4. 如权利要求 1 所述的像素电路,其特征在于,所述补偿跳变单元,分别与数据线、第二扫描信号输入端以及存储电容的第一端连接。

5. 如权利要求 4 所述的像素电路,其特征在于,所述补偿跳变单元包括:

第三薄膜晶体管;

第三薄膜晶体管的源极与数据线连接,第三薄膜晶体管的栅极与第二扫描信号输入端连接,第三薄膜晶体管的漏极与存储电容第一端连接。

6. 如权利要求 1 所述的像素电路,其特征在于,还包括:

用于在充电阶段之前的重置阶段,控制存储电容第二端电位为第二电平信号输入端输入信号的电位的重置单元;

重置单元分别与第二电平信号输入端、第三扫描信号输入端以及存储电容第二端连接。

7. 如权利要求 6 所述的像素电路,其特征在于,所述重置单元包括:

第四薄膜晶体管;

第四薄膜晶体管的源极与第二电平信号输入端连接,第四薄膜晶体管的栅极与第三扫描信号输入端连接,第四薄膜晶体管的漏极与存储电容第二端连接。

8. 如权利要求 1 所述的像素电路,其特征在于,还包括:

用于在充电阶段将第一电平信号输入端输入的信号传输至驱动薄膜晶体管,以使所述信号经过驱动薄膜晶体管传输至充电单元,以及在发光阶段将第一电平信号输入端输入的信号传输至驱动薄膜晶体管,以使所述信号经过驱动薄膜晶体管传输至发光单元的控制单元;

控制单元分别与第一电平信号输入端、控制信号输入端以及驱动薄膜晶体管连接。

9. 如权利要求 8 所述的像素电路,其特征在于,所述控制单元包括:

第五薄膜晶体管;

第五薄膜晶体管的源极与第一电平信号输入端连接,第五薄膜晶体管的栅极与控制信号输入端连接,第五薄膜晶体管的漏极与驱动薄膜晶体管的源极连接。

10. 如权利要求 1 所述的像素电路,其特征在于,所述发光单元包括:

第六薄膜晶体管以及有机发光二极管;其中:

第六薄膜晶体管的源极分别与驱动薄膜晶体管的漏极连接,第六薄膜晶体管的栅极与第二扫描信号输入端连接,第六薄膜晶体管的漏极与有机发光二极管的阳极连接;

有机发光二极管的阴极与第二电平信号输入端连接。

11. 如权利要求 1 至 10 任一项所述的像素电路,其特征在于,所述薄膜晶体管为 P 型薄膜晶体管;

第一电平信号输入端输入的信号为高电平信号;

第二电平信号输入端输入的信号为低电平信号。

12. 一种用于驱动权利要求 1-10 任一项所述的像素电路的像素驱动方法,其特征在于,包括:

在充电阶段,控制存储电容第一端的电位为第二电平信号输入端输入信号的电位,控制存储电容第二端的电位为第一电平信号输入端输入信号的电位和驱动薄膜晶体管阈值电压之间差值;

在所述充电阶段之后的补偿跳变阶段,控制存储电容第一端的电位为数据电压,使存储电容第二端电压跳变为数据电压,与所述第一电平信号输入端输入信号的电位和驱动薄膜晶体管阈值电压之间差值的和,以便发光单元在补偿跳变阶段之后的发光阶段,利用所述数据电压进行发光。

13. 如权利要求 12 所述的像素驱动方法,其特征在于,还包括:

在充电阶段之前的重置阶段,控制存储电容第二端电位为第二电平信号输入端输入信号的电位。

14. 如权利要求 13 所述的像素驱动方法,其特征在于,所述充电阶段还包括:

将第一电平信号输入端输入的信号传输至驱动薄膜晶体管,以使所述信号经过驱动薄膜晶体管传输至存储电容第二端;

所述发光阶段还包括:

将第一电平信号输入端输入的信号传输至驱动薄膜晶体管,以使所述信号经过驱动薄膜晶体管传输至发光单元。

15. 如权利要求 14 所述的像素驱动方法,其特征在于,在重置阶段,第三扫描信号输入端输入低电平信号,重置单元处于导通状态,第一、二扫描信号输入端和控制信号输入端输入高电平信号,充电单元、补偿跳变单元、发光单元和控制单元处于截止状态;

在充电阶段,控制信号输入端和第一扫描信号输入端输入低电平信号,控制单元和充电单元处于导通状态,第二、三扫描信号输入端输入高电平信号,重置单元、补偿跳变单元和发光单元处于截止状态;

在补偿跳变阶段,第二扫描信号输入端输入低电平信号,补偿跳变单元和发光单元处

于导通状态,第一、三扫描信号输入端和控制信号输入端输入高电平信号,重置单元、充电单元和控制单元处于截止状态;

在发光阶段,第二扫描信号输入端和控制信号输入端输入低电平信号,控制单元、补偿跳变单元和发光单元处于导通状态,第一、三扫描信号输入端输入高电平信号,重置单元和充电单元处于截止状态。

16. 如权利要求 15 所述的像素驱动方法,其特征在于,在充电阶段和补偿跳变阶段,数据线传输信号的电位为负电压,在重置阶段和发光阶段,数据线传输信号的电位为正电压。

17. 一种有机发光显示面板,其特征在于,包括所述权利要求 1-11 任一项的像素电路。

18. 一种显示装置,其特征在于,包括如权利要求 17 所述的有机发光显示面板。

像素电路及其驱动方法、有机发光显示面板及显示装置

技术领域

[0001] 本发明涉及显示技术领域，具体涉及一种像素电路及其驱动方法、有机发光显示面板及显示装置。

背景技术

[0002] 有机发光显示器 (AMOLED) 是当今平板显示器研究领域的热点之一，与液晶显示器相比，有机发光二极管 (OLED) 具有低能耗、生产成本低、自发光、宽视角及响应速度快等优点，目前，在手机、PDA、数码相机等显示领域 OLED 已经开始取代传统的 LCD 显示屏。像素驱动电路设计是 AMOLED 显示器核心技术内容，具有重要的研究意义。

[0003] 与 TFT-LCD 利用稳定的电压控制亮度不同，OLED 属于电流驱动，需要稳定的电流来控制发光。在原始的 AMOLED 两管像素单元电路 (2T1C)，如附图 1 所示，该电路只有 1 个驱动薄膜晶体管 (TFT)，一个开关薄膜晶体管 TFT 和一个存储电容 C_s 组成，当扫描线选择某一行时， V_{scan} 为低，开关薄膜晶体管即 T1 导通，数据电压 V_{data} 写入存储电容 C_s ，当该行扫描结束后， V_{scan} 变高，T1 关断，存储在 C_s 上的栅极电压驱动 T2 即驱动薄膜晶体管，使其产生电流来驱动 OLED，保证 OLED 在一帧内持续发光，驱动薄膜晶体管饱和电流公式为 $I_{OLED} = K(V_{GS} - V_{th})^2$ 。

[0004] 由于工艺制程和器件老化等原因，各像素点的驱动薄膜晶体管的阈值电压 (V_{th}) 会漂移，这样就导致了流过每个像素点 OLED 的电流因阈值电压的变化而变化，使得显示亮度不均，从而影响整个图像的显示效果。

发明内容

[0005] 本发明提供一种像素电路及其驱动方法、有机发光显示面板及显示装置，可以消除驱动薄膜晶体管的阈值电压对发光驱动电流的影响，从而改善有机发光显示面板亮度的均匀性，提高显示装置的图像显示效果。

[0006] 本发明提供方案如下：

[0007] 本发明实施例提供了一种像素电路，包括存储电容、驱动薄膜晶体管以及发光单元，其中，驱动薄膜晶体管源极连接第一电平信号输入端，驱动薄膜晶体管栅极连接存储电容的第二端，驱动薄膜晶体管漏极连接发光单元；

[0008] 所述像素电路还包括：

[0009] 用于在充电阶段，控制存储电容第一端的电位为第二电平信号输入端输入信号的电位，控制存储电容第二端的电位为第一电平信号输入端输入信号的电位和驱动薄膜晶体管阈值电压之间差值的充电单元；

[0010] 用于在所述充电阶段之后的补偿跳变阶段，控制存储电容第一端的电位为数据电压，使存储电容第二端电压跳变为数据电压，与所述第一电平信号输入端输入信号的电位和驱动薄膜晶体管阈值电压之间差值的和，以便发光单元在补偿跳变阶段之后的发光阶段，利用所述数据电压进行发光的补偿跳变单元。

[0011] 优选的,所述充电单元,分别与与第二电平信号输入端、第一扫描信号输入端、驱动薄膜晶体管的漏极、存储电容的第一端和第二端连接。

[0012] 优选的,所述充电单元包括:

[0013] 第一薄膜晶体管和第二薄膜晶体管;其中:

[0014] 第一薄膜晶体管的源极与所述第二电平信号输入端连接,第一薄膜晶体管的栅极与第一扫描信号输入端连接,第一薄膜晶体管的漏极与存储电容第一端连接;

[0015] 第二薄膜晶体管的源极与驱动薄膜晶体管的漏极连接,第二薄膜晶体管的栅极与第一扫描信号输入端连接,第二薄膜晶体管的漏极与存储电容第二端连接。

[0016] 优选的,所述补偿跳变单元,分别与数据线、第二扫描信号输入端以及存储电容的第一端连接。

[0017] 优选的,所述补偿跳变单元包括:

[0018] 第三薄膜晶体管;

[0019] 第三薄膜晶体管的源极与数据线连接,第三薄膜晶体管的栅极与第二扫描信号输入端连接,第三薄膜晶体管的漏极与存储电容第一端连接。

[0020] 优选的,所述像素电路还包括:

[0021] 用于在充电阶段之前的重置阶段,控制存储电容第二端电位为第二电平信号输入端输入信号的电位的重置单元;

[0022] 重置单元分别与第二电平信号输入端、第三扫描信号输入端以及存储电容第二端连接。

[0023] 优选的,所述重置单元包括:

[0024] 第四薄膜晶体管;

[0025] 第四薄膜晶体管的源极与第二电平信号输入端连接,第四薄膜晶体管的栅极与第三扫描信号输入端连接,第四薄膜晶体管的漏极与存储电容第二端连接。

[0026] 优选的,所述像素电路还包括:

[0027] 用于在充电阶段将第一电平信号输入端输入的信号传输至驱动薄膜晶体管,以使所述信号经过驱动薄膜晶体管传输至充电单元,以及在发光阶段将第一电平信号输入端输入的信号传输至驱动薄膜晶体管,以使所述信号经过驱动薄膜晶体管传输至发光单元的控制单元;

[0028] 控制单元分别与第一电平信号输入端、控制信号输入端以及驱动薄膜晶体管连接。

[0029] 优选的,所述控制单元包括:

[0030] 第五薄膜晶体管;

[0031] 第五薄膜晶体管的源极与第一电平信号输入端连接,第五薄膜晶体管的栅极与控制信号输入端连接,第五薄膜晶体管的漏极与驱动薄膜晶体管的源极连接。

[0032] 优选的,所述发光单元包括:

[0033] 第六薄膜晶体管以及有机发光二极管;其中:

[0034] 第六薄膜晶体管的源极分别与驱动薄膜晶体管的漏极连接,第六薄膜晶体管的栅极与第二扫描信号输入端连接,第六薄膜晶体管的漏极与有机发光二极管的阳极连接;

[0035] 有机发光二极管的阴极与第二电平信号输入端连接。

- [0036] 优选的,所述薄膜晶体管为 P 型薄膜晶体管;
- [0037] 第一电平信号输入端输入的信号为高电平信号;
- [0038] 第二电平信号输入端输入的信号为低电平信号。
- [0039] 本发明实施例还提供了像素驱动方法,用于驱动上述本发明实施例提供的像素电流,该方法包括:
- [0040] 在充电阶段,控制存储电容第一端的电位为第二电平信号输入端输入信号的电位,控制存储电容第二端的电位为第一电平信号输入端输入信号的电位和驱动薄膜晶体管阈值电压之间差值;
- [0041] 在所述充电阶段之后的补偿跳变阶段,控制存储电容第一端的电位为数据电压,使存储电容第二端电压跳变为数据电压,与所述第一电平信号输入端输入信号的电位和驱动薄膜晶体管阈值电压之间差值的和,以便发光单元在补偿跳变阶段之后的发光阶段,利用所述数据电压进行发光。
- [0042] 优选的,所述方法还包括:
- [0043] 在充电阶段之前的重置阶段,控制存储电容第二端电位为第二电平信号输入端输入信号的电位。
- [0044] 优选的,所述充电阶段还包括:
- [0045] 将第一电平信号输入端输入的信号传输至驱动薄膜晶体管,以使所述信号经过驱动薄膜晶体管传输至存储电容第二端;
- [0046] 所述发光阶段还包括:
- [0047] 将第一电平信号输入端输入的信号传输至驱动薄膜晶体管,以使所述信号经过驱动薄膜晶体管传输至发光单元。
- [0048] 优选的,在重置阶段,第三扫描信号输入端输入低电平信号,重置单元处于导通状态,第一、二扫描信号输入端和控制信号输入端输入高电平信号,充电单元、补偿跳变单元、发光单元和控制单元处于截止状态;
- [0049] 在充电阶段,控制信号输入端和第一扫描信号输入端输入低电平信号,控制单元和充电单元处于导通状态,第二、三扫描信号输入端输入高电平信号,重置单元、补偿跳变单元和发光单元处于截止状态;
- [0050] 在补偿跳变阶段,第二扫描信号输入端输入低电平信号,补偿跳变单元和发光单元处于导通状态,第一、三扫描信号输入端和控制信号输入端输入高电平信号,重置单元、充电单元和控制单元处于截止状态;
- [0051] 在发光阶段,第二扫描信号输入端和控制信号输入端输入低电平信号,控制单元、补偿跳变单元和发光单元处于导通状态,第一、三扫描信号输入端输入高电平信号,重置单元和充电单元处于截止状态。
- [0052] 优选的,在充电阶段和补偿跳变阶段,数据线传输信号的电位为负电压,在重置阶段和发光阶段,数据线传输信号的电位为正电压。
- [0053] 本发明实施例还提供了一种有机发光显示面板,包括上述本发明实施例提供的像素电路。
- [0054] 本发明实施例还提供了一种显示装置,包括上述本发明实施例提供的有机发光显示面板。

[0055] 从以上所述可以看出,本发明实施例提供的像素电路及其驱动方法、有机发光显示面板及显示装置,通过设置用于在充电阶段,控制存储电容第一端的电位为第二电平信号输入端输入信号的电位,控制存储电容第二端的电位为第一电平信号输入端输入信号的电位和驱动薄膜晶体管阈值电压之间差值的充电单元;用于在所述充电阶段之后的补偿跳变阶段,控制存储电容第一端的电位为数据电压,使存储电容第二端电压跳变为数据电压,与所述第一电平信号输入端输入信号的电位和驱动薄膜晶体管阈值电压之间差值的和,以便发光单元在补偿跳变阶段之后的发光阶段,利用所述数据电压进行发光的补偿跳变单元。可以消除驱动薄膜晶体管的阈值电压对发光驱动电流的影响,从而改善有机发光显示面板亮度的均匀性,提高显示装置的图像显示效果。

附图说明

- [0056] 图 1 为现有技术示意图。
[0057] 图 2 为本发明实施例提供的像素电路示意图一;
[0058] 图 3 为本发明实施例提供的像素电路示意图二;
[0059] 图 4 为本发明实施例提供的像素电路示意图三;
[0060] 图 5 为本发明实施例提供的像素电路示意图四;
[0061] 图 6 为本发明实施例提供的像素电路示意图五;
[0062] 图 7 为本发明实施例提供的像素电路示意图六;
[0063] 图 8 为本发明实施例提供的像素电路示意图七;
[0064] 图 9 为本发明实施例提供的像素驱动方法流程示意图;
[0065] 图 10 为本发明实施例提供的信号时序示意图;
[0066] 图 11 为本发明实施例提供的像素电路状态示意图一;
[0067] 图 12 为本发明实施例提供的像素电路状态示意图二;
[0068] 图 13 为本发明实施例提供的像素电路状态示意图三;
[0069] 图 14 为本发明实施例提供的像素电路状态示意图四。

具体实施方式

[0070] 为使本发明实施例的目的、技术方案和优点更加清楚,下面将结合本发明实施例的附图,对本发明实施例的技术方案进行清楚、完整地描述。显然,所描述的实施例是本发明的一部分实施例,而不是全部的实施例。基于所描述的本发明的实施例,本领域普通技术人员所获得的所有其他实施例,都属于本发明保护的范围。

[0071] 除非另作定义,此处使用的技术术语或者科学术语应当为本发明所属领域内具有一般技能的人士所理解的通常意义。本发明专利申请说明书以及权利要求书中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性,而只是用来区分不同的组成部分。同样,“一个”或者“一”等类似词语也不表示数量限制,而是表示存在至少一个。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接,而是可以包括电性的连接,不管是直接的还是间接的。“上”、“下”、“左”、“右”等仅用于表示相对位置关系,当被描述对象的绝对位置改变后,则该相对位置关系也相应地改变。

[0072] 本发明实施例提供了一种像素电路,如附图 2 所示,包括存储电容 Cs、驱动薄膜晶

晶体管 DTFT 以及发光单元 1, 其中, 驱动薄膜晶体管 DTFT 源极连接第一电平信号输入端, 驱动薄膜晶体管 DTFT 栅极连接存储电容 C_s 第二端, 驱动薄膜晶体管 DTFT 漏极连接发光单元 1;

[0073] 所述像素电路还包括:

[0074] 用于在充电阶段, 控制存储电容 C_s 第一端的电位为第二电平信号输入端输入信号的电位, 控制存储电容 C_s 第二端的电位为第一电平信号输入端输入信号的电位和驱动薄膜晶体管 DTFT 阈值电压 V_{th} 之间差值的充电单元 2;

[0075] 用于在充电阶段之后的补偿跳变阶段, 控制存储电容 C_s 第一端的电位为数据电压 V_{data} , 使存储电容 C_s 第二端电压跳变为数据电压 V_{data} , 与第二电平信号输入端输入信号的电位和驱动薄膜晶体管 DTFT 阈值电压 V_{th} 之间差值的和, 以便发光单元 1 在补偿跳变阶段之后的发光阶段, 利用数据电压 V_{data} 进行发光的补偿跳变单元 3。

[0076] 本发明实施例所提供的像素电路, 可以使有机发光二极管 (OLED) 的驱动电流 I_{OLED} 不受驱动晶体管阈值电压 V_{th} 的影响, 从而使有机发光显示面板中不同像素单元内的 OLED 驱动电流一致, 可改善有机发光显示面板亮度的均匀性, 提高显示装置的图像显示效果。

[0077] 本发明实施例中, 所涉及的第一电平信号输入端输入的信号, 具体可为高电平信号, 例如 V_{dd} 等。

[0078] 而本发明实施例中, 第二电平信号输入端输入的信号具体可为低电平信号, 也可以使第二电平信号输入端直接与地连接, 从而使第二电平信号输入端输入零电位信号。

[0079] 那么, 上述存储电容 C_s 第二端在充电阶段的电位即可为 $V_{dd}-V_{th}$, 在补偿跳阶段的电位为 $V_{dd}-V_{th}+V_{data}$ 。

[0080] 本发明实施例中, 如附图 2 所示, 充电单元 2 具体可分别与与第一电平信号输入端、第一扫描信号输入端 Scan1、驱动薄膜晶体管 DTFT 的漏极、存储电容 C_s 的第一端 (节点 A) 和第二端 (节点 B) 连接。

[0081] 在一具体实施例中, 如附图 3 所示, 充电单元 2 具体可以包括:

[0082] 第一薄膜晶体管 T1 和第二薄膜晶体管 T2; 其中:

[0083] 第一薄膜晶体管 T1 的源极与第二电平信号输入端连接, 第一薄膜晶体管 T1 的栅极与第一扫描信号输入端 Scan1 连接, 第一薄膜晶体管 T1 的漏极与存储电容 C_s 第一端连接;

[0084] 第二薄膜晶体管 T2 的源极与驱动薄膜晶体管 DTFT 的漏极连接, 第二薄膜晶体管 T2 的栅极与第一扫描信号输入端 Scan1 连接, 第二薄膜晶体管 T2 的漏极与存储电容 C_s 第二端连接。

[0085] 在充电阶段, 第一薄膜晶体管 T1 和第二薄膜晶体管 T2 在第一扫描信号输入端输入的第一扫描信号 V_{scan1} 的控制下处于导通状态, 则第一薄膜晶体管 T1 将第一电平信号输入端输入信号传输至存储电容 C_s 第一端即节点 A, 从而使节点 A 的电位为第一电平信号输入端输入信号的电位, 例如零, 而第二薄膜晶体管 T2 将第二电平信号输入端输入信号, 例如 V_{dd} 传输存储电容 C_s 第二端即节点 B (在充电阶段, 驱动晶体管 DTFT 处于导通状态), 从而为节点 B 充电, 直至节点 B 的电位为 $V_{dd}-V_{th}$ 。此时, 由于节点 A 的电位具体可为零, 因此, 存储电容 C_s 两端即节点 A、B 间的压差为 $(V_{dd}-V_{th})$ 。

[0086] 本发明实施例中, 如附图 2 所示, 所述补偿跳变单元 3, 分别与数据线、第二扫描信

号输入端 Scan2 以及存储电容 Cs 的第一端连接。

[0087] 在一具体实施例中,如附图 3 所示,补偿跳变单元 3 具体可以包括:

[0088] 第三薄膜晶体管 T3;

[0089] 第三薄膜晶体管 T3 的源极与数据线连接,第三薄膜晶体管 T3 的栅极与第二扫描信号输入端 Scan2 连接,第三薄膜晶体管 T3 的漏极与存储电容 Cs 第一端连接。

[0090] 在补偿跳变阶段,第三薄膜晶体管 T3 在第二扫描信号输入端输入的第二扫描信号 V_{scan2} 的控制下处于导通状态,从而将数据线所传输的信号传输至存储电容 Cs 第一端,由于存储电容 Cs 第一端的电位为第二电平信号输入端输入信号的电位,如零,从而使存储电容 Cs 第一端的电位由 0 变为 V_{data} 。

[0091] 由于在补偿跳变阶段,存储电容 Cs 第二端即节点 B 为浮接状态,因此要维持存储电容 Cs 两端即节点 A、B 原来的压差 ($V_{dd}-V_{th}$),那么在节点 A 的电位 V_{data} 的情况下,节点 B 的电位会发生等压跳变,即节点 B 的电位跳变为 $V_{dd}-V_{th}+V_{data}$,并维持该电位不变,以为后续的发光阶段作准备。

[0092] 在本发明的一个具体实施例中,为了确保存储电容 Cs 第二端(即节点 B)的电位在充电阶段为第一电平信号输入端输入信号 V_{dd} 的电位和驱动薄膜晶体管 DTFT 阈值电压 V_{th} 之间的差值,可在充电阶段之前的重置阶段,对存储电容 Cs 第二端进行放电重置操作。

[0093] 因此,本发明实施例所提供的像素电路,如附图 4 所示,具体还可以包括:

[0094] 用于在充电阶段之前的重置阶段,控制存储电容 Cs 第二端电位为第二电平信号输入端输入信号的电位的重置单元 4。

[0095] 具体的,如附图 4 所示,重置单元 4 分别与第二电平信号输入端、第三扫描信号输入端 Scan3 以及存储电容 Cs 第二端连接。

[0096] 在一具体实施例中,如附图 5 所示,重置单元 4 具体可以包括:

[0097] 第四薄膜晶体管 T4;

[0098] 第四薄膜晶体管 T4 的源极与第二电平信号输入端连接,第四薄膜晶体管 T4 的栅极与第三扫描信号输入端 Scan3 连接,第四薄膜晶体管 T4 的漏极与存储电容 Cs 第二端连接。

[0099] 由于第一电平信号输入端输入信号的电位具体可为零,因此,在重置阶段可使存储电容 Cs 第二端的电位重置归零。

[0100] 并且,存储电容 Cs 第二端电位重置归零,还可使驱动薄膜晶体管 DTFT 处于导通状态,直至在充电阶段,从而在充电阶段使第一电平信号输入端输入的信号(例如 V_{dd})可以经过驱动薄膜晶体管 DTFT 传输至充电单元 2(具体可为第二薄膜晶体管 T2 的源极),以便充电单元 2 在充电阶段利用第一电平信号输入端输入的信号(例如 V_{dd}),将存储电容 Cs 第二端充电至 $V_{dd}-V_{th}$ 。

[0101] 本发明实施例中,为了实现对第二电平信号输入端输入信号的控制,如附图 6 所示,像素电路具体还可以包括:

[0102] 用于在充电阶段将第一电平信号输入端输入的信号传输至驱动薄膜晶体管 DTFT,以使所述信号经过驱动薄膜晶体管 DTFT 传输至充电单元,以及在发光阶段将第一电平信号输入端输入的信号传输至驱动薄膜晶体管 DTFT,以使所述信号经过驱动薄膜晶体管 DTFT 传输至发光单元 1 的控制单元 5。

[0103] 具体的,如附图 6 所示,控制单元 5 可分别与第二电平信号输入端、控制信号输入端 EM 以及驱动薄膜晶体管 DTFT 连接。

[0104] 在一具体实施例中,如附图 7 所示,控制单元 5 具体可以包括:

[0105] 第五薄膜晶体管 T5;

[0106] 第五薄膜晶体管 T5 的源极与第二电平信号输入端连接,第五薄膜晶体管 T5 的栅极与控制信号输入端 EM 连接,第五薄膜晶体管 T5 的漏极与驱动薄膜晶体管 DTFT 的源极连接。

[0107] 需要说明的是,本发明实施例中,控制单元 5 可为可选器件,在本发明的其他实施例中,可通过控制第二电平信号的输入时序,以实现并替代控制单元 5 的作用。

[0108] 本发明实施例中,如附图 8 所示,发光单元 1 具体可以包括:

[0109] 第六薄膜晶体管 T6 以及有机发光二极管 OLED;其中:

[0110] 第六薄膜晶体管 T6 的源极分别与驱动薄膜晶体管 DTFT 的漏极,第六薄膜晶体管 T6 的栅极与第二扫描信号输入端 Scan2 连接,第六薄膜晶体管 T6 的漏极与有机发光二极管 OLED 的阳极连接;

[0111] 有机发光二极管 OLED 的阴极与第二电平信号输入端连接。

[0112] 由于在发光阶段,控制单元以及第六薄膜晶体管均处于导通状态,因此,第二电平信号输入端输入的信号如 V_{dd} 可以传输至驱动薄膜晶体管 DTFT 的源极,从而使驱动薄膜晶体管的栅源电压 $V_{GS} = V_{dd} - (V_{dd} - V_{th} + V_{data})$ 。

[0113] 由驱动薄膜晶体管 DTFT 饱和电流公式可以得到:

$$[0114] \quad I_{OLED} = K(V_{GS} - V_{th})^2 = K[V_{dd} - (V_{dd} - V_{th} + V_{data}) - V_{th}]^2 = K(V_{data})^2$$

[0115] 其中, V_{GS} 为驱动薄膜晶体管 DTFT 栅源电压, K 为与驱动薄膜晶体管 DTFT 生产工艺和驱动设计有关的常数。

[0116] 通过上述计算结果可以看出,本发明实施例所提供的像素电路,可以使有机发光二极管 OLED 的驱动电流与驱动薄膜晶体管 DTFT 的阈值电压 V_{th} 无关,而只取决于数据电压 V_{data} ,因此,本发明实施例通过的像素电路可以消除驱动薄膜晶体管的阈值电压对发光驱动电流的影响,从而改善有机发光显示面板亮度的均匀性,提高显示装置的图像显示效果。

[0117] 在本发明一可选实施例中,上述本发明实施例所涉及的薄膜晶体管,包括第一薄膜晶体管 T1 至第六薄膜晶体管 T6,以及驱动薄膜晶体管 DTFT,具体均可为 P 型晶体管,且上述晶体管中的源、漏极可互换。

[0118] 那么,为了使 P 型的驱动薄膜晶体管 DTFT 在发光阶段处于导通状态,本发明实施例中所涉及的数据电压 V_{data} 具体可为负电压,从而使计算公式 $V_{dd} - V_{th} + V_{data}$ 的值为负值,使 P 型的驱动薄膜晶体管 DTFT 在发光阶段为导通状态,以便有机发光二极管 (OLED) 的驱动电流 I_{OLED} 经过驱动薄膜晶体管 DTFT 传输至有机发光二极管 OLED,以使有机发光二极管 OLED 发光。

[0119] 本发明实施例还提供了一种像素驱动方法,用于驱动上述本发明实施例提供的像素电路,如附图 9 所示,该方法具体可以包括:

[0120] 在充电阶段,控制存储电容 C_s 第一端的电位为第一电平信号输入端输入信号的电位,控制存储电容 C_s 第二端的电位为第二电平信号输入端输入信号的电位和驱动薄膜晶体管 DTFT 阈值电压 V_{th} 之间差值;

[0121] 在所述充电阶段之后的补偿跳变阶段,控制存储电容 C_s 第一端的电位为数据电压 V_{data} ,使存储电容 C_s 第二端电压跳变为数据电压 V_{data} ,与所述第二电平信号输入端输入信号的电位和驱动薄膜晶体管 DTFT 阈值电压 V_{th} 之间差值的和,以便发光单元 1 在补偿跳变阶段之后的发光阶段,利用所述数据电压 V_{data} 进行发光。

[0122] 本发明实施例所提供的像素电路,可以使有机发光二极管 (OLED) 的驱动电流 I_{OLED} 不受驱动晶体管阈值电压 V_{th} 的影响,从而使有机发光显示面板中不同像素单元内的 OLED 驱动电流一致,可改善有机发光显示面板亮度的均匀性,提高显示装置的图像显示效果。

[0123] 本发明实施例中,所涉及的第一电平信号输入端输入的信号,具体可为高电平信号,例如 V_{dd} 等。

[0124] 而本发明实施例中,第二电平信号输入端输入的信号具体可为低电平信号,也可以使第二电平信号输入端直接与地连接,从而使第二电平信号输入端输入零电位信号。

[0125] 那么,上述存储电容 C_s 第二端在充电阶段的电位即可为 $V_{dd}-V_{th}$,在补偿跳变阶段的电位为 $V_{dd}-V_{th}+V_{data}$ 。

[0126] 在一具体实施例中,所述方法还可以包括:

[0127] 在充电阶段之前的重置阶段,控制存储电容 C_s 第二端电位为第一电平信号输入端输入信号的电位。

[0128] 在一具体实施例中,所述充电阶段具体还可以包括:

[0129] 将第二电平信号输入端输入的信号传输至驱动薄膜晶体管 DTFT,以使所述信号经过驱动薄膜晶体管 DTFT 传输至存储电容 C_s 第二端;

[0130] 在一具体实施例中,所述发光阶段具体还可以包括:

[0131] 将第二电平信号输入端输入的信号传输至驱动薄膜晶体管 DTFT,以使所述信号经过驱动薄膜晶体管 DTFT 传输至发光单元 1。

[0132] 下面,对本发明实施例提供的像素驱动方法的一个具体实施例的实现过程进行详细的描述。

[0133] 该实施例中,本发明实施例提供的像素驱动方法具体可应用于如附图 8 所示的像素电路中,且该电路中,所有的薄膜晶体管均为 P 型薄膜晶体管,第一电平信号输入端输入的信号为 V_{dd} ,第二电平信号输入端连接地。该实施例所涉及的信号输入时序图可如附图 10 所示。

[0134] 该实施例的具体实现过程可以包括:

[0135] 在重置阶段(附图 10 中 1 阶段),第三扫描信号输入端 Scan3 输入低电平信号,重置单元 4 处于导通状态,即第四薄膜晶体管 T4 处于导通状态,第一扫描信号输入端 Scan1、第二扫描信号输入端 Scan2 和控制信号输入端 EM 输入高电平信号,发光单元 1、充电单元 2、补偿跳变单元 3 和控制单元 5 处于截止状态,即第一薄膜晶体管 T1、第二薄膜晶体管 T2、第三薄膜晶体管 T3、第五薄膜晶体管 T5 和第六薄膜晶体管 T6 处于截止状态,此阶段中像素电路的状态示意图可如附图 11 所示。

[0136] 由于在重置阶段,第四薄膜晶体管 T4 导通,因此,将存储电容 C_s 第二端即节点 B 重置接地,节点 B 的电位为 0V,从而实现将节点 B 之前的电压信号进行重置。

[0137] 在充电阶段(附图 10 中 2 阶段),控制信号输入端 EM 和第一扫描信号输入端 Scan1 输入低电平信号,控制单元 5 和充电单元 2 处于导通状态,即第一薄膜晶体管 T1、第

二薄膜晶体管 T2 和第五薄膜晶体管 T5 处于导通状态,第二扫描信号输入端 Scan2、第三扫描信号输入端 Scan3 输入高电平信号,重置单元 4、补偿跳变单元 3 和发光单元 1 处于截止状态,即第三薄膜晶体管 T3、第四薄膜晶体管 T4 和第六薄膜晶体管 T6 处于截止状态,此阶段中像素电路的状态示意图可如附图 12 所示。

[0138] 由于在重置阶段节点 B 的电位已经接地,所以,在充电阶段,驱动薄膜晶体管 DTFT 处于导通状态,那么, V_{dd} 信号通过第五薄膜晶体管 T5 → 驱动薄膜晶体管 DTFT → 第二薄膜晶体管 T2,开始对节点 B 进行充电,一直将节点 B 充电至 $V_{dd}-V_{th}$ 为止(满足驱动薄膜晶体管 DTFT 栅源两极之间的压差为 V_{th}),在充电过程中,由于节点 A 的电位始终为零,所以当充电阶段结束之后,节点 B 的电位会一直维持在 $V_{dd}-V_{th}$ 。另外,由于在充电阶段第六薄膜晶体管 T6 始终处于关闭状态,使得电流不会通过有机发光二极管 OLED,从而可降低有机发光二极管 OLED 的寿命损耗,延长了有机发光二极管 OLED 的使用寿命。

[0139] 在补偿跳变阶段(附图 10 中 3 阶段),第二扫描信号输入端 Scan2 输入低电平信号,补偿跳变单元 3 和发光单元 1 处于导通状态,即第三薄膜晶体管 T3 和第六薄膜晶体管 T6 处于导通状态,第一扫描信号输入端 Scan1、第三扫描信号输入端 Scan3 和控制信号输入端 EM 输入高电平信号,重置单元 4、充电单元 2 和控制单元 5 处于截止状态,即第一薄膜晶体管 T1、第二薄膜晶体管 T2、第四薄膜晶体管 T4、第五薄膜晶体管 T5 处于截止状态,此阶段中像素电路的状态示意图可如附图 13 所示。

[0140] 由于在补偿跳变阶段第三薄膜晶体管 T3 处于导通状态,因此,节点 A 的电位由零跳变至 V_{data} ,而由于节点 B 为浮接状态,因此要维持存储电容 C_s 两端即节点 A、B 原来的压差 ($V_{dd}-V_{th}$),那么在节点 A 的电位 V_{data} 的情况下,节点 B 的电位会发生等压跳变,即节点 B 的电位跳变为 $V_{dd}-V_{th}+V_{data}$,并维持该电位不变,以为后续的发光阶段作准备。

[0141] 在发光阶段(附图 10 中 4 阶段),第二扫描信号输入端 Scan2 和控制信号输入端 EM 输入低电平信号,控制单元 5、补偿跳变单元 3 和发光单元 1 处于导通状态,即第三薄膜晶体管 T3、第五薄膜晶体管 T5 和第六薄膜晶体管 T6 处于导通状态;第一扫描信号输入端 Scan1 和第三扫描信号输入端 Scan3 输入高电平信号,重置单元 4 和充电单元 2 处于截止状态,即第一薄膜晶体管 T1、第二薄膜晶体管 T2 和第四薄膜晶体管 T4 处于截止状态,此阶段中像素电路的状态示意图可如附图 14 所示。

[0142] 由于在发光阶段,第一薄膜晶体管 T1 处于导通状态,因此,驱动薄膜晶体管 DTFT 源极的电位为 V_{dd} ,电流通过第一薄膜晶体管 T1 → 驱动薄膜晶体管 DTFT → 第六薄膜晶体管 T6,使得有机发光二极管 OLED 开始发光。

[0143] 由驱动薄膜晶体管 DTFT 饱和电流公式可以得到:

$$[0144] \quad I_{OLED} = K(V_{GS} - V_{th})^2 = K[V_{dd} - (V_{dd} - V_{th} + V_{data}) - V_{th}]^2 = K(V_{data})^2$$

[0145] 其中, V_{GS} 为驱动薄膜晶体管 DTFT 栅源电压, K 为与驱动薄膜晶体管 DTFT 生产工艺和驱动设计有关的常数。

[0146] 由上式中可以看到此时工作电流 I_{OLED} 已经不受驱动薄膜晶体管 DTFT 的阈值电压 V_{th} 的影响,而只与数据电压 V_{data} 有关,从而彻底解决了驱动薄膜晶体管 DTFT 由于工艺制程及长时间的操作造成阈值电压 V_{th} 漂移的问题,消除其对 I_{OLED} 的影响,保证不同像素单元内有机发光二极管 OLED 正常工作。从而改善有机发光显示面板亮度的均匀性,提高显示装置的图像显示效果。

[0147] 同时,从附图 10 中可以看出,本发明实施例中,在充电阶段和补偿跳变阶段,数据电压 V_{data} 为负电压,在重置阶段和发光阶段,数据电压 V_{data} 为正电压。

[0148] 基于本发明实施例提供的像素电路,本发明实施例还提供了一种有机发光显示面板,该有机发光显示面板具体可以包括上述本发明实施例提供的像素电路。

[0149] 本发明实施例还提供了一种显示装置,该显示装置具体可以包括上述本发明实施例提供的有机发光显示面板。

[0150] 该显示装置具体可以为液晶面板、液晶电视、液晶显示器、OLED 面板、OLED 显示器、等离子显示器或电子纸等显示装置。

[0151] 本发明所述的像素电路、有机发光显示面板与显示装置特别适合 LTPS(低温多晶硅技术)制程下的 GOA 电路需求,也可适用于非晶硅工艺下的 GOA 电路。

[0152] 本发明实施例提供的像素电路及其驱动方法、有机发光显示面板及显示装置,通过设置用于在充电阶段,控制存储电容第一端的电位为第二电平信号输入端输入信号的电位,控制存储电容第二端的电位为第一电平信号输入端输入信号的电位和驱动薄膜晶体管阈值电压之间差值的充电单元;用于在所述充电阶段之后的补偿跳变阶段,控制存储电容第一端的电位为数据电压,使存储电容第二端电压跳变为数据电压,与所述第一电平信号输入端输入信号的电位和驱动薄膜晶体管阈值电压之间差值的和,以便发光单元在补偿跳变阶段之后的发光阶段,利用所述数据电压进行发光的补偿跳变单元。可以消除驱动薄膜晶体管的阈值电压对发光驱动电流的影响,从而改善有机发光显示面板亮度的均匀性,提高显示装置的图像显示效果。

[0153] 同时,本发明实施例技术方案中,还可以避免电流长时间通过有机发光二极管 OLED,从而可降低有机发光二极管 OLED 的寿命损耗,延长了有机发光二极管 OLED 的使用寿命。

[0154] 需指出的是,本发明实施例所提供的像素电路可适用于非晶硅、多晶硅、氧化物等工艺的薄膜晶体管。同时,尽管上述实施例中,以单一采用 P 型薄膜晶体管为例进行了说明,然而,上述电路还可以轻易的改成采用单一的 N 型薄膜晶体管或 CMOS 管电路。而且,尽管上述实施例中以有源矩阵有机发光二极管为例进行了说明,然而本发明不限于使用有源矩阵有机发光二极管的显示装置,也可以应用于使用其他各种发光二极管的显示装置。

[0155] 以上所述仅是本发明的实施方式,应当指出,对于本技术领域的普通技术人员来说,在不脱离本发明原理的前提下,还可以作出若干改进和润饰,这些改进和润饰也应视为本发明的保护范围。

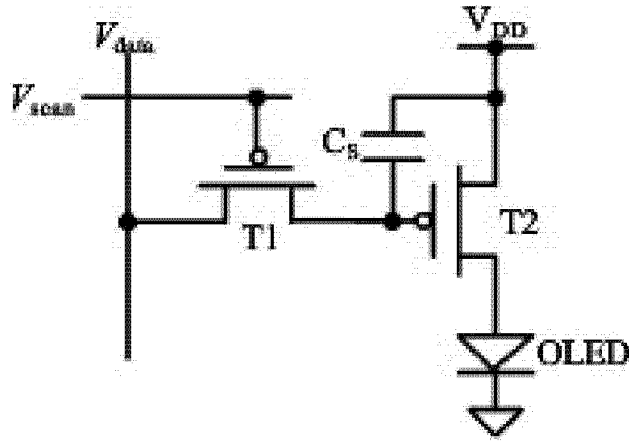


图 1

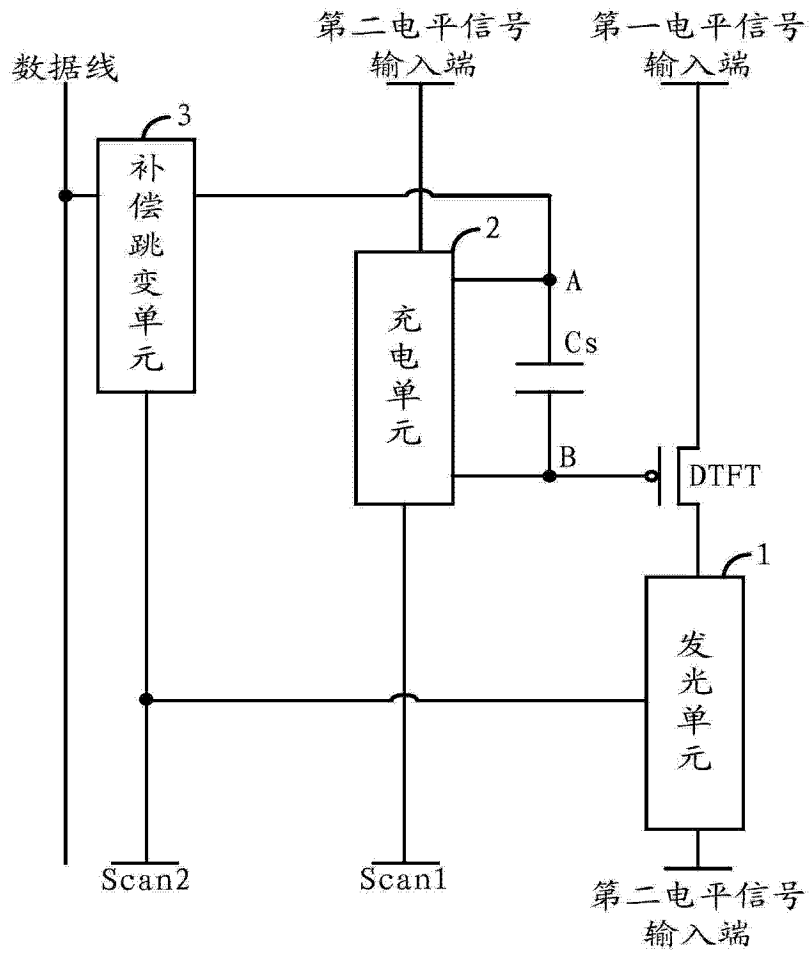


图 2

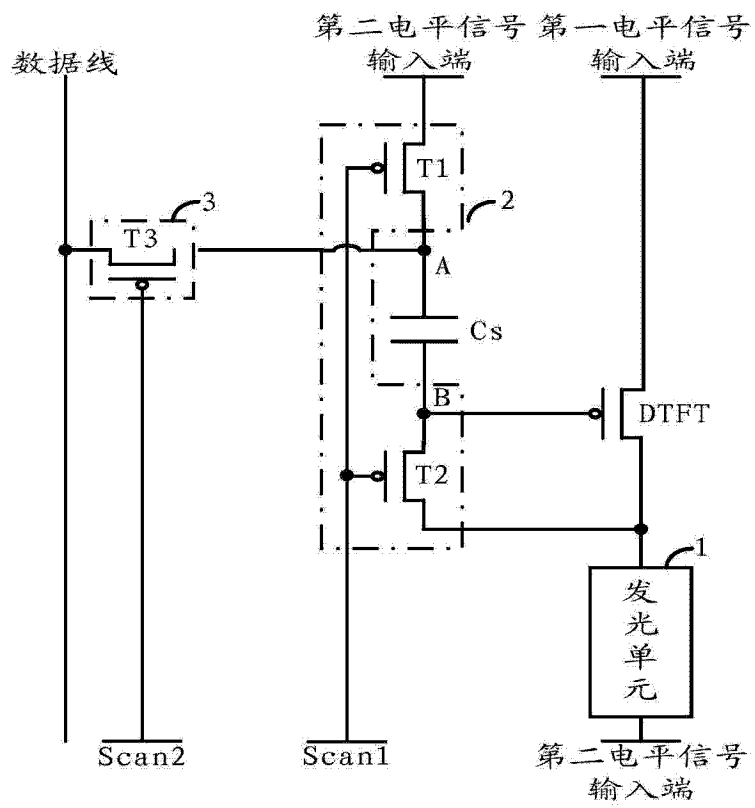


图 3

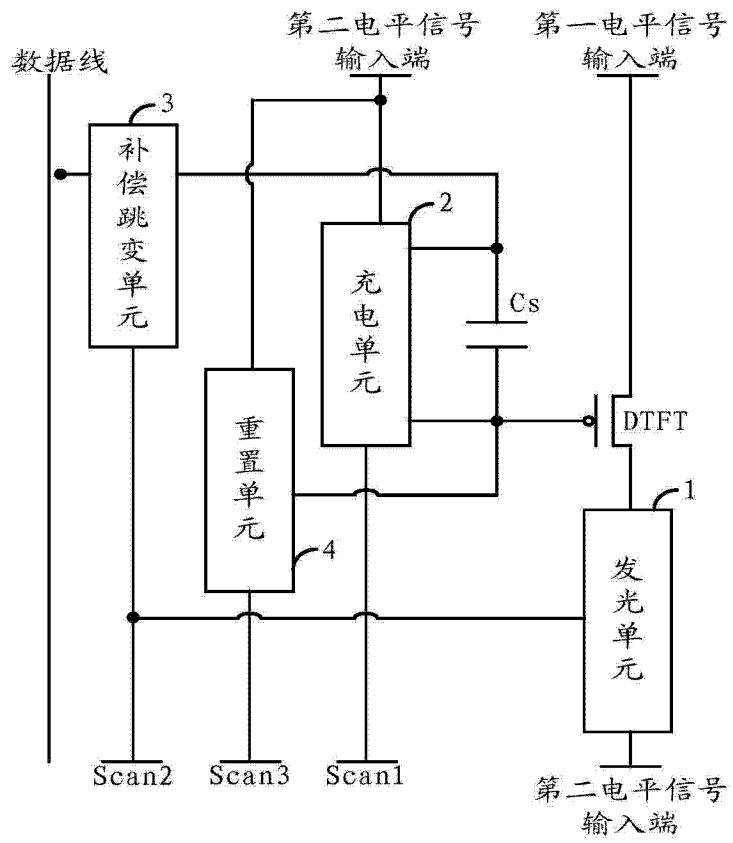


图 4

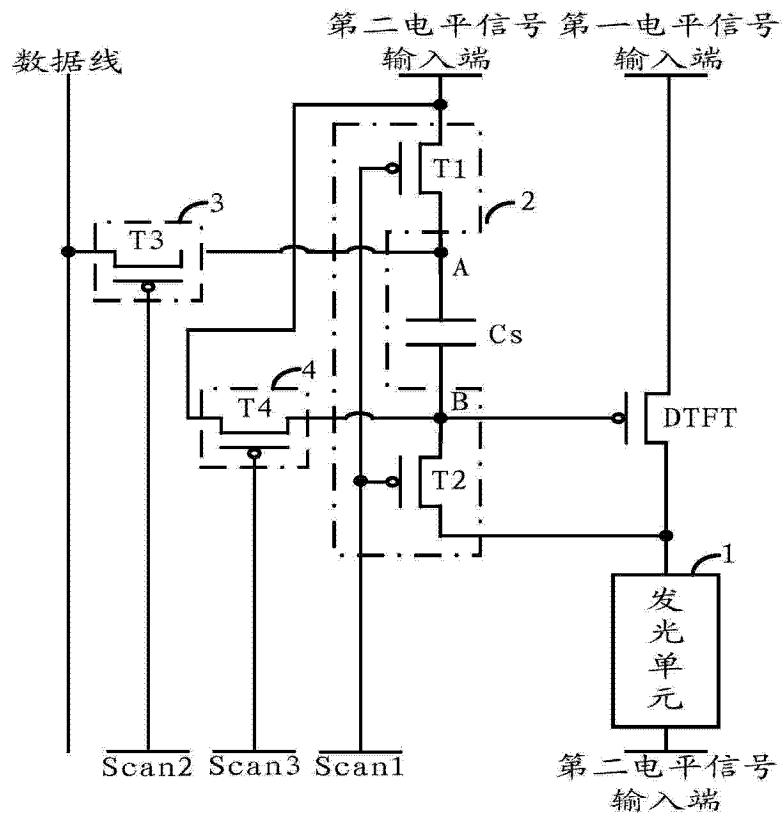


图 5

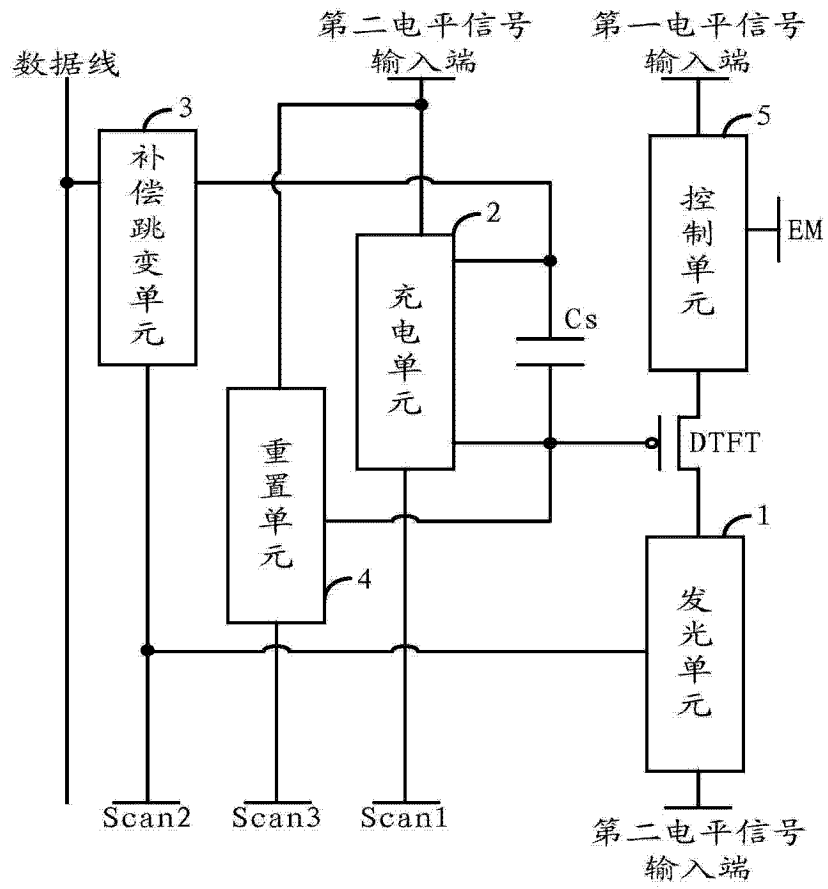


图 6

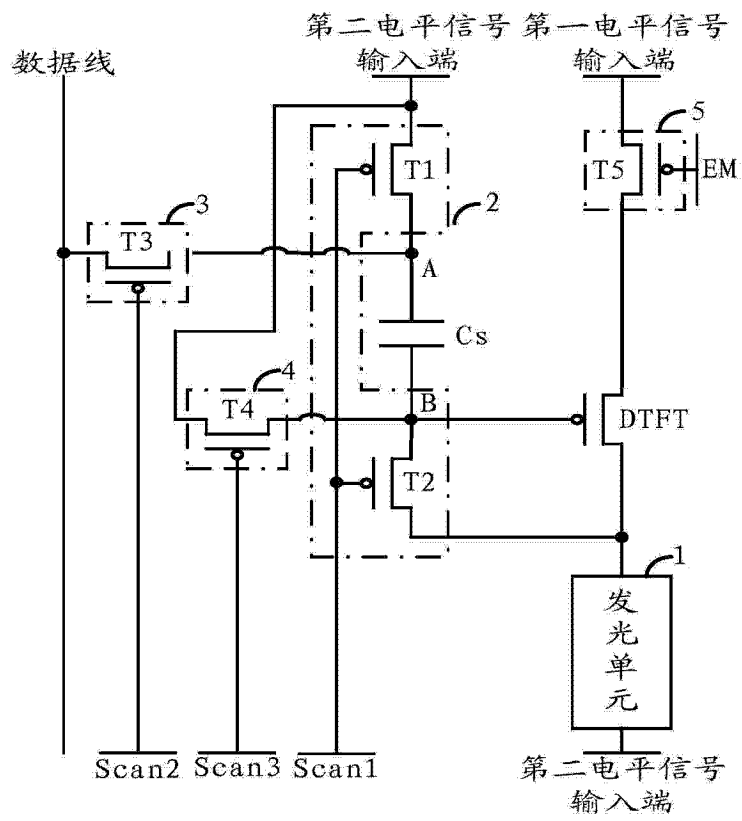


图 7

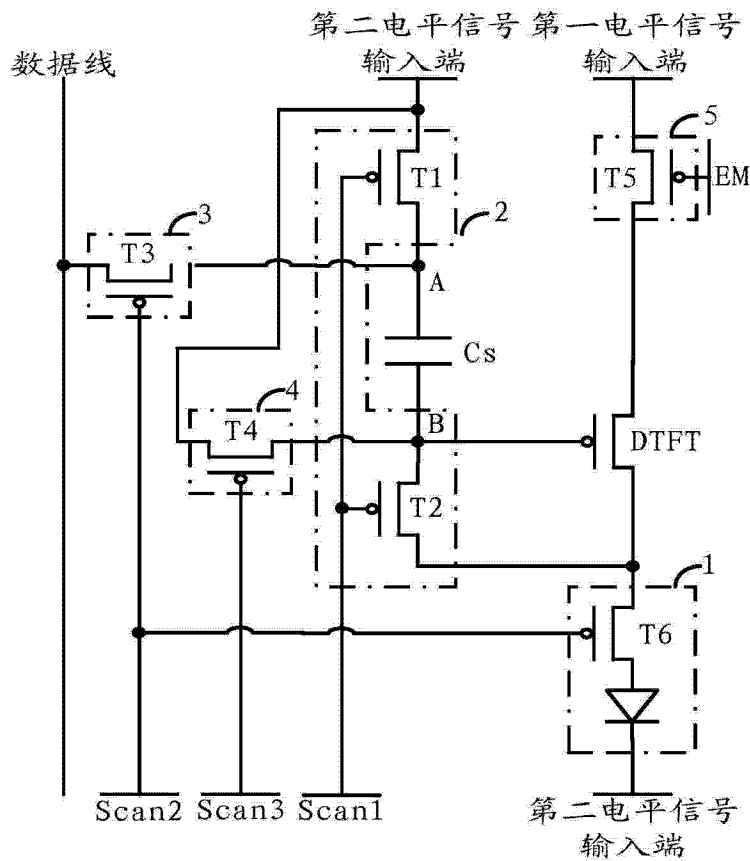


图 8

在充电阶段，控制存储电容第一端的电位为第一电平信号输入端输入信号的电位，控制存储电容第二端的电位为第二电平信号输入端输入信号的电位和驱动薄膜晶体管阈值电压之间差值

在所述充电阶段之后的补偿跳变阶段，控制存储电容第一端的电位为数据电压，使存储电容第二端电压跳变为数据电压，与所述第二电平信号输入端输入信号的电位和驱动薄膜晶体管阈值电压之间差值的和，以便发光单元在补偿跳变阶段之后的发光阶段，利用所述数据电压进行发光

图 9

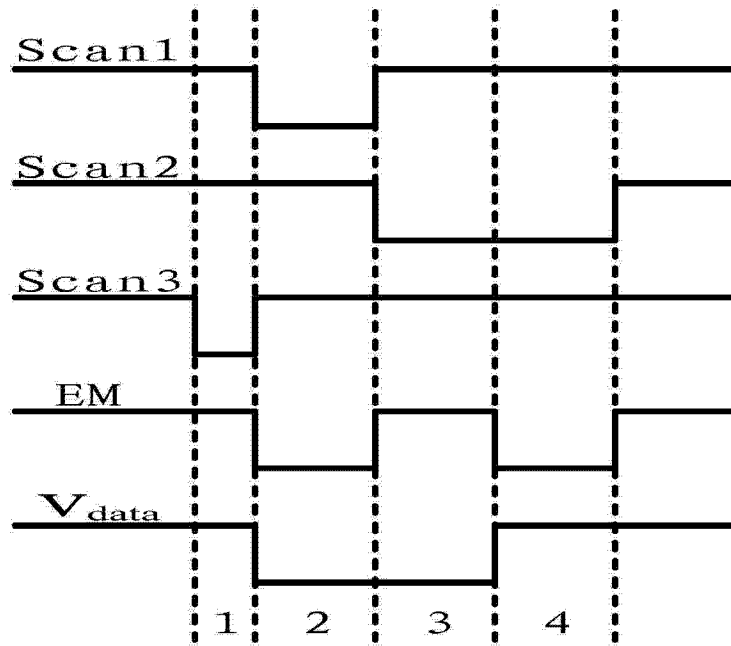


图 10

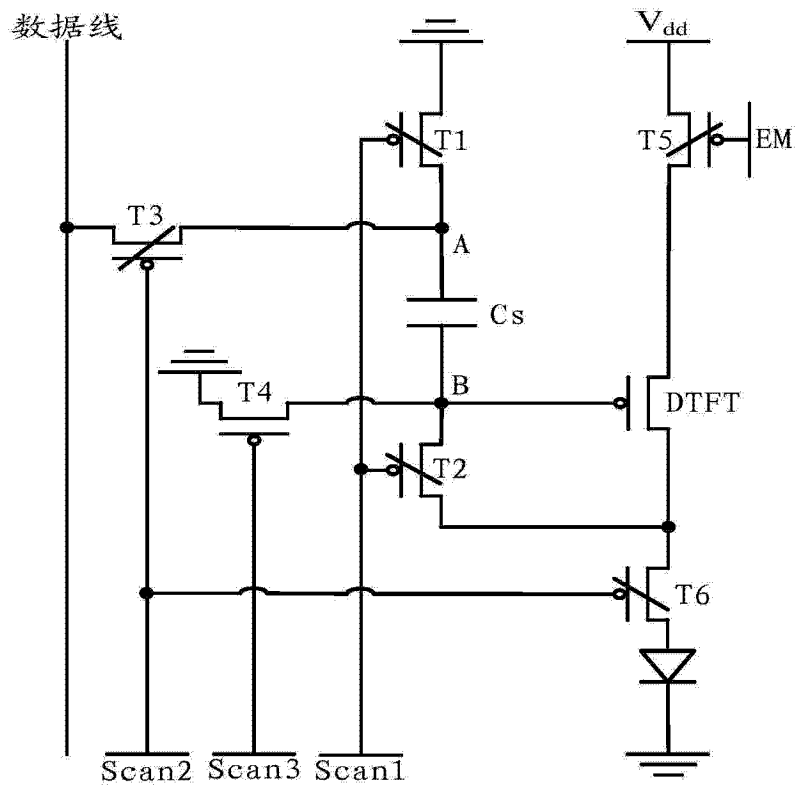


图 11

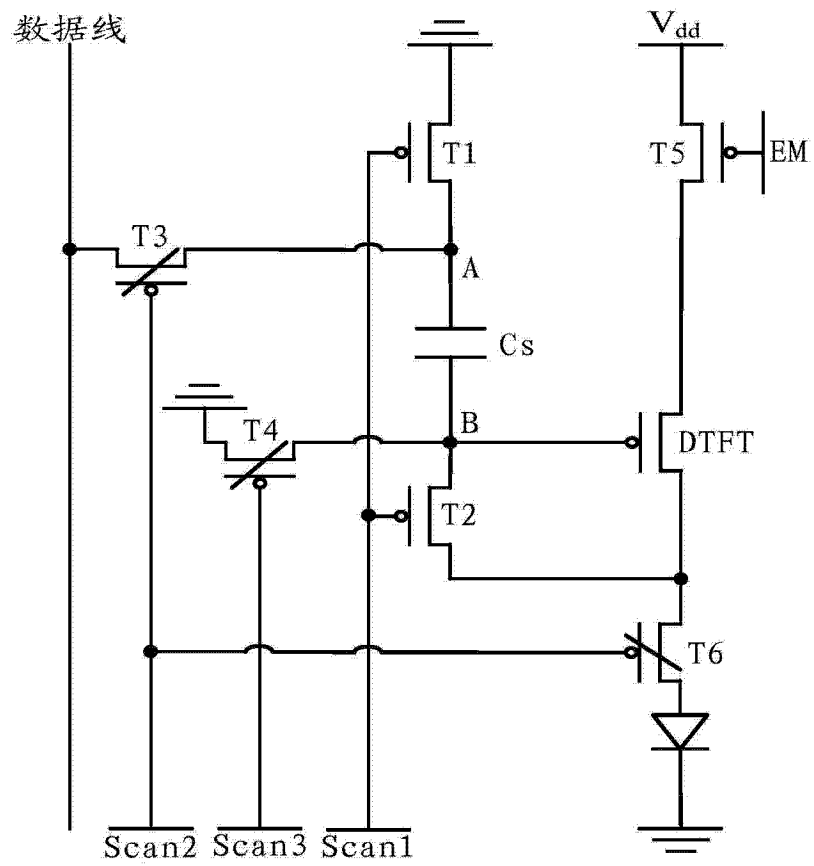


图 12

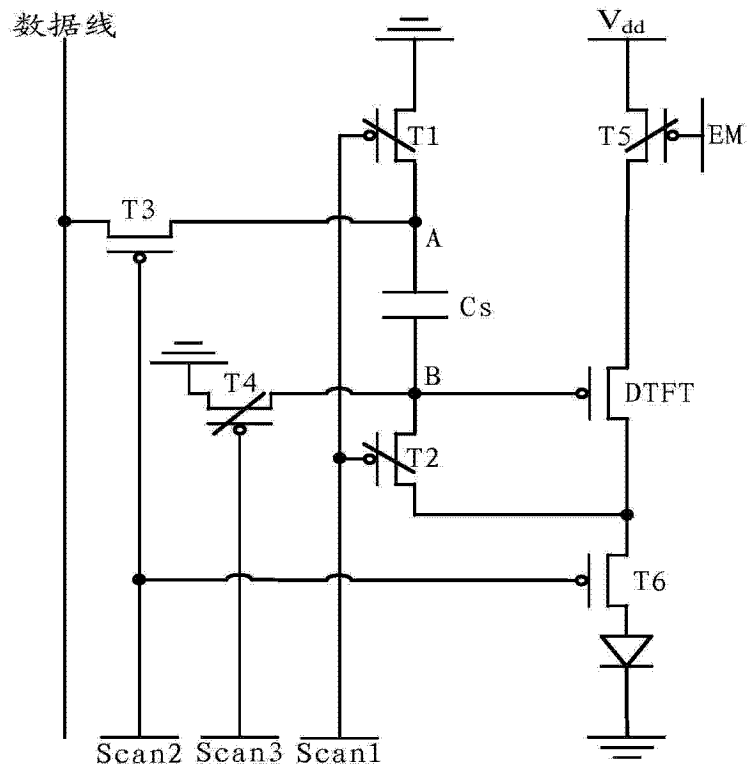


图 13

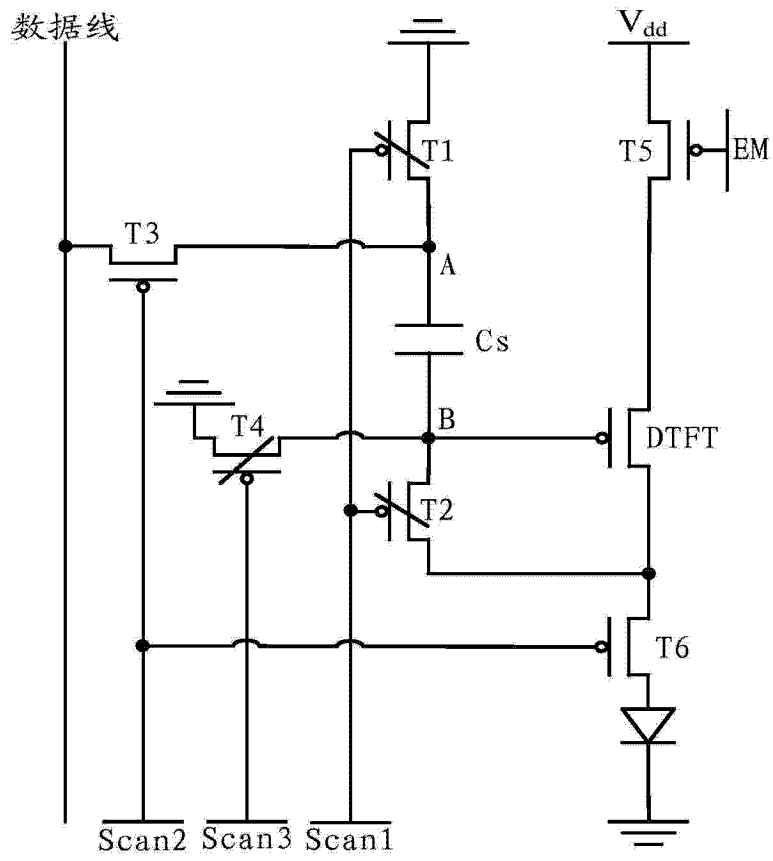


图 14

专利名称(译)	像素电路及其驱动方法、有机发光显示面板及显示装置		
公开(公告)号	CN104036725A	公开(公告)日	2014-09-10
申请号	CN201410234464.9	申请日	2014-05-29
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方光电科技有限公司		
[标]发明人	杨盛际 董学 王海生		
发明人	杨盛际 董学 王海生		
IPC分类号	G09G3/32 G09G3/3258		
CPC分类号	G09G3/3258 G09G3/3233 G09G3/3266 G09G2300/0426 G09G2300/0819 G09G2300/0861 G09G2310/0251 G09G2310/0262 G09G2310/061 G09G2320/0233 G09G2320/043 G09G2320/045 G09G2320/0626		
代理人(译)	许静 黄灿		
其他公开文献	CN104036725B		
外部链接	Espacenet SIPO		

摘要(译)

本发明实施例提供了一种像素电路及其驱动方法、有机发光显示面板及显示装置，通过设置用于在充电阶段，控制存储电容第一端的电位为第二电平信号输入端输入信号的电位，控制存储电容第二端的电位为第一电平信号输入端输入信号的电位和驱动薄膜晶体管阈值电压之间差值的充电单元；用于在所述充电阶段之后的补偿跳变阶段，控制存储电容第一端的电位为数据电压，使存储电容第二端电压跳变为数据电压，与所述第一电平信号输入端输入信号的电位和驱动薄膜晶体管阈值电压之间差值的和，以便发光单元在补偿跳变阶段之后的发光阶段，利用所述数据电压进行发光的补偿跳变单元。从而改善有机发光显示面板亮度的均匀性，提高显示装置的图像显示效果。

