



(12)发明专利

(10)授权公告号 CN 104022122 B

(45)授权公告日 2018.08.21

(21)申请号 201310481761.9

(22)申请日 2013.10.15

(65)同一申请的已公布的文献号

申请公布号 CN 104022122 A

(43)申请公布日 2014.09.03

(30)优先权数据

10-2013-0022444 2013.02.28 KR

(73)专利权人 三星显示有限公司

地址 韩国京畿道龙仁市

(72)发明人 高武郇 李一正 任忠烈 权度县

尹柱元 禹珉宇

(74)专利代理机构 北京铭硕知识产权代理有限公司

公司 11286

代理人 刘灿强 韩芳

(51)Int.Cl.

H01L 27/12(2006.01)

H01L 29/786(2006.01)

H01L 27/32(2006.01)

(56)对比文件

CN 1758311 A, 2006.04.12,

US 2007063936 A1, 2007.03.22,

US 2009128018 A1, 2009.05.21,

CN 102751311 A, 2012.10.24,

审查员 赵洋

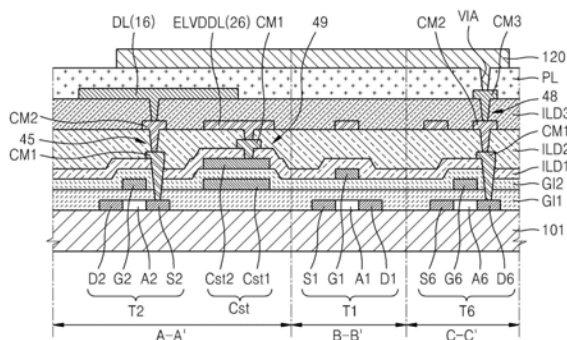
权利要求书3页 说明书9页 附图5页

(54)发明名称

薄膜晶体管阵列基底和包括该基底的有机发光显示设备

(57)摘要

提供了一种包括多个像素的薄膜晶体管阵列基底和一种包括该薄膜晶体管阵列基底的有机发光显示设备,每个像素包括:电容器,包括第一电极和位于第一电极上方的第二电极;数据线,沿着第一方向延伸,被构造为提供数据信号,位于电容器上方,并且与电容器的一部分叠置;以及驱动电压线,被构造为提供驱动电压,位于电容器和数据线之间,并且包括沿着第一方向延伸的第一线 and 沿着与第一方向基本垂直的第二方向延伸的第二线。



1. 一种包括多个像素的薄膜晶体管阵列基底,所述多个像素中的每个像素包括:
电容器,包括第一电极和位于第一电极上方的第二电极;
数据线,沿着第一方向延伸,被构造为提供数据信号,位于电容器上方,并且与电容器的一部分叠置;以及
驱动电压线,被构造为提供驱动电压,位于电容器和数据线之间的层并作为金属屏蔽件,并且包括沿着第一方向延伸的第一线和沿着与第一方向基本垂直的第二方向延伸的第二线。
2. 根据权利要求1所述的薄膜晶体管阵列基底,其中,电容器的第二电极通过接触孔电结合到驱动电压线。
3. 根据权利要求1所述的薄膜晶体管阵列基底,其中,驱动电压线具有网状结构。
4. 根据权利要求1所述的薄膜晶体管阵列基底,其中,驱动电压线的第一线结合到所述多个像素中在第一方向上彼此相邻的像素;以及
驱动电压线的第二线结合到所述多个像素中在第二方向上彼此相邻的像素。
5. 根据权利要求1所述的薄膜晶体管阵列基底,其中,驱动电压线的第二线完全覆盖电容器。
6. 根据权利要求1所述的薄膜晶体管阵列基底,所述薄膜晶体管阵列基底还包括:
堆叠在电容器和驱动电压线之间的第一层间绝缘层和第二层间绝缘层;以及
在驱动电压线和数据线之间的第三层间绝缘层。
7. 根据权利要求1所述的薄膜晶体管阵列基底,其中,所述多个像素中的每个像素还包括:
驱动薄膜晶体管,电结合在驱动电压线和发光装置之间;以及
开关薄膜晶体管,电结合在数据线和驱动薄膜晶体管之间。
8. 根据权利要求7所述的薄膜晶体管阵列基底,其中,驱动薄膜晶体管包括:
半导体层;
栅电极,结合到电容器的第一电极,位于半导体层的上方并与电容器的第二电极处于同一层;
源电极,电结合到驱动电压线;以及
漏电极,电结合到发光装置。
9. 根据权利要求7所述的薄膜晶体管阵列基底,其中,开关薄膜晶体管包括:
半导体层;
栅电极,位于半导体层的上方并与电容器的第一电极处于同一层,并且结合到沿着第二方向延伸的第一扫描线;
源电极,结合到数据线;以及
漏电极,结合到驱动薄膜晶体管。
10. 根据权利要求1所述的薄膜晶体管阵列基底,其中,所述多个像素中的每个像素还包括:
第一扫描线、第二扫描线和发射控制线,沿着第二方向延伸并与电容器的第一电极处于同一层;以及
初始化电压线,在驱动电压线和电容器的第二电极之间沿着第二方向延伸。

11. 一种包括多个像素的有机发光显示设备,所述多个像素中的每个像素包括:
第一薄膜晶体管,在基底上并且包括栅电极;
第二薄膜晶体管,在基底上并且包括栅电极;
电容器,包括:
第一电极,与第二薄膜晶体管的栅电极处于同一层;以及
第二电极,在第一电极上方并与第一薄膜晶体管的栅电极处于同一层;
数据线,被构造为提供数据信号,位于电容器的上方并与电容器的一部分叠置,数据线沿着第一方向延伸;以及
驱动电压线,位于电容器和数据线之间的层并且作为金属屏蔽件,并且被构造为提供驱动电压,驱动电压线包括沿着第一方向延伸的第一线和沿着与第一方向基本垂直的第二方向延伸的第二线。
12. 根据权利要求11所述的有机发光显示设备,其中,电容器的第二电极通过接触孔电结合到驱动电压线。
13. 根据权利要求11所述的有机发光显示设备,其中,驱动电压线具有网状结构。
14. 根据权利要求11所述的有机发光显示设备,其中,驱动电压线的第一线结合到所述多个像素中在第一方向上彼此相邻的像素;以及
驱动电压线的第二线结合到所述多个像素中在第二方向上彼此相邻的像素。
15. 根据权利要求11所述的有机发光显示设备,其中,驱动电压线的第二线完全覆盖电容器。
16. 根据权利要求11所述的有机发光显示设备,所述有机发光显示设备还包括:
堆叠在电容器和驱动电压线之间的第一层间绝缘层和第二层间绝缘层;以及
在驱动电压线和数据线之间的第三层间绝缘层。
17. 根据权利要求11所述的有机发光显示设备,其中,第一薄膜晶体管电结合在驱动电压线和发光装置之间;以及
第二薄膜晶体管结合在数据线和第一薄膜晶体管之间。
18. 根据权利要求17所述的有机发光显示设备,其中,第一薄膜晶体管还包括:
半导体层;
源电极,电结合到驱动电压线;以及
漏电极,电结合到发光装置;
其中,第一薄膜晶体管的栅电极位于半导体层的上方并与电容器的第二电极处于同一层,并且结合到电容器的第一电极。
19. 根据权利要求17所述的有机发光显示设备,其中,第二薄膜晶体管还包括:
半导体层;
源电极,结合到数据线;以及
漏电极,结合到第一薄膜晶体管;
其中,第二薄膜晶体管的栅电极位于半导体层的上方并与电容器的第一电极处于同一层,并且结合到沿着第二方向延伸的第一扫描线。
20. 根据权利要求11所述的有机发光显示设备,其中,所述多个像素中的每个像素还包括:

第一扫描线、第二扫描线和发射控制线,沿着第二方向延伸并与电容器的第一电极处于同一层;以及

初始化电压线,沿着第二方向延伸并且位于电容器的第二电极和驱动电压线之间。

薄膜晶体管阵列基底和包括该基底的有机发光显示设备

[0001] 本申请要求于2013年2月28日在韩国知识产权局提交的第10-2013-0022444号韩国专利申请的优先权和权益,该申请公开的内容通过引用被全部包含于此。

技术领域

[0002] 本发明实施例涉及一种薄膜晶体管阵列基底以及包括该薄膜晶体管阵列基底的有机发光显示设备。

背景技术

[0003] 有机发光显示设备是自发射的,并且与液晶显示设备不同,有机发光显示设备不需要诸如背光的单独的光源,因此相对地减小了厚度并减轻了重量。另外,有机发光显示设备具有包括低功耗、高亮度或快速响应时间等的优良的特性。

[0004] 有机发光显示设备包括:栅极线,位于基底上并且沿着一个方向延伸;数据线,延伸以与栅极线交叉;像素电路,电连接到每条栅极线和每条数据线;以及有机发光二极管(OLED),电连接到像素电路。然而,近来,需要具有高清晰度的有机发光显示设备,使得像素电路的可用空间减小。

发明内容

[0005] 本发明的实施例提供一种薄膜晶体管阵列基底以及包括该薄膜晶体管阵列基底的有机发光显示设备,通过该薄膜晶体管阵列基底,可以减小或防止由于数据线和电容器之间的耦合导致的串扰,并且/或者驱动电压线可以被设计为具有网状结构。

[0006] 根据本发明实施例的一方面,提供一种包括多个像素的薄膜晶体管阵列基底,所述多个像素中的每个像素包括:电容器,包括第一电极和位于第一电极上方的第二电极;数据线,沿着第一方向延伸,被构造为提供数据信号,位于电容器上方,并且与电容器的一部分叠置;以及驱动电压线,被构造为提供驱动电压,位于电容器和数据线之间,并且包括沿着第一方向延伸的第一线和沿着与第一方向基本垂直的第二方向延伸的第二线。

[0007] 电容器的第二电极可通过接触孔电结合到驱动电压线。

[0008] 驱动电压线可具有网状结构。

[0009] 驱动电压线的第一线可以结合到所述多个像素中在第一方向上彼此相邻的一个像素,驱动电压线的第二线可结合到所述多个像素中在第二方向上彼此相邻的一个像素。

[0010] 驱动电压线的第二线可以完全覆盖电容器。

[0011] 薄膜晶体管阵列基底还可包括:堆叠在电容器和驱动电压线之间的第一层间绝缘层和第二层间绝缘层;以及在驱动电压线和数据线之间的第三层间绝缘层。

[0012] 所述多个像素中的每个像素还可以包括:驱动薄膜晶体管(TFT),电结合在驱动电压线和发光装置之间;以及开关TFT,电结合在数据线和驱动TFT之间。

[0013] 驱动TFT可以包括:半导体层;栅电极,结合到电容器的第一电极,位于半导体层的上方并与电容器的第二电极处于同一层;源电极,电结合到驱动电压线;以及漏电极,电结

合到发光装置。

[0014] 开关TFT可以包括:半导体层;栅电极,位于半导体层的上方并与电容器的第一电极处于同一层,并且结合到沿着第二方向延伸的第一扫描线;源电极,结合到数据线;以及漏电极,结合到驱动TFT。

[0015] 所述多个像素中的每个像素还可以包括:第一扫描线、第二扫描线和发射控制线,沿着第二方向延伸并与电容器的第一电极处于同一层;以及初始化电压线,在驱动电压线和电容器的第二电极之间沿着第二方向延伸。

[0016] 根据本发明实施例的另一方面,提供一种包括多个像素的有机发光显示设备,所述多个像素中的每个像素包括:第一薄膜晶体管(TFT),在基底上并且包括栅电极;第二TFT,在基底上并且包括栅电极;电容器,包括第一电极和第二电极,第一电极与第二TFT的栅电极处于同一层,第二电极在第一电极上方并与第一TFT的栅电极处于同一层;数据线,被构造为提供数据信号,位于电容器的上方并与电容器的一部分叠置,数据线沿着第一方向延伸;以及驱动电压线,位于电容器和数据线之间并且被构造为提供驱动电压,驱动电压线包括沿着第一方向延伸的第一线和沿着与第一方向基本垂直的第二方向延伸的第二线。

[0017] 电容器的第二电极可通过接触孔电结合到驱动电压线。

[0018] 驱动电压线可以具有网状结构。

[0019] 驱动电压线的第一线可以结合到所述多个像素中在第一方向上彼此相邻的像素,驱动电压线的第二线可以结合到所述多个像素中在第二方向上彼此相邻的像素。

[0020] 驱动电压线的第二线可以完全覆盖电容器。

[0021] 所述有机发光显示设备还可以包括:堆叠在电容器和驱动电压线之间的第一层间绝缘层和第二层间绝缘层;以及在驱动电压线和数据线之间的第三层间绝缘层。

[0022] 第一TFT可以电结合在驱动电压线和发光装置之间,第二TFT可以结合在数据线和第一TFT之间。

[0023] 第一TFT还可以包括:半导体层;源电极,电结合到驱动电压线;以及漏电极,电结合到发光装置;第一TFT的栅电极可位于半导体层的上方并与电容器的第二电极处于同一层,并且可结合到电容器的第一电极。

[0024] 第二TFT还可以包括:半导体层;源电极,结合到数据线;以及漏电极,结合到第一TFT;第二TFT的栅电极可位于半导体层的上方并与电容器的第一电极处于同一层,并且可结合到沿着第二方向延伸的第一扫描线。

[0025] 所述多个像素中的每个像素还可以包括:第一扫描线、第二扫描线和发射控制线,沿着第二方向延伸并与电容器的第一电极处于同一层;以及初始化电压线,沿着第二方向延伸并且位于电容器的第二电极和驱动电压线之间。

附图说明

[0026] 通过参照附图详细描述本发明的示例性实施例,本发明的以上和其他方面将变得更明显,在附图中:

[0027] 图1是根据本发明实施例的显示设备的框图;

[0028] 图2是根据本发明实施例的显示设备的一个像素的电路图;

[0029] 图3是示出根据本发明实施例的图2的像素的平面图;

- [0030] 图4是示出图3中所示的信号线的剖视图；
- [0031] 图5是根据本发明实施例的图3的结构沿着线A-A'、B-B'和C-C'截取的剖视图；
- [0032] 图6是用来与图5中所示的本发明的实施例作比较的比较示例的剖视图。

具体实施方式

[0033] 在下文中,将通过参照附图解释本发明的示例性实施例,以详细的说明本发明的实施例。然而,本发明可以以多种不同的形式来实施,并且不应该被理解为局限于在此阐述的实施例,而是提供这些实施例使本公开将是彻底和完全的,并将本发明的范围充分地传达给本领域的技术人员。

[0034] 在以下描述中,不会详细描述公知的功能或构造以避免因不必要的细节导致本发明变得难以理解。附图中相同的附图标记在整个说明书中指的是相同或相似的元件。

[0035] 此外,为了便于描述,可以任意地示出附图中的元件的厚度和尺寸,因此,本发明的精神和范围未必由附图限定。

[0036] 在附图中,为了清楚起见,可以夸大层和区域的厚度。在整个说明书中,也将理解的是,当诸如层、区域或基底的元件被称为“在”另一元件“上”时,其可以直接在另一元件上,或者也可以存在一个或多个中间元件。

[0037] 此外,当部件“包括”或“包含”元件时,除非有与之相反的具体的说明,否则该部件可以还/另外包括其他元件。此外,在整个说明书中,也将理解的是,当元件被称为“在”目标元件“上方”时,意味着该元件可以在目标元件上方或下方,并且不一定意味着该元件沿着重力方向在目标元件上方。

[0038] 如在此使用的,术语“和/或”包括一个或多个相关列出项目的任意和所有组合。

[0039] 图1是根据本发明实施例的显示设备10的框图。

[0040] 在本实施例中,显示设备10包括:包括多个像素1的显示单元100、扫描驱动单元200、数据驱动单元300、发射控制驱动单元400和控制单元500。

[0041] 显示单元100包括多个像素1,多个像素1分别在多条扫描线SL1至SLn、多条数据线DL1至DLm和多条发射控制线EL1至ELn中的各条的交叉点/交叉区域处并且排列成矩阵。多条扫描线SL1至SLn和多条发射控制线EL1至ELn沿着作为行方向的第二方向延伸,并且多条数据线DL1至DLm沿着作为列方向的第一方向延伸。驱动电压线ELVDDL具有网状结构,该网状结构包括沿着第一方向延伸的竖直线VL和沿着第二方向延伸的水平线HL。在一个像素行处,多条扫描线SL1至SLn的n值可以不同于多条发射控制线EL1至ELn的n值。

[0042] 每个像素1连接到多条扫描线SL1至SLn中的两条扫描线,其中,多条扫描线SL1至SLn连接到显示单元100。扫描驱动单元200产生两个扫描信号,并通过多条扫描线SL1至SLn将两个扫描信号发送到每个像素1。即,扫描驱动单元200顺序地给第一扫描线(例如,偶数扫描线)SL2至SLn或第二扫描线(例如,奇数扫描线)SL1至SLn-1提供扫描信号。参照图1,在每个像素1处,两条扫描线连接到对应的像素行,尽管本发明不限于此,因此,在本发明的另一个实施例中,每个像素1可以连接到对应的像素行的一条扫描线和前一像素行的另一条扫描线。

[0043] 在本实施例中,初始化电压线IL电连接到扫描驱动单元200,并且可以因此接收来自扫描驱动单元200的初始化电压。然而,在本发明的另一个实施例中,初始化电压线IL可

以接收来自外部电压提供源的初始化电压。

[0044] 另外,每个像素1与连接到显示单元100的多条数据线DL1至DLm中的一条数据线的电连接,并且与连接到显示单元100的多条发射控制线EL1至ELn中的一条发射控制线的电连接。

[0045] 数据驱动单元300通过多条数据线DL1至DLm中的相应一条给每个像素1发送数据信号。无论何时通过第一扫描线SL2至SLn提供扫描信号,都将数据信号提供给响应于扫描信号而选择的对应的像素1。

[0046] 发射控制驱动单元400产生发射控制信号,并通过多条发射控制线EL1至ELn中的相应一条将发射控制信号发送给每个像素1。发射控制信号控制每个像素1的发射时间。在本发明的其他实施例中,根据每个像素1的内部结构,可以省略发射控制驱动单元400。

[0047] 控制单元500将来自外部源的多个图像信号R、G和B转换为多个图像数据信号DR、DG和DB,并且将多个图像数据信号DR、DG和DB发送给数据驱动单元300。此外,响应于垂直同步信号Vsync、水平同步信号Hsync和时钟信号MCLK,控制单元500产生用于控制扫描驱动单元200、数据驱动单元300和发射控制驱动单元400的驱动的控制信号,然后将控制信号分别发送给扫描驱动单元200、数据驱动单元300和发射控制驱动单元400。即,控制单元500产生并发送用来控制扫描驱动单元200的扫描驱动控制信号SCS、用来控制数据驱动单元300的数据驱动控制信号DCS以及用来控制发射控制驱动单元400的发射驱动控制信号ECS。

[0048] 每个像素1从外部源接收第一电源电压ELVDD和第二电源电压ELVSS。第一电源电压ELVDD可以是高电平电压(例如,预定的高电平电压),并且第二电源电压ELVSS可以低于第一电源电压ELVDD,或者可以是接地电压。通过驱动电压线ELVDDL中的相应驱动电压线将第一电源电压ELVDD提供给像素1。

[0049] 由于响应于数据信号(其中,通过多条数据线DL1至DLm中的相应数据线提供所述数据信号)而提供给发射器件的驱动电流,所以像素1发射光(例如,具有预定亮度的光)。

[0050] 图2是根据本发明实施例的显示设备10的一个像素1的电路图。

[0051] 在本实施例中,显示设备10的像素1具有像素电路2,其中,像素电路2包括多个薄膜晶体管(TFT)T1至T6和存储电容器Cst。像素1包括从像素电路2接收驱动电流(例如,Ioled)的有机发光二极管(OLED),并因此而发光。

[0052] TFT T1至T6分别包括:驱动TFT T1、开关TFT T2、补偿TFT T3、初始化TFT T4、第一发射控制TFT T5和第二发射控制TFT T6。

[0053] 像素1包括:第一扫描线24,发送第一扫描信号Sn给开关TFT T2和补偿TFT T3;第二扫描线14,发送第二扫描信号Sn-1给初始化TFT T4;发射控制线34,发送发射控制信号En给第一发射控制TFT T5和第二发射控制TFT T6;数据线16,与第一扫描线24交叉并且发送数据信号Dm;驱动电压线26,发送第一电源电压ELVDD;以及初始化电压线20,发送用来初始化驱动TFT T1的初始化电压VINT。

[0054] 驱动TFT T1的栅电极G1连接到存储电容器Cst的第一电极Cst1。驱动TFT T1的源电极S1通过第一发射控制TFT T5电连接到驱动电压线26。驱动TFT T1的漏电极D1通过第二发射控制TFT T6电连接到OLED的阳极。根据开关TFT T2的开关操作,驱动TFT T1接收数据信号Dm,然后提供驱动电流Ioled给OLED。

[0055] 开关TFT T2的栅电极G2连接到第一扫描线24。开关TFT T2的源电极S2连接到数据线16。开关TFT T2的漏电极D2连接到驱动TFT T1的源电极S1,并且通过第一发射控制TFT

T5电连接到驱动电压线26。开关TFT T2响应于通过第一扫描线24发送的第一扫描信号Sn而导通,因此执行用来通过数据线16将数据信号Dm发送给驱动TFT T1的源电极S1的开关操作。

[0056] 补偿TFT T3的栅电极G3连接到第一扫描线24。补偿TFT T3的源电极S3连接到驱动TFT T1的漏电极D1,并且通过第二发射控制TFT T6电连接到OLED的阳极。补偿TFT T3的漏电极D3连接到存储电容器Cst的第一电极Cst1、初始化TFT T4的漏电极D4以及驱动TFT T1的栅电极G1。补偿TFT T3响应于通过第一扫描线24发送的第一扫描信号Sn而导通,因此通过将驱动TFT T1的栅电极G1电连接到驱动TFT T1的漏电极D1而使驱动TFT T1以二极管的形式连接。

[0057] 初始化TFT T4的栅电极G4连接到第二扫描线14。初始化TFT T4的源电极S4连接到初始化电压线20。初始化TFT T4的漏电极D4连接到存储电容器Cst的第一电极Cst1、补偿TFT T3的漏电极D3和驱动TFT T1的栅电极G1。初始化TFT T4响应于通过第二扫描线14发送的第二扫描信号Sn-1而导通,因此通过发送初始化电压VINT给驱动TFT T1的栅电极G1而执行用来初始化驱动TFT T1的栅电极G1的电压的初始化操作。

[0058] 第一发射控制TFT T5的栅电极G5连接到发射控制线34。第一发射控制TFT T5的源电极S5连接到驱动电压线26。第一发射控制TFT T5的漏电极D5连接到驱动TFT T1的源电极S1和开关TFT T2的漏电极D2。

[0059] 第二发射控制TFT T6的栅电极G6连接到发射控制线34。第二发射控制TFT T6的源电极S6连接到驱动TFT T1的漏电极D1和补偿TFT T3的源电极S3。第二发射控制TFT T6的漏电极D6电连接到OLED的阳极。第一发射控制TFT T5和第二发射控制TFT T6响应于通过发射控制线34发送的发射控制信号En而同时导通,使得第一电源电压ELVDD被提供到OLED,因此驱动电流Ioled流入OLED。

[0060] 存储电容器Cst的第二电极Cst2连接到驱动电压线26。存储电容器Cst的第一电极Cst1连接到驱动TFT T1的栅电极G1、补偿TFT T3的漏电极D3和初始化TFT T4的漏电极D4。

[0061] OLED的阴极连接到第二电源电压ELVSS。OLED从驱动TFT T1接收驱动电流Ioled,并且因此而发光,从而显示图像。

[0062] 图3是示出根据本发明实施例的图2的像素1的平面图。图4是示出图3中所示的信号线的剖视图。这里,图3示出了两个彼此相邻的像素1。

[0063] 如图3中所示,显示设备10的像素1包括沿着第二方向形成且分别施加第一扫描信号Sn、第二扫描信号Sn-1、发射控制信号En和初始化电压VINT的第一扫描线24、第二扫描线14、发射控制线34和初始化电压线20。另外,显示设备10的像素1包括数据线16,数据线16沿着第一方向形成并且与第一扫描线24、第二扫描线14、发射控制线34和初始化电压线20中的所有线交叉,并将数据信号Dm施加到像素1。此外,像素1包括施加第一电源电压ELVDD的驱动电压线26。

[0064] 驱动电压线26包括:竖直线VL,沿着第一方向形成以便与数据线16基本平行;水平线HL,沿着第二方向形成以便与数据线16基本垂直。驱动电压线26的竖直线VL与在第一方向上相邻的其他像素的其他竖直线VL电连接,水平线HL与在第二方向上相邻的其他像素的其他水平线HL电连接,并且与数据线16交叉,使得竖直线VL和水平线HL具有网状结构。驱动电压线26位于存储电容器Cst和数据线16之间的层,因此用作金属屏蔽件。此外,驱动电压

线26的水平线HL具有完全地覆盖存储电容器Cst的面积,因此与存储电容器Cst完全叠置。

[0065] 参照图4,第一扫描线24、第二扫描线14和发射控制线34形成在基底101上的第一栅极绝缘层GI1上,并且被包括在第一栅极布线GL1中。初始化电压线20形成在位于第一栅极绝缘层GI1上的第一层间绝缘层ILD1和第二栅极绝缘层GI2上方。初始化电压线20被包括在第二栅极布线GL2中。由于第一栅极布线GL1和第二栅极布线GL2通过在它们之间设置有第二栅极绝缘层GI2和第一层间绝缘层ILD1而处于不同的层,所以位于不同层的相邻的第一栅极布线GL1和第二栅极布线GL2之间的距离可以减小,使得在同一区域中可以形成更多的像素1。即,能够形成具有高清晰度的显示设备10。

[0066] 第二层间绝缘层ILD2堆叠/层叠在第一栅极布线GL1和第二栅极布线GL2上/上方。

[0067] 驱动电压线26位于第二层间绝缘层ILD2上,并且数据线16位于第二层间绝缘层ILD2上的第三层间绝缘层ILD3上并且与驱动电压线26部分地叠置。保护层PL形成在数据线16上。

[0068] 返回参照图3,像素1包括驱动TFT T1、开关TFT T2、补偿TFT T3、初始化TFT T4、第一发射控制TFT T5和第二发射控制TFT T6。在图3中,省略了OLED。

[0069] 驱动TFT T1包括半导体层A1、栅电极G1、源电极S1和漏电极D1。源电极S1对应于驱动半导体层A1的掺杂有杂质的源区,并且漏电极D1对应于半导体层A1的掺杂有杂质的漏区。栅电极G1通过连接构件40和接触孔41至44连接到存储电容器Cst的第一电极Cst1、补偿TFT T3的漏电极D3和初始化TFT T4的漏电极D4。从驱动电压线26的竖直线VL突出的突出部位位于驱动TFT T1的栅电极G1上。

[0070] 开关TFT T2包括半导体层A2、栅电极G2、源电极S2和漏电极D2。源电极S2对应于半导体层A2的掺杂有杂质的源区,并且漏电极D2对应于半导体层A2的掺杂有杂质的漏区。源电极S2通过接触孔45连接到数据线16。栅电极G2形成为第一扫描线24的一部分。

[0071] 补偿TFT T3包括半导体层A3、栅电极G3、源电极S3和漏电极D3。源电极S3对应于半导体层A3的掺杂有杂质的源区,并且漏电极D3对应于半导体层A3的掺杂有杂质的漏区。栅电极G3通过第一扫描线24的一部分和从第一扫描线24突出的同时延伸的线的一部分形成为双栅电极,使得栅电极G3防止漏电流。

[0072] 初始化TFT T4包括半导体层A4、栅电极G4、源电极S4和漏电极D4。源电极S4对应于半导体层A4的掺杂有杂质的源区,并且漏电极D4对应于半导体层A4的掺杂有杂质的漏区。源电极S4可通过接触孔46连接到初始化电压线20。栅电极G4被形成为第二扫描线14的一部分。

[0073] 第一发射控制TFT T5包括半导体层A5、栅电极G5、源电极S5和漏电极D5。源电极S5对应于半导体层A5的掺杂有杂质的源区,并且漏电极D5对应于半导体层A5的掺杂有杂质的漏区。源电极S5可通过接触孔47连接到驱动电压线26。栅电极G5被形成为发射控制线34的一部分。

[0074] 第二发射控制TFT T6包括半导体层A6、栅电极G6、源电极S6和漏电极D6。源电极S6对应于半导体层A6的掺杂有杂质的源区,并且漏电极D6对应于半导体层A6的掺杂有杂质的漏区。漏电极D6通过贯穿接触孔48的接触金属CM,继而通过贯穿平坦化层PL的通孔VIA连接到OLED的阳极。栅电极G6被形成为发射控制线34的一部分。

[0075] 存储电容器Cst的第一电极Cst1通过利用连接构件40连接到补偿TFT T3的漏电极

D3、初始化TFT T4的漏电极D4和驱动TFT T1的栅电极G1。

[0076] 存储电容器Cst的第二电极Cst2通过利用形成在接触孔49中的接触金属CM连接到驱动电压线26,从而从驱动电压线26接收驱动电压ELVDD。

[0077] 图5是根据本发明实施例的图3的结构沿着线A-A'、B-B'和C-C'截取的剖视图。图5示出了TFT T1至TFT T6之中的驱动TFT T1、开关TFT T2和第二发射控制TFT T6以及存储电容器Cst。

[0078] 参照图5,驱动TFT T1的半导体层A1、开关TFT T2的半导体层A2和第二发射控制TFT T6的半导体层A6形成在基底101上。上面所述的半导体层A1、A2和A6可以由多晶硅形成,并且包括不掺杂杂质的沟道区以及形成在沟道区两侧并且掺杂有杂质的源区和漏区。这里,杂质根据TFT的类型而变化,并且可以包括N型杂质或P型杂质。虽然没有示出,但是补偿TFT T3的半导体层A3、初始化TFT T4的半导体层A4和第一发射控制TFT T5的半导体层A5可以与半导体层A1、半导体层A2和半导体层A6一起形成(例如,A1、A2和A6可以与A3、A4和A5同时形成,或可以与A3、A4和A5在大约相同的时间形成)。

[0079] 虽然没有示出,但是还可以在基底101和半导体层A1至A6之间形成缓冲层。缓冲层减少或防止杂质离子的扩散和外部湿气或空气的渗透,并且用作阻隔层和/或阻挡层以使表面平坦化。

[0080] 第一栅极绝缘层GI1堆叠在半导体层A1至A6上,并且位于基底101的整个表面上方。第一栅极绝缘层GI1可以由有机绝缘材料或无机绝缘材料形成,或者可以具有使有机绝缘材料和无机绝缘材料交替地形成的多叠层结构。

[0081] 开关TFT T2的栅电极G2和第二发射控制TFT T6的栅电极G6形成在第一栅极绝缘层GI1上。此外,形成存储电容器Cst的第一电极Cst1。虽然没有示出,但是补偿TFT T3的栅电极G3、初始化TFT T4的栅电极G4和第一发射控制TFT T5的栅电极G5可以与栅电极G2和栅电极G6形成在同一层,并且也可以由相同的材料形成。栅电极G2、栅电极G3、栅电极G4、栅电极G5、栅电极G6和存储电容器Cst的第一电极Cst1由第一栅极布线材料形成,并且在下文,它们被称为第一栅电极。第一栅极布线材料可以包括例如从由铝(Al)、铂(Pt)、钯(Pd)、银(Ag)、镁(Mg)、金(Au)、镍(Ni)、钕(Nd)、铱(Ir)、铬(Cr)、锂(Li)、钙(Ca)、钼(Mo)、钛(Ti)、钨(W)和铜(Cu)组成的组中选择的一种或多种金属材料。通过利用第一栅极布线材料,第一扫描线24、第二扫描线14和发射控制线34可以与第一栅电极由同一层形成。

[0082] 第二栅极绝缘层GI2堆叠在第一栅电极上并且位于基底101的整个表面上方。第二栅极绝缘层GI2可以由有机绝缘材料形成,可以由无机绝缘材料形成,或者可以具有使有机绝缘材料和无机绝缘材料交替地形成的多叠层结构。

[0083] 驱动TFT T1的栅电极G1形成在第二栅极绝缘层GI2上。另外,存储电容器Cst的第二电极Cst2形成在第二栅极绝缘层GI2上。栅电极G1和存储电容器Cst的第二电极Cst2由第二栅极布线材料形成,并且在下文,它们被称为第二栅电极。类似地,如第一栅极布线材料,第二栅极布线材料可以包括例如从由Al、Pt、Pd、Ag、Mg、Au、Ni、Nd、Ir、Cr、Li、Ca、Mo、Ti、W和Cu组成的组中选择的一种或多种金属材料。

[0084] 第一层间绝缘层ILD1堆叠在第二栅电极上并且位于基底101的整个表面上方。第一层间绝缘层ILD1可以由有机绝缘材料形成,可以由无机绝缘材料形成,或者可以具有使有机绝缘材料和无机绝缘材料的多层交替地形成的多叠层结构。

[0085] 第一接触金属CM1形成在第一层间绝缘层ILD1中的接触孔45、48和49中的每个接触孔处,并因此连接到存储电容器Cst的第二电极Cst2、开关TFT T2的源电极S2和第二发射控制TFT T6的漏电极D6。第一接触金属CM1可以包括例如从由Al、Pt、Pd、Ag、Mg、Au、Ni、Nd、Ir、Cr、Li、Ca、Mo、Ti、W和Cu组成的组中选择的一种或多种金属材料。第一接触金属CM1可以包括多叠层金属层,并且在本实施例中,第一接触金属CM1具有Ti/Al/Ti三层结构,在该Ti/Al/Ti三层结构中,钛形成在Al的上面和下面。然而,本发明的一个或多个实施例不限于此,因此第一接触金属CM1可以由各种材料形成的多叠层。此外,初始化电压线20可以包括第一接触金属CM1的材料并且可以形成在第一层间绝缘层ILD1上。

[0086] 第二层间绝缘层ILD2堆叠在第一接触金属CM1上,并且位于基底101的整个表面上方。第二层间绝缘层ILD2可以由有机绝缘材料形成或由无机绝缘材料形成,或者可以具有多叠层结构,在该多叠层结构中,形成有有机绝缘材料和无机绝缘材料的交替层。

[0087] 驱动电压线26形成在第二层间绝缘层ILD2上,并且通过第一接触金属CM1连接到存储电容器Cst的第二电极Cst2。另外,第二接触金属CM2形成在第二层间绝缘层ILD2中的接触孔45和48中的每个接触孔处,并因此连接到开关TFT T2的源电极S2和第二发射控制TFT T6的漏电极D6。驱动电压线26和第二接触金属CM2可以包括例如从由Al、Pt、Pd、Ag、Mg、Au、Ni、Nd、Ir、Cr、Li、Ca、Mo、Ti、W和Cu组成的组中选择的一种或多种金属材料。

[0088] 第二接触金属CM2可以包括多叠层金属层,并且在本实施例中,第二接触金属CM2具有Ti/Al/Ti三层结构,在该Ti/Al/Ti三层结构中,钛形成在Al的上面和下面。然而,本发明的一个或多个实施例不限于此,因此第二接触金属CM2可以具有由各种材料形成的多叠层。

[0089] 第三层间绝缘层ILD3形成在驱动电压线26上以及第二接触金属CM2上,并且位于基底101的整个表面上方。第三层间绝缘层ILD3可以由有机绝缘材料形成,由无机绝缘材料形成,或者可以具有使有机绝缘材料和无机绝缘材料交替地形成的多叠层结构。

[0090] 数据线16形成在第三层间绝缘层ILD3上。数据线16通过第一层间绝缘层ILD1和第二层间绝缘层ILD2中的接触孔45中的第一接触金属CM1和第二接触金属CM2连接到开关TFT T2的源电极S2。存储电容器Cst的一部分与数据线16叠置,并且驱动电压线26形成在与数据线16和存储电容器Cst叠置的位置对应的区域处。另外,第三接触金属CM3形成在第三层间绝缘层ILD3中的接触孔48中,并因此电连接到第二发射控制TFT T6的漏电极D6。数据线16和第三接触金属CM3可以包括例如从由Al、Pt、Pd、Ag、Mg、Au、Ni、Nd、Ir、Cr、Li、Ca、Mo、Ti、W和Cu组成的组中选择的一种或多种金属材料。第三接触金属CM3可以包括多叠层金属层,并且在本实施例中,第三接触金属CM3具有Ti/Al/Ti三层结构,在该Ti/Al/Ti三层结构中,钛形成在Al的上面和下面。然而,本发明的一个或多个实施例不限于此,因此本发明的其他实施例的第三接触金属CM3可以具有由各种材料形成的多叠层。

[0091] 平坦化层PL形成在数据线16和第三接触金属CM3上。平坦化层PL可以被形成为其上形成有TFT T1至TFT T6的基底101上方的表面平坦化,并且可以被形成成为单个绝缘层或多叠层绝缘层。平坦化层PL可以包括例如从由聚酰亚胺、聚酰胺、丙烯酸树脂、苯并环丁烯(BCB)和酚树脂组成的组中选择的一种或多种材料。

[0092] 阳极120形成在平坦化层PL上。阳极120通过平坦化层PL中的通孔VIA连接到位于接触孔48中的第三接触金属CM3,并因此电连接到第二发射控制TFT T6的漏电极D6。

[0093] 在图5中,TFT T1至TFT T6的源电极和漏电极中的未连接到其他线的源电极和漏电极分别由与半导体层A1至A6相同的层形成。即,TFT T1至TFT T6中的每个TFT的源电极和漏电极可以由选择性掺杂的多晶硅形成。然而,本发明的一个或多个实施例不限于此,因此在另一个实施例中,TFT的各个源电极和漏电极可以由不同于半导体层的各个层形成,并且可以通过各个接触孔连接到半导体层的各个源区和漏区。

[0094] 图6是用来与图5中所示的实施例作比较的比较示例的剖视图。

[0095] 图6的比较示例与图5的实施例的不同之处在于:数据线16'和驱动电压线26'形成在相同的层,以及存储电容器Cst与驱动电压线26'叠置但没有与数据线16'叠置。因此,将考虑与图5的实施例不同的特征来描述图6的比较示例。

[0096] 如在图6的比较示例中,如果数据线16'与存储电容器Cst叠置,则在数据线16'和存储电容器Cst之间引起耦合(例如,电感耦合或电容耦合),从而发生串扰(crosstalk)。因此,存储电容器Cst被形成为不与数据线16'叠置。然而,当存储电容器Cst不与数据线16'叠置时,难以确保存储电容器Cst足够的电容。另外,由于数据线16'和驱动电压线26'形成在相同的层,所以难以确保线之间足够量的空间,使得驱动电压线26'将不能形成水平线,因此使得网状结构难以实现,并因此可能发生由第一电源电压ELVDD的电压降导致的串扰。

[0097] 另一方面,根据在图5中示出的本实施例,数据线16和驱动电压线26形成在不同的层,并且驱动电压线26位于数据线16和存储电容器Cst之间。因此,驱动电压线26可以连接到在行方向(即,第二方向)上彼此相邻的像素,因此可以以网状结构形成。因此,由于网状结构的驱动电压线26,所以可以减小或防止第一电源电压ELVDD的电压降。另外,由于驱动电压线26的水平线HL具有完全覆盖存储电容器Cst的面积,所以水平线HL可以将存储电容器Cst与数据线16屏蔽开,从而可以减小或防止数据线16和存储电容器Cst之间的耦合,并且可以确保存储电容器Cst的足够的电容。

[0098] 根据本发明的一个或多个实施例,由于数据线和驱动电压线被堆叠,所以可以将电容器设置成与数据线叠置,从而可以减小或防止数据线和电容器之间的耦合,并且可以确保电容器的电容。

[0099] 虽然已经参考本发明实施例的示例性实施例具体示出并描述了本发明的实施例,但是本领域的普通技术人员将理解的是,在不脱离权利要求及其等同物所限定的本发明的精神和范围的情况下,对其可以在形式和细节上进行各种改变。

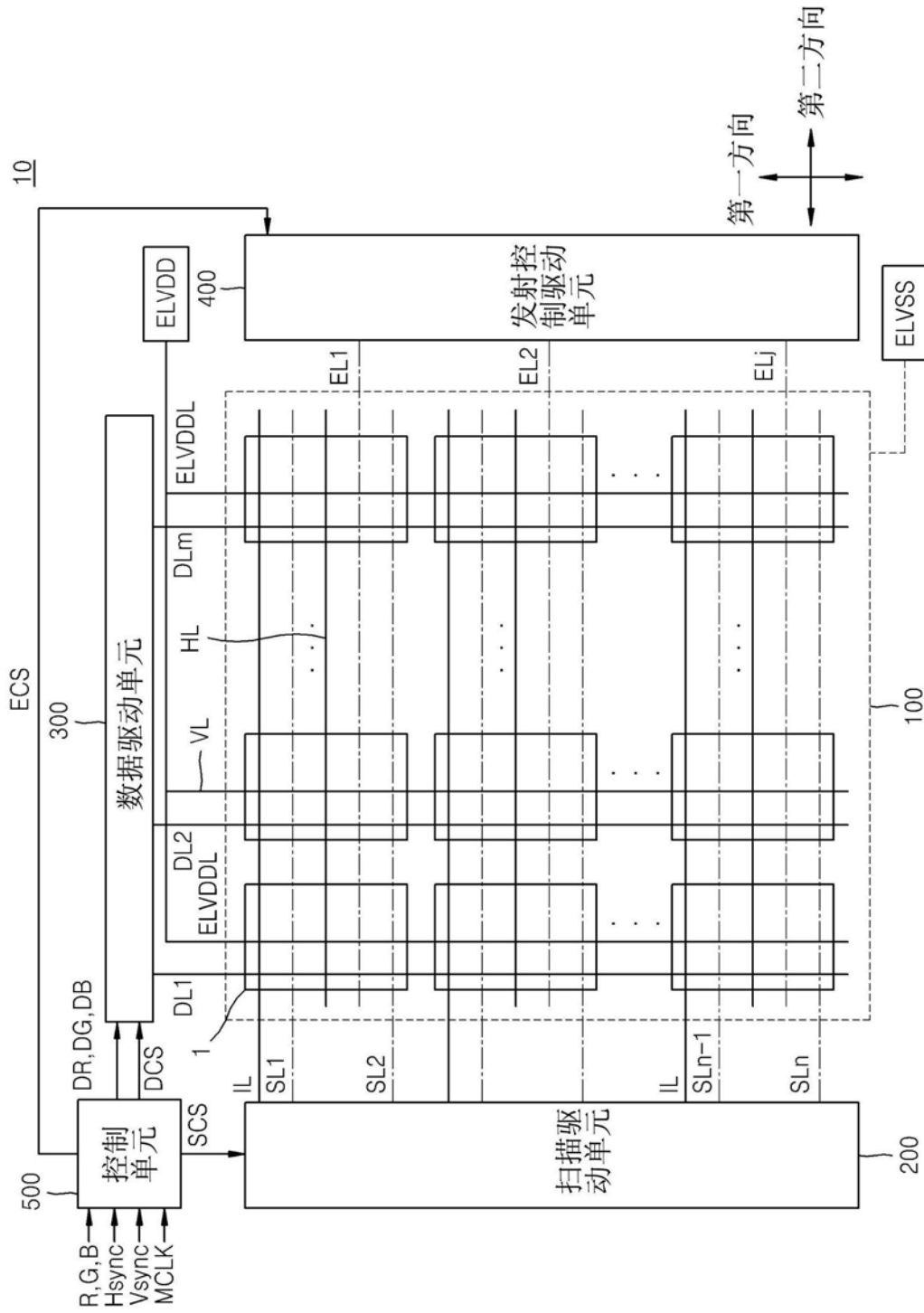


图1

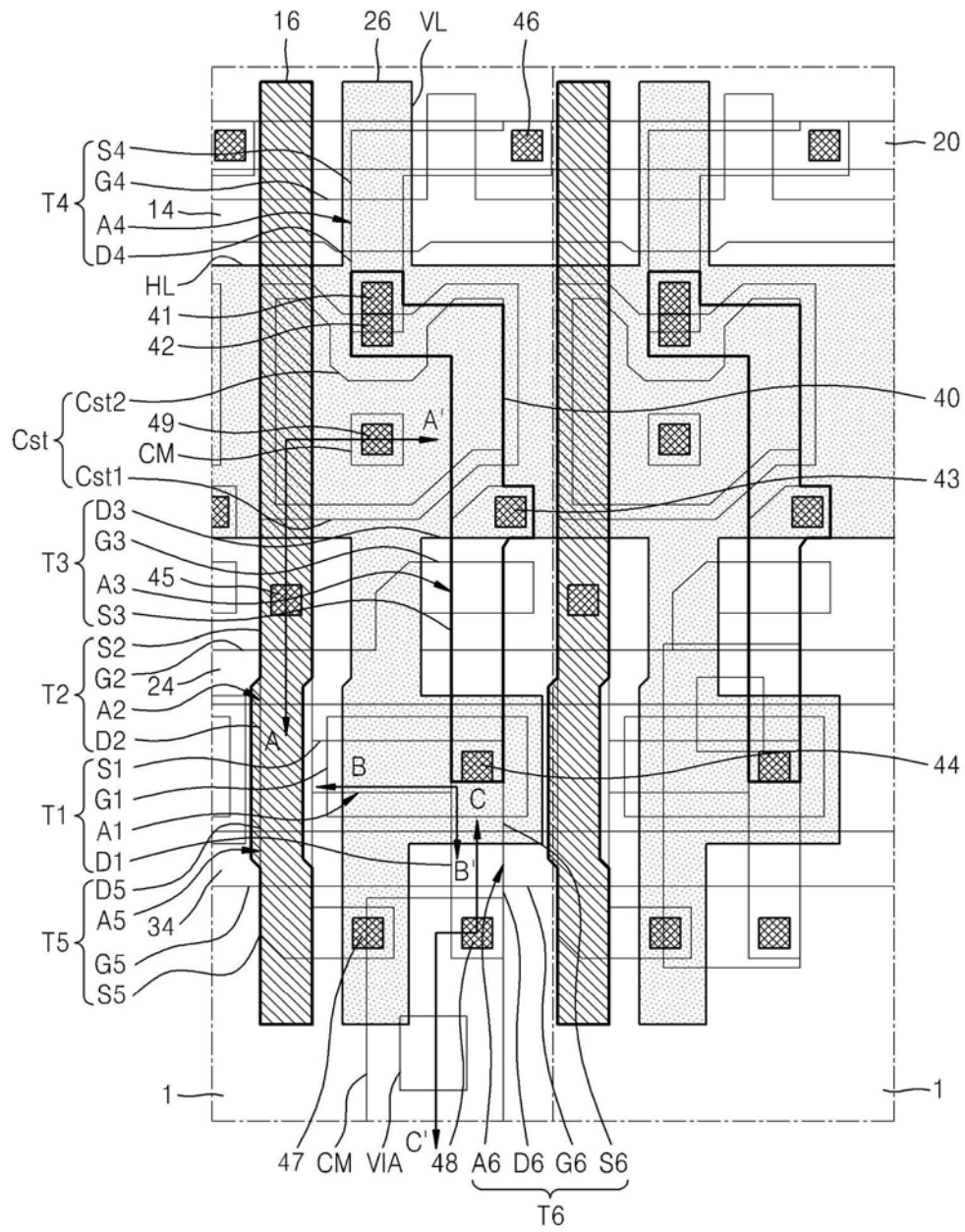


图3

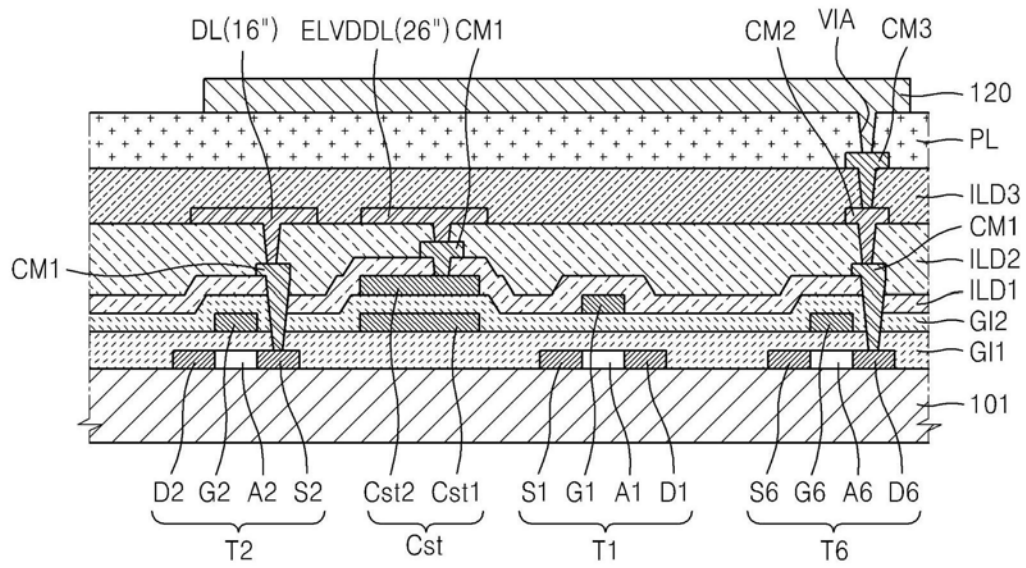


图6

专利名称(译)	薄膜晶体管阵列基底和包括该基底的有机发光显示设备		
公开(公告)号	CN104022122B	公开(公告)日	2018-08-21
申请号	CN201310481761.9	申请日	2013-10-15
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	高武郁 李一正 任忠烈 权度县 尹柱元 禹珉宇		
发明人	高武郁 李一正 任忠烈 权度县 尹柱元 禹珉宇		
IPC分类号	H01L27/12 H01L29/786 H01L27/32		
代理人(译)	刘灿强 韩芳		
审查员(译)	赵洋		
优先权	1020130022444 2013-02-28 KR		
其他公开文献	CN104022122A		
外部链接	Espacenet SIPO		

摘要(译)

提供了一种包括多个像素的薄膜晶体管阵列基底和一种包括该薄膜晶体管阵列基底的有机发光显示设备，每个像素包括：电容器，包括第一电极和位于第一电极上方的第二电极；数据线，沿着第一方向延伸，被构造为提供数据信号，位于电容器上方，并且与电容器的一部分叠置；以及驱动电压线，被构造为提供驱动电压，位于电容器和数据线之间，并且包括沿着第一方向延伸的第一线和沿着与第一方向基本垂直的第二方向延伸的第二线。

