



(12) 发明专利申请

(10) 申请公布号 CN 103594476 A

(43) 申请公布日 2014. 02. 19

(21) 申请号 201210545227. 5

(22) 申请日 2012. 12. 14

(30) 优先权数据

10-2012-0088565 2012. 08. 13 KR

(71) 申请人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 沈钟植 南宇镇 慎弘綵 张旻揆

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国 钟强

(51) Int. Cl.

- H01L 27/12(2006. 01)
- H01L 51/56(2006. 01)
- H01L 21/77(2006. 01)
- H01L 27/32(2006. 01)

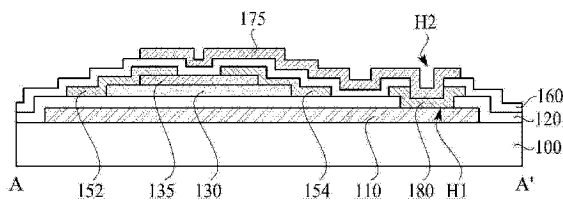
权利要求书3页 说明书12页 附图12页

(54) 发明名称

薄膜晶体管基板及其制造方法以及使用其的有机发光显示装置

(57) 摘要

公开了一种有利于改善薄膜晶体管的输出和传输特性的薄膜晶体管基板、其制造方法以及使用其的有机发光显示装置,其中所述薄膜晶体管基板包括:薄膜晶体管,所述薄膜晶体管包括位于基板上的下栅极电极、位于所述下栅极电极上的有源层、位于所述有源层上的源极和漏极电极、以及位于所述源极电极、漏极电极和有源层上的上栅极电极,所述上栅极电极覆盖由所述源极和漏极电极界定的沟道区域;和将所述下栅极电极与所述上栅极电极电连接的接触部。



1. 一种薄膜晶体管基板,包括:

薄膜晶体管,所述薄膜晶体管包括位于基板上的下栅极电极、位于所述下栅极电极上的有源层、位于所述有源层上的源极和漏极电极、以及位于所述源极电极、漏极电极和有源层上的上栅极电极,所述上栅极电极覆盖由所述源极和漏极电极界定的沟道区域;和将所述下栅极电极与所述上栅极电极电连接的接触部。

2. 根据权利要求1所述薄膜晶体管基板,其中所述接触部由与所述源极和漏极电极相同的材料形成。

3. 根据权利要求1所述薄膜晶体管基板,其中所述薄膜晶体管进一步包括位于所述有源层上的蚀刻阻挡层。

4. 根据权利要求3所述薄膜晶体管基板,其中所述蚀刻阻挡层形成在包括所述有源层的所述基板的整个表面上。

5. 根据权利要求4所述薄膜晶体管基板,其中所述薄膜晶体管进一步包括:

夹在所述下栅极电极与所述有源层之间的栅极绝缘层;和

夹在所述上栅极电极与所述源极/漏极电极之间的第一钝化层,

其中在所述栅极绝缘层和所述蚀刻阻挡层中形成第一接触孔,在所述第一钝化层中形成第二接触孔,

所述接触部至少填充所述第一接触孔,所述上栅极电极至少填充所述第二接触孔,和

所述下栅极电极和所述接触部通过所述第一接触孔彼此接触,所述上栅极电极和所述接触部通过所述第二接触孔彼此接触。

6. 根据权利要求5所述薄膜晶体管基板,其中所述第一接触孔和所述第二接触孔彼此不重叠。

7. 根据权利要求4所述薄膜晶体管基板,

其中在所述蚀刻阻挡层中形成暴露所述有源层的第一接触孔和第二接触孔,

其中所述源极电极通过所述第一接触孔与所述有源层接触,所述漏极电极通过所述第二接触孔与所述有源层接触。

8. 根据权利要求1所述薄膜晶体管基板,其中所述接触部形成为岛形,或者所述接触部与另一薄膜晶体管的源极电极或漏极电极形成为一体。

9. 根据权利要求1所述薄膜晶体管基板,其中所述下栅极电极和所述上栅极电极由不同的材料形成。

10. 根据权利要求1所述薄膜晶体管基板,其中所述上栅极电极由透明度高于所述下栅极电极的材料形成。

11. 根据权利要求1所述薄膜晶体管基板,进一步包括:

夹在所述上栅极电极与所述源极/漏极电极之间的第一钝化层;

在所述第一钝化层上与所述上栅极电极隔开预定间隔的连接电极,所述连接电极由与所述上栅极电极相同的材料形成;

位于所述连接电极上的平坦化层;

位于所述平坦化层上的第二钝化层;和

位于所述第二钝化层上的像素电极,

其中所述像素电极通过所述连接电极与所述源极电极或漏极电极电连接。

12. 根据权利要求 11 所述薄膜晶体管基板，
其中在所述第一钝化层中形成暴露所述连接电极和所述源极电极或漏极电极的第一接触孔，

在所述平坦化层和所述第二钝化层中形成暴露所述连接电极的第二接触孔，

其中所述连接电极至少填充所述第一接触孔，所述像素电极至少填充所述第二接触孔，和

所述连接电极通过所述第一接触孔与所述源极电极或漏极电极接触，所述像素电极通过所述第二接触孔与所述连接电极接触。

13. 根据权利要求 1 所述薄膜晶体管基板，其中所述上栅极电极用作有机发光二极管的阳极电极。

14. 根据权利要求 1 所述薄膜晶体管基板，其中所述有源层由氧化物半导体形成。

15. 一种制造薄膜晶体管基板的方法，包括：

在基板上依次形成下栅极电极、栅极绝缘层和有源层；

通过将所述栅极绝缘层构图，形成暴露所述下栅极电极的第一接触孔；

在所述有源层上形成源极 / 漏极电极层；

通过将所述源极 / 漏极电极层构图，形成源极电极、漏极电极和接触部，其中所述接触部通过所述第一接触孔与所述下栅极电极接触；

在包括所述源极电极、漏极电极和接触部的基板的整个表面上形成钝化层；

通过将所述钝化层构图，形成暴露所述接触部的第二接触孔；和

在所述钝化层上形成上栅极电极，其中所述上栅极电极覆盖由所述源极电极和漏极电极界定的沟道区域，且所述上栅极电极通过所述第二接触孔与所述接触部接触。

16. 根据权利要求 15 所述的方法，进一步包括在形成所述第一接触孔之前，在所述有源层上形成蚀刻阻挡层。

17. 根据权利要求 15 所述的方法，其中所述接触部形成为岛形，或者所述接触部与另一薄膜晶体管的源极电极或漏极电极形成为一体。

18. 一种有机发光装置 (OLED)，包括：

基板；

位于所述基板上的第一薄膜晶体管；

与所述第一薄膜晶体管连接的第二薄膜晶体管；

与所述第一薄膜晶体管和所述第二薄膜晶体管连接的第一接触部；和

与所述第一薄膜晶体管连接的有机发光二极管，

其中所述第一薄膜晶体管包括：

位于所述基板上的下栅极电极；

位于所述下栅极电极上的有源层；

位于所述有源层上的源极和漏极电极；以及

位于所述源极电极、漏极电极和有源层上的上栅极电极，所述上栅极电极覆盖由所述源极电极和漏极电极界定的沟道区域，

其中所述第一接触部与所述第二薄膜晶体管的源极电极或漏极电极形成为一体，从而将所述下栅极电极和所述上栅极电极彼此电连接。

19. 根据权利要求 18 所述的 OLED, 进一步包括与所述第二薄膜晶体管连接的第二接触部,

其中所述第二薄膜晶体管包括下栅极电极、源极电极、漏极电极和上栅极电极, 且

所述第二接触部形成为岛形, 且所述第二接触部将所述第二薄膜晶体管的所述下栅极电极和所述上栅极电极彼此电连接。

20. 根据权利要求 19 所述的 OLED, 进一步包括与所述第二薄膜晶体管连接的第三薄膜晶体管,

其中所述第三薄膜晶体管包括下栅极电极、源极电极、漏极电极和上栅极电极,

其中所述第三薄膜晶体管的所述下栅极电极与所述第二薄膜晶体管的所述下栅极电极形成为一体, 所述第三薄膜晶体管的所述上栅极电极与所述第二薄膜晶体管的所述上栅极电极形成为一体, 且

其中所述第二接触部将所述第三薄膜晶体管的所述下栅极电极和所述上栅极电极彼此电连接。

薄膜晶体管基板及其制造方法以及使用其的有机发光显示装置

[0001] 本申请要求 2012 年 8 月 13 日提交的韩国专利申请 No. 10-2012-0088565 的优先权,在此援引该专利申请作为参考,如同在这里完全阐述一样。

技术领域

[0002] 本发明涉及一种显示装置,尤其涉及一种用于显示装置的薄膜晶体管。

背景技术

[0003] 在诸如液晶显示器(LCD)或有机发光装置(OLED)的显示装置中,薄膜晶体管(TFT)用作控制每个像素操作的开关元件或者用作驱动每个像素的驱动元件。

[0004] 薄膜晶体管包括栅极电极、有源层和源极/漏极电极。根据电极的布置方式,薄膜晶体管分为交叠结构和共平面结构。

[0005] 在交叠结构的情形中,栅极电极和源极/漏极电极垂直布置,有源层夹在栅极电极和源极/漏极电极之间。同时,在共平面结构的情形中,栅极电极和源极/漏极电极布置在同一平面上。

[0006] 根据沟道形成方法,交叠结构的薄膜晶体管分为背沟道蚀刻(BCE)型和蚀刻阻挡层(ESL)型。在 ESL 型的情形中,在有源层上形成蚀刻阻挡层,从而能够防止有源层被过蚀刻。由于该优点,越来越多的使用 ESL 型薄膜晶体管。

[0007] 图 1A 到 1E 是显示用于制造 ESL 型薄膜晶体管基板的方法的剖面图。

[0008] 首先,如图 1A 中所示,在基板 10 上形成栅极电极 20,然后在包括栅极电极 20 的基板 10 的整个表面上形成栅极绝缘层 25。

[0009] 如图 1B 中所示,在栅极绝缘层 25 上依次形成有源层 30a 和蚀刻阻挡层 40a。之后,如图 1C 中所示,将蚀刻阻挡层 40a 构图,由此形成预定的蚀刻阻挡部 40。蚀刻阻挡部 40 用作之后所述的蚀刻工艺的阻挡部。

[0010] 然后,如图 1D 中所示,在包括蚀刻阻挡部 40 的基板 10 的整个表面上依次形成欧姆接触层 50a 和源极/漏极电极层 60a。

[0011] 如图 1E 中所示,将源极/漏极电极层 60a 构图,以形成源极电极 62 和漏极电极 64。在使用源极/漏极电极 62/64 作为掩模的情况下,蚀刻位于源极/漏极电极 62/64 下面的欧姆接触层 50a 和有源层 30a,由此形成具有预定图案的欧姆接触层 50 和有源层 30。

[0012] 在源极/漏极电极 62/64 的左右侧没有形成蚀刻阻挡部 40,由此欧姆接触层 50a 和有源层 30a 被一起蚀刻。然而,因为在源极电极 62 与漏极电极 64 之间的区域中形成蚀刻阻挡部 40,所以仅蚀刻了欧姆接触层 50a。

[0013] 然而,如图 1A 到 1E 中所示,因为现有技术的薄膜晶体管以具有一个栅极电极 20 的单栅极电极结构形成,所以很难获得输出饱和特性。此外,在亚阈值区域内,在基于薄膜晶体管的源极与漏极之间的电压的传输曲线(transfer curve)之间具有不可忽略不计的间隙(gap),由此在屏幕上产生串扰或诸如斑点的亮度不均匀的问题。特别是,如果具有单

栅极电极结构的薄膜晶体管应用于有机发光装置,则补偿能力降低。

[0014] 此外,在具有蚀刻阻挡部 40 的现有技术的薄膜晶体管的情形中,由于每层之间的覆盖规则,薄膜晶体管的尺寸不可避免地增加。由于薄膜晶体管尺寸增加,栅极电极 20 与源极/漏极电极 62/64 之间的重叠区域的尺寸增加,由此增加了薄膜晶体管的电容。

发明内容

[0015] 因此,本发明涉及一种基本上克服了由于现有技术的限制和缺点而导致的一个或多个问题的薄膜晶体管基板及其制造方法。

[0016] 本发明的一个方面是提供一种有利于改善薄膜晶体管的输出和传输特性的薄膜晶体管基板及其制造方法。

[0017] 本发明的另一个方面是提供一种有利于抑制由于覆盖规则增加而导致的薄膜晶体管电容增加的薄膜晶体管基板。

[0018] 本发明的另一个方面是提供一种使用上述薄膜晶体管基板的有机发光装置。

[0019] 在下面的描述中将部分列出本发明的其它优点和特征,一部分优点和特征从下面的描述对于本领域普通技术人员来说将是显而易见的,或者可通过本发明的实施领会到。通过说明书、权利要求以及附图中特别指出的结构可实现和获得本发明的这些目的和其他优点。

[0020] 为了实现这些和其他优点并根据本发明的目的,如在此具体和概括描述的,提供了一种薄膜晶体管基板,包括:薄膜晶体管,所述薄膜晶体管包括位于基板上的下栅极电极、位于所述下栅极电极上的有源层、位于所述有源层上的源极和漏极电极、以及位于所述源极电极、漏极电极和有源层上的上栅极电极,所述上栅极电极覆盖由所述源极电极和漏极电极界定的沟道区域;和将所述下栅极电极与所述上栅极电极电连接的接触部

[0021] 在本发明的另一个方面中,提供了一种制造薄膜晶体管基板的方法,包括:在基板上依次形成下栅极电极、栅极绝缘层和有源层;通过将所述栅极绝缘层构图,形成暴露所述下栅极电极的第一接触孔;在所述有源层上形成源极/漏极电极层;通过将所述源极/漏极电极层构图,形成源极电极、漏极电极和接触部,其中所述接触部通过所述第一接触孔与所述下栅极电极接触;在包括所述源极电极、漏极电极和接触部的基板的整个表面上形成钝化层;通过将所述钝化层构图,形成暴露所述接触部的第二接触孔;和在所述钝化层上形成上栅极电极,其中所述上栅极电极覆盖由所述源极电极和漏极电极界定的沟道区域,且所述上栅极电极通过所述第二接触孔与所述接触部接触。

[0022] 在本发明的另一个方面中,提供了一种制造薄膜晶体管基板的方法,包括:在基板上依次形成下栅极电极、栅极绝缘层和有源层;在包括所述有源层的基板的整个表面上形成蚀刻阻挡层;通过将所述栅极绝缘层和所述蚀刻阻挡层构图,形成暴露所述下栅极电极的第一接触孔;在所述蚀刻阻挡层上形成源极/漏极电极层;通过将所述源极/漏极电极层构图,形成源极电极、漏极电极和接触部,其中所述接触部通过所述第一接触孔与所述下栅极电极接触;在包括所述源极电极、漏极电极和接触部的基板的整个表面上形成钝化层;通过将所述钝化层构图,形成暴露所述接触部的第二接触孔;和在所述钝化层上形成上栅极电极,其中所述上栅极电极覆盖由所述源极电极和漏极电极界定的沟道区域,且所述上栅极电极通过所述第二接触孔与所述接触部接触。

[0023] 在本发明的另一个方面中,提供了一种 OLED,包括:基板;位于所述基板上的第一薄膜晶体管;与所述第一薄膜晶体管连接的第二薄膜晶体管;与所述第一薄膜晶体管和所述第二薄膜晶体管连接的第一接触部;和与所述第一薄膜晶体管连接的有机发光二极管,其中所述第一薄膜晶体管包括:位于所述基板上的下栅极电极;位于所述下栅极电极上的有源层;位于所述有源层上的源极和漏极电极;以及位于所述源极电极、漏极电极和有源层上的上栅极电极,所述上栅极电极覆盖由所述源极电极和漏极电极界定的沟道区域,其中所述第一接触部与所述第二薄膜晶体管的源极电极或漏极电极形成为一体,从而将所述下栅极电极和所述上栅极电极相互电连接。

[0024] 应当理解,本发明前面的一般性描述和下面的详细描述都是例示性的和解释性的,意在对本发明要求保护的内容提供进一步的解释。

附图说明

[0025] 给本发明提供进一步理解并组成说明书一部分的附图图解了本发明的实施方式并与说明书一起用于说明本发明的原理。在附图中:

[0026] 图 1A 到 1E 是显示用于制造 ESL 型薄膜晶体管基板的方法的剖面图;

[0027] 图 2A 是显示根据本发明第一个实施方式的薄膜晶体管基板的平面图;

[0028] 图 2B 是沿图 2A 的 A-A' 的剖面图;

[0029] 图 3A 是显示根据现有技术的薄膜晶体管的特性的曲线;

[0030] 图 3B 是显示根据本发明的薄膜晶体管的特性的曲线;

[0031] 图 4A 到 4H 是显示用于制造根据本发明第一个实施方式的薄膜晶体管基板的方法的剖面图;

[0032] 图 5A 是显示根据本发明第二个实施方式的薄膜晶体管基板的平面图;

[0033] 图 5B 是沿图 5A 的 B-B' 的剖面图;

[0034] 图 6A 到 6H 是显示用于制造根据本发明第二个实施方式的薄膜晶体管基板的方法的剖面图;

[0035] 图 7A 和 7B 是根据本发明第一个变形实施方式的薄膜晶体管基板的剖面图;

[0036] 图 8 是根据本发明第二个变形实施方式的薄膜晶体管基板的剖面图;

[0037] 图 9A 和 9B 是根据本发明第三个变形实施方式的薄膜晶体管基板的剖面图;

[0038] 图 10 是根据本发明一个实施方式的存储电容的剖面图。

具体实施方式

[0039] 现在详细描述本发明的典型实施方式,附图中图解了这些实施方式的一些例子。只要可能,在整个附图中将使用相同的参考数字表示相同或相似的部件。

[0040] 对于本发明实施方式的描述,如果提到第一结构位于第二结构“上或上方”或者“下或下方”,则应当理解第一和第二结构彼此接触,或者在第一和第二结构之间夹有第三结构。然而,如果提到第一结构“直接”位于第二结构上或“直接”位于第二结构下时,则应当理解第一和第二结构彼此接触。

[0041] 第一个实施方式

[0042] 之后,将参照图 2 和 3 描述根据本发明第一个实施方式的薄膜晶体管基板及其制

造方法。

[0043] 薄膜晶体管基板

[0044] 图 2A 是显示根据本发明第一个实施方式的薄膜晶体管基板的平面图。图 2B 是沿图 2A 的 A-A' 的剖面图。

[0045] 首先,将参照图 2A 描述根据本发明第一个实施方式的薄膜晶体管基板。

[0046] 如图 2A 中所示,在薄膜晶体管基板 100 上形成有薄膜晶体管(T)和接触部 180,其中薄膜晶体管(T)用作控制每个像素操作的开关元件或者用作驱动每个像素的驱动元件。

[0047] 薄膜晶体管(T)包括下栅极电极 110、蚀刻阻挡层 135、源极电极 152、漏极电极 154 和上栅极电极 175。

[0048] 下栅极电极 110 形成在薄膜晶体管基板 100 上。下栅极电极 110 通过接触部 180 与上栅极电极 175 电连接。下栅极电极 110 可从栅极线(未示出)分支。

[0049] 蚀刻阻挡层 135 形成在源极电极 152 与漏极电极 154 之间。蚀刻阻挡层 135 防止形成在其下方的有源层(未示出)被过蚀刻。

[0050] 源极电极 152 与数据线 150 连接,特别是,源极电极 152 可从数据线 150 分支。漏极电极 154 形成在有源层上,同时与源极电极 152 相对。与源极电极 152 隔开预定间隔地形成漏极电极 154。通过源极电极 152 和漏极电极 154 界定出沟道区域。

[0051] 根据本发明的一个实施方式,源极电极 152 或漏极电极 154 与至少一部分下栅极电极 110 重叠,或者与至少一部分上栅极电极 175 重叠。

[0052] 上栅极电极 175 形成在蚀刻阻挡层 135 上方,由此覆盖由源极电极 152 和漏极电极 154 界定的沟道区域。

[0053] 根据本发明的一个实施方式,如果薄膜晶体管基板 100 应用于有机发光装置(OLED),则上栅极电极 175 由用于 OLED 的有机发光二极管的阳极电极形成。

[0054] 接触部 180 将下栅极电极 110 与上栅极电极 175 电连接。根据本发明的一个实施方式,与漏极电极 154 隔开预定间隔地形成接触部 180,其中接触部 180 可形成为岛形。在该情形中,接触部 180 可由与源极电极 152 或漏极电极 154 相同的材料形成。

[0055] 如上所述,根据本发明的薄膜晶体管(T)以双栅极电极结构形成,其中在有源层下方形成下栅极电极 110,在有源层上方形成上栅极电极 175。薄膜晶体管(T)的下栅极电极 110 和上栅极电极 175 通过接触部 180 彼此电连接。

[0056] 之后,将参照图 2B 更详细地描述根据本发明第一个实施方式的薄膜晶体管基板。

[0057] 如图 2B 中所示,在薄膜晶体管基板 100 上形成下栅极电极 110,然后在包括下栅极电极 110 的基板 100 的整个表面上形成栅极绝缘层 120。

[0058] 根据本发明的一个实施方式,在栅极绝缘层 120 中形成第一接触孔(H1),第一接触孔(H1)暴露下栅极电极 110 的预定部分,以便形成接触部 180。

[0059] 在栅极绝缘层 120 上形成有源层 130,在有源层 130 上形成蚀刻阻挡层 135。根据本发明的一个实施方式,有源层 130 由氧化物半导体形成。

[0060] 在蚀刻阻挡层 135 上形成源极电极 152 和漏极电极 154。此外,源极电极 152 和漏极电极 154 形成在有源层 130 的预定区域上,其中所述预定区域表示没有被蚀刻阻挡层 135 覆盖的区域,由此所述源极电极 152 和漏极电极 154 保护有源层 130。尽管未示出,但在有源层 130 与源极/漏极电极 152/154 之间另外插入欧姆接触层。

[0061] 在包括源极 / 漏极电极 152/154 的基板 100 的整个表面上形成钝化层 160。根据本发明的一个实施方式,在钝化层 160 中形成第二接触孔(H2)。通过第二接触孔(H2)暴露至少一部分接触部 180,以便接触部 180 与上栅极电极 175 接触。

[0062] 根据本发明的一个实施方式,第一接触孔(H1)和第二接触孔(H2)彼此完全重叠。在本发明的变形实施方式中,第一接触孔(H1)和第二接触孔(H2)彼此部分重叠,或者彼此不重叠。

[0063] 在钝化层 160 上形成上栅极电极 175。上栅极电极 175 至少覆盖沟道区域。此外,因为上栅极电极 175 填充在第二接触孔(H2)中,所以上栅极电极 175 与由第二接触孔(H2)暴露的接触部 180 接触,由此上栅极电极 175 与下栅极电极 110 电连接。

[0064] 根据本发明的一个实施方式,上栅极电极 175 的材料不同于下栅极电极 110 的材料。例如,上栅极电极 175 由透明度高于下栅极电极 110 的材料形成。

[0065] 接触部 180 填充在形成于栅极绝缘层 120 中的第一接触孔(H1)中。接触部 180 可形成在第一接触孔(H1)外围的栅极绝缘层 120 的预定部分上。根据本发明的一个实施方式,接触部 180 可由与源极 / 漏极电极 152/154 相同的材料形成。

[0066] 接触部 180 与由第一接触孔(H1)暴露的下栅极电极 110 接触,同时通过第二接触孔(H2)与上栅极电极 175 接触,由此下栅极电极 110 和上栅极电极 175 彼此电连接。

[0067] 在本发明前述的实施方式中,使用两个接触孔(H1 和 H2) 将下栅极电极 110 和上栅极电极 175 彼此电连接的原因是,很难一次蚀刻多层。然而,如果多层中的每层都较薄,或者蚀刻技术高度发展,则可通过一次蚀刻多层来形成孔。在该情形中,下栅极电极 110 和上栅极电极 175 通过一个接触孔彼此电连接。

[0068] 如上所述,根据本发明第一个实施方式的薄膜晶体管(T)以双栅极电极结构形成,其中在有源层 130 下方形成下栅极电极 110,在有源层 130 上方形成上栅极电极 175,由此电子利用有源层 130 的上下表面进行漂移。

[0069] 如图 3A 和 3B 中的曲线所示,与具有单栅极电极结构的现有技术的薄膜晶体管相比,根据本发明的具有双栅极电极结构的薄膜晶体管(T)可获得改善的输出饱和特性。此外,在亚阈值区域内,可减小基于薄膜晶体管的源极与漏极之间的电压的传输曲线之间的间隙。

[0070] 因外,根据本发明的具有双栅极电极结构的薄膜晶体管(T)有利于提高显示装置的亮度均匀性、薄膜晶体管的电流容量和补偿能力,并有利于减小功耗。

[0071] 在本发明的情形中,可通过下栅极电极 110 和上栅极电极 175 防止外部光入射到薄膜晶体管(T)的底表面和顶表面,由此可提高薄膜晶体管(T)的偏压温度应力(bias temperature stress,BTS)特性。此外,可防止外部气体(O₂)或湿气(H₂O)渗透进入薄膜晶体管(T)的底表面和顶表面。

[0072] 在根据本发明的薄膜晶体管(T)中,通过使用下栅极电极 110 和上栅极电极 175 屏蔽薄膜晶体管(T)的底表面和顶表面中的电场,可提高局部和整体亮度均匀性,并减少亮点和暗点缺陷。

[0073] 用于制造薄膜晶体管基板的方法

[0074] 图 4A 到 4H 是显示用于制造根据本发明第一个实施方式的薄膜晶体管基板的方法的剖面图,并且是沿图 2A 的 A-A' 的剖面图。

[0075] 首先,如图 4A 中所示,在基板 100 上形成下栅极电极 110,然后在包括下栅极电极 110 的基板 100 的整个表面上形成栅极绝缘层 120。然后,在栅极绝缘层 120 上形成有源层 130,在包括有源层 130 的基板 100 的整个表面上形成用于形成蚀刻阻挡层 135 的材料层 135a。

[0076] 如图 4B 中所示,将材料层 135a 构图,以在有源层 130 上形成蚀刻阻挡层 135。

[0077] 如图 4C 中所示,在栅极绝缘层 120 中形成暴露下栅极电极 110 的第一接触孔 (H1)。

[0078] 如图 4D 中所示,在包括蚀刻阻挡层 135 的基板 100 的整个表面上形成源极 / 漏极电极层 150a。

[0079] 如图 4E 中所示,将源极 / 漏极电极层 150a 构图,由此形成其间具有预定间隔的源极电极 152 和漏极电极 154,同时在第一接触孔 (H1) 内形成接触部 180。

[0080] 如图 4F 中所示,在包括源极 / 漏极电极 152/154 的基板 100 的整个表面上形成钝化层 160。

[0081] 如图 4G 中所示,在钝化层 160 中形成暴露接触部 180 的第二接触孔 (H2)。

[0082] 如图 4H 中所示,在钝化层 160 上形成上栅极电极 175。在该情形中,因为上栅极电极 175 填充在第二接触孔 (H2) 中,所以上栅极电极 175 与接触部 180 接触,由此上栅极电极 175 与下栅极电极 110 电连接。

[0083] 第二个实施方式

[0084] 在本发明第一个实施方式的上述描述中,蚀刻阻挡层 135 仅形成在有源层 130 上的沟道区域中,由此源极电极 152 和漏极电极 154 覆盖除沟道区域之外的有源层 130 的所有区域。

[0085] 然而,在本发明的第二个实施方式中,蚀刻阻挡层 135 不仅形成在沟道区域中,而且还形成在有源层 130 上除沟道区域之外的其他区域中,由此蚀刻阻挡层 135 覆盖有源层 130。

[0086] 之后,将参照图 5 和 6 更详细地描述根据本发明第二个实施方式的薄膜晶体管基板。对于下面的描述,只要可能,在整个附图中使用相同的参考标记表示与本发明第一个实施方式相同或相似的部件。

[0087] 薄膜晶体管基板

[0088] 图 5A 是显示根据本发明第二个实施方式的薄膜晶体管基板的平面图。图 5B 是沿图 5A 的 B-B' 的剖面图。

[0089] 首先,将参照图 5A 描述根据本发明第二个实施方式的薄膜晶体管基板。如图 5A 中所示,在薄膜晶体管基板 100 上形成有薄膜晶体管 (T) 和接触部 180,其中薄膜晶体管 (T) 用作控制每个像素操作的开关元件或者用作驱动每个像素的驱动元件。

[0090] 薄膜晶体管 (T) 包括下栅极电极 110、蚀刻阻挡层 135、源极电极 152、漏极电极 154 和上栅极电极 175。

[0091] 下栅极电极 110 形成在薄膜晶体管基板 100 上。下栅极电极 110 通过接触部 180 与上栅极电极 175 电连接。下栅极电极 110 可从栅极线 (未示出) 分支。

[0092] 蚀刻阻挡层 135 防止形成在其下方的有源层 (未示出) 被过蚀刻。根据本发明第二个实施方式的蚀刻阻挡层 135 形成在包括下栅极电极 110 的基板 100 的整个表面上。在本

发明的变形实施方式中,蚀刻阻挡层 135 可形成在基板 100 的预定区域上。例如,蚀刻阻挡层 135 可形成在基板 100 的第一区域和第二区域中的至少一个上,其中所述第一区域包括薄膜晶体管区域和线区域,所述第二区域包括设置有存储电容的区域。

[0093] 为了使源极电极 152 和漏极电极 154 与有源层 130 接触,如图 5A 中所示,在蚀刻阻挡层 135 中形成第三接触孔(H3)和第四接触孔(H4)。例如,源极电极 152 和有源层 130 通过第三接触孔(H3)彼此接触,漏极电极 154 和有源层 130 通过第四接触孔(H4)彼此接触。

[0094] 源极电极 152 与数据线 150 连接,特别是,源极电极 152 可从数据线 150 分支。漏极电极 154 形成在有源层上,同时与源极电极 152 相对,其中与源极电极 152 隔开预定间隔地形成漏极电极 154。通过源极电极 152 和漏极电极 154 界定出沟道区域。

[0095] 根据本发明的一个实施方式,源极电极 152 或漏极电极 154 与至少一部分下栅极电极 110 重叠,或者与至少一部分上栅极电极 175 重叠。

[0096] 上栅极电极 175 形成在蚀刻阻挡层 135 上方,由此覆盖由源极电极 152 和漏极电极 154 界定的沟道区域。

[0097] 根据本发明的一个实施方式,如果薄膜晶体管基板 100 应用于有机发光装置(OLED),则上栅极电极 175 可由用于 OLED 的有机发光二极管的阳极电极形成。

[0098] 接触部 180 将下栅极电极 110 与上栅极电极 175 电连接。按照与本发明第一个实施方式相同的方式,与漏极电极 154 隔开预定间隔地形成接触部 180,其中接触部 180 可形成成为岛形。在该情形中,接触部 180 可由与源极电极 152 或漏极电极 154 相同的材料形成。

[0099] 之后,将参照图 5B 更详细地描述根据本发明第二个实施方式的薄膜晶体管基板。

[0100] 如图 5B 中所示,在薄膜晶体管基板 100 上形成下栅极电极 110,然后在包括下栅极电极 110 的基板 100 的整个表面上(例如,基板 100 的除形成存储电容的区域之外的薄膜晶体管区域和线区域)形成栅极绝缘层 120。然后,在栅极绝缘层 120 上形成有源层 130。根据本发明的一个实施方式,有源层 130 可由氧化物半导体形成。

[0101] 如上文所述,在包括有源层 130 的基板 100 的整个表面上形成蚀刻阻挡层 135。在该情形中,在蚀刻阻挡层 135 中形成第三接触孔(H3)和第四接触孔(H4)。例如,源极电极 152 和有源层 130 通过第三接触孔(H3)彼此接触,漏极电极 154 和有源层 130 通过第四接触孔(H4)彼此接触。

[0102] 在根据本发明第一个实施方式的薄膜晶体管(T)的情形中,源极/漏极电极 152/154 覆盖除沟道区域之外的有源层 130 的所有区域,由此源极/漏极电极 152/154 与下栅极电极 110 之间的重叠区域的尺寸增加。然而,在根据本发明第二个实施方式的情形中,在基板 100 的整个表面上形成蚀刻阻挡层 135,由此蚀刻阻挡层 135 覆盖除源极/漏极电极 152/154 与有源层 130 之间的接触区域之外的有源层 130 的所有区域。

[0103] 因而,与本发明第一个实施方式相比,本发明第二个实施方式使得下栅极电极 110 与源极/漏极电极 152/154 之间的重叠区域减小。如下面的表 1 中所示,当薄膜晶体管(T)导通/关断时,与本发明第一个实施方式相比,根据本发明第二个实施方式的薄膜晶体管(T)的电容大大减小。

[0104] [表 1]

[0105]

		第一个实施方式		第二个实施方式		关断电容比		导通电容比
类型	完成值 (completion value)	关断电容	导通电容	关断电容	导通电容	第一个实施方式/第二个实施方式(%)		第一个实施方式/第二个实施方式(%)
Sw. TFT	5/11.4	14.2	33.15	11.15	26.8	79%		82%
Sc. TFT	10/11.4	20.5	50.45	16.14	41.27	79%		82%
Dr. TFT	100/11.4	CGS	288	CGS	256.33	CGS	77%	89%
		CGD		CGD		CGD		
		141.2	53.3	109	53.3		相同	

[0106] 此外,根据蚀刻阻挡层 135 的设计规则确定有源层 130 与源极/漏极电极 152/154 之间的接触区域,由此有源层 130 与源极/漏极电极 152/154 的覆盖规则对左方向(例如,在图 5B 中从漏极电极向着源极电极的方向)和右方向(例如,在图 5B 中从源极电极向着漏极电极的方向)没有影响。

[0107] 此外,如果有源层 130 由氧化物半导体形成,则有源层 130 的钝化对薄膜晶体管(T)的可靠性具有较大影响。在本发明第二个实施方式的情形中,蚀刻阻挡层 135 不仅保护沟道区域,而且还保护除有源层 130 与源极/漏极电极 152/154 之间的接触区域之外的有源层 130 的所有区域,由此可提高薄膜晶体管(T)的可靠性。

[0108] 如上所述,由于蚀刻阻挡层 135 的结构,薄膜晶体管(T)的寄生电容被最小化,由此减小了线电阻。

[0109] 为了形成接触部 180,在栅极绝缘层 120 和蚀刻阻挡层 135 中形成暴露下栅极电极 110 的预定部分的第一接触孔(H1)。

[0110] 在蚀刻阻挡层 135 上形成源极/漏极电极 152/154。如上所述,源极/漏极电极 152/154 通过第三和第四接触孔(H3,H4)与有源层 130 接触。尽管未示出,但在有源层 130 与源极/漏极电极 152/154 之间另外插入欧姆接触层。

[0111] 在包括源极/漏极电极 152/154 的基板 100 的整个表面上形成钝化层 160。然后,在钝化层 160 中形成暴露至少一部分接触部 180 的第二接触孔(H2),由此使接触部 180 与上栅极电极 175 接触。

[0112] 第一接触孔(H1)和第二接触孔(H2)彼此完全重叠。根据在本发明的变形实施方式,第一接触孔(H1)和第二接触孔(H2)彼此部分重叠,或者彼此不重叠。

[0113] 在钝化层 160 上形成上栅极电极 175,其中上栅极电极 175 至少覆盖沟道区域。此外,因为上栅极电极 175 填充在第二接触孔(H2)中,所以上栅极电极 175 与由第二接触孔(H2)暴露的接触部 180 接触,由此上栅极电极 175 与下栅极电极 110 电连接。

[0114] 根据本发明的一个实施方式,上栅极电极 175 的材料不同于下栅极电极 110 的材料。例如,上栅极电极 175 由透明度高于下栅极电极 110 的材料形成。

[0115] 接触部 180 填充在形成于栅极绝缘层 120 和蚀刻阻挡层 135 中的第一接触孔(H1)内。接触部 180 不仅形成在第一接触孔(H1)内,而且还形成在第一接触孔(H1)外围的蚀刻阻挡层 135 的预定部分上。根据本发明的一个实施方式,接触部 180 可由与源极/漏极电极 152/154 相同的材料形成。接触部 180 与由第一接触孔(H1)暴露的下栅极电极 110 接触,同时与由第二接触孔(H2)暴露的上栅极电极 175 接触,由此下栅极电极 110 和上栅极电极 175 彼此电连接。

[0116] 在本发明前述的实施方式中,使用两个接触孔(H1 和 H2) 将下栅极电极 110 和上栅极电极 175 彼此电连接的原因是,很难一次蚀刻多层。然而,如果多层中的每层都较薄,或者蚀刻技术高度发展,则可通过一次蚀刻多层来形成孔。在该情形中,下栅极电极 110 和上栅极电极 175 通过一个接触孔彼此电连接。

[0117] 如上所述,根据本发明第二个实施方式的薄膜晶体管(T)以双栅极电极结构形成,且蚀刻阻挡层 135 形成在基板 110 的整个表面上。因而,根据本发明第二个实施方式的薄膜晶体管(T)可以具有本发明第一个实施方式中公开的双栅极电极结构的薄膜晶体管(T)的功效,而且还可减小薄膜晶体管(T)的线电阻和电容。

[0118] 用于制造薄膜晶体管基板的方法

[0119] 图 6A 到 6H 是显示用于制造根据本发明第二个实施方式的薄膜晶体管基板的方法的剖面图,并且是沿图 5A 的 B-B' 的剖面图。

[0120] 首先,如图 6A 中所示,在基板 100 上形成下栅极电极 110,然后在包括下栅极电极 110 的基板 100 的整个表面上形成栅极绝缘层 120。然后,在栅极绝缘层 120 上形成有源层 130,在包括有源层 130 的基板 100 的整个表面上形成用于形成蚀刻阻挡层 135 的材料层 135a。

[0121] 如图 6B 中所示,将材料层 135a 构图,以形成蚀刻阻挡层 135,蚀刻阻挡层 135 包括暴露有源层 130 的第三和第四接触孔(H3, H4)。

[0122] 如图 6C 中所示,通过将栅极绝缘层 120 和蚀刻阻挡层 135 构图,形成暴露下栅极电极 110 的第一接触孔(H1)。

[0123] 在图 6B 和 6C 中,分别地进行形成第三和第四接触孔(H3, H4)的工艺和形成第一接触孔(H1)的工艺。根据本发明的变形实施方式,可通过单个蚀刻工艺进行形成第三和第四接触孔(H3, H4)的工艺和形成第一接触孔(H1)的工艺。

[0124] 然后,如图 6D 中所示,在包括蚀刻阻挡层 135 的基板 100 的整个表面上形成源极/漏极电极层 150a。

[0125] 如图 6E 中所示,将源极/漏极电极层 150a 构图,由此形成其间具有预定间隔的源极电极 152 和漏极电极 154,同时第一接触孔(H1)内形成接触部 180。因此,源极电极 152 通过第三接触孔(H3)与有源层 130 接触,漏极电极 154 通过第四接触孔(H4)与有源层 130 接触。

[0126] 如图 6F 中所示,在包括源极/漏极电极 152/154 的基板 100 的整个表面上形成钝化层 160。

[0127] 如图 6G 中所示,在钝化层 160 中形成暴露接触部 180 的第二接触孔(H2)。

[0128] 如图 6H 中所示,在钝化层 160 上形成上栅极电极 175。在该情形中,因为上栅极电极 175 填充在第二接触孔(H2)中,所以上栅极电极 175 与接触部 180 接触,由此上栅极电极 175 与下栅极电极 110 电连接。

[0129] 第一个变形实施方式

[0130] 在本发明的上述第一和第二个实施方式中,用于电连接薄膜晶体管(T1)的下栅极电极 110 和上栅极电极 175 的接触部 180 形成为岛形。然而,根据本发明的第一个变形实施方式,如图 7A 和 7B 中所示,接触部 180 可与薄膜晶体管(T2)的源极电极或漏极电极(S 或 D)形成为一体。

[0131] 此外,在本发明的上述第一和第二个实施方式中,源极电极 152 与数据线 150 连接。然而,根据本发明的第一个变形实施方式,源极电极 152 可与电源线连接。

[0132] 第二个变形实施方式

[0133] 如果根据本发明前述实施方式的薄膜晶体管基板 100 应用于底发光型 OLED,如图 8 中所示,在钝化层 160 上形成连接电极 176,其中与上栅极电极 175 隔开预定间隔地设置连接电极 176。在连接电极 176 上,依次形成有滤色器层 800、平坦化层 810 和钝化层 820。然后,在钝化层 820 上另外形成像素电极 830,其中像素电极 830 用作发光装置的阳极电极。

[0134] 在该情形中,连接电极 176 由与上栅极电极 175 相同的材料形成,且连接电极 176 与上栅极电极 175 一起形成。

[0135] 通过连接电极 176,像素电极 830 可与源极或漏极电极 152 或 154 电连接。更详细地说,如图 8 中所示,连接电极 176 通过形成在钝化层 160 中的第五接触孔(H5)与源极或漏极电极 152 或 154 接触,像素电极 830 通过形成在平坦化层 810 和钝化层 820 中的第六接触孔(H6)与连接电极 176 接触,由此,像素电极 830 与源极或漏极电极 152 或 154 电连接。

[0136] 该结构可通过防止源极/漏极电极 152/154 氧化,减小接触电阻,而且因为通过在下栅极电极 110 与像素电极 830 之间另外形成连接电极 176,提供了双或三电容,所以还增加了薄膜晶体管基板的电容,其中连接电极 176 由与上栅极电极 175 相同的材料形成。

[0137] 为便于解释,图 8 显示了薄膜晶体管(T)具有本发明第二个实施方式中所示的结构。然而,图 8 的薄膜晶体管(T)可具有本发明第一个实施方式中所示的结构。

[0138] 第三个变形实施方式

[0139] 在本发明的上述实施方式中,为薄膜晶体管基板上的每个薄膜晶体管形成一个接触部。然而,在本发明的第三个变形实施方式的情形中,如图 9A 和 9B 中所示,薄膜晶体管的设置方式可以是,两个薄膜晶体管共同使用一个接触部。

[0140] 更详细地说,如图 9 中所示,如果第一薄膜晶体管(T1)和第二薄膜晶体管(T2)共同使用一个下栅极电极 110,则第一薄膜晶体管(T1)和第二薄膜晶体管(T2)的上栅极电极 175 形成为一体,可通过使用一个接触部 180 实现第一薄膜晶体管(T1)的下栅极电极 110 与上栅极电极 175 之间的电连接以及第二薄膜晶体管(T2)的下栅极电极 110 与上栅极电极 175 之间的电连接。

[0141] 在该情形中,如上所述,接触部 180 可形成为岛形。

[0142] 有机发光装置(OLED)

[0143] 如果根据本发明上述实施方式的薄膜晶体管基板应用于 OLED,则图 2A/2B 和 3A/3B 中所示的薄膜晶体管可用作构成 OLED 的一个或多个开关薄膜晶体管。此外,图 7A 和

7B 中所示的薄膜晶体管可用作构成 OLED 的驱动薄膜晶体管。

[0144] 如果 OLED 包括两个或多个开关薄膜晶体管,则至少两个薄膜晶体管可通过使用图 9A 和 9B 中所示的公共接触部将下和上栅极电极彼此电连接。

[0145] 此外,在用于 OLED 的存储电容的情形中,可以按照图 10 中所示的结构形成存储电容。

[0146] 更详细地说,如图 10 中所示,在基板 100 上依次形成下栅极电极 110、栅极绝缘层 120、蚀刻阻挡层 135。然后,在栅极绝缘层 120 和蚀刻阻挡层 135 中形成暴露下栅极电极 110 的第七接触孔(H7)。

[0147] 在该情形中,接触部 1080 填充在第七接触孔(H7)中,其中接触部 1080 由与源极/漏极电极(未示出)相同的材料形成。

[0148] 此外,在蚀刻阻挡层 135 上形成钝化层 160,在钝化层 160 中形成暴露接触部 1080 的第八接触孔(H8)。

[0149] 在钝化层 160 上具有上栅极电极 175。因为上栅极电极 175 填充在第八接触孔(H8)中,所以上栅极电极 175 与接触部 1080 接触,由此上栅极电极 175 与下栅极电极 110 电连接。

[0150] 此外,在上栅极电极 175 上形成像素电极 1090。根据本发明的一个实施方式,像素电极 1090 可由与有机发光二极管的阳极电极相同的材料形成。

[0151] 在本发明的上述实施方式中,必须包括蚀刻阻挡层。然而,在本发明的变形实施方式的情形中,可省略蚀刻阻挡层。在该情形中,源极和漏极电极直接形成在有源层上。

[0152] 根据本发明,在有源层 130 下方形成下栅极电极 110,在有源层 130 上方形成上栅极电极 175,由此电子通过有源层 130 的上下表面进行漂移,由此可获得输出饱和特性,并且在亚阈值区域内,可减小基于薄膜晶体管的源极与漏极之间的电压的传输曲线之间的间隙。

[0153] 根据本发明,由于薄膜晶体管的改善的输出和传输特性,可提高显示装置的亮度均匀性、薄膜晶体管的电流容量和补偿能力,并可减小功耗。

[0154] 根据本发明,可通过下栅极电极 110 和上栅极电极 175 防止外部光入射到薄膜晶体管(T)的底表面和顶表面,由此可提高薄膜晶体管(T)的偏压温度应力(BTS)特性。此外,可防止外部气体(O₂)或湿气(H₂O)渗透进入薄膜晶体管(T)的底表面和顶表面。

[0155] 根据本发明,通过使用下栅极电极 110 和上栅极电极 175 屏蔽薄膜晶体管(T)的底表面和顶表面中的电场,可提高局部和整体亮度均匀性,并减少亮点和暗点缺陷。

[0156] 根据本发明,上栅极电极 175 位于像素电极 830 与源极/漏极电极 152/154 之间,由此可通过防止源极/漏极电极 152/154 氧化,减小接触电阻,

[0157] 根据本发明,通过在下栅极电极 110 与像素电极 830 之间另外形成上栅极电极 175,可提供双或三电容,由此增加了薄膜晶体管基板的电容。

[0158] 根据本发明,蚀刻阻挡层 135 形成在除存储电容之外的薄膜晶体管区域和线区域上,然后根据有源层 130 与源极/漏极电极 152/154 之间接触的最小设计规则,将蚀刻阻挡层 135 构图,从而可减小栅极电极与源极/漏极电极 152/154 之间的重叠区域。因而,当薄膜晶体管导通/关断时,可减小根据本发明的薄膜晶体管的电容。

[0159] 根据本发明,蚀刻阻挡层 135 形成在有源层 130 上的沟道区域的左侧和右侧,由此

可通过蚀刻阻挡层 135 保护有源层 130。

[0160] 在不脱离本发明的精神或范围的情况下,在本发明中可进行各种修改和变化,这对于本领域技术人员来说是显而易见的。因而,本发明意在覆盖落入所附权利要求及其等价物范围内的本发明的修改和变化。

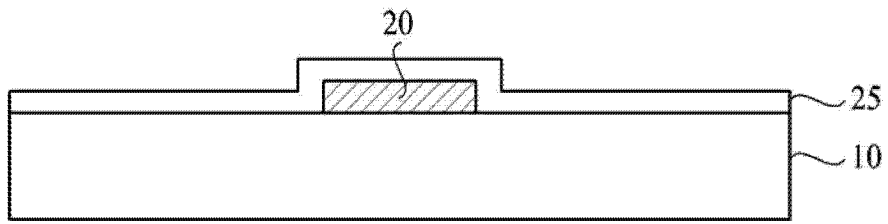


图 1A

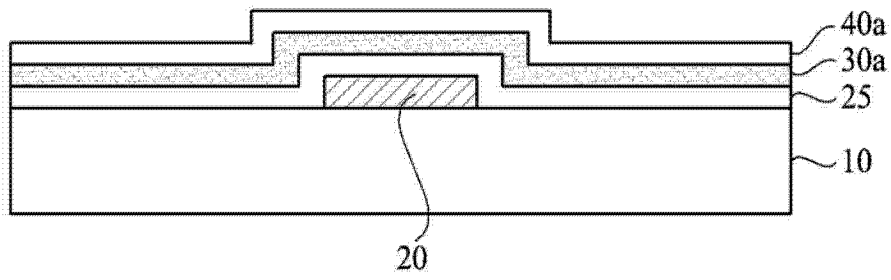


图 1B

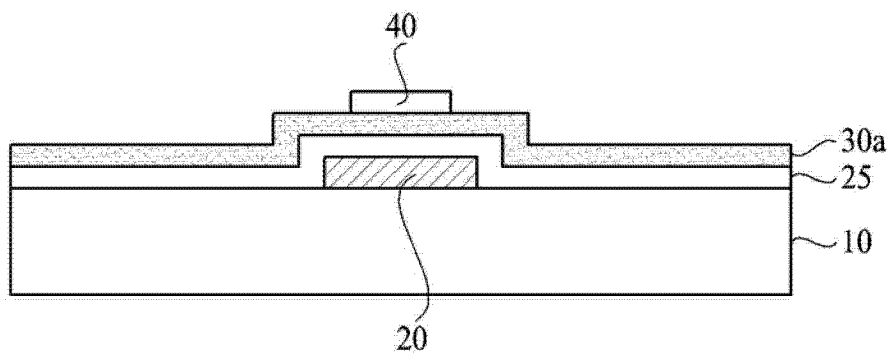


图 1C

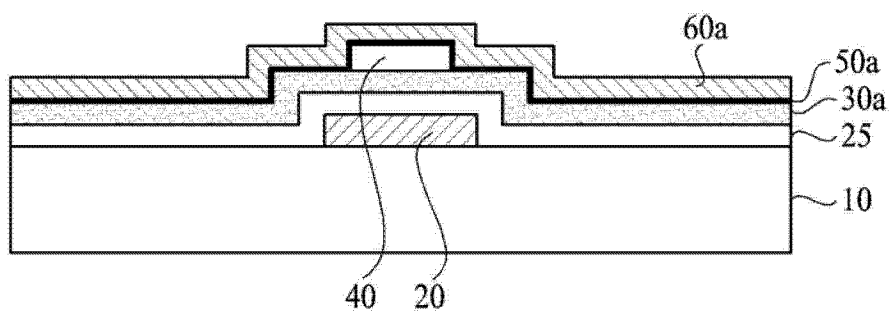


图 1D

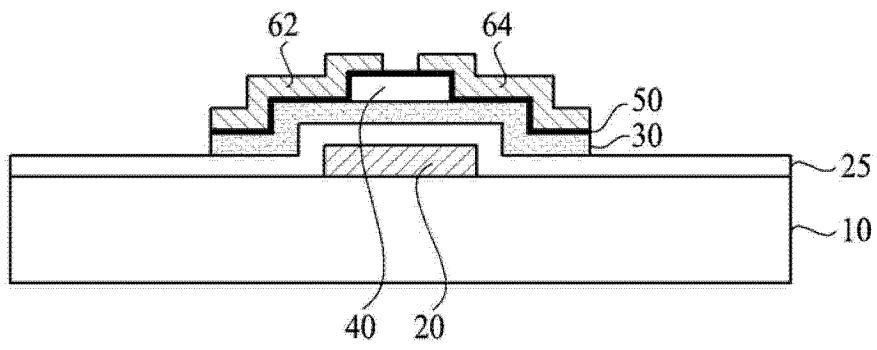


图 1E

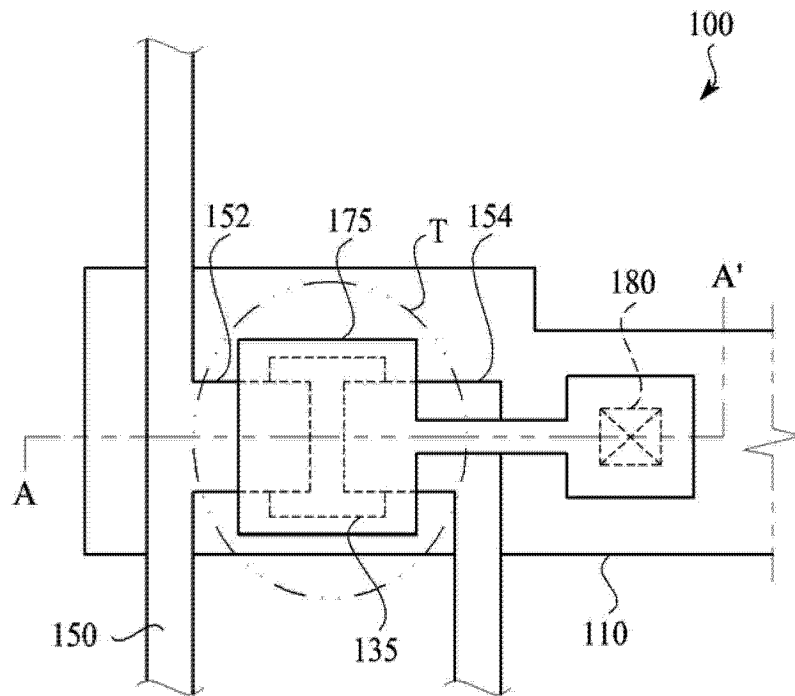


图 2A

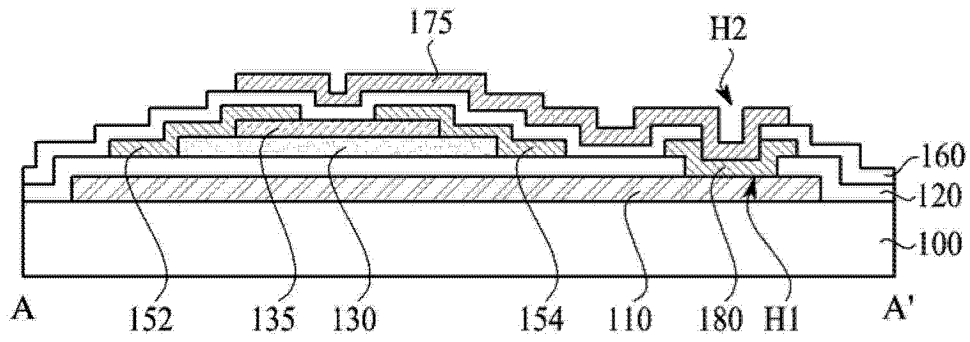


图 2B

单栅极电极薄膜晶体管特性

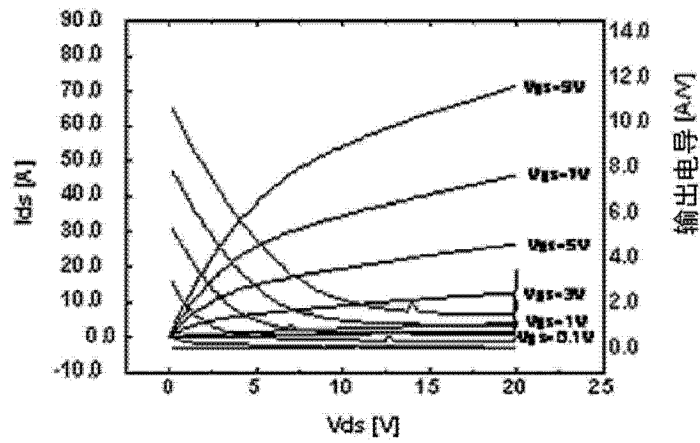


图 3A

双栅极电极薄膜晶体管特性

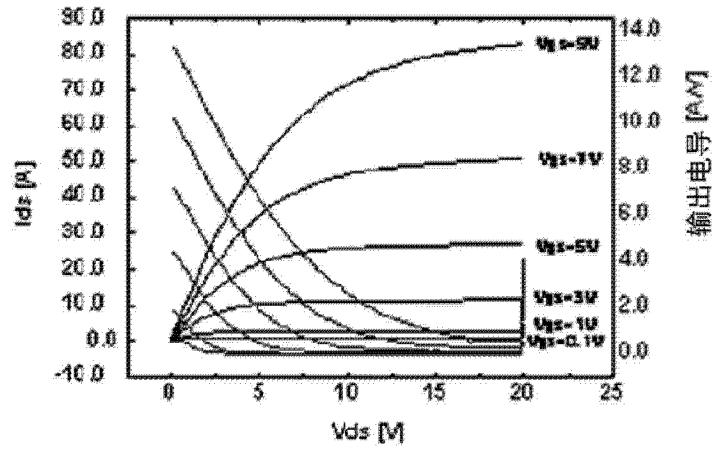


图 3B

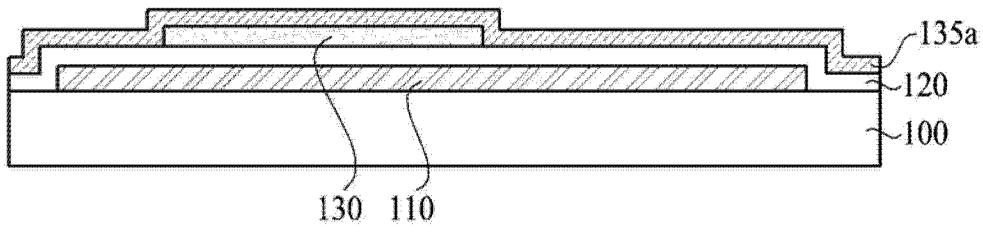


图 4A

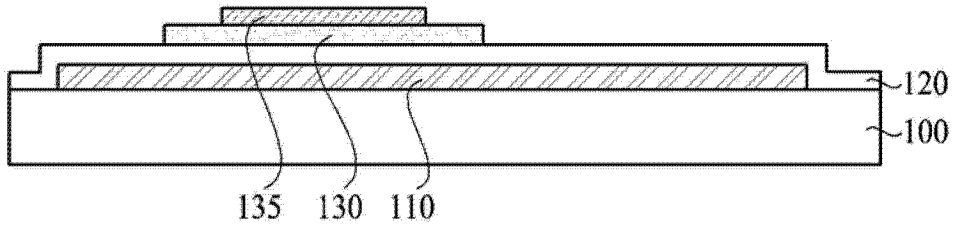


图 4B

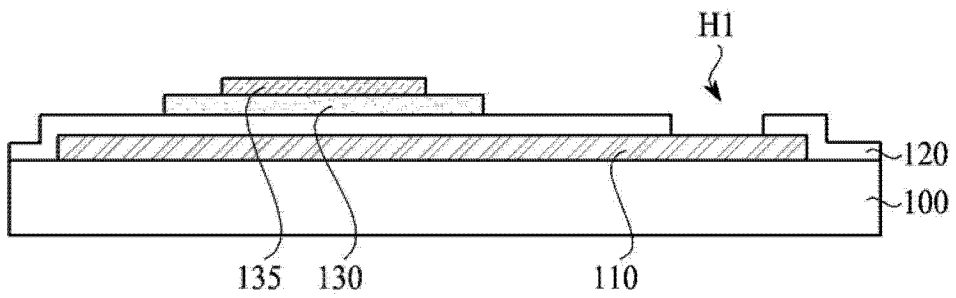


图 4C

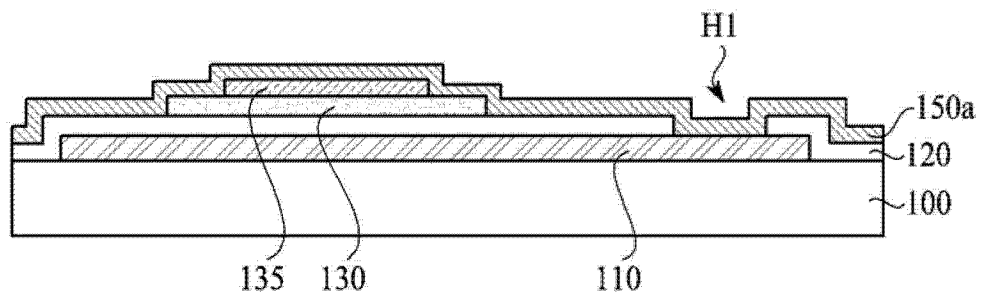


图 4D

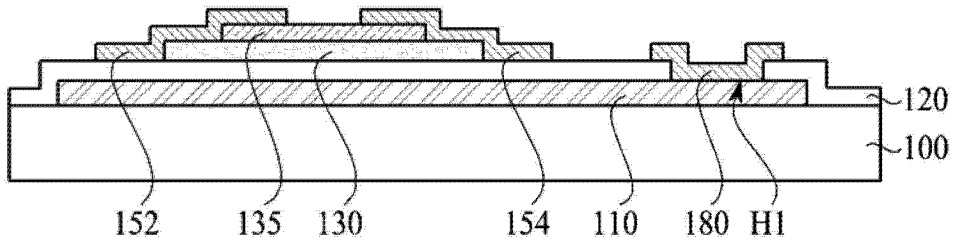


图 4E

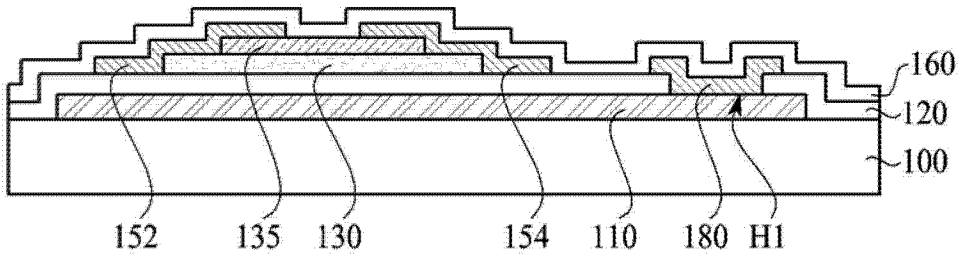


图 4F

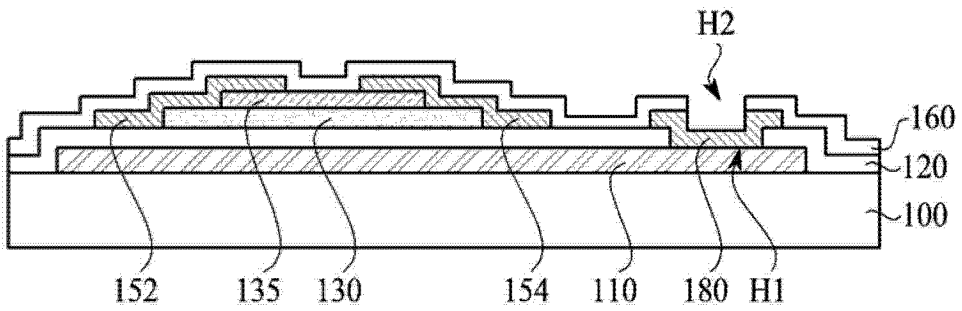


图 4G

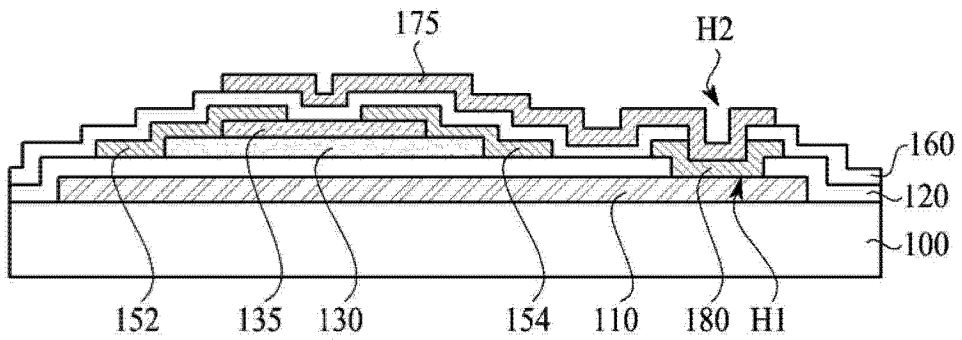


图 4H

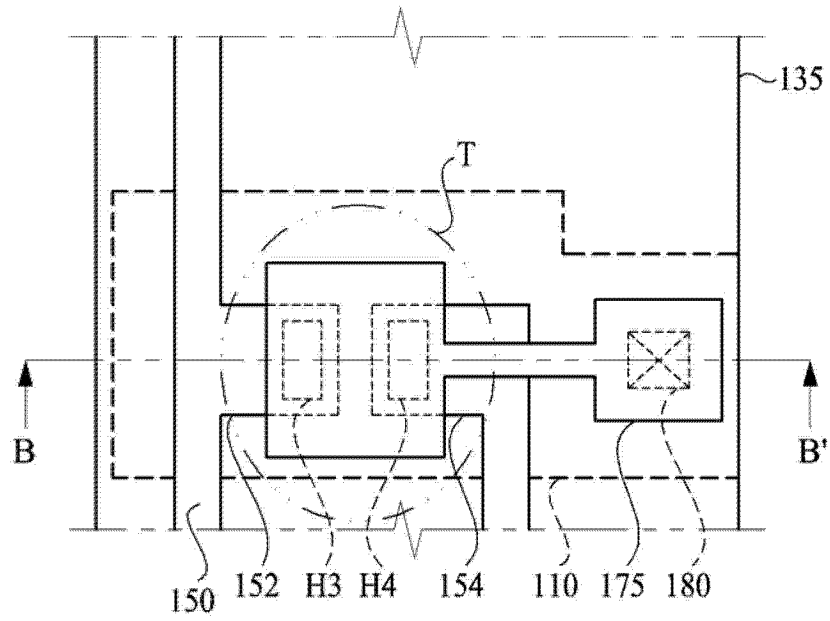


图 5A

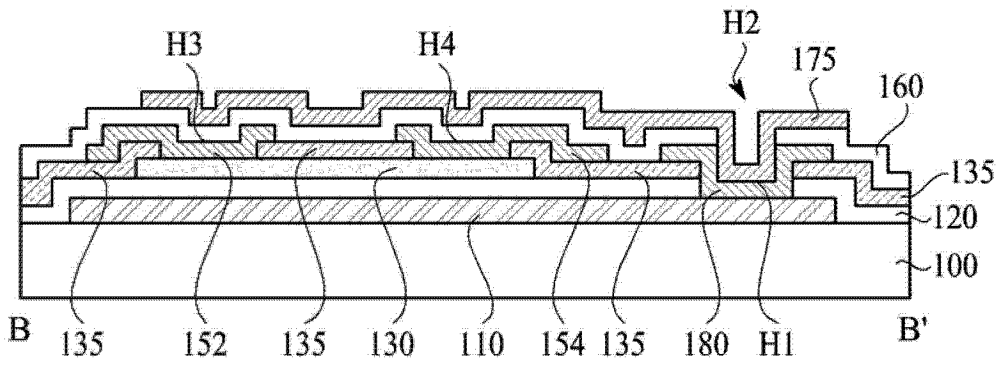


图 5B

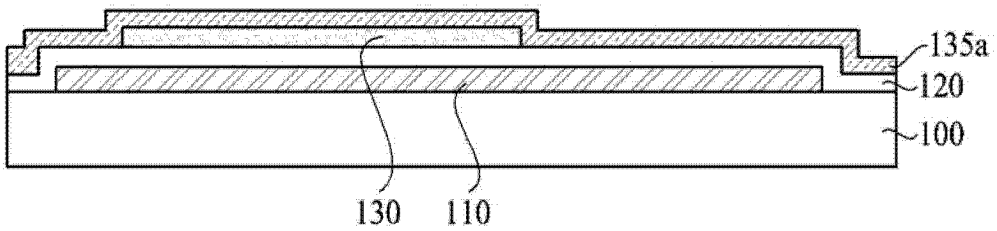


图 6A

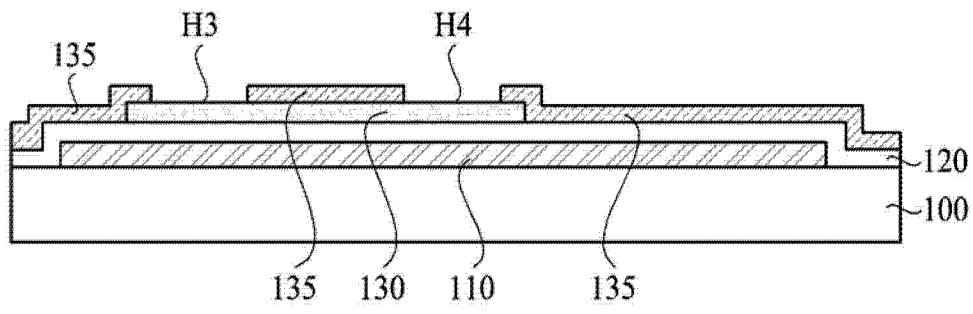


图 6B

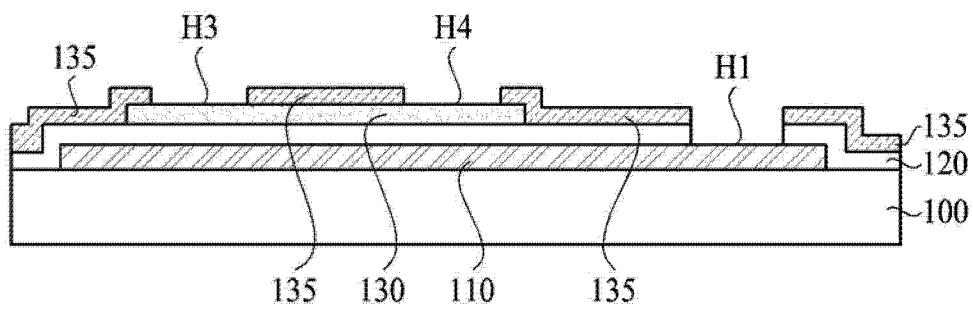


图 6C

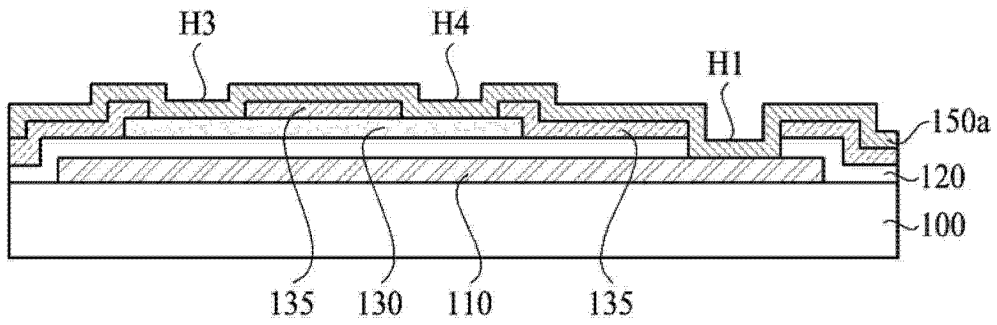


图 6D

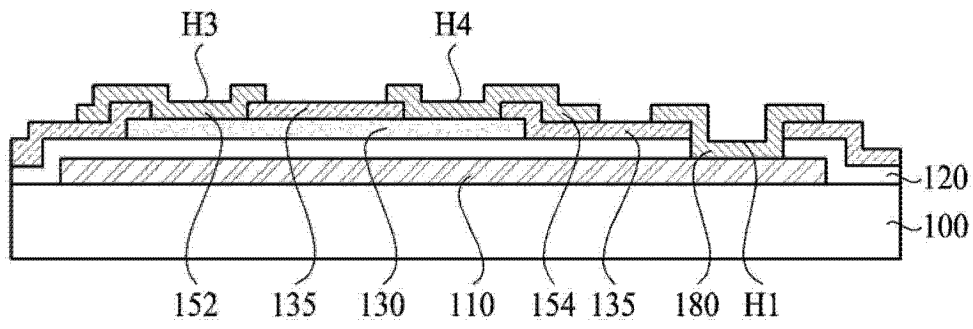


图 6E

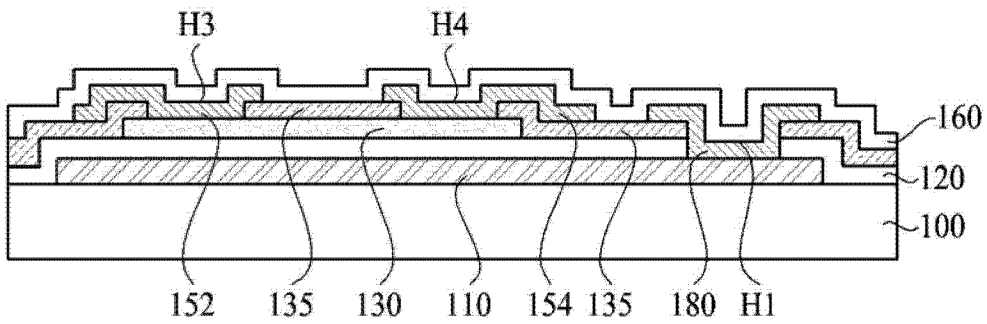


图 6F

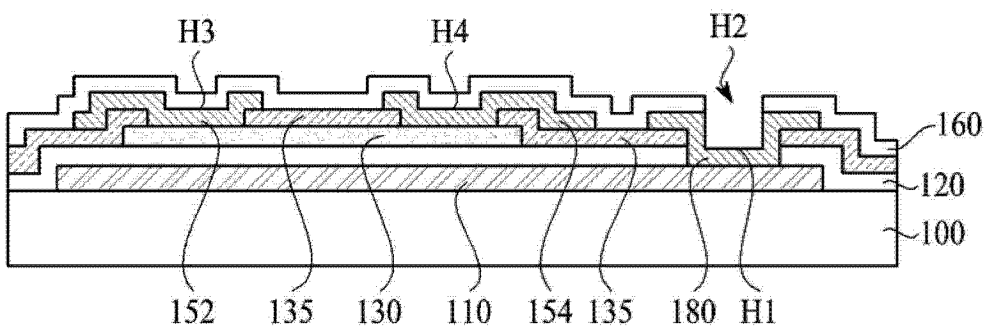


图 6G

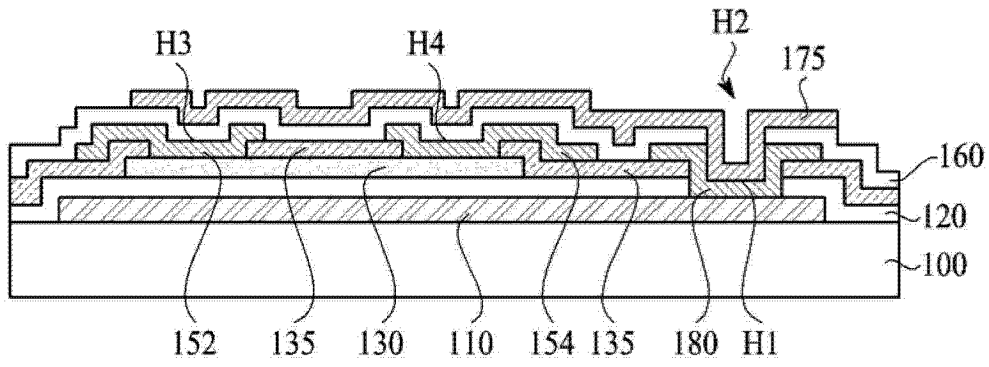


图 6H

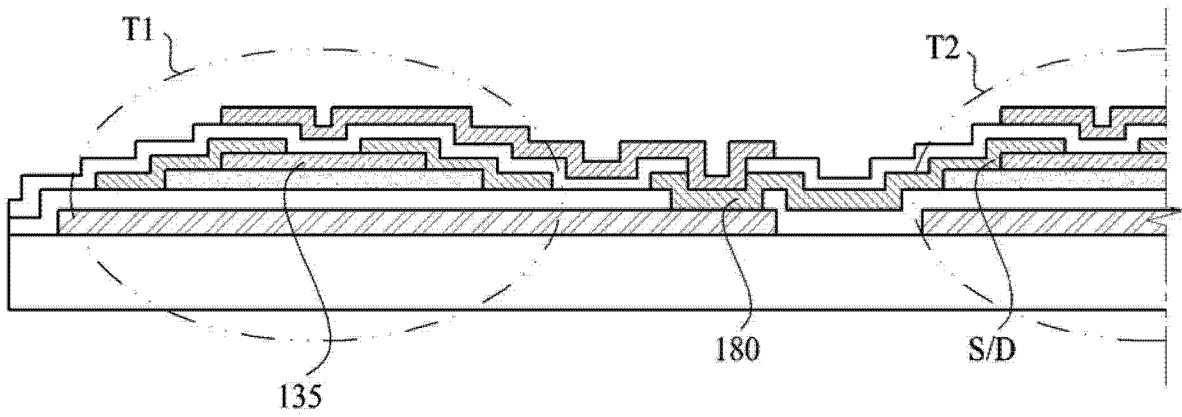


图 7A

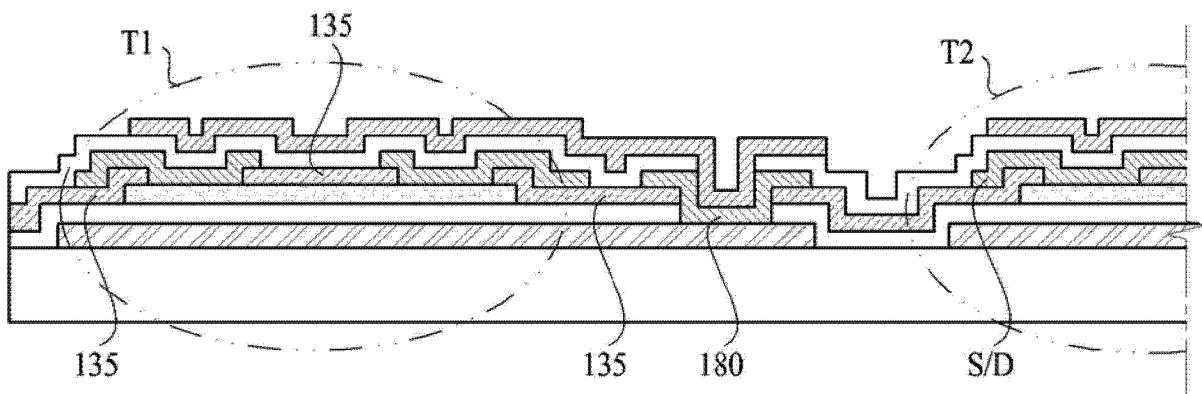


图 7B

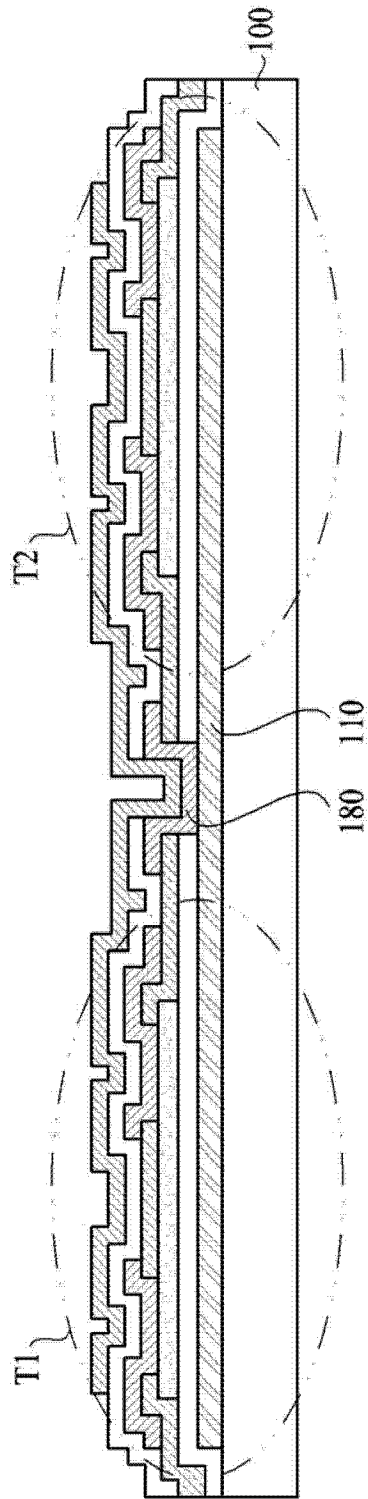


图 9B

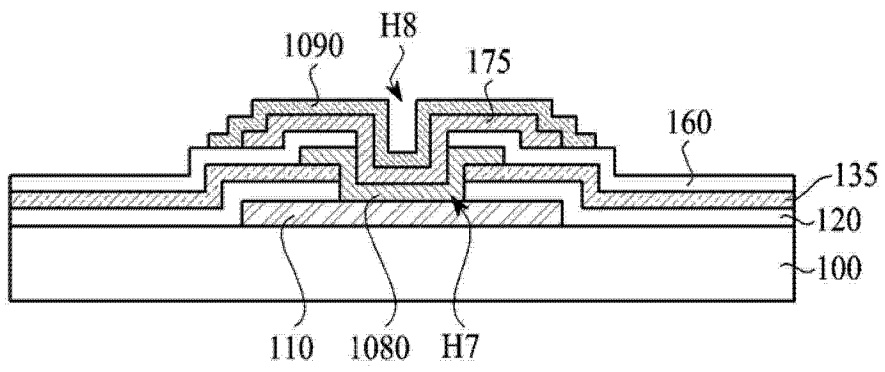


图 10

专利名称(译)	薄膜晶体管基板及其制造方法以及使用其的有机发光显示装置		
公开(公告)号	CN103594476A	公开(公告)日	2014-02-19
申请号	CN201210545227.5	申请日	2012-12-14
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	沈钟植 南宇镇 慎弘綽 张旼揆		
发明人	沈钟植 南宇镇 慎弘綽 张旼揆		
IPC分类号	H01L27/12 H01L51/56 H01L21/77 H01L27/32		
CPC分类号	H01L51/50 H01L29/78648 H01L29/78633 H01L29/7869 H01L29/66742 H01L29/786 H01L29/66969 H01L29/41733		
代理人(译)	徐金国 钟强		
优先权	1020120088565 2012-08-13 KR		
其他公开文献	CN103594476B		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种有利于改善薄膜晶体管的输出和传输特性的薄膜晶体管基板、其制造方法以及使用其的有机发光显示装置，其中所述薄膜晶体管基板包括：薄膜晶体管，所述薄膜晶体管包括位于基板上的下栅极电极、位于所述下栅极电极上的有源层、位于所述有源层上的源极和漏极电极、以及位于所述源极电极、漏极电极和有源层上的上栅极电极，所述上栅极电极覆盖由所述源极和漏极电极界定的沟道区域；和将所述下栅极电极与所述上栅极电极电连接的接触部。

