



(12) 发明专利申请

(10) 申请公布号 CN 103022080 A

(43) 申请公布日 2013. 04. 03

(21) 申请号 201210536938. 6

(22) 申请日 2012. 12. 12

(71) 申请人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路 10 号

(72) 发明人 宋泳锡 刘圣烈 崔承镇 金熙哲

(74) 专利代理机构 北京路浩知识产权代理有限公司 11002

代理人 王莹

(51) Int. Cl.

H01L 27/32(2006. 01)

H01L 21/77(2006. 01)

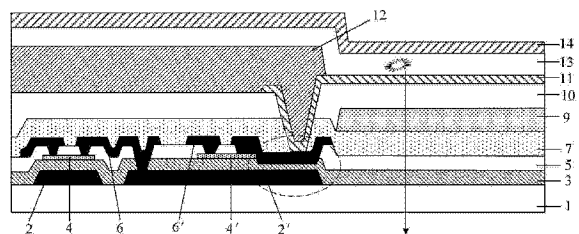
权利要求书 2 页 说明书 5 页 附图 3 页

(54) 发明名称

阵列基板及其制作方法、有机发光二极管显示装置

(57) 摘要

本发明公开了一种阵列基板,包括多个位于基板上的像素单元,像素单元包括:形成在基板上的薄膜晶体管结构;以及由薄膜晶体管结构驱动的有机发光二极管,薄膜晶体管结构包括驱动薄膜晶体管,驱动薄膜晶体管的漏极连接有机发光二极管,驱动薄膜晶体管的栅极与漏极重叠,之间形成存储电容,栅极和漏极之间间隔的绝缘层上对应重叠区域形成有凹槽,使栅极和漏极之间的距离小于绝缘层的对应非重叠区域的厚度。还公开了上述阵列基板的制作方法及包括上述阵列基板的有机发光二极管显示装置。本发明在栅极和漏极之间的绝缘层上形成凹槽结构减小两者之间的距离,使形成的存储电容变大,能够为 WOLED 提供更大的驱动电流,从而降低了 WOLED 显示装置的驱动功耗。



1. 一种阵列基板,包括多个位于基板上的像素单元,其特征在于,所述像素单元包括:形成在基板上的薄膜晶体管结构;以及由所述薄膜晶体管结构驱动的有机发光二极管,所述薄膜晶体管结构包括驱动薄膜晶体管,所述驱动薄膜晶体管的漏极连接所述有机发光二极管,所述驱动薄膜晶体管的栅极与漏极重叠,之间形成存储电容,所述栅极和漏极之间间隔的绝缘层上对应重叠区域形成有凹槽,使所述栅极和漏极之间的距离小于所述绝缘层的对应非重叠区域的厚度。

2. 如权利要求 1 所述的阵列基板,其特征在于,所述像素单元还包括:

彩膜,所述彩膜形成在所述有机发光二极管与所述薄膜晶体管结构之间。

3. 如权利要求 2 所述的阵列基板,其特征在于,所述漏极位于所述栅极的上方,两者之间间隔的绝缘层上对应所述重叠区域的位置形成有凹槽,所述漏极的一部分形成在所述凹槽中。

4. 如权利要求 3 所述的阵列基板,其特征在于,所述薄膜晶体管结构包括:形成在基板上的第一栅极、第二栅极,形成在所述第一栅极和第二栅极之上的栅绝缘层,形成在所述栅绝缘层之上的第一有源层和第二有源层,形成在第一有源层之上的第一源极和第一漏极,形成在第二有源层之上的第二源极和第二漏极,所述第一漏极连接所述第二栅极,所述第一栅极、栅绝缘层、第一有源层、第一源极及第一漏极形成开关薄膜晶体管,所述第二栅极、栅绝缘层、第二有源层、第二源极及第二漏极形成驱动薄膜晶体管;

所述有机发光二极管位于所述像素单元的像素区域,包括透明的第一电极、发光层、第二电极,所述第一电极连接所述第二漏极,所述第二漏极与所述第二栅极重叠,之间形成存储电容,所述第二漏极与所述第二栅极之间间隔的绝缘层为所述栅绝缘层。

5. 如权利要求 4 所述的阵列基板,其特征在于,所述第二有源层和第二漏极之间还形成有绝缘间隔层,所述绝缘层包括:绝缘间隔层和栅绝缘层,所述凹槽形成在靠近所述第二漏极的绝缘间隔层的表面,且所述凹槽的深度小于所述绝缘间隔层的厚度。

6. 如权利要求 4 所述的阵列基板,其特征在于,所述第二有源层和第二漏极之间还形成有绝缘间隔层,所述绝缘层包括:绝缘间隔层和栅绝缘层,所述绝缘间隔层上对应所述重叠区域形成有通孔,所述通孔与所述栅绝缘层的表面形成所述凹槽。

7. 如权利要求 4 所述的阵列基板,其特征在于,所述第二有源层和第二漏极之间还形成有绝缘间隔层,所述绝缘层包括:绝缘间隔层和栅绝缘层,所述绝缘间隔层上对应所述重叠区域形成有通孔,栅绝缘层上对应所述重叠区域形成有子凹槽,所述通孔与所述子凹槽形成所述凹槽;所述子凹槽的深度小于所述栅绝缘层的厚度。

8. 如权利要求 4 所述的阵列基板,其特征在于,所述彩膜位于所述驱动薄膜晶体管结构之上的钝化层上。

9. 一种阵列基板制作方法,其特征在于,包括步骤:

在基板上形成包括第一栅极、第二栅极、绝缘层、第一有源层、第二有源层的图形;

在所述绝缘层上形成包括过孔及凹槽的图形;

形成包括第一源极、第一漏极、第二源极和第二漏极的图形,使所述第二漏极与第二栅极重叠,且所述凹槽使所述栅极和漏极之间的距离小于所述绝缘层的对应非重叠区域的厚度;

形成包括彩膜及有机发光二极管的图形。

10. 如权利要求 9 所述的阵列基板制作方法,其特征在于,所述绝缘层为栅绝缘层,在所述绝缘层上形成包括过孔及凹槽的图形的步骤具体包括:

通过构图工艺在所述栅绝缘层上对应第一漏极和第二栅极连接的区域形成过孔,在所述栅绝缘层上对应第二漏极与第二栅极的重叠区域形成所述凹槽。

11. 如权利要求 9 所述的阵列基板制作方法,其特征在于,所述绝缘层包括形成在第一栅极、第二栅极之上的栅绝缘层和形成在第一有源层、第二有源层之上的绝缘间隔层,通过一次构图工艺在所述绝缘层上形成包括过孔及凹槽的图形。

12. 如权利要求 11 所述的阵列基板制作方法,其特征在于,在所述绝缘层上形成包括过孔及凹槽的图形的步骤具体包括:

通过构图工艺形成在所述第一漏极和第二栅极连接的区域形成贯穿所述栅绝缘层和绝缘间隔层的第一过孔;在第一源极与第一有源层连接的区域形成贯穿所述绝缘间隔层的第二过孔;在第一漏极与第一有源层连接的区域形成贯穿所述绝缘间隔层的第三过孔;在第二源极与第二有源层连接的区域形成贯穿所述绝缘间隔层的第四过孔;在第二漏极与第二栅极的重叠区域形成所述凹槽。

13. 如权利要求 12 所述的阵列基板制作方法,其特征在于,在第二漏极与第二栅极的重叠区域形成所述凹槽的步骤具体包括:

在所述绝缘间隔层上对应所述重叠区域形成所述凹槽;或

在所述绝缘间隔层上对应所述重叠区域形成通孔,所述通孔与所述栅绝缘层的表面形成所述凹槽;或

在所述绝缘间隔层上对应所述重叠区域形成通孔,在所述栅绝缘层上对应所述重叠区域形成子凹槽,所述通孔与所述子凹槽形成所述凹槽。

14. 一种有机发光二极管显示装置,其特征在于,包括如权利要求 1~8 中任一项所述的阵列基板。

阵列基板及其制作方法、有机发光二极管显示装置

技术领域

[0001] 本发明属于有机发光二极管显示技术领域,具体涉及一种阵列基板及其制备方法、有机发光二极管显示装置。

背景技术

[0002] 有机发光二极管(Organic Light-Emitting Diodes,OLED)以其制备工艺简单、成本低、发光颜色可在可见光区内任意调节以及易于大面积和柔性弯曲等优点,被认为是未来最重要的显示技术之一。尤其是白光 OLED(WOLED)的功率效率已经超过了 60lm/W,寿命达到了 2 万个小时以上,极大地推动了 WOLED 的发展。

[0003] 如图 1 所示,为现有的 OLED 阵列基板的结构,具体示出了一个像素单元的示意图,由下至上包括:形成在基板 1 上的第一栅极 2、第二栅极 2' 及栅线(图中未示出),形成在第一栅极 2、第二栅极 2' 及栅线之上的栅绝缘层 3,形成在栅绝缘层 3 上的第一有源层 4 和第二有源层 4',形成在第一有源层 4 和第二有源层 4' 之上的绝缘间隔层 5,形成在绝缘间隔层 5 上的第一源漏层 6 (包括第一源极和第一漏极)和第二源漏层 6' (包括第二源极和第二漏极),形成在第一源漏层 6 和第二源漏层 6' 之上的钝化层 7。其中,第一栅极 2、栅绝缘层 3、第一有源层 4、绝缘间隔层 5 及第一源漏层 6 形成开关薄膜晶体管(开关 TFT),第二栅极 2'、栅绝缘层 3、第二有源层 4'、绝缘间隔层 5 及第二源漏层 6' 形成驱动薄膜晶体管(驱动 TFT)。第一源漏层 6 和第二源漏层 6' 之上依次为钝化层 7、彩膜 9,树脂层 10,有机发光二极管的第一电极 11、像素定义层 12、有机发光层 13 及有机发光二极管的第一电极 14。其中,第一电极 11 为透明电极,有机发光层发出的光通过第一电极及其下方的各层后出射。有机发光二极管位于像素单元的像素区域(通常指像素单元的除薄膜晶体管以外的显示区域)。

[0004] 该结构中,第二栅极 2' 与第二源漏极 6' 的漏极之间形成存储电容,如图 1 中虚线框所示。该像素单元的等效电路图如图 2 所示, C_s 为所述存储电容。由于 WOLED 需要较大的驱动电流,从而 WOLED 的显示装置的功耗很大,为了降低功耗,在基板上形成了该存储电容的结构,该存储电容的作用是在为 WOLED 提供一部分驱动电流,使得由电源提供的驱动电流可相应减小,从而减小功耗。但是从图 1 中可看出,第二栅极 2' 与第二源漏极 6' 的漏极间隔了两层绝缘层,距离较大,电容较小,若能减小距离,增大电容,便能够进一步地降低 WOLED 的显示装置的功耗。

发明内容

[0005] (一) 要解决的技术问题

[0006] 本发明要解决的技术问题是:如何进一步减小 WOLED 显示装置的驱动功耗。

[0007] (二) 技术方案

[0008] 为解决上述技术问题,本发明提供了一种阵列基板,包括多个位于基板上的像素单元,所述像素单元包括:形成在基板上的薄膜晶体管结构;以及由所述薄膜晶体管结构

驱动的有机发光二极管,所述薄膜晶体管结构包括驱动薄膜晶体管,所述驱动薄膜晶体管的漏极连接所述有机发光二极管,所述驱动薄膜晶体管的栅极与漏极重叠,之间形成存储电容,所述栅极和漏极之间间隔的绝缘层上对应重叠区域形成有凹槽,使所述栅极和漏极之间的距离小于所述绝缘层的对应非重叠区域的厚度。

[0009] 其中,所述像素单元还包括:彩膜,所述彩膜形成在所述有机发光二极管与所述薄膜晶体管结构之间。

[0010] 其中,所述漏极位于所述栅极的上方,两者之间间隔的绝缘层上对应所述重叠区域的位置形成有凹槽,所述漏极的一部分形成在所述凹槽中。

[0011] 其中,所述薄膜晶体管结构包括:形成在基板上的第一栅极、第二栅极,形成在所述第一栅极和第二栅极之上的栅绝缘层,形成在所述栅绝缘层之上的第一有源层和第二有源层,形成在第一有源层之上的第一源极和第一漏极,形成在第二有源层之上的第二源极和第二漏极,所述第一漏极连接所述第二栅极,所述第一栅极、栅绝缘层、第一有源层、第一源极及第一漏极形成开关薄膜晶体管,所述第二栅极、栅绝缘层、第二有源层、第二源极及第二漏极形成驱动薄膜晶体管;

[0012] 所述有机发光二极管位于所述像素单元的像素区域,包括透明的第一电极、发光层、第二电极,所述第一电极连接所述第二漏极,所述第二漏极与所述第二栅极重叠,之间形成存储电容,所述第二漏极与所述第二栅极之间间隔的绝缘层为所述栅绝缘层。

[0013] 其中,所述第二有源层和第二漏极之间还形成有绝缘间隔层,所述绝缘层包括:绝缘间隔层和栅绝缘层,所述凹槽形成在靠近所述第二漏极的绝缘间隔层的表面,且所述凹槽的深度小于所述绝缘间隔层的厚度。

[0014] 其中,所述第二有源层和第二漏极之间还形成有绝缘间隔层,所述绝缘层包括:绝缘间隔层和栅绝缘层,所述绝缘间隔层上对应所述重叠区域形成有通孔,所述通孔与所述栅绝缘层的表面形成所述凹槽。

[0015] 其中,所述第二有源层和第二漏极之间还形成有绝缘间隔层,所述绝缘层包括:绝缘间隔层和栅绝缘层,所述绝缘间隔层上对应所述重叠区域形成有通孔,栅绝缘层上对应所述重叠区域形成有子凹槽,所述通孔与所述子凹槽形成所述凹槽;所述子凹槽的深度小于所述栅绝缘层的厚度。

[0016] 其中,所述彩膜位于所述驱动薄膜晶体管结构之上的钝化层上。

[0017] 本发明还提供了一种阵列基板制作方法,包括步骤:

[0018] 在基板上形成包括第一栅极、第二栅极、绝缘层、第一有源层、第二有源层的图形;

[0019] 在所述绝缘层上形成包括过孔及凹槽的图形;

[0020] 形成包括第一源极、第一漏极、第二源极和第二漏极的图形,使所述第二漏极与第二栅极重叠,且所述凹槽使所述栅极和漏极之间的距离小于所述绝缘层的对应非重叠区域的厚度;

[0021] 形成包括彩膜及有机发光二极管的图形。

[0022] 其中,所述绝缘层为栅绝缘层,在所述绝缘层上形成包括过孔及凹槽的图形的步骤具体包括:

[0023] 通过构图工艺在所述栅绝缘层上对应第一漏极和第二栅极连接的区域形成过孔,

在所述栅绝缘层上对应第二漏极与第二栅极的重叠区域形成所述凹槽。

[0024] 其中,所述绝缘层包括形成在第一栅极、第二栅极之上的栅绝缘层和形成在第一有源层、第二有源层之上的绝缘间隔层,通过一次构图工艺在所述绝缘层上形成包括过孔及凹槽的图形。

[0025] 其中,在所述绝缘层上形成包括过孔及凹槽的图形的步骤具体包括:

[0026] 通过构图工艺形成在所述第一漏极和第二栅极连接的区域形成贯穿所述栅绝缘层和绝缘间隔层的第一过孔;在第一源极与第一有源层连接的区域形成贯穿所述绝缘间隔层的第二过孔;在第一漏极与第一有源层连接的区域形成贯穿所述绝缘间隔层的第三过孔;在第二源极与第二有源层连接的区域形成贯穿所述绝缘间隔层的第四过孔;在第二漏极与第二栅极的重叠区域形成所述凹槽。

[0027] 其中,在第二漏极与第二栅极的重叠区域形成所述凹槽的步骤具体包括:

[0028] 在所述绝缘间隔层上对应所述重叠区域形成所述凹槽;或

[0029] 在所述绝缘间隔层上对应所述重叠区域形成通孔,所述通孔与所述栅绝缘层的表面形成所述凹槽;或

[0030] 在所述绝缘间隔层上对应所述重叠区域形成通孔,在所述栅绝缘层上对应所述重叠区域形成子凹槽,所述通孔与所述子凹槽形成所述凹槽。

[0031] 本发明还公开了一种有机发光二极管显示装置,包括上述任一项所述的阵列基板。

[0032] (三)有益效果

[0033] 本发明通过在栅极和漏极之间的绝缘层上形成凹槽结构,以减小栅极和漏极之间的距离,使两者之间形成的存储电容变大,能够为WOLED提供更大的驱动电流,从而降低了WOLED显示装置的驱动功耗。

附图说明

[0034] 图1是现有的一种阵列基板结构示意图;

[0035] 图2是图1中阵列基板中像素单元的等效电路图;

[0036] 图3是本发明实施例的一种阵列基板结构示意图;

[0037] 图4是图3中阵列基板凹槽处放大示意图;

[0038] 图5是制作图3中阵列基板时形成栅极、绝缘层及有源层的图形的示意图;

[0039] 图6是在图5的基板的基础上形成过孔及凹槽的示意图;

[0040] 图7是在图6的基板的基础上形成源漏电极的示意图。

具体实施方式

[0041] 下面结合附图和实施例,对本发明的具体实施方式作进一步详细描述。以下实施例用于说明本发明,但不用来限制本发明的范围。

[0042] 本发明的阵列基板包括:多个位于基板上的像素单元,像素单元包括:形成在基板上的薄膜晶体管结构;以及由薄膜晶体管结构驱动的有机发光二极管,有机发光二极管位于像素单元的像素区域。薄膜晶体管结构包括驱动薄膜晶体管,驱动薄膜晶体管的漏极连接有机发光二极管,驱动薄膜晶体管的栅极与漏极重叠,之间形成存储电容。栅极和漏极

之间间隔的绝缘层上对应重叠区域形成有凹槽,使栅极和漏极之间的距离小于绝缘层的对应非重叠区域的厚度。即减小了栅极和漏极之间的距离,从而增大了两者之间形成的存储电容,降低阵列基板的驱动功耗。下面以底栅型的薄膜晶体管的WOLED阵列基板为例进行说明。

[0043] 如图3所示,该阵列基板由下至上包括:形成在基板1上的第一栅极2、第二栅极2'及栅线(图中未示出),形成在第一栅极2、第二栅极2'及栅线之上的栅绝缘层3,形成在栅绝缘层3上的第一有源层4和第二有源层4',形成在第一有源层4和第二有源层4'之上的绝缘间隔层5,形成在绝缘间隔层5上的第一源漏层6(包括第一源极和第一漏极)和第二源漏层6'(包括第二源极和第二漏极),形成在第一源漏层6和第二源漏层6'之上的钝化层7。其中,第一栅极2、栅绝缘层3、第一有源层4、绝缘间隔层5及第一源漏层6形成开关薄膜晶体管,第二栅极2'、栅绝缘层3、第二有源层4'、绝缘间隔层5及第二源漏层6'形成驱动薄膜晶体管。第一源漏层6和第二源漏层6'之上依次为钝化层7、彩膜9,树脂层10,有机发光二极管的第一电极11、像素定义层12、有机发光层13及有机发光二极管的第一电极14。其中,第一电极11为透明电极,有机发光层发出的光通过第一电极及其下方的各层后出射。

[0044] 该结构中,第二栅极2'与第二源漏层6'的漏极(下称第二漏极)重叠,形成存储电容,两者之间间隔有栅绝缘层3和绝缘间隔层5形成的绝缘层。为了增大存储电容,在绝缘层上对应重叠区域的位置形成有凹槽,第二漏极的一部分形成在凹槽中,因此第二栅极2'和第二漏极之间的距离小于绝缘层的对应非重叠区域的厚度,即相对于现有的存储电容结构,存储电容两极板(第二栅极2'和第二漏极)间的距离变小,存储电容变大。

[0045] 本实施例中,存储电容两极板间的绝缘层由栅绝缘层3和绝缘间隔层5两层构成,因此凹槽有三种结构:

[0046] 结构1、凹槽形成在靠近第二漏极的绝缘间隔层5的表面,且深度小于绝缘间隔层5的厚度,即在绝缘间隔层5上形成凹槽。

[0047] 结构2、绝缘间隔层5上对应重叠区域形成有通孔,该通孔与栅绝缘层3的表面形成凹槽。

[0048] 结构3、如图4所示,绝缘间隔层5上对应重叠区域形成有通孔16,栅绝缘层3上对应重叠区域形成有子凹槽15,通孔16与子凹槽15的形成所述凹槽。子凹槽15的深度小于栅绝缘层3的厚度。

[0049] 三种结构中,结构3的凹槽使得第二栅极2'和第二漏极之间的距离最小,形成的存储电容最大。结构2次之,存储电容增大的最小的是结构1对应的存储电容。

[0050] 存储电容两极板(第二栅极2'和第二漏极)间的绝缘层也可以只包括栅绝缘层3,此时只在栅绝缘层3的表面形成凹槽即可,使第二漏极的一部分形成在凹槽中。

[0051] 本发明还提供了一种制作上述阵列基板的方法,包括:

[0052] 步骤一:如图5所示,在基板上形成包括第一栅极2、第二栅极2'、绝缘层、第一有源层4、第二有源层4'的图形。其中,绝缘层包括:栅绝缘层3和绝缘间隔层5。该步骤主要通过形成(可以是涂敷、溅射、沉积等多种方式)相应的膜层,然后通过构图工艺(构图工艺通常包括光刻胶涂敷、曝光、显影、刻蚀、光刻胶剥离等工艺)形成相应层的图形,该步骤与现有的制作阵列基板的步骤基本相同,此处不再赘述。

[0053] 步骤二：在绝缘层上形成包括过孔及凹槽的图形。具体如图 6 所示，通过构图工艺形成在第一漏极和第二栅极连接的区域形成贯穿栅绝缘层和绝缘间隔层的第一过孔 21；在第一源极与第一有源层连接的区域形成贯穿绝缘间隔层的第二过孔 22；在第一漏极与第一有源层连接的区域形成贯穿绝缘间隔层的第三过孔 23；在第二源极与第二有源层连接的区域形成贯穿绝缘间隔层的第四过孔 24；在第二漏极与第二栅极的重叠区域形成凹槽 25。该步骤中由于过孔深度不同，可采用半调掩模板来实现对光刻胶的显影曝光，第一次刻蚀出过孔 21，第二次刻蚀出过孔 22、23 及 24，且在第二次刻蚀时，同时刻蚀出凹槽 25。刻蚀凹槽 25 时，包括以下三种方式：

[0054] 方式 1、在绝缘间隔层 5 上对应重叠区域形成凹槽 25。凹槽的深度优选和过孔 22、23 及 24 的深度相同，避免了在刻蚀凹槽 25 时进行过刻。

[0055] 方式 2、在绝缘间隔层 5 上对应重叠区域形成通孔，通孔 16（见图 4）与栅绝缘层 3 的表面形成凹槽 25。该方式中，需要对重叠区域进行过刻形成凹槽 25。

[0056] 方式 3、在绝缘间隔层 5 上对应重叠区域形成通孔 16，在栅绝缘层 3 上对应重叠区域形成子凹槽 15（见图 4），通孔 16 与子凹槽 15 形成凹槽 25。其中，图 6 示出了方式 3 的情况。

[0057] 上述三种形成凹槽的方式中，无论哪种方式都只通过一次构图工艺在绝缘层上形成包括过孔及凹槽的图形。

[0058] 步骤三：如图 7 所示，形成（通过构图工艺形成）包括第一源漏极 6（包括第一源极、第一漏极）、第二源漏极 6'（包括第二源极、第二漏极）的图形。第二漏极与第二栅极重叠，第二漏极的一部分形成在凹槽 25 中，使第二栅极和第二漏极之间的距离小于绝缘层的对应非重叠区域的厚度。

[0059] 步骤四：形成包括彩膜及有机发光二极管的图形。最终形成的阵列基板如图 3 所示。

[0060] 其中，在步骤一中，若只形成栅绝缘层 3，那么，在步骤二中只需在栅绝缘层 3 上对应第一漏极和第二栅极连接的区域形成过孔，在栅绝缘层上对应第二漏极与第二栅极的重叠区域形成凹槽。

[0061] 本发明还提供了一种有机发光二极管显示装置，包括上述的阵列基板。所述显示装置可以为：电子纸、OLED 面板、OLED 显示器、OLED 电视、数码相框、手机、平板电脑等任何具有显示功能的产品或部件。

[0062] 以上实施方式仅用于说明本发明，而并非对本发明的限制，有关技术领域的普通技术人员，在不脱离本发明的精神和范围的情况下，还可以做出各种变化和变型，因此所有等同的技术方案也属于本发明的范畴，本发明的专利保护范围应由权利要求限定。

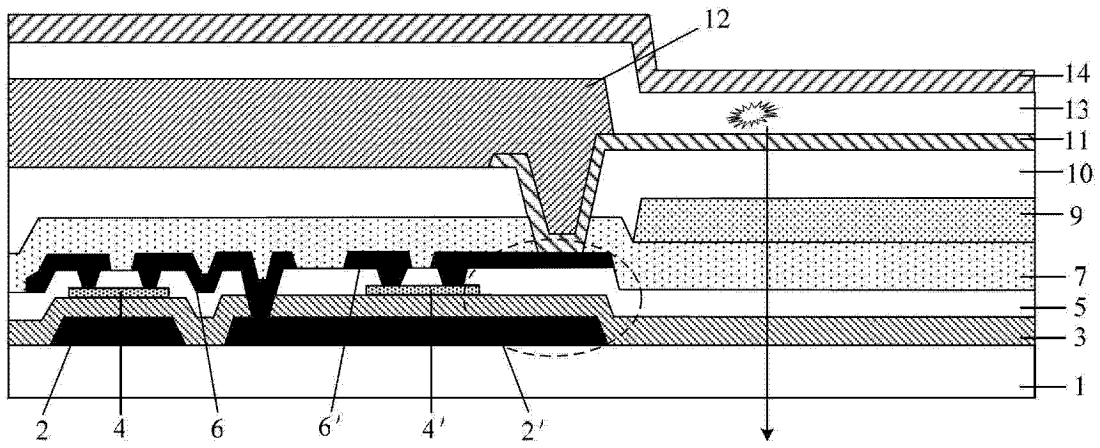


图 1

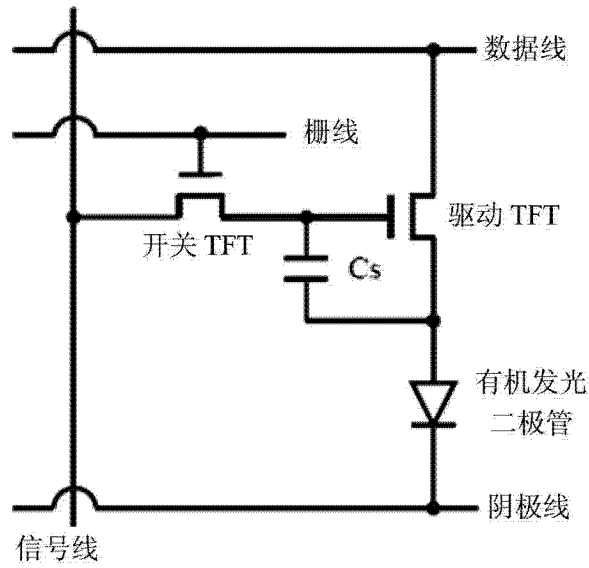


图 2

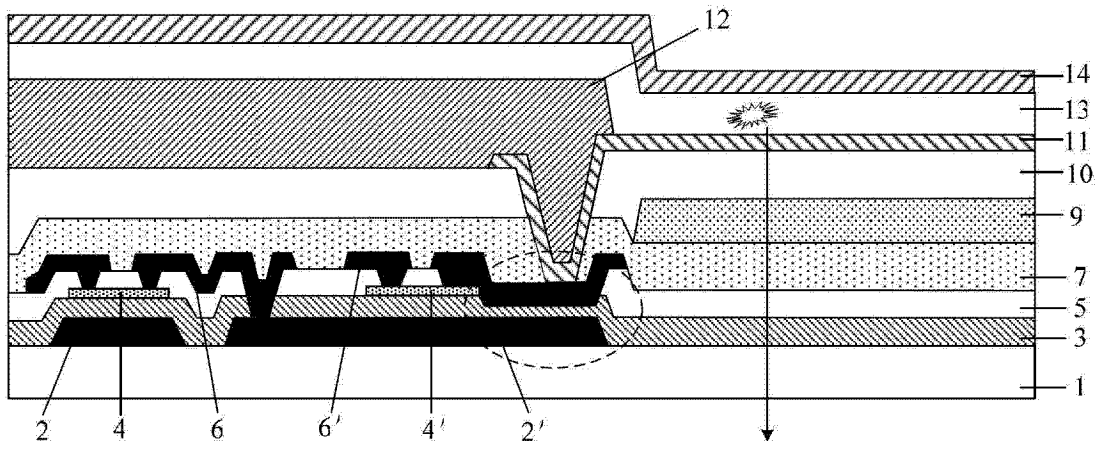


图 3

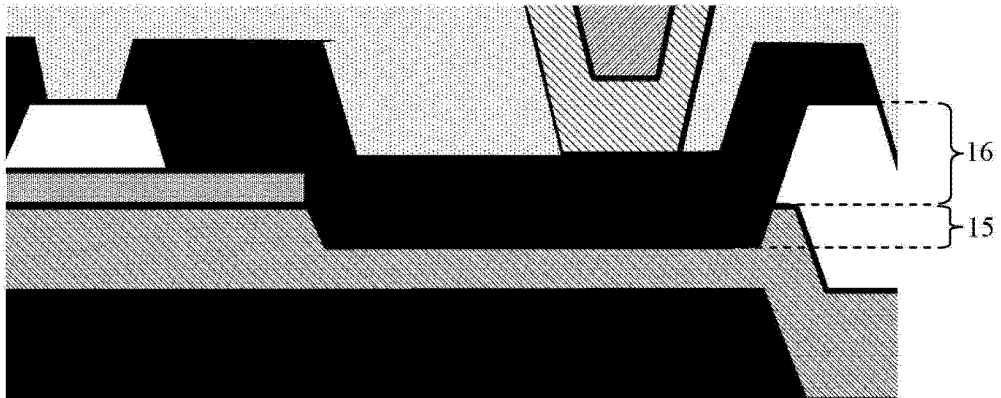


图 4

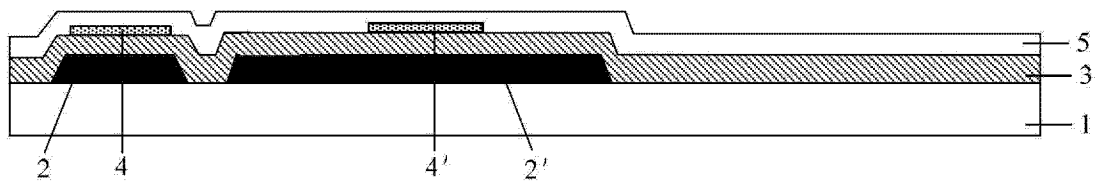


图 5

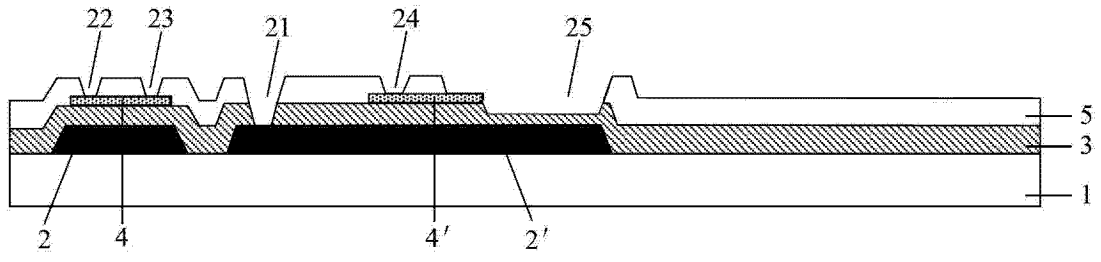


图 6

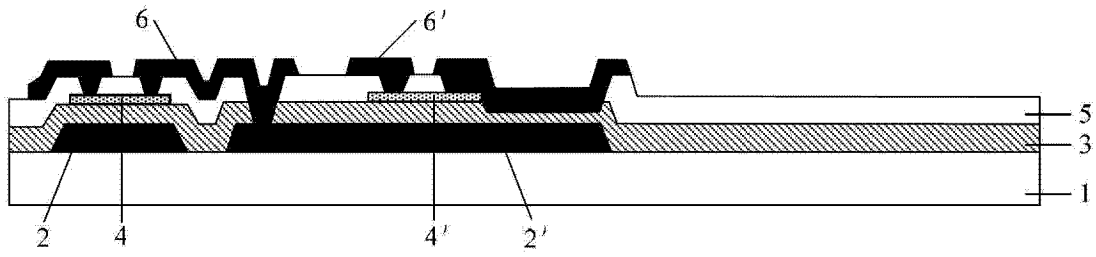


图 7

专利名称(译)	阵列基板及其制作方法、有机发光二极管显示装置		
公开(公告)号	CN103022080A	公开(公告)日	2013-04-03
申请号	CN201210536938.6	申请日	2012-12-12
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	宋泳锡 刘圣烈 崔承镇 金熙哲		
发明人	宋泳锡 刘圣烈 崔承镇 金熙哲		
IPC分类号	H01L27/32 H01L21/77		
CPC分类号	H01L27/3276 H01L27/1255 H01L27/3265 H01L51/56 H01L2227/323		
代理人(译)	王莹		
其他公开文献	CN103022080B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种阵列基板，包括多个位于基板上的像素单元，像素单元包括：形成在基板上的薄膜晶体管结构；以及由薄膜晶体管结构驱动的有机发光二极管，薄膜晶体管结构包括驱动薄膜晶体管，驱动薄膜晶体管的漏极连接有机发光二极管，驱动薄膜晶体管的栅极与漏极重叠，之间形成存储电容，栅极和漏极之间间隔的绝缘层上对应重叠区域形成有凹槽，使栅极和漏极之间的距离小于绝缘层的对应非重叠区域的厚度。还公开了上述阵列基板的制作方法及包括上述阵列基板的有机发光二极管显示装置。本发明在栅极和漏极之间的绝缘层上形成凹槽结构减小两者之间的距离，使形成的存储电容变大，能够为WOLED提供更大的驱动电流，从而降低了WOLED显示装置的驱动功耗。

