



(12) 发明专利申请

(10) 申请公布号 CN 102916032 A

(43) 申请公布日 2013. 02. 06

(21) 申请号 201210022944. X

(22) 申请日 2012. 02. 02

(30) 优先权数据

10-2011-0077846 2011. 08. 04 KR

(71) 申请人 三星显示有限公司

地址 韩国京畿道

(72) 发明人 金成虎 申旻澈

(74) 专利代理机构 北京德琦知识产权代理有限公司 11018

代理人 康泉 罗正云

(51) Int. Cl.

H01L 27/32(2006. 01)

H01L 21/77(2006. 01)

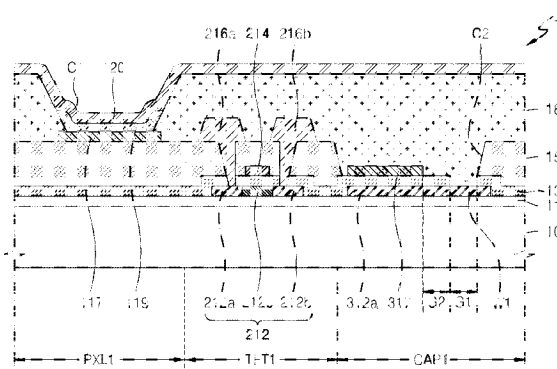
权利要求书 3 页 说明书 10 页 附图 9 页

(54) 发明名称

薄膜晶体管阵列基板及其制造方法以及有机发光显示装置

(57) 摘要

本发明提供一种薄膜晶体管阵列基板及其制造方法以及有机发光显示装置。该薄膜晶体管(TFT)阵列基板包括:位于基板上的有源层和电容器的位于与有源层相同的水平上的下电极,位于有源层和下电极上且具有使下电极的区域暴露的第一空隙的第一绝缘层;TFT的位于第一绝缘层上的栅电极,和电容器的位于下电极和第一绝缘层上的上电极,上电极具有使第一空隙和第一绝缘层的一部分暴露的第二空隙;布置在栅电极和源电极以及漏电极之间的第二绝缘层,该第二绝缘层未布置在上电极上、第一绝缘层的第一空隙中或上电极的所述第二空隙中。



1. 一种薄膜晶体管阵列基板,包括:

薄膜晶体管的布置在基板上的有源层和电容器的布置在与所述有源层相同的水平上的下电极;

布置在所述有源层和所述下电极上且具有使所述下电极的区域暴露的第一空隙的第一绝缘层;

所述薄膜晶体管的布置在所述第一绝缘层上的栅电极,和所述电容器的布置在所述下电极和所述第一绝缘层上的上电极,所述电容器的所述上电极具有使所述第一空隙和所述第一绝缘层的一部分暴露的第二空隙;

电连接到所述有源层的源极区域和漏极区域的源电极和漏电极;

布置在所述栅电极和所述源电极之间、所述栅电极和所述漏电极之间的第二绝缘层,其中所述第二绝缘层未布置在所述电容器的所述上电极上、所述第一绝缘层的所述第一空隙中或所述上电极的所述第二空隙中;

连接到所述源电极或所述漏电极的像素电极;以及

覆盖所述源电极和所述漏电极且使所述像素电极暴露的第三绝缘层。

2. 根据权利要求1所述的薄膜晶体管阵列基板,其中所述有源层和所述下电极包括掺杂有离子杂质的半导体材料。

3. 根据权利要求1所述的薄膜晶体管阵列基板,其中所述上电极包括与用于形成所述像素电极的材料相同的材料。

4. 根据权利要求3所述的薄膜晶体管阵列基板,其中所述上电极和所述像素电极包括透明导电性材料。

5. 根据权利要求4所述的薄膜晶体管阵列基板,其中所述透明导电性材料包括氧化铟锡、氧化铟锌、氧化锌、氧化铟、氧化铟镓以及氧化锌铝中的至少一种。

6. 根据权利要求1所述的薄膜晶体管阵列基板,其中所述像素电极布置在所述第二绝缘层上。

7. 根据权利要求1所述的薄膜晶体管阵列基板,其中所述第二绝缘层包括使所述像素电极暴露的开口,且所述像素电极布置在所述第二绝缘层上的所述开口中。

8. 根据权利要求1所述的薄膜晶体管阵列基板,其中所述源电极和所述漏电极的蚀刻速率不同于所述上电极和所述像素电极的蚀刻速率。

9. 根据权利要求1所述的薄膜晶体管阵列基板,其中所述第三绝缘层布置在所述上电极上、所述第一绝缘层的所述第一空隙中以及所述上电极的所述第二空隙中。

10. 根据权利要求1所述的薄膜晶体管阵列基板,其中所述第一绝缘层和所述第二绝缘层为无机绝缘层。

11. 根据权利要求1所述的薄膜晶体管阵列基板,其中所述第三绝缘层为有机绝缘层。

12. 根据权利要求1所述的薄膜晶体管阵列基板,其中布线和位于与所述下电极相同的水平上、连接到所述下电极的布线连接单元设置在所述下电极处。

13. 根据权利要求12所述的薄膜晶体管阵列基板,其中所述布线和所述布线连接单元包括掺杂有离子杂质的半导体材料。

14. 一种有机发光显示装置,包括:

薄膜晶体管的布置在基板上的有源层和电容器的布置在与位于所述基板上的所述有

源层相同的水平上的下电极；

布置在所述有源层和所述下电极上且具有使所述下电极的区域暴露的第一空隙的第一绝缘层；

所述薄膜晶体管的布置在所述第一绝缘层上的栅电极,和所述电容器的布置在所述下电极和所述第一绝缘层上的上电极,所述电容器的所述上电极具有使所述第一绝缘层的一部分和所述第一空隙暴露的第二空隙；

分别电连接到所述有源层的源极区域和漏极区域的源电极和漏电极；

布置在所述栅电极和所述源电极之间、所述栅电极和所述漏电极之间的第二绝缘层,其中所述第二绝缘层未布置在所述电容器的所述上电极上、所述第一绝缘层的所述第一空隙中或所述上电极的所述第二空隙中；

连接到所述源电极或所述漏电极的像素电极；

覆盖所述源电极和所述漏电极且使所述像素电极暴露的第三绝缘层；

布置在所述像素电极上的有机发射层；以及

布置在所述有机发射层上的反电极。

15. 根据权利要求 14 所述的有机发光显示装置,其中所述反电极为反射从所述有机发射层发出的光的反射电极。

16. 一种制造薄膜晶体管阵列基板的方法,该方法包括：

第一掩模过程,用于在基板上形成半导体层,并图案化所述半导体层,以形成薄膜晶体管的有源层和电容器的下电极；

第二掩模过程,用于形成第一绝缘层,在所述第一绝缘层上层叠第一金属,并图案化所述第一金属,以形成所述薄膜晶体管的栅电极和所述电容器的、在所述下电极的区域中具有第一空隙的蚀刻阻止层；

第三掩模过程,用于形成第二绝缘层,以具有使所述有源层的源极区域和漏极区域暴露以及使所述蚀刻阻止层和所述第一空隙暴露的接触开口；

第四掩模过程,用于在所述第三掩模过程的结果上形成第二金属,并图案化所述第二金属,以形成分别连接到所述源极区域和所述漏极区域的源电极和漏电极,且去除所述第一金属和所述蚀刻阻止层,而不去除所述源电极和所述漏电极；以及

第五掩模过程,用于在所述第四掩模过程的结果上形成第三金属,并图案化所述第三金属,以形成像素电极和形成位于所述第一绝缘层上的上电极,所述上电极包括使所述第一绝缘层和所述第一空隙暴露的第二空隙；以及

第六掩模过程,用于形成第三绝缘层,并图案化所述第三绝缘层,以使所述像素电极暴露。

17. 根据权利要求 16 所述的制造薄膜晶体管阵列基板的方法,其中在所述第一掩模过程中,在形成所述下电极的同时,通过图案化所述半导体层在所述下电极处形成布线,以使所述布线位于与所述下电极相同的水平上。

18. 根据权利要求 17 所述的制造薄膜晶体管阵列基板的方法,其中在所述第二掩模过程之后,对所述源极区域和所述漏极区域以及所述布线掺入离子杂质。

19. 根据权利要求 16 所述的制造薄膜晶体管阵列基板的方法,其中在所述第三掩模过程中,当蚀刻所述第二绝缘层时,还蚀刻所述第一绝缘层,以具有所述第一空隙。

20. 根据权利要求 16 所述的制造薄膜晶体管阵列基板的方法,其中所述第四掩模过程包括蚀刻所述第二金属的第一蚀刻过程和蚀刻所述蚀刻阻止层的第二蚀刻过程。

21. 根据权利要求 16 所述的制造薄膜晶体管阵列基板的方法,其中在所述第四掩模过程中,所述第二金属为与所述蚀刻阻止层的材料相同的材料,且同时蚀刻所述第二金属和所述蚀刻阻止层。

22. 根据权利要求 16 所述的制造薄膜晶体管阵列基板的方法,其中在所述第四掩模过程之后,对所述下电极掺入离子杂质。

23. 根据权利要求 16 所述的制造薄膜晶体管阵列基板的方法,其中在所述第五掩模过程中,在形成所述上电极的同时在所述第二绝缘层上形成所述像素电极。

24. 根据权利要求 16 所述的制造薄膜晶体管阵列基板的方法,其中:

在所述第三掩模过程中,在所述第一绝缘层的位于所述薄膜晶体管外部的一部分中形成开口,以及

在所述第五掩模过程中,在形成所述上电极的同时在所述第一绝缘层上的所述开口中形成所述像素电极。

## 薄膜晶体管阵列基板及其制造方法以及有机发光显示装置

[0001] 相关专利申请的交叉引用

[0002] 本申请要求 2011 年 8 月 4 日提交的申请号为 10-2011-0077846 的韩国专利申请的权益,通过引用将其整个内容合并于此。

### 技术领域

[0003] 本发明实施例涉及薄膜晶体管 (TFT) 阵列基板、包括该 TFT 阵列基板的有机发光显示装置以及制造该 TFT 阵列基板的方法。

### 背景技术

[0004] 诸如有机发光显示装置和液晶显示器 (LCD) 的平板显示器包括例如薄膜晶体管 (TFT)、电容器以及连接 TFT 至电容器的布线。

### 发明内容

[0005] 根据实施例,提供一种薄膜晶体管 (TFT) 阵列基板,包括:TFT 的布置在基板上的有源层和电容器的布置在与所述有源层相同的水平上的下电极;布置在所述有源层和所述下电极上且具有使所述下电极的区域暴露的第一空隙的第一绝缘层;所述 TFT 的布置在所述第一绝缘层上的栅电极,和所述电容器的布置在所述下电极和所述第一绝缘层上的上电极,所述电容器的所述上电极具有使所述第一空隙和所述第一绝缘层的一部分暴露的第二空隙;电连接到所述有源层的源极区域和漏极区域的源电极和漏电极;布置在所述栅电极和所述源电极之间、所述栅电极和所述漏电极之间的第二绝缘层,其中所述第二绝缘层未布置在所述电容器的所述上电极上、所述第一绝缘层的所述第一空隙中或所述上电极的所述第二空隙中;连接到所述源电极或所述漏电极的像素电极;以及覆盖所述源电极和所述漏电极且使所述像素电极暴露的第三绝缘层。

[0006] 所述有源层和所述下电极可包括掺杂有离子杂质的半导体材料。

[0007] 所述上电极可包括与用于形成所述像素电极的材料相同的材料。

[0008] 所述上电极和所述像素电极可包括透明导电性材料。

[0009] 所述透明导电性材料可包括氧化铟锡 (ITO)、氧化铟锌 (IZO)、氧化锌 (ZnO)、氧化铟 ( $\text{In}_2\text{O}_3$ )、氧化铟镓 (IGO) 以及氧化锌铝 (AZO) 中的至少一种。

[0010] 所述像素电极可布置在所述第二绝缘层上。

[0011] 所述第二绝缘层可包括使所述像素电极暴露的开口,且所述像素电极可布置在所述第二绝缘层上的所述开口中。

[0012] 所述源电极和所述漏电极的蚀刻速率可不同于所述上电极和所述像素电极的蚀刻速率。

[0013] 所述第三绝缘层可布置在所述上电极上、所述第一绝缘层的所述第一空隙中以及所述上电极的所述第二空隙中。

[0014] 所述第一绝缘层和所述第二绝缘层为可无机绝缘层。

[0015] 所述第三绝缘层可为有机绝缘层。

[0016] 布线和位于与所述下电极相同的水平上、连接到所述下电极的布线连接单元可设置在所述下电极处。

[0017] 所述布线和所述布线连接单元可包括掺杂有离子杂质的半导体材料。

[0018] 根据实施例,提供一种有机发光显示装置,包括:薄膜晶体管(TFT)的布置在基板上的有源层和电容器的布置在与位于所述基板上的所述有源层相同的水平上的下电极;布置在所述有源层和所述下电极上且具有使所述下电极的区域暴露的第一空隙的第一绝缘层;所述TFT的布置在所述第一绝缘层上的栅电极,和所述电容器的布置在所述下电极和所述第一绝缘层上的上电极,所述电容器的所述上电极具有使所述第一绝缘层的一部分和所述第一空隙暴露的第二空隙;分别电连接到所述有源层的源极区域和漏极区域的源电极和漏电极;布置在所述栅电极和所述源电极之间、所述栅电极和所述漏电极之间的第二绝缘层,其中所述第二绝缘层未布置在所述电容器的所述上电极上、所述第一绝缘层的所述第一空隙中或所述上电极的所述第二空隙中;连接到所述源电极或所述漏电极的像素电极;覆盖所述源电极和所述漏电极且使所述像素电极暴露的第三绝缘层;布置在所述像素电极上的有机发射层;以及布置在所述有机发射层上的反电极。

[0019] 所述反电极可为反射从所述有机发射层发出的光的反射电极。

[0020] 根据实施例,提供一种制造TFT阵列基板的方法,该方法包括:第一掩模过程,用于在基板上形成半导体层,并图案化所述半导体层,以形成TFT的有源层和电容器的下电极;第二掩模过程,用于形成第一绝缘层,在所述第一绝缘层上层叠第一金属,并图案化所述第一金属,以形成所述TFT的栅电极和所述电容器的、在所述下电极的区域中具有第一空隙的蚀刻阻止层;第三掩模过程,用于形成第二绝缘层,以具有使所述有源层的源极区域和漏极区域暴露以及使所述蚀刻阻止层和所述第一空隙暴露的接触开口;第四掩模过程,用于在所述第三掩模过程的结果上形成第二金属,并图案化所述第二金属,以形成分别连接到所述源极区域和所述漏极区域的源电极和漏电极,且去除所述第一金属和所述蚀刻阻止层,而不去除所述源电极和所述漏电极;以及第五掩模过程,用于在所述第四掩模过程的结果上形成第三金属,并图案化所述第三金属,以形成像素电极和形成位于所述第一绝缘层上的上电极,所述上电极包括使所述第一绝缘层和所述第一空隙暴露的第二空隙;以及第六掩模过程,用于形成第三绝缘层,并图案化所述第三绝缘层,以使所述像素电极暴露。

[0021] 在所述第一掩模过程中,在形成所述下电极的同时,可通过图案化所述半导体层在所述下电极处形成布线,以使所述布线位于与所述下电极相同的水平上。

[0022] 在所述第二掩模过程之后,可对所述源极区域和所述漏极区域以及所述布线掺入离子杂质。

[0023] 在所述第三掩模过程中,当蚀刻所述第二绝缘层时,还可蚀刻所述第一绝缘层,以具有所述第一空隙。

[0024] 所述第四掩模过程可包括蚀刻所述第二金属的第一蚀刻过程和蚀刻所述蚀刻阻止层的第二蚀刻过程。

[0025] 在所述第四掩模过程中,所述第二金属可为与所述蚀刻阻止层的材料相同的材料,且可同时蚀刻所述第二金属和所述蚀刻阻止层。

[0026] 在所述第四掩模过程之后,可对所述下电极掺入离子杂质。

[0027] 在所述第五掩模过程中,在形成所述上电极的同时可在所述第二绝缘层上形成所述像素电极。

[0028] 在所述第三掩模过程中,可在所述第一绝缘层的位于所述 TFT 外部的一部分中形成开口。在所述第五掩模过程中,可在形成所述上电极的同时在所述第一绝缘层上的所述开口中形成所述像素电极。

### 附图说明

[0029] 通过参照附图详细描述本发明的示例性实施例,上面和其它的特点将变得更加明显,在附图中:

[0030] 图 1 是根据实施例的有机发光显示装置的示意截面图;

[0031] 图 2 是图 1 中所示的有机发光显示装置中的电容器区域的示意平面图;

[0032] 图 3 是示出图 1 中所示的有机发光显示装置的第一掩模过程的结果的示意截面图;

[0033] 图 4 是示出图 1 中所示的有机发光显示装置的第二掩模过程的结果的示意截面图;

[0034] 图 5 是示出图 1 中所示的有机发光显示装置的第三掩模过程的结果的示意截面图;

[0035] 图 6 至图 8 是示出图 1 中所示的有机发光显示装置的第四掩模过程的示意截面图;

[0036] 图 9 是示出图 1 中所示的有机发光显示装置的第五掩模过程的示意截面图;

[0037] 图 10 是示出图 1 中所示的有机发光显示装置的第六掩模过程的示意截面图;

[0038] 图 11A 和图 11B 分别是根据比较示例的有机发光显示装置中的电容器区域的示意平面图和示意截面图;

[0039] 图 12A 和图 12B 分别是根据另一个比较示例的有机发光显示装置中的电容器区域的示意平面图和示意截面图;

[0040] 图 13 是根据另一个实施例的有机发光显示装置的示意截面图;

[0041] 图 14 是示出图 13 中所示的有机发光显示装置的第三掩模过程的结果的示意截面图;

[0042] 图 15 是示出图 13 中所示的有机发光显示装置的第四掩模过程的结果的示意截面图;

[0043] 图 16 是示出图 13 中所示的有机发光显示装置的第五掩模过程的示意截面图;和

[0044] 图 17 是示出图 13 中所示的有机发光显示装置的第六掩模过程的示意截面图;

### 具体实施方式

[0045] 现在将参考附图更充分地描述本发明,附图中示出本发明的示例性实施例。

[0046] 图 1 根据实施例的有机发光显示装置 1 的示意截面图。

[0047] 参照图 1,有机发光显示装置 1 可包括位于基板 10 上的包括发射层 119 的像素区域 PXL1、包括薄膜晶体管 (TFT) 的晶体管区域 TFT1 以及包括电容器的电容器区域 CAP1。

[0048] 在晶体管区域 TFT1 中,TFT 的有源层 212 可形成在基板 10 上,在有源层 212 和基

板 10 之间具有缓冲层 11。有源层 212 可由包括非晶硅或多晶硅的半导体形成,且可包括位于被掺入离子杂质的源极区域 212a 和漏极区域 212b 之间的沟道区 212c。

[0049] 作为栅极绝缘层的第一绝缘层 13 可形成在缓冲层 11 上,以覆盖有源层 212。栅电极 214 可形成在第一绝缘层 13 上,以正对有源层 212 的沟道区 212c。

[0050] 作为中间绝缘层的第二绝缘层 15 可形成在第一绝缘层 13 上,以覆盖栅电极 214。源电极 216a 和漏电极 216b 可形成在第二绝缘层 15 上,以分别接触有源层 212 的源极区域 212a 和漏极区域 212b。

[0051] 第三绝缘层 18 可形成在第二绝缘层 15 上,以覆盖源电极 216a 和漏电极 216b。

[0052] 第一绝缘层 13 和第二绝缘层 15 可以是无机绝缘层。第三绝缘层 18 可以是有机绝缘层。第三绝缘层 18 可包括诸如聚甲基丙烯酸甲酯 (PMMA) 或聚苯乙烯 (PS) 的工业聚合物、具有苯酚基的聚合物衍生物、丙烯基聚合物、亚胺基聚合物、丙烯醚基聚合物、酰胺基聚合物、氟基聚合物、对二甲苯基聚合物、乙烯醇基聚合物、它们的混合物等等。

[0053] 在像素区域 PXL1 中,由与用于形成电容器(下述)的上电极 317 的材料相同的材料形成的像素电极 117 可形成在第二绝缘层 15 上。第二绝缘层 15 可形成在第一绝缘层 13 上。第一绝缘层可形成在缓冲层 11 上。

[0054] 像素电极 117 可由透明导电性材料形成,以使光经由像素电极 117 发出。透明导电性材料的示例可包括氧化铟锡 (ITO)、氧化铟锌 (IZO)、氧化锌 (ZnO)、氧化铟 ( $\text{In}_2\text{O}_3$ )、氧化铟镓 (IGO)、氧化锌铝 (AZO) 中的至少一种。

[0055] 发射层 119 可形成在像素电极 117 上。从有机发射层 119 产生的光可经由可由透明导电性材料形成的像素电极 117 朝着基板 10 发射。

[0056] 位于像素电极 117 下方的缓冲层 11、第一绝缘层 13 以及第二绝缘层 15 可交替地由具有不同折射率的材料形成,以充当分布布拉格反射镜 (DBR)。由此,可提高由有机发射层 119 发出的光的效率。缓冲层 11、第一绝缘层 13 和第二绝缘层 15 每一个都可由  $\text{SiO}_2$ 、 $\text{SiN}_x$  等形成。虽然缓冲层 11、第一绝缘层 13 和第二绝缘层 15 在图 1 中都被图示为单层,但缓冲层 11、第一绝缘层 13 和第二绝缘层 15 的每一个也都可由多层形成。

[0057] 第三绝缘层 18 可形成在像素电极 117 的边缘上。第一开口 C1 可形成在第三绝缘层 18 中,以使像素电极 117 的一部分暴露。有机发射层 119 可包括于第三绝缘层 118 的第一开口 C1 中。

[0058] 有机发射层 119 可由低分子量有机材料或高分子量有机材料形成。当有机发射层 119 由低分子量有机层形成时,空穴注入层 (HIL)、空穴运输层 (HTL)、发射层 (EML)、电子传输层 (ETL)、电子注入层 (EIL) 等可围绕有机发射层 119 层叠。根据需要可层叠各种其它层。可用于形成有机发射层 119 的有机材料的示例包括诸如铜铱菁 (CuPc)、N'-二(萘-1-基)-N,N'-联苯-联苯胺 (NPB) 和三-8-羟基喹啉铝 ( $\text{Alq}_3$ ) 的各种材料的任意一种。

[0059] 当有机发射层 119 由高分子量有机材料形成时,除提供有机发射层 119 之外,还可提供 HTL。HTL 可由聚-(3,4)-乙烯-二羟基噻吩 (PEDOT)、聚苯胺 (PANI) 等形成。在这种情况下,可用于形成有机发射层 119 的有机材料的示例包括诸如聚苯乙炔 (PPV) 和聚芴的高分子量有机材料。

[0060] 作为公共电极的反电极 120 可形成在有机发射层 119 上。根据本实施例,像素电

极 117 可用作阳极电极,反电极 120 可用作阴极电极。也可能是像素电极 117 用作阴极电极,反电极 120 用作阳极电极。

[0061] 反电极 120 可以是包括反射材料的反射电极。反电极 120 可包括铝 (Al)、镁 (Mg)、锂 (Li)、钙 (Ca)、氟化锂 / 钙 (LiF/Ca) 和氟化锂 / 铝 (LiF/Al) 中的至少一种。

[0062] 反电极 120 可以是反射电极。因此,从有机发射层 119 发出的光可被反电极 120 反射,且可经由可由透明导电性材料形成的像素电极 117 朝着基板 10 发射。

[0063] 在电容器区域 CAP1 中,电容器的可由与 TFT 的有源层 212 的材料相同的材料形成的下电极 312a、连接到下电极 312a 的布线区域 W1、电容器的可由与像素电极 117 的材料相同的材料形成的上电极 317、以及作为下电极 312a 和上电极 317 之间的介电层的第一绝缘层 13 可形成在基板 10 和缓冲层 11 上。

[0064] 电容器的下电极 312a 可包括掺杂有离子杂质的半导体,该半导体可以是与用于形成 TFT 的有源层 212 的源极区域 212a 和漏极区域 212b 的材料相同的材料。如果下电极 312 由未掺杂离子杂质的本征半导体形成,则电容器与上电极 317 一起形成金属氧化物半导体 (MOS) 电容器 (CAP) 结构。然而,当电容器的下电极 312a 由掺杂有离子杂质的半导体形成时,如本实施例中,则电容器与上电极 317 一起形成金属 - 绝缘体 - 金属 (MIM) CAP 结构,由此可使静电电容最大化。从而,因为 MIM CAP 结构虽然具有小于 MOS CAP 结构的面积,但仍可获得与 MOS CAP 结构相同的静电电容,因此由于电容器的面积的减小,像素电极 117 可形成的较大。因此,可提高孔径比。

[0065] 布线区域 W1 可布置在下电极 312a 的区域中或邻近于下电极 312a,以位于与下电极 312a 相同的水平上且连接到下电极 312a 以将信号 (电流 / 电压) 传输到下电极 312a。布线区域 W1 可包括类似于下电极 312a 的掺杂有离子杂质的半导体。

[0066] 第一绝缘层 13 可位于下电极 312a 上,但在下电极 312a 的一部分区域也可以不存在第一绝缘层 13。其上没有形成第一绝缘层 13 的区域可以是布线区域 W1 的一部分。详细地,其上没有形成第一绝缘层 13 的区域可以是下电极 312a 连接到布线区域 W1 的连接单元,在该连接单元处下电极 312a 被连接到布线区域 W1。虽然在本实施例中示出了其上没有形成第一绝缘层 13 的区域是布线区域 W1 的一部分,但其上没有形成第一绝缘层 13 的区域也可是下电极 312a 而非布线区域 W1 的边缘。在电容器区域 CAP1 中可不明确指出位于下电极 312a 和布线区域 W1 之间的边界。

[0067] 根据本实施例,第一绝缘层 13 限定出位于布线区域 W1 中的区域上、使下电极 312a 的区域暴露的第一空隙 G1。下电极 312a 可具有未形成第一绝缘层 13 的一部分。当蚀刻第二绝缘层 15 时,也可在布线区域 W1 中蚀刻第一绝缘层 13 直到使布线区域 W1 暴露,这将在下面描述。

[0068] 上电极 317 可形成在第一绝缘层 13 的上表面上。上电极 317 可由与用于形成像素电极 117 的材料相同的材料形成。如果像素电极 117 包括透明导电性材料,则上电极 317 也可包括透明导电性材料。

[0069] 上电极 317 可通过第二空隙 G2 与第一绝缘层 13 的第一空隙 G1 分开。

[0070] 第二绝缘层 15 可形成在第一绝缘层 13 的上表面上,且可包括使上电极 317、具有第一空隙 G1 的第一绝缘层 13 以及具有第二空隙 G2 的第二绝缘层 15 暴露的第二开口 C2。

[0071] 第三绝缘层 18 可形成在第二绝缘层 15 上。第三绝缘层 18 可以是有机绝缘层。包

括具有低介电常数的有机绝缘材料的第三绝缘层 18 可介于反电极 120 和上电极 317 之间。从而,可降低在反电极 120 和上电极 317 之间可形成的寄生电容,由此可防止由于寄生电容而发生的信号干扰。

[0072] 图 2 是图 1 中所示的有机发光显示装置 1 中的电容器区域 CAP1 的示意平面图。

[0073] 参照图 2,使上电极 317、具有第一空隙 G1 的第一绝缘层 13 以及具有第二空隙 G2 的第二绝缘层 15 暴露的第二开口 C2 可形成在第二绝缘层 15 中。第二开口 C2 不仅可使布线区域 W1 的一部分暴露,而且可使上电极 317 的周围区域暴露。

[0074] 根据第二绝缘层 15 的第二开口 C2 的大小,位于相同水平的下电极 312a 和连接到下电极 312a 的布线区域 W1 可具有不同的掺杂有离子杂质的区域。根据比较示例,在位于下电极 312a 和布线区域 W1 之间的连接单元的区域中,连接单元的半导体材料可不掺入离子。在这种情况下,没有发生离子掺杂的区域可具有高电阻。从而,电容器电容可减低,或信号传输质量可下降。然而,在本实施例中,第二开口 C2 的大小可大于上电极 317 的大小。因此,下电极 312a 和布线区域 W1 都可掺入离子杂质。在下电极 312a 和布线区域 W1 之间的整个区域中都可发生离子掺杂。从而,可减小电容器电容,并且可改善信号传输的质量。

[0075] 上电极 317 可自第一绝缘层 13 的第一空隙 G1 偏移第二空隙 G2 的距离。从而,在下电极 312a 的周围形成的金属硅化合物(下述)可防止在下电极 312a 和上电极 317 之间产生漏电流。

[0076] 如上述,在根据本实施例的有机发光显示装置 1 中,电容器的第一绝缘层 13 可具有未形成绝缘层的区域。未形成绝缘层的区域可具有对应于位于下电极 312a 的区域上的第一空隙 G1 的大小。从而,在下电极 312a 和布线区域 W1 之间的整个区域中都可发生离子掺杂,由此,可改善电容器的信号传输。另外,上电极 317 可通过第一空隙 G1 和另外的第二空隙 G2 被分开。从而,金属硅化合物可防止在下电极 312a 和上电极 317 之间产生漏电流。

[0077] 现在将参照图 3 至图 10 描述制造有机发光显示装置 1 的方法。

[0078] 图 3 是示出了有机发光显示装置 1 的第一掩模过程的结果的示意截面图。

[0079] 参照图 3,可在其上形成有的缓冲层 11 的基板 10 上形成 TFT 的有源层 212 和电容器的初始(未掺杂)下电极 312c。在第一掩模过程中,还可与初始下电极 312c 一起形成电容器的布线区域 W1,以使布线区域 W1 和初始下电极 312c 连接。

[0080] 基板 10 可由包含  $\text{SiO}_2$  作为主要成分的透明玻璃材料形成。可替代地,基板 10 可以是包括聚对苯二甲酸乙二酯(PET)、聚萘二甲酸乙二醇酯(PEN)、聚酰亚胺等的塑料基板。

[0081] 在基板 10 上可形成包括  $\text{SiO}_2$  和 / 或  $\text{SiN}_x$  的缓冲层 11,以保护基板 10 的光洁度和防止杂质元素渗入基板 10 中。

[0082] 虽然在图 3 至图 10 中未示出,不过在缓冲层 11 上可形成半导体层(未示出),在半导体层上可涂覆光致抗蚀剂(未示出),且可利用第一光掩模(未示出)通过光刻法将半导体层图案化,从而同时形成 TFT 的有源层 212、电容器的初始下电极 312c 以及电容器布线(未示出)。

[0083] 可通过一系列过程,例如利用第一光掩模和曝光器(未示出)的曝光、显影、蚀刻以及剥离或抛光的过程,进行基于光刻法的第一掩模过程。

[0084] 半导体层可由非晶硅或多晶硅形成。通过使非晶硅结晶可形成多晶硅。可利用诸如快速热退火(RTA)、固相结晶化(SPC)、准分子激光退火(ELA)、金属诱导结晶化(MIC)、金

- 属诱导横向结晶化 (MILC) 以及连续横向固化 (SLS) 的各种方法的任意一种使非晶硅结晶。
- [0085] 图 4 是示出了有机发光显示装置 1 的第二掩模过程的结果的示意截面图。
- [0086] 参照图 4, 在图 3 的第一掩模过程的结果上可层叠第一绝缘层 13, 且可在第一绝缘层 13 上形成包括第一金属的层 (未示出) 且将其图案化。
- [0087] 由于图案化, 在晶体管区域 TFT1 中的第一绝缘层 13 上可形成包括第一金属的栅电极 214。同时, 在电容器区域 CAP1 中的第一绝缘层 13 上可形成电容器的包括第一金属的蚀刻阻止层 314。
- [0088] 第一绝缘层 13 可以是由  $\text{SiO}_2$ 、 $\text{SiN}_x$  等构成的单层或多层。第一绝缘层 13 可充当 TFT 的栅极绝缘层和电容器的介电层。
- [0089] 栅电极 214 和蚀刻阻止层 314 可由选自铝 (Al)、铂 (Pt)、钯 (Pd)、银 (Ag)、镁 (Mg)、金 (Au)、镍 (Ni)、钆 (Nd)、铱 (Ir)、铬 (Cr)、钙 (Ca)、钼 (Mo)、钛 (Ti)、钨 (W) 和铜 (Cu) 中的至少一种以单层或多层结构形成。
- [0090] 可对所得到的结构掺入离子杂质。离子杂质可以是 B 或 P 离子, 可对 TFT 的有源层 212 和电容器的布线区域 W1 以每平方厘米  $1 \times 10^{15}$  个原子或更高的浓度掺入 B 或 P 离子, 如涉及第一掺杂过程的 D1 所表示的。
- [0091] 通过利用栅电极 214 作为自对准掩模, 可给有源层 212 掺入离子杂质, 从而得到掺杂有离子杂质的源极区域 212a 和漏极区域 212b 以及介于其间的沟道区域 212c。
- [0092] 因为蚀刻阻止层 314 用作屏蔽掩膜, 所以给可由与有源层 212 相同的材料形成的初始下电极 312c 掺入类似于沟道区域 212c 的离子杂质。不过, 可给在其上未形成蚀刻阻止层 314 的布线区域 W1 掺入离子杂质。从而, 蚀刻阻止层 314 可具有与初始下电极 312c 的大小大致相同的大小, 且未被放置在布线区域 W1 上方。
- [0093] 图 5 是示出了有机发光显示装置 1 的第三掩模过程的结果的示意截面图。
- [0094] 参照图 5, 在图 4 的第二掩模过程的结果上可层叠第二绝缘层 15, 并将其图案化, 以形成使整个蚀刻阻止层 314 暴露的第二开口 C2, 和形成可使有源层 212 的源极区域 212a 和漏极区域 212b 部分地暴露的第三开口 C3。
- [0095] 第二开口 C2 可使第一绝缘层 13 的蚀刻阻止层 314 和第一空隙 G1 暴露。当蚀刻第二绝缘层 15 时, 也可蚀刻第一绝缘层 13。从而, 没有蚀刻第一绝缘层 13 的位于蚀刻阻止层 314 下方的一部分, 可蚀刻第一绝缘层 13 的未被蚀刻阻止层 314 覆盖的一部分或可蚀刻第一绝缘层 13 的位于布线区域 W1 上的一部分。换言之, 蚀刻阻止层 314 充当用于阻止第一绝缘层 13 关于第二绝缘层 15 的蚀刻的蚀刻阻止层。
- [0096] 第三开口 C3 可使一部分源极区域 212a 和一部分漏极区域 212b 暴露。
- [0097] 图 6 至图 8 是示出了有机发光显示装置 1 的第四掩模过程的示意截面图。
- [0098] 图 6 示出了在图 5 的第三掩模过程的结果上形成第二金属 216 的情况。第二金属 216 可层叠在蚀刻阻止层 314 上, 且可填充第二开口 C2 和第三开口 C3。
- [0099] 第二金属 216 可由铝 (Al)、铂 (Pt)、钯 (Pd)、银 (Ag)、镁 (Mg)、金 (Au)、镍 (Ni)、钆 (Nd)、铱 (Ir)、铬 (Cr)、钙 (Ca)、钼 (Mo)、钛 (Ti)、钨 (W) 和铜 (Cu) 中的至少一种以单层或多层结构形成。
- [0100] 第二金属 216 可直接接触对应于未形成第一绝缘层 13 的第一空隙 G1 的布线区域 W1。可生成例如硅化物的金属硅化合物。

[0101] 虽然在图 6 中未详细示出,但在第二金属 216 上可形成光致抗蚀剂(未示出),且可利用预定的光掩模(未示出)进行第四掩模过程。

[0102] 图 7 示意性地示出了第四掩模过程的结果。参照图 7,可图案化第二金属 216,以形成位于第二绝缘层 15 上的源电极 216a 和漏电极 216b。可去除蚀刻阻止层 314。

[0103] 当用于形成源电极 216a 和漏电极 216b 的第二金属 216 与用于形成蚀刻阻止层 314 的金属相同时,根据单独蚀刻工艺通过利用单一的蚀刻溶液,可去除蚀刻阻止层 314,且可形成源电极 216a 和漏电极 216b。另一方面,当用于形成蚀刻阻止层 314 的金属和第二金属 216 为不同材料时,可利用第一蚀刻溶液蚀刻第二金属 216,以形成源电极 216a 和漏电极 216b,可利用第二蚀刻溶液去除蚀刻阻止层 314。在这种情况下,在未形成第一绝缘层 13 且对应于第一空隙 G1 的布线区域 W1 中形成的金属硅化合物可不去除,而可以保留。

[0104] 图 8 示意性地示出了第四掩模过程之后的第二掺杂过程 D2。

[0105] 参照图 8,在去除蚀刻阻止层 314 之后,可在第二掺杂过程 D2 中以适当的浓度对初始下电极 312c 掺入作为离子杂质的 B 或 P 离子。

[0106] 在第二掺杂过程 D2 之后,在第一掺杂过程 D1 期间未被掺杂的初始下电极 312c 变为掺杂有离子杂质的下电极 312a。于是,下电极 312a 的电导率增大。因此,可提高电容的静电电容。

[0107] 第二绝缘层 15 的第二开口 C2 的大小可大于蚀刻阻止层 314 的大小。从而,可对下电极 312a 和布线区域 W1 掺入离子杂质。可防止静电电容的减小或信号传输的下降。

[0108] 图 9 是示出了有机发光显示装置 1 的第五掩模过程的示意截面图。

[0109] 参照图 9,像素电极 117 和上电极 317 可根据相同的掩模过程在第四掩模过程的结果上同时由相同材料形成。

[0110] 在第二绝缘层 15 上可形成像素电极 117,在存在于电容器区域的第二开口 C2 内的第一绝缘层 13 的一部分上形成上电极 317。

[0111] 上电极 317 可通过第二空隙 G2 与第一绝缘层 13 的第一空隙 G1 间隔开,以防止由于上电极 317 和形成在对应于未形成第一绝缘层 13 的第一空隙 G1 的布线区域 W1 中的金属硅化合物之间的短路而发生漏电流。

[0112] 图 10 是示出了有机发光显示装置 1 的第六掩模过程的示意截面图。

[0113] 参照图 10,可图案化第三绝缘层 18,以形成使像素电极 117 的上表面暴露的第一开口 C1。

[0114] 第一开口 C1 可用作定义发射区,还用作防止像素电极 117 和反电极 120 之间的短路,这是通过增大像素电极 117 的边缘和反电极 120(参见图 1)之间的间隔而防止像素电极 117 边缘上的电场的集中来实现。

[0115] 图 11A 和图 11B 分别是根据比较示例的有机发光显示装置中的电容器区域的示意平面图和示意截面图。

[0116] 参照图 11A 和图 11B,电容器的下电极 312a 和上电极 314-1 被布置在电容器区域中,作为介电层的第一绝缘层 13 被形成在下电极 312a 和上电极 314-1 之间。上电极 314-1 被形成在第一绝缘层 13 的对着下电极 312a 的一部分上,第二绝缘层 15 被形成在上电极 314-1 上。

[0117] 在该比较示例中,第二绝缘层 15 没有使上电极 314-1 的整个区域暴露,而是覆盖

上电极 314-1 的边缘部分。从而,未掺入离子杂质的区域 312c 可通过覆盖上电极 314-1 的第二绝缘层 15 而被形成在下电极 312a 和布线区域 W2 之间。在这种情况下,未掺入离子杂质的区域 312c 可具有高电阻。从而,电容器电容可降低,或信号传输质量可下降。

[0118] 图 12A 和图 12B 分别是根据另一个比较示例的有机发光显示装置中的电容器区域的示意平面图和示意截面图。

[0119] 参照图 12A 和 12B,电容器的下电极 312a 和上电极 314-1 被布置在电容器区域中,作为介电层的第一绝缘层 13 被形成在下电极 312a 和上电极 314-1 之间。上电极 314-1 被形成在第一绝缘层 13 的对着下电极 312a 的一部分上,第二绝缘层 15 被形成在上电极 314-1 上。

[0120] 在该比较示例中,第一绝缘层 13 具有位于下电极 312a 和布线区域 W3 上的未形成绝缘层的第一空隙 G1,但是上电极 314-1 没有与第一绝缘层 13 的第一空隙 G1 分开,而是自第一绝缘层 13 的被蚀刻的表面平放。从而,在第一空隙 G1 中形成的金属硅化合物可造成在上电极 314-1 和下电极 312a 之间发生漏电流。

[0121] 现在将参照图 13 至图 17 描述根据另一个实施例的有机发光显示装置 2。现在将通过围绕当前实施例和之前的实施例之间的区别来描述当前实施例。

[0122] 图 13 是根据另一个实施例的有机发光显示装置 2 的示意截面图。

[0123] 参照图 13,有机发光显示装置 2 可包括位于基板 10 上的包括有机发射层 119 的像素区域 PXL2、包括 TFT 的晶体管区域 TFT2 以及包括电容器的电容器区域 CAP2。晶体管区域 TFT2 和电容器区域 CAP2 可与根据之前的实施例的有机发光显示装置 1 的晶体管区域 TFT1 和电容器区域 CAP1 相同。

[0124] 在像素区域 PXL2 中,可由与用于形成电容器的上电极 317 的材料相同的材料形成的像素电极 117-2 可形成在基板 10、缓冲层 11 和第一绝缘层 13 上。

[0125] 在底部发射型有机发光显示装置中,像素电极 117-2 可以是透明电极,反电极 120 可以是反射电极。有机发射层 119 可形成在像素电极 117-2 上,从有机发射层 119 产生的光可经由可由透明导电性材料形成的像素电极 117-2 朝基板 10 发射。

[0126] 与之前的实施例相比,在根据当前实施例的有机发光显示装置 2 中,第二绝缘层 15 不是位于像素电极 117-2 下方,而仅仅缓冲层 11 和第一绝缘层 13 位于像素电极 117-2 下方。缓冲层 11 和第一绝缘层 13 可交替地由具有不同折射率的材料形成,以充当 DBR。由此,可提高由有机发射层 119 发出的光的效率。不过,虽然由于 DBR 而可提高光效,但如果存在第二绝缘层 15,则可降低白色角度依赖性 (WAD)。与之前的实施例相比,在当前实施例中,在像素电极 117-2 和基板 10 之间可没有第二绝缘层 15。从而,可防止 WAD 的下降。

[0127] 现在将参照图 14 至图 17 描述制造有机发光显示装置 2 的方法。当前实施例的第一掩模过程和第二掩模过程可与之前的实施例的相同。现在将围绕当前实施例和之前的实施例之间的区别来描述当前实施例。

[0128] 图 14 是示出有机发光显示装置 2 的第三掩模过程的结果的示意截面图。

[0129] 参照图 14,可在图 4 的第二掩模过程的结果上层叠第二绝缘层 15,并将其图案化,以形成第一开口 C11、可使整个蚀刻阻止层 314 暴露的第二开口 C2 以及可使有源层 212 的源极区域 212a 和漏极区域 212b 部分地暴露的第三开口 C3。

[0130] 图 15 是示出有机发光显示装置 2 的第四掩模过程的结果的示意截面图。

[0131] 参照图 15,可在第二绝缘层 15 上形成源电极 216a 和漏电极 216b,且可去除蚀刻阻止层 314。在将蚀刻阻止层 314 去除之后,可在第二掺杂过程 D2 中以适当的浓度对初始下电极 312c 掺入作为离子杂质的 B 或 P 离子,以形成下电极 312a。

[0132] 图 16 是示出有机发光显示装置 2 的第五掩模过程的示意截面图。

[0133] 参照图 16,像素电极 117-2 和上电极 317 可根据相同的掩模过程在第四掩膜过程的结果上同时由相同材料形成。像素电极 117-2 可形成在第一绝缘层 13 的位于第一开口 C11 内的一部分上,上电极 317 可形成在第一绝缘层 13 的位于电容器区域中的第二开口 C2 内的一部分上。

[0134] 图 17 是示出有机发光显示装置 2 的第六掩模过程的示意截面图。

[0135] 参照图 17,可图案化第三绝缘层 18,以形成使像素电极 117-2 的上表面暴露的第四开口 C4。

[0136] 通过总结和回顾,平板显示器的基板通常包括 TFT、电容器、布线以及在其上形成的采用精细图案形式的相似物,图案通常是通过利用掩模转印图案的光刻法形成。

[0137] 根据光刻法,在待形成图案的基板上均匀涂覆光致抗蚀剂,并利用例如步进式曝光机 (stepper) 的曝光仪器将其曝光,然后对光敏光致抗蚀剂 (当为正性光致抗蚀剂的情况) 进行显影。在光敏光致抗蚀剂被显影之后,利用剩余的光致抗蚀剂对基板上的图案进行蚀刻,去除图案形成之后的不必要的光致抗蚀剂。

[0138] 在所述利用掩模转印图案的工艺中,首先准备绘制有期望的图案的掩模。于是,随着利用掩膜的工艺的数量增加,准备掩模的使用的制造成本也可增加。而且,由于上述复杂的过程可使制造过程复杂化,且可增加制造时间,导致制造成本的增加。

[0139] 这里所述的实施例提供易于制造和进行畅通信号传输的薄膜晶体管 (TFT) 阵列基板、包括 TFT 阵列基板的有机发光显示装置以及制造 TFT 阵列基板的方法。

[0140] 根据如上所述的实施例的 TFT 阵列基板、包括该 TFT 阵列基板的有机发光显示装置以及制造该 TFT 阵列基板的方法可提供下述效果:

[0141] 可防止在电容器的下电极和布线区域中未掺杂离子杂质或掺杂不充分。从而,可增大电容器的静电电容,且可改善电容器布线的信号传输。

[0142] 上电极可与下电极上未形成绝缘层的区域相距预定的间隔。从而,可防止由于金属硅化合物而在上电极和下电极之间发生漏电流。

[0143] 可提供具有高静电电容的 MIM CAP 结构。

[0144] 可利用六个掩模过程制造如上所述的有机发光显示装置。

[0145] 尽管参照本发明的示例性实施例具体示出并描述了本发明,但是本领域普通技术人员会理解,可以在不超出所附权利要求所限定的本发明的精神和范围的情况下,进行形式上和细节上的各种改变。

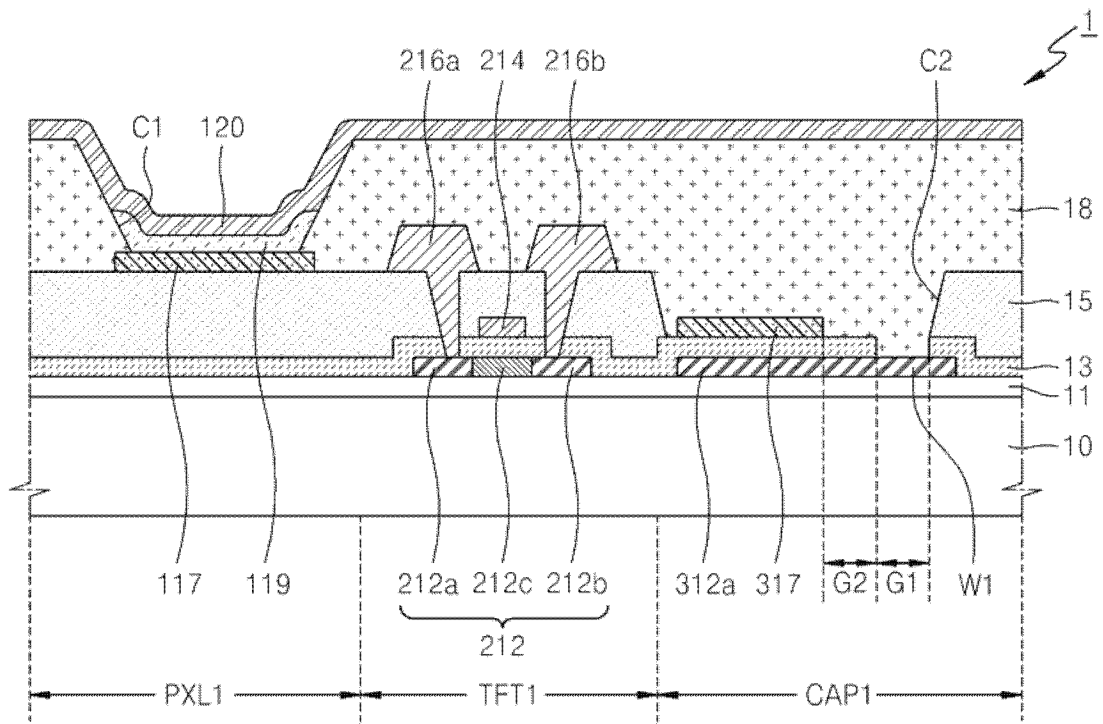


图 1

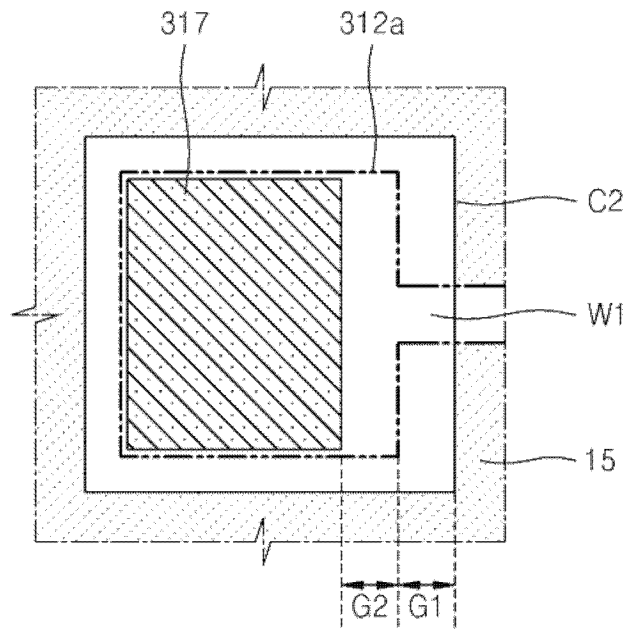


图 2

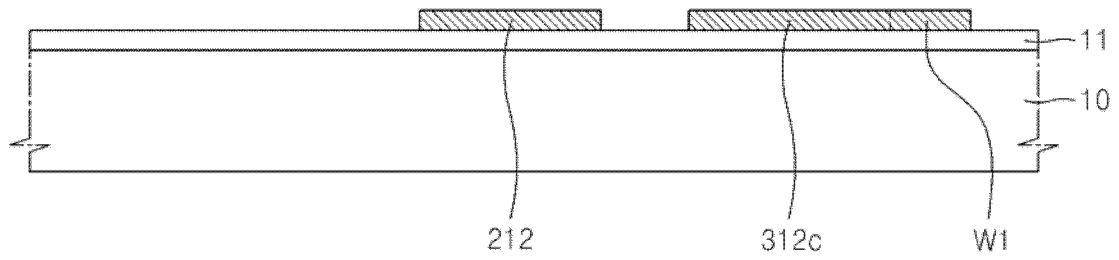


图 3

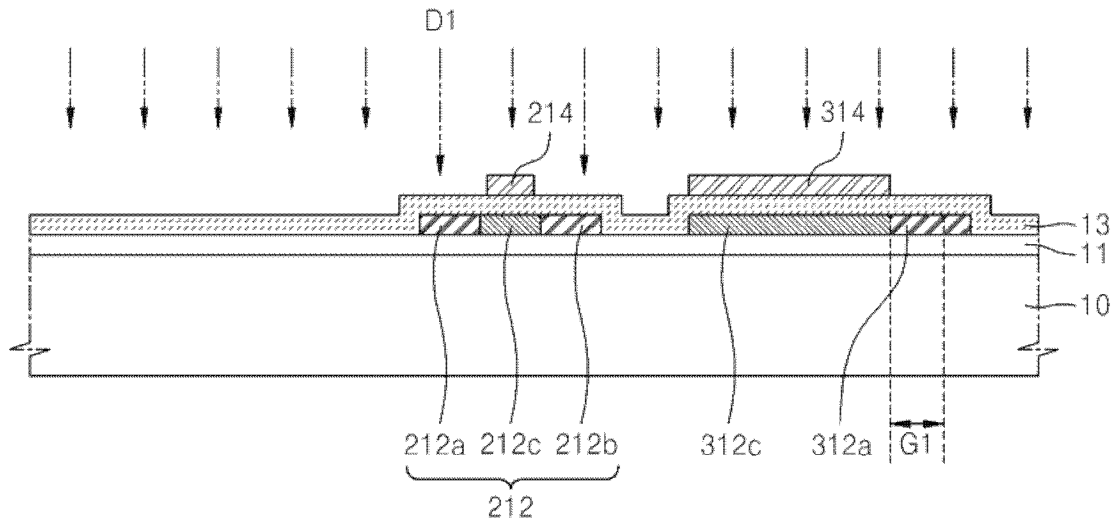


图 4

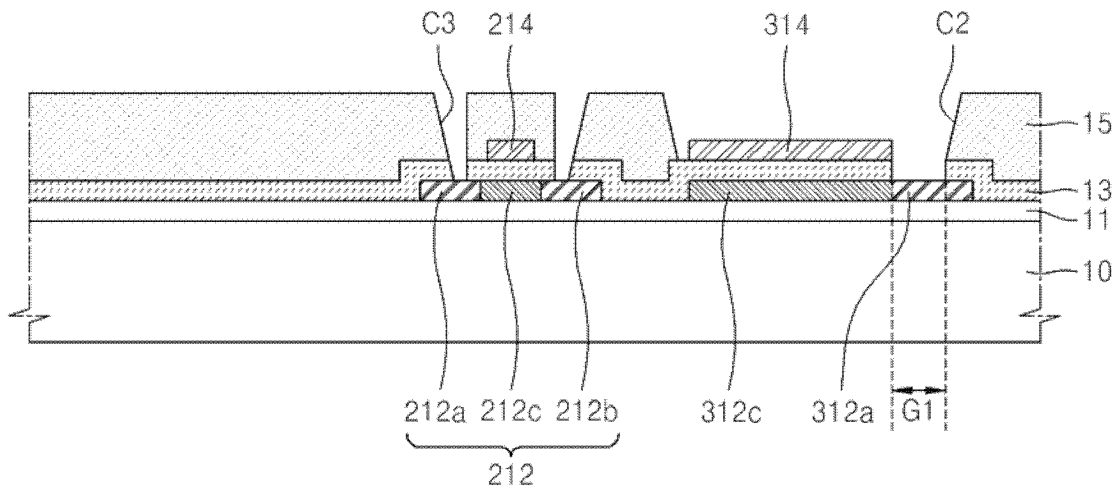


图 5

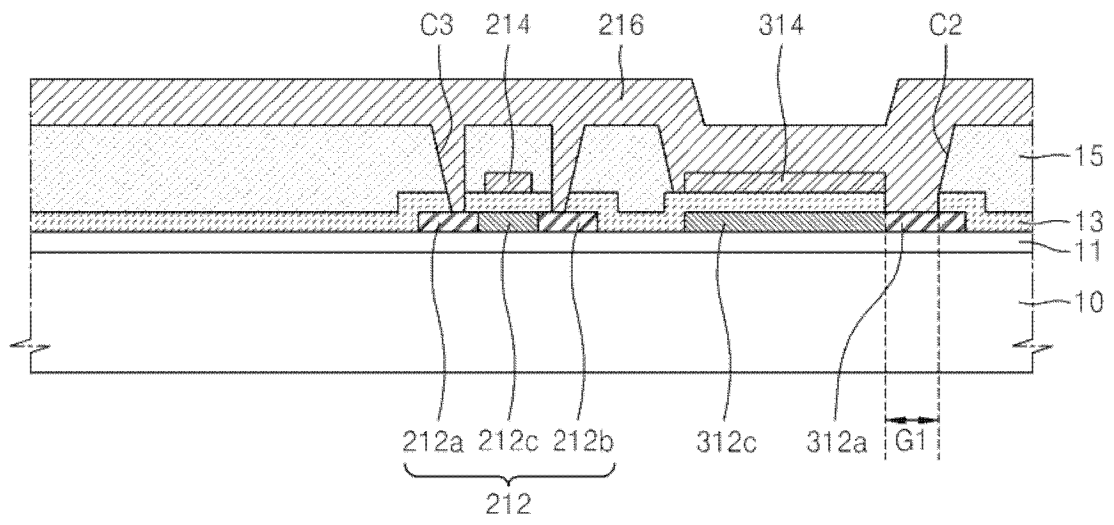


图 6

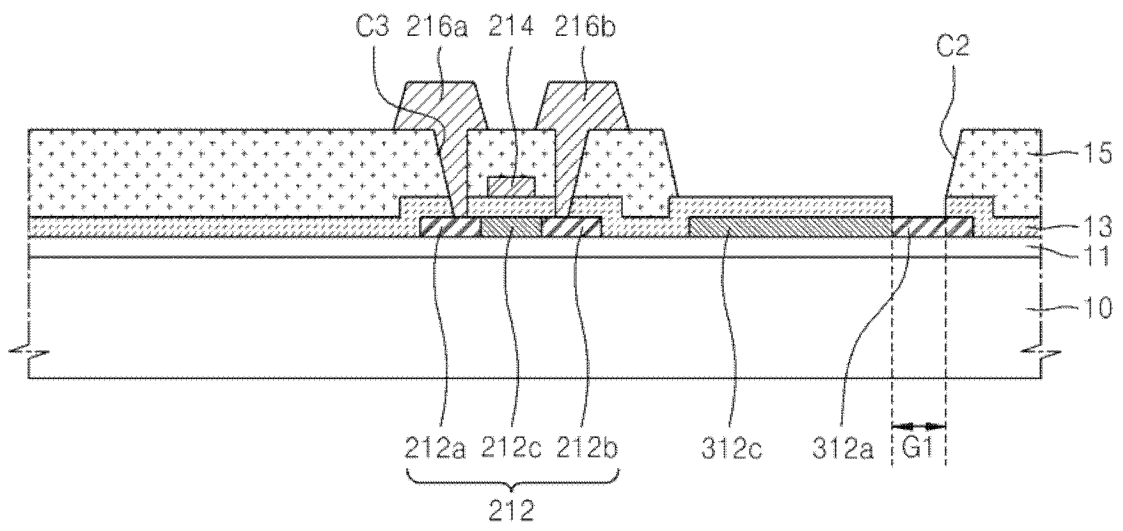


图 7

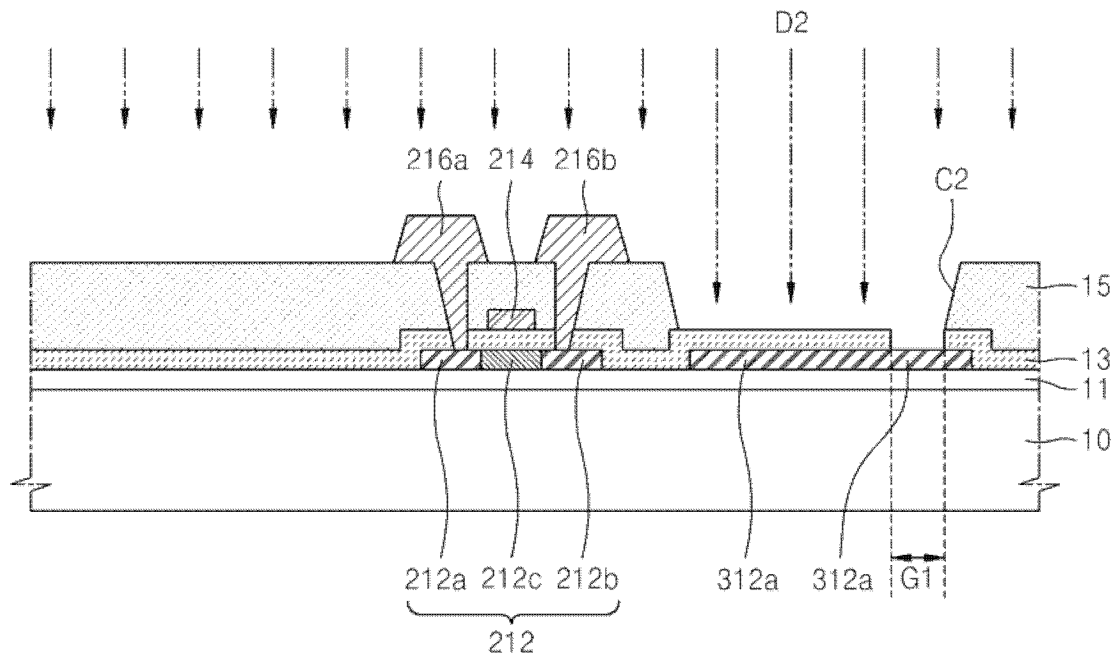


图 8

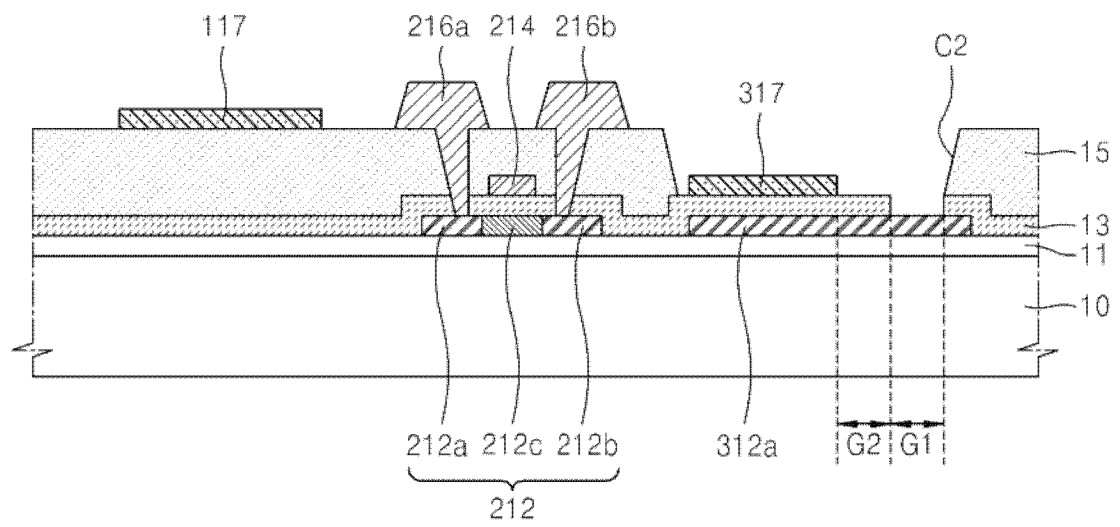


图 9

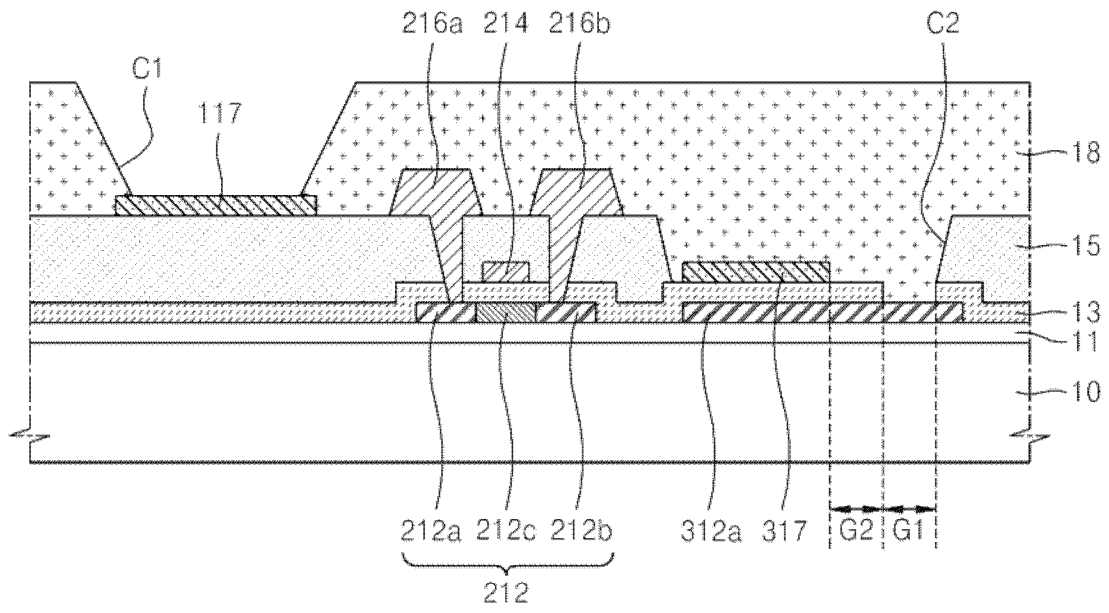


图 10

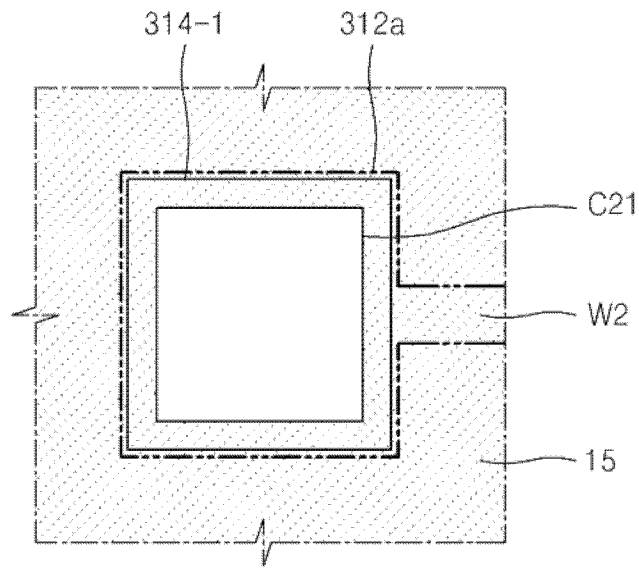


图 11A

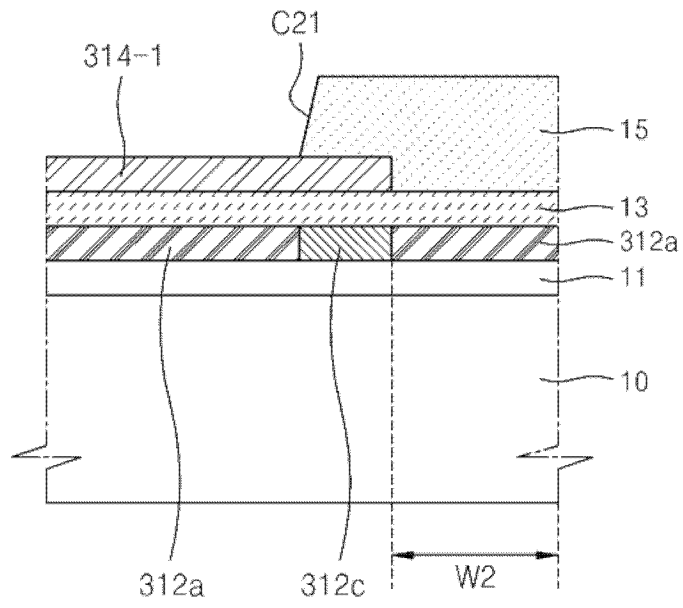


图 11B

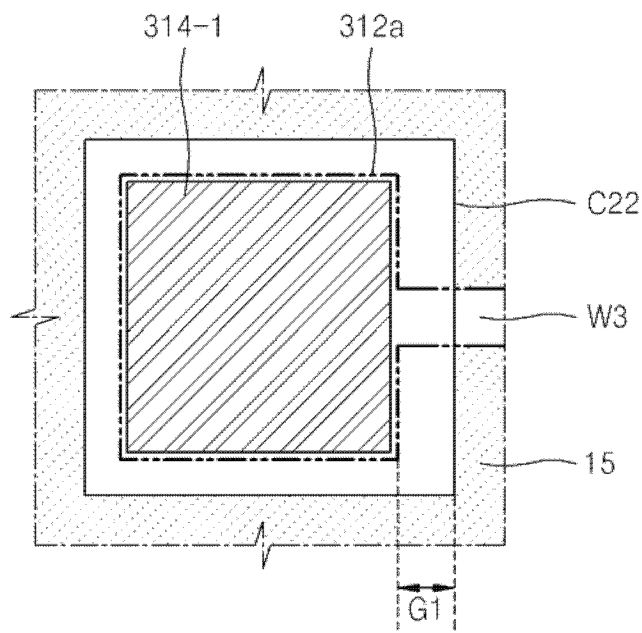


图 12A

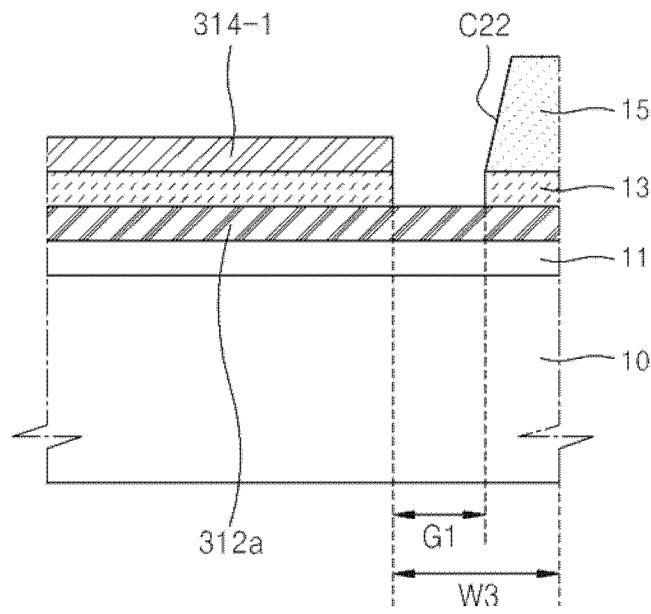


图 12B

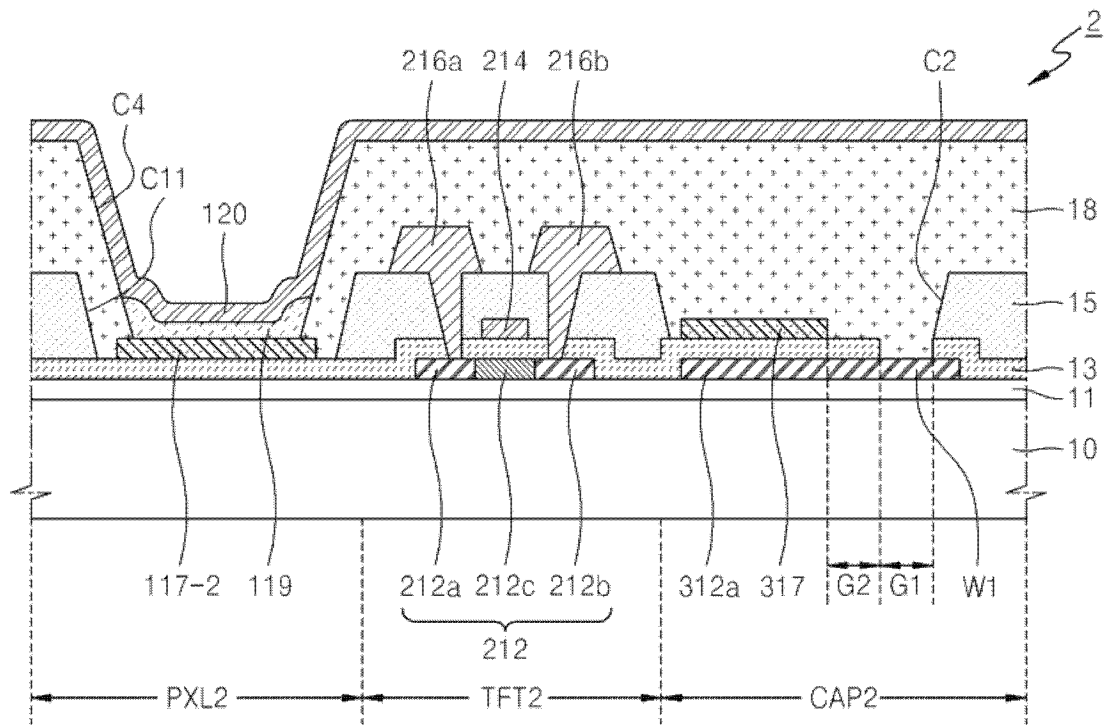


图 13

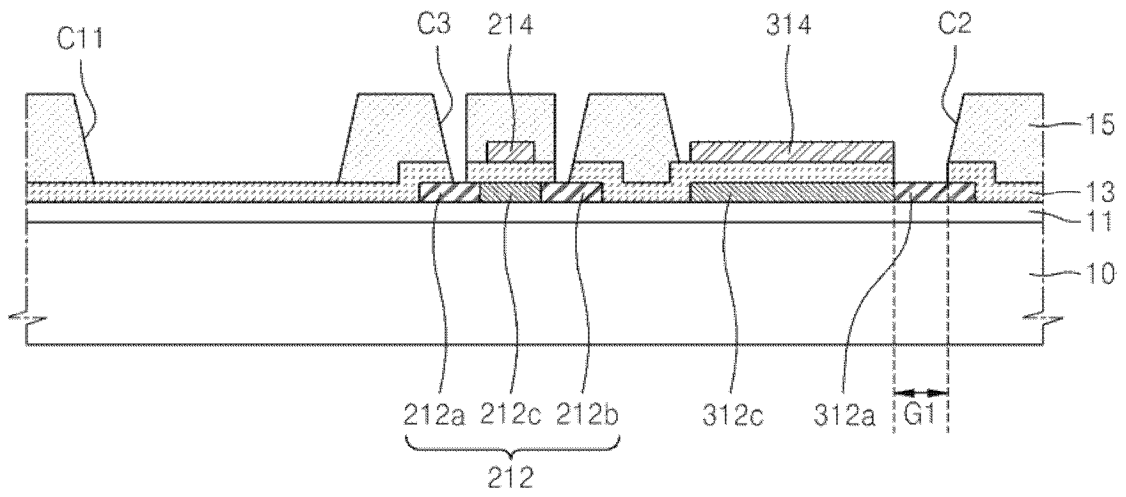


图 14

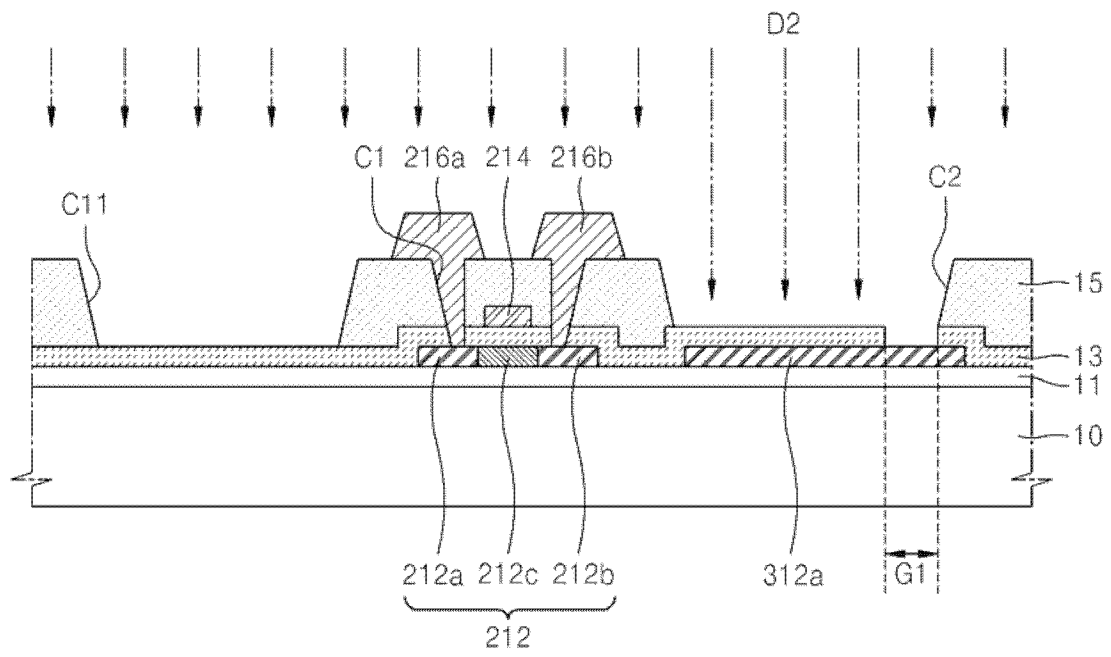


图 15

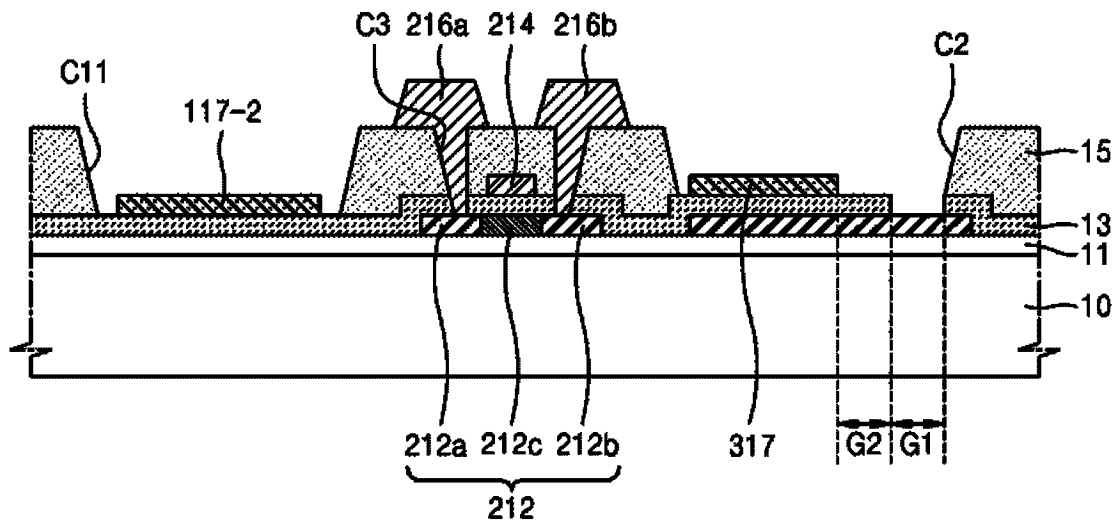


图 16

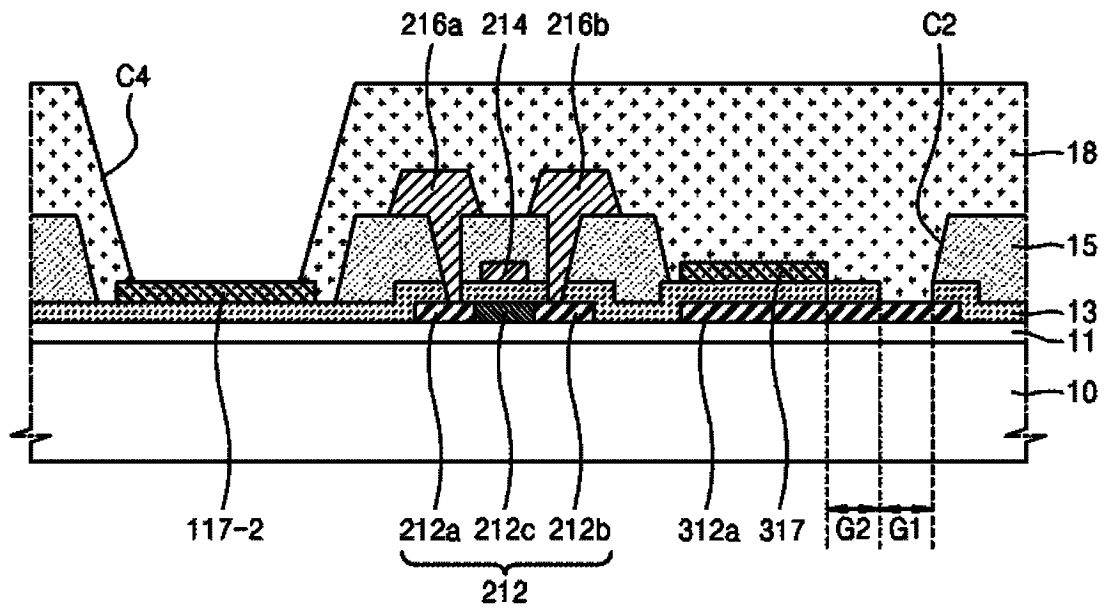


图 17

专利名称(译)	薄膜晶体管阵列基板及其制造方法以及有机发光显示装置		
公开(公告)号	<a href="#">CN102916032A</a>	公开(公告)日	2013-02-06
申请号	CN201210022944.X	申请日	2012-02-02
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	金成虎 申旼澈		
发明人	金成虎 申旼澈		
IPC分类号	H01L27/32 H01L21/77		
CPC分类号	H01L51/5265 H01L27/3248 H01L21/77 H01L27/326 H01L2227/323 H01L27/1255 H01L27/3246 H01L27/32 H01L27/3258 H01L27/3265		
优先权	1020110077846 2011-08-04 KR		
其他公开文献	CN102916032B		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明提供一种薄膜晶体管阵列基板及其制造方法以及有机发光显示装置。该薄膜晶体管(TFT)阵列基板包括：位于基板上的有源层和电容器的位于与有源层相同的水平上的下电极，位于有源层和下电极上且具有使下电极的区域暴露的第一空隙的第一绝缘层；TFT的位于第一绝缘层上的栅电极，和电容器的位于下电极和第一绝缘层上的上电极，上电极具有使第一空隙和第一绝缘层的一部分暴露的第二空隙；布置在栅电极和源电极以及漏电极之间的第二绝缘层，该第二绝缘层未布置在上电极上、第一绝缘层的第一空隙中或上电极的所述第二空隙中。

