



# (12)发明专利

(10)授权公告号 CN 102881695 B

(45)授权公告日 2017.04.12

(21)申请号 201210020717.3

(22)申请日 2012.01.30

(65)同一申请的已公布的文献号  
申请公布号 CN 102881695 A

(43)申请公布日 2013.01.16

(30)优先权数据  
10-2011-0070027 2011.07.14 KR

(73)专利权人 三星显示有限公司  
地址 韩国京畿道

(72)发明人 李俊雨 崔宰凡 郑宽旭 吴在焕  
陈圣铉 金广海 崔钟炫

(74)专利代理机构 北京德琦知识产权代理有限公司 11018  
代理人 罗正云 宋志强

(51)Int.Cl.

H01L 27/12(2006.01)

H01L 27/32(2006.01)

H01L 21/84(2006.01)

(56)对比文件

US 2008/0265254 A1,2008.10.30,

US 2002/0104995 A1,2002.08.08,

EP 1760789 A2,2006.08.30,

CN 1476282 A,2004.02.18,

CN 1607879 A,2005.04.20,

CN 1636235 A,2005.07.06,

US 2003/0141811 A1,2003.07.31,

审查员 徐晓雷

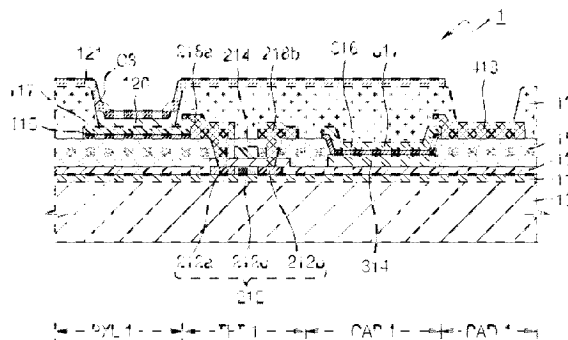
权利要求书3页 说明书11页 附图7页

## (54)发明名称

薄膜晶体管阵列基板、其制造方法以及有机发光显示设备

## (57)摘要

本发明公开薄膜晶体管(TFT)阵列基板、其制造方法以及有机发光显示设备。该薄膜晶体管阵列基板包括:TFT,位于基板上,该TFT包括有源层、栅电极、源电极、漏电极、位于所述有源层和所述栅电极的第一绝缘层以及位于所述栅电极与所述源电极和漏电极之间的第二绝缘层;像素电极,位于所述第一绝缘层和所述第二绝缘层上,该像素电极连接至所述源电极和所述漏电极之一;电容器,包括与所述栅电极位于同一层上的下电极以及与所述像素电极包括相同材料的上电极;第三绝缘层,直接设置于所述第二绝缘层和所述像素电极之间以及所述下电极和所述上电极之间;以及第四绝缘层,覆盖所述源电极、所述漏电极和所述上电极并暴露所述像素电极。



1. 一种薄膜晶体管阵列基板,包括:

薄膜晶体管,设置在基板上,所述薄膜晶体管包括有源层、栅电极、源电极、漏电极、设置在所述有源层和所述栅电极之间的第一绝缘层以及设置在所述栅电极与所述源电极和所述漏电极之间的第二绝缘层;

像素电极,设置在所述第一绝缘层和所述第二绝缘层上,所述像素电极连接至所述源电极和所述漏电极之一;

电容器,包括与所述栅电极设置在同一层上的下电极,并且包括与所述像素电极包括相同材料的上电极;

第三绝缘层,包括直接设置在所述第二绝缘层和所述像素电极之间的第一部分以及直接设置在所述下电极和所述上电极之间的第二部分,所述第一部分和所述第二部分彼此分离,其中所述像素电极的侧表面与所述第一部分的侧表面对齐,所述上电极的侧表面与所述第二部分的侧表面对齐;以及

第四绝缘层,覆盖所述源电极、所述漏电极和所述上电极并且暴露所述像素电极。

2. 根据权利要求1所述的薄膜晶体管阵列基板,其中所述第一绝缘层被共用地设置在所述有源层的上方和所述下电极的下方。

3. 根据权利要求1所述的薄膜晶体管阵列基板,其中所述第二绝缘层不设置在所述上电极与所述下电极之间。

4. 根据权利要求1所述的薄膜晶体管阵列基板,其中所述第三绝缘层的厚度小于所述第二绝缘层的厚度。

5. 根据权利要求4所述的薄膜晶体管阵列基板,其中所述第三绝缘层的厚度等于或大于 $500\text{\AA}$ 且等于或小于 $2000\text{\AA}$ 。

6. 根据权利要求1所述的薄膜晶体管阵列基板,其中所述第三绝缘层的介电常数高于所述第一绝缘层的介电常数。

7. 根据权利要求1所述的薄膜晶体管阵列基板,其中所述第三绝缘层包括 $\text{SiN}_x$ 、 $\text{SiO}_2$ 、 $\text{ZrO}_2$ 、 $\text{TiO}_2$ 、 $\text{Ta}_2\text{O}_5$ 和 $\text{Al}_2\text{O}_3$ 中的至少一种。

8. 根据权利要求1所述的薄膜晶体管阵列基板,其中所述第一绝缘层、所述第二绝缘层和所述第三绝缘层被依次设置在所述像素电极和所述基板之间,并且第一至第三绝缘层的相邻绝缘层的折射率彼此不同。

9. 根据权利要求1所述的薄膜晶体管阵列基板,其中所述像素电极包括透明导电氧化物。

10. 根据权利要求9所述的薄膜晶体管阵列基板,其中所述透明导电氧化物包括氧化铟锡、氧化铟锌、氧化锌、氧化铟、氧化铟镓和氧化铝锌中的至少一种。

11. 根据权利要求9所述的薄膜晶体管阵列基板,其中所述像素电极进一步包括半透光金属层。

12. 根据权利要求11所述的薄膜晶体管阵列基板,其中所述半透光金属层被设置在包括所述透明导电氧化物的层上。

13. 根据权利要求11所述的薄膜晶体管阵列基板,其中所述半透光金属层包括银、银合金、铝和铝合金中的至少一种。

14. 根据权利要求11所述的薄膜晶体管阵列基板,进一步包括设置在所述半透光金属

层上的保护层。

15. 根据权利要求14所述的薄膜晶体管阵列基板,其中所述保护层包括透明导电氧化物。

16. 根据权利要求1所述的薄膜晶体管阵列基板,其中所述源电极和所述漏电极之一的与所述像素电极连接的部分被设置在所述像素电极的上方。

17. 根据权利要求1所述的薄膜晶体管阵列基板,其中所述源电极和所述漏电极包括刻蚀速率与所述像素电极和所述上电极的刻蚀速率不同的材料。

18. 根据权利要求1所述的薄膜晶体管阵列基板,进一步包括由与所述源电极和所述漏电极相同的材料形成的焊盘电极。

19. 根据权利要求18所述的薄膜晶体管阵列基板,其中所述焊盘电极与所述源电极和所述漏电极设置在相同的层上。

20. 一种有机发光显示设备,包括:

薄膜晶体管,设置在基板上,所述薄膜晶体管包括有源层、栅电极、源电极、漏电极、设置在所述有源层和所述栅电极之间的第一绝缘层以及设置在所述栅电极与所述源电极和所述漏电极之间的第二绝缘层;

像素电极,设置在所述第一绝缘层和所述第二绝缘层上,所述像素电极连接至所述源电极和所述漏电极之一;

电容器,包括与所述栅电极设置在同一层上的下电极,并且包括与所述像素电极包括相同材料的上电极;

第三绝缘层,包括直接设置在所述第二绝缘层和所述像素电极之间的第一部分以及直接设置在所述下电极和所述上电极之间的第二部分,所述第一部分和所述第二部分彼此分离,其中所述像素电极的侧表面与所述第一部分的侧表面对齐,所述上电极的侧表面与所述第二部分的侧表面对齐;

第四绝缘层,覆盖所述源电极、所述漏电极和所述上电极,并且暴露所述像素电极;

有机发光层,设置在所述像素电极上;以及

对置电极,设置在所述有机发光层上。

21. 根据权利要求20所述的有机发光显示设备,其中所述对置电极是反射由所述有机发光层所发出的光的反射电极。

22. 一种制造薄膜晶体管阵列基板的方法,该方法包括:

在基板上形成半导体层,并且通过使用第一掩模工艺图案化所述半导体层形成薄膜晶体管的有源层;

形成第一绝缘层,将第一导电层堆叠在所述第一绝缘层上,并且通过使用第二掩模工艺图案化所述第一导电层形成所述薄膜晶体管的栅电极以及电容器的下电极;

形成第二绝缘层,并且使用第三掩模工艺在所述第二绝缘层中形成开口以暴露所述有源层的源区和漏区以及所述电容器的下电极;

在由所述第三掩模工艺产生的结构上依次形成第三绝缘层和第二导电层,并且通过使用第四掩模工艺同时或依次图案化所述第三绝缘层和所述第二导电层形成像素电极、上电极和直接设置在所述下电极上的介电膜;

在由第四掩模工艺产生的结构上形成第三导电层,并且通过使用第五掩模工艺图案化

所述第三导电层而形成源电极和漏电极；

形成第四绝缘层并且去除所述第四绝缘层的一部分以通过第六掩模工艺暴露所述像素电极。

23. 根据权利要求22所述的制造薄膜晶体管阵列基板的方法,其中所述方法进一步包括在使用第二掩模工艺形成所述栅电极之后使用离子杂质掺杂所述源区和所述漏区。

24. 根据权利要求22所述的制造薄膜晶体管阵列基板的方法,其中所述第四掩模工艺包括刻蚀所述第三绝缘层的第一刻蚀工艺和刻蚀所述第二导电层的第二刻蚀工艺。

25. 根据权利要求22所述的制造薄膜晶体管阵列基板的方法,其中所述第三导电层包括刻蚀速率与所述第二导电层的材料的刻蚀速率不同的材料。

26. 根据权利要求22所述的制造薄膜晶体管阵列基板的方法,进一步包括使用所述第五掩模工艺形成包括与所述源电极和所述漏电极相同的材料的焊盘电极。

27. 根据权利要求22所述的制造薄膜晶体管阵列基板的方法,其中所述第二导电层通过依次堆叠透明导电层和半透光导电层而形成。

28. 根据权利要求27所述的制造薄膜晶体管阵列基板的方法,进一步包括在所述半透光导电层上形成保护层。

29. 根据权利要求22所述的制造薄膜晶体管阵列基板的方法,其中所述第三绝缘层被形成为具有比所述第二绝缘层的厚度小的厚度。

30. 根据权利要求22所述的制造薄膜晶体管阵列基板的方法,其中所述第三绝缘层由介电常数高于所述第一绝缘层的介电常数的材料形成。

## 薄膜晶体管阵列基板、其制造方法以及有机发光显示设备

### 技术领域

[0001] 这里公开的实施例涉及薄膜晶体管 (TFT) 阵列基板, 包括该薄膜晶体管阵列基板的有机发光设备, 以及制造该有机发光显示设备的方法。

### 背景技术

[0002] 诸如有机发光显示设备和液晶显示 (LCD) 设备的平板显示设备包括薄膜晶体管 (TFT)、电容器和用于连接 TFT 和电容器的布线。

### 发明内容

[0003] 根据实施例, 提供一种薄膜晶体管 (TFT) 阵列基板, 包括: TFT, 设置于基板上, 所述 TFT 包括有源层、栅电极、源电极、漏电极、设置于所述有源层和所述栅电极的第一绝缘层以及设置于所述栅电极与所述源电极和漏电极之间的第二绝缘层; 像素电极, 设置于所述第一绝缘层和所述第二绝缘层上, 所述像素电极连接至所述源电极和所述漏电极之一; 电容器, 包括与所述栅电极设置在同一层上的下电极, 并且包括与所述像素电极包括相同材料的上电极; 第三绝缘层, 直接设置于所述第二绝缘层和所述像素电极之间以及所述下电极和所述上电极之间; 以及第四绝缘层, 覆盖所述源电极、所述漏电极和所述上电极, 并且暴露所述像素电极。

[0004] 所述第一绝缘层可以被共用地设置在所述有源层的上方且在所述下电极之下。

[0005] 所述第二绝缘层可以不设置在所述上电极和所述下电极之间。

[0006] 所述第三绝缘层的厚度可以小于所述第二绝缘层的厚度。

[0007] 所述第三绝缘层的厚度可以等于或大于大约  $500 \text{ \AA}$  且等于或小于大约  $2000 \text{ \AA}$ 。

[0008] 所述第三绝缘层的介电常数可以高于所述第一绝缘层的介电常数。

[0009] 所述第三绝缘层可以包括  $\text{SiN}_x$ 、 $\text{SiO}_2$ 、 $\text{ZrO}_2$ 、 $\text{TiO}_2$ 、 $\text{Ta}_2\text{O}_5$  和  $\text{Al}_2\text{O}_3$  中至少一种。

[0010] 所述第一绝缘层、所述第二绝缘层和所述第三绝缘层可以被依次设置在所述像素电极和所述基板之间。所述第一至第三绝缘层的相邻绝缘层的折射率可以彼此不同。

[0011] 所述像素电极可以包括透明导电氧化物 (TCO)。

[0012] 所述 TCO 可以包括氧化铟锡 (ITO)、氧化铟锌 (IZO)、氧化锌 (ZnO)、氧化铟 ( $\text{In}_2\text{O}_3$ )、氧化铟镓 (IGO) 和氧化铝锌 (AZO) 中的至少一种。

[0013] 所述像素电极可以进一步包括半透光金属层。

[0014] 所述半透光金属层可以设置在包括所述透明导电氧化物的层上。

[0015] 所述半透光金属层可以包括银 (Ag)、Ag 合金、铝 (Al) 和铝合金中的至少一种。

[0016] 所述 TFT 阵列基板可以进一步包括设置在所述半透光金属层上的保护层。

[0017] 所述保护层可以包括 TCO。

[0018] 所述像素电极的侧表面可以与所述第三绝缘层的侧表面对齐。

[0019] 所述上电极的侧表面可以与所述第三绝缘层的侧表面对齐。

[0020] 所述源电极和所述漏电极之一的与所述像素电极连接的部分可以被设置在所述

像素电极的上方。

[0021] 所述源电极和所述漏电极可以包括刻蚀速率与所述像素电极和所述上电极的刻蚀速率不同的材料

[0022] 所述TFT阵列基板可以进一步包括由与所述源电极和所述漏电极相同的材料形成的焊盘电极。

[0023] 所述焊盘电极可以被设置在与所述源电极和所述漏电极相同的层上。

[0024] 根据一实施例,提供一种有机发光显示设备,包括:TFT,设置于基板,所述TFT包括有源层、栅电极、源电极、漏电极、设置于所述有源层和所述栅电极之间的第一绝缘层以及设置于所述栅电极与所述源电极和漏电极之间的第二绝缘层;像素电极,设置于所述第一绝缘层和所述第二绝缘层上,所述像素电极连接至所述源电极和所述漏电极之一;电容器,包括与所述栅电极设置在同一层上的下电极,并且包括与所述像素电极包括相同材料的上电极;第三绝缘层,直接设置于所述第二绝缘层和所述像素电极之间以及所述下电极和所述上电极之间;第四绝缘层,覆盖所述源电极、所述漏电极和所述上电极,并且暴露所述像素电极;设置在所述像素电极上的有机发光层;以及设置在所述有机发光层上的对置电极。

[0025] 所述对置电极可以是反射由所述有机发光层所发射的光的反射电极。

[0026] 根据一实施例,提供一种制造TFT阵列基板的方法,该方法包括:在基板上形成半导体层并且通过使用第一掩模工艺图案化所述半导体层形成TFT的有源层;形成第一绝缘层,将第一导电层堆叠在所述第一绝缘层上,并且通过使用第二掩模工艺图案化所述第一导电层来形成TFT的栅电极和电容器的下电极;形成第二绝缘层,并且使用第三掩模工艺在所述第二绝缘层中形成开口以暴露所述有源层的源区和漏区以及所述电容器的上电极;在由所述第三掩模工艺产生的结构上依次形成第三绝缘层和第二导电层,并且通过使用第四掩模工艺同时或依次图案化所述第三绝缘层和所述第二导电层形成像素电极、所述上电极和直接设置在所述下电极上的介电膜;在由第四掩模工艺产生的结构上形成第三导电层,并且通过使用第五掩模工艺图案化所述第三导电层而形成所述源电极和所述漏电极;形成第四绝缘层并且去除所述第四绝缘层的使用部分以通过第六掩模工艺暴露所述像素电极。

[0027] 所述方法可以进一步包括在使用第二掩模工艺形成所述栅电极之后使用离子杂质掺杂所述源区和所述漏区。

[0028] 所述第四掩模工艺可以包括刻蚀所述第三绝缘层的第一刻蚀工艺,以及刻蚀所述第二导电层的第二刻蚀工艺。

[0029] 所述第三导电层可以包括刻蚀速率与所述第二导电层的材料的刻蚀速率不同的材料。

[0030] 所述方法可以进一步包括使用所述第五掩模工艺形成包括与所述源电极和所述漏电极相同的材料的焊盘电极。

[0031] 所述第二导电层可以通过依次堆叠透明导电层和半透光导电层而形成。

[0032] 所述方法可以进一步包括在所述半透光导电层上形成保护层。

[0033] 所述第三绝缘层可以被形成为具有比所述第二绝缘层的厚度小的厚度。

[0034] 所述第三绝缘层可以由介电常数高于所述第一绝缘层的介电常数的材料形成。

## 附图说明

[0035] 对于本领域技术人员来说,以上及其它特征将通过结合附图对示例性实施例进行的详细描述而变得更加明显,附图中:

[0036] 图1示出描述根据一实施例的有机发光显示设备的截面图;

[0037] 图2A和图2B示出描述有机发光显示设备的制造方法的第一掩模工艺的截面图;

[0038] 图3A和图3B示出描述有机发光显示设备的制造方法的第二掩模工艺的截面图;

[0039] 图4A和图4B示出描述有机发光显示设备的制造方法的第三掩模工艺的截面图;

[0040] 图5A和图5B示出描述有机发光显示设备的制造方法的第四掩模工艺的截面图;

[0041] 图6A和图6B示出描述有机发光显示设备的制造方法的第五掩模工艺的截面图;

[0042] 图7A和图7B示出描述有机发光显示设备的制造方法的第六掩模工艺的截面图;以及

[0043] 图8示出描述根据另一实施例的有机发光显示设备的截面图。

### 具体实施方式

[0044] 2011年7月14日递交韩国知识产权局 的名称为“Thin Film Transistor Array Substrate, Organic Light-Emitting Display Device Including the Same, and Method of Manufacturing the Organic Light-Emitting Display Device (薄膜晶体管阵列基板、包括该薄膜晶体管阵列基板的有机发光显示设备及制造该有机发光显示设备的方法)”的韩国专利申请No.10-2011-0070027通过引用整体合并于此。

[0045] 以下结合附图更充分地描述示例实施例,然而,这些实施例可以不同的形式体现,并且不应当被理解为仅限于这里所给出的实施例。相反,提供这些实施例的目的在于使该公开内容全面完整,并且向本领域技术人员充分地传达范围。

[0046] 在附图中,层和区域的尺寸可能为了图示的清晰而被放大。还可以理解,当提及一层或元件位于另一层或基板“上”时,该层或元件可以直接位于另一层或基板上,也可以存在中间层。进一步地,应当理解,当提及一层位于另一层“下”时,该层可以直接位于另一层下,也可以存在一个或多个中间层。另外,也可以理解,当提及一层位于两层“之间”时,该层可以是这两层之间仅有的层,也可以存在一个或多个中间层。相同的附图标记始终指代相同的元件。

[0047] 图1示出描述根据一实施例的有机发光显示设备1的截面图。

[0048] 参见图1,有机发光显示设备1的基板10可以包括其中可以设置至少一层有机发光层120的像素区PXL1、其中可以设置至少一个TFT的薄膜晶体管(TFT)区TFT1、其中可以设置至少一个电容器的电容器区CAP1以及其中可以设置焊盘电极418的焊盘区PAD1。

[0049] TFT的有源层212可以被设置在基板10上,并且缓冲层11可以被设置在晶体管区TFT1中。

[0050] 基板10可以是透明基板,例如玻璃基板或塑料基板,塑料基板包括聚对苯二甲酸乙二酯(PET)、聚萘二甲酸乙二醇酯(PEN)、聚酰亚胺等。

[0051] 为了平坦化基板10和防止杂质元素渗入基板10中,在基板10上可以设置缓冲层11。缓冲层11可以具有包括氮化硅和/或氧化硅的单层结构或多层结构。

[0052] 有源层212可以被设置在缓冲层11上。有源层212可以由包括非晶硅或晶体硅的半导体形成,并且可以包括沟道区212c以及通过用离子杂质对沟道区212c周围的部分进行掺

杂而形成的源区212a和漏区212b。

[0053] 栅电极214可以对应于有源层212的沟道区212c设置在有源层212上。可以是栅绝缘膜的第一绝缘层13可以被设置在栅电极214和有源层212之间。栅电极214可以具有包括选自铝(Al)、铂(Pt)、钯(Pd)、银(Ag)、镁(Mg)、金(Au)、镍(Ni)、钕(Nd)、铱(Ir)、铬(Cr)、锂(Li)、钙(Ca)、钼(Mo)、钛(Ti)、钨(Wu)和铜(Cu)的至少一种金属的单层结构或多层结构。

[0054] 源电极218a和漏电极218b可以被设置在栅电极214上以分别连接至有源层212的源区212a和漏区212b。可以是层间绝缘膜的第二绝缘层15可以被设置在源电极218a和漏电极218b与有源层212之间。源电极218a和漏电极218b可以具有包括选自Al、Pt、Pd、Ag、Mg、Au、Ni、Nd、Ir、Cr、Li、Ca、Mo、Ti、W和Cu中的至少一种金属的单层结构或多层结构。

[0055] 第四绝缘层19可以被设置在第二绝缘层15上以覆盖源电极218a和漏电极218b。

[0056] 第一绝缘层13可以被用作栅绝缘膜。第二绝缘层15可以被用作TFT区TFT1中的层间绝缘膜。第一绝缘层13和第二绝缘层15中的每一个均可以是无机绝缘膜。无机绝缘膜可以包括SiO<sub>2</sub>、SiN<sub>x</sub>、SiON、Al<sub>2</sub>O<sub>3</sub>、TiO<sub>2</sub>、Ta<sub>2</sub>O<sub>5</sub>、HfO<sub>2</sub>、ZrO<sub>2</sub>、钛酸锶钡(BST)、锆钛酸铅(PZT)等。

[0057] 可用作栅绝缘膜的第一绝缘层13不用作电容器的介电膜,这将在下文中解释。因此,第一绝缘层13可以根据TFT的栅绝缘膜的特性而恰当地设计,而不考虑电容器的与介电常数相关的特性。例如,如果是经常被用作电容器的介电膜以增加静电电容的氮化硅(SiN<sub>x</sub>)被用作TFT的栅绝缘膜,那么TFT中可能发生漏电流。然而,根据本实施例,如图1所示,电容器的介电膜和TFT的栅绝缘膜可以被分开形成。可以分别只考虑电容器和TFT的特性来选择介电膜和栅绝缘膜。

[0058] 在像素区PXL1中,由与将在下文中解释的电容器的上电极317相同材料形成的像素电极117可以被设置在基板10、缓冲层11、第一绝缘层13以及第二绝缘层15上。

[0059] 第三绝缘层116可以被设置在像素电极117和第二绝缘层15之间。在像素电极117和基板10之间从基板10向像素电极117可以依次设置缓冲层11、第一绝缘层13、第二绝缘层15以及第三绝缘层116。

[0060] 设置在基板10和像素电极117之间的绝缘层,即:缓冲层11、第一绝缘层13、第二绝缘层15以及第三绝缘层116,可以形成为具有不同的折射率。具有不同折射率的绝缘层可以被交替设置为充当分布式布拉格反射器(DBR)。因此,可以提高发光层120发出的光的有效利用。

[0061] 尽管缓冲层11、第一绝缘层13、第二绝缘层15以及第三绝缘层116可以形成为如图1所示的独立的单层,但是缓冲层11、第一绝缘层13、第二绝缘层15以及第三绝缘层116也可以具有多层结构。

[0062] 像素电极117可以直接设置在第三绝缘层116上。第三绝缘层116和像素电极117可以通过使用相同的掩模在同一掩模工艺中被图案化。因此,第三绝缘层116和像素电极117可以共享相同的刻蚀侧表面。例如,第三绝缘层116的侧表面可以与像素电极117的侧表面对齐。

[0063] 像素电极117可以由透明导电材料制成,以使得光可以向像素电极117发射。透明导电材料可以包括氧化铟锡(ITO)、氧化锌锡(IZO)、氧化锌(ZnO)、氧化铟(In<sub>2</sub>O<sub>3</sub>)、氧化铟镓(IGO)和氧化铝锌中(AZO)中至少一种。

[0064] 有机发光层120可以被形成在像素电极117上,并且由有机发光层120发出的光可

以透过由透明导电材料形成的像素电极117射向基板10。

[0065] 第四绝缘层19可以被形成在像素电极117的周围。开口C3可以形成在第四绝缘层19中,通过开口C3可以暴露像素电极117。有机发光层120可以被设置在开口C3中。

[0066] 有机发光层120可以由低分子量有机材料或高分子量有机材料形成。如果有机发光层120由低分子量有机材料形成,那么空穴传输层(HTL)、空穴注入层(HIL)、电子传输层(ETL)、电子注入层(EIL)等可以被堆叠在有机发光层120周围。还可以堆叠其它的各种层。低分子量有机材料的示例可以包括铜钛菁(CuPc)、N,N'-二萘-1-基-N,N'-联苯-联苯胺(NPB)和三-8-羟基喹啉铝(Alq3)。如果有机发光层120由高分子量有机材料形成,那么除了有机发光层120之外还可以提供HTL。HTL可以由聚-3,4-乙撑-二氧噻吩(PEDOT)、聚苯胺(PANI)等形成。高分子量有机材料的示例可以包括聚亚苯基亚乙烯基(PPV)基高分子量有机材料或聚芴基高分子量有机材料。同样,无机材料可以进一步被设置在有机发光层120、像素电极117和对置电极121之间。

[0067] 对置电极121可以被设置为有机发光层120上的共用电极。在图1的有机发光显示设备1中,像素电极117可以操作为阳极并且对置电极121操作为阴极。像素电极117操作为阴极并且对置电极121操作为阳极也是可以的。

[0068] 对置电极121可以是包括反射材料的反射电极。对置电极121可以包括Al、Mg、Li、Ca、LiF/Ca和LiF/Al中至少之一。如果对置电极121是反射电极,那么由有机发光层120发射的光可以被对置电极121反射并且可以透过由透明导电材料形成的像素电极117射向基板10。

[0069] 覆盖像素电极117周围部分的第四绝缘层19可以充当像素电极117和对置电极121之间的像素限定膜。

[0070] 第四绝缘层19可以是有机绝缘膜。第四绝缘层19可以包括诸如聚甲基丙烯酸甲酯(PMMA)或聚苯乙烯(PS)、具有苯酚基,丙烯基聚合物、亚胺基聚合物、芳醚基聚合物、酰胺基聚合物、氟基聚合物、对二甲苯基聚合物、乙烯醇基聚合物和聚对二甲苯的商用聚合物及其混合物等。

[0071] 第四绝缘层19可以覆盖TFT的源电极218a和漏电极218b。源电极218a和漏电极218b中的一个可以电连接至像素电极117。虽然在图1中源电极218a被示为连接至像素电极117,但是像素电极117电连接至漏电极218b也是可以的。

[0072] 源电极218a和漏电极218b中一个与像素电极117连接的部分可以被设置在像素电极117上面。如下所述,在图案化像素电极117之后图案化源电极218a和漏电极218b。因此,源电极218a和漏电极218b可以由具有与像素电极117不同刻蚀速率的材料形成。

[0073] 在电容器区CAP1中,电容器的下电极314、电容器的上电极317以及第三绝缘层316可以设置在基板10和缓冲层11上,其中电容器的下电极314可以由与TFT的栅电极214相同的材料形成,电容器的上电极317可以由与像素电极117相同的材料形成,第三绝缘层316直接设置在下电极314和上电极317之间。

[0074] 第二绝缘层15可以设置在TFT的栅电极214与源电极218a和漏电极218b之间。第二绝缘层15不设置在电容器的上电极317和下电极314之间。因此,第二绝缘层15不主要充当电容器的介电膜。例如,如图1所示,第二绝缘层15可以与下电极314的外部稍稍重叠。如下所示,在通过图案化第二绝缘层15而形成使下电极314暴露的开口C2(参见图4B)时,可以保

留所重叠的外部。

[0075] 如果在图案化第二绝缘层15时完全暴露电容器的下电极314,那么在下电极314和形成在第二绝缘层15上的上电极317之间可能发生漏电流。因此,第二绝缘层15可以部分覆盖下电极314的外部,而不使下电极314完全暴露。可以防止在上电极317和下电极314之间漏电流的发生。

[0076] 考虑到TFT的特性,可以充当TFT的层间绝缘膜的第二绝缘层15可以被设计为具有等于或大于预定厚度的厚度。因为电容器的静电电容通常随着介电膜厚度的增加而减小,如果介电膜具有与层间绝缘膜相同的厚度,那么静电电容可能会减小。

[0077] 如图1所示的第二绝缘层15不用作电容器的介电膜。可以用作介电膜的第三绝缘层316可以比第二绝缘层15薄。因此可以防止静电电容的减小。当第三绝缘层316的厚度大于或等于大约500Å且小于或等于大约2000Å时,可以维持合适的静电电容。

[0078] 可以用作介电膜的第三绝缘层316可以由具有高介电常数的绝缘材料形成。如上所述,第三绝缘层316可以与充当栅绝缘膜的第一绝缘层13分开形成。当第三绝缘层316由介电常数高于第一绝缘层13的材料形成时,静电电容可以增大。静电电容可以由此而增大而不需要增大电容器的面积。因此,像素电极117的面积可以被相对的增大,因此可以增大有机发光显示设备1的开口率。

[0079] 第三绝缘层316可以是无机绝缘膜。例如,第三绝缘层316可以包括SiO<sub>2</sub>、SiN<sub>x</sub>、SiON、Al<sub>2</sub>O<sub>3</sub>、TiO<sub>2</sub>、Ta<sub>2</sub>O<sub>5</sub>、HfO<sub>2</sub>、ZrO<sub>2</sub>、BST和PZT中的至少一种。

[0080] 同样,如下所述,上电极317和第三绝缘层316可以在同一掩模工艺中图案化。上电极317和第三绝缘层316可以具有相同的刻蚀表面。例如,上电极317的侧表面可以与第三绝缘层316的侧表面对齐。

[0081] 第四绝缘层19可以被设置在上电极317上。第四绝缘层19可以是有机绝缘膜。第四绝缘层19可以包括具有低介电常数的有机绝缘材料,并且可以被设置在对置电极121和上电极317之间。因此,可减小对置电极121和上电极317之间可能形成的寄生电容,因此可以防止由寄生电容而引起的信号干扰。

[0082] 焊盘区PAD1中的焊盘电极418是外部驱动的连接端子,焊盘区PAD1可以被设置在有机发光显示设备1的外部区域中。

[0083] 在图1中,焊盘电极418可以由与源电极218a和漏电极218b相同的材料形成。同样,焊盘电极418可以被设置在与源电极218a和漏电极218b相同的层上。焊盘电极418直接被设置在第二绝缘层15上。

[0084] 在栅电极214、像素电极117和上电极317被形成之后形成焊盘电极418。因此,用于形成栅电极214、像素电极117或者上电极317的材料并不设置于焊盘电极418的上方。可以防止在设置用于在焊盘电极418上形成栅电极214、像素电极117或上电极317的材料的过程中或从焊盘电极418去除这种材料的过程中降低焊盘电极418的可靠性。

[0085] 虽然在图1中未示出,但有机发光显示设备1可以进一步包括用于密封包括像素区PXL1、电容器区CAP1和TFT区TFT1的显示区域的密封构件(未示出)。该密封构件可以形成为包括玻璃材料、金属膜或通过交替设置有机绝缘膜和无机绝缘膜而形成的密封薄膜的基板。

[0086] 将结合图2A至图7B解释根据一实施例的有机发光显示设备1的制造方法。

[0087] 图2A和图2B示出描述有机发光显示设备1的制造方法的第一掩模工艺的截面图。

[0088] 参见图2A,缓冲层11和半导体层12可以依次形成在基板10上。

[0089] 缓冲层11和半导体层12可以通过使用诸如等离子增强型化学气相沉积(PECVD)、常压CVD(APCVD)和低压CVD(LPCVD)的各种沉积方法中的任一种来沉积。

[0090] 半导体层12可以由非晶硅或晶体硅形成。晶体硅可以通过对非晶硅结晶的方法形成。对非晶硅结晶的方法的示例可以包括快速热退火(RTA)、固相结晶(SPC)、准分子激光退火(ELA)、金属诱导结晶(MIC)、金属诱导横向结晶(MILC)或连续横向固化(SLS)。

[0091] 第一光刻胶PR1可以被涂敷至半导体层12,并且第一掩模工艺可以通过使用包括挡光部分M11和透光部分M12的第一光掩模M1而执行。虽然未示出,但在通过使用曝光装置(未示出)执行曝光之后,可以执行一系列诸如显影、刻蚀和拆模或灰化的步骤。

[0092] 图2B示出描述由第一掩模工艺产生的结构的截面图。

[0093] 参见2B,半导体层12的与第一光掩模M1的挡光部分M11对应的部分可以被图案化为形成TFT的有源层212的沟道区212c。

[0094] 图3A和图3B示出描述有机发光显示设备1的制造方法的第二掩模工艺的截面图。

[0095] 参见图3A,第一绝缘层13和第一导电层14可以被依次形成在图2B的由第一掩模工艺产生的结构上。

[0096] 第一绝缘层13可以由SiO<sub>2</sub>、SiN<sub>x</sub>、SiON、Al<sub>2</sub>O<sub>3</sub>、TiO<sub>2</sub>、Ta<sub>2</sub>O<sub>5</sub>、HfO<sub>2</sub>、ZrO<sub>2</sub>、BST和PZT中至少一种形成的无极绝缘膜。第一导电层14可以具有由选自Al、Pt、Pd、Ag、Mg、Au、Ni、Nd、Ir、Cr、Li、Ca、Mo、Ti、W和Cu中的至少一种金属形成的单层结构或多层结构。

[0097] 第二光刻胶PR2可以被涂敷至第一导电层14。第二掩模工艺可以通过使用包括挡光部分M21T和M21C以及透光部分M22的第二光掩模M2来执行。

[0098] 图3B示出描述由第二掩模工艺产生的结构的截面图。

[0099] 参见图3B,第一导电层14的与第二掩模M2的挡光部分M21T对应的部分可以被图案化为形成TFT的栅电极214。第一导电层14的与挡光部分M21C对应的部分可以被图案化为形成电容器的下电极314。

[0100] 在第一绝缘层13的被设置在TFT的栅电极214和有源层212之间的部分可以充当栅绝缘膜时,第一绝缘层13的被设置在下电极314下的部分不充当电容器的介电膜。因此,可以只考虑TFT的特性而不考虑电容器的特性来选择第一绝缘层13的材料。

[0101] 可以对由第二掩模工艺产生的结构掺杂离子杂质。离子杂质可以是B离子杂质或P离子杂质。由第二掩模工艺产生的结构可以通过使用TFT的有源层212作为目标来掺杂,并且提供 $1 \times 10^{15}$ 微粒/cm<sup>2</sup>或更多的掺杂量。

[0102] 有源层212可以包括源区212a和漏区212b以及设置在源区212a和漏区212b之间的沟道区212c。可以通过将栅电极214作为自对准掩模而对源区212a和漏区212b掺杂离子杂质。

[0103] 同时,虽然在图3A和图3B中未示出,但诸如连接至栅电极214的扫描线的布线也可以通过在第二掩模工艺中图案化第一导电层14而形成。

[0104] 图4A和图4B示出描述有机发光显示设备1的制造方法的第三掩模工艺的截面图。

[0105] 参见图4A,第二绝缘层15可以被形成在由图3B的第二掩模工艺产生的结构上。

[0106] 第二绝缘层15可以由SiO<sub>2</sub>、SiN<sub>x</sub>、SiON、Al<sub>2</sub>O<sub>3</sub>、TiO<sub>2</sub>、Ta<sub>2</sub>O<sub>5</sub>、HfO<sub>2</sub>、ZrO<sub>2</sub>、BST和PZT中

的至少一种形成的无机绝缘膜。例如,第二绝缘层15可以由与第一绝缘层13的材料具有不同折射率的材料形成。

[0107] 第三光刻胶PR3可以涂敷至第二绝缘膜15。第三掩模工艺可以通过使用包括挡光部分M31以及透光部分M32T和M32C的第三光掩模M3而执行。

[0108] 图4B示出描述由第三掩模工艺产生的结构的截面图。

[0109] 参见图4B,第二绝缘层15的与第三光掩模M3的透光部分M32T对应的部分可以被形成包括通过其部分地暴露有源层212的源区212a和漏区212b的开口C1,并且第二绝缘层15的与透光部分M32C对应的部分可以被图案化为形成通过其暴露电容器的下电极314的开口C2。

[0110] 图5A和图5B示出描述有机发光显示设备1的制造方法的第四掩模工艺的截面图。

[0111] 参见图5A,第三绝缘层16和第二导电层17可以被依次形成在由图4B的第三掩模工艺产生的结构上。第三绝缘层16和第二导电层17可以依次堆叠在电容器的下电极314和第二绝缘层15上。

[0112] 第三绝缘层16可以是由选自包含 $\text{SiO}_2$ 、 $\text{SiN}_x$ 、 $\text{SiON}$ 、 $\text{Al}_2\text{O}_3$ 、 $\text{TiO}_2$ 、 $\text{Ta}_2\text{O}_5$ 、 $\text{HfO}_2$ 、 $\text{ZrO}_2$ 、BST和PZT的组中的材料形成的无机绝缘膜。第三绝缘层16可以由折射率与第一绝缘层13和第二绝缘层15的折射率都不同的材料形成。

[0113] 第二导电层17可以由透明导电氧化物形成。例如,第二导电层17可以由选自包含ITO、IZO、 $\text{In}_2\text{O}_3$ 、IGO和AZO的组的材料形成。

[0114] 第四光刻胶PR4可以被涂敷至第二导电层17。第四掩模工艺可以通过使用包括挡光部分M41X和M41C以及透光部分M42的第四掩模M4而执行。

[0115] 图5B示出描述由第四掩模工艺产生的结构的截面图。

[0116] 参见图5B,第三绝缘层16和第二导电层17的与第四光掩模M4的挡光部分M41X对应的部分可以被图案化为形成像素电极117和设置在像素电极117下的第三绝缘层116。第三绝缘层16和第二导电层17的与挡光部分M41C对应的部分可以被图案化为形成电容器的介电膜316和上电极317。

[0117] 虽然第三绝缘层16和第二导电层17可以在同一掩模工艺中图案化,但是刻蚀可以被执行两次。刻蚀第三绝缘层16和刻蚀第二导电层17可以分开执行。

[0118] 第三绝缘层16和第二导电层17可以在同一掩模工艺中刻蚀。第三绝缘层116和像素电极117的刻蚀表面可以彼此相同,并且介电膜316和上电极317的刻蚀表面也可以彼此相同。当刻蚀设置在像素电极117下的第三绝缘层116以及介电膜316时,像素电极117和上电极317可以充当刻蚀掩模,因此,它们的刻蚀表面可以彼此基本上相同。例如,像素电极117的侧表面可以与第三绝缘层116的侧表面对齐,并且介电膜316的侧表面可以与上电极317的侧表面对齐。

[0119] 第三绝缘层16可以被直接设置在上电极317和下电极314之间。因此,第三绝缘层16可以充当电容器的介电膜316。第三绝缘层16不位于TFT中。因此,第三绝缘层16不充当栅绝缘膜。第三绝缘层16的材料或厚度可以只根据电容器的特性而不考虑TFT的特性来选择。因此,增加了设计自由度。

[0120] 图6A和图6B示出描述有机发光显示设备1的制造方法的第五掩模工艺的截面图。

[0121] 参见图6A,第三导电层18可以被形成在由图5B的第四掩模工艺产生的结构上。第

第三导电层18可以被填充在通过其暴露源区212a和漏区212b的开口C1中。

[0122] 第三导电层18可以具有单层结构或多层结构,并且可以由选自Al、Pt、Pd、Ag、Mg、Au、Ni、Nd、Ir、Cr、Li、Ca、Mo、Ti、W和Cu中的至少一种金属形成。

[0123] 第五光刻胶PR5可以被涂敷至第三导电层18。第五掩模工艺可以通过使用包括挡光部分M51T和M51P以及透光部分M52的第五掩模M5而执行。

[0124] 图6B示出描述由第五掩模工艺产生的结构的截面图。

[0125] 参见图6B,第三导电层18的与第五光掩模M5的挡光部分M51T对应的部分可以被图案化为形成通过开口C1分别连接至有源层212的源区212a和漏区212b的源电极218a和漏电极218b。第三导电层18的与挡光部分M51P对应的部分可以被图案化为形成焊盘区的焊盘电极418。

[0126] 当刻蚀第三导电层18以形成源电极218a和漏电极218b时,像素电极117和上电极317也可以被暴露于用于刻蚀第三导电层18的刻蚀剂。因此,第三导电层18可以由刻蚀速率与像素电极117和上电极317的刻蚀速率不同的材料形成。

[0127] 源电极218a和漏电极218b中的一个可以电连接至像素电极117。在如图6A和图6B所示形成像素电极117之后,可以图案化源电极218a和漏电极218b。因此,源电极218a或漏电极218b之一的连接至像素电极117的部分可以形成在像素电极117的上方。

[0128] 虽然未示出,但是诸如连接至源电极218a和/或漏电极218b的数据线的布线可以通过在第五掩模工艺中图案化第三导电层18而形成。

[0129] 图7A和图7B示出描述有机发光显示设备1的制造方法的第六掩模工艺的截面图。

[0130] 参见图7A,第四绝缘层19可以被涂敷在由图6B的第五掩模工艺产生的结构上。第四绝缘层19可以是有机绝缘膜。具体来说,如果第四绝缘层19是光敏性有机绝缘膜,那么可以不必要使用额外的光刻胶。

[0131] 第六掩模工艺可以通过使用包括挡光部分M61以及透光部分M62X和M62P的第六光掩模M6而执行。

[0132] 图7B示出描述由第六掩模工艺产生的结构的截面图。

[0133] 参见图7B,第四绝缘层19的与透光部分M62X对应的部分可以被去除以形成通过其部分地暴露像素电极117的开口C3。第四绝缘层19的与透光部分M62P对应的部分可以被去除以形成通过其部分地暴露焊盘电极418的开口C4。

[0134] 通过其暴露像素电极117的开口C3不仅可以限定发光区还可以增加对置电极121(参见图1)和像素电极117的边缘之间的间隔。因此,可以防止电场集中在像素电极117的边缘,并且可以防止在像素电极117和对置电极121之间发生短路。

[0135] 虽然未示出,但是图1的有机发光设备1可以在第六掩模工艺之后通过在像素电极117上形成有机发光层120并在有机发光层120上形成对置电极121(参见图1)而形成,其中对置电极121可以是共用电极。同样,密封构件(未示出)可以进一步形成在对置电极121(参见图1)上。

[0136] 通过着眼于与图1的有机发光显示设备1的区别,结合附图8解释根据另一实施例的有机发光显示设备2。

[0137] 图8示出描述根据另一实施例的有机发光显示设备的截面图。

[0138] 参见图8,有机发光显示设备2的基板10包括其中可以设置至少一层有机发光层

119的像素区PXL2、其中可以设置至少一个TFT的TFT区TFT2、其中可以设置至少一个电容器的电容器区CAP2以及其中可以设置至少一个焊盘电极418的焊盘区PAD2。TFT区TFT2和焊盘区PAD2可以与有机发光显示设备1的TFT区TFT1和焊盘区PAD1相同。

[0139] 在像素区PXL2中,由与电容器的上电极317相同材料形成的像素电极117-1可以被设置在基板10、缓冲层11、第一绝缘层13、第二绝缘层15以及第三绝缘层116上。

[0140] 如果有机发光显示设备2是底部发光有机发光显示设备,那么像素电极117-1可以是透明电极并且对置电极121可以是反射电极。

[0141] 有机发光层120可以被形成在像素电极117-1上,并且由有机发光层120发出的光可以透过由透明导电材料形成的像素电极117-1射向基板10。

[0142] 有机发光显示设备2的像素电极117-1可以具有包括透明导电层117a和设置在透明导电层117a上的半透光金属层117b的多层结构。

[0143] 对置电极121可以充当反射镜并且半透光金属层117b可以充当半透光镜。由有机发光层120发射的光可以在对置电极121和半透光金属层117b之间谐振。

[0144] 因此,通过由于镜像效应而产生的谐振效应以及由于可以设置在像素电极117-1下的第一至第三绝缘层13、15和116的DBR效应而产生的谐振效应,进一步提高了有机发光显示设备2的光使用效率。

[0145] 半透光金属层117b可以由选自Ag、Ag合金、Al和Al合金的至少一种材料形成。为了用作涉及可以是反射电极的对置电极121的谐振镜,半透光金属层117b可以具有等于或小于大约300 Å的厚度。

[0146] 具体来说,如果半透光金属层117b包括银(Ag),那么因为源电极218a和漏电极218b可以在形成半透光金属层117b之后形成,所以当刻蚀源电极218a和漏电极218b的时候,可能会破坏包括Ag的半透光金属层117b。因此,用于保护Ag的保护层117c可以进一步提供在半透光金属层117b上。保护层117c可以由包括ITO等的透明导电氧化物形成。

[0147] 包括半透光金属层117b的像素电极117-1可以在第四掩模工艺中图案化。当像素电极117-1的上方不存在另一导电层时,像素电极117-1可以被单独图案化。

[0148] 如果另一导电层(未示出)进一步形成在像素电极117-1的上方并且该导电层和像素电极117-1同时被图案化为具有相同的图案,这可能不易于刻蚀像素电极117-1。具体来说,如果半透光金属层117b包括银,那么因为半透光金属层117b可以被容易地破坏,那么这可能难以形成使用镜像效应的谐振结构。然而,如图8所示,像素电极117-1可以被单独图案化以充当具有谐振结构的半透光镜。因此,这可以易于形成谐振镜。

[0149] 有机发光显示设备2的像素电极117-1和电容器的上电极317可以由同种材料形成。虽然未示出,但上电极317可以如像素电极117-1那样包括从底部依次设置的透明导电层、半透光金属层和保护层。

[0150] 通过总结和回顾,在平板显示设备的形成过程中,TFT、电容器和布线被精细的图案化在基板上。为了在基板上形成这样的精细图案,光刻经常被用来通过使用掩模转印图案。

[0151] 光刻包括将光刻胶均匀涂敷至其上要形成图案的基板上,通过使用诸如步进光刻机的曝光设备来使光刻胶曝光,如果光刻胶是正性光刻胶的话显影光刻胶,通过使用光刻胶的残留部分刻蚀形成在基板上的图案,以及在形成图案之后去除光刻胶的不必要的残留

部分。

[0152] 当使用光刻时,可以事先制备好包括预定图案的掩模,因此用于制备掩模的成本增加了用于制造平板显示设备的成本。同样,当执行复杂的步骤时,平板显示设备的制造工艺可能变复杂并且制造时间会增加,因此平板显示设备的总制造成本增加。

[0153] 这里所公开的实施例可以提供可以通过使用简单制造工艺的方法而制造的薄膜晶体管(TFT)阵列基板和包括该TFT阵列基板的有机发光显示设备。发光显示设备可以具有极好的信号传输特性。

[0154] 更加具体的,根据本实施例的TFT阵列基板、包括该TFT阵列基板的有机发光显示设备,以及包括TFT阵列基板的有机发光显示设备的制造方法产生以下效果。

[0155] 电容器的介电膜和TFT的栅绝缘膜可以被形成为分开的绝缘层。因此,绝缘层可以分别根据电容器的特性和TFT的特性而适当的设计。

[0156] 电容器的介电膜的厚度可以易于控制。因此,可以增大开口率。

[0157] 谐振镜可以仅仅根据像素电极来图案化,而不需要堆叠在像素电极上的用作谐振结构的半透光镜的导电层。因此,可以易于提供谐振镜。

[0158] 焊盘电极可以通过后处理而形成。因此,可以防止焊盘电极可靠性降低。

[0159] 可以仅通过执行6步掩模工艺来制造TFT阵列基板和有机发光显示设备。

[0160] 这里已经公开了示例实施例,并且尽管采用了特定术语,但这些术语以广义和描述的含义上使用并解释,而不用于限定的目的。在某些情况下,对于本申请所属技术领域的技术人员来说非常明显的是,除非另外特别指出,结合特定实施例所描述的特征、特性和/或元件可以单独使用或连同结合其他实施例所描述的特征、特性和/或元件一起使用。因此,本领域技术人员可以理解在不背离所附权利要求记载的本发明的精神和范围的情况下对形式和细节进行多种改变。

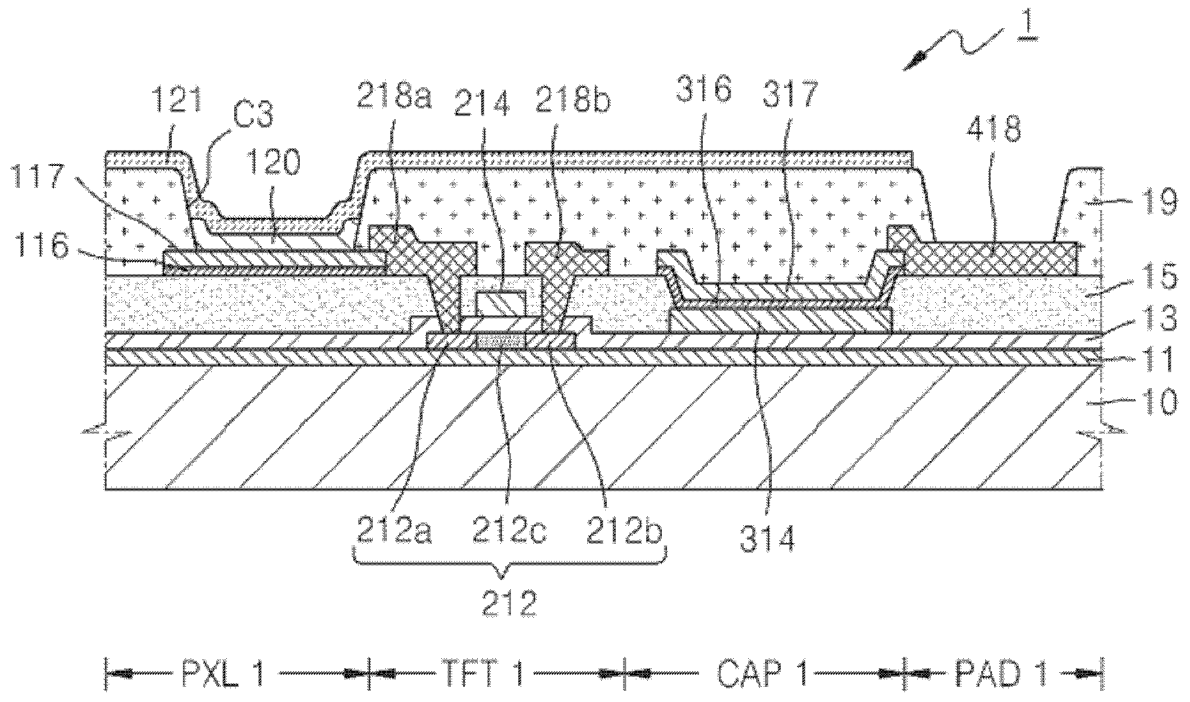


图1

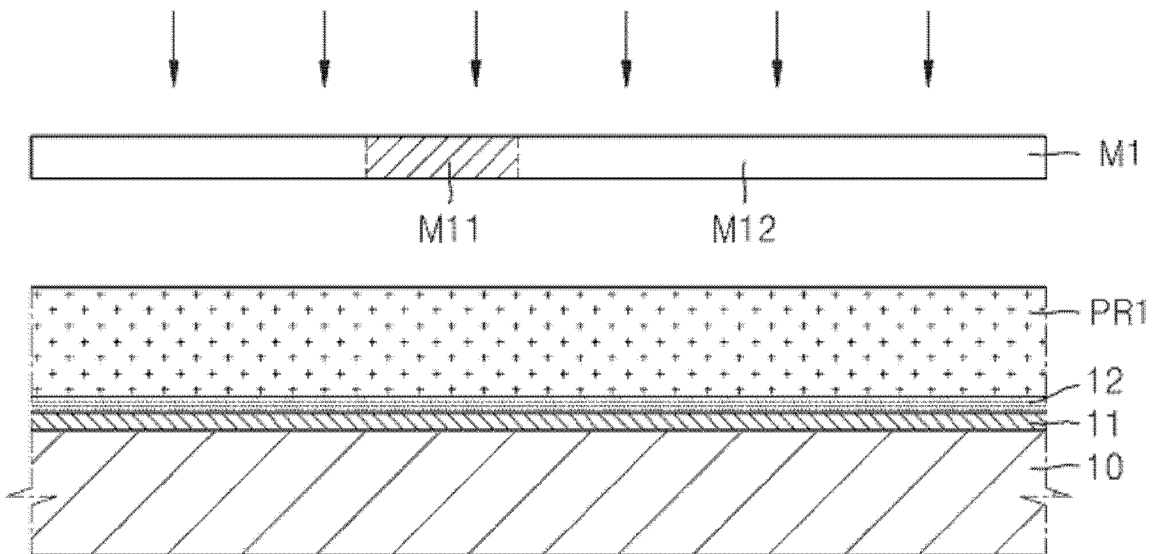


图2A

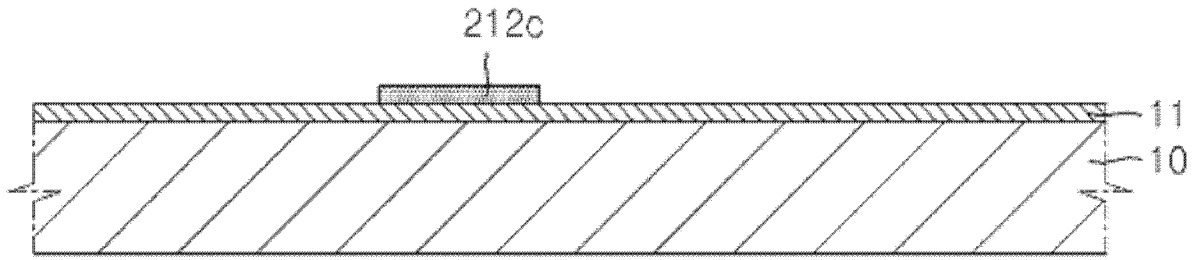


图2B

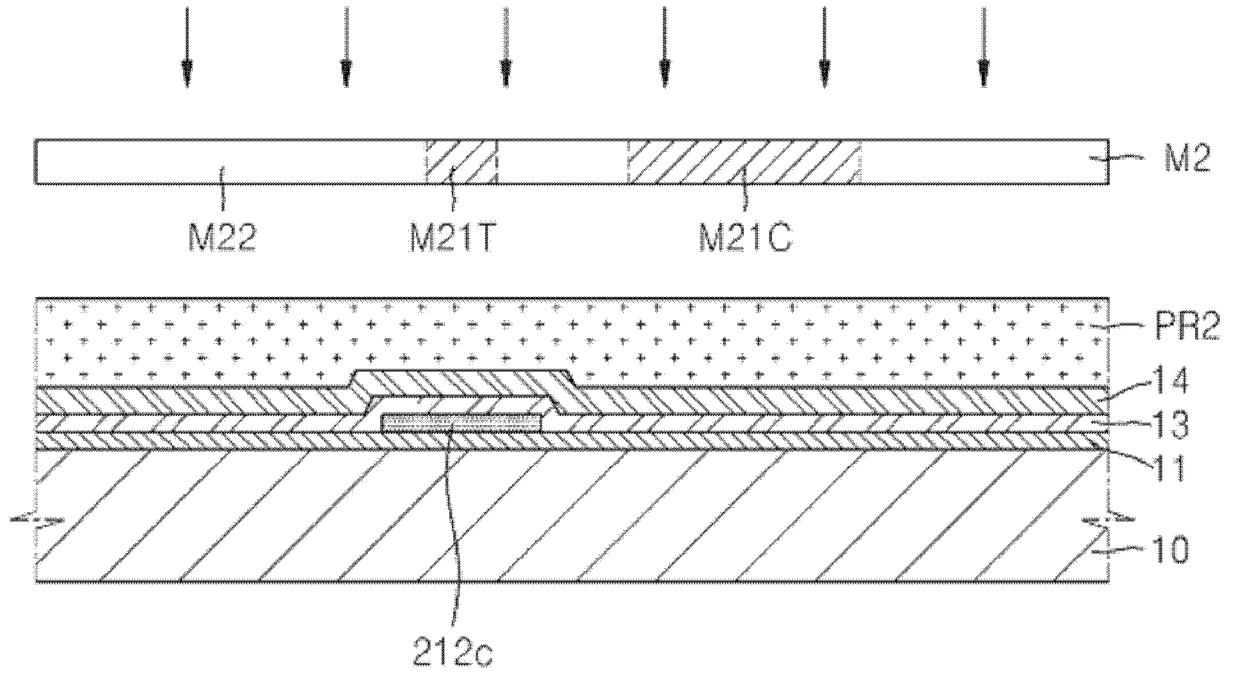


图3A

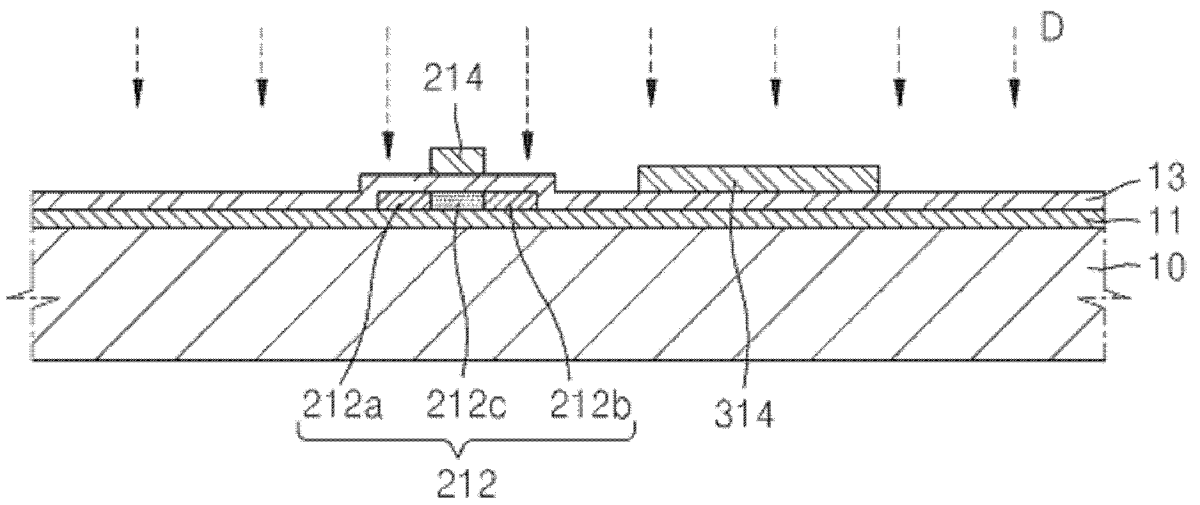


图3B

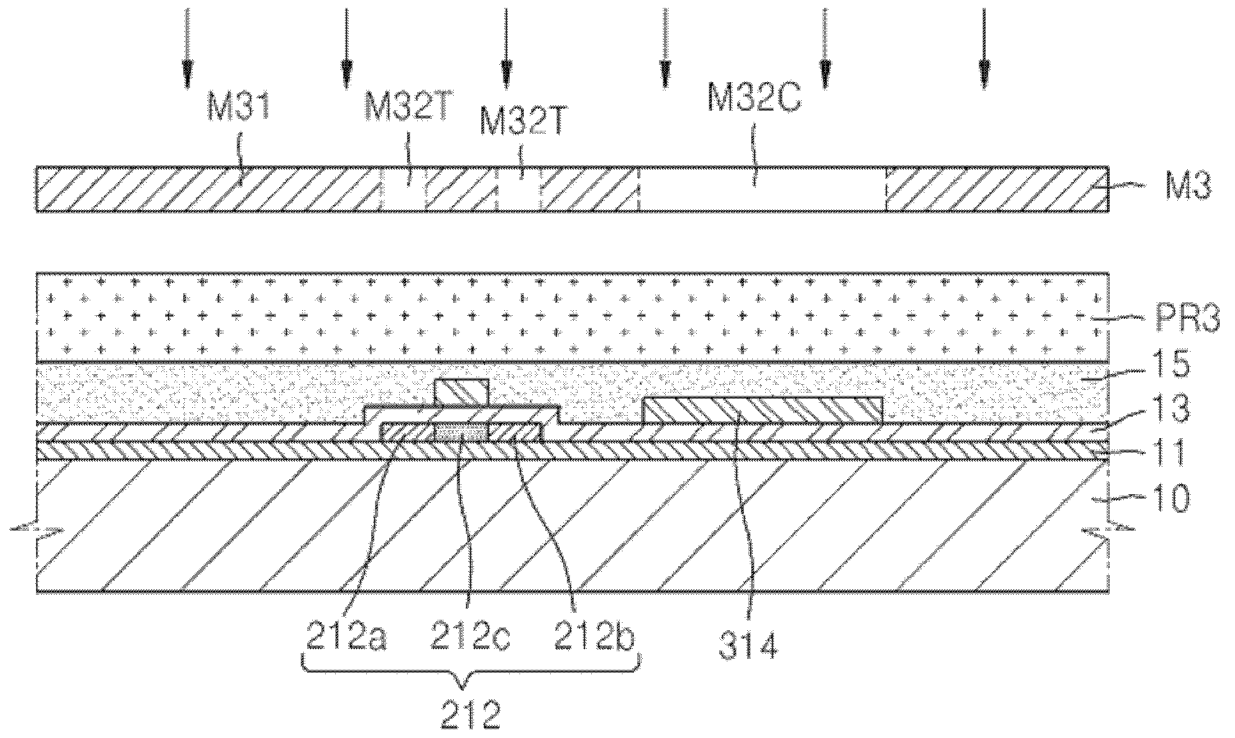


图4A

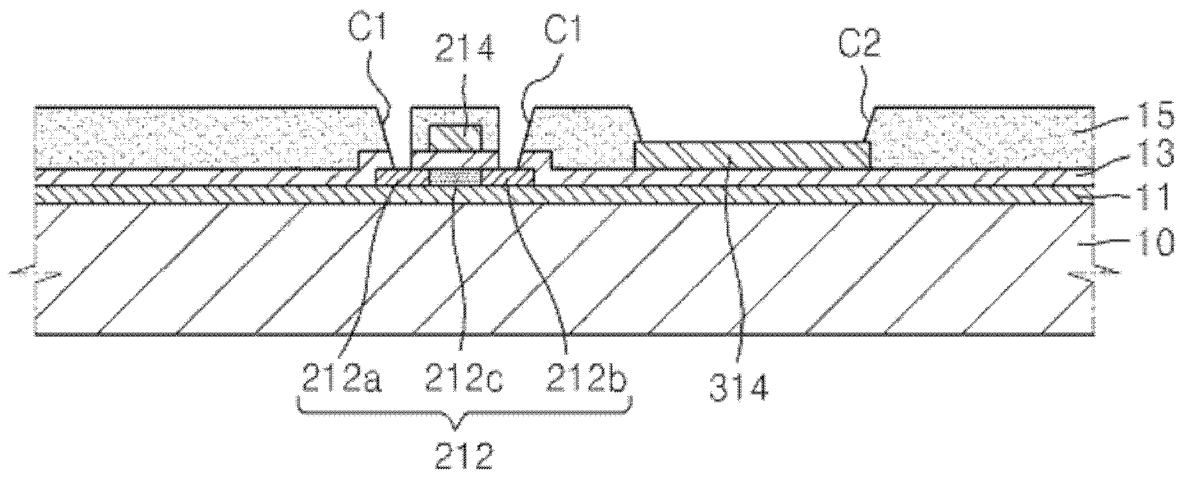


图4B

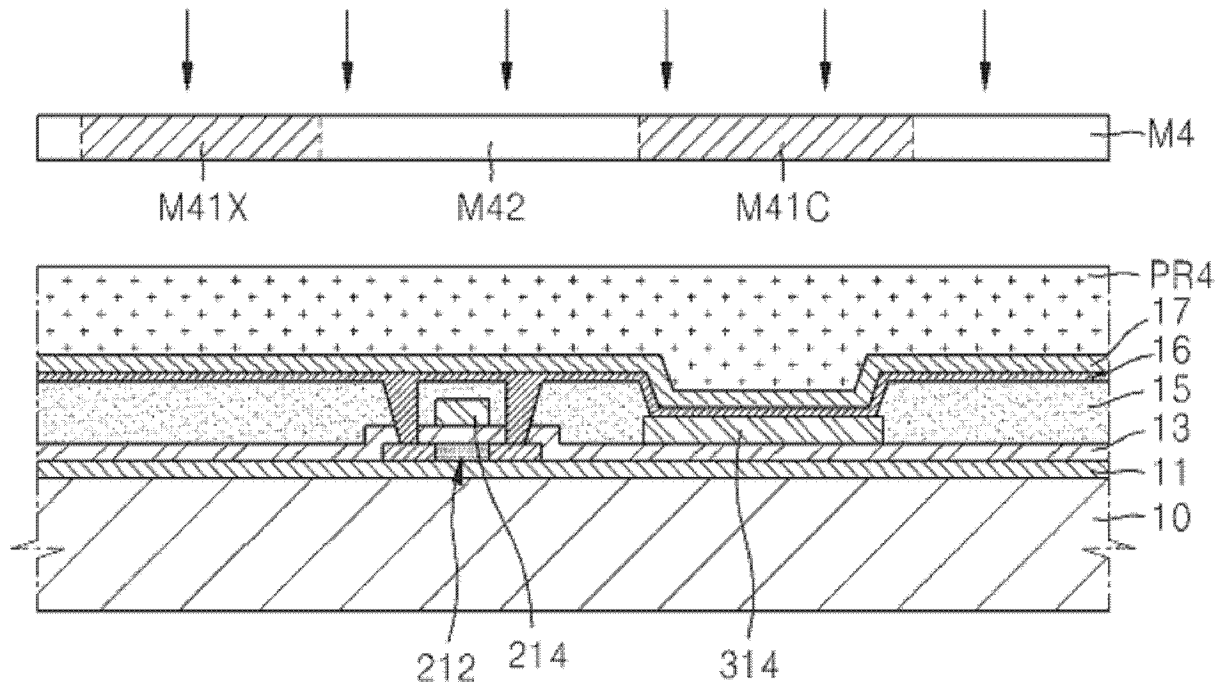


图5A

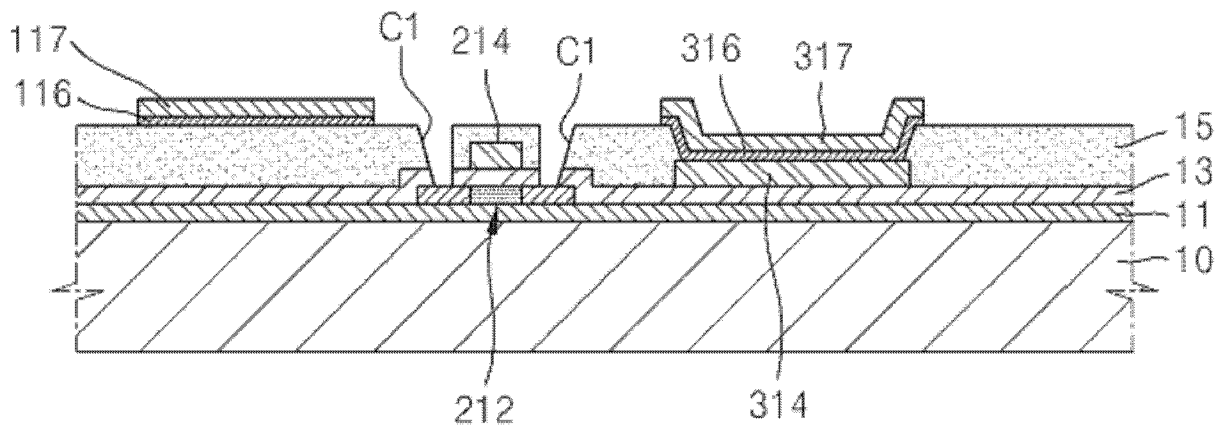


图5B

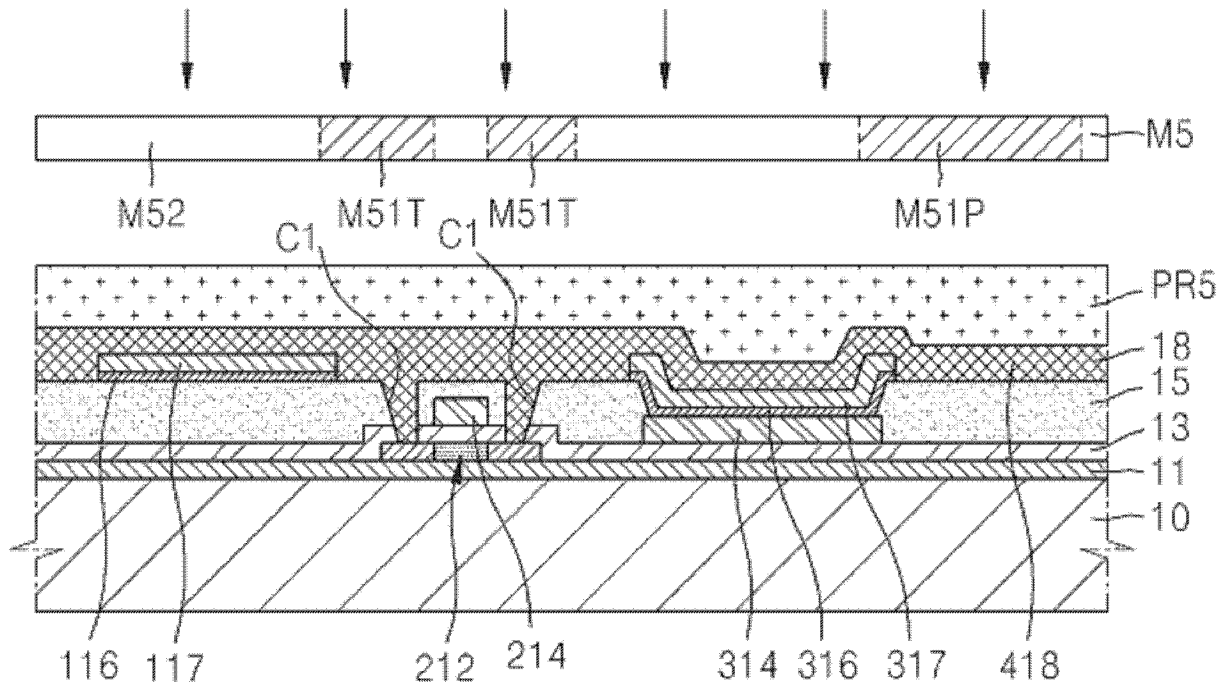


图6A

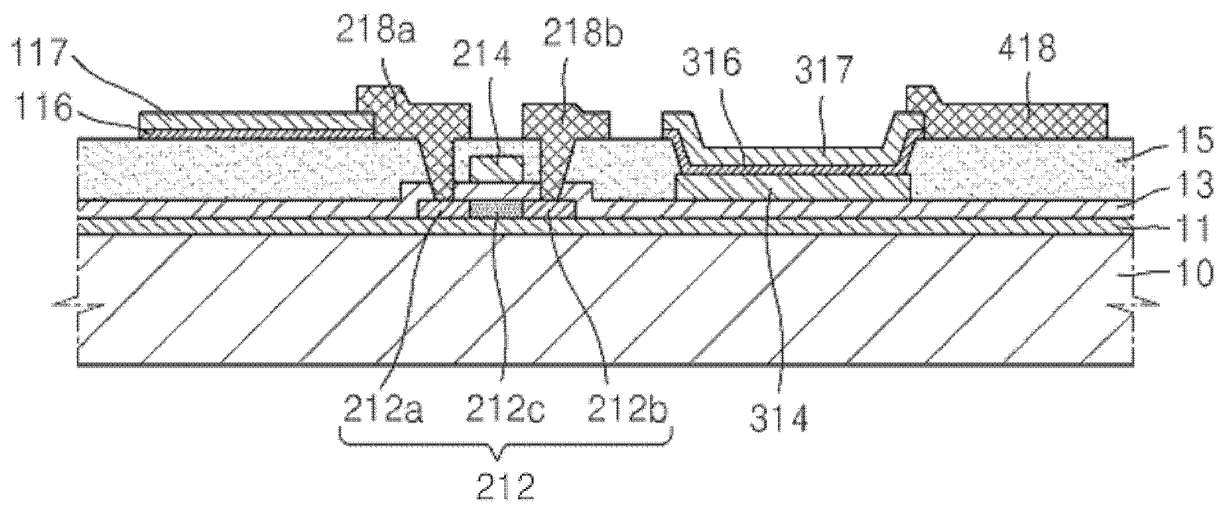


图6B

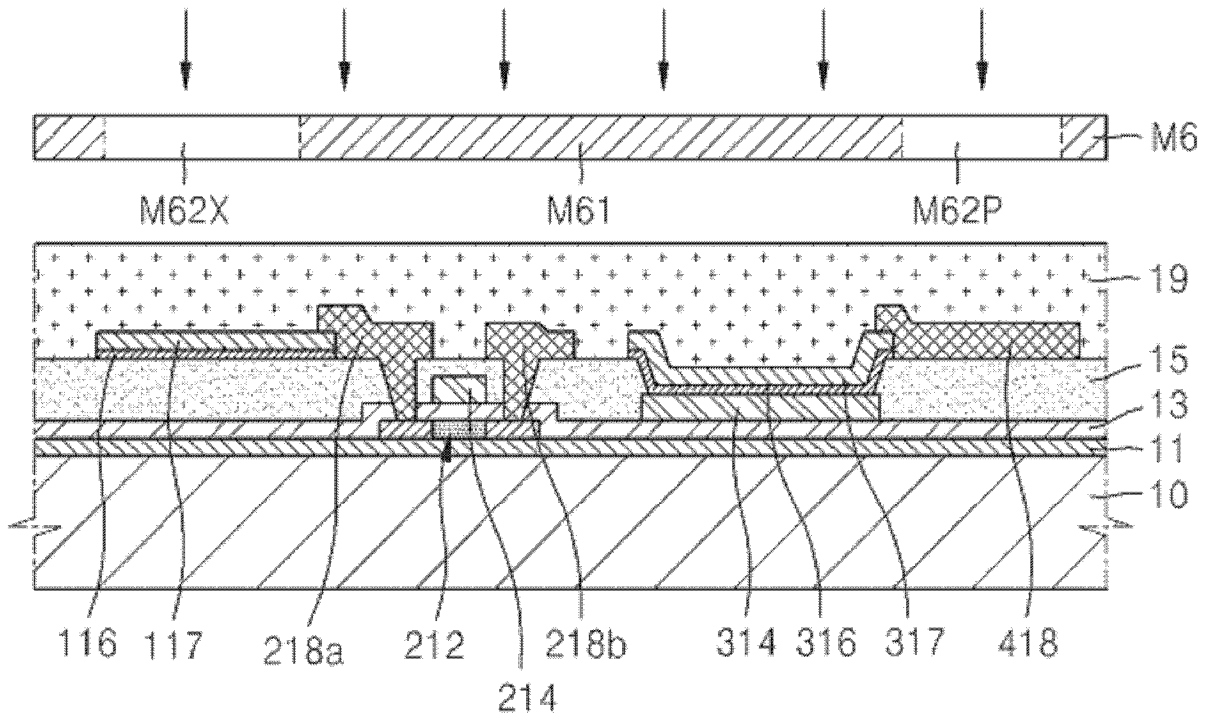


图7A

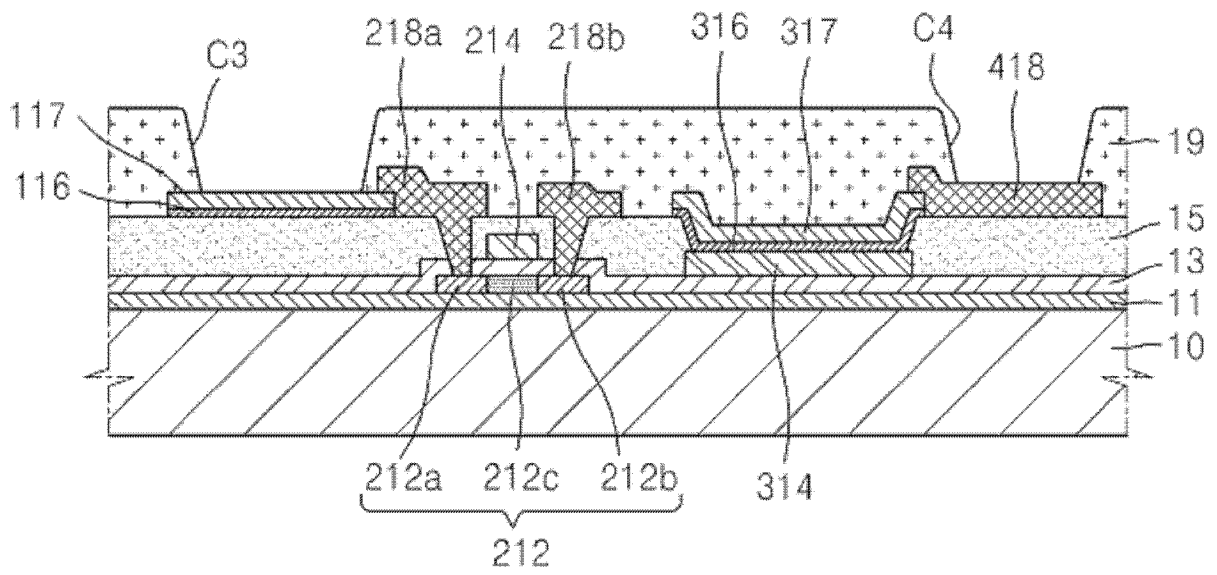


图7B



专利名称(译)	薄膜晶体管阵列基板、其制造方法以及有机发光显示设备		
公开(公告)号	<a href="#">CN102881695B</a>	公开(公告)日	2017-04-12
申请号	CN201210020717.3	申请日	2012-01-30
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	李俊雨 崔宰凡 郑宽旭 吴在焕 陈圣铉 金广海 崔钟炫		
发明人	李俊雨 崔宰凡 郑宽旭 吴在焕 陈圣铉 金广海 崔钟炫		
IPC分类号	H01L27/12 H01L27/32 H01L21/84		
CPC分类号	H01L27/1255 H01L27/1288 H01L27/3265 H01L27/3276 H01L51/5215 H01L51/5265 H01L2227/323 H01L27/3248 H01L27/1237 H01L27/127 H01L29/66742		
代理人(译)	宋志强		
审查员(译)	徐晓雷		
优先权	1020110070027 2011-07-14 KR		
其他公开文献	CN102881695A		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

#### 摘要(译)

本发明公开薄膜晶体管(TFT)阵列基板、其制造方法以及有机发光显示设备。该薄膜晶体管阵列基板包括：TFT，位于基板上，该TFT包括有源层、栅电极、源电极、漏电极、位于所述有源层和所述栅电极的第一绝缘层以及位于所述栅电极与所述源电极和漏电极之间的第二绝缘层；像素电极，位于所述第一绝缘层和所述第二绝缘层上，该像素电极连接至所述源电极和所述漏电极之一；电容器，包括与所述栅电极位于同一层上的下电极以及与所述像素电极包括相同材料的上电极；第三绝缘层，直接设置于所述第二绝缘层和所述像素电极之间以及所述下电极和所述上电极之间；以及第四绝缘层，覆盖所述源电极、所述漏电极和所述上电极并暴露所述像素电极。

