



(12) 发明专利申请

(10) 申请公布号 CN 102881695 A

(43) 申请公布日 2013. 01. 16

(21) 申请号 201210020717. 3

H01L 27/32(2006. 01)

(22) 申请日 2012. 01. 30

H01L 21/84(2006. 01)

(30) 优先权数据

10-2011-0070027 2011. 07. 14 KR

(71) 申请人 三星显示有限公司

地址 韩国京畿道

(72) 发明人 李俊雨 崔宰凡 郑宽旭 吴在焕

陈圣铉 金广海 崔钟炫

(74) 专利代理机构 北京德琦知识产权代理有限公司 11018

代理人 罗正云 宋志强

(51) Int. Cl.

H01L 27/12(2006. 01)

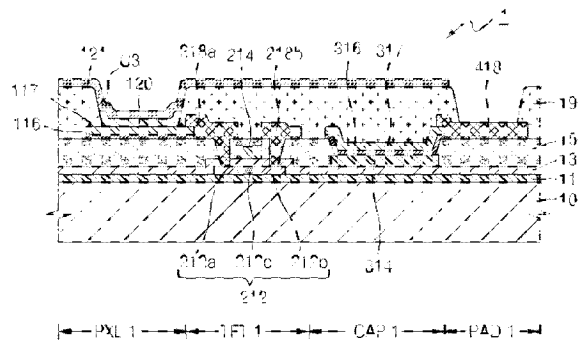
权利要求书 3 页 说明书 11 页 附图 7 页

(54) 发明名称

薄膜晶体管阵列基板、其制造方法以及有机发光显示设备

(57) 摘要

本发明公开薄膜晶体管 (TFT) 阵列基板、其制造方法以及有机发光显示设备。该薄膜晶体管阵列基板包括:TFT, 位于基板上, 该 TFT 包括有源层、栅电极、源电极、漏电极、位于所述有源层和所述栅电极的第一绝缘层以及位于所述栅电极与所述源电极和漏电极之间的第二绝缘层; 像素电极, 位于所述第一绝缘层和所述第二绝缘层上, 该像素电极连接至所述源电极和所述漏电极之一; 电容器, 包括与所述栅电极位于同一层上的下电极以及与所述像素电极包括相同材料的上电极; 第三绝缘层, 直接设置于所述第二绝缘层和所述像素电极之间以及所述下电极和所述上电极之间; 以及第四绝缘层, 覆盖所述源电极、所述漏电极和所述上电极并暴露所述像素电极。



1. 一种薄膜晶体管阵列基板,包括:

薄膜晶体管,设置在基板上,所述 TFT 包括有源层、栅电极、源电极、漏电极、设置在所述有源层和所述栅电极之间的第一绝缘层以及设置在所述栅电极与所述源电极和所述漏电极之间的第二绝缘层;

像素电极,设置在所述第一绝缘层和所述第二绝缘层上,所述像素电极连接至所述源电极和所述漏电极之一;

电容器,包括与所述栅电极设置在相同的层上的下电极,并且包括与所述像素电极包括相同材料的上电极;

第三绝缘层,直接设置在所述第二绝缘层和所述像素电极之间以及所述下电极和所述上电极之间;以及

第四绝缘层,覆盖所述源电极、所述漏电极和所述上电极并且暴露所述像素电极。

2. 根据权利要求 1 所述的薄膜晶体管阵列基板,其中所述第一绝缘层被共用地设置在所述有源层的上方和所述下电极的下方。

3. 根据权利要求 1 所述的薄膜晶体管阵列基板,其中所述第二绝缘层不设置在所述上电极与所述下电极之间。

4. 根据权利要求 1 所述的薄膜晶体管阵列基板,其中所述第三绝缘层的厚度小于所述第二绝缘层的厚度。

5. 根据权利要求 4 所述的薄膜晶体管阵列基板,其中所述第三绝缘层的厚度等于或大于 500 \AA 且等于或小于 2000 \AA 。

6. 根据权利要求 1 所述的薄膜晶体管阵列基板,其中所述第三绝缘层的介电常数高于所述第一绝缘层的介电常数。

7. 根据权利要求 1 所述的薄膜晶体管阵列基板,其中所述第三绝缘层包括 SiN_x 、 SiO_2 、 ZrO_2 、 TiO_2 、 Ta_2O_5 和 Al_2O_3 中的至少一种。

8. 根据权利要求 1 所述的薄膜晶体管阵列基板,其中所述第一绝缘层、所述第二绝缘层和所述第三绝缘层被依次设置在所述像素电极和所述基板之间,并且第一至第三绝缘层的相邻绝缘层的折射率彼此不同。

9. 根据权利要求 1 所述的薄膜晶体管阵列基板,其中所述像素电极包括透明导电氧化物。

10. 根据权利要求 9 所述的薄膜晶体管阵列基板,其中所述透明导电氧化物包括氧化铟锡、氧化铟锌、氧化锌、氧化铟、氧化铟镓和氧化铝锌中的至少一种。

11. 根据权利要求 9 所述的薄膜晶体管阵列基板,其中所述像素电极进一步包括半透光金属层。

12. 根据权利要求 11 所述的薄膜晶体管阵列基板,其中所述半透光金属层被设置在包括所述透明导电氧化物的层上。

13. 根据权利要求 11 所述的薄膜晶体管阵列基板,其中所述半透光金属层包括银、银合金、铝和铝合金中的至少一种。

14. 根据权利要求 11 所述的薄膜晶体管阵列基板,进一步包括设置在所述半透光金属层上的保护层。

15. 根据权利要求 14 所述的薄膜晶体管阵列基板,其中所述保护层包括透明导电氧化物。

物。

16. 根据权利要求 1 所述的薄膜晶体管阵列基板,其中所述像素电极的侧表面与所述第三绝缘层的侧表面对齐。

17. 根据权利要求 1 所述的薄膜晶体管阵列基板,其中所述上电极的侧表面与所述第三绝缘层的侧表面对齐。

18. 根据权利要求 1 所述的薄膜晶体管阵列基板,其中所述源电极和所述漏电极之一的与所述像素电极连接的部分被设置在所述像素电极的上方。

19. 根据权利要求 1 所述的薄膜晶体管阵列基板,其中所述源电极和所述漏电极包括刻蚀速率与所述像素电极和所述上电极的刻蚀速率不同的材料。

20. 根据权利要求 1 所述的薄膜晶体管阵列基板,进一步包括由与所述源电极和所述漏电极相同的材料形成的焊盘电极。

21. 根据权利要求 20 所述的薄膜晶体管阵列基板,其中所述焊盘电极与所述源电极和所述漏电极设置在相同的层上。

22. 一种有机发光显示设备,包括:

薄膜晶体管,设置在基板上,所述薄膜晶体管包括有源层、栅电极、源电极、漏电极、设置在所述有源层和所述栅电极之间的第一绝缘层以及设置在所述栅电极与所述源电极和所述漏电极之间的第二绝缘层;

像素电极,设置在所述第一绝缘层和所述第二绝缘层上,所述像素电极连接至所述源电极和所述漏电极之一;

电容器,包括与所述栅电极设置在相同的层上的下电极,并且包括与所述像素电极包括相同材料的上电极;

第三绝缘层,直接设置在所述第二绝缘层和所述像素电极之间以及所述下电极和所述上电极之间;

第四绝缘层,覆盖所述源电极、所述漏电极和所述上电极,并且暴露所述像素电极;

有机发光层,设置在所述像素电极上;以及

对置电极,设置在所述有机发光层上。

23. 根据权利要求 22 所述的有机发光显示设备,其中所述对置电极是反射由所述有机发光层所发出的光的反射电极。

24. 一种制造薄膜晶体管阵列基板的方法,该方法包括:

在基板上形成半导体层,并且通过使用第一掩膜工艺图案化所述半导体层形成薄膜晶体管的有源层;

形成第一绝缘层,将第一导电层堆叠在所述第一绝缘层上,并且通过使用第二掩膜工艺图案化所述第一导电层形成所述薄膜晶体管的栅电极以及电容器的下电极;

形成第二绝缘层,并且使用第三掩膜工艺在所述第二绝缘层中形成开口以暴露所述有源层的源区和漏区以及所述电容器的上电极;

在由所述第三掩膜工艺产生的结构上依次形成第三绝缘层和第二导电层,并且通过使用第四掩膜工艺同时或依次图案化所述第三绝缘层和所述第二导电层形成像素电极、所述上电极和直接设置在所述下电极上的介电膜;

在由第四掩膜工艺产生的结构上形成第三导电层,并且通过使用第五掩膜工艺图案化

所述第三导电层而形成所述源电极和所述漏电极；

形成第四绝缘层并且去除所述第四绝缘层的使用部分以通过第六掩膜工艺暴露所述像素电极。

25. 根据权利要求 24 所述的制造薄膜晶体管阵列基板的方法,其中所述方法进一步包括在使用第二掩膜工艺形成所述栅电极之后使用离子杂质掺杂所述源区和所述漏区。

26. 根据权利要求 24 所述的制造薄膜晶体管阵列基板的方法,其中所述第四掩膜工艺包括刻蚀所述第三绝缘层的第一刻蚀工艺和刻蚀所述第二导电层的第二刻蚀工艺。

27. 根据权利要求 24 所述的制造薄膜晶体管阵列基板的方法,其中所述第三导电层包括刻蚀速率与所述第二导电层的材料的刻蚀速率不同的材料。

28. 根据权利要求 24 所述的制造薄膜晶体管阵列基板的方法,进一步包括使用所述第五掩膜工艺形成包括与所述源电极和所述漏电极相同的材料的焊盘电极。

29. 根据权利要求 24 所述的制造薄膜晶体管阵列基板的方法,其中所述第二导电层通过依次堆叠透明导电层和半透光导电层而形成。

30. 根据权利要求 29 所述的制造薄膜晶体管阵列基板的方法,进一步包括在所述半透光导电层上形成保护层。

31. 根据权利要求 24 所述的制造薄膜晶体管阵列基板的方法,其中所述第三绝缘层被形成为具有比所述第二绝缘层的厚度小的厚度。

32. 根据权利要求 24 所述的制造薄膜晶体管阵列基板的方法,其中所述第三绝缘层由介电常数高于所述第一绝缘层的介电常数的材料形成。

薄膜晶体管阵列基板、其制造方法以及有机发光显示设备

技术领域

[0001] 这里公开的实施例涉及薄膜晶体管 (TFT) 阵列基板, 包括该薄膜晶体管阵列基板的有机发光设备, 以及制造该有机发光显示设备的方法。

背景技术

[0002] 诸如有机发光显示设备和液晶显示 (LCD) 设备的平板显示设备包括薄膜晶体管 (TFT)、电容器和用于连接 TFT 和电容器的布线。

发明内容

[0003] 根据实施例, 提供一种薄膜晶体管 (TFT) 阵列基板, 包括: TFT, 设置于基板上, 所述 TFT 包括有源层、栅电极、源电极、漏电极、设置于所述有源层和所述栅电极的第一绝缘层以及设置于所述栅电极与所述源电极和漏电极之间的第二绝缘层; 像素电极, 设置于所述第一绝缘层和所述第二绝缘层上, 所述像素电极连接至所述源电极和所述漏电极之一; 电容器, 包括与所述栅电极设置在同一层上的下电极, 并且包括与所述像素电极包括相同材料的上电极; 第三绝缘层, 直接设置于所述第二绝缘层和所述像素电极之间以及所述下电极和所述上电极之间; 以及第四绝缘层, 覆盖所述源电极、所述漏电极和所述上电极, 并且暴露所述像素电极。

[0004] 所述第一绝缘层可以被共用地设置在所述有源层的上方且在所述下电极之下。

[0005] 所述第二绝缘层可以不设置在所述上电极和所述下电极之间。

[0006] 所述第三绝缘层的厚度可以小于所述第二绝缘层的厚度。

[0007] 所述第三绝缘层的厚度可以等于或大于大约 500 Å 且等于或小于大约 2000 Å。

[0008] 所述第三绝缘层的介电常数可以高于所述第一绝缘层的介电常数。

[0009] 所述第三绝缘层可以包括 SiN_x 、 SiO_2 、 ZrO_2 、 TiO_2 、 Ta_2O_5 和 Al_2O_3 中至少一种。

[0010] 所述第一绝缘层、所述第二绝缘层和所述第三绝缘层可以被依次设置在所述像素电极和所述基板之间。所述第一至第三绝缘层的相邻绝缘层的折射率可以彼此不同。

[0011] 所述像素电极可以包括透明导电氧化物 (TCO)。

[0012] 所述 TCO 可以包括氧化铟锡 (ITO)、氧化铟锌 (IZO)、氧化锌 (ZnO)、氧化铟 (In_2O_3)、氧化铟镓 (IGO) 和氧化铝锌 (AZO) 中的至少一种。

[0013] 所述像素电极可以进一步包括半透光金属层。

[0014] 所述半透光金属层可以设置在包括所述透明导电氧化物的层上。

[0015] 所述半透光金属层可以包括银 (Ag)、Ag 合金、铝 (Al) 和铝合金中的至少一种。

[0016] 所述 TFT 阵列基板可以进一步包括设置在所述半透光金属层上的保护层。

[0017] 所述保护层可以包括 TCO。

[0018] 所述像素电极的侧表面可以与所述第三绝缘层的侧表面对齐。

[0019] 所述上电极的侧表面可以与所述第三绝缘层的侧表面对齐。

[0020] 所述源电极和所述漏电极之一的与所述像素电极连接的部分可以被设置在所述

像素电极的上方。

[0021] 所述源电极和所述漏电极可以包括刻蚀速率与所述像素电极和所述上电极的刻蚀速率不同的材料

[0022] 所述 TFT 阵列基板可以进一步包括由与所述源电极和所述漏电极相同的材料形成的焊盘电极。

[0023] 所述焊盘电极可以被设置在与所述源电极和所述漏电极相同的层上。

[0024] 根据一实施例,提供一种有机发光显示设备,包括:TFT,设置于基板,所述 TFT 包括有源层、栅电极、源电极、漏电极、设置于所述有源层和所述栅电极之间的第一绝缘层以及设置于所述栅电极与所述源电极和漏电极之间的第二绝缘层;像素电极,设置于所述第一绝缘层和所述第二绝缘层上,所述像素电极连接至所述源电极和所述漏电极之一;电容器,包括与所述栅电极设置在同一层上的下电极,并且包括与所述像素电极包括相同材料的上电极;第三绝缘层,直接设置于所述第二绝缘层和所述像素电极之间以及所述下电极和所述上电极之间;第四绝缘层,覆盖所述源电极、所述漏电极和所述上电极,并且暴露所述像素电极;设置在所述像素电极上的有机发光层;以及设置在所述有机发光层上的对置电极。

[0025] 所述对置电极可以是反射由所述有机发光层所发射的光的反射电极。

[0026] 根据一实施例,提供一种制造 TFT 阵列基板的方法,该方法包括:在基板上形成半导体层并且通过使用第一掩膜工艺图案化所述半导体层形成 TFT 的有源层;形成第一绝缘层,将第一导电层堆叠在所述第一绝缘层上,并且通过使用第二掩膜工艺图案化所述第一导电层来形成 TFT 的栅电极和电容器的下电极;形成第二绝缘层,并且使用第三掩膜工艺在所述第二绝缘层中形成开口以暴露所述有源层的源区和漏区以及所述电容器的上电极;在由所述第三掩膜工艺产生的结构上依次形成第三绝缘层和第二导电层,并且通过使用第四掩膜工艺同时或依次图案化所述第三绝缘层和所述第二导电层形成像素电极、所述上电极和直接设置在所述下电极上的介电膜;在由第四掩膜工艺产生的结构上形成第三导电层,并且通过使用第五掩膜工艺图案化所述第三导电层而形成所述源电极和所述漏电极;形成第四绝缘层并且去除所述第四绝缘层的使用部分以通过第六掩膜工艺暴露所述像素电极。

[0027] 所述方法可以进一步包括在使用第二掩膜工艺形成所述栅电极之后使用离子杂质掺杂所述源区和所述漏区。

[0028] 所述第四掩膜工艺可以包括刻蚀所述第三绝缘层的第一刻蚀工艺,以及刻蚀所述第二导电层的第二刻蚀工艺。

[0029] 所述第三导电层可以包括刻蚀速率与所述第二导电层的材料的刻蚀速率不同的材料。

[0030] 所述方法可以进一步包括使用所述第五掩膜工艺形成包括与所述源电极和所述漏电极相同的材料的焊盘电极。

[0031] 所述第二导电层可以通过依次堆叠透明导电层和半透光导电层而形成。

[0032] 所述方法可以进一步包括在所述半透光导电层上形成保护层。

[0033] 所述第三绝缘层可以被形成为具有比所述第二绝缘层的厚度小的厚度。

[0034] 所述第三绝缘层可以由介电常数高于所述第一绝缘层的介电常数的材料形成。

附图说明

[0035] 对于本领域技术人员来说,以上及其它特征将通过结合附图对示例性实施例进行的详细描述而变得更加明显,附图中:

[0036] 图 1 示出描述根据一实施例的有机发光显示设备的截面图;

[0037] 图 2A 和图 2B 示出描述有机发光显示设备的制造方法的第一掩膜工艺的截面图;

[0038] 图 3A 和图 3B 示出描述有机发光显示设备的制造方法的第二掩膜工艺的截面图;

[0039] 图 4A 和图 4B 示出描述有机发光显示设备的制造方法的第三掩膜工艺的截面图;

[0040] 图 5A 和图 5B 示出描述有机发光显示设备的制造方法的第四掩膜工艺的截面图;

[0041] 图 6A 和图 6B 示出描述有机发光显示设备的制造方法的第五掩膜工艺的截面图;

[0042] 图 7A 和图 7B 示出描述有机发光显示设备的制造方法的第六掩膜工艺的截面图;以及

[0043] 图 8 示出描述根据另一实施例的有机发光显示设备的截面图。

具体实施方式

[0044] 2011 年 7 月 14 日递交韩国知识产权局的名义为“Thin Film Transistor Array Substrate, Organic Light-Emitting Display Device Including the Same, and Method of Manufacturing the Organic Light-Emitting Display Device(薄膜晶体管阵列基板、包括该薄膜晶体管阵列基板的有机发光显示设备及制造该有机发光显示设备的方法)”的韩国专利申请 No. 10-2011-0070027 通过引用整体合并于此。

[0045] 以下结合附图更充分地描述示例实施例,然而,这些实施例可以不同的形式体现,并且不应当被理解为仅限于这里所给出的实施例。相反,提供这些实施例的目的在于使该公开内容全面完整,并且向本领域技术人员充分地传达范围。

[0046] 在附图中,层和区域的尺寸可能为了图示的清晰而被放大。还可以理解,当提及一层或元件位于另一层或基板“上”时,该层或元件可以直接位于另一层或基板上,也可以存在中间层。进一步地,应当理解,当提及一层位于另一层“下”时,该层可以直接位于另一层下,也可以存在一个或多个中间层。另外,也可以理解,当提及一层位于两层“之间”时,该层可以是这两层之间仅有的层,也可以存在一个或多个中间层。相同的附图标记始终指代相同的元件。

[0047] 图 1 示出描述根据一实施例的有机发光显示设备 1 的截面图。

[0048] 参见图 1,有机发光显示设备 1 的基板 10 可以包括其中可以设置至少一层有机发光层 120 的像素区 PXL1、其中可以设置至少一个 TFT 的薄膜晶体管 (TFT) 区 TFT1、其中可以设置至少一个电容器的电容器区 CAP1 以及其中可以设置焊盘电极 418 的焊盘区 PAD1。

[0049] TFT 的有源层 212 可以被设置在基板 10 上,并且缓冲层 11 可以被设置在晶体管区 TFT1 中。

[0050] 基板 10 可以是透明基板,例如玻璃基板或塑料基板,塑料基板包括聚对苯二甲酸乙二醇酯 (PET)、聚萘二甲酸乙二醇酯 (PEN)、聚酰亚胺等。

[0051] 为了平坦化基板 10 和防止杂质元素渗入基板 10 中,在基板 10 上可以设置缓冲层 11。缓冲层 11 可以具有包括氮化硅和 / 或氧化硅的单层结构或多层结构。

[0052] 有源层 212 可以被设置在缓冲层 11 上。有源层 212 可以由包括非晶硅或晶体硅的半导体形成, 并且可以包括沟道区 212c 以及通过用离子杂质对沟道区 212c 周围的部分进行掺杂而形成的源区 212a 和漏区 212b。

[0053] 栅电极 214 可以对应于有源层 212 的沟道区 212c 设置在有源层 212 上。可以是栅绝缘膜的第一绝缘层 13 可以被设置在栅电极 214 和有源层 212 之间。栅电极 214 可以具有包括选自铝 (Al)、铂 (Pt)、钯 (Pd)、银 (Ag)、镁 (Mg)、金 (Au)、镍 (Ni)、钕 (Nd)、铱 (Ir)、铬 (Cr)、锂 (Li)、钙 (Ca)、钼 (Mo)、钛 (Ti)、钨 (W) 和铜 (Cu) 的至少一种金属的单层结构或多层结构。

[0054] 源电极 218a 和漏电极 218b 可以被设置在栅电极 214 上以分别连接至有源层 212 的源区 212a 和漏区 212b。可以是层间绝缘膜的第二绝缘层 15 可以被设置在源电极 218a 和漏电极 218b 与有源层 212 之间。源电极 218a 和漏电极 218b 可以具有包括选自 Al、Pt、Pd、Ag、Mg、Au、Ni、Nd、Ir、Cr、Li、Ca、Mo、Ti、W 和 Cu 中的至少一种金属的单层结构或多层结构。

[0055] 第四绝缘层 19 可以被设置在第二绝缘层 15 上以覆盖源电极 218a 和漏电极 218b。

[0056] 第一绝缘层 13 可以被用作栅绝缘膜。第二绝缘层 15 可以被用作 TFT 区 TFT1 中的层间绝缘膜。第一绝缘层 13 和第二绝缘层 15 中的每一个均可以是无机绝缘膜。无机绝缘膜可以包括 SiO_2 、 SiN_x 、 SiON 、 Al_2O_3 、 TiO_2 、 Ta_2O_5 、 HfO_2 、 ZrO_2 、钛酸锶钡 (BST)、锆钛酸铅 (PZT) 等。

[0057] 可用作栅绝缘膜的第一绝缘层 13 不用作电容器的介电膜, 这将在下文中解释。因此, 第一绝缘层 13 可以根据 TFT 的栅绝缘膜的特性而恰当地设计, 而不考虑电容器的与介电常数相关的特性。例如, 如果是经常被用作电容器的介电膜以增加静电电容的氮化硅 (SiN_x) 被用作 TFT 的栅绝缘膜, 那么 TFT 中可能发生漏电流。然而, 根据本实施例, 如图 1 所示, 电容器的介电膜和 TFT 的栅绝缘膜可以被分开形成。可以分别只考虑电容器和 TFT 的特性来选择介电膜和栅绝缘膜。

[0058] 在像素区 PXL1 中, 由与将在下文中解释的电容器的上电极 317 相同材料形成的像素电极 117 可以被设置在基板 10、缓冲层 11、第一绝缘层 13 以及第二绝缘层 15 上。

[0059] 第三绝缘层 116 可以被设置在像素电极 117 和第二绝缘层 15 之间。在像素电极 117 和基板 10 之间从基板 10 向像素电极 117 可以依次设置缓冲层 11、第一绝缘层 13、第二绝缘层 15 以及第三绝缘层 116。

[0060] 设置在基板 10 和像素电极 117 之间的绝缘层, 即: 缓冲层 11、第一绝缘层 13、第二绝缘层 15 以及第三绝缘层 116, 可以形成为具有不同的折射率。具有不同折射率的绝缘层可以被交替设置为充当分布式布拉格反射器 (DBR)。因此, 可以提高发光层 120 发出的光的有效利用。

[0061] 尽管缓冲层 11、第一绝缘层 13、第二绝缘层 15 以及第三绝缘层 116 可以形成为如图 1 所示的独立的单层, 但是缓冲层 11、第一绝缘层 13、第二绝缘层 15 以及第三绝缘层 116 也可以具有多层结构。

[0062] 像素电极 117 可以直接设置在第三绝缘层 116 上。第三绝缘层 116 和像素电极 117 可以通过使用相同的掩膜在同一掩膜工艺中被图案化。因此, 第三绝缘层 116 和像素电极 117 可以共享相同的刻蚀侧表面。例如, 第三绝缘层 116 的侧表面可以与像素电极 117 的侧

表面对齐。

[0063] 像素电极 117 可以由透明导电材料制成,以使得光可以向像素电极 117 发射。透明导电材料可以包括氧化铟锡 (ITO)、氧化锌锡 (IZO)、氧化锌 (ZnO)、氧化铟 (In_2O_3)、氧化铟镓 (IGO) 和氧化铝锌中 (AZO) 中至少一种。

[0064] 有机发光层 120 可以被形成在像素电极 117 上,并且由有机发光层 120 发出的光可以透过由透明导电材料形成的像素电极 117 射向基板 10。

[0065] 第四绝缘层 19 可以被形成在像素电极 117 的周围。开口 C3 可以形成在第四绝缘层 19 中,通过开口 C3 可以暴露像素电极 117。有机发光层 120 可以被设置在开口 C3 中。

[0066] 有机发光层 120 可以由低分子量有机材料或高分子量有机材料形成。如果有机发光层 120 由低分子量有机材料形成,那么空穴传输层 (HTL)、空穴注入层 (HIL)、电子传输层 (ETL)、电子注入层 (EIL) 等可以被堆叠在有机发光层 120 周围。还可以堆叠其它的各种层。低分子量有机材料的示例可以包括铜酞菁 (CuPc)、N,N'-二萘-1-基-N,N'-联苯-联苯胺 (NPB) 和三-8-羟基喹啉铝 (Alq_3)。如果有机发光层 120 由高分子量有机材料形成,那么除了有机发光层 120 之外还可以提供 HTL。HTL 可以由聚-3,4-乙撑-二氧噻吩 (PEDOT)、聚苯胺 (PANI) 等形成。高分子量有机材料的示例可以包括聚亚苯基亚乙烯基 (PPV) 基高分子量有机材料或聚茈萘基高分子量有机材料。同样,无机材料可以进一步被设置在有机发光层 120、像素电极 117 和对置电极 121 之间。

[0067] 对置电极 121 可以被设置为有机发光层 120 上的共用电极。在图 1 的有机发光显示设备 1 中,像素电极 117 可以操作为阳极并且对置电极 121 操作为阴极。像素电极 117 操作为阴极并且对置电极 121 操作为阳极也是可以的。

[0068] 对置电极 121 可以是包括反射材料的反射电极。对置电极 121 可以包括 Al、Mg、Li、Ca、LiF/Ca 和 LiF/Al 中至少之一。如果对置电极 121 是反射电极,那么由有机发光层 120 发射的光可以被对置电极 121 反射并且可以透过由透明导电材料形成的像素电极 117 射向基板 10。

[0069] 覆盖像素电极 117 周围部分的第四绝缘层 19 可以充当像素电极 117 和对置电极 121 之间的像素限定膜。

[0070] 第四绝缘层 19 可以是有机绝缘膜。第四绝缘层 19 可以包括诸如聚甲基丙烯酸甲酯 (PMMA) 或聚苯乙烯 (PS)、具有苯酚基,丙烯基聚合物、亚胺基聚合物、芳醚基聚合物、酰胺基聚合物、氟基聚合物、对二甲苯基聚合物、乙烯醇基聚合物和聚对二甲苯的商用聚合物及其混合物等。

[0071] 第四绝缘层 19 可以覆盖 TFT 的源电极 218a 和漏电极 218b。源电极 218a 和漏电极 218b 中的一个可以电连接至像素电极 117。虽然在图 1 中源电极 218a 被示为连接至像素电极 117,但是像素电极 117 电连接至漏电极 218b 也是可以的。

[0072] 源电极 218a 和漏电极 218b 中一个与像素电极 117 连接的部分可以被设置在像素电极 117 上面。如下所述,在图案化像素电极 117 之后图案化源电极 218a 和漏电极 218b。因此,源电极 218a 和漏电极 218b 可以由具有与像素电极 117 不同刻蚀速率的材料形成。

[0073] 在电容器区 CAP1 中,电容器的下电极 314、电容器的上电极 317 以及第三绝缘层 316 可以设置在基板 10 和缓冲层 11 上,其中电容器的下电极 314 可以由与 TFT 的栅电极 214 相同的材料形成,电容器的上电极 317 可以由与像素电极 117 相同的材料形成,第三绝

缘层 316 直接设置在下电极 314 和上电极 317 之间。

[0074] 第二绝缘层 15 可以设置在 TFT 的栅电极 214 与源电极 218a 和漏电极 218b 之间。第二绝缘层 15 不设置在电容器的上电极 317 和下电极 314 之间。因此,第二绝缘层 15 不主要充当电容器的介电膜。例如,如图 1 所示,第二绝缘层 15 可以与下电极 314 的外部稍稍重叠。如下所示,在通过图案化第二绝缘层 15 而形成使下电极 314 暴露的开口 C2(参见图 4B) 时,可以保留所重叠的外部。

[0075] 如果在图案化第二绝缘层 15 时完全暴露电容器的下电极 314,那么在下电极 314 和形成在第二绝缘层 15 上的上电极 317 之间可能发生漏电流。因此,第二绝缘层 15 可以部分覆盖下电极 314 的外部,而不使下电极 314 完全暴露。可以防止在上电极 317 和下电极 314 之间漏电流的发生。

[0076] 考虑到 TFT 的特性,可以充当 TFT 的层间绝缘膜的第二绝缘层 15 可以被设计为具有等于或大于预定厚度的厚度。因为电容器的静电电容通常随着介电膜厚度的增加而减小,如果介电膜具有与层间绝缘膜相同的厚度,那么静电电容可能会减小。

[0077] 如图 1 所示的第二绝缘层 15 不用作电容器的介电膜。可以用作介电膜的第三绝缘层 316 可以比第二绝缘层 15 薄。因此可以防止静电电容的减小。当第三绝缘层 316 的厚度大于或等于大约 500 Å 且小于或等于大约 2000 Å 时,可以维持合适的静电电容。

[0078] 可以用作介电膜的第三绝缘层 316 可以由具有高介电常数的绝缘材料形成。如上所述,第三绝缘层 316 可以与充当栅绝缘膜的第一绝缘层 13 分开形成。当第三绝缘层 316 由介电常数高于第一绝缘层 13 的材料形成时,静电电容可以增大。静电电容可以由此而增大而不需要增大电容器的面积。因此,像素电极 117 的面积可以被相对的增大,因此可以增大有机发光显示设备 1 的开口率。

[0079] 第三绝缘层 316 可以是无机绝缘膜。例如,第三绝缘层 316 可以包括 SiO_2 、 SiN_x 、 SiON 、 Al_2O_3 、 TiO_2 、 Ta_2O_5 、 HfO_2 、 ZrO_2 、BST 和 PZT 中的至少一种。

[0080] 同样,如下所述,上电极 317 和第三绝缘层 316 可以在同一掩膜工艺中图案化。上电极 317 和第三绝缘层 316 可以具有相同的刻蚀表面。例如,上电极 317 的侧表面可以与第三绝缘层 316 的侧表面对齐。

[0081] 第四绝缘层 19 可以被设置在上电极 317 上。第四绝缘层 19 可以是有机绝缘膜。第四绝缘层 19 可以包括具有低介电常数的有机绝缘材料,并且可以被设置在对置电极 121 和上电极 317 之间。因此,可减小对置电极 121 和上电极 317 之间可能形成的寄生电容,因此可以防止由寄生电容而引起的信号干扰。

[0082] 焊盘区 PAD1 中的焊盘电极 418 是外部驱动的连接端子,焊盘区 PAD1 可以被设置在有机发光显示设备 1 的外部区域中。

[0083] 在图 1 中,焊盘电极 418 可以由与源电极 218a 和漏电极 218b 相同的材料形成。同样,焊盘电极 418 可以被设置在与源电极 218a 和漏电极 218b 相同的层上。焊盘电极 418 直接被设置在第二绝缘层 15 上。

[0084] 在栅电极 214、像素电极 117 和上电极 317 被形成之后形成焊盘电极 418。因此,用于形成栅电极 214、像素电极 117 或者上电极 317 的材料并不设置于焊盘电极 418 的上方。可以防止在设置用于在焊盘电极 418 上形成栅电极 214、像素电极 117 或上电极 317 的材料的过程中或从焊盘电极 418 去除这种材料的过程中降低焊盘电极 418 的可靠性。

[0085] 虽然在图 1 中未示出,但有机发光显示设备 1 可以进一步包括用于密封包括像素区 PXL1、电容器区 CAP1 和 TFT 区 TFT1 的显示区域的密封构件(未示出)。该密封构件可以形成为包括玻璃材料、金属膜或通过交替设置有机绝缘膜和无机绝缘膜而形成的密封薄膜的基板。

[0086] 将结合图 2A 至图 7B 解释根据一实施例的有机发光显示设备 1 的制造方法。

[0087] 图 2A 和图 2B 示出描述有机发光显示设备 1 的制造方法的第一掩膜工艺的截面图。

[0088] 参见图 2A,缓冲层 11 和半导体层 12 可以依次形成在基板 10 上。

[0089] 缓冲层 11 和半导体层 12 可以通过使用诸如等离子增强型化学气相沉积(PECVD)、常压 CVD(APCVD) 和低压 CVD(LPCVD) 的各种沉积方法中的任一种来沉积。

[0090] 半导体层 12 可以由非晶硅或晶体硅形成。晶体硅可以通过对非晶硅结晶的方法形成。对非晶硅结晶的方法的示例可以包括快速热退火(RTA)、固相结晶(SPC)、准分子激光退火(ELA)、金属诱导结晶(MIC)、金属诱导横向结晶(MILC) 或连续横向固化(SLS)。

[0091] 第一光刻胶 PR1 可以被涂敷至半导体层 12,并且第一掩膜工艺可以通过使用包括挡光部分 M11 和透光部分 M12 的第一光掩膜 M1 而执行。虽然未示出,但在通过使用曝光装置(未示出)执行曝光之后,可以执行一系列诸如显影、刻蚀和拆模或灰化的步骤。

[0092] 图 2B 示出描述由第一掩膜工艺产生的结构的截面图。

[0093] 参见 2B,半导体层 12 的与第一光掩膜 M1 的挡光部分 M11 对应的部分可以被图案化为形成 TFT 的有源层 212 的沟道区 212c。

[0094] 图 3A 和图 3B 示出描述有机发光显示设备 1 的制造方法的第二掩膜工艺的截面图。

[0095] 参见图 3A,第一绝缘层 13 和第一导电层 14 可以被依次形成在图 2B 的由第一掩膜工艺产生的结构上。

[0096] 第一绝缘层 13 可以是由 SiO_2 、 SiN_x 、 SiON 、 Al_2O_3 、 TiO_2 、 Ta_2O_5 、 HfO_2 、 ZrO_2 、BST 和 PZT 中至少一种形成的无极绝缘膜。第一导电层 14 可以具有由选自 Al、Pt、Pd、Ag、Mg、Au、Ni、Nd、Ir、Cr、Li、Ca、Mo、Ti、W 和 Cu 中的至少一种金属形成的单层结构或多层结构。

[0097] 第二光刻胶 PR2 可以被涂敷至第一导电层 14。第二掩膜工艺可以通过使用包括挡光部分 M21T 和 M21C 以及透光部分 M22 的第二光掩膜 M2 来执行。

[0098] 图 3B 示出描述由第二掩膜工艺产生的结构的截面图。

[0099] 参见图 3B,第一导电层 14 的与第二掩膜 M2 的挡光部分 M21T 对应的部分可以被图案化为形成 TFT 的栅电极 214。第一导电层 14 的与挡光部分 M21C 对应的部分可以被图案化为形成电容器的下电极 314。

[0100] 在第一绝缘层 13 的被设置在 TFT 的栅电极 214 和有源层 212 之间的部分可以充当栅绝缘膜时,第一绝缘层 13 的被设置在下电极 314 下的部分不充当电容器的介电膜。因此,可以只考虑 TFT 的特性而不考虑电容器的特性来选择第一绝缘层 13 的材料。

[0101] 可以对由第二掩膜工艺产生的结构掺杂离子杂质。离子杂质可以是 B 离子杂质或 P 离子杂质。由第二掩膜工艺产生的结构可以通过使用 TFT 的有源层 212 作为目标来掺杂,并且提供 1×10^{15} 微粒 / cm^2 或更多的掺杂量。

[0102] 有源层 212 可以包括源区 212a 和漏区 212b 以及设置在源区 212a 和漏区 212b 之

间的沟道区 212c。可以通过将栅电极 214 作为自对准掩膜而对源区 212a 和漏区 212b 掺杂离子杂质。

[0103] 同时,虽然在图 3A 和图 3B 中未示出,但诸如连接至栅电极 214 的扫描线的布线也可以通过在第二掩膜工艺中图案化第一导电层 14 而形成。

[0104] 图 4A 和图 4B 示出描述有机发光显示设备 1 的制造方法的第三掩膜工艺的截面图。

[0105] 参见图 4A,第二绝缘层 15 可以被形成在由图 3B 的第二掩膜工艺产生的结构上。

[0106] 第二绝缘层 15 可以是由 SiO_2 、 SiN_x 、 SiON 、 Al_2O_3 、 TiO_2 、 Ta_2O_5 、 HfO_2 、 ZrO_2 、BST 和 PZT 中的至少一种形成的无机绝缘膜。例如,第二绝缘层 15 可以由与第一绝缘层 13 的材料具有不同折射率的材料形成。

[0107] 第三光刻胶 PR3 可以涂敷至第二绝缘膜 15。第三掩膜工艺可以通过使用包括挡光部分 M31 以及透光部分 M32T 和 M32C 的第三光掩膜 M3 而执行。

[0108] 图 4B 示出描述由第三掩膜工艺产生的结构的截面图。

[0109] 参见图 4B,第二绝缘层 15 的与第三光掩膜 M3 的透光部分 M32T 对应的部分可以被形成包括通过其部分地暴露有源层 212 的源区 212a 和漏区 212b 的开口 C1,并且第二绝缘层 15 的与透光部分 M32C 对应的部分可以被图案化为形成通过其暴露电容器的下电极 314 的开口 C2。

[0110] 图 5A 和图 5B 示出描述有机发光显示设备 1 的制造方法的第四掩膜工艺的截面图。

[0111] 参见图 5A,第三绝缘层 16 和第二导电层 17 可以被依次形成在由图 4B 的第三掩膜工艺产生的结构上。第三绝缘层 16 和第二导电层 17 可以依次堆叠在电容器的下电极 314 和第二绝缘层 15 上。

[0112] 第三绝缘层 16 可以是由选自包含 SiO_2 、 SiN_x 、 SiON 、 Al_2O_3 、 TiO_2 、 Ta_2O_5 、 HfO_2 、 ZrO_2 、BST 和 PZT 的组中的材料形成的无机绝缘膜。第三绝缘层 16 可以由折射率与第一绝缘层 13 和第二绝缘层 15 的折射率都不同的材料形成。

[0113] 第二导电层 17 可以由透明导电氧化物形成。例如,第二导电层 17 可以由选自包含 ITO、IZO、 In_2O_3 、IGO 和 AZO 的组的材料形成。

[0114] 第四光刻胶 PR4 可以被涂敷至第二导电层 17。第四掩膜工艺可以通过使用包括挡光部分 M41X 和 M41C 以及透光部分 M42 的第四掩膜 M4 而执行。

[0115] 图 5B 示出描述由第四掩膜工艺产生的结构的截面图。

[0116] 参见图 5B,第三绝缘层 16 和第二导电层 17 的与第四光掩膜 M4 的挡光部分 M41X 对应的部分可以被图案化为形成像素电极 117 和设置在像素电极 117 下的第三绝缘层 116。第三绝缘层 16 和第二导电层 17 的与挡光部分 M41C 对应的部分可以被图案化为形成电容器的介电膜 316 和上电极 317。

[0117] 虽然第三绝缘层 16 和第二导电层 17 可以在同一掩膜工艺中图案化,但是刻蚀可以被执行两次。刻蚀第三绝缘层 16 和刻蚀第二导电层 17 可以分开执行。

[0118] 第三绝缘层 16 和第二导电层 17 可以在同一掩膜工艺中刻蚀。第三绝缘层 116 和像素电极 117 的刻蚀表面可以彼此相同,并且介电膜 316 和上电极 317 的刻蚀表面也可以彼此相同。当刻蚀设置在像素电极 117 下的第三绝缘层 116 以及介电膜 316 时,像素电极

117 和上电极 317 可以充当刻蚀掩膜,因此,它们的刻蚀表面可以彼此基本上相同。例如,像素电极 117 的侧表面可以与第三绝缘层 116 的侧表面对齐,并且介电膜 316 的侧表面可以与上电极 317 的侧表面对齐。

[0119] 第三绝缘层 16 可以被直接设置在上电极 317 和下电极 314 之间。因此,第三绝缘层 16 可以充当电容器的介电膜 316。第三绝缘层 16 不位于 TFT 中。因此,第三绝缘层 16 不充当栅绝缘膜。第三绝缘层 16 的材料或厚度可以只根据电容器的特性而不考虑 TFT 的特性来选择。因此,增加了设计自由度。

[0120] 图 6A 和图 6B 示出描述有机发光显示设备 1 的制造方法的第五掩膜工艺的截面图。

[0121] 参见图 6A,第三导电层 18 可以被形成在由图 5B 的第四掩膜工艺产生的结构上。第三导电层 18 可以被填充在通过其暴露源区 212a 和漏区 212b 的开口 C1 中。

[0122] 第三导电层 18 可以具有单层结构或多层结构,并且可以由选自 Al、Pt、Pd、Ag、Mg、Au、Ni、Nd、Ir、Cr、Li、Ca、Mo、Ti、W 和 Cu 中的至少一种金属形成。

[0123] 第五光刻胶 PR5 可以被涂敷至第三导电层 18。第五掩膜工艺可以通过使用包括挡光部分 M51T 和 M51P 以及透光部分 M52 的第五掩膜 M5 而执行。

[0124] 图 6B 示出描述由第五掩膜工艺产生的结构的截面图。

[0125] 参见图 6B,第三导电层 18 的与第五光掩膜 M5 的挡光部分 M51T 对应的部分可以被图案化为形成通过开口 C1 分别连接至有源层 212 的源区 212a 和漏区 212b 的源电极 218a 和漏电极 218b。第三导电层 18 的与挡光部分 M51P 对应的部分可以被图案化为形成焊盘区的焊盘电极 418。

[0126] 当刻蚀第三导电层 18 以形成源电极 218a 和漏电极 218b 时,像素电极 117 和上电极 317 也可以被暴露于用于刻蚀第三导电层 18 的刻蚀剂。因此,第三导电层 18 可以由刻蚀速率与像素电极 117 和上电极 317 的刻蚀速率不同的材料形成。

[0127] 源电极 218a 和漏电极 218b 中的一个可以电连接至像素电极 117。在如图 6A 和图 6B 所示形成像素电极 117 之后,可以图案化源电极 218a 和漏电极 218b。因此,源电极 218a 或漏电极 218b 之一的连接至像素电极 117 的部分可以形成在像素电极 117 的上方。

[0128] 虽然未示出,但是诸如连接至源电极 218a 和 / 或漏电极 218b 的数据线的布线可以通过在第五掩膜工艺中图案化第三导电层 18 而形成。

[0129] 图 7A 和图 7B 示出描述有机发光显示设备 1 的制造方法的第六掩膜工艺的截面图。

[0130] 参见图 7A,第四绝缘层 19 可以被涂敷在由图 6B 的第五掩膜工艺产生的结构上。第四绝缘层 19 可以是有机绝缘膜。具体来说,如果第四绝缘层 19 是光敏性有机绝缘膜,那么可以不必要使用额外的光刻胶。

[0131] 第六掩膜工艺可以通过使用包括挡光部分 M61 以及透光部分 M62X 和 M62P 的第六光掩膜 M6 而执行。

[0132] 图 7B 示出描述由第六掩膜工艺产生的结构的截面图。

[0133] 参见图 7B,第四绝缘层 19 的与透光部分 M62X 对应的部分可以被去除以形成通过其部分地暴露像素电极 117 的开口 C3。第四绝缘层 19 的与透光部分 M62P 对应的部分可以被去除以形成通过其部分地暴露焊盘电极 418 的开口 C4。

[0134] 通过其暴露像素电极 117 的开口 C3 不仅可以限定发光区还可以增加对置电极 121 (参见图 1) 和像素电极 117 的边缘之间的间隔。因此,可以防止电场集中在像素电极 117 的边缘,并且可以防止在像素电极 117 和对置电极 121 之间发生短路。

[0135] 虽然未示出,但是图 1 的有机发光设备 1 可以在第六掩膜工艺之后通过在像素电极 117 上形成有机发光层 120 并在有机发光层 120 上形成对置电极 121 (参见图 1) 而形成,其中对置电极 121 可以是共用电极。同样,密封构件 (未示出) 可以进一步形成在对置电极 121 (参见图 1) 上。

[0136] 通过着眼于与图 1 的有机发光显示设备 1 的区别,结合附图 8 解释根据另一实施例的有机发光显示设备 2。

[0137] 图 8 示出描述根据另一实施例的有机发光显示设备的截面图。

[0138] 参见图 8,有机发光显示设备 2 的基板 10 包括其中可以设置至少一层有机发光层 119 的像素区 PXL2、其中可以设置至少一个 TFT 的 TFT 区 TFT2、其中可以设置至少一个电容器的电容器区 CAP2 以及其中可以设置至少一个焊盘电极 418 的焊盘区 PAD2。TFT 区 TFT2 和焊盘区 PAD2 可以与有机发光显示设备 1 的 TFT 区 TFT1 和焊盘区 PAD1 相同。

[0139] 在像素区 PXL2 中,由与电容器的上电极 317 相同材料形成的像素电极 117-1 可以被设置在基板 10、缓冲层 11、第一绝缘层 13、第二绝缘层 15 以及第三绝缘层 116 上。

[0140] 如果有有机发光显示设备 2 是底部发光有机发光显示设备,那么像素电极 117-1 可以是透明电极并且对置电极 121 可以是反射电极。

[0141] 有机发光层 120 可以被形成在像素电极 117-1 上,并且由有机发光层 120 发出的光可以透过由透明导电材料形成的像素电极 117-1 射向基板 10。

[0142] 有机发光显示设备 2 的像素电极 117-1 可以具有包括透明导电层 117a 和设置在透明导电层 117a 上的半透光金属层 117b 的多层结构。

[0143] 对置电极 121 可以充当反射镜并且半透光金属层 117b 可以充当半透光镜。由有机发光层 120 发射的光可以在对置电极 121 和半透光金属层 117b 之间谐振。

[0144] 因此,通过由于镜像效应而产生的谐振效应以及由于可以设置在像素电极 117-1 下的第一至第三绝缘层 13、15 和 116 的 DBR 效应而产生的谐振效应,进一步提高了有机发光显示设备 2 的光使用效率。

[0145] 半透光金属层 117b 可以由选自 Ag、Ag 合金、Al 和 Al 合金的至少一种材料形成。为了用作涉及可以是反射电极的对置电极 121 的谐振镜,半透光金属层 117b 可以具有等于或小于大约 300 Å 的厚度。

[0146] 具体来说,如果半透光金属层 117b 包括银 (Ag),那么因为源电极 218a 和漏电极 218b 可以在形成半透光金属层 117b 之后形成,所以当刻蚀源电极 218a 和漏电极 218b 的时候,可能会破坏包括 Ag 的半透光金属层 117b。因此,用于保护 Ag 的保护层 117c 可以进一步提供在半透光金属层 117b 上。保护层 117c 可以由包括 ITO 等的透明导电氧化物形成。

[0147] 包括半透光金属层 117b 的像素电极 117-1 可以在第四掩膜工艺中图案化。当像素电极 117-1 的上方不存在另一导电层时,像素电极 117-1 可以被单独图案化。

[0148] 如果另一导电层 (未示出) 进一步形成在像素电极 117-1 的上方并且该导电层和像素电极 117-1 同时被图案化为具有相同的图案,这可能不易于刻蚀像素电极 117-1。具体来说,如果半透光金属层 117b 包括银,那么因为半透光金属层 117b 可以被容易地破坏,那

么这可能难以形成使用镜像效应的谐振结构。然而,如图 8 所示,像素电极 117-1 可以被单独图案化以充当具有谐振结构的半透光镜。因此,这可以易于形成谐振镜。

[0149] 有机发光显示设备 2 的像素电极 117-1 和电容器的上电极 317 可以由同种材料形成。虽然未示出,但上电极 317 可以如像素电极 117-1 那样包括从底部依次设置的透明导电层、半透光金属层和保护层。

[0150] 通过总结和回顾,在平板显示设备的形成过程中,TFT、电容器和布线被精细的图案化在基板上。为了在基板上形成这样的精细图案,光刻经常被用来通过使用掩膜转印图案。

[0151] 光刻包括将光刻胶均匀涂敷至其上要形成图案的基板上,通过使用诸如步进光刻机的曝光设备来使光刻胶曝光,如果光刻胶是正性光刻胶的话显影光刻胶,通过使用光刻胶的残留部分刻蚀形成在基板上的图案,以及在形成图案之后去除光刻胶的不必要的残留部分。

[0152] 当使用光刻时,可以事先制备好包括预定图案的掩膜,因此用于制备掩膜的成本增加了用于制造平板显示设备的成本。同样,当执行复杂的步骤时,平板显示设备的制造工艺可能变复杂并且制造时间会增加,因此平板显示设备的总制造成本增加。

[0153] 这里所公开的实施例可以提供可以通过使用简单制造工艺的方法而制造的薄膜晶体管(TFT)阵列基板和包括该 TFT 阵列基板的有机发光显示设备。发光显示设备可以具有极好的信号传输特性。

[0154] 更加具体的,根据本实施例的 TFT 阵列基板、包括该 TFT 阵列基板的有机发光显示设备,以及包括 TFT 阵列基板的有机发光显示设备的制造方法产生以下效果。

[0155] 电容器的介电膜和 TFT 的栅绝缘膜可以被形成为分开的绝缘层。因此,绝缘层可以分别根据电容器的特性和 TFT 的特性而适当的设计。

[0156] 电容器的介电膜的厚度可以易于控制。因此,可以增大开口率。

[0157] 谐振镜可以仅仅根据像素电极来图案化,而不需要堆叠在像素电极上的用作谐振结构的半透光镜的导电层。因此,可以易于提供谐振镜。

[0158] 焊盘电极可以通过后处理而形成。因此,可以防止焊盘电极可靠性降低。

[0159] 可以仅通过执行 6 步掩膜工艺来制造 TFT 阵列基板和有机发光显示设备。

[0160] 这里已经公开了示例实施例,并且尽管采用了特定术语,但这些术语以广义和描述的含义上使用并解释,而不用于限定的目的。在某些情况下,对于本申请所属技术领域的技术人员来说非常明显的是,除非另外特别指出,结合特定实施例所描述的特征、特性和/或元件可以单独使用或连同结合其他实施例所描述的特征、特性和/或元件一起使用。因此,本领域技术人员可以理解在不背离所附权利要求记载的本发明的精神和范围的情况下对形式和细节进行多种改变。

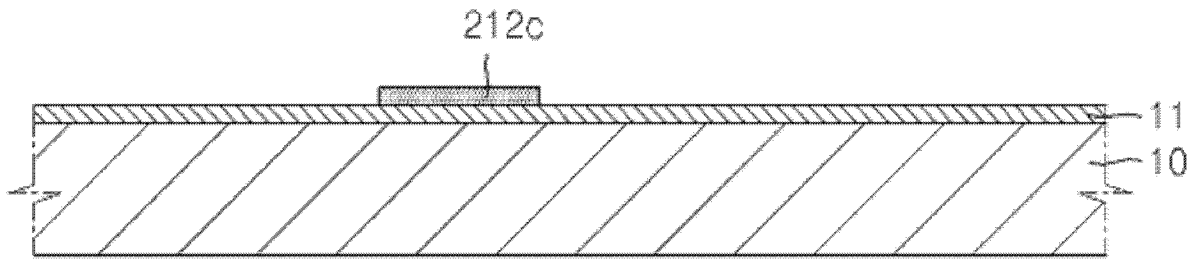


图 2B

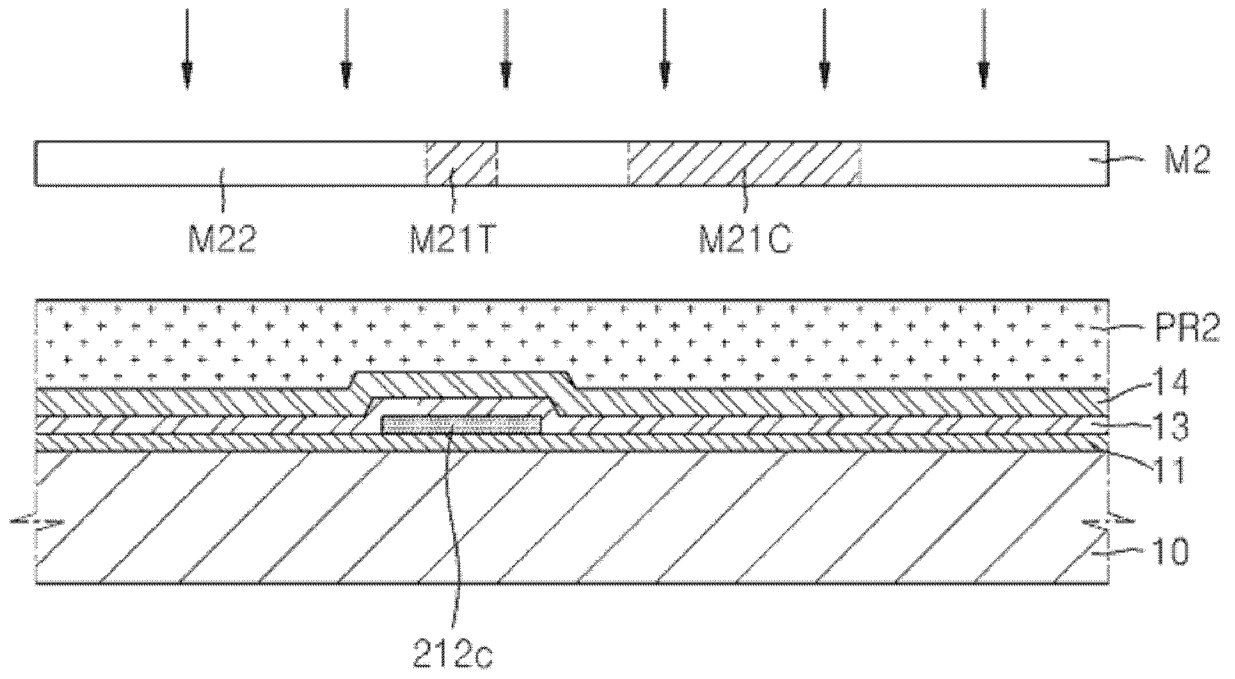


图 3A

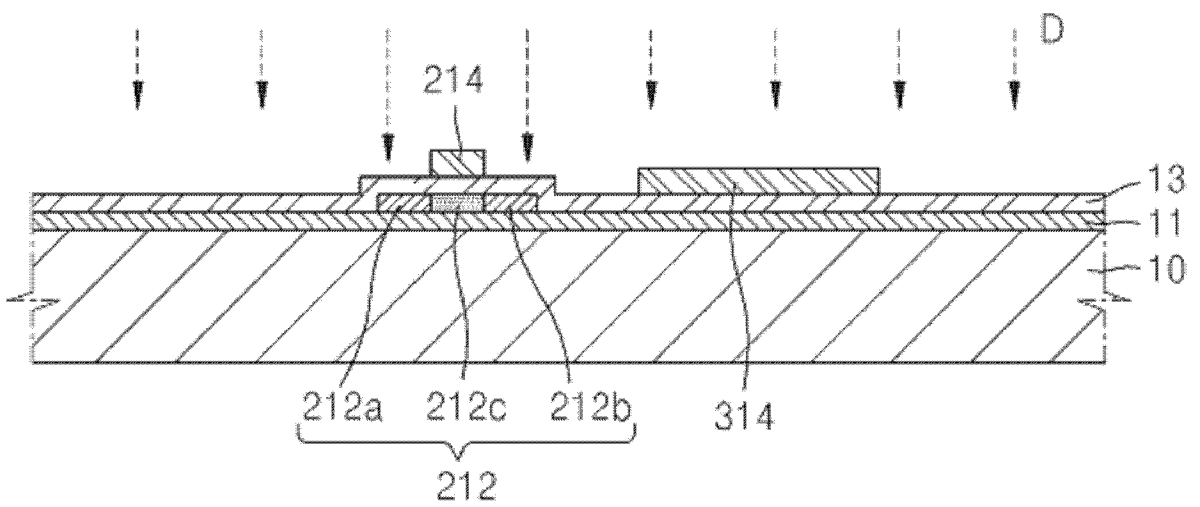


图 3B

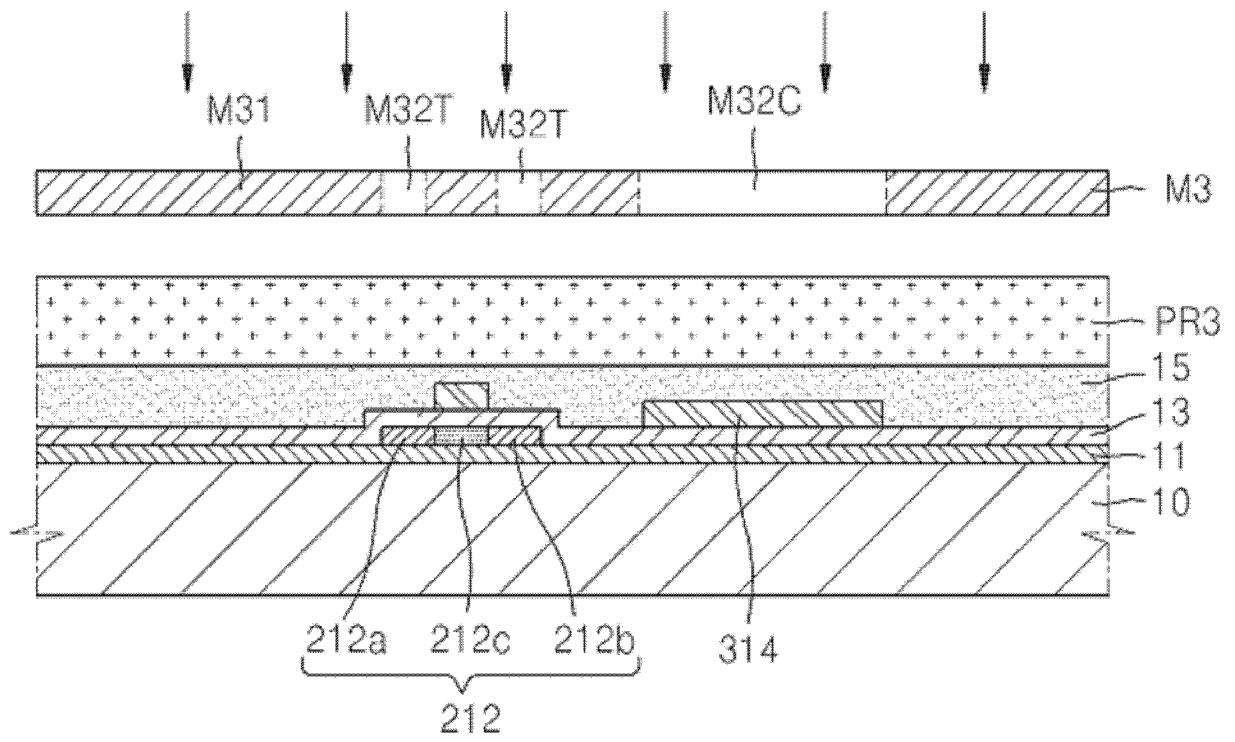


图 4A

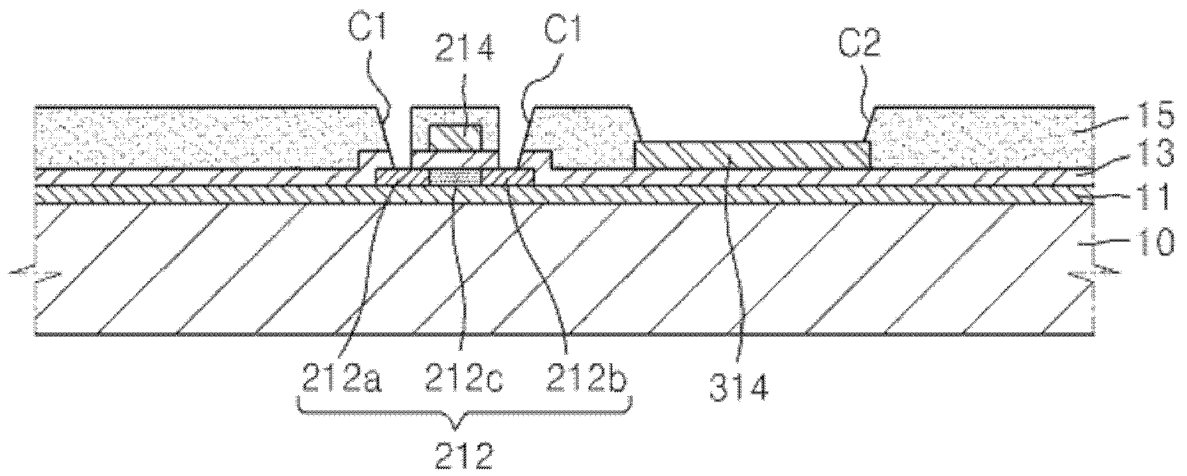


图 4B

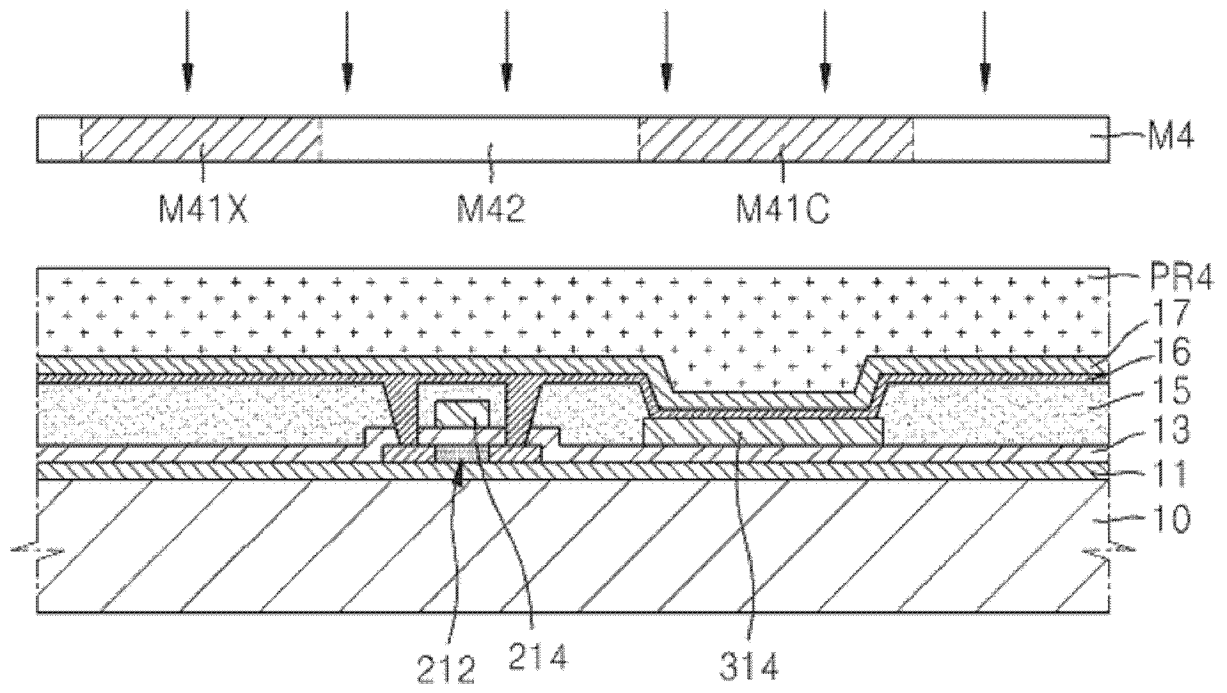


图 5A

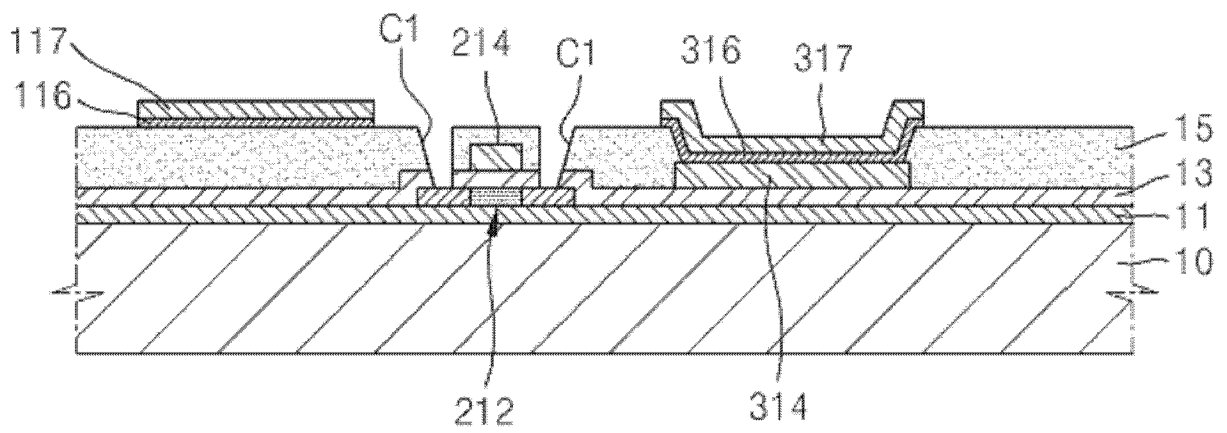


图 5B

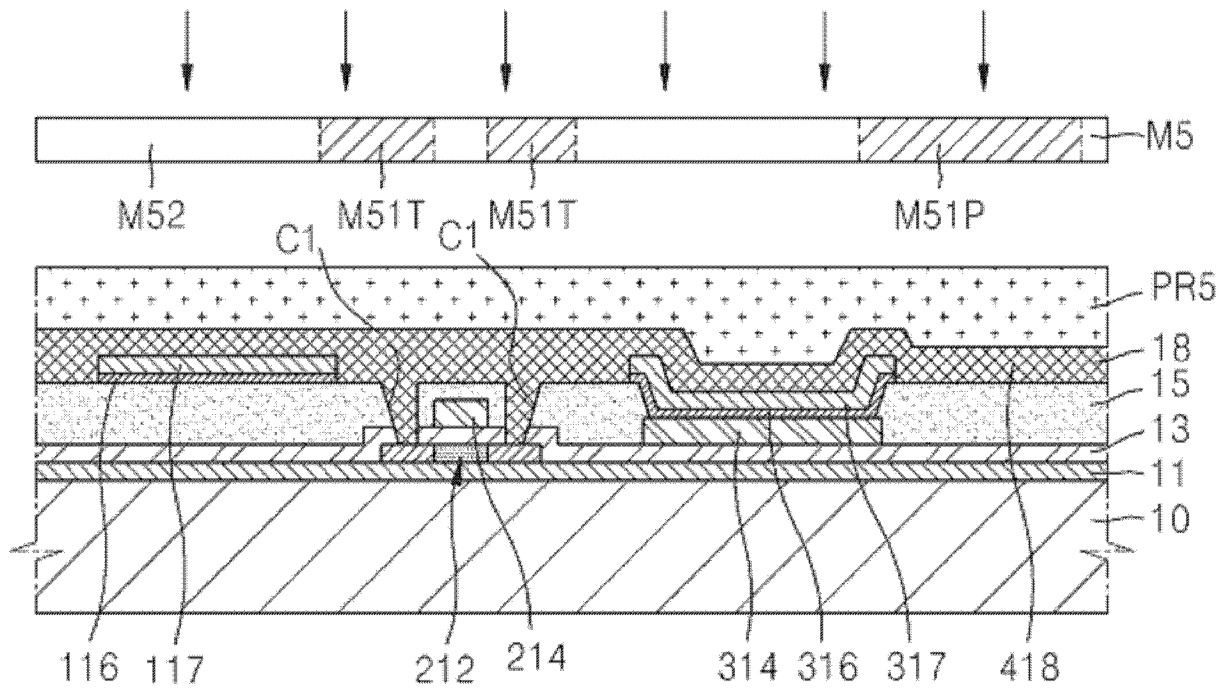


图 6A

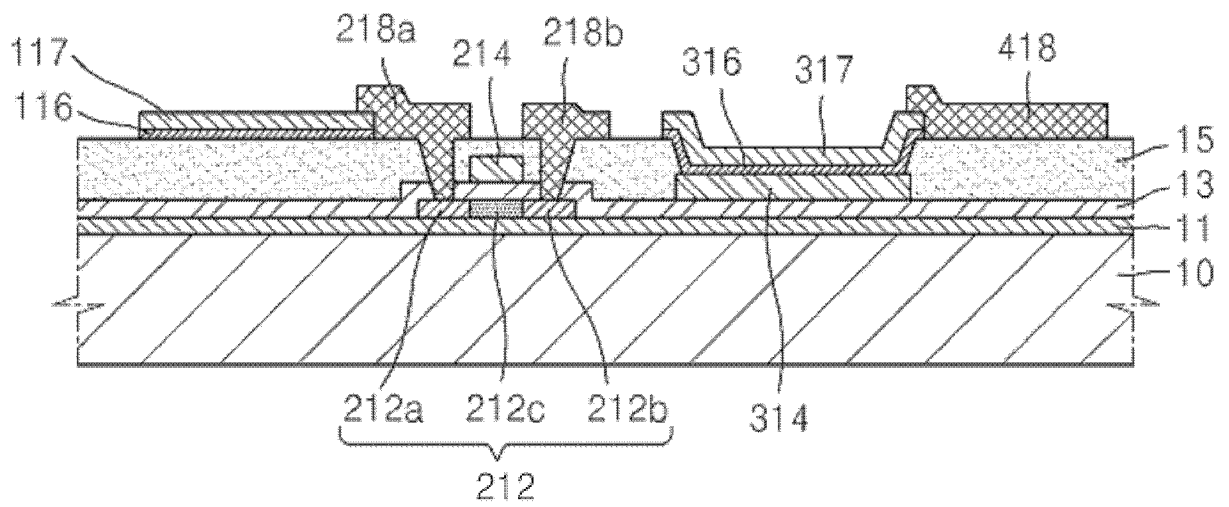


图 6B

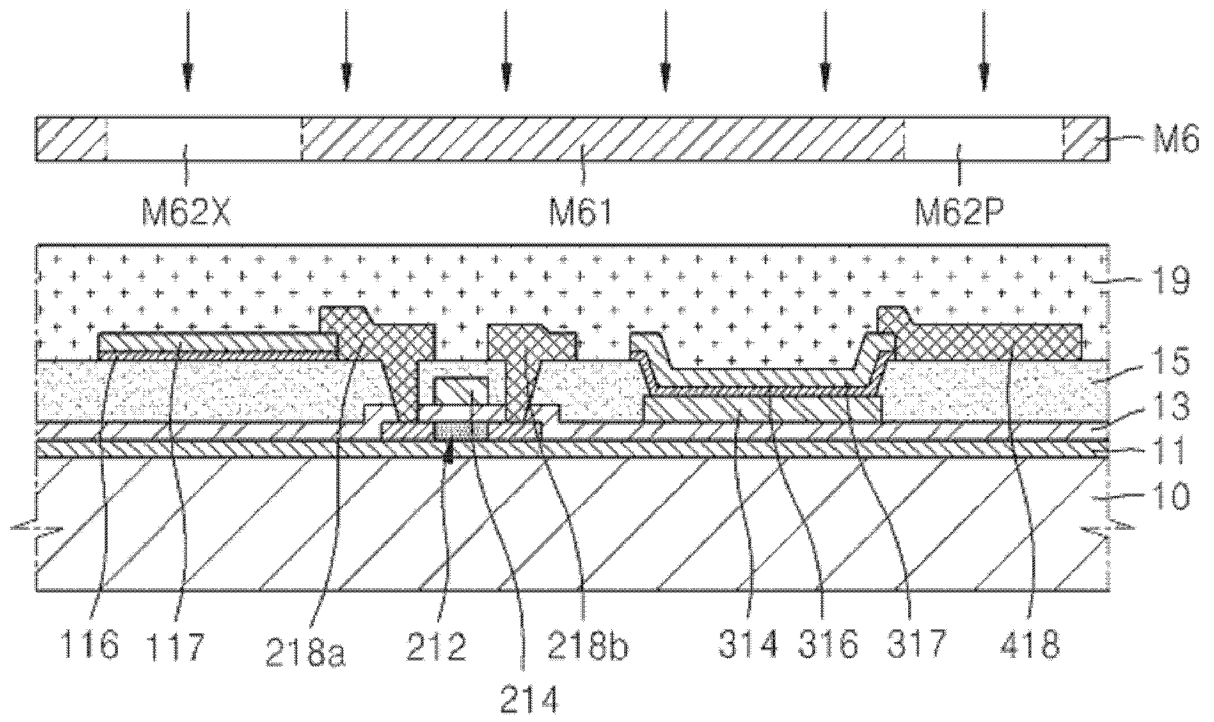


图 7A

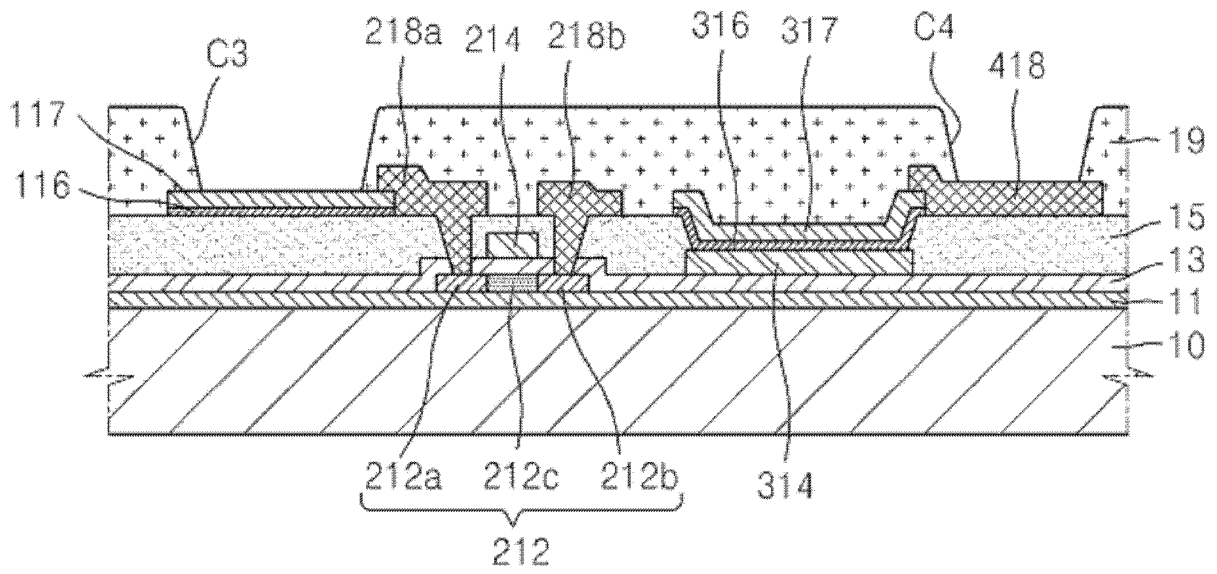


图 7B

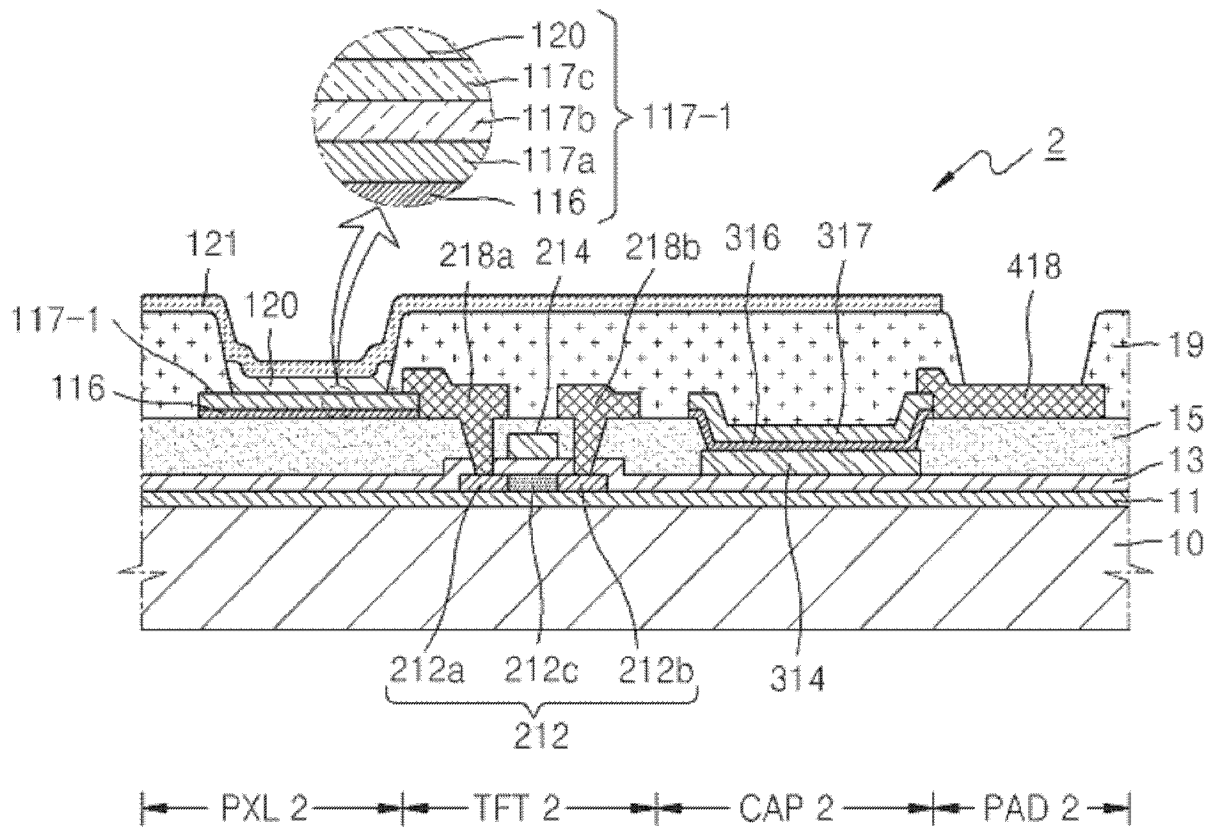


图 8

专利名称(译)	薄膜晶体管阵列基板、其制造方法以及有机发光显示设备		
公开(公告)号	CN102881695A	公开(公告)日	2013-01-16
申请号	CN201210020717.3	申请日	2012-01-30
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	李俊雨 崔宰凡 郑宽旭 吴在焕 陈圣铉 金广海 崔钟炫		
发明人	李俊雨 崔宰凡 郑宽旭 吴在焕 陈圣铉 金广海 崔钟炫		
IPC分类号	H01L27/12 H01L27/32 H01L21/84		
CPC分类号	H01L51/5215 H01L2227/323 H01L27/3265 H01L27/1288 H01L51/5265 H01L27/3276 H01L27/1255 H01L27/3248 H01L27/1237 H01L27/127 H01L29/66742		
代理人(译)	宋志强		
优先权	1020110070027 2011-07-14 KR		
其他公开文献	CN102881695B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开薄膜晶体管(TFT)阵列基板、其制造方法以及有机发光显示设备。该薄膜晶体管阵列基板包括：TFT，位于基板上，该TFT包括有源层、栅电极、源电极、漏电极、位于所述有源层和所述栅电极的第一绝缘层以及位于所述栅电极与所述源电极和漏电极之间的第二绝缘层；像素电极，位于所述第一绝缘层和所述第二绝缘层上，该像素电极连接至所述源电极和所述漏电极之一；电容器，包括与所述栅电极位于同一层上的下电极以及与所述像素电极包括相同材料的上电极；第三绝缘层，直接设置于所述第二绝缘层和所述像素电极之间以及所述下电极和所述上电极之间；以及第四绝缘层，覆盖所述源电极、所述漏电极和所述上电极并暴露所述像素电极。

