



(12) 发明专利申请

(10) 申请公布号 CN 102651195 A

(43) 申请公布日 2012. 08. 29

(21) 申请号 201110271117. X

(22) 申请日 2011. 09. 14

(71) 申请人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路 10 号

(72) 发明人 吴仲远

(74) 专利代理机构 北京天昊联合知识产权代理
有限公司 11112

代理人 罗建民 陈源

(51) Int. Cl.

G09G 3/32(2006. 01)

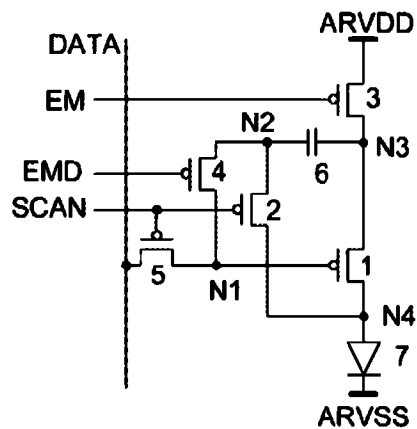
权利要求书 1 页 说明书 5 页 附图 4 页

(54) 发明名称

用于补偿发光不均匀的 OLED 像素结构及驱动方法

(57) 摘要

本发明提供了一种有机发光显示器件像素结构及其驱动方法,该像素结构包括第一至第五薄膜晶体管、电容器、和 OLED 器件,并且其中第一薄膜晶体管的宽长比被设置为能够补偿由于 OLED 器件的退化所导致的亮度损失。在每一帧图像刷新过程中针对该像素结构执行如下步骤:在预充电周期,扫描线和第一控制信号 (EM) 为低电平,第二控制信号 (EMD) 为高电平;在补偿周期,扫描线为低电平,第一控制信号 (EM) 和第二控制信号 (EMD) 为高电平;以及在发光周期,扫描线为高电平,第一控制信号 (EM) 和第二控制信号 (EMD) 为低电平。



1. 一种有机发光显示器件像素结构,包括第一至第五薄膜晶体管、电容器、和有机发光显示器件,其中第一薄膜晶体管的漏极通过有机发光显示器件连接至背板的负电平,第一薄膜晶体管的源极连接至第三薄膜晶体管的漏极,第三薄膜晶体管的源极连接至背板的正电平,电容器的一端连接至第一与第三薄膜晶体管之间,电容器的另一端连接至第二薄膜晶体管以及第四薄膜晶体管的源极,第二薄膜晶体管的漏极连接至第一薄膜晶体管的漏极和有机发光显示器件,第四薄膜晶体管的漏极连接至第五薄膜晶体管的漏极与第一薄膜晶体管的栅极,其中第五薄膜晶体管的源极连接至数据线,第五和第二薄膜晶体管的栅极连接至扫描线,第一控制信号(EM)提供至第三薄膜晶体管的栅极,第二控制信号(EMD)提供至第四薄膜晶体管的栅极。

2. 根据权利要求1的像素结构,其中在预充电周期内,扫描线上的行扫描电压和第一控制信号为低电平,第二控制信号为高电平,数据电压通过第五薄膜晶体管传输到第一薄膜晶体管的栅极上,第四薄膜晶体管断开,第一、第二、第三以及第五薄膜晶体管导通。

3. 根据权利要求2的像素结构,其中在补偿周期内,扫描线上的行扫描电压为低电平,第一控制信号和第二控制信号为高电平,数据电压通过第五薄膜晶体管传输到第一薄膜晶体管的栅极上,第三和第四薄膜晶体管断开,第一、第二、和第五薄膜晶体管导通。

4. 根据权利要求3的像素结构,其中在发光周期内,扫描线上的行扫描电压为高电平,第一控制信号和第二控制信号为低电平,第二和第五薄膜晶体管断开,第一、第三、和第四薄膜晶体管导通。

5. 根据权利要求1的像素结构,其中在预充电周期和补偿周期内,所述数据线上的信号(DATA)为实际数据电压。

6. 根据权利要求1至5任一项的像素结构,其中所述第一至第五薄膜晶体管为低温多晶硅薄膜晶体管。

7. 根据权利要求1的像素结构,其中第一薄膜晶体管的宽长比被设置为能够补偿由于有机发光显示器件的退化所导致的亮度损失。

8. 用于有机发光显示器件像素结构的驱动方法,

其中所述驱动方法在每一帧图像刷新过程中执行如下步骤:

在预充电周期,扫描线和第一控制信号(EM)为低电平,第二控制信号(EMD)为高电平,使得第四薄膜晶体管断开,第一、第二、第三以及第五薄膜晶体管导通;

在补偿周期,扫描线为低电平,第一控制信号(EM)和第二控制信号(EMD)为高电平,使得第三和第四薄膜晶体管断开,第一、第二、和第五薄膜晶体管导通;以及

在发光周期,扫描线为高电平,第一控制信号(EM)和第二控制信号(EMD)为低电平,使得第二和第五薄膜晶体管断开,第一、第三、和第四薄膜晶体管导通。

用于补偿发光不均匀的 OLED 像素结构及驱动方法

技术领域

[0001] 本发明涉及一种有机发光显示器件像素结构,其能够对 OLED 器件的退化、TFT 驱动管的阈值电压非均匀性、以及背板电源的压降 (IRdrop) 所导致的发光不均匀进行补偿。本发明还涉及用于驱动上述像素结构的方法。

背景技术

[0002] 有机发光显示二极管 (OLED) 作为一种电流型发光器件已越来越多地被应用于高性能显示中。随着显示尺寸的增大,传统的无源矩阵有机发光显示器件 (Passive Matrix OLED) 需要更短的单个像素的驱动时间,因而需要增大瞬态电流,增加功耗。同时大电流的应用会造成 ITO 线上压降过大,并使 OLED 工作电压过高,进而降低其效率。而有源矩阵有机发光显示器件 (Active Matrix OLED) 通过开关管逐行扫描输入 OLED 电流,可以很好地解决这些问题。

[0003] 在 AMOLED 背板设计中,主要需要解决的问题是像素和像素之间的亮度非均匀性。

[0004] 首先,AMOLED 多采用低温多晶硅薄膜晶体管 (LTPS TFT) 构建像素电路为 OLED 器件提供相应的电流。与一般的非晶硅薄膜晶体管 (amorphous-Si TFT) 相比, LTPS TFT 具有更高的迁移率和更稳定的特性,更适合应用于 AMOLED 显示中。但是由于晶化工艺的局限性,在大面积玻璃基板上制作的 LTPS TFT,常常在诸如阈值电压、迁移率等电学参数上具有非均匀性,这种非均匀性会转化为 OLED 显示器件的电流差异和亮度差异,并被人眼所感知,即云纹现象 (mura)。

[0005] 第二,在大尺寸显示应用中,由于背板电源线存在一定电阻,且所有像素的驱动电流都由 ARVDD 提供,因此在背板中靠近 ARVDD 电源供电位置区域的电源电压相比较离供电位置较远区域的电源电压要高,这种现象被称为电阻压降 (IR Drop)。由于 ARVDD 的电压与电流相关,IR Drop 也会造成不同区域的电流差异,进而在显示时产生 mura。

[0006] 第三, OLED 器件在蒸镀时由于膜厚不均也会造成电学性能的非均匀性。此外,在长时间工作后,其内部电学性能的退化会造成阈值电压升高,发光效率较低,亮度下降。如图 6(a) 所示, OLED 器件随着使用时间的增加,亮度将逐渐降低,而阈值电压会逐渐升高。

[0007] 如何补偿 OLED 器件的退化目前已成为一个重要课题, OLED 退化会造成在长时间显示固定画面的区域出现图像残影 (Image Sticking),影响显示效果。

[0008] 如图 6b、图 6c 所示, OLED 阈值电压的升高与亮度损失基本呈线性关系,而 OLED 电流与亮度的关系也是线性关系,在补偿 OLED 退化时,可以通过使 OLED 阈值电压增大时,驱动电流线性增加,从而补偿亮度损失。

[0009] AMOLED 按照驱动类型可以划分为三大类:数字式、电流式和电压式。其中数字式驱动方法通过将 TFT 作为开关控制驱动时间的方式实现灰阶,无需补偿非均匀性,但是其工作频率随显示尺寸增大而成倍上升,导致很大的功耗,并在一定范围内达到设计的物理极限,因此不适合大尺寸显示应用。电流式驱动法通过直接提供大小不同的电流给驱动管的方式实现灰阶,它可以较好地补偿 TFT 非均匀性及 IRDrop,但是在写入低灰阶信号时,小

电流对数据线上较大的寄生电容充电会造成写入时间过长,这一问题在大尺寸显示中尤其严重并且难以克服。电压式驱动方法与传统 AMLCD 驱动方法类似,由驱动 IC 提供一个表示灰阶的电压信号,该电压信号会在像素电路内部被转化为驱动管的电流信号,从而驱动 OLED 实现亮度灰阶,这种方法具有驱动速度快,实现简单的优点,适合驱动大尺寸面板,被业界广泛采用,但是需要设计额外的 TFT 和电容器件来补偿 TFT 非均匀性及 IR Drop。

[0010] 图 7 为最传统的采用 2 个 TFT 晶体管,1 个电容组成的电压驱动型像素电路结构 (2T1C)。其中开关管 T2 将数据线上的电压传输到驱动管 T1 的栅极,驱动管将这个数据电压转化为相应的电流供给 OLED 器件,在正常工作时,驱动管 T1 应处于饱和区,在一行的扫描时间内提供恒定电流。如下式 (1) 所示,驱动电流可表示为:

$$[0011] \quad I_{OLED} = \frac{1}{2} \mu_p \cdot C_{ox} \cdot \frac{W}{L} \cdot (V_{data} - ARVDD - V_{TH})^2 \quad (1)$$

[0012] 其中 μ_p 为载流子迁移率, C_{ox} 为栅氧化层电容, W/L 为晶体管宽长比, V_{data} 为数据电压, $ARVDD$ 为 AMOLED 背板电源,为所有像素单元共享, V_{TH} 为晶体管的阈值电压。由上式可知,如果不同像素单元之间的 V_{TH} 不同,则电流存在差异。且随着 OLED 器件的退化,即使提供恒定的电流, OLED 的发光亮度也会降低。

[0013] 文献 [1] 公开了一种能够补偿 V_{TH} 均匀性和 IR drop 的像素结构及控制时序,如图 8 所示。图 8 中的结构可以补偿 V_{TH} 非均匀性、IR drop 及 OLED 退化的影响,但是由于它是电流型驱动,不适合大尺寸面板的应用。

[0014] 可见,现有技术中尚未提出能够解决前述技术问题的有效手段,即如何对 OLED 器件的退化、TFT 驱动管的阈值电压非均匀性、以及背板电源的压降 (IR drop) 所导致的发光不均匀进行补偿。

[0015] 参考文献

[0016] [1] "Current programming pixel circuit and data-driver design for active-matrix organic light-emitting diodes" Journal of the Society for Information Display 12(2004)227

发明内容

[0017] 本发明提供一种改进的像素结构,该像素结构使得流过所述 OLED 器件的驱动电流与膜晶体管的阈值电压和背板电源无关。由此消除了 TFT 驱动管的阈值电压非均匀性、以及背板电源的压降 (IR drop) 所导致的发光不均匀的问题。

[0018] 根据本发明的像素结构包括第一至第五薄膜晶体管、电容器、和 OLED 器件,其中第一薄膜晶体管的漏极通过 OLED 器件连接至负电源,第一薄膜晶体管的源极连接至第三薄膜晶体管的漏极,第三薄膜晶体管的源极连接至正电源,电容器的一端连接至第一与第三薄膜晶体管之间的第三节点 N3 处,电容器的另一端在第二节点 N2 处连接至第二薄膜晶体管以及第四薄膜晶体管的源极,第二薄膜晶体管的漏极连接至第一薄膜晶体管与 OLED 器件之间的第四节点 N4 处,第四薄膜晶体管的漏极在第一节点 N1 处连接至第五薄膜晶体管的漏极与第一薄膜晶体管的栅极,其中第五薄膜晶体管的源极连接至数据线,第五和第二薄膜晶体管的栅极连接至扫描线,第一控制信号 (EM) 提供至第三薄膜晶体管的栅极,第二控制信号 (EMD) 提供至第四薄膜晶体管的栅极。

[0019] 根据本发明的像素结构,其中在预充电周期内,扫描线上的行扫描电压和第一控制信号为低电平,第二控制信号为高电平,数据电压通过第五薄膜晶体管传输到第一薄膜晶体管的栅极上,第四薄膜晶体管断开,第一、第二、第三以及第五薄膜晶体管导通;在补偿周期内,扫描线上的行扫描电压为低电平,第一控制信号和第二控制信号为高电平,数据电压通过第五薄膜晶体管传输到第一薄膜晶体管的栅极上,第三和第四薄膜晶体管断开,第一、第二、和第五薄膜晶体管导通;以及在发光周期内,扫描线上的行扫描电压为高电平,第一控制信号和第二控制信号为低电平,第二和第五薄膜晶体管断开,第一、第三、和第四薄膜晶体管导通。在预充电周期和补偿周期内,所述数据线上的信号(DATA)为实际数据电压。

[0020] 根据本发明的像素结构,其中第一至第五薄膜晶体管为低温多晶硅薄膜晶体管。

[0021] 根据本发明的像素结构,其中驱动薄膜晶体管的宽长比被设置为能够补偿由于 OLED 器件的退化所导致的亮度损失。

[0022] 本发明还提供了用于上述像素结构的驱动方法,其中在每一帧图像刷新过程中针对所述像素结构执行如下步骤:在预充电周期,扫描线和第一控制信号(EM)为低电平,第二控制信号(EMD)为高电平,使得第四薄膜晶体管断开,第一、第二、第三以及第五薄膜晶体管导通;在补偿周期,扫描线为低电平,第一控制信号(EM)和第二控制信号(EMD)为高电平,使得第三和第四薄膜晶体管断开,第一、第二、和第五薄膜晶体管导通;以及在发光周期,扫描线为高电平,第一控制信号(EM)和第二控制信号(EMD)为低电平,使得第二和第五薄膜晶体管断开,第一、第三、和第四薄膜晶体管导通。

[0023] 通过上述改进的 AMOLED 像素结构以及驱动方法,能够有效地补偿 OLED 器件的退化以及 TFT 驱动管的阈值电压非均匀性、背板电源的压降,从而改善显示效果和功耗。

附图说明

[0024] 下面将参照附图对本发明的实施例进行详细说明,附图中:

[0025] 图 1a 示出了本发明的像素结构;

[0026] 图 1b 示出了图 1a 所示像素结构的控制时序;

[0027] 图 2a 至图 2c 示出了图 1 的像素结构在三个不同周期内的电路状态;

[0028] 图 3 示出了针对薄膜晶体管驱动管的阈值电压的均匀性补偿模拟的曲线图;

[0029] 图 4 示出了针对背板电源压降的补偿模拟的曲线图;

[0030] 图 5 示出了针对 OLED 器件退化的补偿模拟的曲线图;

[0031] 图 6 示出了 OLED 器件的亮度与阈值电压随着使用时间增大的变化曲线图;

[0032] 图 7 示出了传统的像素结构的电路图;

[0033] 图 8 示出了参考文献 1 中的像素补偿电路图以及控制时序图。

具体实施方式

[0034] 如图 1(a) 所示,该像素电路结构由 P 型 TFT 晶体管 1 至 5,电容 6 和 OLED 7 构成,ARVDD 和 ARVSS 分别为背板直流正、负电平,DATA 为数据电压信号,SCAN 为行扫描电压信号,EM、EMD 为控制信号,同一行的像素单元共用 SCAN 和 EM、EMD 控制信号,同一列的像素单元共用 DATA 数据电压信号。在根据本发明的像素电路结构中,第一薄膜晶体管 1 的漏极通

过 OLED 器件连接至背板的负电平,第一薄膜晶体管 1 的源极连接至第三薄膜晶体管 3 的漏极,第三薄膜晶体管 3 的源极连接至背板的正电平,电容器 6 的一端连接至第一薄膜晶体管 1 与第三薄膜晶体管 3 之间 (N3),电容器 6 的另一端连接至第二薄膜晶体管 2 以及第四薄膜晶体管 4 的源极 (N2),第二薄膜晶体管 2 的漏极连接至第一薄膜晶体管 1 的漏极和 OLED 器件 7 (N4),第四薄膜晶体管 4 的漏极连接至第五薄膜晶体管 5 的漏极与第一薄膜晶体管 1 的栅极 (N1),其中第五薄膜晶体管 5 的源极连接至数据线,第五薄膜晶体管 5 和第二薄膜晶体管 2 的栅极连接至扫描线,第一控制信号 (EM) 提供至第三薄膜晶体管的栅极,第二控制信号 (EMD) 提供至第四薄膜晶体管的栅极。

[0035] 该像素电路工作过程分为 3 个阶段,预充电、补偿和发光,其控制信号时序如图 1(b) 所示。

[0036] 如图 2(a) 所示,第 1 阶段为预充电阶段。在这个阶段,SCAN、EM 为低电平,EMD 为高电平,DATA 为实际数据电压。此时晶体管 4 关断,晶体管 1、2、3、5 导通。数据电压通过晶体管 5 传输到晶体管 1 的栅极上的第一节点 N1;第三节点 N3 通过晶体管 3 与 ARVDD 连接,其电位为 ARVDD;第四节点 N4 处的电压为 ARVSS 加上 OLED 驱动电压。由于晶体管 2 导通,此时电容 6 相当于连接在第三节点 N3 和第四节点 N4 之间。预充电的作用是使第三节点 N3 预先达到一个高电位,使得在第 2 阶段补偿过程中,晶体管 1 能够建立正确的初始电压。

[0037] 第 2 阶段为补偿阶段,如图 2(b) 所示。在这个阶段,SCAN 为低电平,EM、EMD 为高电平,Vdata 为实际数据电压。此时晶体管 3、4 关断,晶体管 1、2、5、6 导通。数据电压通过晶体管 5 传输到晶体管 1 的栅极上的第一节点 N1。由于在 EM 变为高电平之前,第三节点 N3 通过晶体管 3 与 ARVDD 连接,因此第三节点 N3 在晶体管 3 瞬间关断时的初始电压为高电平 ARVDD。晶体管 3 关断后,第三节点 N3 浮空,而晶体管 1 导通,第三节点 N3 向 ARVSS 放电,因此第三节点 N3 电位会逐渐下降,直至晶体管 1 处于临界关断区,此时第三节点 N3 电压为 $V_{DATA}-V_{TH}$,其中 V_{TH} 为晶体管 1 的阈值电压。在这一过程中,流过晶体管 1 和 OLED 的电流越来越小,第四节点 N4 的电位也随之减小,直到晶体管 1 关断,电流为零,此时第四节点 N4 电压为 V_{OLED_0} ,即 OLED 7 的阈值电压。这样在电容 6 上就储存了 $(V_{DATA}-V_{TH}-V_{OLED_0}) \cdot C$ 的电荷。

[0038] 第 3 阶段为发光阶段,如图 2(c) 所示。在这个阶段,SCAN 为高电平,EM、EMD 为低电平。此时晶体管 2、5 关断,晶体管 1、3、4 导通。第三节点 N3 通过晶体管 3 与 ARVDD 连接,其电位变为 ARVDD,由于晶体管 5 关断,第一节点 N1 处无直流通路,因此该点的电荷总量相较于阶段 2 应保持不变,如下式 (2)。

$$[0039] \quad (V_{DATA}-V_{TH}-V_{OLED_0}) \cdot C = (ARVDD-V_{N1}) \cdot C \quad (2)$$

$$[0040] \quad \text{计算得, } V_{N1} = ARVDD-V_{DATA}+V_{TH}+V_{OLED_0} \quad (3)$$

[0041] 此时流过晶体管 1 的电流为

$$[0042] \quad I_{OLED} = \frac{1}{2} \cdot \mu_p \cdot Cox \cdot \frac{W}{L} \cdot (ARVDD-V_{DATA}+V_{TH}+V_{OLED_0}-ARVDD-V_{TH})^2 \quad (4)$$

$$[0043] \quad = \frac{1}{2} \cdot \mu_p \cdot Cox \cdot \frac{W}{L} \cdot [V_{OLED_0}-V_{DATA}]^2$$

[0044] 由上式 (4) 可知,其电流与阈值电压和 ARVDD 无关,因此基本消除了阈值电压非均匀性以及 IR Drop 的影响。图 3 所示为补偿阈值电压非均匀性的模拟结果,对于未带补偿

的传统结构,当阈值电压漂移 $\pm 0.6\text{V}$ 时,其电流最大漂移可能达到 1.8 倍以上,而在本发明的结构中,电流波动小于 3%。图 4 所示为补偿 IR Drop 的模拟结果,对于未带补偿的传统结构,当 ARVDD 压降漂移 $\pm 0.5\text{V}$,其电流做大漂移 81%,而在本发明的结构中,电流波动小于 3.4%。

[0045] 同时, I_{oled} 电流与 OLED 阈值电压 V_{oled_0} 相关,可以补偿 OLED 退化带来的亮度损失。当 OLED 器件退化时, V_{oled_0} 会逐渐增大,发光效率会降低,需要第一薄膜晶体管(驱动管)1 提供更大的电流保持相同的亮度。而应用中如果使 $V_{data} < 0$ 且 $V_{data} < V_{oled_0}$,则随着 V_{oled_0} 的增大, $|V_{data} - V_{oled_0}|$ 会随之增大,使 I_{oled} 增加,以补偿 OLED 的亮度损失。

[0046] 由 Taylor 级数展开可知,如果阈值电压发生漂移,则漂移后的阈值电压可表示为 $V'_{oled_0} = V_{oled_0} + \Delta V_{oled_0}$,则 I_{oled} 相对于 ΔV_{oled_0} 的一阶近似展开式为:

$$[0047] \quad I_{oled} = \frac{1}{2} \cdot \mu_p \cdot Cox \cdot \frac{W}{L} \cdot [V_{oled_0} - V_{DATA}]^2 + \mu_p \cdot Cox \cdot \frac{W}{L} \cdot [V_{oled_0} - V_{DATA}] \cdot \Delta V_{oled_0} \quad (5)$$

[0048] I_{oled} 与 ΔV_{oled_0} 呈线性关系,设计时可根据 OLED 退化测量结果,通过设置第一薄膜晶体管 1 的宽长比来调节 I_{oled} 曲线的斜率,使之与亮度 $-\Delta V_{oled_0}$ 曲线互补,恰好补偿 OLED 退化带来的亮度损失。图 5 所示为补偿 OLED 退化的模拟结果,对于未带补偿的传统结构,当 OLED 阈值电压漂移 $0 \sim 0.8\text{V}$ 时,其电流有缓慢减小的趋势,这会加剧显示亮度的下降,而在本发明的结构中,电流随着 OLED 阈值电压增大同步线性增加,可有效补偿 OLED 亮度损失。调节第一薄膜晶体管 1 的宽长比可以控制增加电流的速度和范围。

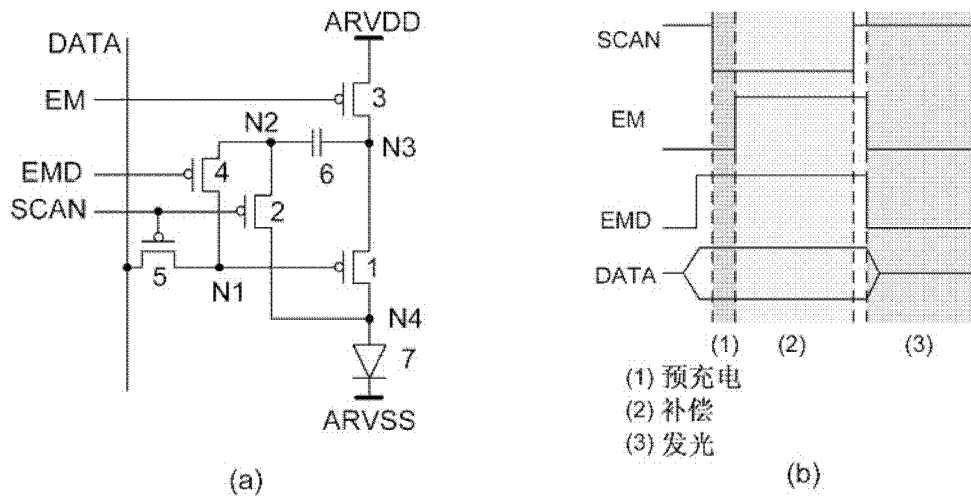


图 1

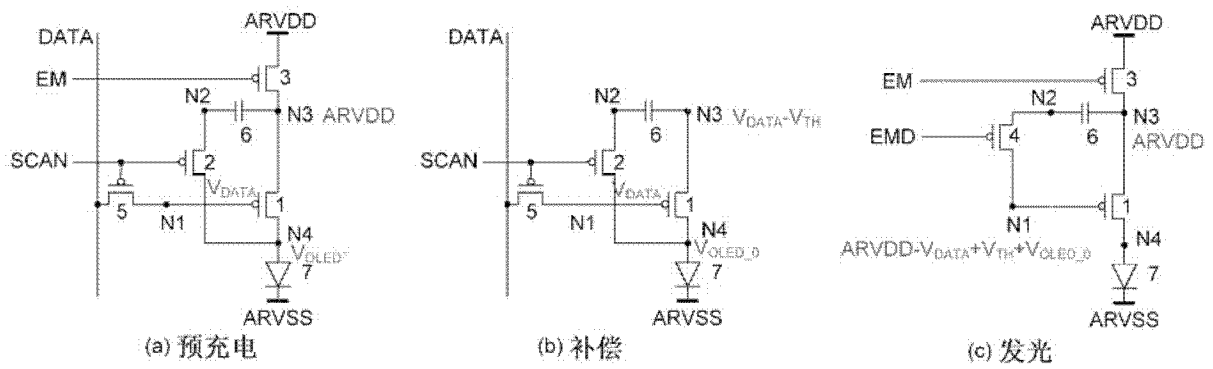


图 2

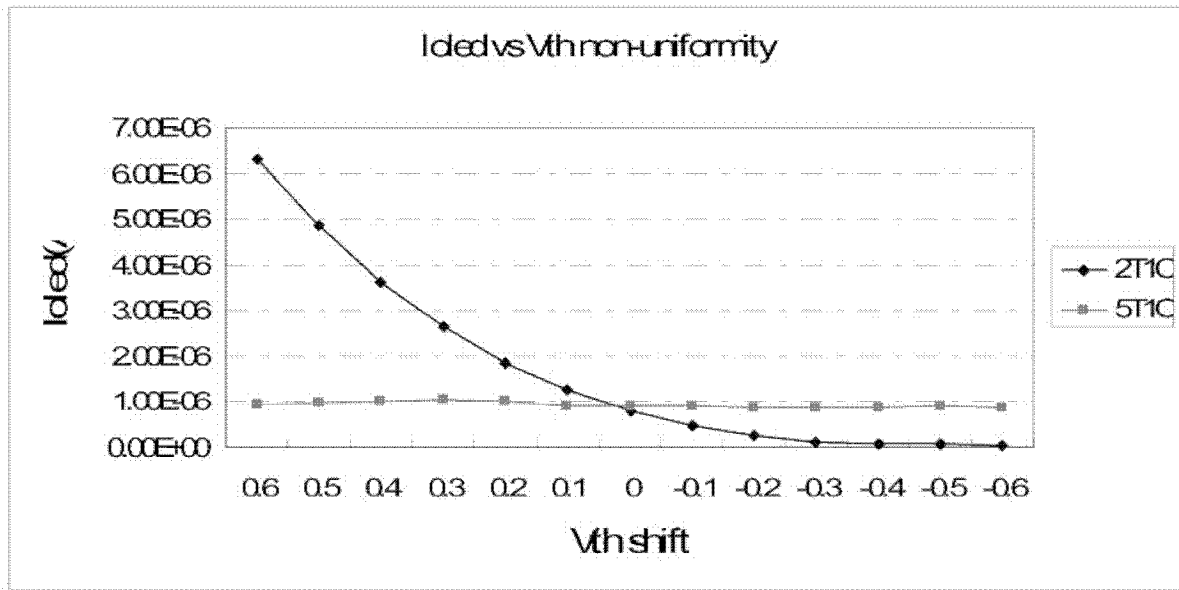


图 3

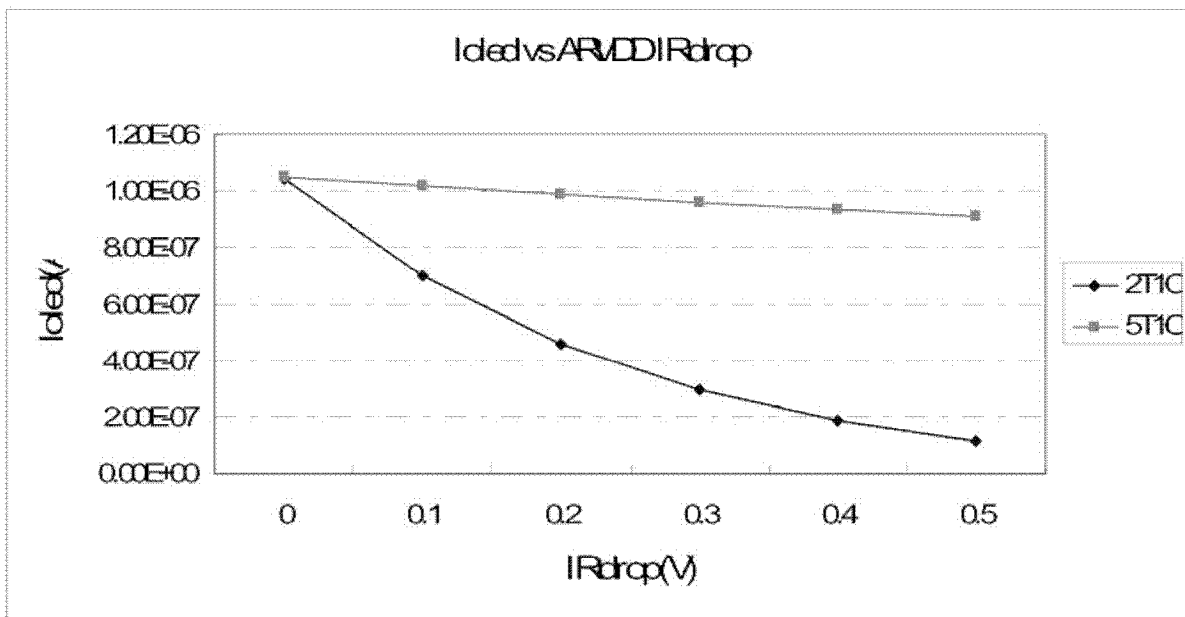


图 4

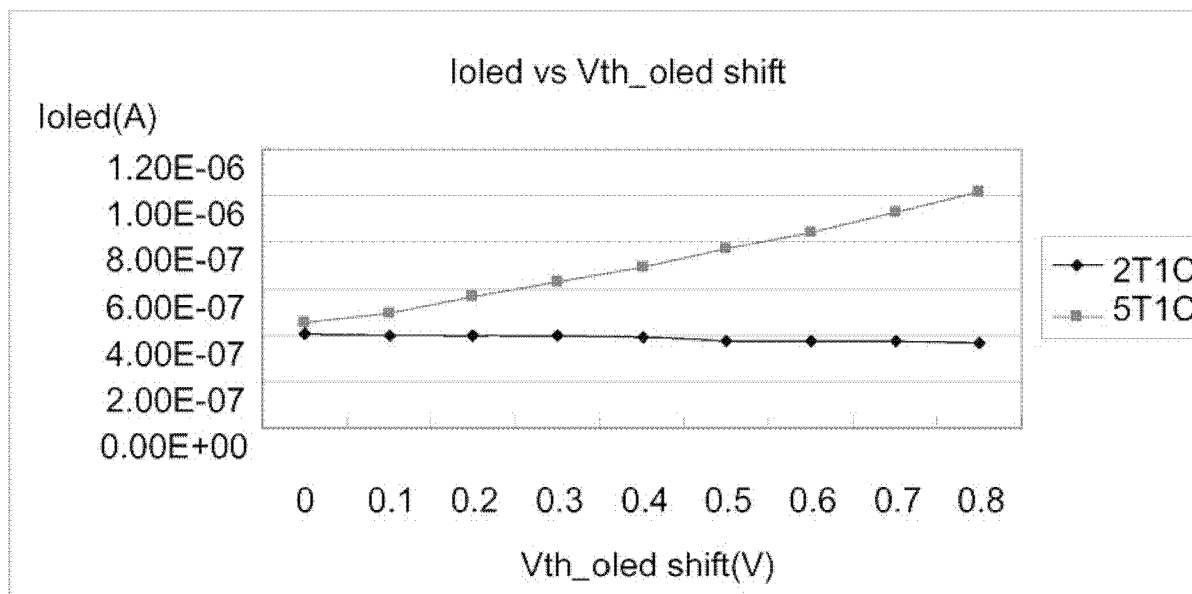


图 5

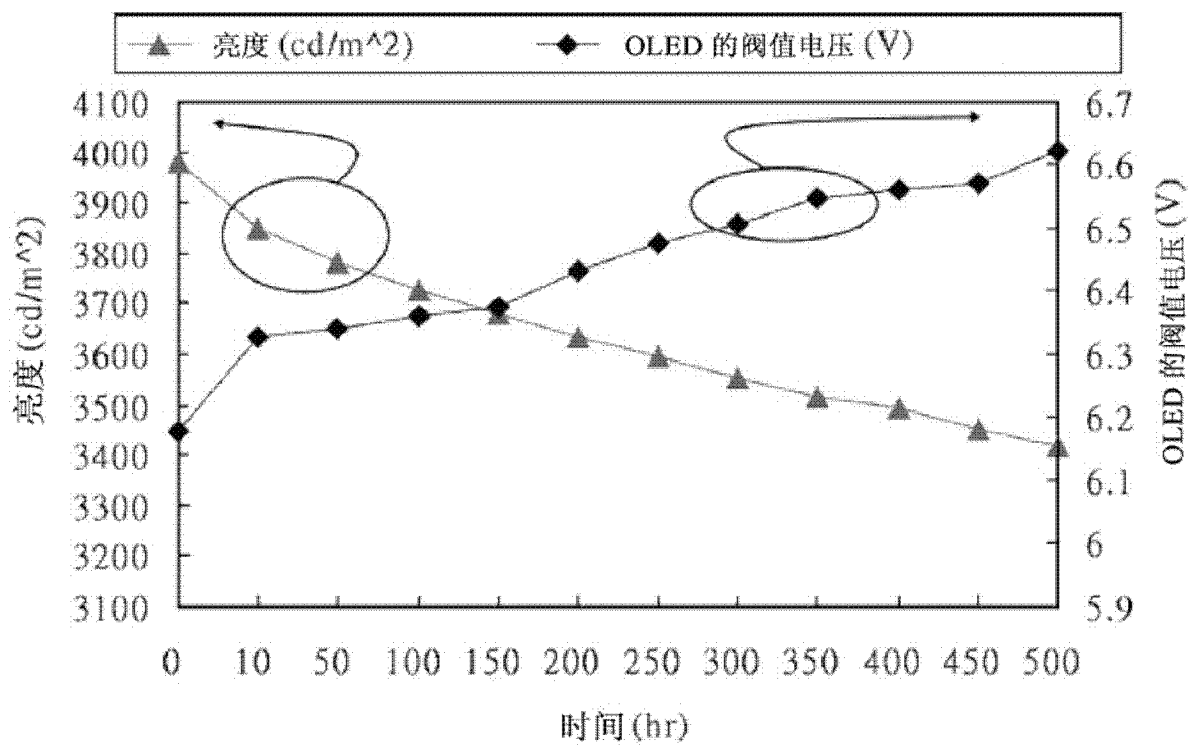


图 6(a)

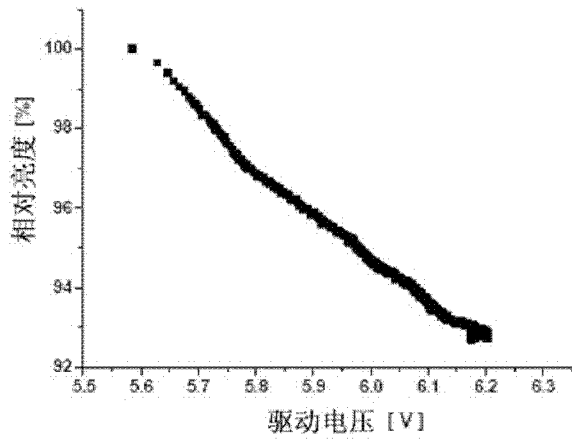


图 6(b)

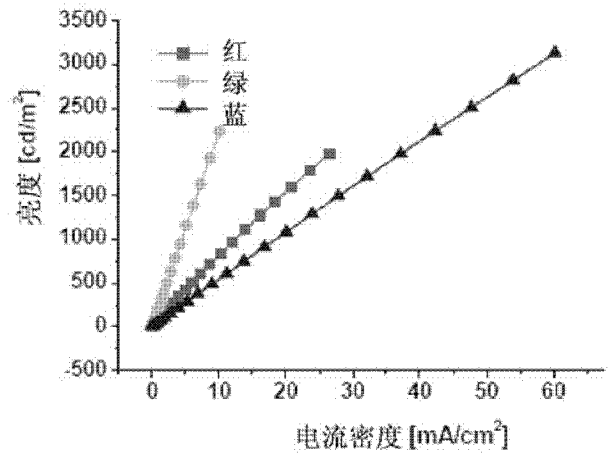


图 6(c)

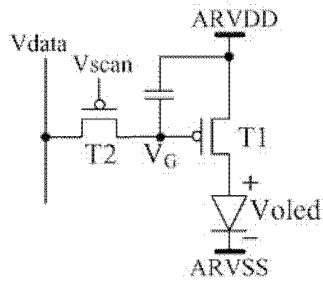
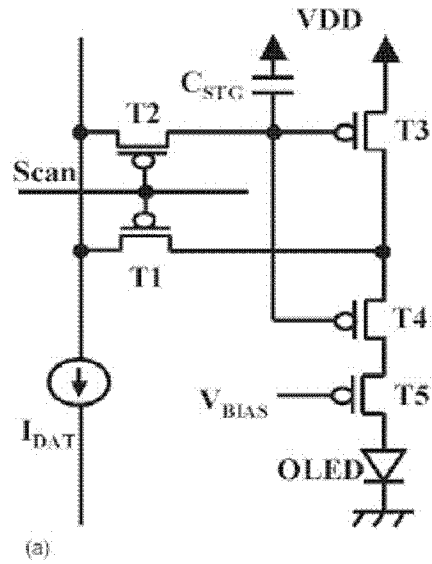
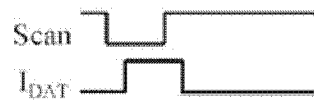


图 7



(a)



(b)

图 8

专利名称(译)	用于补偿发光不均匀的OLED像素结构及驱动方法		
公开(公告)号	CN102651195A	公开(公告)日	2012-08-29
申请号	CN201110271117.X	申请日	2011-09-14
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	吴仲远		
发明人	吴仲远		
IPC分类号	G09G3/32		
CPC分类号	G09G3/02 G09G3/3233 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2300/0866 G09G2320/0223 G09G2320/043		
代理人(译)	罗建民 陈源		
其他公开文献	CN102651195B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种有机发光显示器件像素结构及其驱动方法，该像素结构包括第一至第五薄膜晶体管、电容器、和OLED器件，并且其中第一薄膜晶体管的宽长比被设置为能够补偿由于OLED器件的退化所导致的亮度损失。在每一帧图像刷新过程中针对该像素结构执行如下步骤：在预充电周期，扫描线和第一控制信号(EM)为低电平，第二控制信号(EMD)为高电平；在补偿周期，扫描线为低电平，第一控制信号(EM)和第二控制信号(EMD)为高电平；以及在发光周期，扫描线为高电平，第一控制信号(EM)和第二控制信号(EMD)为低电平。

