



## (12) 发明专利

(10) 授权公告号 CN 1822385 B

(45) 授权公告日 2013.02.06

(21) 申请号 200610067345.4

(22) 申请日 2006.01.28

(30) 优先权数据

2005-024631 2005.01.31 JP

(73) 专利权人 株式会社半导体能源研究所

地址 日本神奈川县

(72) 发明人 木村肇

(74) 专利代理机构 中国专利代理(香港)有限公司

司 72001

代理人 张雪梅 梁永

(51) Int. Cl.

H01L 27/32(2006.01)

H01L 27/15(2006.01)

H01L 23/482(2006.01)

H01L 23/522(2006.01)

H05B 33/26(2006.01)

H05B 33/12(2006.01)

(56) 对比文件

US 2002/0131010 A1, 2002.09.19, 全文.

US 2003/0042482 A1, 2003.03.06, 全文.

CN 1338655 A, 2002.03.06, 说明书第13页第28行至16页第6行、图3.

CN 1300105 A, 2001.06.20, 说明书第4页第29行至第10页第23行、图2, 3A.

审查员 周江

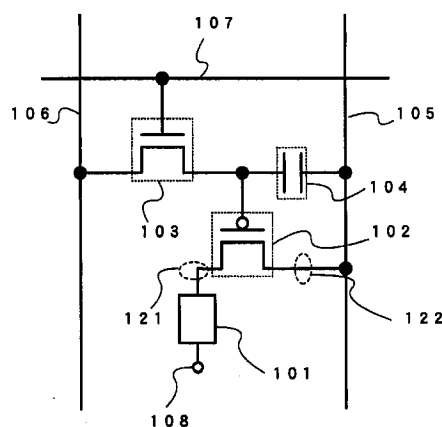
权利要求书 2 页 说明书 34 页 附图 40 页

(54) 发明名称

显示装置及含有其的电子设备

(57) 摘要

显示装置考虑到减小 EL 薄膜的厚度可能会引起阳极和阴极之间发生短路和晶体管出现故障, 本发明提供一种显示装置, 该装置具有: 包括电极和电致发光层的发光元件; 电连接到发光元件的电极的导线; 包括具有源极、漏极和沟道形成区的有源层的晶体管; 和电连接到晶体管的源极和漏极之一的电源线, 其中该导线电连接到晶体管的源极和漏极中的另一个, 在该电极电连接到该导线的部分附近的该电极的宽度比其它部分中的该电极的宽度窄。



1. 一种显示装置,包括多个像素,所述多个像素中的每一个像素包括:  
包括像素电极和电致发光层的发光元件;  
电连接到所述发光元件的像素电极的导线;  
包括有源层的晶体管,该有源层具有源极区、漏极区和沟道形成区;  
电连接到所述有源层的源极区和漏极区之一的电源线;和  
栅线,  
其中该导线电连接到所述有源层的源极区和漏极区中的另一个,  
其中在该像素电极电连接到该导线的部分附近的该像素电极的部分的宽度比其它部分中的该像素电极的宽度窄,  
其中所述显示装置包括有缺陷像素,  
其中该像素电极的电连接到所述有缺陷像素中的所述导线的部分附近的该像素电极的部分被切断,  
其中所述栅线在交叠区域与所述电源线交叠,它们之间具有绝缘膜,并且  
其中在所述交叠区域的一部分使所述栅线与所述电源线短路。
2. 如权利要求 1 所述的显示装置,其中该像素电极的该部分的宽度减小到  $3\mu\text{m}$  或更窄。
3. 一种显示装置,包括多个像素,所述多个像素中的每一个像素包括:  
包括像素电极和电致发光层的发光元件;  
电连接到所述发光元件的像素电极的导线;  
包括有源层的晶体管,所述有源层具有源极区、漏极区和沟道形成区;  
电连接到所述有源层的源极区和漏极区之一的电源线;和  
栅线,  
其中该导线电连接到所述有源层的源极区和漏极区中的另一个,  
其中至少位于该像素电极电连接到该导线的部分和该导线电连接到所述有源层的源极区和漏极区中的另一个的部分之间的该导线的部分的宽度比其它部分中该导线宽度窄,  
其中所述显示装置包括有缺陷像素,  
其中所述像素电极电连接到所述导线的部分和所述导线电连接到所述有缺陷像素中的有源层的源极区和漏极区中的另一个的部分之间的所述导线的部分被切断,  
其中所述栅线在交叠区域与所述电源线交叠,它们之间具有绝缘膜,并且  
其中在所述交叠区域的一部分使所述栅线与所述电源线短路。
4. 如权利要求 3 所述的显示装置,其中该导线的该部分的宽度减小到  $3\mu\text{m}$  或更窄。
5. 一种显示装置,包括多个像素,所述多个像素中的每一个像素包括:  
包括像素电极和电致发光层的发光元件;  
电连接到所述发光元件的像素电极的导线;  
包括有源层的晶体管,所述有源层具有源极区、漏极区和沟道形成区;  
电连接到所述有源层的源极区和漏极区之一的电源线;  
栅线,  
其中该导线电连接到所述有源层的源极区和漏极区中的另一个,  
其中在所述电源线电连接到所述有源层的源极区和漏极区之一的部分附近的该电源

线的部分的宽度比其它部分中的该电源线的宽度窄，

其中所述显示装置包括有缺陷像素，

其中所述电源线电连接到所述有缺陷像素中的晶体管的源极区和漏极区中之一的部分附近的所述电源线的部分被切断，

其中所述栅线在交叠区域与所述电源线交叠，它们之间具有绝缘膜，并且

其中在所述交叠区域的一部分使所述栅线与所述电源线短路。

6. 如权利要求 5 所述的显示装置，其中该电源线的该部分的宽度减小到  $3\mu\text{m}$  或更窄。

7. 一种显示装置，包括多个像素，所述多个像素中的每一个像素包括：

包括像素电极和电致发光层的发光元件；

电连接到所述发光元件的像素电极的导线；

包括有源层的晶体管，所述有源层具有源极区、漏极区和沟道形成区；

电连接到所述有源层的源极区和漏极区之一的电源线；和

栅线，

其中该导线电连接到所述有源层的源极区和漏极区中的另一个，

其中所述有源层与所述导线、所述栅线和所述电源线部分地交叠，

其中在所述有源层不与所述导线、所述栅线和所述电源线交叠的部分中的该有源层的部分的宽度比其它部分中该有源层的宽度窄，

其中所述显示装置包括有缺陷像素，

其中所述有源层未与所述有缺陷像素中的所述导线、所述栅线和所述电源线交叠的部分中的所述有源层的部分被切断，

其中所述栅线在交叠区域与所述电源线交叠，它们之间具有绝缘膜，并且

其中在所述交叠区域的一部分使所述栅线与所述电源线短路。

8. 如权利要求 7 所述的显示装置，其中该有源层的该部分的宽度减小到  $3\mu\text{m}$  或更窄。

9. 如权利要求 1、3、5、7 中任一项所述的显示装置，其中所述晶体管的有源层是非晶半导体膜或结晶半导体膜。

10. 如权利要求 1、3、5、7 中任一项所述的显示装置，其中所述晶体管是顶栅晶体管或底栅晶体管。

11. 如权利要求 1、3、5、7 中任一项所述的显示装置，其中该显示装置是电致发光显示装置。

12. 一种含有如权利要求 1、3、5、7 中任一项所述的显示装置的电子设备。

13. 如权利要求 12 所述的电子设备，其中该电子设备是电视机、摄像机、数字照相机、导航系统、音频再现装置、计算机、游戏机、便携式信息终端、移动电话、电子书和图像再现装置中的任何一种。

## 显示装置及含有其的电子设备

### 技术领域

[0001] 本发明涉及一种在具有自发光元件的显示装置中纠正有缺陷像素的方法。尤其是,本发明涉及一种在具有 EL(电致发光)元件的有源矩阵显示装置中纠正有缺陷像素的方法。本发明也涉及一种显示装置,该装置的结构能够容易地纠正有缺陷的像素。

### 背景技术

[0002] 近年来,具有以 EL 元件为代表的发光元件的发光装置发展迅速,由于其具备诸如图像质量高、宽视角、厚度薄和重量轻等自发光型器件的优点,因此有希望得到广泛应用。作为用于自发光显示装置的发光元件,有机发光二极管(OLED)(也称为有机 EL 元件)、电致发光(EL)元件和类似的元件受到了重视且用于 EL 显示器等。因为诸如 OLED 之类的发光元件为自发光型,所以它具有诸如与液晶显示器相比更高的像素可见度、快速响应和不需要背光的优点。发光元件的亮度由流过发光元件的电流值控制。

[0003] EL 元件在阴极和阳极之间具有电致发光层(含有有机化合物的层)。电致发光层(含有有机化合物的层)可以由单层(仅仅一个发光层)或多个堆叠的层组成。如果电致发光层由多个层组成,则这些层可按以下任意一种顺序从半导体元件侧(像素电极侧)叠置:(1) 阳极、空穴注入层、空穴传输层、发光层、电子传输层和阴极;(2) 阳极、空穴注入层、发光层、电子传输层和阴极;(3) 阳极、空穴注入层、空穴传输层、发光层、电子传输层、电子注入层和阴极;(4) 阳极、空穴注入层、空穴传输层、发光层、空穴阻挡层、电子传输层和阴极;(5) 阳极、空穴注入层、空穴传输层、发光层、空穴阻挡层、电子传输层、电子注入层和阴极。这种结构称为正向交错结构,像素电极用作阳极。另一方面,首先将阴极形成在半导体元件侧(像素电极侧)的结构称为反向交错结构,像素电极用作阴极。

[0004] 电致发光层需要发光和有电流流过。流过电致发光层的电流与薄膜厚度的 3 次幂成反比地降低;因此,需要大幅减小电致发光层的厚度。

[0005] 然而,当电致发光层的厚度大幅减小时,产生了下述问题:容易在阴极和阳极间产生短路(下文称为两个电极间的短路)。这由电致发光层的厚度薄、电极的多个层的不均匀或微小灰尘引起。此外,由于连接到 EL 元件的晶体管的故障,在某些情况中在不需施加电荷时段却施加电荷到 EL 元件,从而使 EL 元件发光。相反,由于连接到 EL 元件的晶体管的故障,在某些情况中电荷不能施加到 EL 元件,从而使 EL 元件一直不发光。因此,在某些情况中,过量电流流过 EL 元件的电致发光层或 EL 元件在不需发光时段内发光,这导致显示装置的质量急剧下降。注意在本说明书中,在各自具有发光元件的多个像素中,我们把那些总是发光或总是不发光的发光元件所在的像素,或者不能被正确控制的发光元件所在的像素,称为有缺陷的像素,其中发光元件不能被正确控制是由于发光元件的两个电极之间短路、导线之间短路、发光元件的电极和导线之间短路,或与发光元件相连的晶体管的故障导致的。

[0006] 当包括有缺陷的像素时,短路引起电压降,且因此在某些情况中难以从与各个像素相连的电源线给其它像素提供足够的电势。即,总是发光的发光元件会对其它像素以及

该有缺陷的像素中的发光元件产生不利影响。

[0007] 这里考虑的情况是液晶显示装置近年来在显示装置市场上增长强劲。在液晶显示装置中,液晶元件用作电容器并且用以保持施加的电压,液晶分子由该施加电压生成的电场控制。换言之,电流并非持续不断地流到液晶元件。因此,尽管像素的像素电极与另一导线短路,由于电流并非持续流动,所以其它像素不会受到不利影响。

[0008] 此外,在液晶元件情况中,因为电流并非持续流动,所以不会增加功耗。此外,通常,每一个像素只有一个晶体管;因此,仅仅需要纠正一个晶体管和一个像素电极。

[0009] 另一方面,EL元件为电流驱动器件,在发光时段内电流从电源线持续不断地流过EL元件。当包含具有如此特性的EL元件的像素中产生缺陷时,其它正常的像素将受到不利的影响且功耗可能增加。此外,在一个像素中提供至少两个晶体管,包括用于保持信号的部分、用于控制电流量的部分等的电路有复杂的结构。从而,确定哪个部分被纠正和如何纠正该部分是困难的。

[0010] 这样的问题对液晶显示装置而言不存在,但对于需要电源线和电流持续流动的电致发光显示装置则存在。

[0011] 本发明的主要目的是提供一种通过纠正有缺陷的像素而具有改善的图像品质的显示装置,尤其是校正那些总是发光的发光元件所在的像素,或者不能被正确控制的发光元件所在的像素,其中发光元件不能被正确控制是由于发光元件的两个电极之间短路、导线之间短路、发光元件的电极和导线之间短路,或与发光元件相连的晶体管的故障导致的。本发明的另一个目的是提供一种具有能够容易地纠正有缺陷像素的结构的显示装置。

## 发明内容

[0012] 在有缺陷的像素中,特别是在具有不能得到正确控制且总是发光的发光元件的像素中,并不总是向发光元件的一个电极施加电势。例如,使发光元件的一个电极处于浮置状态。

[0013] 根据本说明书公开的本发明的结构,切断发光元件的一个电极和用于向发光元件的该一个电极施加电势的导线(电源线)之间的导线的至少一部分。即,在物理上切断导线的连接从而不让电流从其流过。

[0014] 依据本发明的上述结构,通过激光照射来切断导线。结果,从电源线到发光元件的电流路径被中断,从而阻止该发光元件发光(避免出现亮点)。

[0015] 根据本说明书公开的本发明的另一结构,使设置在发光元件和给该发光元件施加电势的导线之间且与该发光元件相连的晶体管保持关断。例如,在正常关断的晶体管(增强型晶体管)中,栅极和源极电位相同。即,中断导线的电连接,以便在显示时段期间没有电流流过EL元件。

[0016] 根据本说明书公开的本发明的另一结构,减小发光元件和给发光元件施加电势的电源线之间的导线的一部分的宽度。注意:在本说明书中,“导线的宽度”意指在与流经导线的电流方向相垂直方向上的距离。类似地,在本说明书中,“电源线的宽度”或“电极的宽度”意指在与流经电源线(或电极)的电流方向相垂直方向上的距离。

[0017] 根据本发明的上述结构,该导线的该部分的宽度减小到 $3\mu\text{m}$ 或更窄。

[0018] 本说明书公开的本发明的另一结构提供一种用于纠正显示装置中缺陷的方法,该

显示装置具有多个像素,每一个像素都包括具有电极和电致发光层的发光元件,并且在该多个像素中至少有一个或多个是有缺陷的像素,其中切断与有缺陷的像素中的发光元件的电极相连的导线。

[0019] 本发明公开的本发明的另一结构提供一种用于纠正显示装置中缺陷的方法,该显示装置具有多个像素,每一个像素都包括晶体管和具有电极和电致发光层的发光元件,并且在该多个像素中至少有一个或多个是有缺陷的,其中将晶体管的源极和漏极其中一个通过导线连接到发光元件的电极,并且切断与有缺陷的像素中的发光元件的电极相连的导线。

[0020] 本发明公开的发明的另一结构提供一种用于纠正显示装置中缺陷的方法,该显示装置具有多个像素,每一个像素都包括晶体管和具有电极和电致发光层的发光元件,并且在该多个像素中至少有一个或多个是有缺陷的,其中使有缺陷的像素中的晶体管总是处于关断状态。

[0021] 本发明公开的发明的另一结构提供一种用于纠正显示装置中缺陷的方法,该显示装置具有多个像素,每一个像素都包括 P- 沟道晶体管和具有电极和电致发光层的发光元件,并且该多个像素中至少有一个或多个是有缺陷的,其中将该晶体管的源极和漏极其中一个连接到电源线,将另一个通过导线连接到发光元件的电极,并且将其栅极连接到电位比电源线的电位更高的导线。

[0022] [0022] 根据本发明的上述结构,通过激光照射来切断与有缺陷的像素中的发光元件的电极相连的导线。另外,根据本发明的上述结构,由晶体管驱动发光元件。

[0023] 本说明书公开的本发明的另一结构提供一种显示装置,该显示装置包括:发光元件,其包括电极和电致发光层;电连接到发光元件的电极的导线;包括具有源极、漏极和沟道形成区的有源层的晶体管;和电连接到该晶体管的源极和漏极其中之一的电源线,其中所述导线电连接到晶体管的源极和漏极中的另一个,并且在电极电连接到该导线的部分附近的电极的部分的宽度比其它部分的电极的宽度窄。

[0024] 根据本发明的上述结构,电极的该部分的宽度减到  $3\mu\text{m}$  或更窄。进一步,电极该部分的宽度减小到其它部分的电极宽度的一半或更窄。此外,电极的该部分的宽度比用于信号线驱动电路和扫描线驱动电路的导线的最小宽度小。

[0025] 本说明书公开的本发明的另一结构提供一种显示装置,该显示装置包括:发光元件,其包括电极和电致发光层;电连接到发光元件的电极的导线;包括具有源极、漏极和沟道形成区的有源层的晶体管;和电连接到该晶体管的源极和漏极其中之一的电源线,其中该导线电连接到晶体管的源极和漏极中的另一个,并且至少该导线位于电极电连接到该导线的部分和该导线电连接到晶体管源极和漏极中的另一个的部分之间的部分的宽度比其它部分中该导线的宽度窄。

[0026] 根据本发明的上述结构,该导线的那部分的宽度减到  $3\mu\text{m}$  或更窄。进一步,该导线的那部分的宽度减小到其它部分中的该导线宽度的一半或更窄。此外,该导线的那部分的宽度比用于信号线驱动电路和扫描线驱动电路的导线的最小宽度小。

[0027] 本说明书公开的本发明的另一结构提供一种显示装置,该装置包括:发光元件,其包括电极和电致发光层;电连接到发光元件的电极的导线;包括具有源极、漏极和沟道形成区的有源层的晶体管;和电连接到晶体管的源极和漏极其中之一的电源线,其中该导线

电连接到晶体管的源极和漏极中的另一个,并且该电源线在该电源线电连接到晶体管的源极和漏极其中之一的部分附近的部分的宽度比其它部分中该电源线的宽度窄。

[0028] 根据本发明的上述结构,该电源线的那部分的宽度减到  $3\mu\text{m}$  或更窄。进一步,该电源线的那部分的宽度减到其它部分中该电源线宽度的一半或更窄。此外,该电源线的那部分的宽度比用于信号线驱动电路和扫描线驱动电路的电源线的最小宽度小。

[0029] 本说明书公开的本发明的另一结构提供一种显示装置,该显示装置包括:发光元件,其包括电极和电致发光层;电连接到发光元件的电极的导线;包括具有源极、漏极和沟道形成区的有源层的晶体管;电连接到晶体管的源极和漏极其中之一的电源线;和栅线,其中该导线电连接到晶体管的源极和漏极中的另一个,有源层与该导线、栅线和电源线部分交叠,并且在有源层与该导线、栅线和电源线不交叠的部分中的有源层的部分的宽度比其它部分中有源层的宽度窄。

[0030] 根据本发明的上述结构,有源层的该部分的宽度减到  $3\mu\text{m}$  或更窄。进一步,有源层的该部分的宽度减小到其它部分中有源层宽度的一半或更窄。此外,有源层的该部分的宽度比用于信号线驱动电路和扫描线驱动电路的导线的最小宽度更小。

[0031] 根据本发明的上述结构,晶体管的有源层是非晶半导体膜或结晶半导体膜。此外,晶体管是顶栅晶体管或底栅晶体管。

[0032] 在本说明书中,发光元件可为有机 EL 元件、无机 EL 元件以及包含有机 EL 和无机 EL 的混合的元件中的任何一个。进一步,也可采用如电子发射元件的显示介质,其中通过电或磁效应改变对比度。采用电子发射元件的显示装置包括场发射显示器 (FED) 和表面传导电子发射器显示器 (SED) 等。

[0033] 在本说明书中,“连接”包括电连接。因此,其它元件和开关等可以设置在其间。

[0034] 在本发明中,适用的晶体管类型不受限制,可使用采用以非晶硅和多晶硅为代表的非单晶半导体薄膜的薄膜晶体管(下文称之为 TFT)、采用半导体衬底或 SOI 衬底的 MOS 晶体管、结型晶体管、双极晶体管、采用有机半导体或碳纳米管的晶体管、以及其它类型晶体管。进一步,晶体管设置于其上的衬底的类型不受限制,晶体管可形成在单晶衬底、SOI 衬底、玻璃衬底、塑料衬底等上。

[0035] 在本说明书中,“开关”可以是电的或机械的开关,只要它们能控制电流即可。例如,开关可为晶体管、二极管或其组合组成的逻辑电路。如果用晶体管作开关,则由于晶体管只是作为开关来使用,所以对其极性(导电类型)并无特别要求。然而,当要求截止电流很小时,则希望使用具有小截止电流的极性的晶体管。例如,具有 LDD 区、多栅结构等的晶体管具有小截止电流。此外,当用作开关的晶体管的源极端子电位接近低电位侧电源( $V_{ss}$ 、 $V_{gnd}$ 、0V 等)的电位时,理想的是使用 N 沟道晶体管。反之,当用作开关的晶体管的源极端子电位接近高电位侧电源( $V_{dd}$  等)的电位时,则理想的是使用 P 沟道晶体管。这允许晶体管作为开关有效工作,因为可以增大栅极-源极电压的绝对值。此外,可采用 N 沟道晶体管和 P 沟道晶体管构成 CMOS 开关。

[0036] 如上所述,本发明可采用任何类型的晶体管且晶体管可形成在任何类型的衬底上。因此,用于驱动像素的所有电路都可形成在玻璃衬底、塑料衬底、单晶衬底、SOI 衬底或其它类型衬底上。可选择地,可将用于驱动像素的电路的一部分形成在第一衬底上,而将该电路的其它部分形成在不同于第一衬底的第二衬底上。换言之,不是所有用于驱动像素的

电路都必须形成在同一衬底上。例如,像素列阵和栅线驱动电路可形成在采用 TFT 的玻璃衬底上,信号线驱动电路(或它的一部分)可形成在单晶衬底上。进一步,形成在单晶衬底上的信号线驱动器电路(IC 芯片)可通过 COG(在玻璃上的芯片)连接到玻璃衬底上,或 IC 芯片可通过 TAB(载带自动键合)或使用印刷板连接到玻璃衬底上。

[0037] 在本说明书中,“半导体装置”指具有如晶体管和二极管的半导体元件的装置。显示装置指具有如液晶元件和 EL 元件的显示元件的装置。液晶显示装置指具有液晶元件显示装置。发光装置指具有如 EL 元件的发光元件的装置。

[0038] 本发明可应用于采用无源矩阵驱动方法或有源矩阵驱动方法的显示装置。

[0039] 根据本发明,仅通过增加简单的工艺就能正确地纠正像素,可提供具有高显示质量的显示装置,其中没有亮点且整个屏幕的图像质量的下降减少。同时,可以提高显示装置的成品率,使得成本大大降低。

[0040] 在将本发明应用于每一个都包含发光元件的多个像素中的其发光元件总是在发光的像素之后,该像素总是显示黑色。因此,即使采用本发明也不能纠正例如一个点缺陷。但是,与在所有像素中的发光元件都不发光的时段内有像素发光时相比较,在所有像素中的发光元件都要发光的时段内有像素不发光时有缺陷的像素较不明显。从而,本发明提供高显示质量和大大降低能耗的显示装置。此外,有缺陷的像素不会对具有正常工作的发光元件的像素造成不利影响。

[0041] 在具有上述结构的显示装置中,能够容易地纠正有缺陷的像素。

#### 附图说明

[0042] 图 1 是本发明实施方式 1 的示意图。

[0043] 图 2 是本发明实施方式 3 的示意图。

[0044] 图 3 是本发明实施方式 3 的示意图。

[0045] 图 4 是本发明实施方式 5 的示意图。

[0046] 图 5A 和图 5B 分别是本发明实施方式 6 的示意图。

[0047] 图 6 是本发明实施方式 7 的示意图。

[0048] 图 7 是本发明实施方式 8 的示意图。

[0049] 图 8A 到 8F 分别是本发明实施方式 2 的示意图。

[0050] 图 9A 和 9B 分别是本发明实施方式 6 的示意图。

[0051] 图 10 是本发明实施方式 2 的示意图。

[0052] 图 11 是本发明实施方式 1 和 4 的示意图。

[0053] 图 12 是本发明实施方式 1 和 4 的示意图。

[0054] 图 13 是本发明实施方式 1 和 4 的示意图。

[0055] 图 14 是本发明实施方式 1 和 4 的示意图。

[0056] 图 15 是本发明实施方式 1 和 4 的示意图。

[0057] 图 16A 和 16B 分别是本发明实施方式 5 的示意图。

[0058] 图 17 是本发明实施方式 5 的示意图。

[0059] 图 18 是本发明实施方式 9 的示意图。

[0060] 图 19A 和 19B 分别是本发明实施方式 6 的示意图。



- [0061] 图 20A 和 20B 分别是本发明实施方式 6 的示意图。
- [0062] 图 21 是本发明实施例 1 的示意图。
- [0063] 图 22 是本发明实施例 1 的示意图。
- [0064] 图 23 是本发明实施例 1 的示意图。
- [0065] 图 24 是本发明实施例 1 的示意图。
- [0066] 图 25 是本发明实施例 1 的示意图。
- [0067] 图 26 是本发明实施例 1 的示意图。
- [0068] 图 27A 和 27B 分别是本发明实施例 1 的示意图。
- [0069] 图 28 是本发明实施例 1 的示意图。
- [0070] 图 29 是本发明实施例 1 的示意图。
- [0071] 图 30 是本发明实施例 1 的示意图。
- [0072] 图 31 是本发明实施例 1 的示意图。
- [0073] 图 32 是本发明实施例 1 的示意图。
- [0074] 图 33 是本发明实施例 1 的示意图。
- [0075] 图 34 是本发明实施例 1 的示意图。
- [0076] 图 35 是本发明实施方式 9 的示意图。
- [0077] 图 36A 和 36B 分别是本发明实施方式 10 的示意图。
- [0078] 图 37A 和 37B 分别是本发明实施方式 11 的示意图。
- [0079] 图 38 是本发明实施方式 12 的示意图。
- [0080] 图 39 是本发明实施方式 13 的示意图。
- [0081] 图 40 是本发明实施方式 14 的示意图。
- [0082] 图 41 是本发明实施方式 15 的示意图。
- [0083] 图 42A 和 42B 分别是本发明实施方式 16 的示意图。
- [0084] 图 43A 和 43B 分别是本发明实施方式 17 的示意图。

## 具体实施方式

[0085] 尽管将结合附图通过实施方式和实施例描述本发明,但应当理解本领域技术人员显然可对此进行不同的变化和调整。因此,除非这样的变化和调整背离本发明的范围,否则它们应该包括在其中。注意用于说明本发明的所有图中,同样的部分或具有同样功能的部分采用相同的附图标记表示,它们的描述省略。

### [实施方式 1]

[0087] 在这个实施方式中,参照附图描述了一种切断发光元件的一个电极和用于给发光元件的该一个电极施加电压的电源线之间的导线的至少一部分的方法。

[0088] 参照附图 11 来描述。每个像素都有发光元件 101 和晶体管 1103。晶体管 1103 的源极和漏极其中之一一连接到电源线 105,另一个连接到发光元件 101 的一个电极上。

[0089] 下面说明一种用于纠正有缺陷的像素的方法。如果电源线 105 通过晶体管 1103 与发光元件 101 的一个电极相连,则切断电源线 105 和晶体管 1103 的源极和漏极其中之一之间的导线或源极和漏极中的另一个和发光元件 101 的一个电极之间的导线。例如,切断如图 11 中椭圆所示的部分 1101 或 1102。注意尽管只须切断一个部分,但切断两个或更多

部分可提高可靠性。

[0090] 以这种方式,在发光元件的两个电极间短路、导线间短路、发光元件的一个电极和导线间短路或连接到发光元件的晶体管产生故障的情况下,通过切断部分 1101 或部分 1102 可中断从电源线 105 经由晶体管 1103 和发光元件 101 到发光元件 101 的另一个电极 108 的电流路径。结果,阻止发光元件 101 发光(避免出现亮点)。

[0091] 尽管附图 11 中的晶体管 1103 是 P 沟道晶体管,但本发明不限于此。即便晶体管 1103 是 N 沟道晶体管,也可通过切断部分 1101 或部分 1102 中断从电源线 105 经由晶体管 1103 和发光元件 101 到发光元件 101 的另一个电极 108 的电流路径。从而,阻止发光元件 101 发光(避免出现亮点)。而且,图 11 显示的是晶体管 1103 配置在电源线 105 和发光元件 101 之间的结构;但也可用另外的元件代替晶体管 1103。此外,即使在晶体管 1103 之外再在电源线 105 和发光元件 101 之间配置另外的元件,也可实现本发明。

[0092] 接着,参照附图 12 描述。每个像素都具有发光元件 101、第一晶体管 1204 和第二晶体管 1205。第二晶体管 1205 的源极和漏极中的一个连接到电源线 105 且另一个连接到第一晶体管 1204 的源极和漏极中的一个上。第一晶体管 1204 的源极和漏极中的另一个连接到发光元件 101 的一个电极。换言之,电源线 105 通过串联连接的第一晶体管 1204 和第二晶体管 1205 连接到发光元件 101 的一个电极。

[0093] 下面说明用于纠正有缺陷的像素的方法。切断电源线 105 和第二晶体管 1205 的源极和漏极中的一个之间的导线,第二晶体管 1205 的源极和漏极中的另一个和第一晶体管 1204 的源极和漏极中的一个之间的导线,或者第一晶体管 1204 的源极和漏极中的另一个和发光元件 101 的一个电极之间的导线。例如,切断如图 12 中椭圆所示的部分 1201、部分 1202 或部分 1203。注意尽管只需切断一个部分,但切断两个或更多部分可提高可靠性。

[0094] 以这种方式,在发光元件的两个电极间短路、导线间短路、发光元件的一个电极和导线间短路或连接到发光元件的晶体管产生故障的情况下,通过切断部分 1201、部分 1202 或部分 1203 可中断通过第一晶体管 1204、第二晶体管 1205 和发光元件 101 从电源线 105 到发光元件 101 的另一个电极 108 的电流路径。结果,阻止发光元件 101 发光(避免出现亮点)。

[0095] 尽管附图 12 中的第一晶体管 1204 和第二晶体管 1205 是 P 沟道晶体管,本发明不限于此。即便第一晶体管 1204 和第二晶体管 1205 中的一个或两个是 N 沟道晶体管,也可通过切断部分 1201、部分 1202 或部分 1203 中断通过第二晶体管 1205、第一晶体管 1204 和发光元件 101 从电源线 105 到发光元件 101 的另一个电极 108 的电流路径。从而,阻止发光元件 101 发光(避免出现亮点)。即,第一晶体管 1204 和第二晶体管 1205 两个都为 P 沟道晶体管或 N 沟道晶体管,或两个晶体管中的一个为 P 沟道晶体管,另一个为 N 沟道晶体管。注意图 12 中两个晶体管彼此串联连接;然而,本发明不限于此。可以连接三个或更多的晶体管。在那种情况中,可与图 12 中相似地切断导线。此外,即使除第一晶体管 1204 和第二晶体管 1205 之外还在电源线 105 和发光元件 101 之间配置另外的元件,也可实现本发明。

[0096] 接着,参照附图 13 描述。每个像素都具有发光元件 101、第一晶体管 1304 和第二晶体管 1305。第一晶体管 1304 的源极和漏极中的一个连接到导线 1351 且另一个连接到发光元件 101 的一个电极。第二晶体管 1305 的源极和漏极中的一个连接到导线 1352 且另一个连接到发光元件 101 的该一个电极。注意导线 1351 和导线 1352 可连接到同一电源或不

同的电源。

[0097] 下面说明用于纠正有缺陷的像素的方法。切断导线 1351 和第一晶体管 1304 的源极和漏极中的一个之间的导线并切断导线 1352 和第二晶体管 1305 的源极和漏极中的一个之间的导线。可选择地,切断发光元件 101 的一个电极和第一晶体管 1304 的源极和漏极中的另一个与第二晶体管 1305 的源极和漏极中的另一个之间的连接部分之间的导线。例如,切断如图 13 中椭圆所示的部分 1301,或者同时切断如图 13 中椭圆所示的部分 1302 和部分 1311 中的一个和部分 1303 和部分 1312 中的一个。

[0098] 以这种方式,在发光元件的两个电极间短路、导线间短路、发光元件的一个电极和导线间短路或连接到发光元件的晶体管产生故障的情况下,通过切断部分 1301 或同时切断部分 1302 和部分 1303 可中断通过每个晶体管和发光元件 101 从导线 1351 和导线 1352 到发光元件 101 的另一个电极 108 的电流路径。结果,阻止发光元件 101 发光(避免出现亮点)。

[0099] 尽管附图 13 中的第一晶体管 1304 和第二晶体管 1305 是 P 沟道晶体管,本发明不限于此。即便第一晶体管 1304 和第二晶体管 1305 都是 N 沟道晶体管,也可通过切断部分 1301 或同时切断部分 1302 和部分 1303 中断通过各晶体管和发光元件 101 从导线 1351 和导线 1352 到发光元件 101 的另一个电极 108 的电流路径。从而,阻止发光元件 101 发光(避免出现亮点)。即,第一晶体管 1304 和第二晶体管 1305 两个可以都为 P 沟道晶体管或 N 沟道晶体管,或两个晶体管中的一个为 P 沟道晶体管同时另一个为 N 沟道晶体管。注意图 13 中两个晶体管并联连接;然而,本发明不限于此。可以并联连接三个或更多的晶体管。在那种情况中,可用与图 13 所示相类似方式切断导线。

[0100] 导线 1351 和导线 1352 可连接到任何元件,例如,电源线、电路、晶体管或电容。而且,导线 1351 和导线 1352 可连接到不同的元件或相同的元件。此外,导线 1351 和导线 1352 还可以是用作电源线的相同导线。

[0101] 第一晶体管 1304 不限于一个。例如,如图 15 所示,另一个元件(例如晶体管)可以与第一晶体管 1304 串联连接。相似地,另一个元件(例如晶体管)可以与第二晶体管 1305 串联连接。

[0102] 参照附图 15 描述。每个像素都具有发光元件 101、第一晶体管 1506、第二晶体管 1507 和第三晶体管 1508。第二晶体管 1507 的源极和漏极中的一个连接到导线 1551 且另一个连接到第一晶体管 1506 的源极和漏极中的一个。第三晶体管 1508 的源极和漏极中的一个连接到导线 1552 且另一个连接到发光元件 101 的一个电极。第一晶体管 1506 的源极和漏极中的另一个连接到发光元件 101 的一个电极上。注意导线 1551 和导线 1552 可连接到同一电源或不同的电源。

[0103] 下面说明用于纠正有缺陷的像素的方法。通过切断至少一条下列导线即可中断从导线 1551 到发光元件 101 的另一个电极 108 的电流路径:导线 1551 与第二晶体管 1507 的源极和漏极其中一个之间的连接部分和第二晶体管 1507 的源极和漏极的该其中一个之间的导线,第二晶体管 1507 的源极和漏极中的另一个和第一晶体管 1506 的源极和漏极其中一个之间的导线,以及第一晶体管 1506 的源极和漏极中的另一个与发光元件 101 的一个电极之间的连接部分和第一晶体管 1506 的源极和漏极中的该另一个之间的导线。而且,通过切断至少一条下列导线即可中断从导线 1552 到发光元件 101 的另一个电极 108 的电

流路径：导线 1552 与第三晶体管 1508 的源极和漏极其中一个之间的连接部分和第三晶体管 1508 的源极和漏极的该其中一个之间的导线，以及第三晶体管 1508 的源极和漏极中的另一个与发光元件 101 的一个电极之间的连接部分和第三晶体管 1508 的源极和漏极中的该另一个之间的导线。例如，在导线 1551 和 1552 和发光元件 101 的该一个电极之间，切断如图 15 中椭圆所示的部分 1501 或部分 1512，或同时切断如图 15 中椭圆所示的部分 1502、1504 和 1511 中的一个与部分 1503 和 1505 中的一个。

[0104] 以这种方式，在发光元件的两个电极间短路、导线间短路、发光元件的电极和导线间短路或连接到发光元件的晶体管产生故障的情况下，通过切断部分 1501 或同时切断部分 1502 和 1504 中的一个与部分 1503 和 1505 中的一个，可中断通过各晶体管和发光元件从导线 1551 和导线 1552 到发光元件 101 的另一个电极 108 的电流路径。结果，阻止发光元件 101 发光（避免出现亮点）。

[0105] 尽管附图 15 中的第一到第三晶体管 1506 到 1508 是 P 沟道晶体管，本发明不限于此。即，不管第一到第三晶体管 1506 到 1508 的导电性如何，通过切断部分 1501 或同时切断部分 1502 和 1504 中的一个与部分 1503 和 1505 中的一个，即可中断通过每个晶体管和发光元件 101 从导线 1551 和导线 1552 到发光元件 101 的另一个电极 108 的电流路径。结果，阻止发光元件 101 发光（避免出现亮点）。

[0106] 接着，参照附图 14 描述。每个像素都具有发光元件 101、第一晶体管 1405、第二晶体管 1406 和第三晶体管 1407。第二晶体管 1406 的源极和漏极中的一个连接到导线 1451，且另一个连接到第一晶体管 1405 源极和漏极中的一个。第三晶体管 1407 的源极和漏极中的一个连接到导线 1452，且另一个连接到第一晶体管 1405 源极和漏极中的一个。第一晶体管 1405 源极和漏极中的另一个连接到发光元件 101 的一个电极。注意导线 1451 和导线 1452 可连接到同一电源或不同的电源。而且，导线 1451 和导线 1452 还可以是用作电源线的相同导线。

[0107] 下面说明用于纠正有缺陷的像素的方法。切断发光元件 101 的一个电极和第一晶体管 1405 源极和漏极中的另一个之间的导线。可选择地，切断 第一晶体管 1405 源极和漏极其中一个和第二晶体管 1406 的源极和漏极中另一个与第三晶体管 1407 的源极和漏极中另一个之间的连接部分之间的导线。此外可选择地，切断第二晶体管 1406 的源极和漏极其中一个与导线 1451 之间的导线，并且切断第三晶体管 1407 的源极和漏极其中一个与导线 1452 之间的导线。例如，在导线 1451 和导线 1452 和发光元件 101 的一个电极之间，切断如图 14 中椭圆所示的部分 1401、1402 或 1411，或同时切断如图 14 中椭圆所示的部分 1403 和 1412 中的一个与部分 1404 和 1413 中的一个。

[0108] 以这种方式，在发光元件的两个电极间短路、导线间短路、发光元件的一个电极和导线间短路或连接到发光元件的晶体管产生故障的情况下，通过切断部分 1401 或 1402，或同时切断部分 1403 和 1404，即可中断通过每个晶体管和发光元件 101 从导线 1451 和导线 1452 到发光元件 101 的另一个电极 108 的电流路径。结果，阻止发光元件 101 发光（避免出现亮点）。

[0109] 尽管附图 14 中的第一到第三晶体管 1405 到 1407 都是 P 沟道晶体管，本发明不限于此。即，不管第一到第三晶体管 1405 到 1407 的导电性如何，都可通过切断部分 1401 或 1402，或切断部分 1403 和 1404，中断通过每个晶体管和发光元件 101 从导线 1451 和导线

1452 到发光元件 101 的另一个电极 108 的电流路径。结果,阻止发光元件 101 发光(避免出现亮点)。注意除了第二晶体管 1406 之外还可以把另一个元件(例如晶体管)串联连接在导线 1451 和第一晶体管 1405 之间,而且除了第三晶体管 1407 之外可把另一个元件(例如晶体管)串联连接在导线 1452 和第一晶体管 1405 之间。而且,可以以与第二晶体管 1406 和第三晶体管 1407 并联方式连接另一个元件(例如晶体管)。

[0110] [实施方式 2]

[0111] 本实施方式描述一种切断发光元件的一个电极和用于给发光元件的该一个电极施加电压的电源线之间的至少一部分中的导线的方法。

[0112] 图 1 所示为像素部分中一个像素的结构示例,在该像素部分中各个像素以矩阵形式排列,每一个像素都包含有 EL 元件。

[0113] 每个像素都有发光元件 101、驱动晶体管 102、开关晶体管 103 和电容器 104。开关晶体管 103 的栅电极连接到栅信号线(扫描线)107,开关晶体管 103 的源极和漏极中的一个连接到源信号线(数据线)106 且另一个连接到驱动晶体管 102 的栅电极和电容器 104 的一个电极。

[0114] 当开关晶体管 103 未被选择时(断路状态)电容器 104 保持驱动晶体管 102 的栅电压(栅电极与源极间的电位差)。注意本实施方式所示为包括电容器 104 的结构;然而,本发明不限于这种结构且不是必须配置电容器 104。即,驱动晶体管 102 的栅电容可用以替代电容器 104。驱动晶体管 102 的栅电容可形成在栅电极与源极、漏极、LDD 域等相交叠的部分,或者形成在沟道形成区和栅电极之间。

[0115] 驱动晶体管 102 的源极和漏极中的一个连接到电源线 105,且另一个连接到发光元件 101 的一个电极。在本实施方式中,开关晶体管 103 是 P 沟道晶体管,且电源线 105 的电位高于发光元件 101 的另一个电极 108 的电势。因此,驱动晶体管 102 的源极连接到电源线 105 而它的漏极连接到发光元件 101 的一个电极。

[0116] 电源线 105 连接到电容器 104 的另一个电极。然而,本发明不限于这种结构,例如,电容器 104 的另一个电极可连接到专用导线或另一个像素的栅信号线。

[0117] 发光元件 101 包括含有有机化合物的层,该层置于阴极和阳极之间。如果阳极连接到驱动晶体管 102 的源极或漏极,那么阳极用作像素电极而阴极用作对置电极。同时,如果阴极连接到驱动晶体管 102 的源极或漏极,那么阴极用作像素电极且阳极用作对置电极。在本实施方式中,假定阳极用作像素电极。

[0118] 含有有机化合物的层通过采用沉积掩模由气相沉积形成,或通过喷墨印刷形成。采用属于元素周期表第 4 族的金属络合物用作含有有机化合物的层的一部分。取而代之,可以组合使用低分子量材料或高分子重量材料。作为含有有机化合物的层,在许多情况中可以使用有机化合物形成单层或叠层;然而,无机化合物也可用作含有有机化合物的层的一部分。而且,可使用已知的三重态材料和单态材料。

[0119] 将低电源电位(VSS)施加到发光元件 101 的另一个电极 108(对置电极(阴极))。同时,将高电源电位(VDD)施加到电源线。在本发明书中,高电源电位(VDD)具有与低电源电位(VSS)相比较高的电位。高电源电位与低电源电位由采用外部 IC 等的显示装置的电源施加。

[0120] 下面说明一种用于纠正有缺陷的像素的方法。

[0121] 切断电源线 105 和发光元件 101 的阳极之间导线的至少一部分。例如,切断如图 1 中椭圆所示的部分 121 和 122(导线部分)中的至少一个。例如,在沟道的宽度方向上切断驱动晶体管 102 的有源层。因此,在发光元件的两个电极间短路、导线间短路、发光元件的一个电极和导线间短路或连接到发光元件的晶体管产生故障的情况下,通过切断部分 121 或 122,即可中断通过晶体管 102 和发光元件 101 从导线 105 到发光元件 101 的另一个电极 108 的电流路径。结果,阻止发光元件 101 发光(避免出现亮点)。

[0122] 可通过已知方法切断导线或有源层。例如,通过具有适当波长的激光束的照射清除在导线或有源层上的层间绝缘膜。接着,通过具有适当波长的激光束的照射切断暴露的导线或有源层。注意,激光的照射条件,例如激光的种类、频率、束剖面、能量密度(或功率密度)和脉冲宽度不受特别的限制。进一步,可采用脉冲激光束或连续波激光束。此外,采用激光束照射配置发光元件的一侧或采用激光束照射相反侧(衬底的底部)。然而,如果用激光束照射衬底的顶部,则需要激光束能透过发光元件 101 的另一个电极 108(阴极)。因此,最好采用激光束照射衬底底部。

[0123] 本发明实施方式使用紫外线激光(UV);然而,本发明使用的激光的种类不受特别限制。激光器由激光介质、激发源和谐振腔构成。激光器根据介质可分为气体激光器、液体激光器和固体激光器,而根据振荡形式可分为自由电子激光器、半导体激光器和 X-射线激光器。本发明可采用任何类型的激光器。优选使用气体激光器或固体激光器,更优选地,使用固体激光器。

[0124] 气体激光器包括氦-氖激光器、二氧化碳激光器、受激准分子激光器和氦离子激光器。受激准分子激光器包括稀有气体受激准分子激光器和稀有气体卤化物受激准分子激光器。稀有气体受激准分子激光器采用三种受激分子:氩、氪和氙中的任何一种振荡。氦离子激光器包括稀有气体离子激光器和金属蒸气离子激光器。

[0125] 液体激光器包括无机液体激光器、有机螯合物激光器和色素激光器。在无机液体激光器和有机螯合物激光器中,如用于固体激光器的钕的稀土离子用作激光介质。

[0126] 用于固体激光器的激光介质是掺杂用作激光器的活性物质(active species)的固体基底。固体基底是晶体或玻璃。晶体是 YAG(钇铝石榴石晶体)、YLF、YVO<sub>4</sub>、YAlO<sub>3</sub>、蓝宝石、红宝石或变石。例如,用作激光器的活性物质是三价离子(Cr<sup>3+</sup>、Nd<sup>3+</sup>、Yb<sup>3+</sup>、Tm<sup>3+</sup>、Ho<sup>3+</sup>、Er<sup>3+</sup> 和 Ti<sup>3+</sup>)。

[0127] 如果陶瓷制品(多晶)用作介质,则可在短时间内以低成本形成具有期望形状的介质。采用陶瓷(多晶)的介质的尺寸比采用单晶的介质的尺寸大,单晶介质通常形成具有几毫米直径和几厘米长度的圆柱体。在介质中如 Nd 和 Yb 的直接对发光有贡献的掺杂剂的浓度在单晶和多晶中不能变化太大。因此,即使浓度增加激光器的输出功率也不增加。然而,如果使用陶瓷作为介质,因为介质的尺寸可以制成比使用的单晶的尺寸大,输出功率有望显著地增加。进一步,如果使用陶瓷作为介质,则能够容易地获得平行六面体或长方体介质。当振荡光在具有这样形状的介质里曲折前进时,振荡光路径的长度增加。结果,放大增加且获得具有大输出功率的振荡。

[0128] 尽管在本实施方式中,驱动晶体管 102 是 P 沟道晶体管且开关晶体管 103 是 N 沟道晶体管,但本发明不限于此,驱动晶体管 102 和开关晶体管 103 可以均为 P 沟道晶体管或者 N 沟道晶体管。然而,如在本实施方式中所示,如果将像素电极用作发光元件 101 的阳极,

则驱动晶体管 102 最好选用 P 沟道晶体管。如果像素电极用作发光元件 101 的阴极,则驱动晶体管 102 最好选用 N 沟道晶体管,这是因为驱动晶体管 102 的源电位不变化且驱动晶体管 102 容易操作。

[0129] 驱动晶体管 102 和开关晶体管 103 中的每一个都具有由非晶半导体薄膜(代表性的,非晶硅)、多晶半导体薄膜(代表性的,多晶硅)或单晶半导体薄膜形成的有源层。如果像本实施方式中这样驱动晶体管 102 是 P 沟道晶体管,考虑到迁移率希望有源层由多晶半导体薄膜形成。同时,如果驱动晶体管 102 是 N 沟道晶体管,则希望有源层由非晶半导体薄膜形成。

[0130] 驱动晶体管 102 和开关晶体管 103 中的每一个均具有正向交错结构或反向交错结构,并且均具有顶栅结构或底栅结构。而且,在沟道形成区域的上方或下方设置栅电极。

[0131] 驱动晶体管 102 和开关晶体管 103 中的每一个均具有单栅结构或多栅结构。而且,驱动晶体管 102 和开关晶体管 103 中的每一个均具有 LDD 结构或 GOLD 结构。

[0132] 本实施方式显示的是一种在驱动晶体管 102 和电源线 105 之间没有配置其它晶体管或元件的结构。但是,与图 12 至 15 所示的实施方式 1 的结构相类似,本发明可应用于除驱动晶体管 102 之外还在电源线和阳极之间配置另一晶体管的像素结构。即,通过切断在阳极和接入像素的电源线之间的电流路径,可以阻止向发光元件提供电流以使发光元件不发光,且可提供预定电位给其它像素。

[0133] [实施方式 3]

[0134] 本实施方式描述了另一种切断在发光元件的一个电极和用于给发光元件的该一个电极施加电势的电源线之间的导线的至少一部分的方法。

[0135] 图 2 所示为显示装置的一个示例。参考标记 201 表示像素部分,202 表示扫描线驱动电路(栅驱动器),203 表示信号线驱动电路(源驱动器)。扫描线驱动电路 202 通过扫描线 G1 至 Gn( $n$ :正整数)顺序扫描像素部分 201 的每一行。信号线驱动电路 203 通过信号线 S1 至 Sm( $m$ :正整数)数据信号发送到的像素部分 201 的每一列。用于给每个像素的发光元件的一个电极提供电势的电源线 V1 至 Vn 具有能从顶侧和底侧向每个像素施加电势的结构。注意本发明不限于如图 2 所示的结构,毫无疑问可以采用其它实施方式所述的像素结构。

[0136] 下面参照图 3 说明纠正有缺陷的像素的方法。图 3 所示像素与图 1 所示像素的结构完全相同,省略连接关系等的描述。

[0137] 为了不从电源线向有缺陷的像素施加电势,切断向像素施加电势的路径中的两个(或三个)部分(图 3 中部分 131、132 和部分 133 中的至少一个)。

[0138] 在纠正有缺陷的像素之后,可通过电源线从底侧向位于有缺陷的像素所在行之下的行中的像素施加电势,同时可通过电源线从顶侧向位于有缺陷的像素所在行之上的行中的像素施加电势。从而,其它像素能够正常工作。

[0139] 本发明不限于图 2 所示的像素结构且其实施与像素的内部结构无关。即,本发明能应用于任何像素结构,只要能够通过电源线 105 从顶侧和底侧向每个像素施加电势。

[0140] [实施方式 4]

[0141] 本实施方式描述了一种使晶体管保持关断的方法,该晶体管配置在发光元件和用于给发光元件施加电势的电源线之间且其与发光元件相连。

[0142] 为了使连接到发光元件的晶体管保持关断,控制该晶体管的栅-源电压  $V_{gs}$ ,以便在 N 沟道晶体管的情况下满足  $V_{gs} < V_{th}$  而在 P 沟道晶体管情况下满足  $V_{gs} > V_{th}$ 。例如,当在 N 沟道晶体管情况下满足  $V_{th} > 0$  或者在 P 沟道晶体管情况下满足  $V_{th} < 0$  时,将晶体管的栅极和源极设置为相同电位。

[0143] 首先,描述发光元件 101 以如图 11 所示的方式连接到电源线 105 的情况。参考标记 1103 表示 P 沟道晶体管。

[0144] 为了使连接到发光元件的 P 沟道晶体管 1103 保持关断,控制 P 沟道晶体管 1103 的栅-源电压  $V_{gs}$  使其满足  $V_{gs} > V_{th}$ 。例如,当满足  $V_{th} < 0$  时,将该晶体管的栅极和源极设置为相同电位。

[0145] 如果连接到电源线的发光元件的一个电极是阳极,则源极连接到电源线同时漏极连接到阳极。因此,当电源线 105 与 P 沟道晶体管 1103 的栅线短路时,可以使 P 沟道晶体管 1103 的栅极和源极具有相同电位。结果是,即使发光元件 101 的两个电极短路,也不会有电流流到发光元件 101,且可施加预定电势给其它像素。

[0146] 作为另一个实例,为了使连接到发光元件的晶体管保持关断,可施加与源极相比较高的电势给 P 沟道晶体管 1103 的栅极。换言之,可使 P 沟道晶体管 1103 的栅线和提供比与高电位电源相连的电源线 105 电位还高的电位的导线短路。

[0147] 如果连接到电源线的发光元件的一个电极是阴极,则漏极连接到电源线同时源极连接到阴极。因此,当发光元件的阴极与 P 沟道晶体管 1103 的栅线短路时, P 沟道晶体管 1103 的栅极和源极可设置在相同电位。结果,即使发光元件 101 的两个电极短路,也不会有电流流到发光元件 101,且可施加预定电位给其它像素。

[0148] 作为另一个实例,为了使连接到发光元件的晶体管保持关断,可以施加比源极的电位更高的电位到 P 沟道晶体管 1103 的栅极。换言之,可使 P 沟道晶体管 1103 的栅线和提供比与高电位电源相连的发光元件的阳极的电位还高的电位的导线短路。

[0149] 图 11 所示为晶体管 1103 是 P 沟道晶体管的实例。本发明可应用到晶体管 1103 是 N 沟道晶体管的情况下,下面将做说明。

[0150] 如果连接到电源线的发光元件的一个电极是阳极,则源极连接到发光元件的该一个电极同时漏极连接到电源线。因此,当发光元件的一个电极与 N 沟道晶体管 1103 的栅线短路时, N 沟道晶体管 1103 的栅极和源极可设置为相同电位。结果,即使发光元件 101 的两个电极短路,也不会有电流流到发光元件 101,且可施加预定电位给其它像素。

[0151] 作为另一个实例,为了使连接到发光元件的晶体管保持关断,可施加比源极的电位更低的电位到 N 沟道晶体管 1103 的栅极。换言之, N 沟道晶体管 1103 的栅线可以与提供比发光元件的阳极的电位更低的电位的导线短路。

[0152] 如果连接到电源线的发光元件的一个电极是阴极,则漏极连接到该阴极同时源极连接到电源线。因此,当电源线 105 与 N 沟道晶体管 1103 的栅线短路时, N 沟道晶体管 1103 的栅极和源极可以设置为相同电位。结果,即使发光元件 101 的两个电极短路,也不会有电流流到发光元件 101,且可施加预定电位给其它像素。

[0153] 作为另一个实例,为了使连接到发光元件的晶体管保持关断,施加比源极的电位更低的电位到 N 沟道晶体管 1103 的栅极。换言之, N 沟道晶体管 1103 的栅线与提供比与低电位电源相连的电源线的电位更低的电位的导线短路。



[0154] 接着,描述发光元件 101 以如图 12 所示的方式连接到电源线 105 的情况。参考标记 1204 和 1205 均表示 P 沟道晶体管。因为 P 沟道晶体管 1204 和 1205 串联连接,仅需要关断其中之一。然而,将 P 沟道晶体管 1204 和 1205 都关闭可以增加可靠性。

[0155] 如果连接到电源线的发光元件的一个电极是阳极,则源极连接到电源线同时漏极连接到该阳极。因此,当电源线 105 与第一 P 沟道晶体管 1204 的栅线或第二 P 沟道晶体管 1205 的栅线短路时,可关断第一 P 沟道晶体管 1204 或第二 P 沟道晶体管 1205。可选择地,短路第一 P 沟道晶体管 1204 的栅极和源极以便关断第一 P 沟道晶体管 1204。结果,即使发光元件 101 的两个电极短路,也不会有电流流到发光元件 101,由此可施加预定电位给其它像素。

[0156] 作为另一个实例,为了使连接到发光元件的晶体管保持关断,施加比源极的电位更高的电位到第一 P 沟道晶体管 1204 或第二 P 沟道晶体管 1205 的栅极。换言之,第一 P 沟道晶体管 1204 或第二 P 沟道晶体管 1205 的栅线可以提供比与高电位电源相连的电源线 105 的电位更高电位的导线短路。

[0157] 如果连接到电源线的发光元件的一个电极是阴极,则漏极连接到电源线同时源极连接到该阴极。因此,当发光元件的阴极与第一 P 沟道晶体管 1204 或第二 P 沟道晶体管 1205 的栅线短路时,可关断第一 P 沟道晶体管 1204 或第二 P 沟道晶体管 1205。可选择地,可使第二 P 沟道晶体管 1205 的栅极和源极短路以关断第二 P 沟道晶体管 1205。结果,即使发光元件 101 的两个电极短路,也不会有电流流到发光元件 101,且可施加预定电位给其它像素。

[0158] 作为另一个实例,为了使连接到发光元件的晶体管保持关断,可以施加比源极的电位更高的电位到 P 沟道晶体管的栅极。换言之,第一 P 沟道晶体管 1204 或第二 P 沟道晶体管 1205 的栅线可以提供比与高电位电源相连的发光元件的阳极的电位更高电位的导线短路。

[0159] 尽管图 12 显示了第一 P 沟道晶体管 1204 和第二 P 沟道晶体管 1205 中的每一个均是 P 沟道晶体管的实例,但本发明不限于此。本发明能够应用于第一 P 沟道晶体管 1204 和第二 P 沟道晶体管 1205 中的每一个均是 N 沟道晶体管的情况,或仅其中之一是 N 沟道晶体管的情况,以下进行详细描述。

[0160] 对第一晶体管 1204 和第二晶体管 1205 都是 N 沟道晶体管的情况进行说明。因为 N 沟道晶体管 1204 和 1205 串联连接,所以仅需要关断其中之一即可。然而,将 N 沟道晶体管 1204 和 1205 都关断可以增加可靠性。

[0161] 如果连接到电源线的发光元件的一个电极是阳极,则源极连接到该阳极同时漏极连接到电源线。因此,当阳极与第一 N 沟道晶体管 1204 的栅线或第二 N 沟道晶体管 1205 的栅线短路时,可关断第一 N 沟道晶体管 1204 或第二 N 沟道晶体管 1205。可选择地,可使第二 N 沟道晶体管 1205 的栅极和源极短路,以关断第二 N 沟道晶体管 1205。结果,即使发光元件 101 的两个电极短路,也不会有电流流到发光元件 101,且可施加预定电位到其它像素。

[0162] 作为另一个实例,为了使连接到发光元件的晶体管保持关断,施加比源极的电位更低的电位到第一 N 沟道晶体管 1204 或第二 N 沟道晶体管 1205 的栅极。换言之,第一 N 沟道晶体管 1204 或第二 N 沟道晶体管 1205 的栅线可以与提供比阳极的电位更低电位的导

线短路。

[0163] 如果连接到电源线的发光元件 101 的一个电极是阴极,则漏极连接到该阴极同时源极连接到电源线。因此,当电源线与第一 N 沟道晶体管 1204 或第二 N 沟道晶体管 1205 的栅线短路时,可关断第一 N 沟道晶体管 1204 或第二 N 沟道晶体管 1205。可选择地,可短路第一 N 沟道晶体管 1205 的栅极和源极,以便关断第一 N 沟道晶体管 1205。结果,即使发光元件 101 的两个电极短路,也不会有电流流到发光元件 101,且可施加预定电位给其它像素。

[0164] 作为另一个实例,为了使连接到发光元件的晶体管保持关断,可施加比源极的电位更低的电位到 N 沟道晶体管的栅极。换言之,第一 N 沟道晶体管 1204 或第二 N 沟道晶体管 1205 的栅线可以和提供比与低电位电源相连的电源线的电位更低电位的导线短路。

[0165] 接着,描述第一晶体管 1204 和第二晶体管 1205 的一个是 N 沟道晶体管的情况。

[0166] 如上所述因为连接到发光元件的晶体管需要保持关断,可关断图 12 中第一晶体管 1204 和第二晶体管 1205 中至少一个。以上描述了在第一晶体管 1204 是 P 沟道晶体管或 N 沟道晶体管的情况中保持晶体管关断的方法,从而在此省略描述。相似地,以上描述了在第二晶体管 1205 是 P 沟道晶体管或 N 沟道晶体管的情况中保持晶体管关断的方法,从而在此省略描述。

[0167] 描述以发光元件 101 如图 13 所示的方式连接到电源线的情况。参考标记 1304 和 1305 均表示 P 沟道晶体管。

[0168] 如果发光元件的另一个电极 108 的电位比导线 1351 和导线 1352 的电位低,且连接到电源线的发光元件的一个电极是阳极,则源极连接到电源线同时漏极连接到阳极。因此,当导线 1351 与第一 P 沟道晶体管 1304 的栅线短路且导线 1352 与第二 P 沟道晶体管 1305 的栅线短路时,第一 P 沟道晶体管 1304 的栅极和源极,以及第二 P 沟道晶体管 1305 的栅极和源极可设置为相同电位。结果,即使发光元件 101 的两个电极短路,也不会有电流流到发光元件 101,且可施加预定电位给其它像素。

[0169] 作为另一个实例,为了使连接到发光元件的晶体管保持关断,施加比源极的电位更高的电位到第一 P 沟道晶体管 1304 的栅极和第二 P 沟道晶体管 1305 的栅极。换言之,第一 P 沟道晶体管 1304 的栅线可以和提供比与高电位电源相连的导线 1351 的电位更高电位的导线短路,且第二 P 沟道晶体管 1305 的栅线可以和提供比与高电位电源相连的导线 1352 电位更高的电位的导线短路。

[0170] 如果连接到电源线的发光元件的一个电极是阴极,则漏极连接到电源线同时源极连接到阴极。因此,当发光元件的阴极与第一 P 沟道晶体管 1304 或第二 P 沟道晶体管 1305 的栅线短路时,第一和第二 P 沟道晶体管的栅极和源极可设置为相同电位。结果,即使发光元件 101 的两个电极短路,也不会有电流流到发光元件 101,且可施加预定电位给其它像素。

[0171] 作为另一个实例,为了使连接到发光元件的晶体管保持关断,可以施加比源极的电位更高的电位到第一 P 沟道晶体管 1304 和第二 P 沟道晶体管 1305 的栅极。换言之,第一 P 沟道晶体管 1304 或第二 P 沟道晶体管 1305 的栅线可以和提供比与高电位电源相连的发光元件的阳极的电位更高的电位的导线短路。

[0172] 尽管图 13 显示了第一晶体管 1304 和第二晶体管 1305 中的每一个都是 P 沟道晶

体管的实施例,本发明不限于此。本发明能够应用于第一晶体管 1304 和第二 P 沟道晶体管 1305 中的每一个都是 N 沟道晶体管的情况,或仅其中之一是 N 沟道晶体管的情况。

[0173] 接着,描述发光元件 101 以如图 14 所示的方式连接到电源线的情况。参考标记 1405、1406 和 1407 均表示 P 沟道晶体管。

[0174] 如果发光元件的另一个电极 108 的电位比导线 1451 和导线 1452 的电位低,且连接到电源线的发光元件的一个电极是阳极,则源极连接到电源线同时漏极连接到该阳极。因此,当导线 1451 与第二 P 沟道晶体管 1406 的栅线短路且导线 1452 与第三 P 沟道晶体管 1407 的栅线短路时,第二 P 沟道晶体管 1406 的栅极和源极,以及第三 P 沟道晶体管 1407 的栅极和源极可设置为相同电位。而且,当第一 P 沟道晶体管 1405 栅线并将第一 P 沟道晶体管 1405 连接到第二、第三 P 沟道晶体管 1406、1407 的导线短路时,第一 P 沟道晶体管 1405 的栅极和源极可设置为相同电位。可选择地,第一 P 沟道晶体管 1405 的栅线可以与导线 1451 或导线 1452 短路。结果,即使发光元件 101 的两个电极短路,也不会有电流流到发光元件 101,且可施加预定电位给其它像素。

[0175] 作为另一个实例,为了使连接到发光元件的晶体管保持关断,施加比源极的电位更高的电位到第二 P 沟道晶体管 1406 的栅极和第三 P 沟道晶体管 1407 的栅极。换言之,第二 P 沟道晶体管 1406 的栅线可以提供比与高电位电源相连的导线 1451 的电位更高的电位的导线短路,第三 P 沟道晶体管 1407 的栅线可以提供比与高电位电源相连的导线 1452 的电位更高的电位的导线短路。例如,如果导线 1452 的电位比导线 1451 的电位高,则可使导线 1452 与第二 P 沟道晶体管 1406 的栅线短路。取而代之,可施加比源极的电位更高的电位到第一 P 沟道晶体管 1405 的栅极。

[0176] 如果连接到电源线的发光元件的一个电极是阴极,则漏极连接到电源线同时源极连接到该阴极。因此,当发光元件的阴极与第一 P 沟道晶体管 1405 的栅线短路时,第一 P 沟道晶体管 1405 的栅极和源极可设置为相同电位。而且,当第二 P 沟道晶体管 1406 栅线和第三 P 沟道晶体管 1407 栅线同时并将第一 P 沟道晶体管 1405 连接到第二、第三 P 沟道晶体管 1406、1407 的导线短路时,第二 P 沟道晶体管 1406 的栅极和源极以及第三 P 沟道晶体管 1407 的栅极和源极可设置为相同电位。可选择地,第一 P 沟道晶体管 1405 的栅线可以与导线 1451 或导线 1452 短路,以关断第一 P 沟道晶体管 1405。结果,即使发光元件 101 的两个电极短路,也不会有电流流到发光元件 101,且可施加预定电位给其它像素。

[0177] 作为另一个实例,为了使连接到发光元件的晶体管保持关断,可施加比源极的电位更高的电位到第二 P 沟道晶体管 1406 的栅极和第三 P 沟道晶体管 1407 的栅极。作为替换,施加比源极的电位更高的电位到第一 P 沟道晶体管 1405 的栅极。

[0178] 尽管图 14 显示了第一晶体管到第三晶体管 1405 到 1407 中的每一个是 P 沟道晶体管的情况,本发明不限于此。本发明能够应用于第一晶体管到第三晶体管 1405 到 1407 中的每一个是 N 沟道晶体管的情况,或仅其中之一或两个是 N 沟道晶体管的情况。

[0179] 接着,描述以如图 15 所示的方式将发光元件 101 连接到电源线的情况。参考标记 1506、1507 和 1508 均表示 P 沟道晶体管。

[0180] 如果发光元件的另一个电极 108 的电位比导线 1551 和导线 1552 的电位低,且连接到电源线的发光元件的一个电极是阳极,则源极连接到电源线同时漏极连接到阳极。因此,当导线 1551 与第二 P 沟道晶体管 1507 的栅线短路且导线 1552 与第三 P 沟道晶体管

1508 的栅线短路时,第二 P 沟道晶体管 1507 的栅极和源极,以及第三 p 沟道晶体管 1508 的栅极和源极可设置为相同电位。而且,当第一 P 沟道晶体管 1506 与导线 1551 短路或与将第一 P 沟道晶体管 1506 与第二 P 沟道晶体管 1507 连接的导线短路时,第一 P 沟道晶体管 1506 的栅极和源极可设置为相同电位。结果,即使发光元件 101 的两个电极短路,也不会有电流流到发光元件 101,且可施加预定电位给其它像素。

[0181] 作为另一个实例,为了使连接到发光元件的晶体管保持关断,可施加比源极的电位更高的电位到第一 P 沟道晶体管 1506 或第二 P 沟道晶体管 1507 的栅极以及第三 P 沟道晶体管 1508 的栅极。换言之,第一 P 沟道晶体管 1506 或第二 P 沟道晶体管 1507 的栅线可以和提供比与高电位电源相连的导线 1551 的电位更高的电位的导线短路,并且第三 P 沟道晶体管 1508 的栅线可以和提供比与高电位电源相连的导线 1552 的电位更高的电位的导线短路。

[0182] 如果连接到电源线的发光元件的一个电极是阴极,则漏极连接到电源线同时源极连接到阴极。因此,当发光元件的阴极与第一 P 沟道晶体管 1506 的栅线短路或第二 P 沟道晶体管 1507 的栅线与用于将第一 P 沟道晶体管 1506 连接到第二 P 沟道晶体管 1507 的导线短路时,可中断导线 1551 和发光元件 101 的阳极之间的电流路径。而且,当发光元件的阴极与第三 P 沟道晶体管 1508 的栅线短路时,可中断导线 1552 和发光元件 101 的阳极之间的电流路径。结果,即使发光元件 101 的两个电极短路,也不会有电流流到发光元件 101,且可施加预定电位给其它像素。

[0183] 作为另一个实例,为了使连接到发光元件的晶体管保持关断,可以施加比源极的电位更高的电位到第一 P 沟道晶体管 1506 或第二 P 沟道晶体管 1507 的栅极并且施加比源极的电位更高的电位到第三 P 沟道晶体管 1508 的栅极。

[0184] 尽管图 15 显示了第一晶体管到第三晶体管 1506 到 1508 中的每一个是 P 沟道晶体管的情况,但本发明不限于此。本发明能够应用于第一晶体管到第三晶体管 1506 到 1508 中的每一个均是 N 沟道晶体管的情况,或仅其中之一或两个是 N 沟道晶体管的情况。

[0185] 本实施方式描述了一种使与发光元件相连的晶体管保持关断的方法。如果存在有多个给发光元件施加电势的电流路径,则可结合使用本实施方式所述方法以及实施方式 1 和 2 所述方法。例如,在图 15 中,通过激光照射切断部分 1502 或部分 1504 可以中断连接到导线 1551 的电流路径,同时通过将第三晶体管 1508 的栅极和源极设置为同样的电位以保持第三晶体管 1508 关断,从而可中断连接到导线 1552 的电流路径。

[0186] [实施方式 5]

[0187] 本实施方式描述一种用于使晶体管保持关断的方法,该晶体管配置在发光元件和向发光元件施加电势的电源线之间且其连接到发光元件。参照图 4 进行描述,除了开关晶体管 103 是 P 沟道晶体管外,图 4 与图 1 相同。因此,在此省略连接关系等的描述。

[0188] 如实施方式 1 所述,驱动晶体管 102 是 P 沟道晶体管,连接到电源线的发光元件的一个电极是阳极。换言之,源极连接到电源线同时漏极连接到阳极。因此,更具体讲,当电源线 105 与驱动晶体管 102 的栅线短路时,驱动晶体管 102 的栅极和源极可设置为相同电位。结果,即使发光元件 101 的两个电极短路,也不会有电流流到发光元件 101,且可施加预定电位给其它像素。注意具有处于相同电位的栅极和源极的驱动晶体管 102 最好是增强型晶体管。

[0189] 作为另一个实例,为了使连接到发光元件的晶体管保持关断,施加比源极的电位更高的电位到P沟道驱动晶体管102的栅极。换言之,驱动晶体管102的栅线和提供比与高电位电源相连的电源线105电位更高的电位的导线短路。下面详细描述本方法。

[0190] 因为本实施方式中开关晶体管103是P沟道晶体管,所以通常将Hi(高)信号输入与开关晶体管103的栅极相连的栅信号线107,以便关断开关晶体管103。因此,当将比电源线105的电位更高的电位提供给栅信号线107且栅信号线107与驱动晶体管102的栅线短路时,能够强行地关断驱动晶体管102。

[0191] 栅信号线107可通过已知的方法与驱动晶体管102的栅线短路。例如,用具有适当波长的激光束照射栅信号线107与驱动晶体管102的栅线交叠的部分(其间夹有绝缘膜)。这部分中的绝缘膜被激光照射破坏,于是在激光束照射的部分附近栅信号线107可以与驱动晶体管102栅线连接。注意激光的照射条件,例如激光器的种类、能量密度和脉冲宽度不受特别的限制。而且,可采用脉冲激光束或连续波激光束。此外,可用激光束照射配置发光元件的一侧(衬底顶部)或用激光束照射相对侧(衬底的底部)。然而,如果用激光束照射衬底顶部,则要求激光束能够透过阴极108;因此,最好用激光束照射衬底底部。

[0192] 如参照图12到15对实施方式1进行的描述,除驱动晶体管102之外可在在电源线和阳极之间配置另一个晶体管。在这种情况下,也采用如本实施方式所示的方法关断至少一个连接在电源线和阳极之间的晶体管,以便于没有电流流到发光元件的一个电极。

[0193] 尽管在本实施例中驱动晶体管102是P沟道晶体管,该方法也能够用于驱动晶体管102是N沟道晶体管的情况。

[0194] 尽管在本实施例中开关晶体管103是P沟道晶体管,该方法也能够用于开关晶体管103是N沟道晶体管的情况。

[0195] [实施方式6]

[0196] 本实施方式描述了一种显示装置中像素部分的结构,其中可容易地纠正有缺陷的像素。

[0197] 图17所示为一个像素的布局的示例。图17中点线包围的部分的放大图在图5A中表示。图5B是沿图5A的线A-A'的横截面图。注意这个像素的等效电路与图1一致。

[0198] 在图5A和图5B中,参考标记501表示发光元件的一个电极(阳极),502表示导线,503表示驱动晶体管102的有源层,504表示也作为驱动晶体管102栅电极的栅线,521表示衬底,522表示基膜,523表示驱动晶体管102的栅绝缘膜,524表示层间绝缘膜,以及525表示层间绝缘膜。这些元件由已知材料形成。尽管下面具体描述这些材料,但本发明不限于这些。

[0199] 衬底521可是诸如硼硅酸钡玻璃和硼硅酸铝玻璃的玻璃衬底、石英衬底、陶瓷衬底、由诸如塑料等柔性合成树脂形成的衬底。

[0200] 基膜522具有采用氧化硅薄膜、氮化硅薄膜、氧氮化硅薄膜和氮氧化硅薄膜中的任何一种的单层结构或它们中任何薄膜的叠层结构。例如,作为522基膜,氮氧化硅薄膜和氧氮化硅薄膜依次叠置在衬底521上。在这种情况下,基膜522可以是透明的并且能够透过激光束。因此,只有形成在基膜之上的导线或半导体层被切断或导线可以短路。注意在本说明书中,氧氮化硅指一种氧的成分比比氮的成分比高的物质,也可称作含有氮的氧化硅。同时,在本说明书中,氮氧化硅指一种氮的成分比比氧的成分比高的物质,也可称作含有氧

的氮化硅。

[0201] 有源层 503 可由非晶半导体薄膜、微晶半导体薄膜、结晶半导体薄膜等形成。半导体薄膜的材料不受限制；然而，优选硅或锗硅 (SiGe)。驱动晶体管 102 的有源层 503 至少具有源极、漏极和沟道形成域，源极和漏极中的每一个均含有提供 P 型导电性的杂质。有源层 503 可具有栅极和 LDD 区交叠的结构、栅极和 LDD 区不交叠的结构或偏移 (offset) 结构。例如，驱动晶体管 102 优选无论其为 N 沟道晶体管还是 P 沟道晶体管都具有其中栅电极和 LDD 区交叠的结构。同时，开关晶体管 103 优选无论其为 N 沟道晶体管还是 P 沟道晶体管都具有栅电极和 LDD 区不交叠的结构。

[0202] 栅绝缘膜 523 可具有采用氧化硅薄膜、氮化硅薄膜、氧氮化硅薄膜和氮氧化硅薄膜中的任何一种的单层结构或它们中任何薄膜的叠层结构。例如，栅绝缘膜 523 可具有采用氧化硅薄膜的单层结构，或氧氮化硅薄膜和氮氧化硅薄膜依次叠置的叠层结构。

[0203] 栅线 504 可由诸如铝、钼、钛、钽和钨之类的金属、这些金属的合金或这些金属的金属氮化物形成。栅线 504 可具有采用这些金属的单层结构或采用这些金属中的任何金属的叠层结构。此外，可用多晶硅薄膜形成导电薄膜。

[0204] 层间绝缘膜 524 可具有采用氧化硅薄膜、氮化硅薄膜、氧氮化硅薄膜和氮氧化硅薄膜中的任何一种的单层结构或它们中任何薄膜的叠层结构。如果栅线 504 由钼 (Mo) 形成，与栅线 504 接触的层间绝缘膜 524 优选使用氮化硅薄膜。

[0205] 导线 502 和电源线 105 由诸如银、金、铜、镍、铂、钯、铱、铟、铊、铋、锡、铁、钛、锆、钡、和钨之类的金属、这些金属的合金或其金属氮化物形成。可选择地，可采用诸如硅和锗之类的半导体材料。导线 502 和电源线 105 都可采用这些材料的叠层结构。注意低熔点的金属材料适合本发明中的导线 502 和电源线 105，因为在之后的处理步骤中激光照射能够很容易地切断导线 502 和电源线 105。

[0206] 层间绝缘膜 525 可由以下材料组成：诸如氧化硅、氮化硅、氧氮化硅、氧化铝、氮化铝和氧氮化铝的无机绝缘材料；丙烯酸、甲基丙烯酸及其衍生物；如聚酰亚胺、芳香族聚酰亚胺和聚苯并咪唑的耐热聚合物；无机硅氧烷，在使用硅氧烷基材料作为开始材料的由硅、氧和氢形成的化合物中包括 Si-O-Si 键；或硅氧烷基有机绝缘材料，在该材料中与硅键合的氢由如甲基和苯基的有机基团取代。层间绝缘膜 525 也可由如丙烯酸和聚酰亚胺的非感光材料或感光材料形成或通过这此材料叠加形成。也可能采用图 16 所示的结构，在图 16 所示的结构中没有配置层间绝缘膜 525 且发光元件的一个电极 501 没有通过接触孔直接连接到导线 502。

[0207] 下面描述本实施方式中显示装置的结构。

[0208] 因为电源线 105 通过接触孔连接到驱动晶体管 102，电源线 105 的一部分具有向每个像素（行）凸出的部分。在电源线的一部分凸出的区域，电源线的一部分的宽度变窄（在图 5 中部分 515）。在该情况下，部分 515 中的电源线 105 的纵向宽度 (Y55) 优选是 3  $\mu\text{m}$  或更窄。此外，部分 515 中电源线 105 的水平宽度 (X55) 优选是 4  $\mu\text{m}$  或更宽。因此，考虑激光斑点的横截面（光斑）的尺寸和形状，可以只切断纠正缺陷所需的部分，且因此避免电源线 105 本身受到破坏而对其它像素造成不利影响。而且，也可避免其它导线短路而对其它电路造成不利影响。

[0209] 当电源线 105 形成这样的形状时，当用激光束照射部分 515 时能够容易地切断电

源线 105。换言之,在任何有缺陷像素中,可以容易的只对缺陷加以纠正而不对其它像素造成不利影响。

[0210] 驱动晶体管 102 的有源层 503 具有没有被导线 502、栅线 504 和电源线 105 覆盖的部分 513 和 514。通过减少部分 513 和 514 在与驱动晶体管 102 的沟道宽度平行的方向上的长度并用激光束照射部分 513 或 514,可以切断有源层 503。在这种情况下,在与驱动晶体管 102 的沟道宽度平行的方向上的部分的长度 (Y53 和 Y54) 优选是  $3\mu\text{m}$  或更窄。此外,在与驱动晶体管 102 的沟道长度平行的方向上的部分的长度 (X53 和 X54) 优选是  $4\mu\text{m}$  或更长。

[0211] 在用于连接导线 502 到有源层 503 的接触孔和用于连接导线 502 到发光元件的一个电极 (阳极) 501 的接触孔之间,可减少用于连接有源层 503 到发光元件的一个电极 (阳极) 501 的导线 502 的部分的宽度。在这种情况下,导线 502 的一部分的纵向宽度 (Y52) 优选是  $3\mu\text{m}$  或更窄。此外,导线 502 的一部分的水平宽度 (X52) 优选是  $4\mu\text{m}$  或更宽。

[0212] 当导线 502 形成这样的形状时,当激光束照射部分 512 时能够容易地切断导线 502。换言之,在任何有缺陷像素中,可以容易地只对缺陷加以纠正而不对其它像素造成不利影响。

[0213] 可以在与发光元件的一个电极 (阳极) 501 与导线 502 交叠的部分相邻的部分内,减少发光元件的一个电极 (阳极) 501 的一部分的宽度。在该实施例中,发光元件的一个电极 (阳极) 501 的一部分的纵向宽度 (Y51) 优选是  $3\mu\text{m}$  或更窄。此外,发光元件的一个电极 (阳极) 501 的一部分的水平宽度 (X51) 优选是  $4\mu\text{m}$  或更宽。

[0214] 当发光元件的一个电极 (阳极) 501 形成这样的形状时,通过利用激光束照射部分 511 可能容易地切断发光元件的一个电极 (阳极) 501。换言之,在任何有缺陷像素中,可以容易地只对缺陷加以纠正而不对其它像素造成不利影响。

[0215] 尽管图 5 显示栅电极配置在半导体有源层之上的结构 (顶栅结构),但即使采用图 9 中所示的栅电极配置在半导体有源层之下的结构,也能够很容易地通过激光照射切断部分 511 到 515 中的至少一个。

[0216] 本发明也适用于采用底栅晶体管的情况,在底栅晶体管中非晶硅用于半导体层。例如,即使采用图 19 中所示的反向交错的沟道蚀刻晶体管或图 20 中所示的沟道保护晶体管,也能够很容易地通过激光照射切断部分 511 到 515 中的至少一个。注意在图 20 中,绝缘膜 516 作为保护沟道的薄膜。

[0217] [实施方式 7]

[0218] 本实施方式描述了显示装置的像素部分的另外一种结构,在该显示装置中能够容易地纠正有缺陷的像素。

[0219] 图 6 是一个像素布局的俯视图。注意这种像素结构的等效电路与图 1 一致。

[0220] 驱动晶体管 102 的有源层 503 具有没有被导线 502 和电源线 105 覆盖的部分 612。通过减少部分 612 在与电源线 105 平行的方向上的长度和用激光束照射部分 612 可以切断有源层 503。在这种情况下,在与电源线 105 平行的方向上的长度 (Y62) 优选是  $3\mu\text{m}$  或更短。此外,在与电源线 105 垂直的方向上的长度 (X62) 优选是  $4\mu\text{m}$  或更长。因此,考虑激光斑点的横截面 (光斑) 的尺寸和形状,只切断纠正缺陷所需的部分,且因此避免电源线 105 本身受到破坏而对其它像素造成不利影响。而且,避免其它导线短路而对其它电路造成不

利影响。

[0221] 在用于连接导线 502 到有源层 503 的接触孔和用于连接导线 502 到发光元件的一个电极（阳极）501 的接触孔之间，可减少用于连接有源层 503 到发光元件的一个电极（阳极）501 的导线 502 的一部分的宽度。在这种情况下，导线 502 的一部分的纵向宽度（Y61）优选是  $3\mu\text{m}$  或更窄。此外，导线 502 的一部分的水平宽度（X61）优选是  $4\mu\text{m}$  或更宽。

[0222] 当导线 502 形成这样的形状时，通过用激光束照射部分 611 能够容易地切断导线 502。换言之，在任何有缺陷像素中，可以容易地只对缺陷加以纠正而不对其它像素造成不利影响。

[0223] [实施方式 8]

[0224] 本实施方式描述了显示装置的像素部分的另外一种结构，在该显示装置中能够容易地纠正有缺陷的像素。

[0225] 图 7 是一个像素布局的俯视图。注意这种像素结构的等效电路与图 1 一致，驱动晶体管 102 是 P 沟道晶体管。假定驱动晶体管 102 的源极连接到电源线 105 且它的漏极连接到发光元件的一个电极（阳极）501。

[0226] 电源线 105 是基本线性的形状，但是向着每个像素（行）具有凹陷的部分。而且，凹陷部分的一部分突出以与有源层 503 相连，并且突出区域的一部分的宽度变窄。在这种情况下，在部分 712 中电源线 105 的纵向宽度（Y72）优选是  $3\mu\text{m}$  或更窄。此外，部分 712 中电源线 105 的水平宽度（X72）优选是  $4\mu\text{m}$  或更宽。

[0227] 当电源线 105 形成这样的形状时，通过利用激光束照射部分 712 能够容易地切断电源线 105。换言之，在任何有缺陷像素中，可以容易地只对缺陷加以纠正而不对其它像素造成不利影响。在图 5 所示结构中，由于电源线 105 的一部分突出增加了布局面积，这导致开口率减小。同时，在图 7 所示的电源线具有凹陷部分的结构中，能够很容易地切断导线 502 而且没有减小开口率。

[0228] 栅线 504 与电源线 105 交叠，它们之间具有层间绝缘膜。通过使用激光束照射该交叠区域的一部分（例如部分 713），可使栅线 504 与电源线 105 短路。即，当栅线 504 与电源线 105 短路时，驱动晶体管 102 的栅极和源极具有同样的电位；因此，关断驱动晶体管 102，即使发光元件短路也没有电流流过，并且能够很容易地纠正有缺陷的像素。

[0229] 驱动晶体管 102 的有源层 503 具有没有被导线 502、栅线 504 和电源线 105 覆盖的部分 721 和 722。通过减少部分 721 和 722 在与驱动晶体管 102 的沟道宽度平行的方向上的长度和用激光束照射部分 721 和 722，可以切断有源层 503。在这种情况下，在与驱动晶体管 102 的沟道宽度平行的方向上的部分的长度（Y73 和 Y74）优选是  $3\mu\text{m}$  或更短。此外，在与驱动晶体管 102 的沟道宽度平行的方向上的部分的长度（X73 和 X74）优选是  $4\mu\text{m}$  或更长。

[0230] 在用于连接导线 502 到有源层 503 的接触孔和用于连接导线 502 到发光元件的一个电极（阳极）501 的接触孔之间，减少用于连接有源层 503 到发光元件的一个电极（阳极）501 的导线 502 的一部分的宽度。在该这种情况下，导线 502 的一部分的纵向宽度（Y71）优选是  $3\mu\text{m}$  或更窄。此外，导线 502 的一部分的水平宽度（X71）优选是  $4\mu\text{m}$  或更宽。

[0231] 当导线 502 形成这样的形状时，通过使用激光束照射部分 711 能够容易地切断导线 502。换言之，在任何有缺陷像素中，可以容易地只对缺陷加以纠正而不对其它像素造成



不利影响。

[0232] [实施方式 9]

[0233] 本实施方式描述了显示装置的像素部分的另外一种结构,在该显示装置中能够容易地纠正有缺陷的像素。

[0234] 图 18 是一个像素布局的俯视图。注意这种像素结构的等效电路与图 13 一致,在这种情况下导线 1351 和 1352 与相同的电源连接。发光元件的一个电极 501 通过彼此并联连接的第一晶体管和第二晶体管连接到电源线 105。

[0235] 电源线 105 是基本线性的形状,但是向着每个像素(行)具有两个凸出部分。而且,这些凸出部分的一部分的宽度变窄。在这种情况下,部分 1801 和部分 1805 中电源线 105 的纵向宽度(Y)优选是  $3\mu\text{m}$  或更窄。此外,部分 712 中电源线 105 的水平宽度(X)优选是  $4\mu\text{m}$  或更宽。

[0236] 当电源线 105 形成这样的形状时,通过使用激光束照射部分 1801 和部分 1805 能够容易地切断电源线 105。换言之,在任何有缺陷的像素中,可以容易地只对缺陷加以纠正而不对其它像素造成不利影响。

[0237] 栅线 504 与电源线 105 交叠,其间有层间绝缘膜。因此,如果第一晶体管和第二晶体管都是 P 沟道晶体管且发光元件的一个电极 501 是阳极,或者如果第一晶体管和第二晶体管都是 N 沟道晶体管且发光元件的一个电极 501 是阴极,则可以通过使用激光束照射栅线 504 与电源线 105 交叠区域的一部分,例如部分 1808,使栅线 504 与电源线 105 短路。即,当栅线 504 与电源线 105 短路时,第一晶体管和第二晶体管中每一个的栅极和源极都具有同样的电位;因此,关断所有晶体管,即使发光元件短路也没有电流流过,并且能够很容易地纠正有缺陷的像素。

[0238] 用激光束照射部分 1802 并且照射部分 1804,可以切断第一晶体管和第二晶体管的有源层 503。由于只需用激光束照射来切断一个部分,所以,优选使用激光束照射部分 1803 以提高产出率。注意部分 1802 和部分 1804 的水平宽度(X)优选是  $3\mu\text{m}$  或更窄,且其纵向宽度(Y)优选是  $4\mu\text{m}$  或更宽。

[0239] 当有源层 503 形成这样的形状时,通过使用激光束照射部分 1802 并且照射部分 1804 或者通过使用激光束照射部分 1803,能够容易地切断有源层 503。换言之,在任何有缺陷像素中,可以容易地只对缺陷加以纠正而不对其它像素造成不利影响。

[0240] 尽管在图 18 中发光元件的一个电极 501 直接连接到第一晶体管和第二晶体管的有源层 503,但是可以如图 35 所示在发光元件的一个电极 501 和第一与第二晶体管的有源层 503 之间配置有导线 1806。在这种情况下,导线 1806 可以与电源线 105 同时形成。此外,导线 1806 具有能够纠正有缺陷像素的结构。即,在发光元件一个电极 501 与导线 1806 相连部分和导线 1806 与第一、第二晶体管的有源层 503 相连部分之间,减小导线 1806 的一部分宽度。在导线 1806 的宽度减小之处,部分 1807 的宽度优选为  $3\mu\text{m}$  或更窄。

[0241] [实施方式 10]

[0242] 本实施方式描述了显示装置的像素部分的另外一种结构,在该显示装置中能够容易地纠正有缺陷的像素。

[0243] 图 36A 所示为相应于显示装置的像素部分中一个像素的一部分的布局图。图 36A 是表示像素电极(发光元件的一对电极中的一个)和电源线之间连接关系的俯视图,图 36B

是沿图 36A 的线 A-A' 的横截面图。图 36A 所示的俯视图的等效电路与图 12 一致。换言之,图 36A 和 36B 具有在像素电极(发光元件的一对电极中的一个)和电源线之间配置有串联连接的两个晶体管的结构。

[0244] 除了在图 36A 中驱动晶体管的栅线 504 和有源层 503 有两个交叠区域而图 5A 中只有一个交叠区域之外,图 36A 具有与实施方式 6 中描述的图 5A 相同的结构。因此,在这个实施方式中,仅描述与图 5 的不同之处。在这个实施方式中,当从顶部表面看时,夹在两个栅线之间的有源层 503 的宽度(Y54)变窄。这部分中有源层 503 的宽度优选为  $3\mu\text{m}$  或更窄。

[0245] 当显示装置具有形成这样形状的有源层 503 时,能够容易地纠正任意像素中存在的缺陷,而且不会对其它像素造成不利影响。

[0246] [实施方式 11]

[0247] 本实施方式描述了显示装置的像素部分的另外一种结构,在该显示装置中能够容易地纠正有缺陷的像素。

[0248] 图 37A 所示为相应于显示装置的像素部分中一个像素的一部分的布局图。图 37A 是一个表示像素电极(发光元件的一对电极中的一个)和电源线之间连接关系的俯视图,图 37B 是沿图 37A 的线 A-A' 的横截面图。图 37A 所示的俯视图的等效电路与图 12 一致,且与图 36A 相似,图 37A 具有在像素电极(发光元件的一对电极中的一个)和电源线之间配置有串联连接的两个晶体管的结构。

[0249] 除了参照图 36A 描述的实施方式 10 的有源层 503 分成通过导线 531 连接的两个层之外,图 37A 具有几乎与图 36A 相同的结构。因此,在这个实施方式中,仅描述与图 36A 的不同之处。在这个实施方式中,当从顶部表面看时,夹在两个栅线之间的且不与导线 531 交叠的有源层 503 的宽度(Y56 和 Y58)减小。这部分中有源层 503 的宽度优选为  $3\mu\text{m}$  或更窄。可减小有源层 503 的宽度 Y56 和 Y58 中的一个或两个。

[0250] 作为减小有源层 503 的至少部分的宽度的替代方案,还可以减小导线 531 与两个有源层不交叠的部分(当从顶部表面看时)中导线 531 的宽度。这部分中导线 531 的宽度 Y57 优选为  $3\mu\text{m}$  或更窄。

[0251] 在具有形成这样形状的有源层 503 或导线 531 的显示装置中,能够容易地纠正任意像素中存在的缺陷,而且不会对其它像素造成不利影响。

[0252] [实施方式 12]

[0253] 本实施方式描述了显示装置的像素部分的另外一种结构,在该显示装置中能够容易地纠正有缺陷的像素。

[0254] 图 38 所示为相应于显示装置的像素部分中一个像素的一部分的布局图。图 38 是表示像素电极和电源线之间连接关系的俯视图。图 38 所示的俯视图的等效电路与图 13 一致,且具有在像素电极(发光元件的一对电极中的一个)和电源线之间配置有与发光元件的一个电极连接的至少两个晶体管的结构。

[0255] 在图 38 中,具有有源层 1365 的晶体管 1304 的源极和漏极中的一个通过导线 1362 连接到具有有源层 1366 的晶体管 1305 的源极和漏极中的一个。导线 1362 连接到发光元件 101 的一个电极 1361(像素电极)。晶体管 1304 的源极和漏极中的另一个连接到导线 1351,晶体管 1305 的源极和漏极中的另一个连接到导线 1352。

[0256] 在本实施方式中,减小与导线 1362、栅线 1363 和导线 1351 不交叠的有源层 1365 的宽度 Y103 和 Y104,或者减小与有源层 1365 不交叠的导线 1351 的宽度 Y107。在这种情况下,有源层 1365 的宽度 Y103 和 Y104 或导线 1351 的宽度 Y107 优选为  $3\mu\text{m}$  或更窄。可将宽度 Y103、Y104 和 Y107 都减小,或减小至少其中之一。

[0257] 在本实施方式中,减小与导线 1362、栅线 1364 和导线 1352 不交叠的有源层 1366 的宽度 Y105 和 Y106,或者减小与有源层 1366 不交叠的导线 1352 的宽度 Y108。在这种情况下,有源层 1366 的宽度 Y105 和 Y106 或与有源层 1366 不交叠的导线 1352 的宽度 Y108 优选为  $3\mu\text{m}$  或更窄。可将宽度 Y105、Y106 和 Y108 都减小,或减小至少其中之一。

[0258] 作为减小宽度 Y103、Y104 和 Y107 并小宽度 Y105、Y106 和 Y108 的替代方案,可以减少(当从顶部表面看时)发光元件 101 一个电极 1361 与导线 1362 不交叠的部分附近的导线 1362 的宽度 Y101,或者减小发光元件 101 一个电极 1361 的宽度 Y102。因为后一结构只切断导线之类的一个部分就能够纠正有缺陷的像素,所以优选采用后一结构而非前一结构。导线 1362 的宽度 Y101 或发光元件 101 的一个电极 1361 的宽度 Y102 优选为  $3\mu\text{m}$  或更窄。

[0259] 在发光元件 101 的一个电极 1361、导线 1362、有源层 1365、有源层 1366、导线 1351 和导线 1352 形成这样形状的显示装置中,能够容易地纠正任意像素中存在的缺陷,而且不会对其它像素造成不利影响。

[0260] [实施方式 13]

[0261] 本实施方式描述了显示装置的像素部分的另外一种结构,在该显示装置中能够容易地纠正有缺陷的像素。

[0262] 图 39 所示为相应于显示装置的像素部分中一个像素的一部分的布局图。图 39 是表示像素电极(发光元件的一对电极中的一个)和电源线之间连接关系的俯视图。图 39 所示的俯视图的等效电路与图 13 一致,且与图 38 相似,图 39 具有两个晶体管连接到发光元件的一个电极的结构。

[0263] 除了两个有源层 1365 和有源层 1366 被一个有源层 1372 代替之外,图 39 具有与参照图 38 描述的实施方式 10 的几乎相同的结构。因此,在这个实施方式中,仅描述与图 38 的不同之处。在这个实施例中,可同时减小宽度 Y113 和 Y114 以及宽度 Y115 和 Y116。或者,可减小宽度 Y111 或 Y112。因为后一结构只切断导线之类的一个部分就能够纠正有缺陷的像素,所以 优选后一结构而非前一结构。宽度 Y103、Y104、Y107、Y105、Y106 和 Y108 中的每一个优选为  $3\mu\text{m}$  或更窄。

[0264] 在发光元件 101 的一个电极 1361、导线 1371、有源层 1372、导线 1351 和导线 1352 形成这样形状的显示装置中,能够容易地纠正任意像素中存在的缺陷,而且不会对其它像素造成不利影响。

[0265] [实施方式 14]

[0266] 本实施方式描述了显示装置的像素部分的另外一种结构,在该显示装置中能够容易地纠正有缺陷的像素。

[0267] 图 40 所示为相应于显示装置的像素部分中一个像素的一部分的布局图。图 40 是表示像素电极和电源线之间连接关系的俯视图。图 40 所示的俯视图的等效电路与图 14 一致,且具有至少包括连接到发光元件的一个电极的晶体管 1405 和连接到的晶体管 1405 的

两个晶体管 1406 和 1407 的结构。

[0268] 在图 40 中,具有有源层 1468 的晶体管 1406 的源极和漏极中的一个通过导线 1465 连接到具有有源层 1469 的晶体管 1407 的源极和漏极中的一个。导线 1465 连接到具有有源层 1464 的晶体管 1405 的源极和漏极中的一个。晶体管 1405 的源极和漏极中的另一个通过导线 1462 连接到发光元件 101 的一个电极 1461(像素电极)。晶体管 1406 的源极和漏极中的另一个连接到导线 1451,晶体管 1407 的源极和漏极中的另一个连接到导线 1452。

[0269] 在本实施方式中,如参照图 39 在实施方式 13 中的描述,减小宽度 Y126、Y127 和 Y128 至少其中之一并减小宽度 Y129、Y130 和 Y131 至少其中之一。在该实施中,宽度 Y126、Y127 和 Y128 至少其中之一与宽度 Y129、Y130 和 Y131 至少其中之一优选为  $3\mu\text{m}$  或更窄。

[0270] 作为减小宽度 Y126、Y127 和 Y128 至少其中之一并减小宽度 Y129、Y130 和 Y131 至少其中之一的替代方案,可减小宽度 Y121、Y122、Y123、Y124 和 Y125 至少其中之一。因为后一结构只切断导线之类的一个部分就能够纠正有缺陷的像素,所以优选后一结构而非前一结构。在该实施例中,宽度 Y121、Y122、Y123、Y124 和 Y125 中每一个优选为  $3\mu\text{m}$  或更窄。

[0271] 在发光元件 101 的一个电极 1461、导线 1462、有源层 1464、导线 1465、有源层 1468、有源层 1469、导线 1451 和导线 1452 形成这样形状的显示装置中,能够容易地纠正任意像素中存在的缺陷,而且不会对其它像素造成不利影响。

[0272] [实施方式 15]

[0273] 本实施方式描述了显示装置的像素部分的另外一种结构,在该显示装置中能够容易地纠正有缺陷的像素。

[0274] 图 41 所示为相应于显示装置的像素部分中一个像素的一部分的布局图。图 41 是表示像素电极和电源线之间连接关系的俯视图。图 41 所示的俯视图的等效电路与图 15 一致,且具有在像素电极和电源线之间串联连接的两个晶体管 1506 和 1507 与晶体管 1508 连接到发光元件的一个电极的结构。

[0275] 发光元件的一个电极 1561 通过导线 1562 连接到晶体管 1506 的有源层 1565(源极和漏极的其中之一)和晶体管 1508 的有源层 1566(源极和漏极的其中之一)。晶体管 1506 的源极和漏极中的另一个通过导线 1571 连接到晶体管 1507 的有源层 1570(源极和漏极的其中之一)。晶体管 1507 的源极和漏极中的另一个连接到导线 1572,晶体管 1508 的源极和漏极中的另一个连接到导线 1568。

[0276] 在本实施方式中,减小宽度 Y143、Y144、Y147、Y149、Y150 和 Y151 至少其中之一,并减小宽度 Y145、Y146 和 Y148 至少其中之一。在这种情况下,宽度 Y143、Y144、Y147、Y149、Y150 和 Y151 至少其中之一与宽度 Y145、Y146 和 Y148 至少其中之一优选为  $3\mu\text{m}$  或更窄。

[0277] 作为减小宽度 Y143、Y144、Y147、Y149、Y150 和 Y151 至少其中之一,并减小宽度 Y145、Y146 和 Y148 至少其中之一的替代方案,可减小宽度 Y141 和 Y142 至少其中之一。因为后一结构只切断导线之类的一个部分就能够纠正有缺陷的像素,所以优选后一结构而非前一结构。在这种情况下,宽度 Y141 和 Y142 优选为  $3\mu\text{m}$  或更窄。

[0278] 在发光元件 101 的一个电极 1561、导线 1562、有源层 1565、有源层 1566、导线 1567、导线 1568、有源层 1570 和导线 1571 形成这样形状的显示装置中,能够容易地纠正任意像素中存在的缺陷,而且不会对其它像素造成不利影响。

[0279] [实施方式 16]

[0280] 本实施方式描述了显示装置的像素部分的另外一种结构,该显示装置能够容易的纠正有缺陷的像素。

[0281] 图 42A 所示为相应于显示装置的像素部分中一个像素的一部分的布局图。图 42A 是表示像素电极(发光元件的一对电极中的一个)和电源线之间连接关系的俯视图,图 42B 是沿图 42A 的线 A-A' 的横截面图。图 42A 所示的俯视图的等效电路与图 12 一致,且具有串联连接的至少两个晶体管配置在像素电极(发光元件的一对电极中的一个)和电源线之间的结构,与图 36A 和 37A 相似。

[0282] 像素电极 4201 通过导线 4202 连接到具有有源层 4202 的晶体管 1204 的源极和漏极的其中之一。晶体管 1204 的源极和漏极中的另一个通过导线 4205 连接到具有有源层 4206 的晶体管 1205 的源极和漏极的其中之一。晶体管 1205 的源极和漏极中的另一个连接到导线 4207。在图 42B 中,参考标记 4208 表示包含属于周期表 13(或 15)族的元素的半导体薄膜,因为其提供在导线 4202、导线 4205 和导线 4207 的下面,所以并没有显示该半导体薄膜。注意衬底配置在栅线 4203 下面,在图 42A 和图 42B 中未示出。

[0283] 在本实施方式中,减小了导线 4202 与像素电极 4201 和有源层 4204 不交叠的部分(当从顶部看时)中导线 4202 的宽度 Y161。宽度 Y161 优选为  $3\mu\text{m}$  或更窄。

[0284] 作为减小宽度 Y161 的替代方案,可减小导线 4205 与有源层 4204 和有源层 4206 不交叠的部分中导线 4205 的宽度 Y162。宽度 Y162 优选为  $3\mu\text{m}$  或更窄。作为减小宽度 Y161 或宽度 Y162 的替代方案,可减小导线 4207 与有源层 4206 不交叠的部分中导线 4207 的宽度 Y163。宽度 Y163 优选为  $3\mu\text{m}$  或更窄。宽度 Y161、Y162 和 Y163 都减少,或减少至少其中之一。

[0285] 在导线 4202、导线 4205 和导线 4207 形成这样形状 of 显示装置中,能够容易地纠正任意像素中存在的缺陷,而且不会对其它像素造成不利影响。

[0286] [实施方式 17]

[0287] 本实施方式描述了显示装置的像素部分的另外一种结构,该显示装置能够容易地纠正有缺陷的像素。

[0288] 图 43A 所示为相应于显示装置的像素部分中一个像素的一部分的布局图。图 43A 是表示像素电极(发光元件的一对电极中的一个)和电源线之间连接关系的俯视图,图 43B 是沿图 43A 的线 A-A' 的横截面图。图 43A 所示的俯视图的等效电路与图 12 一致,且具有串联连接的至少两个晶体管配置在像素电极(发光元件的一对电极中的一个)和电源线之间的结构,与图 42A 相似。

[0289] 在实施方式 16 所述的图 42A 中,蚀刻有源层与含有属于周期表 13(或 15)族的元素的半导体膜 4208 不交叠的部分内的有源层的一部分(对应于沟道形成区),并且提供像素电极 4201 以便与导线 4202 交叠。除了配置保护膜 4209 以便覆盖有源层与沟道形成区不交叠的部分内的有源层,以及配置导线 4202 以便与像素电极 4201 交叠之外,图 43A 具有与图 42A 几乎同样的结构。即,在本实施例中,当从顶部看时,可减小导线 4202 的宽度 Y161、导线 4205 的宽度 Y162、导线 4207 的宽度 Y163 中的至少一个。宽度 Y161、Y162 和 Y163 中的每一个优选为  $3\mu\text{m}$  或更窄。注意,可同时减小宽度 Y161、Y162 和 Y163。

[0290] 在导线 4202、导线 4205 和导线 4207 形成这样形状 of 显示装置中,能够容易地纠正任意像素中存在的缺陷,而且不会对其它像素造成不利影响。

[0291] [ 实施例 1]

[0292] 本实施例描述了其中能够容易地纠正有缺陷的像素的显示装置的结构。由于在实施方式 2 中结合图 1 描述了像素的结构实例,所以在本实施例中将描述与图 1 不同的另一结构实例。

[0293] 图 21 显示了与显示装置的像素部分内一个像素对应的等效电路图的一个实例。每个像素都具有第一晶体管 2105、第二晶体管 2106、第三晶体管 2107、电容器 2108、发光元件 2109 和发光元件 2109 的一个电极 2110。发光元件 2109 的该一个电极 2110 可以是阳极或阴极。

[0294] 第一晶体管 2105 的栅电极连接到栅信号线 2104(扫描线),它的源极和漏极中的一个连接到第一源信号线 2102(数据线)同时另一个连接到第三晶体管 2107 的栅电极和电容器 2108 的一个电极。第二晶体管 2106 的栅极连接到第二源信号线 2101,它的源极和漏极中的一个连接到发光元件 2109 的另一个电极而另一个连接到第三晶体管 2107 的源极和漏极中的一个。第三晶体管 2107 的源极和漏极中的另一个连接到电源线 2103。电容器 2108 的另一个电极连接到电源线 2103。

[0295] 电容器 2108 具有保持第三晶体管 2107 的栅电位的功能。因此,图 21 中电容器 2108 配置在第三晶体管 2107 的栅电极和电源线 2103 之间,当然 本发明不限于此。换言之,仅需提供电容器 2108 来保持第三晶体管 2107 的栅电位。如果采用第三晶体管 2107 的栅电容等可保持第三晶体管 2107 的栅电位,则没必要设置电容器 2108。

[0296] 如实施方式 2 所述,第一到第三晶体管 2105 到 2107 不限于图 21 中所示的结构。即,第一到第三晶体管 2105 到 2107 的每一个均可为 N 沟道晶体管或 P 沟道晶体管。每个晶体管的有源层均可由非晶半导体或结晶半导体形成,且可具有 LDD 结构或 GOLD 结构。每个晶体管可具有正向交错结构或反向交错结构,且可具有顶栅结构或底栅结构。每个晶体管的栅电极可以是同时形成在沟道形成区的上部和下部,或者是只形成在沟道形成区的上部或下部。

[0297] 为了在图 21 中实施本发明,可中断电源线 2103 和发光元件 2109 的另一个电极(连接到第二晶体管 2106 的源极和漏极中的一个的电极)之间的电流路径的至少一部分。在发光元件 2109 的另一个电极和电源线 2103 之间的电流路径与图 12 的前述的结构相似,从而在此省略对它的描述。

[0298] 本发明采用的结构中减小了与待切断部分对应的导线的宽度,以便纠正有缺陷的像素。作为减小与待切断部分对应的导线宽度的结构的具体实施例,可采用实施方式 6 到 9 中所述结构,且因此在此省略对它的描述。

[0299] 图 22 表示与显示装置的像素部分的一个像素对应的等效电路图的另一个实例。每个像素都具有第一晶体管 2205、第二晶体管 2206、第三晶体管 2207、电容器 2208、发光元件 2209 和发光元件 2209 的一个电极 2210。发光元件 2209 的该一个电极 2210 是阳极或阴极。

[0300] 第一晶体管 2205 的栅电极连接到第一栅信号线 2204,它的源极和漏极中的一个连接到第一源信号线 2201(数据线)而另一个连接到第二晶体管 2206 的栅电极、第三晶体管 2207 的源极和漏极中的一个和电容器 2208 的一个电极。第二晶体管 2206 的源极和漏极中的一个连接到发光元件 2209 的另一个电极,同时另一个连接到电源线 2202。第三晶

晶体管 2207 的栅电极连接到第二栅信号线 2203, 它的源极和漏极中的另一个连接到电源线 2202。电容器 2208 的另一个电极连接到电源线 2202。

[0301] 为了在图 22 中实施本发明, 可中断电源线 2202 和发光元件 2209 的另一个电极 (连接到第二晶体管 2206 的源极和漏极中的一个的电极) 之间的电流路径的至少一部分。发光元件 2209 的另一个电极和电源线 2202 之间的电流路径与图 11 的前述的结构相似, 从而在此省略对它的描述。

[0302] 本发明采用与待切断部分对应的导线宽度减小的结构, 以便纠正有缺陷的像素。作为与待切断部分对应的导线宽度减小的结构的具体实例, 可采用实施方式 6 到 9 中所述结构, 且因此在此省略对它的描述。

[0303] 图 23 表示与显示装置的像素部分的一个像素对应的等效电路图的另一个实例。每个像素都具有第一开关 2303、第二开关 2304、晶体管 2305、电容器 2306、第三开关 2307、第四开关 2308、第五开关 2309、发光元件 2310 和发光元件 2310 的一个电极 2311。发光元件 2310 的该一个电极 2311 可以是阳极或阴极。

[0304] 晶体管 2305 的栅电极连接到电容器 2306 的一个电极、第四开关 2308 的一端和第五开关 2309 的一端。晶体管 2305 的源极和漏极中的一个连接到第一开关 2303 的一端和第二开关 2304 的一端, 同时另一个连接到第三开关 2307 的一端和第四开关 2308 的另一端。第一开关 2303 的另一端连接到源信号线 2301, 第二开关 2304 的另一端连接到电源线 2302。电容器 2306 的另一个电极连接到电源线 2302。第三开关 2307 的另一端连接到发光元件 2310 的另一个电极。

[0305] 为了在图 23 中实施本发明, 可中断电源线 2302 和发光元件 2310 的另一个电极 (连接到第三开关 2307 另一端的电极) 之间的电流路径的至少一部分。

[0306] 本发明采用与待切断部分对应的导线宽度减小的结构, 以便纠正有缺陷的像素。作为与待切断部分对应的导线宽度减小的结构的具体实例, 可采用实施方式 6 到 9 中所述结构, 且因此在此省略对它的描述。

[0307] 图 24 表示与显示装置的像素部分的一个像素对应的等效电路图的另一个实例。每个像素都具有第一晶体管 2405、第二晶体管 2406、开关 2407、电容器 2408、第三晶体管 2409、第四晶体管 2410、发光元件 2411 和发光元件 2411 的一个电极 2412。发光元件 2411 的一个电极 2412 可以是阳极或阴极。

[0308] 第一晶体管 2405 的栅电极连接到第一栅信号线 2403, 它的源极和漏极中的一个连接到发光元件 2411 的另一个电极, 同时另一个连接到第二晶体管 2406 的源极和漏极中的一个。第二晶体管 2406 的栅电极连接到开关 2407 的一端、电容器 2408 的一个电极和第三晶体管 2409 的源极和漏极中的一个。第二晶体管 2406 的源极和漏极中的另一个连接到电源线 2402。电容器 2408 的另一个电极连接到电源线 2402。第三晶体管 2409 的源极和漏极中的另一个连接到第四晶体管 2410 的源极和漏极中的一个。第四晶体管 2410 的栅电极连接到第二栅信号线 2404, 它的源极和漏极中的另一个连接到源信号线 2401。

[0309] 为了在图 24 中实施本发明, 可中断电源线 2402 和发光元件 2411 的另一个电极之间的电流路径的至少一部分。发光元件 2411 的另一个电极和电源线 2402 之间的电流路径与图 12 的前述结构相似, 从而在此省略对它的描述。

[0310] 本发明采用与待切断部分对应的导线宽度减小的结构, 以便纠正有缺陷的像素。

作为与待切断部分对应的导线宽度减小的结构的具体实例,可采用实施方式 6 到 9 中所述结构,且因此在此省略对它的描述。

[0311] 图 25 表示与显示装置的像素部分的一个像素对应的等效电路图的另一个实例。除了配置第五晶体管 2413 代替图 24 中配置的开关 2407 之外,图 25 与图 24 具有几乎相同的结构。

[0312] 第五晶体管 2413 的栅电极连接到它的源极和漏极中的一个和第四晶体管 2410 的源极和漏极中的一个。第五晶体管 2413 的源极和漏极中的另一个连接到第三晶体管 2409 的源极和漏极中的一个。

[0313] 为了在图 25 中实施本发明,可中断电源线 2402 和发光元件 2411 的另一个电极之间的电流路径的至少一部分。发光元件 2411 的另一个电极和电源线 2402 之间的电流路径与图 12 的前述结构相似,从而在此省略对它的描述。

[0314] 本发明采用与待切断部分对应的导线宽度减小的结构,以便纠正有缺陷的像素。作为与待切断部分对应的导线宽度减小的结构的具体实施例,可采用实施方式 6 到 9 中所述结构,且因此在此省略对它的描述。

[0315] 图 26 表示与显示装置的像素部分的一个像素对应的等效电路图的另一个实例。每个像素都具有第一晶体管 2606、第一电容器 2607、第二电容器 2608、第二晶体管 2609、第三晶体管 2610、第四晶体管 2611、第五晶体管 2612、发光元件 2613 和发光元件 2613 的一个电极 2614。发光元件 2613 的一个电极 2614 可以是阳极或阴极。

[0316] 第一晶体管 2606 的栅电极连接到第二栅信号线 2604,它的源极和漏极中的一个连接到源信号线 2601 同时另一个连接到第一电容器 2607 的一个电极、第二电容器 2608 的一个电极和第二晶体管 2609 的源极和漏极中的一个。第一电容器 2607 的另一个电极连接到电源线 2602。第二电容器 2608 的另一个电极连接到第三晶体管 2610 的源极和漏极中的一个和第四晶体管 2611 的栅电极。第二晶体管 2609 的栅电极连接到第一栅信号线 2603 和第三晶体管 2610 的栅电极。第二晶体管 2609 的源极和漏极中的另一个连接到电源线 2602 和第四晶体管 2611 的源极和漏极中的一个。第三晶体管 2610 的源极和漏极中的另一个连接到电源线 2602、第四晶体管 2611 的源极和漏极中的另一个和第五晶体管 2612 的源极和漏极中的一个。第五晶体管 2612 的栅电极连接到第三栅信号线 2605,且它的源极和漏极中的另一个连接到发光元件 2613 的另一个电极。

[0317] 为了在图 26 中实施本发明,可中断电源线 2602 和发光元件 2613 的另一个电极之间的电流路径的至少一部分。发光元件 2613 的另一个电极和电源线 2602 之间的电流路径与图 12 的前述结构相似,从而在此省略对它的描述。

[0318] 本发明采用与待切断部分对应的导线宽度减小的结构,以便纠正有缺陷的像素。作为与待切断部分对应的导线宽度减小的结构的具体实例,可采用实施方式 6 到 9 中所述结构,且因此在此省略对它的描述。

[0319] 图 27A 表示与显示装置的像素部分的一个像素对应的等效电路图的另一个实例。每个像素都具有第一晶体管 2706、第一电容器 2707、第二晶体管 2708、第三晶体管 2709、第四晶体管 2710、发光元件 2711 和发光元件 2711 的一个电极 2712。发光元件 2711 的一个电极 2712 可以是阳极或阴极。

[0320] 第一晶体管 2706 的栅电极连接到第二栅信号线 2704,它的源极和漏极中的一个



连接到源信号线 2701,同时另一个连接到第一电容器 2707 的一个电极和第三晶体管 2709 的栅电极。第一电容器 2707 的另一个电极连接到电源线 2702。第二晶体管 2708 的栅电极连接到第一栅信号线 2703,它的源极和漏极中的一个连接到源信号线 2701 同时另一个连接到第三晶体管 2709 的源极和漏极中的一个和第四晶体管 2710 的源极和漏极中的一个。第三晶体管 2709 的源极和漏极中的另一个连接到电源线 2702。第四晶体管 2710 的栅电极连接到第三栅信号线 2705,且它的源极和漏极中的另一个连接到发光元件 2711 的另一个电极。

[0321] 描述图 27B,在图 27A 中,第一晶体管 2706 的源极和漏极中的一个连接到源信号线 2701。除了第一晶体管 2706 的源极和漏极中的一个连接到第二晶体管 2708 的源极和漏极中的另一个、第三晶体管 2709 的源极和漏极中的一个和第四晶体管 2710 的源极和漏极中的一个之外,图 27B 具有与图 27A 几乎相同的结构。

[0322] 为了在图 27A 和图 27B 中实施本发明,可中断电源线 2702 和发光元件 2711 的另一个电极之间的电流路径的至少一部分。发光元件 2711 的另一个电极和电源线 2702 之间的电流路径与图 12 的前述结构相似,从而在此省略对它的描述。

[0323] 本发明采用与待切断部分对应的导线宽度减小的结构,以便纠正有缺陷的像素。作为与待切断部分对应的导线宽度减小的结构的具体实例,可采用实施方式 6 到 9 中所述结构,且因此在此省略对它的描述。

[0324] 图 28 表示与显示装置的像素部分的一个像素对应的等效电路图的另一个实例。每个像素都具有第一晶体管 2806、第一电容器 2807、第二电容器 2808、第二晶体管 2809、第三晶体管 2810、第四晶体管 2811、发光元件 2812 和发光元件 2812 的一个电极 2813。发光元件 2812 的一个电极 2813 可以是阳极或阴极。

[0325] 第一晶体管 2806 的栅电极连接到第一栅信号线 2803,它的源极和漏极中的一个连接到源信号线 2801 同时另一个连接到第一电容器 2807 的一个电极。第一电容器 2807 的另一个电极连接到第二电容器 2808 的一个电极、第二晶体管 2809 的源极和漏极中的一个和第三晶体管 2810 的栅电极。第二电容器 2808 的另一个电极连接到电源线 2802。第二晶体管 2809 的栅电极连接到第二栅信号线 2804,且它的源极和漏极中的另一个连接到第三晶体管 2810 的源极和漏极中的一个和第四晶体管 2811 的源极和漏极中的一个。第三晶体管 2810 的源极和漏极中的另一个连接到电源线 2802。第四晶体管 2811 的栅电极连接到第三栅信号线 2805,源极和漏极中的另一个连接到发光元件 2812 的另一个电极。

[0326] 为了在图 28 中实施本发明,可中断电源线 2802 和发光元件 2812 的另一个电极之间的电流路径的至少一部分。发光元件 2812 的另一个电极和电源线 2802 之间的电流路径与图 12 的前述结构相似,从而在此省略对它的描述。

[0327] 本发明采用与待切断部分对应的导线宽度减小的结构,以便纠正有缺陷的像素。作为与待切断部分对应的导线宽度减小的结构的具体实例,可采用实施方式 6 到 9 中所述结构,且因此在此省略对它的描述。

[0328] 图 29 表示与显示装置的像素部分的一个像素对应的等效电路图的另一个实例。每个像素都具有第一开关 2903、第一晶体管 2904、第二开关 2905、电容器 2906、第二晶体管 2907、发光元件 2908 和发光元件 2908 的一个电极 2909。发光元件 2908 的该一个电极 2909 可以是阳极或阴极。

[0329] 第一开关 2903 的一端连接到源信号线 2901,同时它的另一端连接到第一晶体管 2904 的源极和漏极中的一个、第一晶体管 2904 的栅电极和第二开关 2905 的一端。第一晶体管 2904 的源极和漏极中的另一个连接到电源线 2902。第二开关 2905 的另一端连接到电容器 2906 的一个电极和第二晶体管 2907 的栅电极。电容器 2906 的另一个电极连接到电源线 2902。第二晶体管 2907 的源极和漏极中的一个连接到电源线 2902,同时另一个连接到发光元件 2908 的另一个电极。

[0330] 为了在图 29 中实施本发明,可中断电源线 2902 和发光元件 2908 的另一个电极之间的电流路径的至少一部分。发光元件 2908 的另一个电极和电源线 2902 之间的电流路径与图 11 的前述结构相似,从而在此省略对它的描述。

[0331] 本发明采用与待切断部分对应的导线宽度减小的结构,以便纠正有缺陷的像素。作为与待切断部分对应的导线宽度减小的结构的具体实例,可采用实施方式 6 到 9 中所述结构,且因此在此省略对它的描述。

[0332] 图 30 表示与显示装置的像素部分的一个像素对应的等效电路图的另一个实例。每个像素都具有第一开关 3003、第一晶体管 3004、第二开关 3005、电容器 3006、第二晶体管 3007、发光元件 3008 和发光元件 3008 的一个电极 3009 和发光元件 3008 的一个电极 3009。发光元件 3008 的该一个电极 3009 可以是阳极或阴极。

[0333] 第一开关 3003 的一端连接到源信号线 3001,同时另一端连接到第一晶体管 3004 的源极和漏极中的一个和第二开关 3005 的一端。第一晶体管 3004 的栅电极第二开关 3005 的另一端、电容器 3006 的一个电极和第二晶体管 3007 的栅电极。第一晶体管 3004 的源极和漏极中的另一个连接到电源线 3002。电容器 3006 的另一个电极连接到电源线 3002。第二晶体管 3007 的源极和漏极中的一个连接到电源线 3002,同时另一个连接到发光元件 3008 的另一个电极。

[0334] 为了在图 30 中实施本发明,可中断电源线 3002 和发光元件 3008 的另一个电极之间的电流路径的至少一部分。发光元件 3008 的另一个电极和电源线 3002 之间的电流路径与图 11 的前述结构相似,从而在此省略对它的描述。

[0335] 本发明采用与待切断部分对应的导线宽度减小的结构,以便纠正有缺陷的像素。作为与待切断部分对应的导线宽度减小的结构的具体实施例,可采用实施方式 6 到 9 中所述结构,且因此在此省略对它的描述。

[0336] 图 31 表示与显示装置的像素部分的一个像素对应的等效电路图的另一个实例。每个像素都具有第一晶体管 3108、第一电容器 3109、第二电容器 3110、第二晶体管 3111、第三晶体管 3112、第四晶体管 3113、第五晶体管 3114、发光元件 3115 和发光元件 3115 的一个电极 3116。发光元件 3115 的该一个电极 3116 可以是阳极或阴极。

[0337] 第一晶体管 3108 的栅电极连接到第一栅信号线 3103,它的源极和漏极中的一个连接到源信号线 3101 同时另一个连接到第一电容器 3109 的一个电极、第二电容器 3110 的一个电极和第二晶体管 3111 的源极和漏极中的一个。第一电容器 3109 的另一个电极连接到电源线 3102。第二电容器 3110 的另一个电极连接到第三晶体管 3112 的源极和漏极中的一个和第四晶体管 3113 的栅电极。第二晶体管 3111 的栅电极连接到第二栅信号线 3104,且它的源极和漏极中的另一个连接到第四晶体管 3113 的源极和漏极中的一个和第五晶体管 3114 的源极和漏极中的一个。第三晶体管 3112 的栅电极连接到第三栅信号线 3105,它

的源极和漏极中的另一个连接到用于初始化的导线 3107。第四晶体管 3113 的源极和漏极中的另一个连接到发光元件 3115 的另一个电极。第五晶体管 3114 的栅电极连接到第四栅信号线 3106, 且它的源极和漏极中的另一个连接到电源线 3102。

[0338] 为了在图 31 中实施本发明, 可中断电源线 3102 和发光元件 3115 的另一个电极之间的电流路径的至少一部分。发光元件 3115 的另一个电极和电源线 3102 之间的电流路径与图 12 的前述结构相似, 从而在此省略对它的描述。

[0339] 本发明采用与待切断部分对应的导线宽度减小的结构, 以便纠正有缺陷的像素。作为与待切断部分对应的导线宽度减小的结构的具体实例, 可采用实施方式 6 到 9 中所述结构, 且因此在此省略对它的描述。

[0340] 图 32 表示与显示装置的像素部分的一个像素对应的等效电路图的另一个实例。每个像素都具有第一电容器 3203、晶体管 3204、第一开关 3205、第二开关 3206、发光元件 3207 和发光元件 3207 的一个电极 3208。发光元件 3207 的该一个电极 3208 可以是阳极或阴极。

[0341] 第一电容器 3203 一个电极连接到源信号线 3201, 同时另一个连接到晶体管 3204 的栅电极和第一开关 3205 的一端。晶体管 3204 的源极和漏极中的一个连接到电源线 3202, 同时另一个连接到第一开关 3205 的一端和第二开关 3206 的一端。第二开关 3206 的另一端连接到发光元件 3207 的另一个电极。

[0342] 为了在图 32 中实施本发明, 可中断电源线 3202 和发光元件 3207 的另一个电极之间的电流路径的至少一部分。

[0343] 本发明采用与待切断部分对应的导线宽度减小的结构, 以便纠正有缺陷的像素。作为与待切断部分对应的导线宽度减小的结构的具体实例, 可采用实施方式 6 到 9 中所述结构, 且因此在此省略对它的描述。

[0344] 图 33 表示与显示装置的像素部分的一个像素对应的等效电路图的另一个实例。每个像素都具有第一电容器 3303、第一晶体管 3304、第二晶体管 3305、第一开关 3306、第二开关 3307、发光元件 3308 和发光元件 3308 的一个电极 3309。发光元件 3308 的该一个电极 3309 可以是阳极或阴极。

[0345] 第一电容器 3303 的一个电极连接到源信号线 3301, 同时另一个电极连接到第一晶体管 3304 的栅电极、第二晶体管 3305 的栅电极和第二开关 3307 的一端。第一晶体管 3304 的源极和漏极之一连接到第一开关 3306 的一端, 同时另一个连接到第二晶体管 3305 的源极和漏极中的一个、第二开关 3307 的另一端和发光元件 3308 的另一个电极。第二晶体管 3305 的源极和漏极中的另一个连接到低电位电源。从而, 第一晶体管 3204 和第二晶体管 3305 构成 CMOS 倒相电路。第一开关 3306 的另一端连接到电源线 3302。

[0346] 为了在图 33 中实施本发明, 可中断电源线 3302 和发光元件 3308 的另一个电极之间的电流路径的至少一部分。

[0347] 本发明采用与待切断部分对应的导线宽度减小的结构, 以便纠正有缺陷的像素。作为与待切断部分对应的导线宽度减小的结构的具体实例, 可采用实施方式 6 到 9 中所述结构, 且因此在此省略对它的描述。

[0348] 图 34 表示与显示装置的像素部分的一个像素对应的等效电路图的另一个实例。每个像素都具有第一晶体管 3404、电容器 3405、第二晶体管 3406、第三晶体管 3407、发光元

件 3408 和发光元件 3408 的一个电极 3409。发光元件 3408 的该一个电极 3409 可以是阳极或阴极。

[0349] 第一晶体管 3404 的栅电极连接到栅信号线 3403, 它的源极和漏极中的一个连接到源信号线 3401 同时另一个连接到电容器 3405 的一个电极、第二晶体管 3406 的源极和漏极中的一个和发光元件 3408 的另一个电极。电容器 3405 的另一个电极连接到第二晶体管 3406 的栅电极和第三晶体管 3407 的源极和漏极中的一个。第二晶体管 3406 的源极和漏极中的另一个连接到电源线 3402。第三晶体管 3407 的栅电极连接到栅信号线 3403, 且它的源极和漏极中的另一个连接到电源线 3402。

[0350] 为了在图 34 中实施本发明, 可中断电源线 3402 和发光元件 3408 的另一个电极之间的电流路径的至少一部分。发光元件 3408 的另一个电极和电源线 3402 之间的电流路径与图 11 的前述结构相似, 从而在此省略对它的描述。

[0351] 本发明采用与待切断部分对应的导线宽度减小的结构, 以便纠正有缺陷的像素。作为与待切断部分对应的导线宽度减小的结构的具体实例, 可采用实施方式 6 到 9 中所述结构, 且因此在此省略对它的描述。

[0352] 本实施例所示的附图仅为示例。即, 本发明不限于如附图所示的晶体管导电类型和结构, 既可采用 N 沟道晶体管也可采用 P 沟道晶体管。

[0353] [ 实施例 2 ]

[0354] 本发明的显示装置可用于不同电子设备的显示区域中。尤其是, 本发明的显示装置希望用于要求厚度和重量减小的移动装置中。

[0355] 在上述实施方式和实施例中所示的显示装置可结合在电子设备的外壳中, 所述电子设备如电视机 ( 也简单地称为 TV、电视或电视接受器 )、照相机 ( 如摄像机和数字照相机 )、护目镜型显示器、导航系统、音频再现设备 ( 如汽车音频设备和音频组件系统 )、计算机、游戏机、便携式信息终端 ( 如移动计算机、移动电话机、便携式游戏机和电子书 )、配置有纪录介质的图像再现设备 ( 具体地, 再现如 DVD ( 数字通用光盘 )、HD DVD ( 高清晰度 DVD ) 和蓝光光盘的纪录介质且具有显示再现图像的显示器的设备 ) 和其它分别具有显示区域的电子设备。电子设备的具体实例在图 8A 至图 8F 和图 10 中显示。

[0356] 在图 8A 中显示的便携式信息终端包括主体 9201 和显示区域 9202 等。在实施方式 1 到 9 中所示的显示装置可应用于显示区域 9202。作为本发明的一个模式的显示装置使得便携式信息终端具有高的显示质量, 其中没有亮点 ( 即使存在点缺陷 ) 且整个屏幕的图像质量的下降的减少, 从而提高了显示装置的成品率, 且使得成本大大降低。

[0357] 在图 8B 中显示的数字摄像机包括显示区域 9701 和显示区域 9702 等。在实施方式 1 到 9 中所示的显示装置可应用于显示区域 9701。作为本发明的一个模式的显示装置使得数字摄像机具有高的显示质量, 其中没有亮点 ( 即使存在点缺陷 ) 且整个屏幕的图像质量的下降减少, 从而提高了显示装置的成品率, 并使得成本大大降低。

[0358] 在图 8C 中显示的便携式终端包括主体 9101 和显示区域 9102 等。在实施方式 1 到 9 中所示的显示装置可应用于显示区域 9102。作为本发明的一个模式的显示装置使得便携式终端具有高的显示质量, 其中没有亮点 ( 即使存在点缺陷 ) 且整个屏幕的图像质量的下降减少, 从而提高了显示装置的成品率, 使得成本大大降低。

[0359] 在图 8D 中显示的便携式电视机包括主体 9301 和显示区域 9302 等。在实施方式

1 到 9 中所示的显示装置可应用于显示区域 9302。作为本发明的一个模式的显示装置使得便携式电视机具有高的显示质量,其中没有亮点(即使存在点缺陷)且整个屏幕的图像质量的下降减少,从而提高了显示装置的成品率,使得成本大大降低。本发明的显示装置可广泛用于与如移动电话的便携式终端结合的小尺寸电视机、便携式中等尺寸电视机和大尺寸电视机(例如,40 英寸或更大)。

[0360] 在图 8E 中显示的便携式计算机包括主体 9401 和显示区域 9402 等。在实施方式 1 到 9 中所示的显示装置可应用于显示区域 9402。作为本发明的一个模式的显示装置使得便携式计算机具有高的显示质量,其中没有亮点(即使存在点缺陷)且整个屏幕的图像质量的下降减少,从而提高了显示装置的成品率,使得成本大大降低。

[0361] 在图 8F 中显示的电视机包括主体 9501 和显示区域 9502 等。在实施方式 1 到 9 中所示的显示装置可应用于显示区域 9502。作为本发明的一个模式的显示装置使得电视机具有高的显示质量,其中没有亮点(即使存在点缺陷)且整个屏幕的图像质量的下降减少,从而提高了显示装置的成品率,使得成本大大降低。

[0362] 图 10 显示结合了双面显示板 4303 的电子书的实例。第一外壳 4305 具有第一显示区域 4301,第二外壳 4306 具有操作按钮 4304 和第二显示区域 4307。双面显示板 4303 具有第一显示表面和第二显示表面 4302,第二显示表面是第一显示表面的相对表面。双面显示板 4303 插在第一外壳 4305 和第二外壳 4306 之间。实施方式 1 到 9 中所示的显示装置可应用于每个显示区域。

[0363] 作为插入双层显示板 4303 的电子书的使用实例,方便在第一显示区域 4301 和第二显示表面 4302 上读文本,并在第二显示区域 4307 和第一显示表面上看图。因为双面显示板 4303 不能同时显示第一显示表面和第二显示表面 4302,当移动第一显示表面和第二显示表面 4302 时,第一显示表面的显示切换到第二显示表面的显示。

[0364] 而且,在阅读第一显示区域 4301 和第一显示表面之后,当下一页,即双面显示板转一定角度时,第二显示表面和第二显示区域 4307 显示下一页。此外,在阅读第二显示表面 4302 和第二显示区域 4307 之后,当双面显示板转一定角度时,第一显示表面和第一显示区域 4301 显示下一页。从而,显示表面的切换是不可视的,且减少视觉上的不一致。为了进一步减少不一致,希望在柔性衬底上提供双发射面板。作为本发明的一个模式的显示装置使得电子书具有高的显示质量,其中没有亮点(即使存在点缺陷)且整个屏幕的图像质量的下降减少,从而提高了显示装置的成品率,使得成本大大降低。

[0365] 如果前述电子设备使用可再充电电池,则它们的寿命增加,显示装置的功耗减小,由此给可再充电电池充电的时间可以减少。

[0366] 除了前述电子设备之外,本发明可用于前式或背式投影仪。

[0367] 如上所述,本发明的申请范围如此宽以至于本发明能用于所有领域的电子设备。

[0368] 本申请基于 2005 年 1 月 31 日在日本专利局提交的序列号为 2005-024631 的日本专利申请,其全部内容作为参考在此引入。

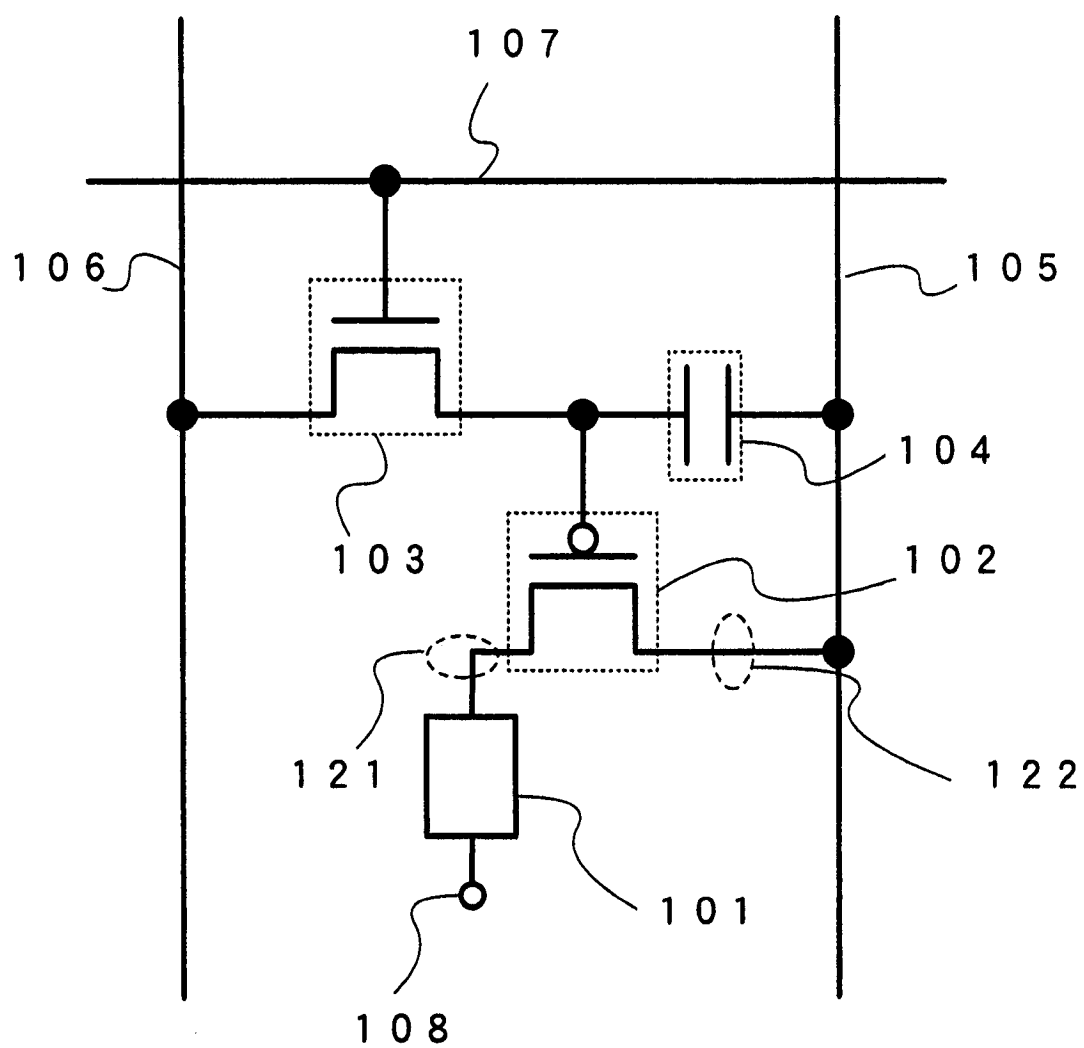


图 1

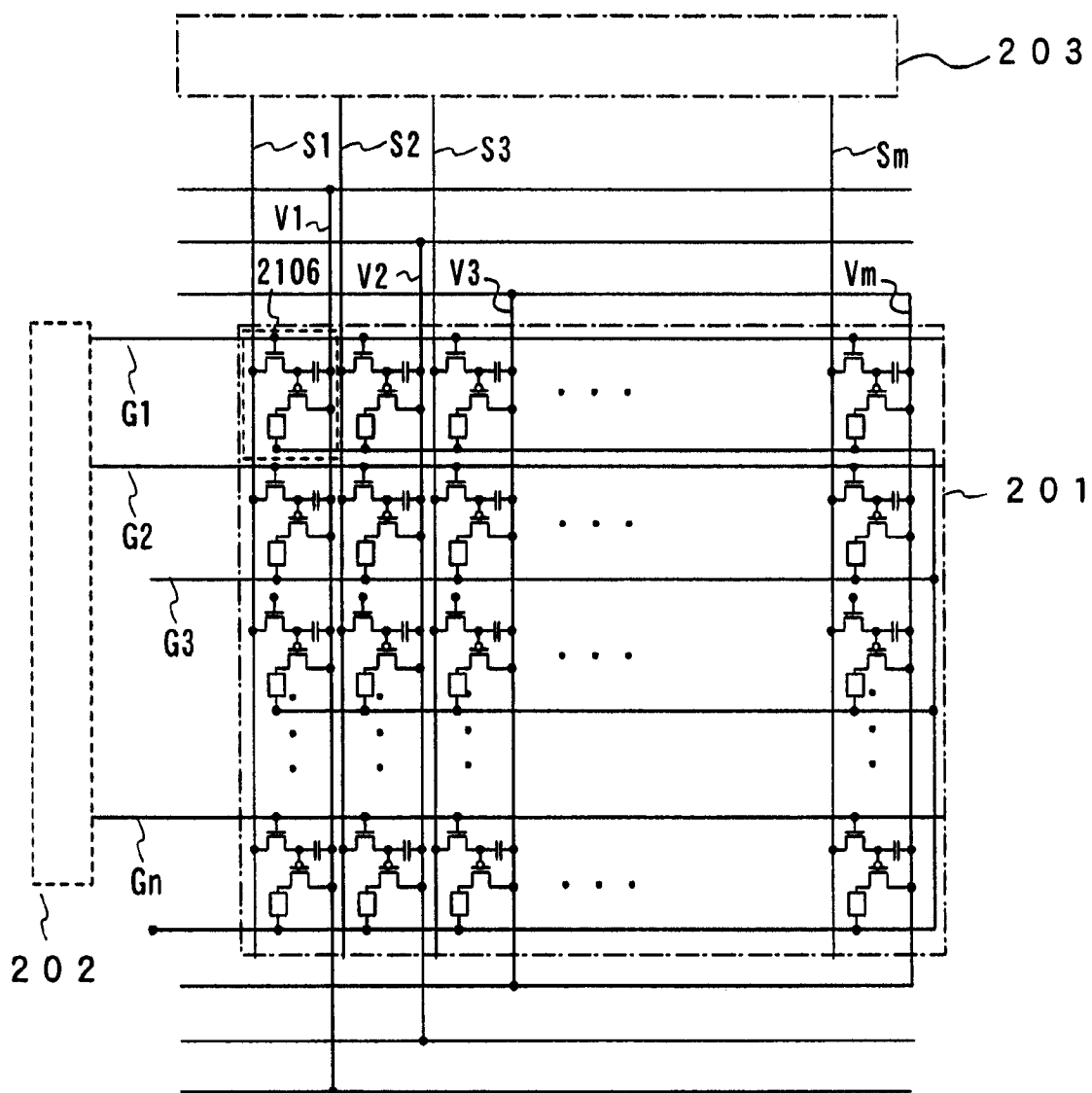


图 2

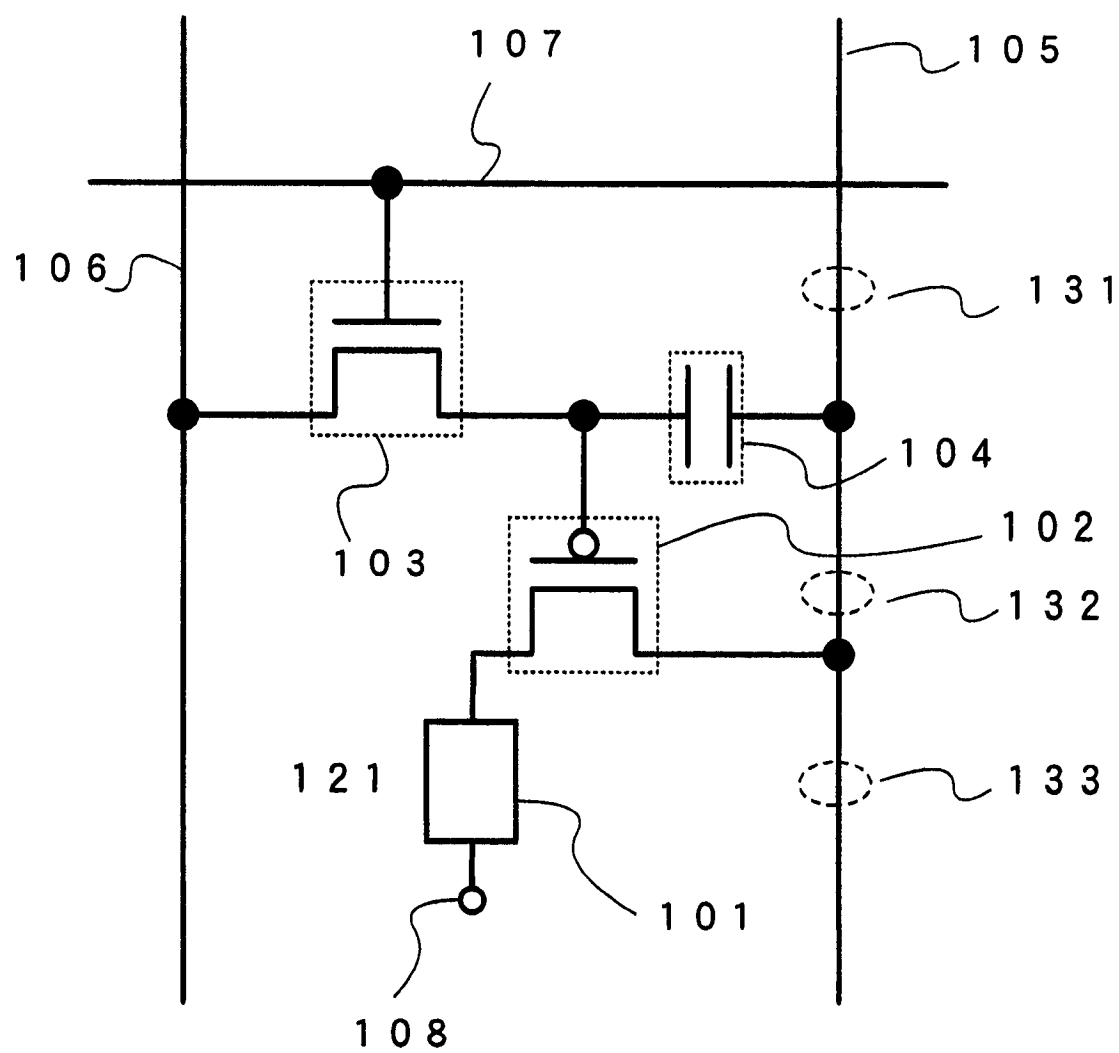


图 3



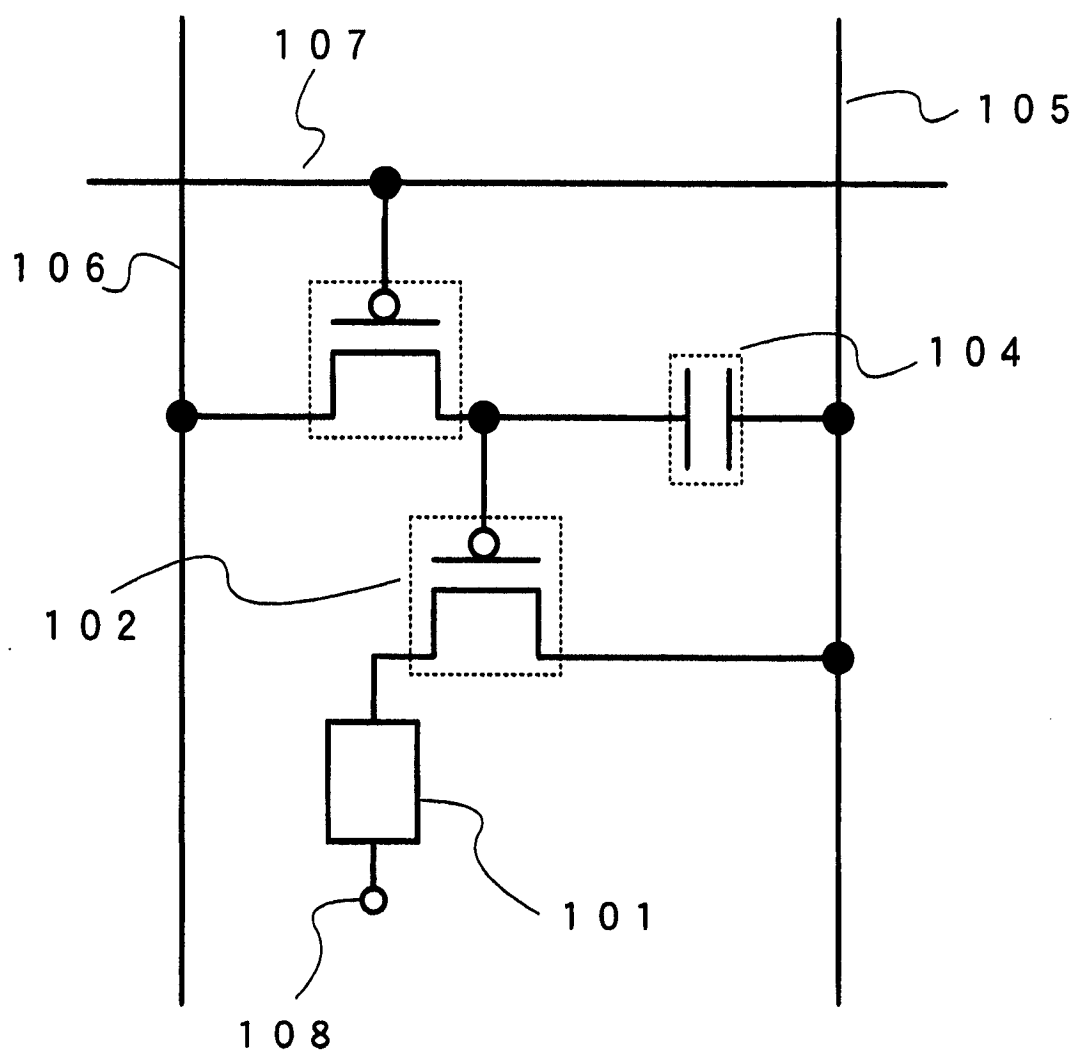


图 4

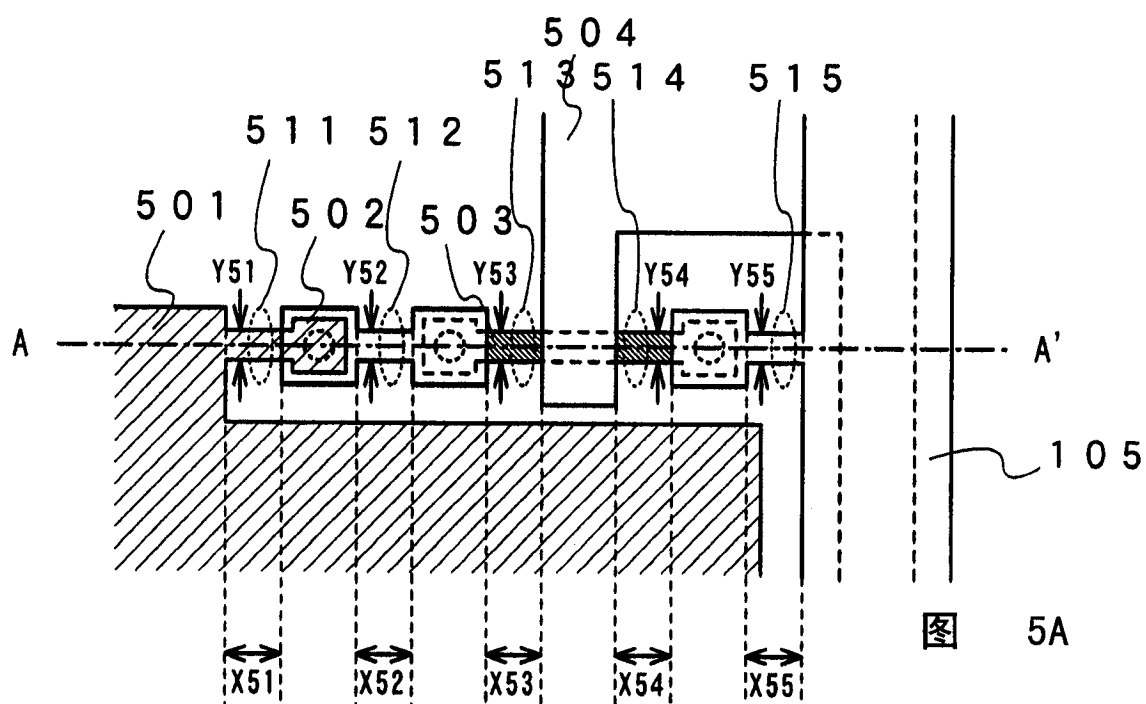


图 5A

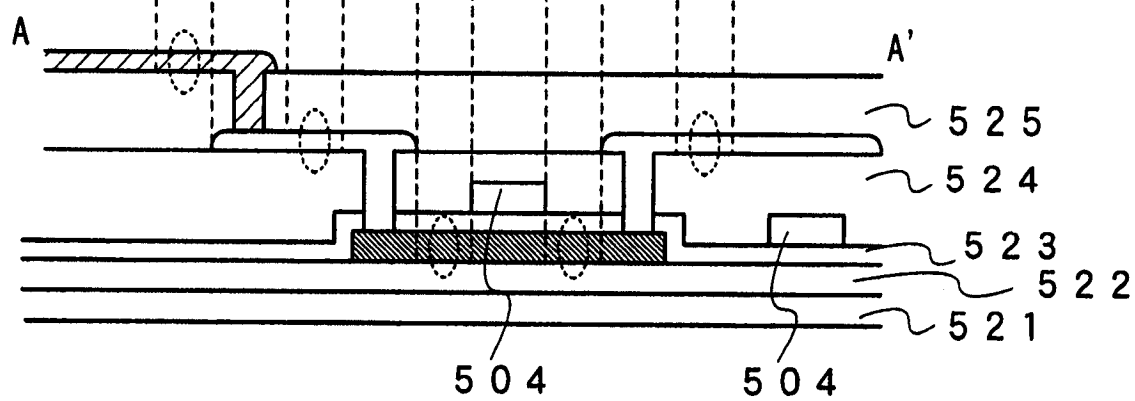


图 5B

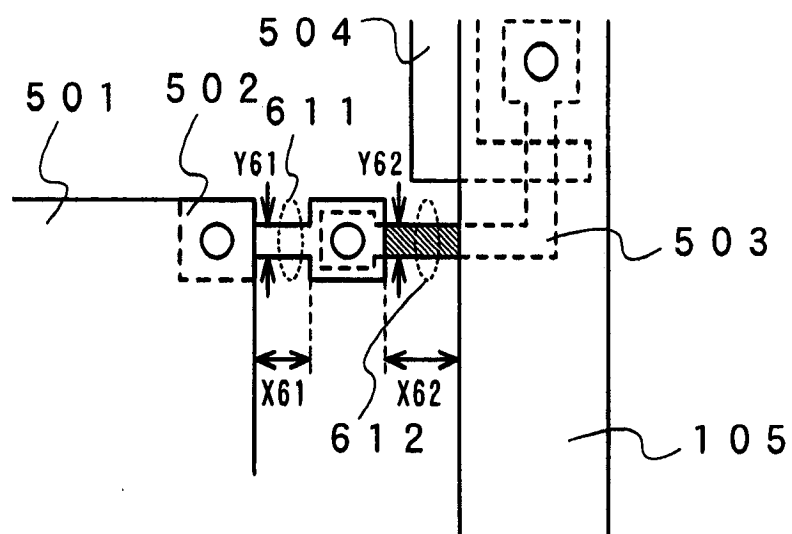


图 6

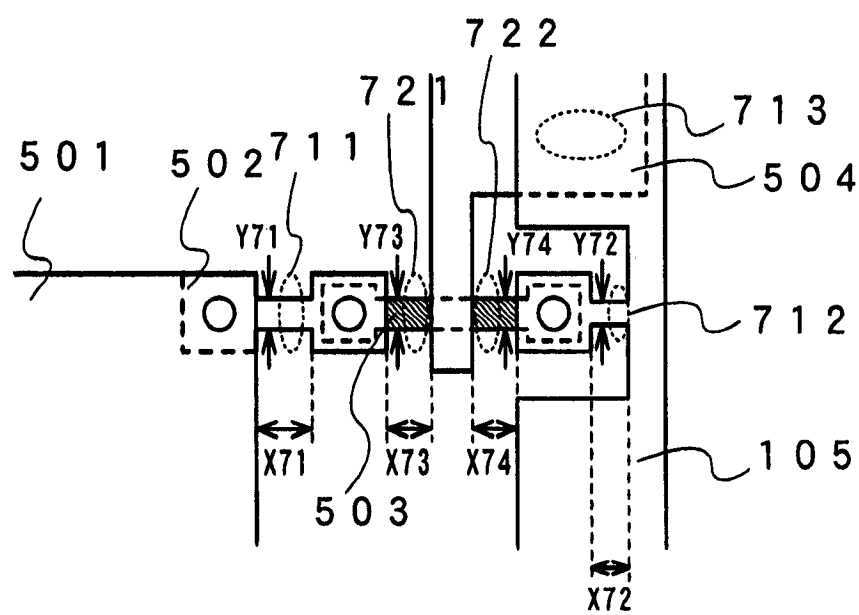


图 7

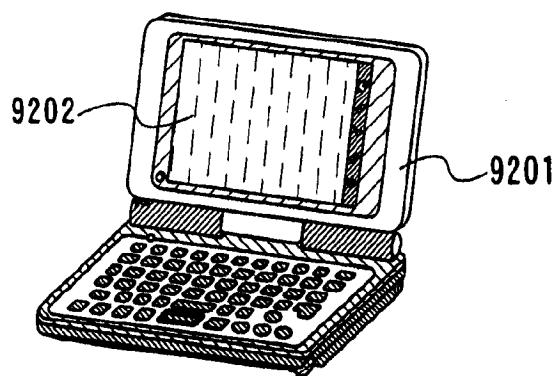


图 8A

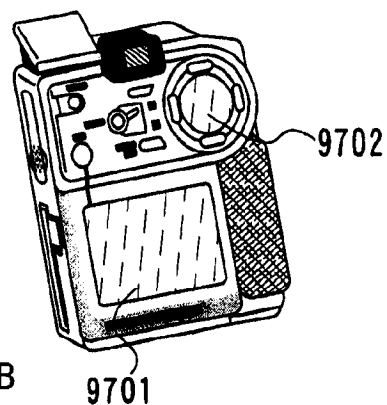


图 8B

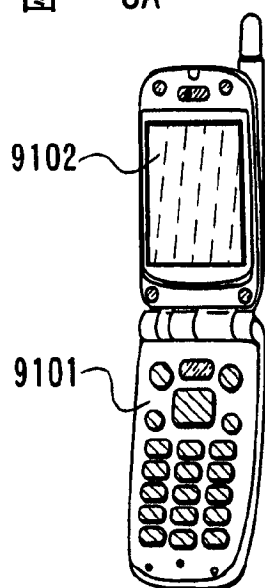


图 8C

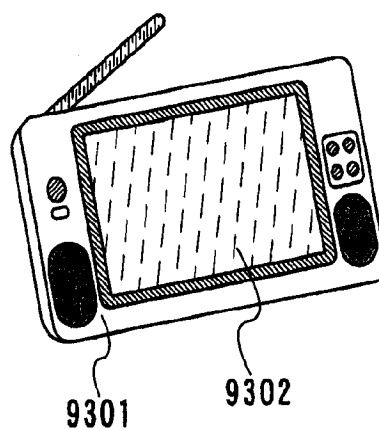


图 8D

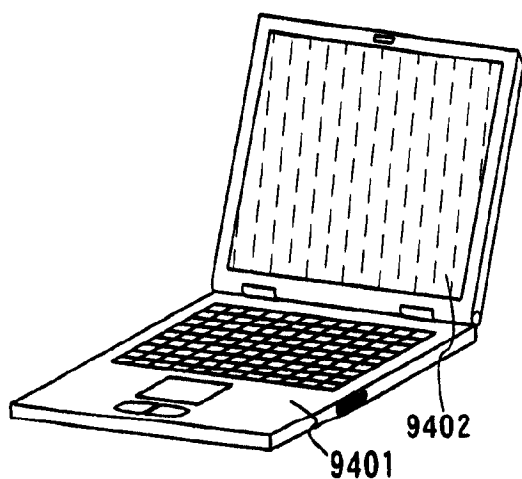


图 8E

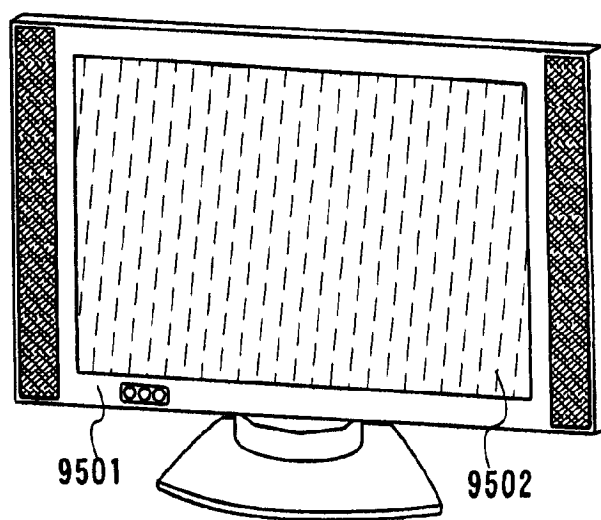


图 8F

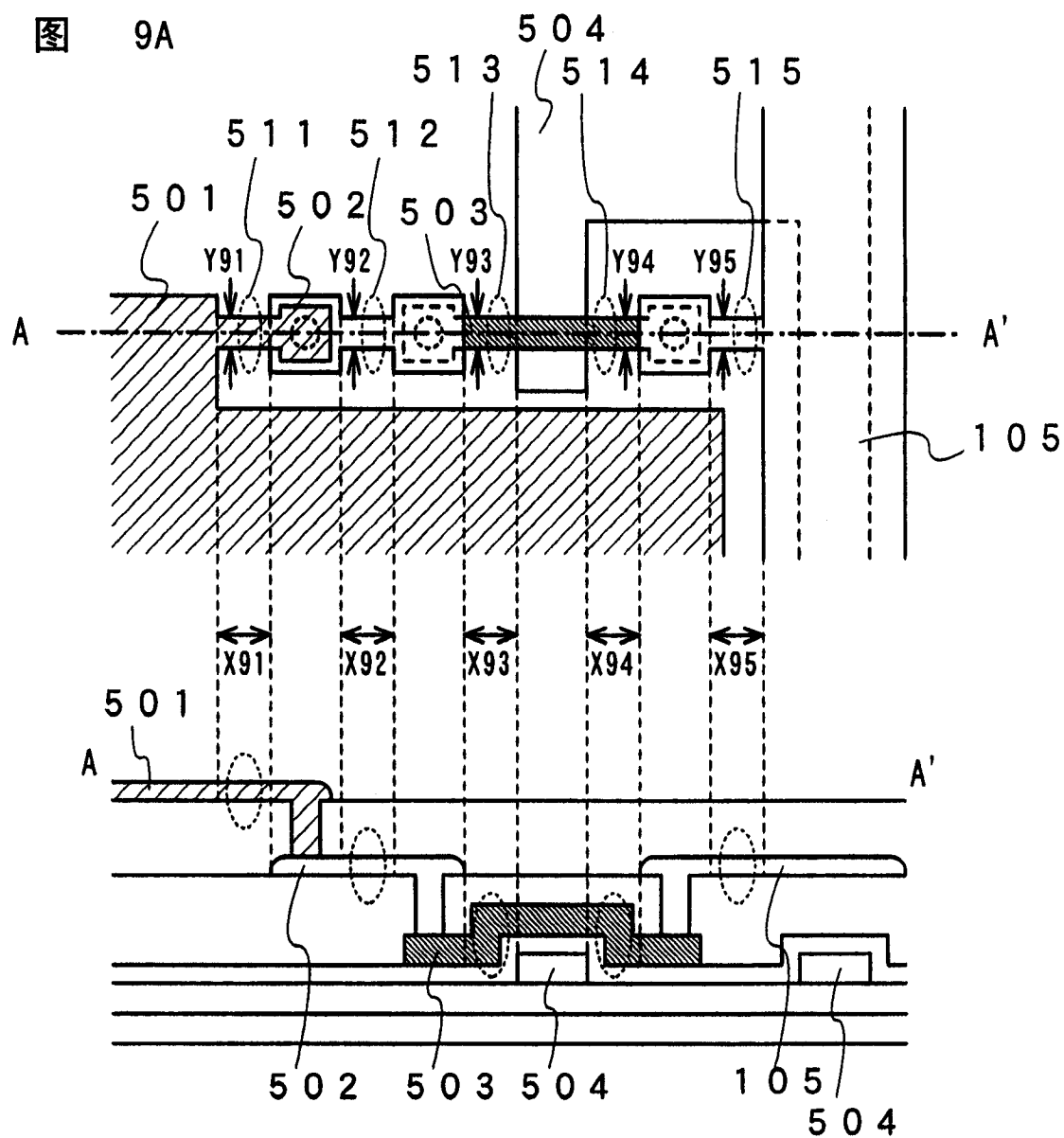


图 9B

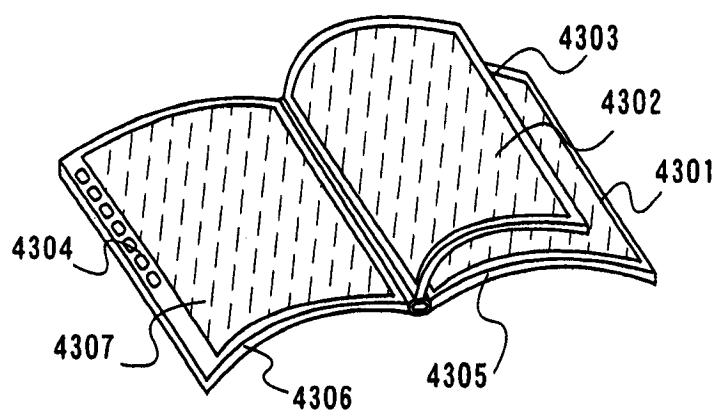


图 10

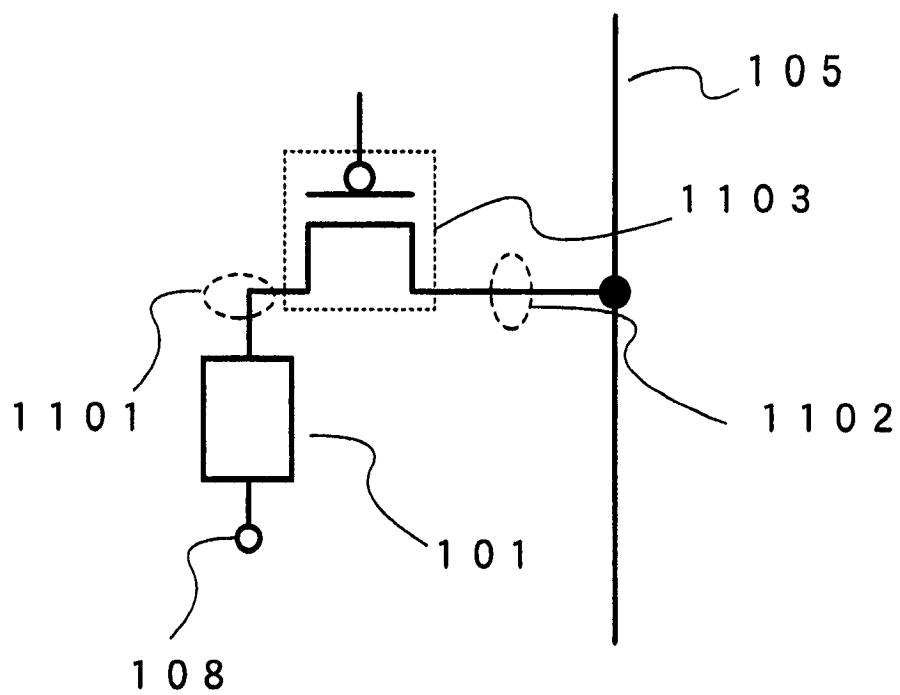


图 11

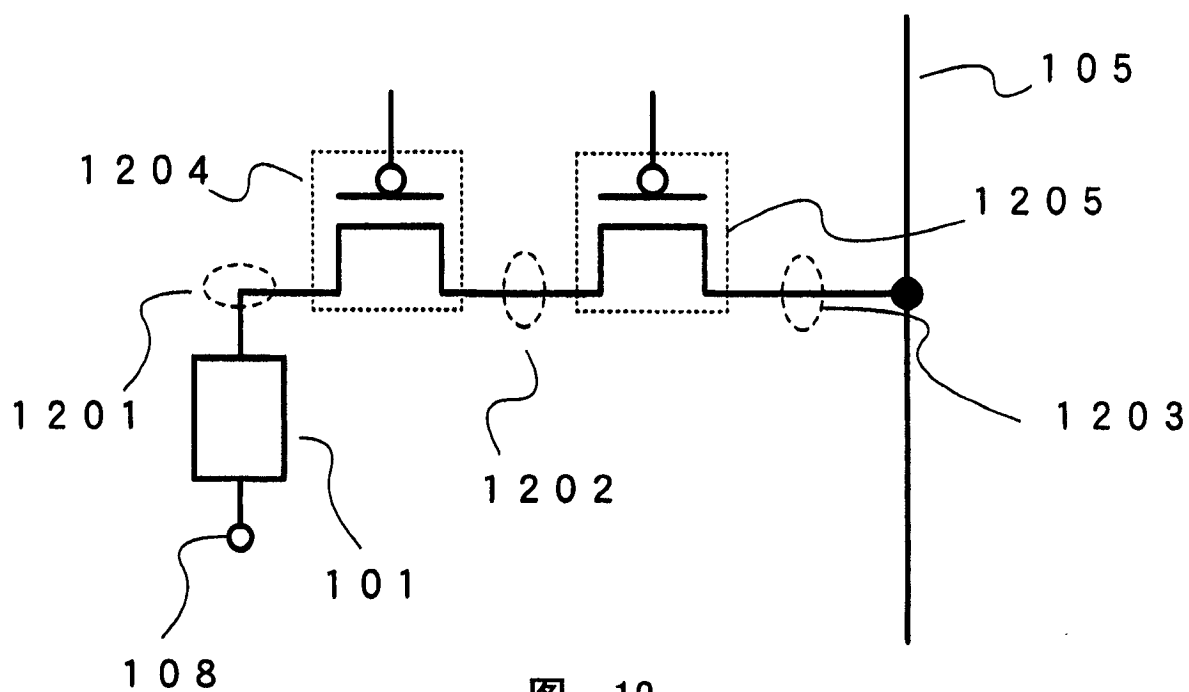


图 12

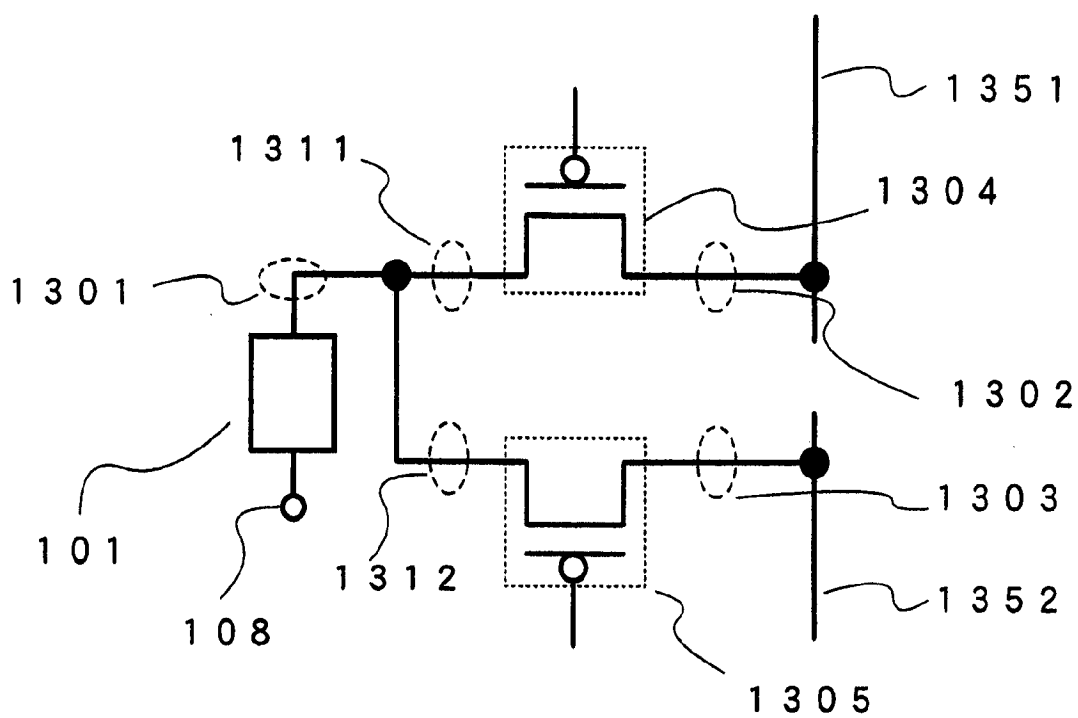


图 13

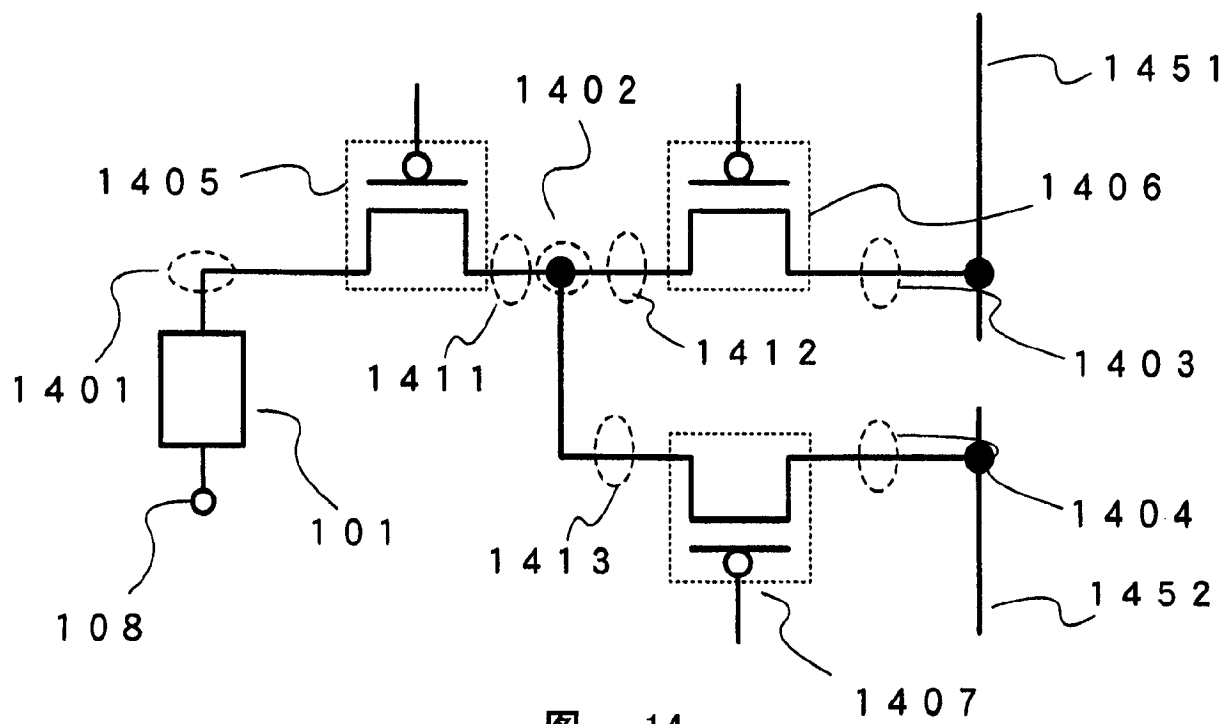


图 14



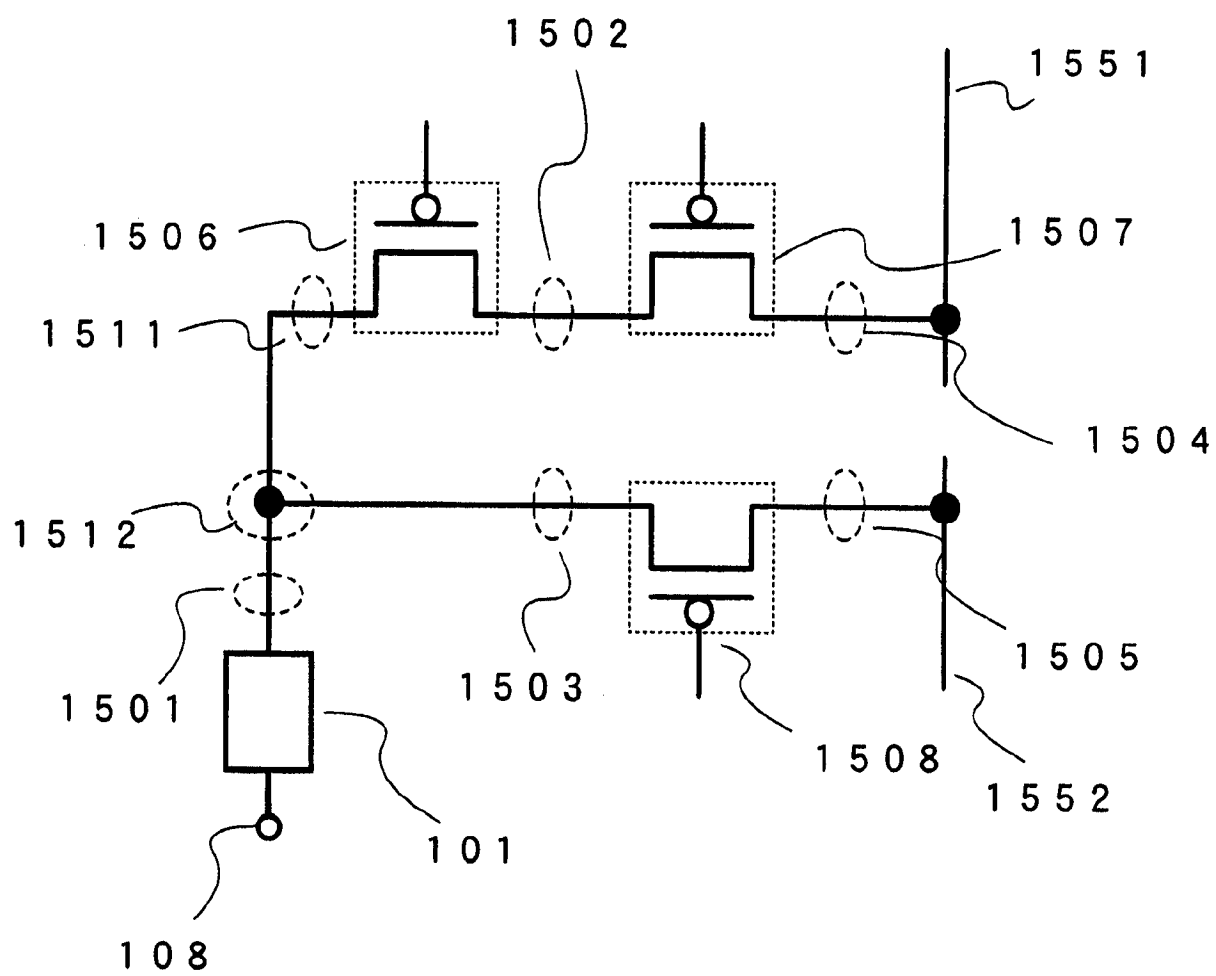
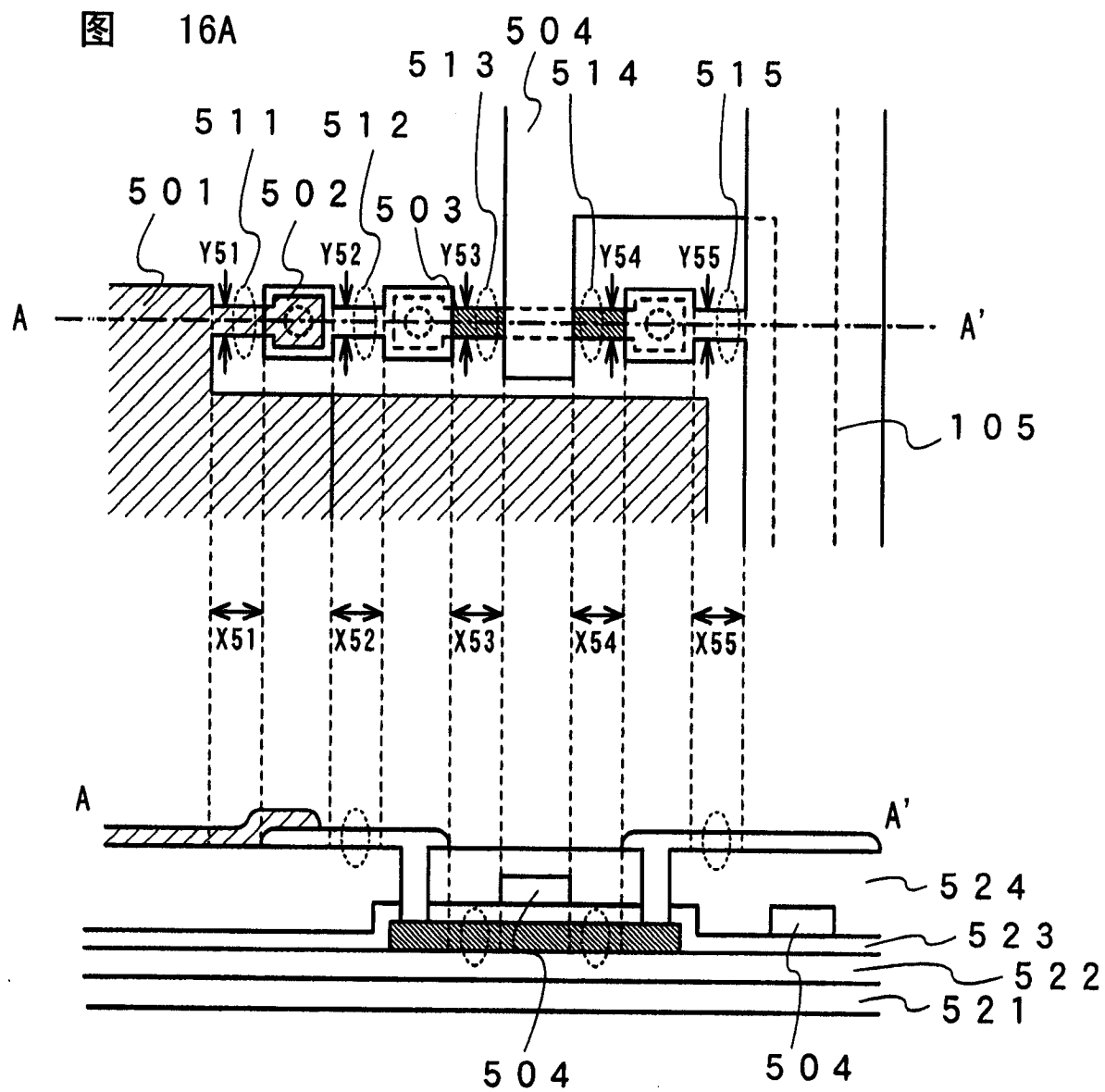


图 15



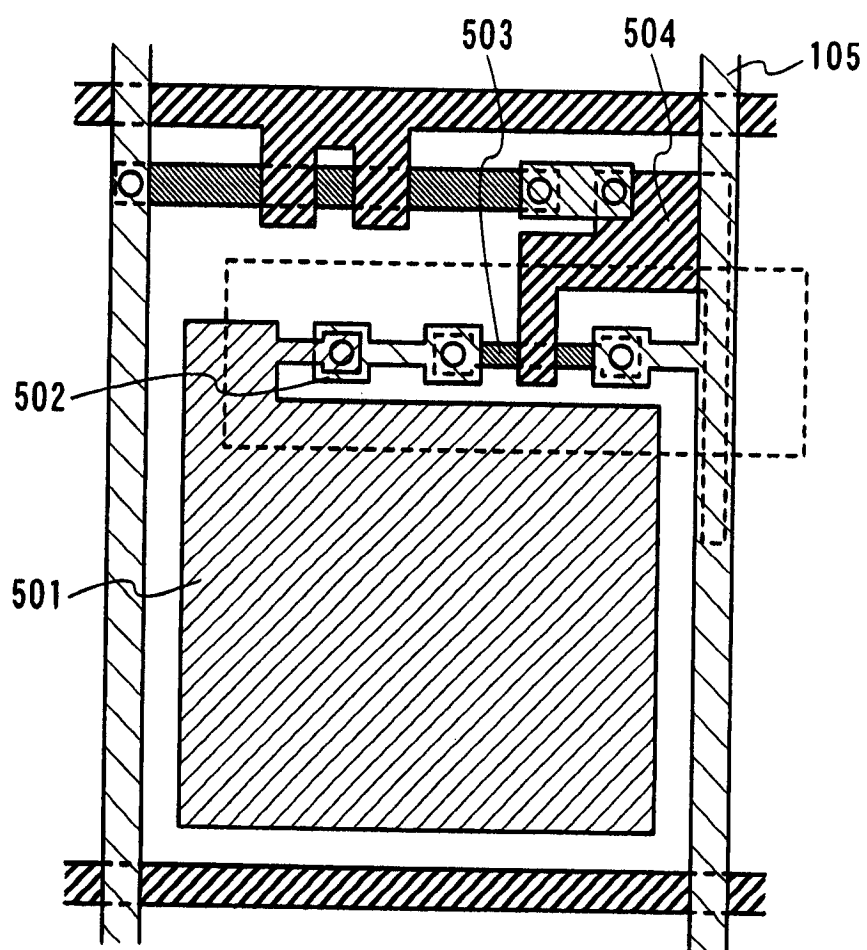


图 17

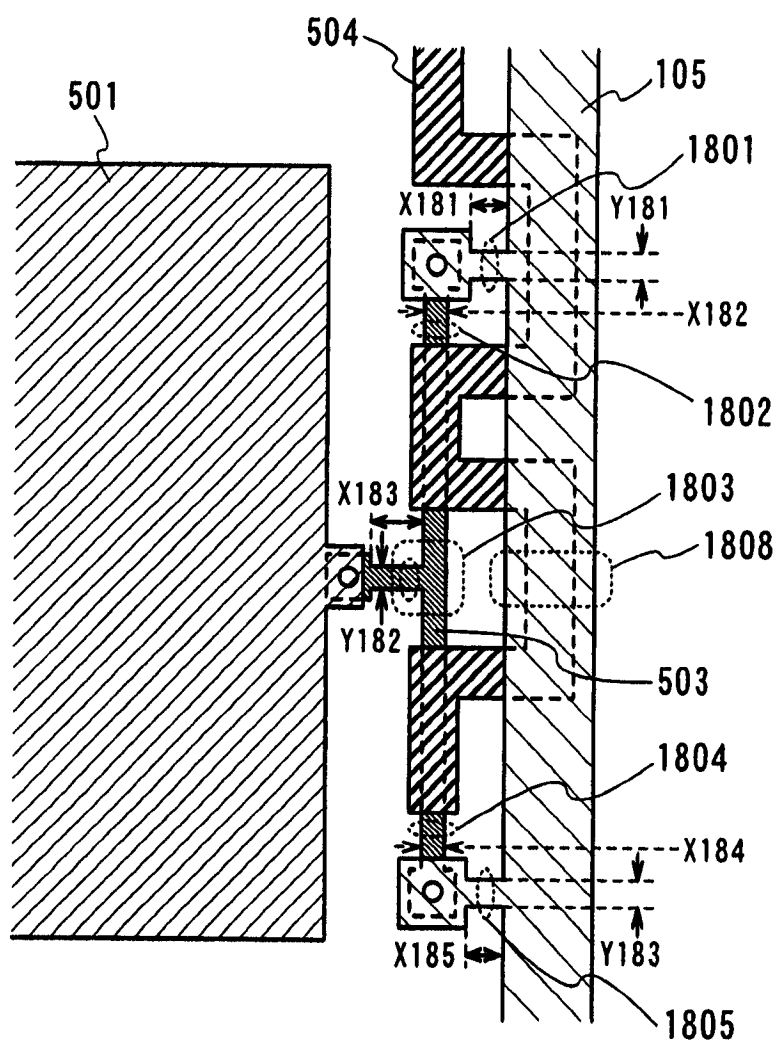


图 18

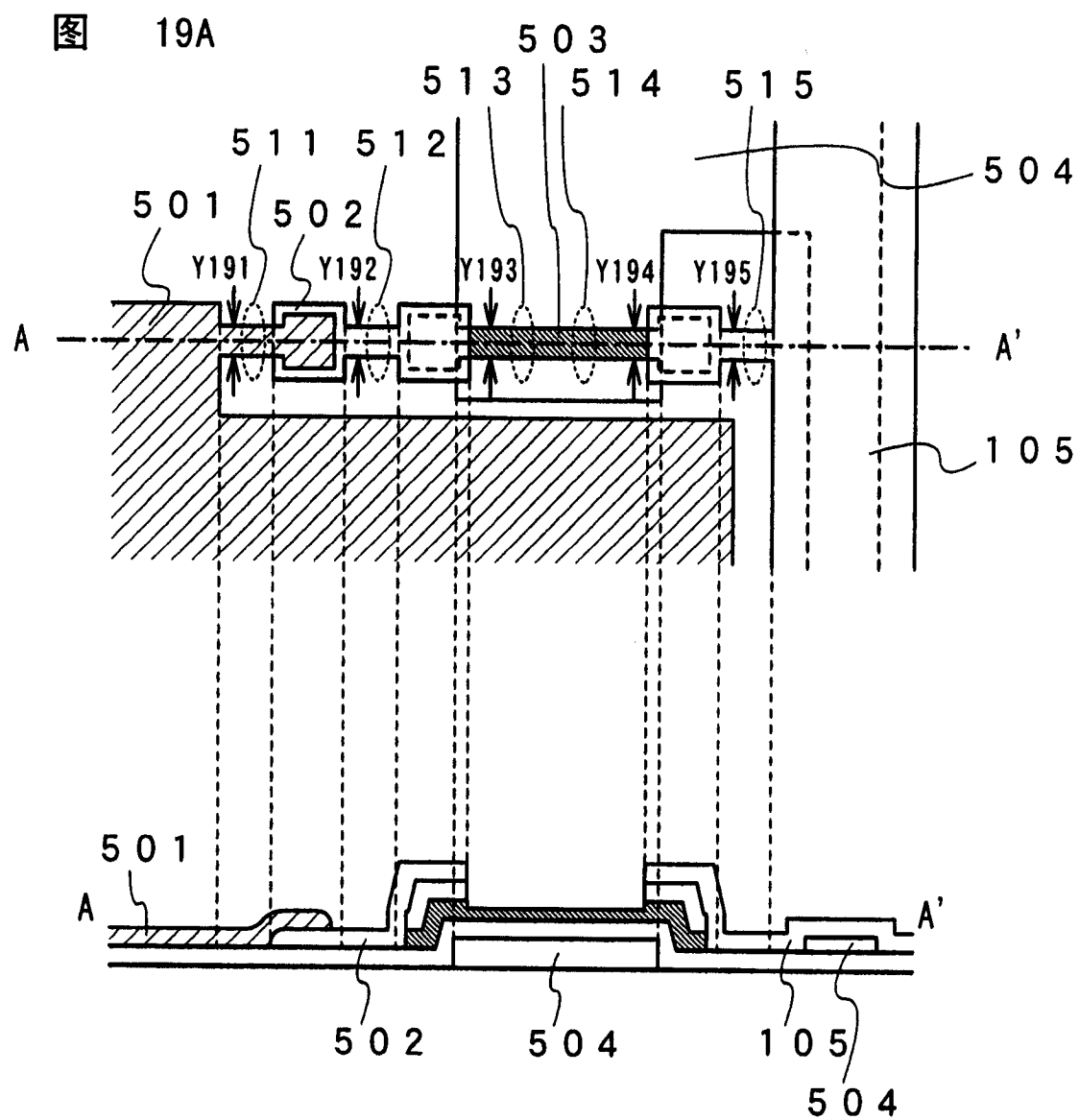


图 20A

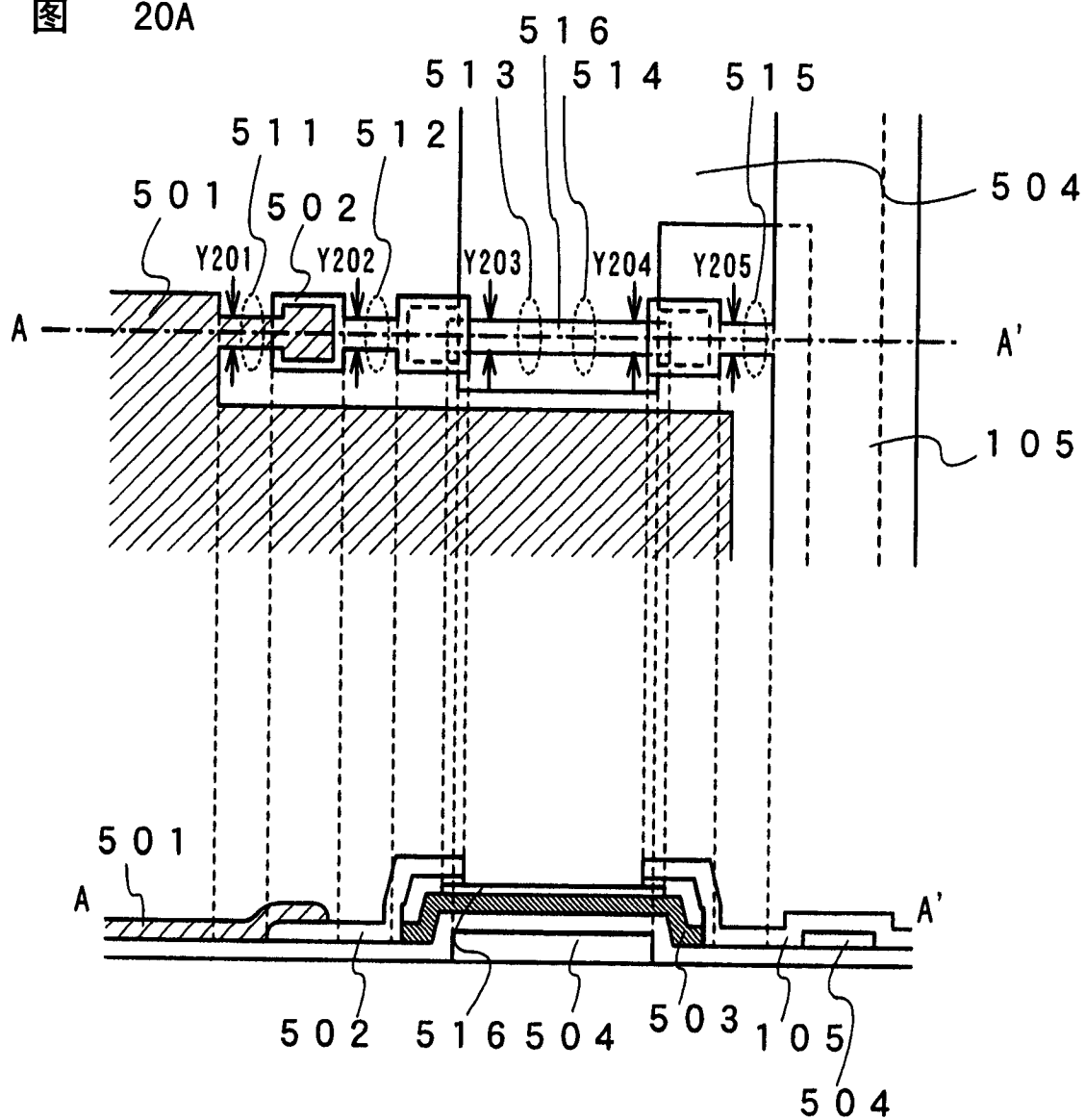
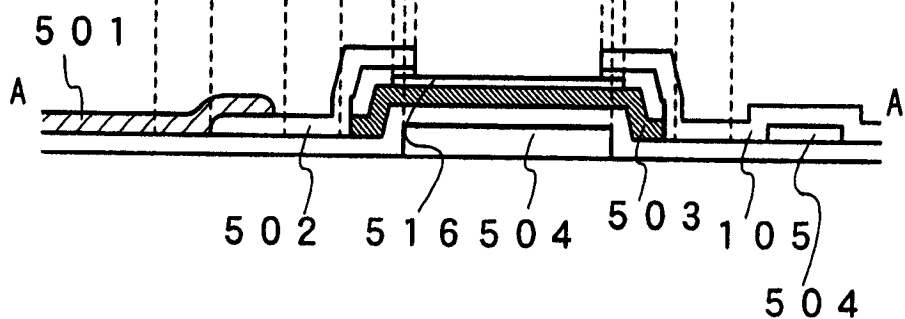


图 20B



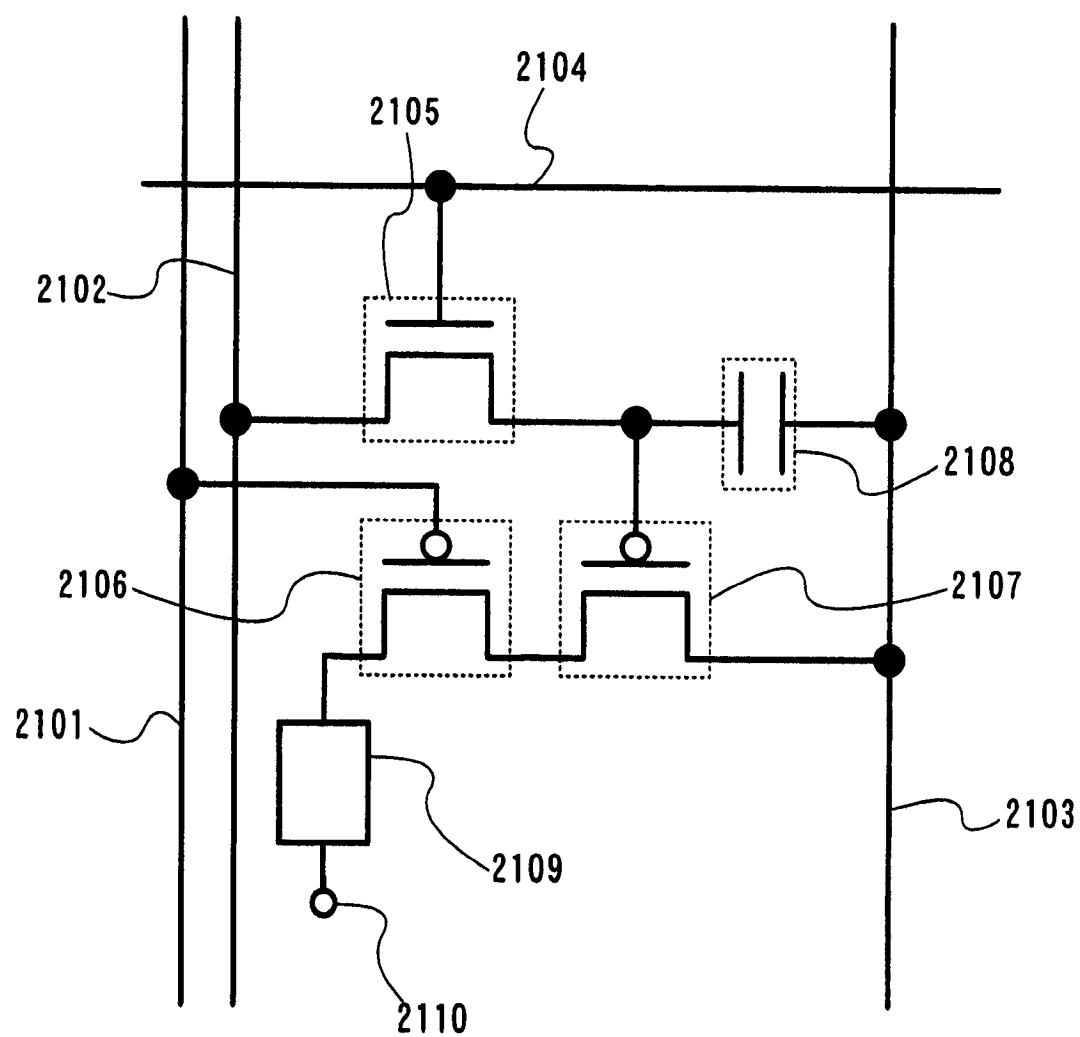


图 21

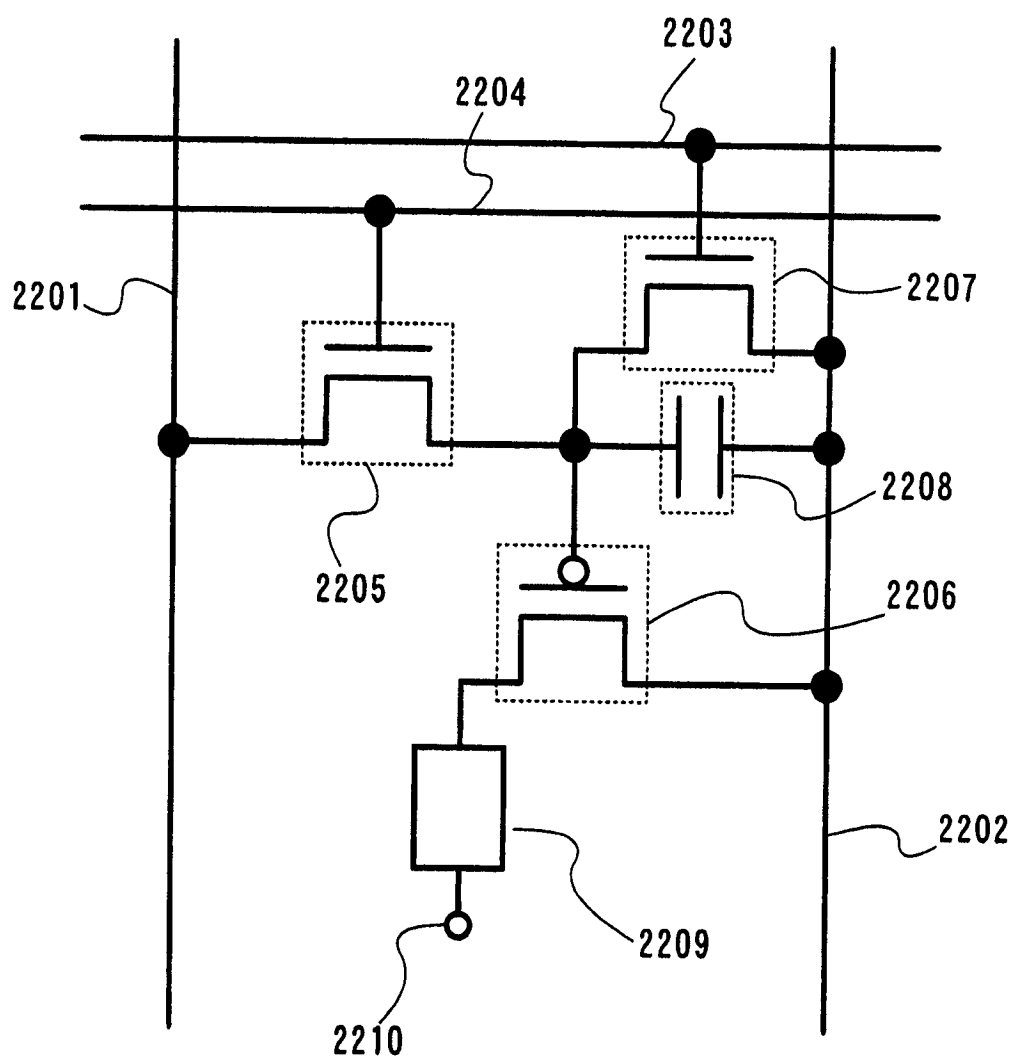


图 22



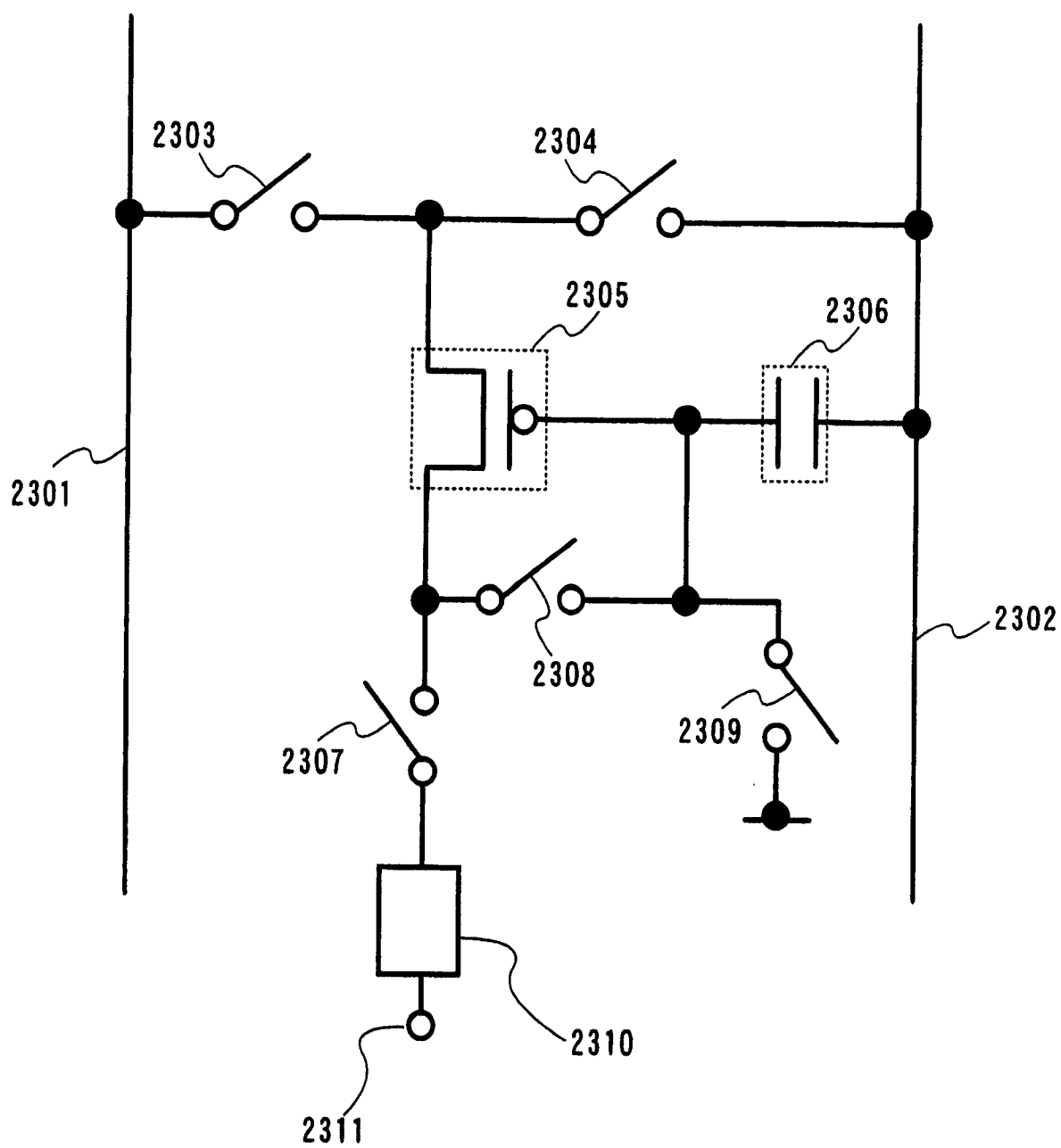


图 23

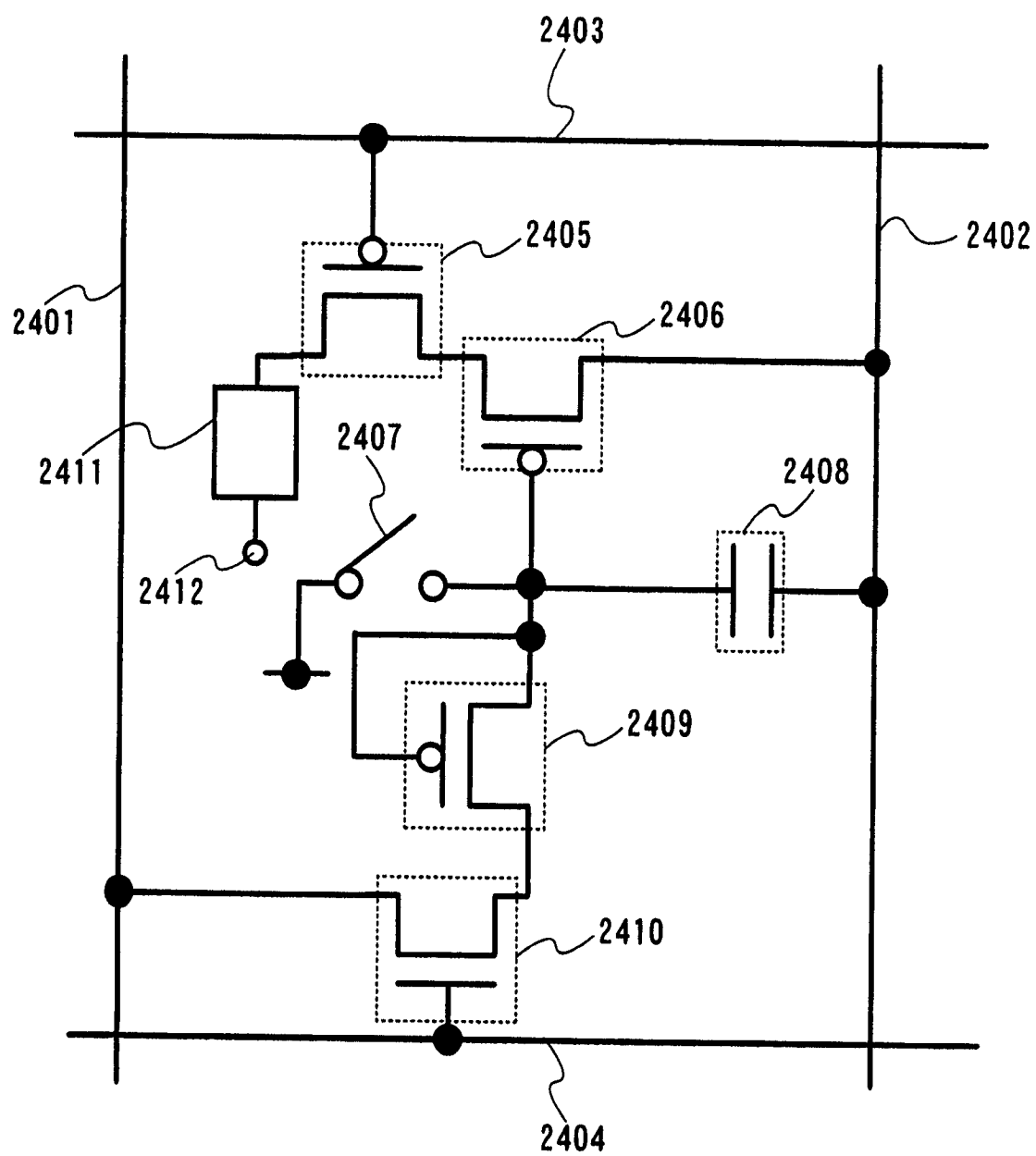


图 24

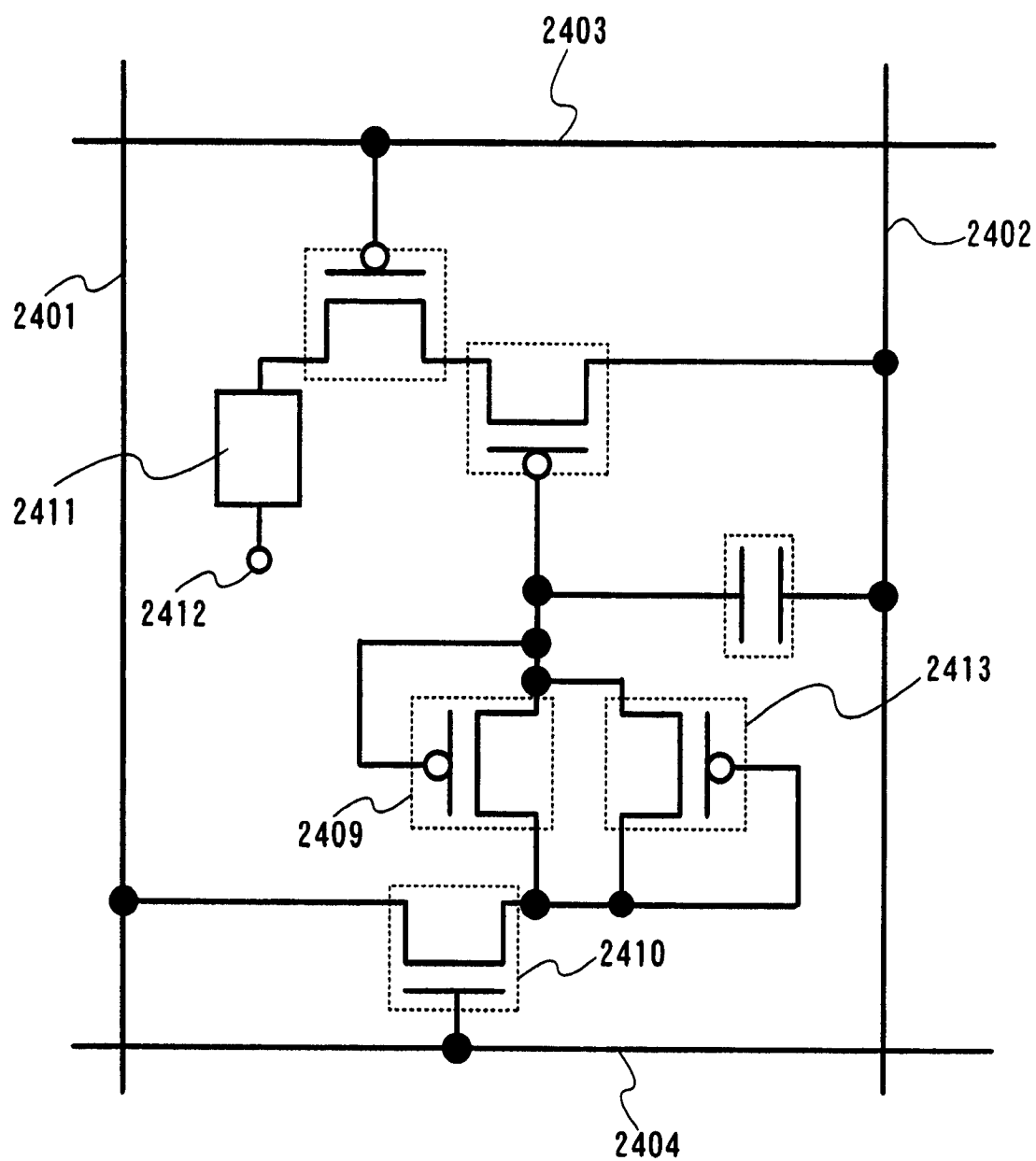


图 25

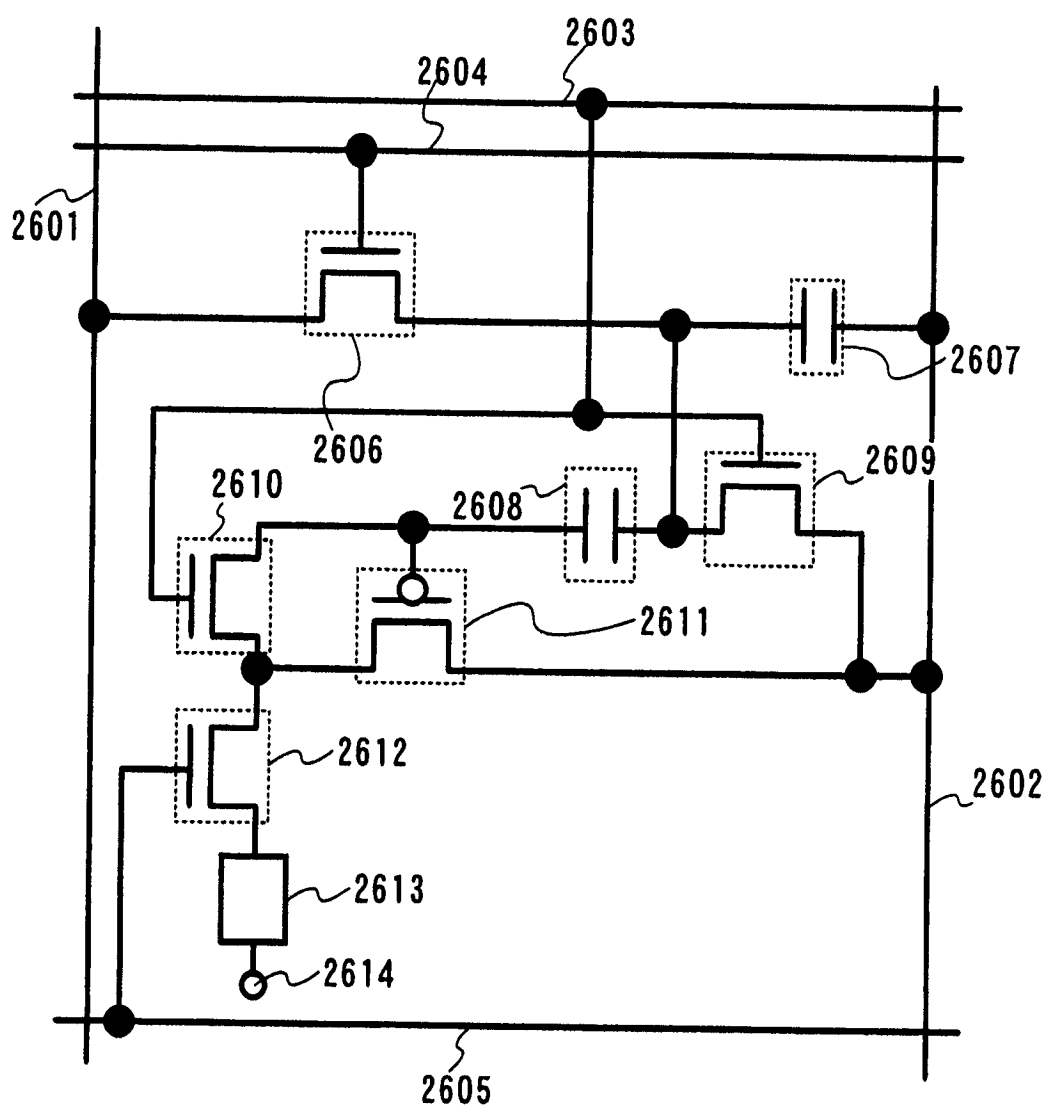


图 26

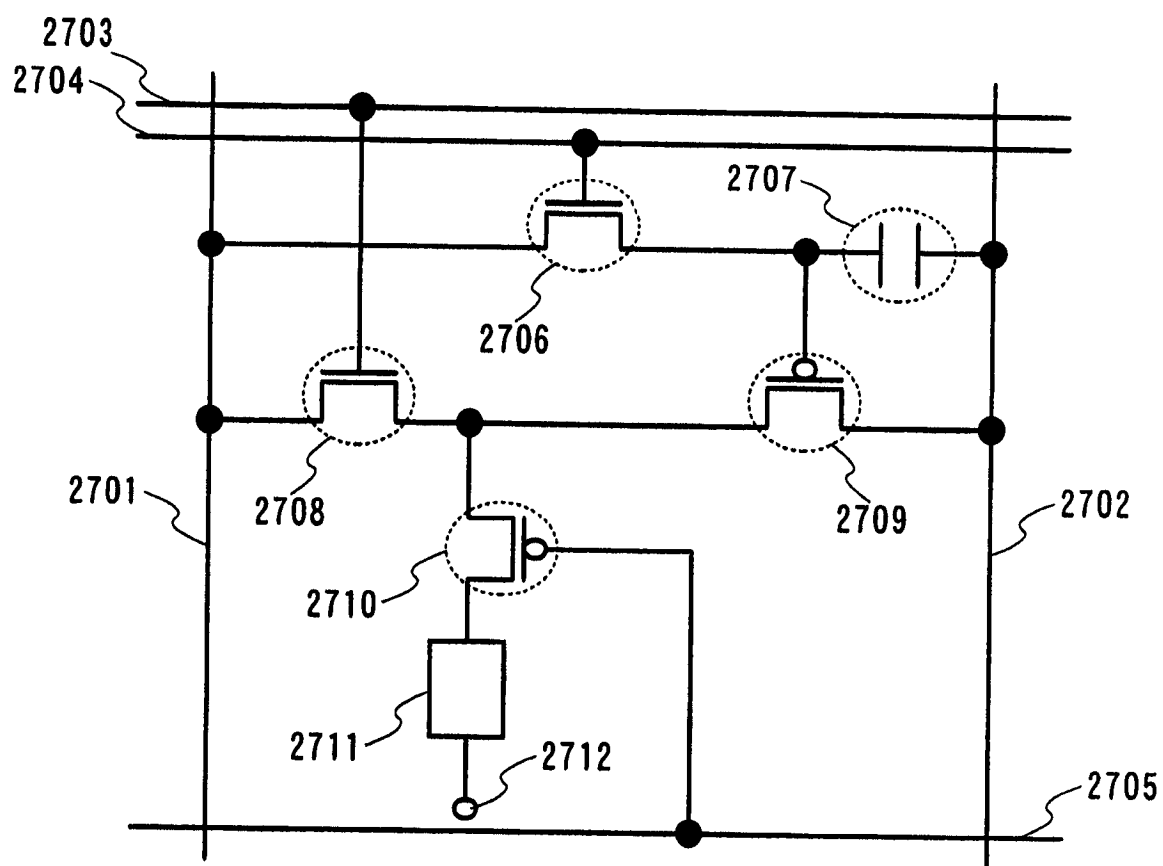


图 27A

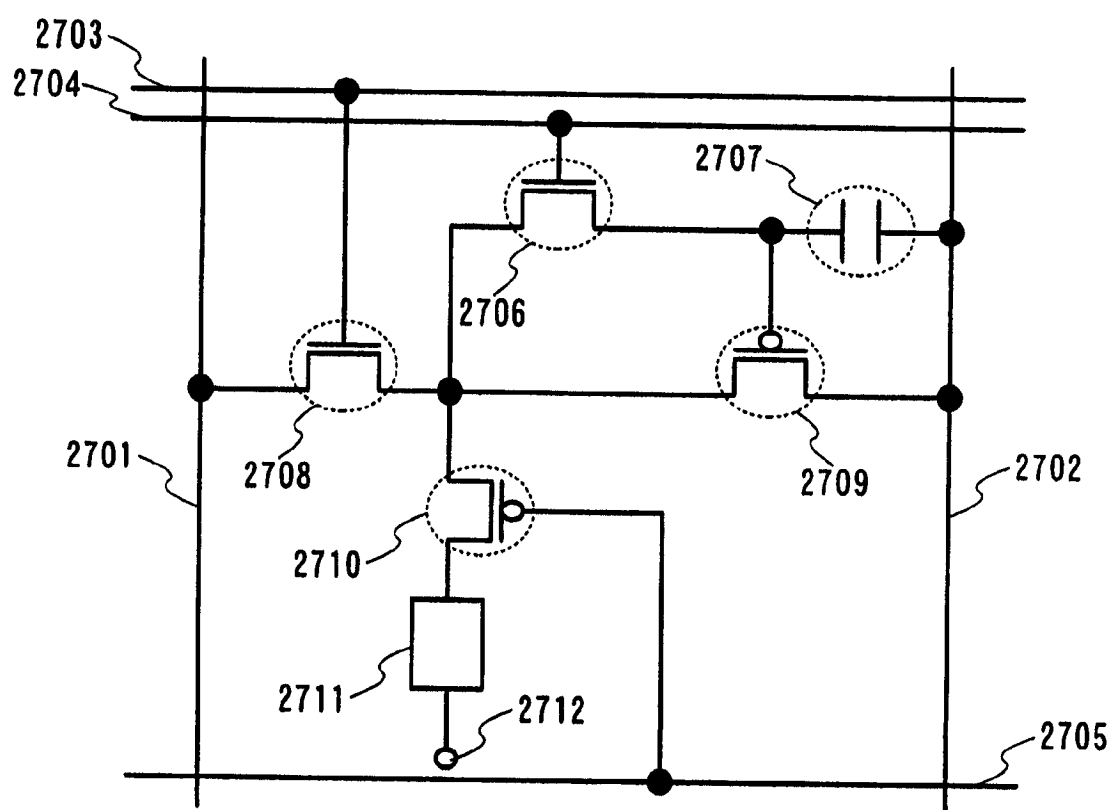


图 27B

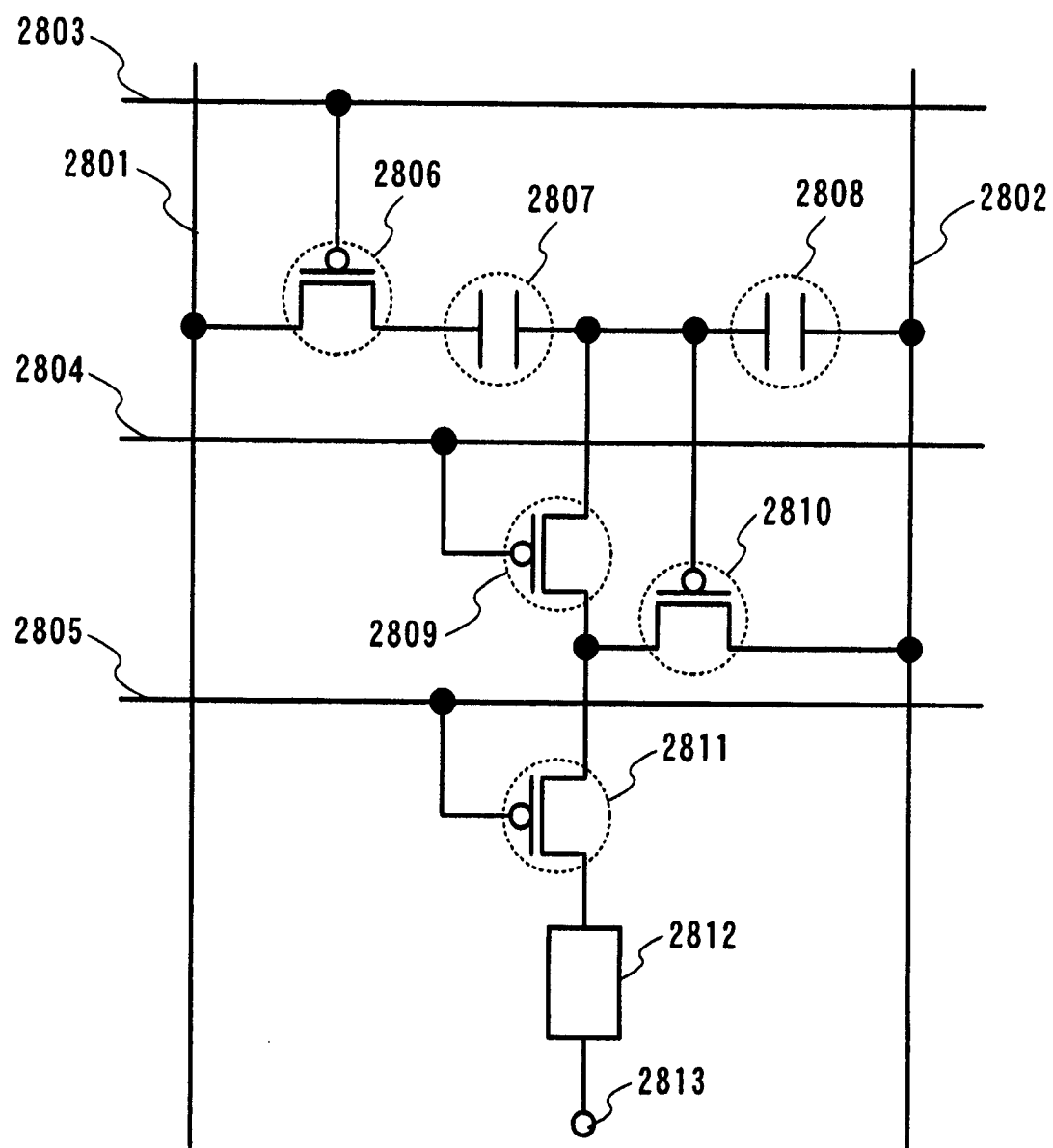


图 28

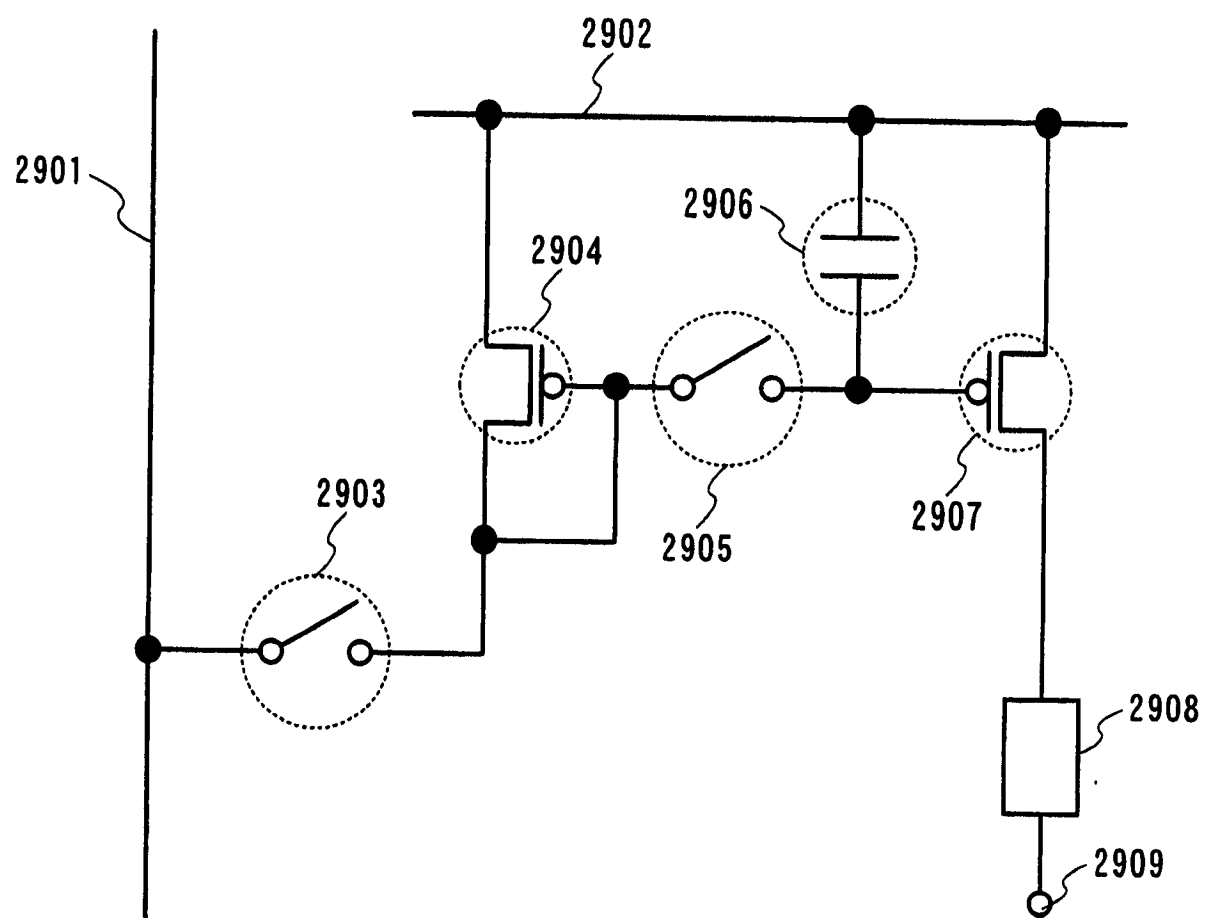


图 29



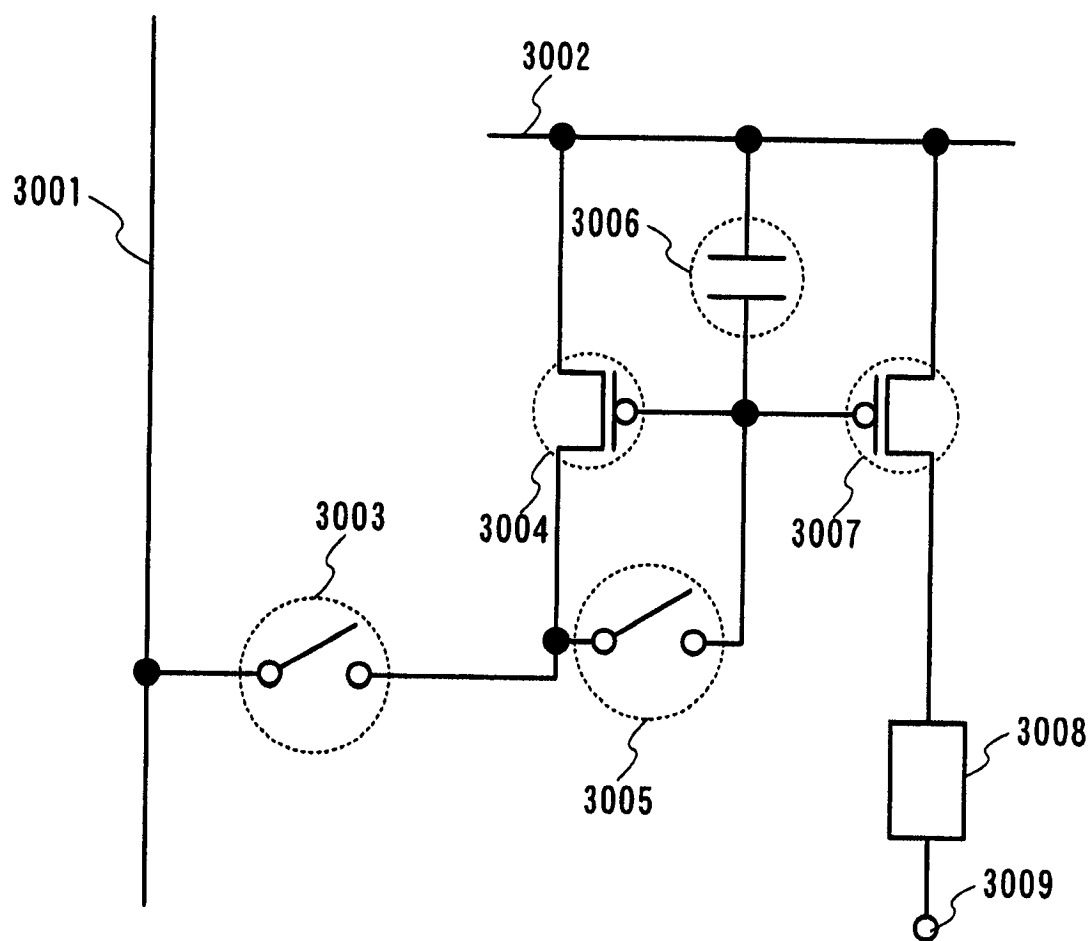


图 30

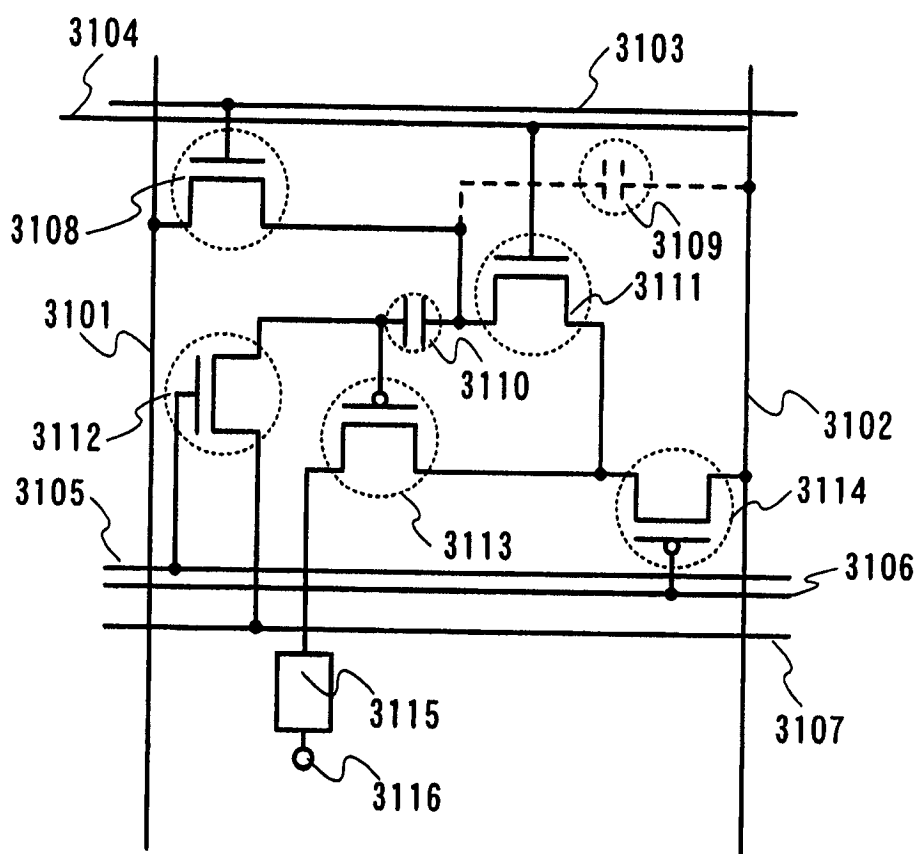


图 31

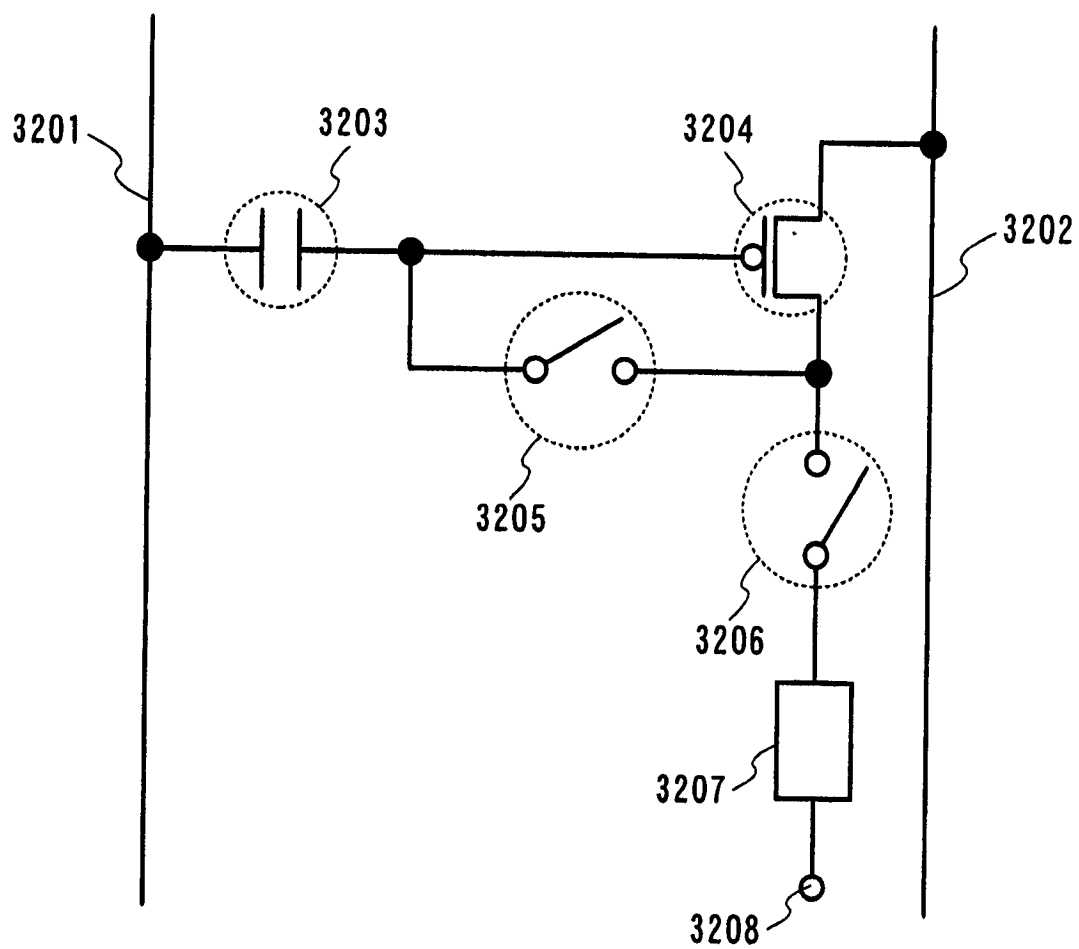


图 32

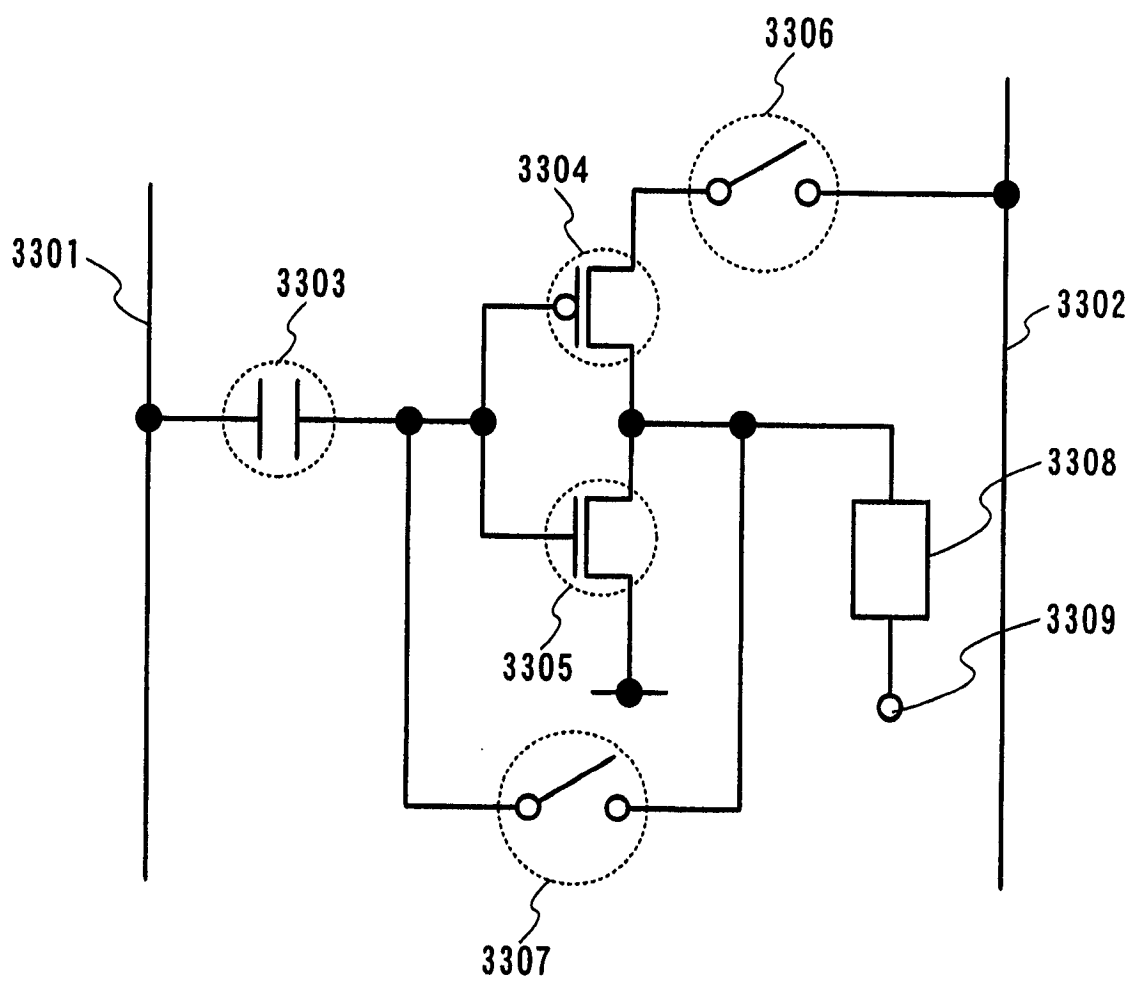


图 33

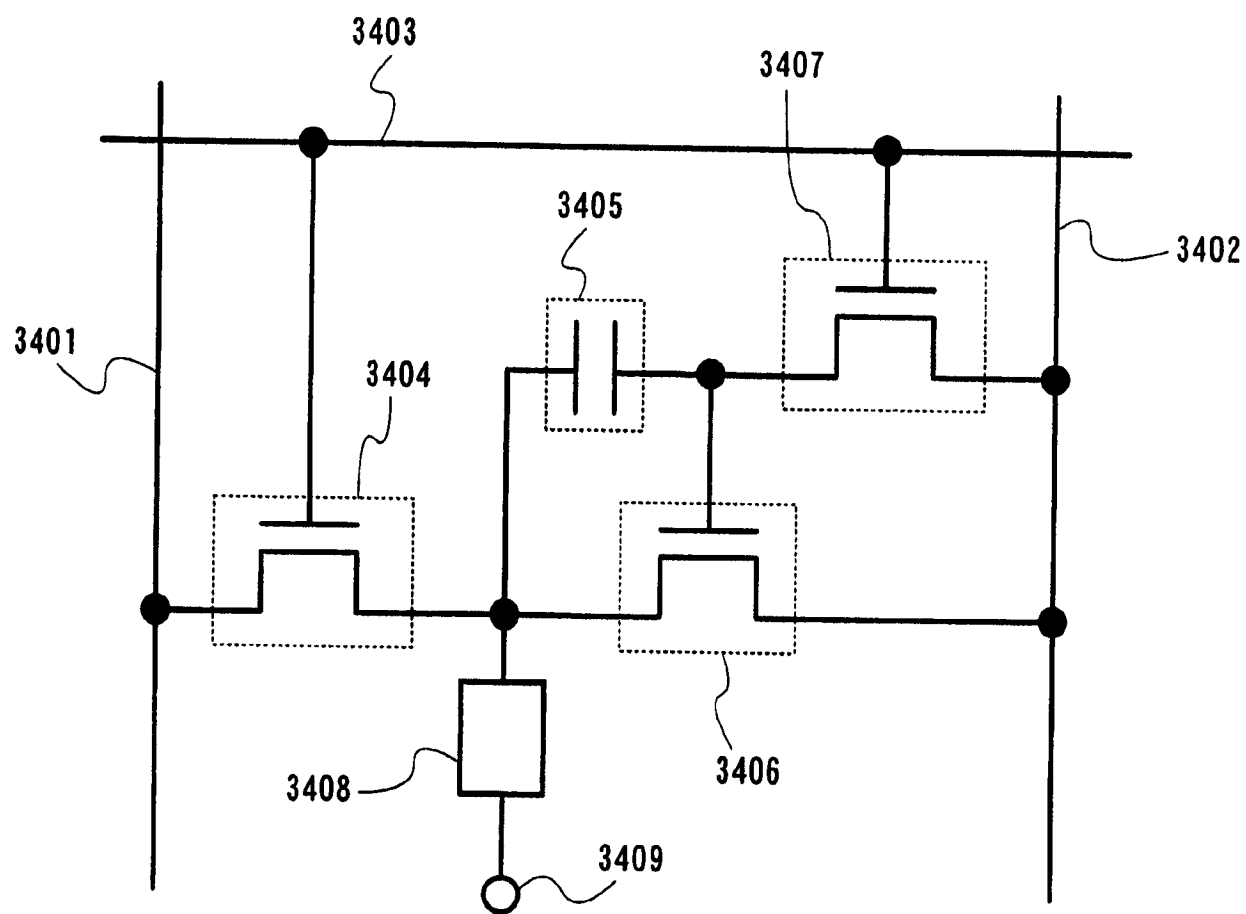


图 34

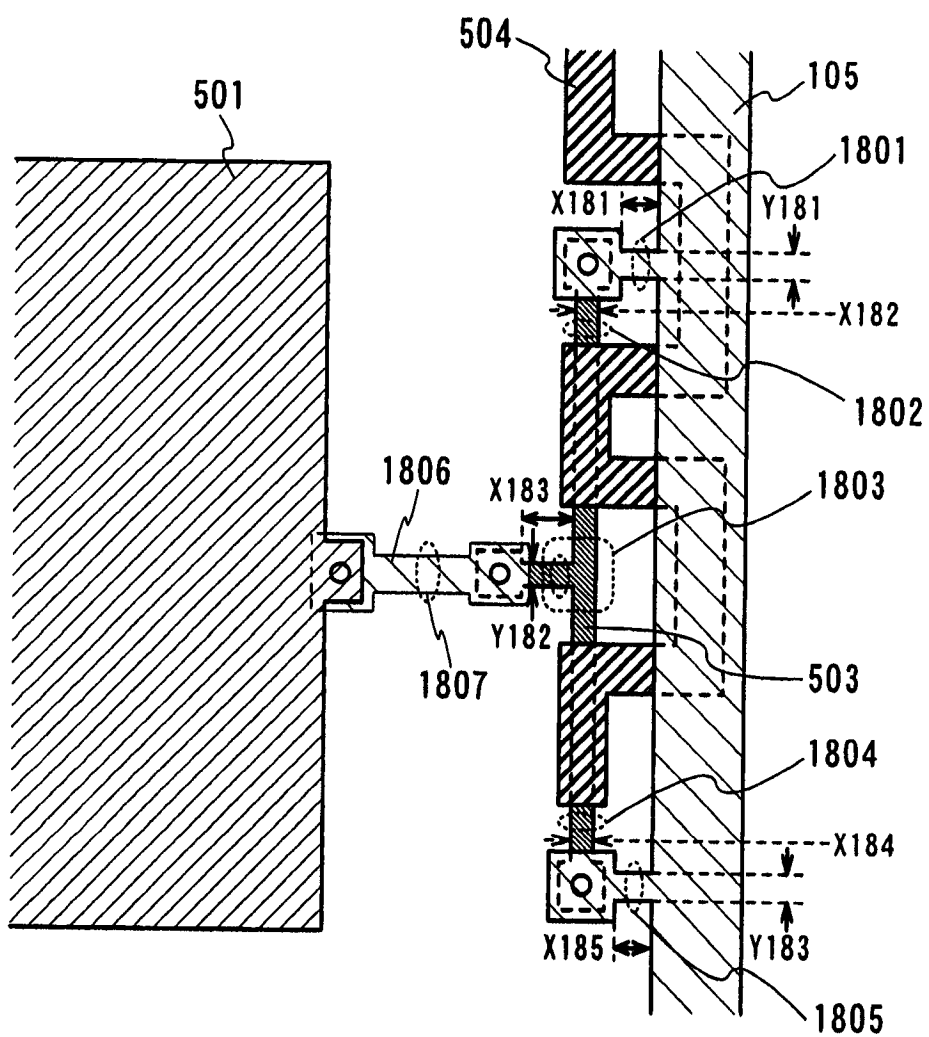


图 35

图 36A

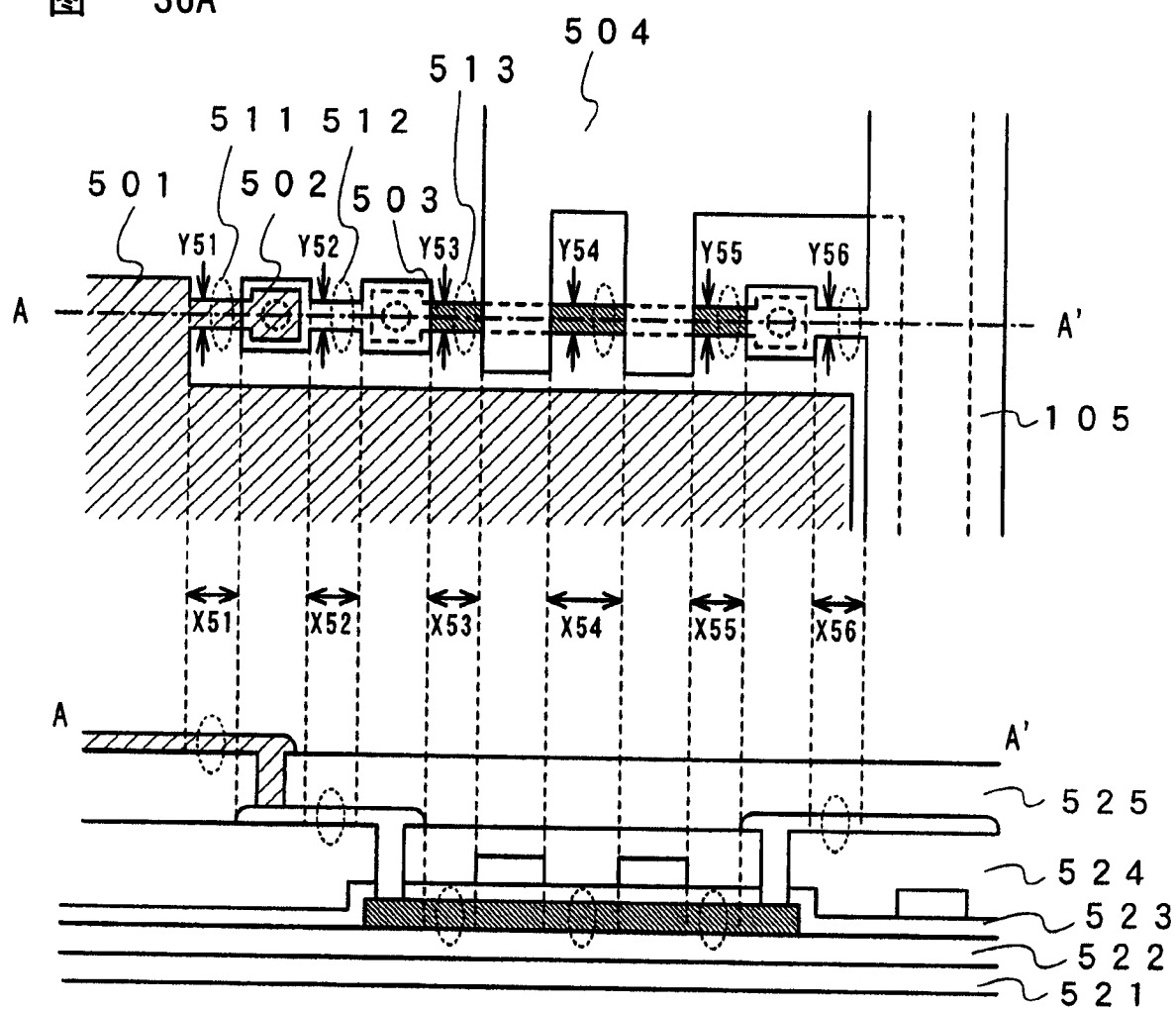
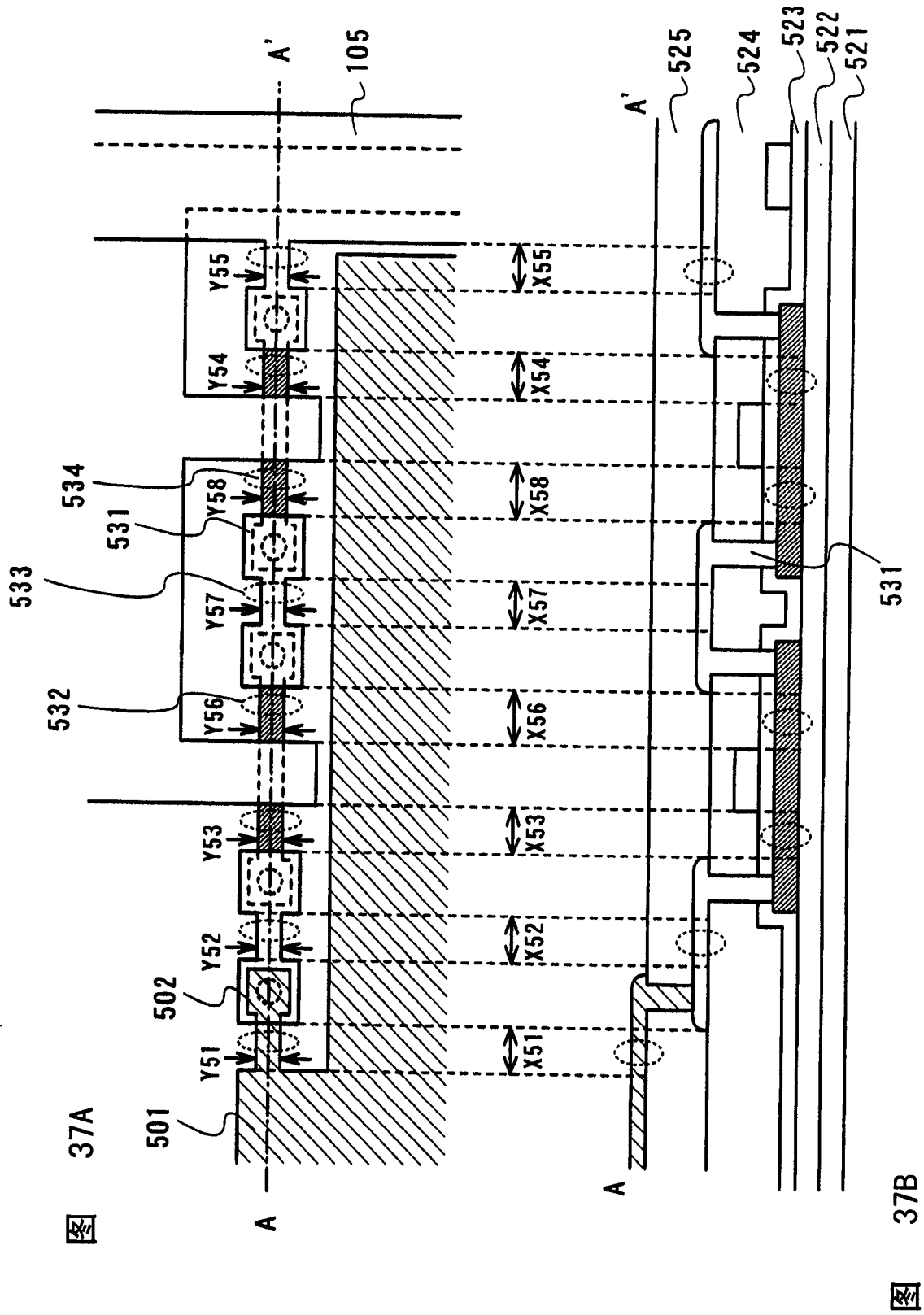


图 36B





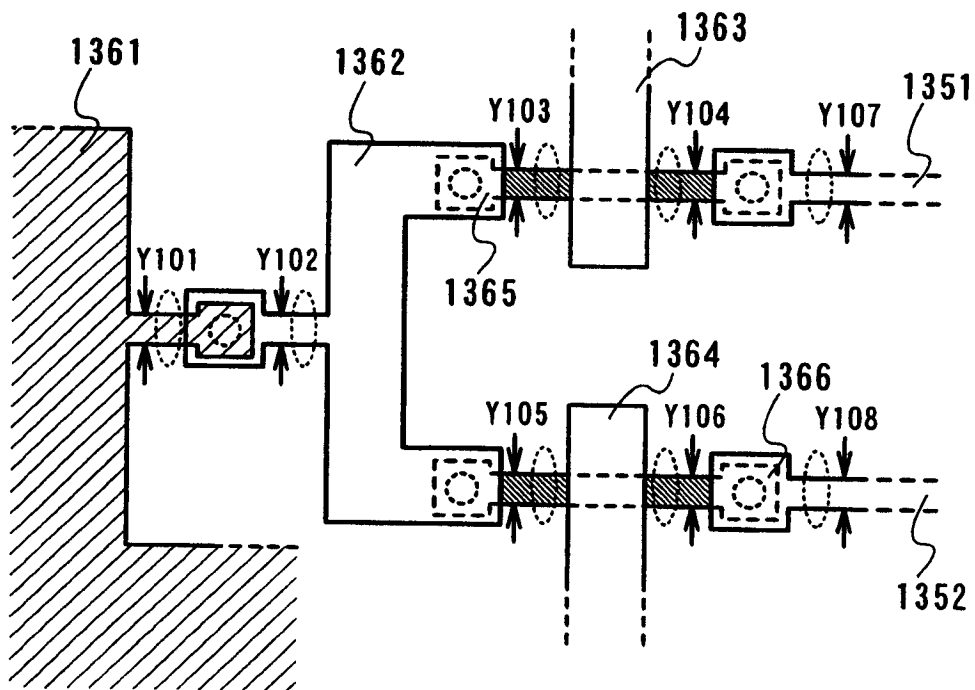


图 38

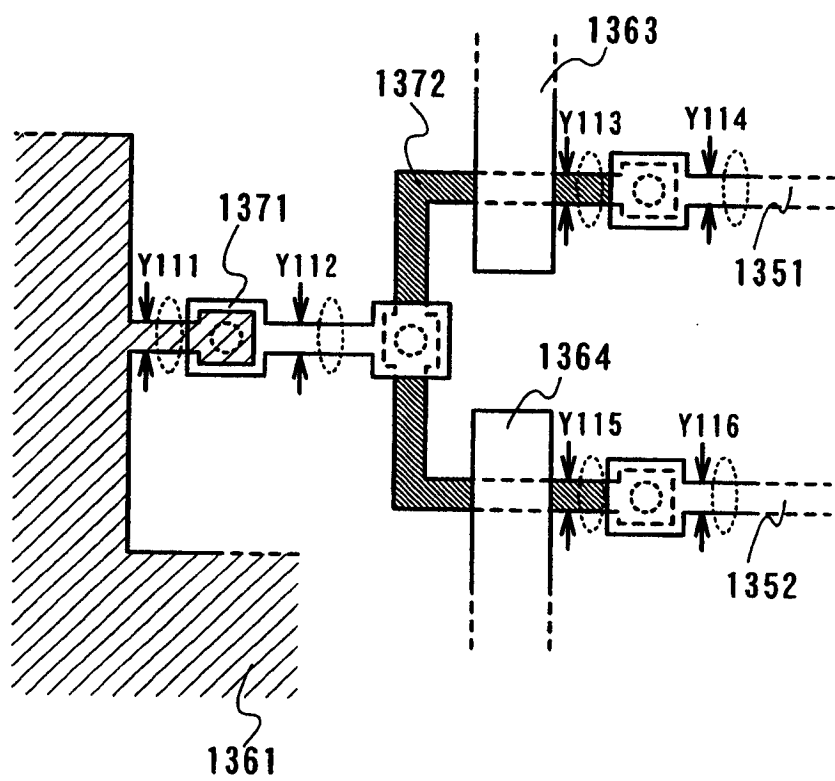


图 39

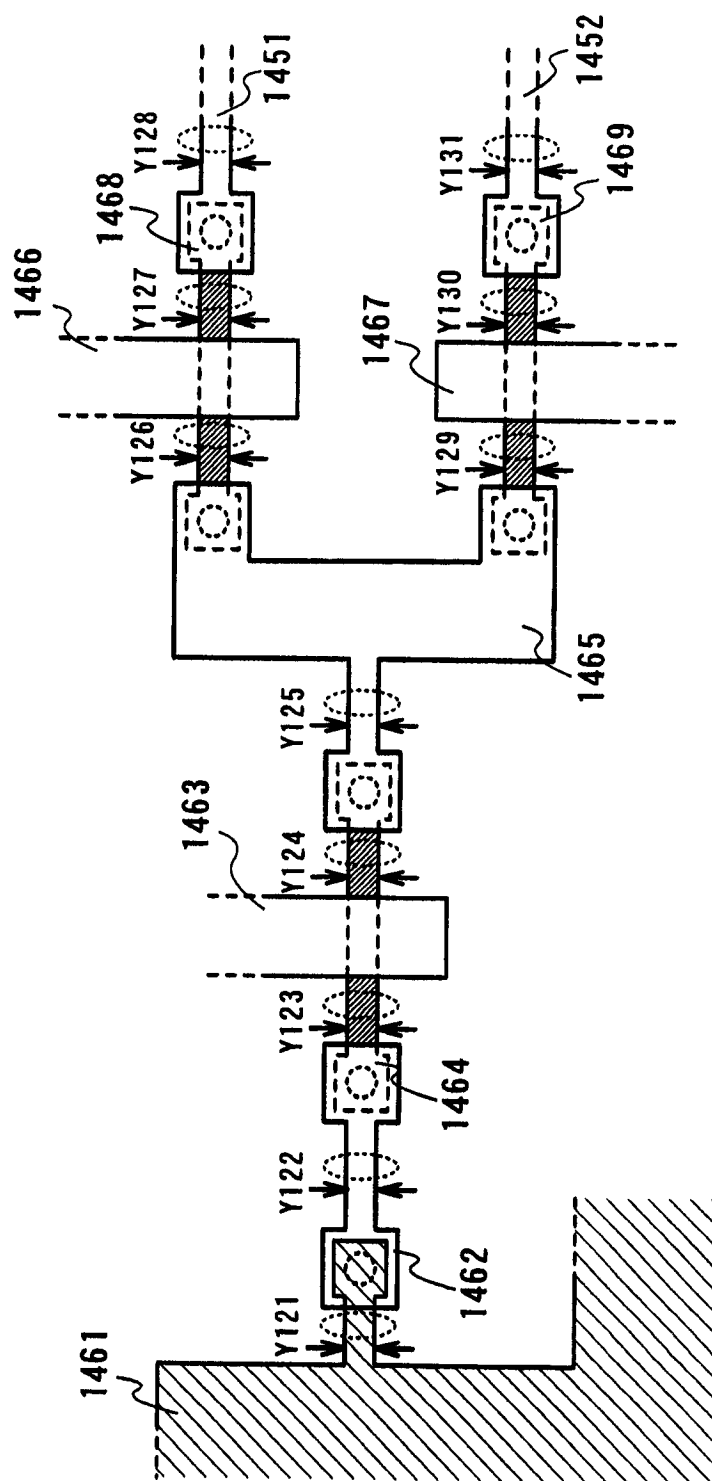


图 40

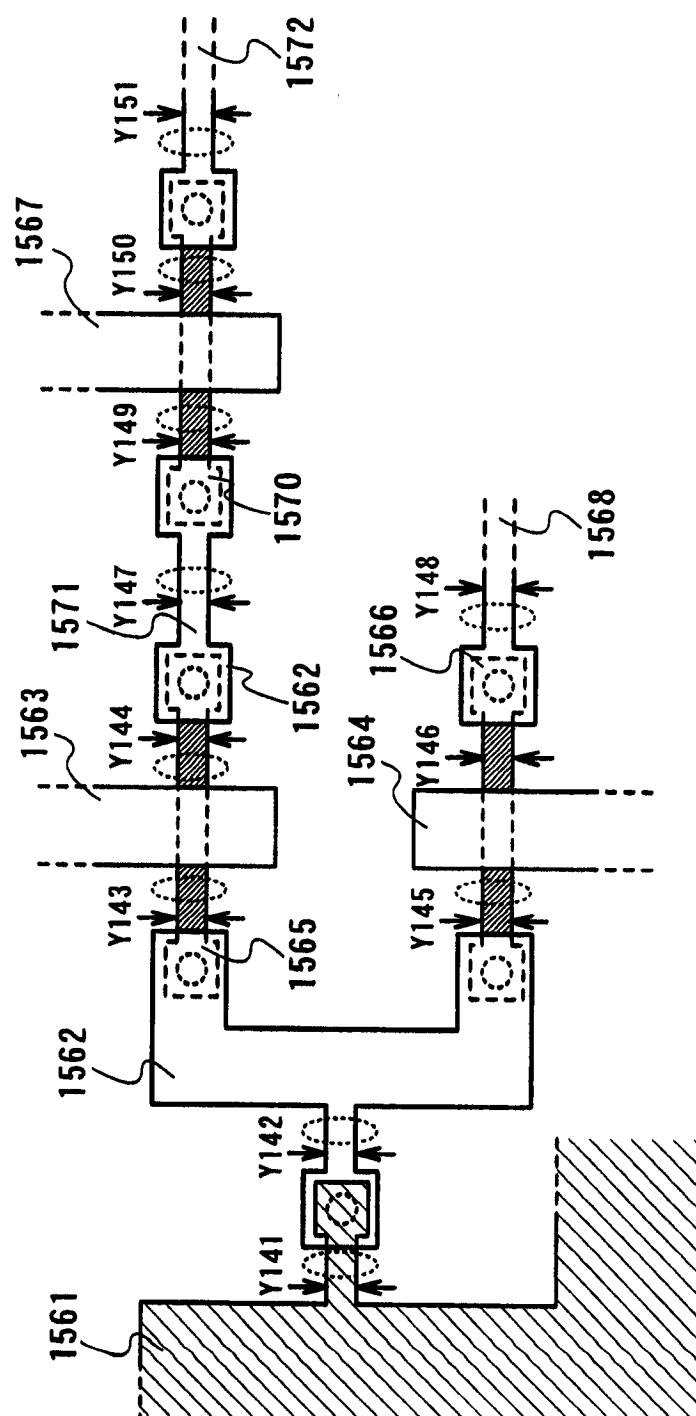


图 41

图 42A

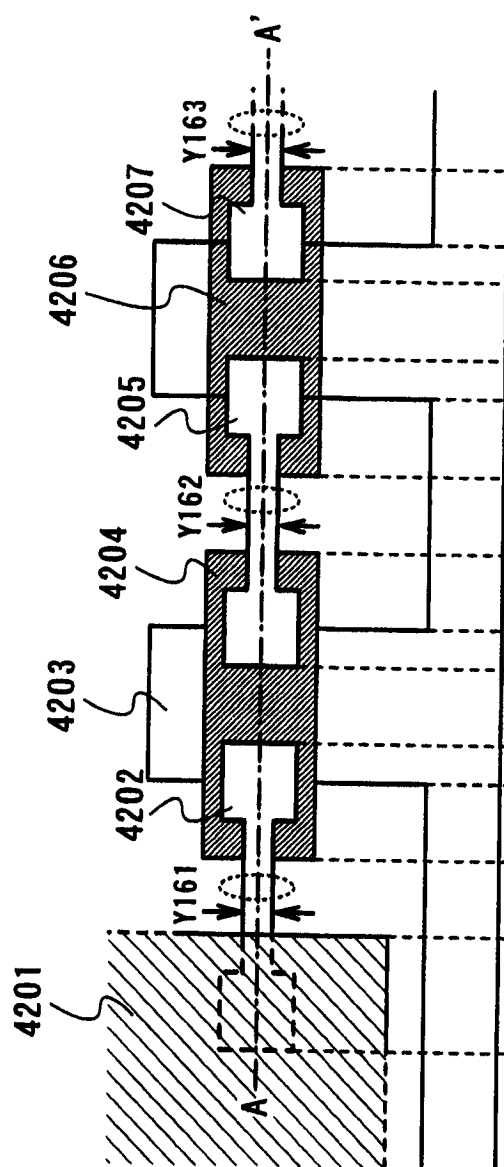


图 42B

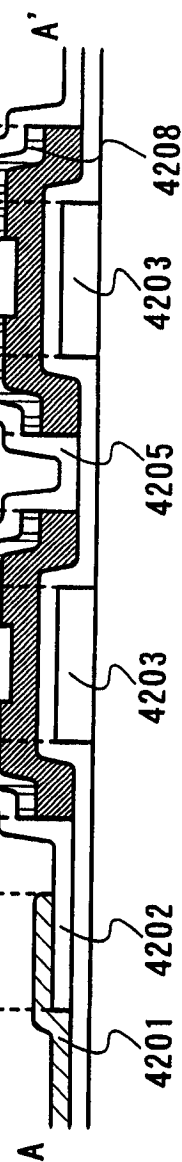


图 43A

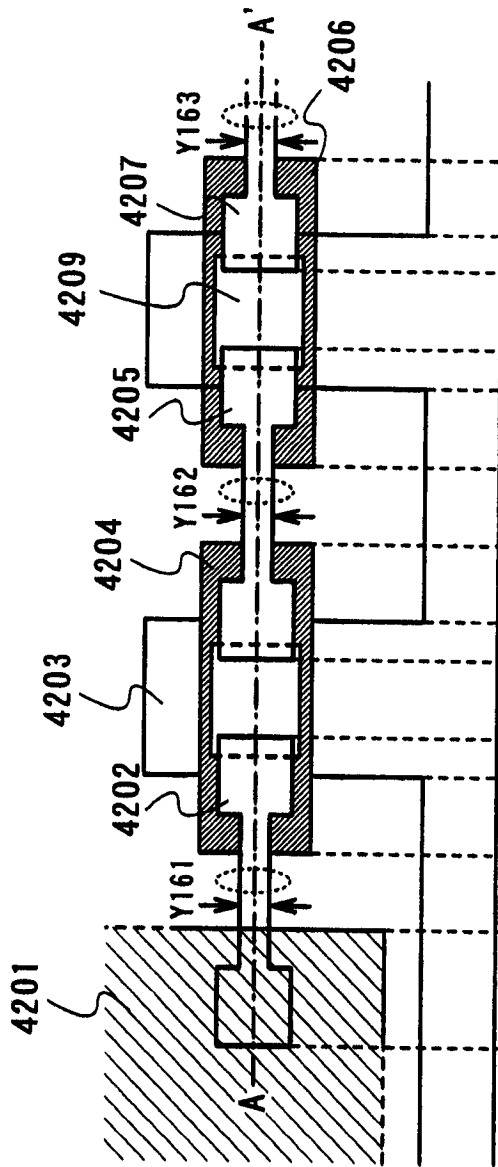
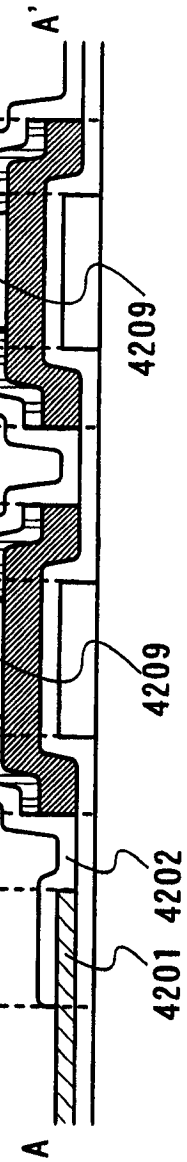


图 43B



专利名称(译)	显示装置及含有其的电子设备		
公开(公告)号	<a href="#">CN1822385B</a>	公开(公告)日	2013-02-06
申请号	CN200610067345.4	申请日	2006-01-28
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	株式会社半导体能源研究所		
当前申请(专利权)人(译)	株式会社半导体能源研究所		
[标]发明人	木村肇		
发明人	木村肇		
IPC分类号	H01L27/32 H01L27/15 H01L23/482 H01L23/522 H05B33/26 H05B33/12		
CPC分类号	G09G3/3225 G09G2300/0852 H01L2924/0002 H01L2924/00 G09G2300/0819 G09G2320/0233 H01L27/124 H01L27/3262 H01L27/3276 H01L51/52 H01L2251/5392		
代理人(译)	张雪梅 梁永		
审查员(译)	周江		
优先权	2005024631 2005-01-31 JP		
其他公开文献	CN1822385A		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

#### 摘要(译)

显示装置考虑到减小EL薄膜的厚度可能会引起阳极和阴极之间发生短路和晶体管出现故障，本发明提供一种显示装置，该装置具有：包括电极和电致发光层的发光元件；电连接到发光元件的电极的导线；包括具有源极、漏极和沟道形成区的有源层的晶体管；和电连接到晶体管的源极和漏极之一的电源线，其中该导线电连接到晶体管的源极和漏极中的另一个，在该电极电连接到该导线的部分附近的该电极的宽度比其它部分中的该电极的宽度窄。

