

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H05B 33/26

[12] 发明专利申请公开说明书

H05B 33/22 H05B 33/12

G09G 3/12 G09G 3/00

G09G 5/22 G09G 5/00

[21] 申请号 200410062038.8



[43] 公开日 2005 年 2 月 9 日

[11] 公开号 CN 1578571A

[22] 申请日 2004.6.28

[21] 申请号 200410062038.8

[30] 优先权

[32] 2003.6.26 [33] JP [31] 2003-182489

[71] 申请人 卡西欧计算机株式会社

地址 日本东京都

[72] 发明人 田中幸一 白崎友之

[74] 专利代理机构 永新专利商标代理有限公司

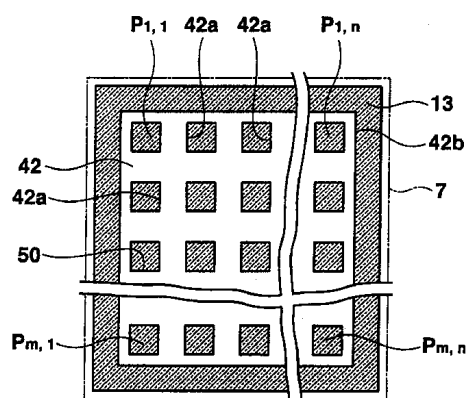
代理人 黄剑锋

权利要求书 5 页 说明书 33 页 附图 21 页

[54] 发明名称 显示装置

[57] 摘要

本发明提供一种显示装置，使有机 EL 元件的电极的电压在面内一样。本发明的显示装置包括：排列在基板上的多个像素电极；形成于各所述像素电极上的 EL 层；形成于所述 EL 层上的对置电极；以及与所述对置电极连接的辅助电极，重合在所述多个像素电极间。



I S S N 1 0 0 8 - 4 2 7 4

- 1、一种显示装置，其特征在于，具备：
排列在基板上的多个像素电极；
形成于各所述像素电极上的 EL 层；
形成于所述 EL 层上的对置电极；以及
与所述对置电极连接的辅助电极，其重合在所述多个像素电极间。
- 2、根据权利要求 1 所述的显示装置，其特征在于：
所述辅助电极的电阻率比所述对置电极低。
- 3、根据权利要求 1 所述的显示装置，其特征在于：
所述对置电极具有光透过性，所述辅助电极具有遮光性。
- 4、根据权利要求 1 所述的显示装置，其特征在于：
所述对置电极具有透过所述 EL 层发光的波段的至少一部分的性质。
- 5、根据权利要求 1 所述的显示装置，其特征在于：
射出所述 EL 层的发光的一侧是所述对置电极侧。
- 6、根据权利要求 1 所述的显示装置，其特征在于：
还具备以重合在所述辅助电极上的方式形成于所述辅助电极上的遮光性掩模。
- 7、根据权利要求 1 所述的显示装置，其特征在于：
所述辅助电极以重合在所述多个像素电极间的区域整体上的方式形成网格状。
- 8、根据权利要求 1 所述的显示装置，其特征在于：
所述多个像素电极被排列成矩阵状，所述辅助电极以使所述辅助电极重合在横向上相邻的像素电极间或纵向上相邻的像素电极间的方式形成带状。
- 9、根据权利要求 1 所述的显示装置，其特征在于：
还具备使所述 EL 层发出的光的至少一部分光谐振的谐振器。
- 10、根据权利要求 9 所述的显示装置，其特征在于：

所述谐振器具备：

配置在所述像素电极的下方的半反射层；

与所述半反射层连接地形成于所述半反射层的下方的透明层；以及

与所述透明层连接地形成于所述透明层的下方的反射层；

光透过率按所述透明层、所述半反射层、所述反射层的顺序升高，光反射率按所述反射层、所述半反射层、所述透明层的顺序升高，所述像素电极是透明的。

11、根据权利要求1所述的显示装置，其特征在于：

还具备：与所述像素电极连接地形成于所述像素电极的下方的透明层，以及与所述透明层连接地形成于所述透明层的下方的反射层；

光透过率按所述透明层、所述像素电极、所述反射层的顺序升高，光反射率按所述反射层、所述像素电极、所述透明层的顺序升高。

12、根据权利要求1所述的显示装置，其特征在于：

还具有：

电流线；

开关电路，在选择期间中，在所述电流线中流过规定电流值的存储电流，在非选择期间中，停止在所述电流线中流过电流；以及

多个电流存储电路，存储与在所述选择期间中经所述电流线流过的所述存储电流的电流值对应的电流数据，在所述非选择期间中，按照在所述选择期间中存储的所述电流数据，经所述像素电极向所述 EL 层提供电流值与所述存储电流实质上相等的显示电流。

13、根据权利要求12所述的显示装置，其特征在于：

所述电流存储电路具有使所述显示电流流过所述 EL 层的电流控制用晶体管。

14、根据权利要求12所述的显示装置，其特征在于：

所述开关电路具有电流路径控制用晶体管，将电流路径的一端连接于所述电流线上，在所述选择期间中在所述电流线中流过所述存储电流，另外，在所

述非选择期间中，停止在所述电流线中流过所述显示电流。

15、根据权利要求12所述的显示装置，其特征在于：

所述开关电路具有控制向所述电流存储电路写入所述电流数据的电流数据写入控制用晶体管。

16、一种显示装置，其特征在于，具备：

排列在基板上的多个像素电极；

辅助电极，以与所述像素电极连接的方式设置在该像素电极的周围，且与邻接该像素电极的像素电极分隔；

形成于各所述像素电极上的EL层；以及

形成于所述EL层上的对置电极。

17、一种显示装置，具备：

排列在基板上的多个像素电极；

形成于各所述像素电极上的EL层；

形成于所述EL层上的对置电极；

与所述对置电极连接的辅助电极，其重合在所述多个像素电极间；

电流线；

开关电路，在选择期间中，在所述电流线中流过规定电流值的存储电流，在非选择期间中，停止在所述电流线中流过电流；以及

多个电流存储电路，存储与在所述选择期间中经所述电流线流过的所述存储电流的电流值对应的电流数据，在所述非选择期间中，按照在所述选择期间中存储的所述电流数据，经所述像素电极向所述EL层提供电流值与所述存储电流实质相等的显示电流。

18、根据权利要求17所述的显示装置，其特征在于：

所述电流存储电路具有使所述显示电流流过所述EL层的电流控制用晶体管。

19、根据权利要求18所述的显示装置，其特征在于：

所述电流存储电路具有电容器，该电容器设置在所述电流控制用晶体管的

栅极-源极间,且写入电荷作为所述电流数据。

20、根据权利要求17所述的显示装置,其特征在于:

所述开关电路具有电流路径控制用晶体管,将电流路径的一端连接于所述电流线上,在所述选择期间在所述电流线中流过所述存储电流,另外,在所述非选择期间中,停止在所述电流线中流过所述显示电流。

21、根据权利要求17所述的显示装置,其特征在于:

所述开关电路具有控制向所述电流存储电路写入所述电流数据的电流数据写入控制用晶体管。

22、根据权利要求17所述的显示装置,其特征在于:

还具有数据驱动器,在所述选择期间中,从所述电流存储电路向所述电流线流过所述存储电流。

23、根据权利要求17所述的显示装置,其特征在于:

还具有显示电压扫描线,连接于所述电流存储电路上,输出使所述显示电流流过所述EL层的电压。

24、根据权利要求23所述的显示装置,其特征在于:

所述电流存储电路将电流路径的一端连接于所述EL层上、将所述电流路径的另一端连接于所述显示电压扫描线上。

25、根据权利要求24所述的显示装置,其特征在于:

还具有电压电源驱动器,经所述显示电压扫描线向所述电流存储电路施加在所述选择期间中使所述存储电流流过所述电流存储电路的电压,

在所述非选择期间中,经所述显示电压扫描线向所述电流存储电路施加用于向所述EL层提供显示电流的电压,该显示电流的电流值与按照在所述选择期间中存储于所述电流存储电路中的电流数据、在所述选择期间中流过所述电流存储电路的所述存储电流相等。

26、根据权利要求25所述的显示装置,其特征在于:

所述像素电极连接于所述电流存储电路上,所述对置电极连接于恒定电压源上;

所述电压电源驱动器，在所述选择期间输出不大于所述恒定电压源的电位的电压，在所述非选择期间输出不小于在所述选择期间中输出的电压且比所述恒定电压源的电位高的电压。

27、根据权利要求 17 所述的显示装置，其特征在于：

还具有选择扫描线，输出选择所述开关电路的选择扫描信号。

显示装置

技术领域

本发明涉及一种将发光元件排列在基板上的显示装置。

背景技术

电致发光 (Electroluminescent) 元件(简称为有机 EL 元件)形成在玻璃基板上按第一电极、EL 层、第二电极的顺序层叠的层叠结构, 若向第一电极与第二电极之间施加电压, 则向 EL 层中注入空穴和电子, EL 层进行场致发光。如日本公开专利公报平 6-151063 号中所述, EL 层发出的显示光经第一电极从层叠 EL 层的玻璃基板射出到外部。

在基板上将多个有机 EL 元件作为像素排列成矩阵状, 由此来提供显示装置。显示装置主要分成有源矩阵驱动方式和无源驱动方式(单纯矩阵驱动方式)两种, 但有源矩阵驱动方式的显示装置, 由于施加于有机 EL 元件上的每单位时间的施加电压低, 所以具有减轻对有机 EL 元件的电压负担并可延长寿命的优良特性。

在有源矩阵驱动方式的显示装置中, 在各像素中设置作为开关元件的像素晶体管, 通过像素晶体管来选择性地使有机 EL 元件发光。在制造有源矩阵驱动方式的显示装置时, 在将有机 EL 元件布图成矩阵状之前, 在基板上形成晶体管, 这是因为形成晶体管时的温度超过有机 EL 元件的耐热温度。

因为在每个像素中形成晶体管, 所以在将多个有机 EL 元件形成矩阵状时, 在每个有机 EL 元件中将连接于晶体管上的下层侧的第一电极独立形成为矩阵状。另一方面, 第二电极作为全部有机 EL 元件共同的第一电极, 成膜在显示部 7 的一个面上。显示装置的各像素的发光区域成为第一电极与第二电极相交叉的区域, 但在有源矩阵驱动方式的显示装置中, 因为可通过光刻法来布图第一电极, 所以与通过分辨率比光刻法低的金属掩模法来布图第二电极的无源驱动方式的显示装置相比, 可形成高精度的像素。

但是,在经玻璃基板射出来自 EL 层的光的情况下,入射到玻璃基板的光会因玻璃基板的折射率和厚度而在玻璃基板内进行漫反射或被吸收,产生 EL 层内发出的光在玻璃基板内的损失大的问题。这里,还考虑使第二电极透明,来自 EL 层的光不经玻璃基板而经第二电极射出。但是,因为用作透明电极的金属氧化物通常阻抗高,所以与不透明的金属相比难以流过电流,若假设单一形成第二电极来作为各像素的共同电极,则第二电极中,靠近电源的部分亮而远离电源的部分暗,使面内的发光强度不一样。因此,为了得到充分的薄板(sheet)阻抗,必须增加第二电极的膜厚,但若膜厚增厚,则第二电极的透过率会降低。

发明内容

本发明的显示装置具备以下部件:

排列在基板上的多个像素电极;

形成于各所述像素电极上的 EL 层;

形成于所述 EL 层上的对置电极;以及

与所述对置电极连接的辅助电极,其重合在所述多个像素电极间。

在本发明中,因为具有使对置电极透明、且显示装置经对置电极射出来自 EL 层的光的结构,所以即使在对置电极中适用电阻率较高的材料,也由于辅助电极与对置电极连接且重合在多个像素电极之间,所以不会降低对置电极面上的光的射出率,辅助电极和对置电极整体可降低薄板阻抗,可改善从对置电极到 EL 层的电流密度的差异。因此,流通过对置电极的电流的电流值基本恒定,同一像素内的发光变均匀,由于仅在 EL 层的一部分施加强电场,所以减轻了 EL 层的电压负担,可延长寿命。另外,在一般的 EL 面板的结构中,为了将对置电极做为更多像素的共同的共同电极且使之透明、例如使用 ITO 等高阻抗的金属氧化物的情况下,对于向对置电极提供电压的布线附近的对置电极部分,在离开该布线的位置的对置电极部分,电压值不同。即,电压值随远离布线的位置而衰减,有在面内的多个像素中发光亮度变得不均匀的可能。这随着对置电极的面积增大而变得明显,但在本发明中,因为可以在像素单位的面积水平来贴满辅助电极,所以可根据布线与像素的相对位置来抑制施加电压或流过的电流

的电流值差异,即使在假设向全部像素电极和对置电极之间输出彼此相同电位的信号的情况下,任一 EL 层的发光强度也大致相等,可使面内的发光强度一样。

另外,因为可进一步薄膜化对置电极,所以可提高 EL 层发出的光在对置电极中的透过率。而且,因为将辅助电极配置在像素电极与像素电极之间、即某个像素的 EL 层与邻接该像素的像素的 EL 层之间,所以可将开口率的减少抑制到最低。

若所述对置电极具有透光性、所述辅助电极具有遮光性,则 EL 层发出的光从对置电极射出到外部。一般,由于透光性电极材料的电阻率高,所以辅助电极产生的薄板阻抗的降低更有效。另外,因为辅助电极具有遮光性,所以辅助电极可用作像素间的遮光膜,可防止对比度和色纯度的下降以及像素间(EL 层间)的漏光。另外,夹设在从 EL 层至辅助电极之间的层仅是对置电极,辅助电极靠近 EL 层,所以即使 EL 层放射状地发出光,辅助电极产生的对比度下降、色纯度下降和漏光的防止效率也非常好,光从对置电极有效地射出到外部。

若还具备以重叠在所述辅助电极上的方式形成于所述辅助电极上的遮光性掩模,则可防止对比度和色纯度的下降以及像素间(EL 层之间)的漏光。

另外,若辅助电极以重叠在多个像素电极间的整个区域上的方式形成网格状,则可使对置电极的电压在面内更一致。

通过还具备使所述 EL 层发出的光的至少一部分光谐振的谐振器,可提高 EL 层的光中规定颜色的波段的射出率,所以可提高色纯度。

所述谐振器具备配置在所述像素电极的下方的半反射层、与所述半反射层邻接地形成于所述半反射层的下方的透明层、和与所述透明层邻接地形成于所述透明层的下方的反射层,光透过率按所述透明层、所述半反射层、所述反射层的顺序升高,光反射率按所述反射层、所述半反射层、所述透明层的顺序升高,若所述像素电极透明,则从外部进入透明层的外来光中、波长不是透明层的光学膜厚的 $1/2$ 的整数倍的成分即使在反复反射期间引起干涉,也难以射出到谐振器以外,所以基本上不会从显示装置反射。因此,可提供一种能抑制外来光引起的闪耀、即使在显示装置亮的环境下也可抑制对比度下降、用户容易

观看的显示装置。

还具备：与所述像素电极邻接地形成于所述像素电极的下方的透明层、和与所述透明层邻接地形成于所述透明层的下方的反射层，光透过率按所述透明层、所述像素电极、所述反射层的顺序升高，光反射率按所述反射层、所述像素电极、所述透明层的顺序升高，将像素电极构成为谐振器的一部分，从而能够以少的结构来抑制外来光的反射。

另外，本发明的另一显示装置具备：

排列在基板上的多个像素电极；

辅助电极，以与所述像素电极连接的方式设置在该像素电极的周围，且与邻接该像素电极的像素电极分隔；

形成于各所述像素电极上的 EL 层；以及

形成于所述 EL 层上的对置电极。

在本发明中，通过辅助电极和像素电极的组合，可降低薄板阻抗，因此，可以低电压来使 EL 层高效发光。另外，因为将辅助电极配置在像素电极与像素电极之间、即某个像素的 EL 层与邻接该像素的像素的 EL 层之间，所以可将开口率的减少抑制到最低。

另外，本发明的再一显示装置具备：

排列在基板上的多个像素电极；

形成于各所述像素电极上的 EL 层；

形成于所述 EL 层上的对置电极；

与所述对置电极连接的辅助电极，其重合在所述多个像素电极间；

电流线；

开关电路，在选择期间中，在所述电流线中流过规定电流值的存储电流，在非选择期间中，停止在所述电流线中流过电流；以及

多个电流存储电路，存储与在所述选择期间中经所述电流线流过的所述存储电流的电流值对应的电流数据，在所述非选择期间中，按照在所述选择期间中存储的所述电流数据，经所述像素电极向所述 EL 层提供电流值与所述存储电

流实质相等的显示电流。

即使在通过这种存储电流等信号的电流值来灰度控制显示亮度的情况下，也可通过使辅助电极与像素电极组合，降低薄板阻抗。另外，因为将辅助电极配置在像素电极与像素电极之间、即某个像素的 EL 层与邻接该像素的像素的 EL 层之间，所以可将开口率的减少抑制到最低。

附图说明

图 1 是表示适用本发明的显示装置的平面图。

图 2 是表示显示装置的显示部中的有机 EL 元件的对置透明电极与辅助电极层的平面图。

图 3 是像素 $P_{i,j}$ 中的像素驱动电路 $D_{i,j}$ 的平面图。

图 4 是沿图 3 的 (IV) - (IV) 线在厚度方向切断时的剖面图。

图 5 是沿图 3 的 (V) - (V) 线在厚度方向切断时的剖面图。

图 6 是沿图 3 的 (VI) - (VI) 线在厚度方向切断时的剖面图。

图 7A 是表示制造上述显示装置的一工序的图。

图 7B 是沿图 7A 的线 (VII) - (VII) 的剖面图。

图 8A 是表示图 7A 之后的工序的图。

图 8B 是沿图 8A 的线 (VIII) - (VIII) 的剖面图。

图 9A 是表示图 8A 之后的工序的图。

图 9B 是沿图 9A 的线 (IX) - (IX) 的剖面图。

图 10A 是表示图 9A 之后的工序的图。

图 10B 是沿图 10A 的线 (X) - (X) 的剖面图。

图 11A 是表示图 10A 之后的工序的图。

图 11B 是沿图 11A 的线 (XI) - (XI) 的剖面图。

图 12A 是表示图 11A 之后的工序的图。

图 12B 是沿图 12A 的线 (XII) - (XII) 的剖面图。

图 13A 是表示图 12A 之后的工序的图。

图 13B 是沿图 13A 的线 (XIII) - (XIII) 的剖面图。

图 14A 是表示图 13A 之后的工序的图。

图 14B 是沿图 14A 的线(XIV)-(XIV)的剖面图。

图 15A 是表示图 14A 之后的工序的图。

图 15B 是沿图 15A 的线(XV)-(XV)的剖面图。

图 16 是作为变形例 1、沿图 3 的(IV)-(IV)线在厚度方向切断适用本发明的其它显示装置时的剖面图。

图 17 是作为变形例 2、沿图 3 的(IV)-(IV)线在厚度方向切断适用本发明的其它显示装置时的剖面图。

图 18 是作为变形例 3、表示适用本发明的其它显示装置的显示部中的有机 EL 元件的对置透明电极与辅助电极层的平面图。

图 19 是作为变形例 4、表示适用本发明的其它显示装置的显示部中的有机 EL 元件的对置透明电极与辅助电极层的平面图。

图 20 是作为变形例 5、表示适用本发明的其它显示装置的显示部中的有机 EL 元件的对置透明电极与辅助电极层的平面图。

图 21 是作为变形例 6、沿图 3 的(IV)-(IV)线在厚度方向切断适用本发明的其它显示装置时的剖面图。

图 22 是表示了选择期间的驱动原理的、显示装置的像素的等效电路图。

图 23 是表示了选择期间的驱动原理的、显示装置的像素的等效电路图。

图 24 是表示串联连接于显示装置的发光元件上的 n 沟道型 MOSFET 中流过的电流和施加于该 MOSFET 上的电压之间关系的图。

图 25 表示驱动电路的动作的定时图。

具体实施方式

下面，参照附图来说明本发明的具体方式。但是，发明的范围不限于图示实例。另外，以下说明中，所谓“平面看”是指“从垂直于显示面的方向看”。

图 1 是表示适用本发明的显示装置的具体结构的框图。如图 1 所示，显示装置 1 是所谓的有源矩阵驱动方式的显示装置，作为基本结构具备有源矩阵驱动型的显示面板 2 和控制发光显示器 1 整体的控制器 6。显示面板 2 具备：基板

12(图4中示出), 硼酸玻璃、石英玻璃、及其它玻璃等构成, 对后述的晶体管的制造工序中的温度具有耐性; 显示部7, 设置在基板12上, 具备多个像素, 并且发光以显示按照来自控制器6的图像数据的图像; 以及设置在基板12上并驱动显示部7的各像素用的选择扫描驱动器3、电压电源驱动器4和数据驱动器5。选择扫描驱动器3、电压电源驱动器4及数据驱动器5分别与控制器6连接, 可输入来自控制器6的控制信号组 ϕ_s 、 ϕ_e 、 ϕ_d 和数据。在基板12上设置各种布线或元件, 构成显示面板2。基板12的可见光透过率不一定要高。

在显示面板2中, 在基板12上形成沿行方向彼此平行地排列的 m 条选择扫描线 X_1 、 X_2 、...、 X_m 。另外, 沿行方向在基板12上形成相同数量的 m 条电压电源扫描线 Z_1 、 Z_2 、...、 Z_m , 分别与选择扫描线 X_1 、 X_2 、...、 X_m 成组地交互排列。电压电源扫描线 Z_1 、 Z_2 、...、 Z_m 与选择扫描线 X_1 、 X_2 、...、 X_m 彼此电绝缘。另外, 沿与行方向正交的列方向在基板12上形成电流线 Y_1 、 Y_2 、...、 Y_n 。另外, 选择扫描线 X_1 、 X_2 、...、 X_m 和电压电源扫描线 Z_1 、 Z_2 、...、 Z_m 可通过布图同一导电膜来同时形成。另外, 电流线 Y_1 、 Y_2 、...、 Y_n 设置成与选择扫描线 X_1 、 X_2 、...、 X_m 和电压电源扫描线 Z_1 、 Z_2 、...、 Z_m 交叉, 选择扫描线 X_1 、 X_2 、...、 X_m 和电压电源扫描线 Z_1 、 Z_2 、...、 Z_m 通过后述的栅极绝缘膜23或半导体膜24等与电流线 Y_1 、 Y_2 、...、 Y_n 绝缘。

将多个有机EL元件在基板12上排列成矩阵状, 在被电流线 Y_1 、 Y_2 、...、 Y_n 与选择扫描线 X_1 、 X_2 、...、 X_m 包围的各区域中, 设置一个有机EL元件。并且, 在该有机EL元件的周围设置用于规定电流流过一个有机EL元件中的驱动电路。一个有机EL元件和与之对应设置的驱动电路, 对应于显示面板2的一像素。即在 $(m \times n)$ 个像素中分别设置一个有机EL元件。

下面, 详细说明显示面板2。

在显示面板2内的显示部7中, 将多个像素 $P_{i,1} \sim P_{i,n}$ ($m \geq 1$ 、 $n \geq 2$) 设置成矩阵状。在第 i 行第 j 列的像素 $P_{i,j}$ ($1 \leq i \leq m$ 、 $1 \leq j \leq n$) 中, 形成第 i 行第 j 列有机EL元件 $E_{i,j}$ 和驱动有机EL元件 $E_{i,j}$ 的第 i 行第 j 列像素驱动电路 $D_{i,j}$ 。像素驱动电路 $D_{i,j}$ 具备电容器17和分别作为 n 沟道非晶硅薄膜晶体管的第1晶体管8、

第2晶体管9、第3晶体管10。

像素驱动电路 $D_{i,j}$ 的第1晶体管8的栅极电极8G连接于第 i 行的选择扫描线 X_i 上,漏极电极8D连接于第 i 行电压电源扫描线 Z_i 上,源极电极8S连接于第3晶体管10的栅极电极10G上,同时连接于电容器17的一个极上。

像素驱动电路 $D_{i,j}$ 的第2晶体管9的栅极电极9G连接于第 i 行的选择扫描线 X_i 上,漏极电极9D连接于第3晶体管10的源极电极10S上、且连接于电容器17的另一端上,源极电极9S连接于第 j 列电流线 Y_j 上。

像素驱动电路 $D_{i,j}$ 的第3晶体管10的栅极电极10G连接于第1晶体管8的源极电极8S和电容器17的一端上,其漏极电极10D连接于电压电源扫描线 Z_i 上,源极电极10S与作为有机EL元件 $E_{i,j}$ 的一个电极的像素电极连接、且连接于电容器17的另一个极上,进一步连接于第2晶体管9的漏极电极9D上。

电容器17连接于第3晶体管10的栅极电极10G和源极电极10S之间,具有保持栅极电极10G与源极电极10S之间的电位的功能。

有机EL元件 $E_{i,j}$ 是在像素电极与对置电极13之间夹设有机EL层的结构,像素电极连接于第3晶体管10的源极电极10S上,向对置电极13施加基准电位 V_{ss} 。

在显示部7中,如图2所示,在多个像素 $P_{1,1} \sim P_{m,n}$ 整个区域中,形成作为各有机EL元件 $E_{1,1} \sim E_{m,n}$ 的对置电极的对置透明电极13。另外,设有与对置透明电极13接触的辅助电极层42。辅助电极层42具有电阻率比对置透明电极13的透明导电层13b低的导电性材料,具有降低与对置透明电极13合起来的电极的薄板阻抗的功能。另外,由于这种导电性材料对于可见光不透明,辅助电极层42在每个像素中形成开口部42a,在各开口部42a包围的区域中露出后述的有机EL层15和分别位于其两个面上的像素电极16以及对置透明电极13。因此,辅助电极层42覆盖有机EL元件 $E_{1,1} \sim E_{m,n}$ 周围的选择扫描线 $X_1 \sim X_m$ 、电流线 $Y_1 \sim Y_n$ 、和电压电源扫描线 $Z_1 \sim Z_m$ 。另外,为了消除像素驱动电路 $D_{1,1} \sim D_{m,n}$ 的第1晶体管8、第2晶体管9和第3晶体管10各自的源极电极、漏极电极中外来光反射产生的闪耀,辅助电极层42最好覆盖像素驱动电路 $D_{i,j}$ 的第1晶体管8、第2

晶体管 9 和第 3 晶体管 10。再者，若电容器 17 通过外来光进行反射，则最好同样被辅助电极层 42 覆盖。

这里，详细说明像素 $P_{i,j}$ 。图 3 是平面看像素 $P_{i,j}$ 中的像素驱动电路 $D_{i,j}$ 的示意图，图 4 是沿图 3 的 (IV)-(IV) 线在厚度方向上切断时的剖面图，图 5 是沿图 3 的 (V)-(V) 线在厚度方向上切断时的剖面图，图 6 是沿图 3 的 (VI)-(VI) 线在厚度方向上切断时的剖面图。另外，图 3 中，为了便于理解，至少部分省略后述的栅极绝缘膜 23、第一杂质半导体膜 25、第二杂质半导体膜 26、阻塞(block)绝缘膜 36、对置透明电极 13 等。

在基板 12 上，以规定图案形成构成第 1 晶体管 8 的栅极电极 8G、第 2 晶体管 9 的栅极电极 9G、以及第 3 晶体管 10 的栅极电极 10G 的栅极电极层 22。栅极电极层 22 是将与选择扫描线 X_1 、 X_2 、...、 X_n 、电压电源扫描线 Z_1 、 Z_2 、...、 Z_n 相同的导电材料层同时布图而成的，另外，具有从铬、铝、铜、钛、钨或从其至少一部分中选择的合金等中选择的低阻抗材料。

在栅极电极层 22 上覆盖着阳极氧化有栅极电极层 22 的阳极氧化膜 31，设置栅极绝缘膜 23，以从阳极氧化膜 31 的上部覆盖显示部 7 的整个面。栅极绝缘膜 23 由氮化硅或氧化硅等具有透光性和绝缘性的材料构成。另外，栅极绝缘膜 23 还覆盖选择扫描线 X_1 、 X_2 、...、 X_n 和电压电源扫描线 Z_1 、 Z_2 、...、 Z_n 。

第 1 晶体管 8、第 2 晶体管 9 和第 3 晶体管 10 的半导体膜 24 形成在分别经栅极绝缘膜 23 与各栅极电极层 22 对置的位置。该半导体膜 24 包含在从可见光到红外线波段的波段范围内具有分光灵敏度的本征非晶硅。在各半导体膜 24 上，形成保护半导体膜 24 的表面不被蚀刻液腐蚀的、由氮化硅构成的阻塞绝缘膜 30。在各阻塞绝缘膜 30 的一侧部和另一侧部，分别彼此分隔地形成第一杂质半导体膜 25 和第二杂质半导体膜 26。形成的各第一杂质半导体膜 25 覆盖半导体膜 24 的一侧部和阻塞绝缘膜 30 的一侧部地，形成的各第二杂质半导体膜 26 覆盖半导体膜 24 的另一侧部和阻塞绝缘膜 30 的另一侧部。第一杂质半导体膜 25 和第二杂质半导体膜 26 由掺杂了 n 型杂质离子的非晶硅构成。

在各第 1 晶体管 8、第 2 晶体管 9 和第 3 晶体管 10 的第一杂质半导体膜 25

上,形成构成漏极电极 8D、漏极电极 9D 以及漏极电极 10D 的漏极电极层 27,在各第 1 晶体管 8、第 2 晶体管 9 和第 3 晶体管 10 的第二杂质半导体膜 26 上,形成构成源极电极 8S、源极电极 9S、以及源极电极 10S 的源极电极层 28。漏极电极层 27 和源极电极层 28 是将与电流线 $Y_1 \sim Y_n$ 相同的导电材料层同时布图而成的,另外,具有从铬、铝、铜、钛、钨或从其至少一部分中选择的合金等中选择的低阻抗材料,并具有阻止可见光透过的功能。从而,抑制来自外部或各有机 EL 元件的光入射到半导体膜 24、第一杂质半导体膜 25 和第二杂质半导体膜 26 中。源极电极层 28 与漏极电极层 27 通过彼此分隔来电绝缘。

第 1 晶体管 8、第 2 晶体管 9、第 3 晶体管 10 除逆交错(stager)结构外,也可以是共面型,另外,也可以是至少其中之一为 p 沟道型晶体管,另外,除非晶硅外,也可以是多晶硅等晶体管。另外,为了防止各第 1 晶体管 8、第 2 晶体管 9 和第 3 晶体管 10 的光恶化,基板 12 也可以具有遮光性。

由氮化硅构成的保护绝缘膜 29 覆盖第 1 晶体管 8、第 2 晶体管 9、第 3 晶体管 10、电容器 17、选择扫描线 X_1 、 X_2 、...、 X_m 、电流线 Y_1 、 Y_2 、...、 Y_n 、电压电源扫描线 Z_1 、 Z_2 、...、 Z_k 。

上述结构的第 3 晶体管 10 是将半导体膜 24 做为沟道区域的 MOS 型场效应晶体管。第 1 晶体管 8 和第 2 晶体管 9 的结构与上述的第 3 晶体管 10 实质上是相同的结构。另外,电容器 17 与第 3 晶体管 10 的栅极电极层 22 共用一个电极,与第 3 晶体管 10 的源极电极层 28 共用另一个电极。电容器 17 具有如下的电容器功能:通过将形成于一个电极和另一个电极之间的栅极绝缘膜 23 做为电介质,将随着流过第 3 晶体管 10 的源极-漏极间的电流的电流值变化而变化的第 3 晶体管 10 的栅极-源极间电位作为电荷数据储存。即,电容器 17 成为第 3 晶体管 10 的栅极-源极间的寄生电容,储存写入的电荷数据,之后,当向第 3 晶体管 10 的源极-漏极间施加规定电压时,保持积蓄在第 3 晶体管 10 的栅极-源极间的电荷,以便在第 3 晶体管 10 的源极-漏极间流过电流值与写入时相等的电流。

保护绝缘膜 29 上覆盖着由聚酰亚胺等构成的绝缘平坦化膜 18。绝缘平坦化膜 18 用作在基板 12 的整个面上成膜的平坦化膜,由该绝缘平坦化膜 18 来消

除第1晶体管8、第2晶体管9、第3晶体管10、...等上的保护绝缘膜29与基板12的表面上保护绝缘膜29之间产生的阶差,绝缘平坦化膜18的表面构成大致平坦的面。该绝缘平坦化膜18由树脂(例如甲基丙烯酸树脂、丙烯树脂、环氧树脂)构成。并且,为了防止第1晶体管8、第2晶体管9、第3晶体管10、...的光恶化,例如也可混入炭黑等颜料,使绝缘平坦化膜18具有遮光性。

在绝缘平坦化膜18上,在显示部7的整个面上形成光学干涉层19。光学干涉层19从绝缘平坦化膜18侧开始顺序层叠对来自上方的光进行镜面反射的反射层19a、设定成规定厚度和规定折射率的光透过性的透明层19b、具有半透半反镜功能的半反射层19c。光学干涉层19经光学设计有如下结构:对于可见光波段的光的反射率按反射层19a、半反射层19c、透明层19b的顺序变高,并且,对于可见光波段的光的透过率按透明层19b、半反射层19c、反射层19a的顺序变高。反射层19a是由Ag、Pt、Cu、Sn等金属或合金构成的、表面平滑且具有金属光泽的膜,透明层19b是氧化硅或氧化钛等电介质,可以是单层,但最好是多层。另外,这种光学干涉层19从平面看,最好构成对各色的每个像素组或每个像素独立的多个矩阵状来排列,以使形成与以后述的红、绿、蓝色之一分别发光的各有机EL元件的发光波长一致的光学膜厚。另外,光学干涉层19也可以是单层结构。

另外,各第3晶体管10的漏极电极层27经设置在栅极绝缘膜23和阳极氧化膜31中的多个接触孔48连接于电压电源扫描线 Z_1 、 Z_2 、...、 Z_n 的任一个上。

各第1晶体管8的源极电极层28和第3晶体管10的栅极电极层22经设置在栅极绝缘膜23和阳极氧化膜31中的多个接触孔47连接。

在光学干涉层19上形成有机EL元件 $E_{1,1} \sim E_{n,n}$ 。有机EL元件 $E_{1,1} \sim E_{n,n}$ 分别形成例如按用作阳极电极的像素电极16、若流过阈值以上的电流则发光的场致发光的EL层15、例如用作阴极电极的对置透明电极13的顺序层叠的层叠结构。

像素电极16经形成于绝缘平坦化膜18、光学干涉层19和保护绝缘膜29中的多个接触孔49同第3晶体管10的源极电极层28连接。

其中,像素电极16在每个像素中彼此隔离且独立地形成,以被电分离,多

个像素电极 16 从平面看排列成矩阵状。

另外,在像素电极 16 周围的光学干涉层 19 上,与像素电极 16 的周缘部 16a 部分重合地设置有不沾液体的疏液性膜 14。疏液性膜 14 设置开口部 14a,使与像素电极 16 的中央部对应的位置开口,在该开口部 14a 内堆积 EL 层 15。EL 层 15 是由发光材料形成的层,是通过对从像素电极 16 注入的载流子(这里为空穴)与从对置透明电极 13 注入的载流子(这里为电子)进行再键合来发光的层。另外,像素 $P_{1,1} \sim P_{m,n}$ 的有机 EL 元件像素 $E_{1,1} \sim E_{m,n}$ 的各 EL 层 15 是分别发出红、绿、蓝色光中之一的层,各色规则地排列。也可将发出同色光的 EL 层 15 排列在相同列中,也可将红、绿、蓝色的 EL 层 15 构成三角形排列。

像素电极 16 对可见光具有透过性,同时具有导电性,只要能用作阳极,功函数越高越好。像素电极 16 例如由氧化铟、氧化锌、氧化锡或包含其中至少一个的混合物(例如氧化铟锡(ITO)、氧化铟锌、镉锡氧化物(CTO))形成。另外,也可通过将像素电极 16 作为半透半反镜来形成半反射层 19c,但此时,相对可见光波段的光的反射率按反射层 19a、像素电极 16、透明层 19b 的顺序变高,并且,相对可见光波段的光的透过率按透明层 19b、像素电极 16、反射层 19a 的顺序变高。此时,透明层 19b 的光学膜厚为有机 EL 元件的 EL 层 15 发出的光的主波长(峰值波长)的 2 分之 1 的整数倍。另外,在不形成光学干涉层 19 的情况下,像素电极 16 也可不透明,最好对可见光波段的光具有反射性。

可以在 EL 层 15 中适当混合利用电场来传输电子的电子传输性的物质,也可适当混合利用电场来传输空穴的空穴传输性的物质,或适当混合电子传输性的物质和空穴传输性的物质。即,EL 层 15 可以从像素电极 16 开始按空穴传输层、发光层、电子传输层的顺序层叠的三层结构,或是按空穴传输层、发光层的顺序层叠的二维结构,或是按发光层、电子传输层的顺序层叠的二维结构,或是由发光层构成的单层结构,或是在这些层结构中在适当的层间夹入电子或空穴的注入层的多层结构。另外,构成 EL 层 15 的所有层可以由有机化合物构成,构成 EL 层 15 的所有层也可以由无机化合物构成,EL 层 15 也可以是层叠由无机化合物构成的层与由有机化合物构成的层而成。另外,在构成 EL 层 15 的

所有层由无机化合物构成的情况下，有机 EL 元件是无机有机 EL 元件，在构成 EL 层 15 的层中存在由有机化合物构成的层的情况下，有机 EL 元件是有机 EL 元件。

在 EL 层 15 由低分子有机材料或无机物构成的情况下，可通过淀积法、溅射法等气相生长法来形成 EL 层 15。另一方面，在 EL 层 15 例如由高分子有机材料构成的情况下，包含通过湿式成膜法在显示部 7 上成膜的高分子有机材料的有机化合物含有液由于与疏液性膜 14 的表面排斥，所以不形成于疏液性膜 14 上，可选择地成膜在对应于各像素 $P_{1,1} \sim P_{m,n}$ 的开口部 14a 内，即各像素电极 16 上。所谓有机化合物含有液是含有构成 EL 层 15 的有机化合物或其前驱体的液体，也可以是将构成 EL 层 15 的有机化合物或其前驱体作为溶质溶于溶媒中的溶液，或是将构成 EL 层 15 的有机化合物或其前驱体分散到分散媒中的分散液。

另外，EL 层 115 的发光层中含有发光材料。作为发光材料，使用高分子类材料。作为高分子类材料，例如有聚吡唑类，聚对苯撑类，聚丙炔乙炔撑类，聚噻吩类，聚芴类，聚硅烷类，聚乙炔类，聚苯胺类，聚吡啶类，聚吡啶乙烯撑类，聚吡咯类材料。另外，作为高分子材料，可例举形成上述高分子材料（聚合物）的单体或是低聚物的聚合物或共聚物、单体或低聚物的衍生物的聚合物或共聚物、或者具有噁唑（噁二唑，三唑，二唑）或三苯胺骨架的单体进行聚合的聚合物或共聚物。另外，作为这些聚合体的单体，包含通过加热、加压、施加 UV、电子线等来形成上述化合物的单体和前驱聚合体。另外，也可导入键合这些单体之间的非共役类单元。

作为这种高分子材料的具体实例，例如有聚芴、聚乙炔基吡唑、聚十二烷基噻吩、聚乙炔基噻吩、聚苯乙烯磺酸分散体改性物、聚 9,9-二烷基芴、聚噻吩基-9,9-二烷基噻吩、聚 2,5-二烷基对苯撑噻吩（二烷基：R=C1~C20）、聚对苯撑乙炔撑、聚 2-甲氧基-5-(2'-乙基-己氧基)-对苯撑乙炔撑、聚 2-甲氧基-5-(2'-乙基-戊氧基)-对苯撑乙炔撑、聚 2,5-二甲基-对苯撑乙炔撑、聚 2,5-噻吩基乙炔撑、聚 2,5-二甲基对苯撑乙炔撑、聚 1,4-对苯撑氰基乙炔撑等。

另外，不限于高分子类材料，也可淀积低分子材料来成膜。另外，也可按

照低分子材料的性质,在将低分子材料溶解在溶媒中的状态下涂布使用。并且,也可使低分子材料作为掺杂物分散到高分子聚合物中,作为对低分子材料进行聚合物分散时的聚合物,可根据状况来使用包含公知的通用聚合体的各种聚合物。

这里,EL 层 15 是通过湿式成膜法形成的层,是按由作为导电性高分子的 PEDOT(polythiophene:聚噻吩)和作为掺杂物的 PSS(polystyrene sulfonate:聚苯乙烯磺酸)构成的空穴传输层 115a、聚芴(polyfluorene)类发光材料构成的发光层 115b 的顺序层叠的二层结构。另外,在 EL 层 15 通过湿式成膜法来形成的情况下,期望在像素电极 16 上形成溶于液体、具有液体以 40° 以下的接触角浸湿的性质(下面称为亲液性。)的亲液性膜的状态下,在该亲液性膜上涂布有机化合物含有液体。

光学干涉层 19 的透明层 19b 的光学膜厚(层的厚度 $d \times$ 折射率 n)是 EL 层 15 发出的光的主波长(峰值波长)的 2 分之 1 的整数倍。从而,光学干涉层 19 构成谐振结构。即,若 EL 层 15 发出的光、尤其是主波长附近的波段的光进入光学干涉层 19 内,则其中主波长的光在反射层 19a 与半反射层 19c 之间反复反射形成谐振,从光学干涉层 19 射向外部的光的强度变强。另一方面,在进入光学干涉层 19 内的外来光中被谐振的主波长以外的光,即使在反射层 19a 与半反射层 19c 之间反射时干涉,也由于相位与透明层 19b 的光学膜厚形成的光路长度不一致进而被衰减,所以基本上不会射到光学干涉层 19 以外。因此,因为光学干涉层 19 放大 EL 层 15 发出的光后,使较宽波段的光作为较窄波段射出,所以可提高各色的色纯度。此外,因为可抑制外来光的内部反射引起的闪耀,所以可进行较暗显示或黑显示,提高对比度。另外,期望透明层 19b 的光学膜厚对应于各像素的发光色的波段不同而不同,若各像素的发光色分别为 R(红)、波长比红短的 G(绿)、波长比绿短的 B(蓝),则设定为像素 R 的透明层 19b 的光学膜厚 $>$ 像素 G 的透明层 19b 的光学膜厚 $>$ 像素 B 的透明层 19b 的光学膜厚。

在各 EL 层 15 周围的光学干涉层 19 上,形成不沾液体、具有液体以 50° 以上的接触角浸湿的性质(下面称为疏液性。)的疏液性膜 14(例如氟类树脂膜、

反应性硅膜)。在平面看时,通过在 EL 层 15 间将疏液性膜 14 形成网格状,将由疏液性膜 14 围绕的多个围绕区域排列成矩阵状,在围绕区域内形成 EL 层 15。如图 4 所示,疏液性膜 14 的一部分既可重叠也可不重叠在像素电极 16 的外缘的一部分上。特别是,EL 层 15 非常薄地成膜,所以在通过湿式成膜法来形成 EL 层 15 的情况下,若相邻的像素中单方地流过有机化合物含有液体,则形成 EL 层 15 的厚度薄的像素,虽担心像素电极 16 与对置电极 13 短路,但由于疏液性膜 14 设在相邻的像素电极 16 之间,所以可防止流入相邻的像素中,而且,在相邻的像素是发出各不相同的颜色的光的不同材料的情况下,通过混合相邻像素的有机化合物含有液体,可防止各像素中的发光色的纯度降低。另外,疏液性膜 14 也可以是如下结构:在每个像素中使用未表现出疏液性的树脂等材料层,作为贮藏有机化合物含有液体的储藏部,在该材料层的露出表面上覆盖表现出疏液性的层。另外,在通过气相生长法来形成 EL 层 15 的情况下,也可不设置疏液性膜 14。

对置透明电极 13 作为所有像素 $P_{1,1} \sim P_{m,n}$ 的有机 EL 元件 $E_{1,1} \sim E_{m,n}$ 的一方的共同电极而形成,在平面看形成于显示部 7 的大致整个区域中,是从 EL 层 15 侧按电子注入层 13a、透明导电层 13b 的顺序层叠的层叠结构。电子注入层 13a 形成非常薄的、透过光的程度地,由功函数较低的材料(例如镁、钙、锂、钡或稀土类构成的单体金属或包含至少一种这些单体的合金)构成,其厚度比可见光波段薄,为 $10 \sim 200 \text{ nm}$ 。透明导电层 13b 对可见光具有透过性,同时具有导电性,例如由氧化铟、氧化锌、氧化锡或包含其中至少一个的混合物(例如氧化铟锡(ITO)、氧化铟锌、镉锡氧化物(CTO))形成。这种材料的电阻率为 $100 \times 10^{-6} \Omega \text{ cm} \sim 1000 \times 10^{-6} \Omega \text{ cm}$ 左右。另外,为了提高对置透明电极 13 的光的透过率,期望将透明导电层 13b 做得较薄,其膜厚为 $50 \sim 1000 \text{ nm}$ 。这样,对置透明电极 13 透过 EL 层 15 的发光波段的至少一部分,显示装置 1 是从对置透明电极 13 侧射出 EL 层 15 的光的所谓顶部发光结构。

对置透明电极 13 可以是分割成大于等于 2 个的多个电极,或者也可以是共同连接于在列方向上邻接的像素上的带状的多个电极,或是共同连接于在行方

向上邻接的像素上的带状的多个电极。并且,在对置透明电极 13 上形成多个绝缘保护层 41,大致对应于各 EL 层 15 成膜的区域。多个绝缘保护层 41 在平面看与 EL 层 15 一样,每个像素排列成独立的矩阵状。绝缘保护层 41 具有光透过性,例如由氧化硅(SiO_2)和氮化硅(SiN)等无机硅化物或聚酰亚胺等有机树脂形成。

另外,在显示部 7 内的、位于绝缘保护层 41 的周缘部 41a、41a 之间的非显示区域中,形成导电性的辅助电极层 42,在绝缘保护层 41、41 之间辅助电极层 42 直接连接在透明导电层 13b 上。辅助电极层 42 在平面看形成网格状,以便重叠在多个像素电极 16、16 彼此间的区域整体上,在由辅助电极层 42 的开口部 42a 包围的区域配置绝缘保护层 41、EL 层 15、像素电极 16 和光学干涉层 19。辅助电极层 42 的周缘部 42b 既可形成于对置透明电极 13 的周缘部的内侧,也可形成于其外侧,但为了降低薄板阻抗,辅助电极层 42 的占有面积最好尽可能接近显示部 7 内的整个非显示区域。绝缘保护层 41 的周缘部 41a 超出到辅助电极层 42 的开口部 42a 的外侧。因此,在通过蚀刻来布图辅助电极层 42 时,绝缘保护层 41 保护透明导电层 13b 不被蚀刻剂腐蚀。另外,使辅助电极层 42 位于与第 1 晶体管 8、第 2 晶体管 9 和第 3 晶体管 10 平面看时重合的位置。

辅助电极层 42 用作与对置透明电极 13 一体的电极,与对置透明电极 13 单体相比,可实现降低薄板阻抗的效果。辅助电极层 42 具有电阻率比透明导电层 13b 的材料低、且难以氧化的材料,在这点上最好是铜(电阻率为 $1.67 \times 10^{-6} \Omega \text{cm}$)、银(电阻率为 $1.59 \times 10^{-6} \Omega \text{cm}$)、金(电阻率为 $2.35 \times 10^{-6} \Omega \text{cm}$)、铂(电阻率为 $10.6 \times 10^{-6} \Omega \text{cm}$)、铝(电阻率为 $2.66 \times 10^{-6} \Omega \text{cm}$)、铬(电阻率为 $12.9 \times 10^{-6} \Omega \text{cm}$)、或包含其中至少之一的合金。另外,因为辅助电极层 42 与连接于第 1 晶体管 8、第 2 晶体管 9 和第 3 晶体管 10 上的选择扫描线 X_1 、 X_2 、...、 X_n 、电流线 Y_1 、 Y_2 、...、 Y_n 、以及电压电源扫描线 Z_1 、 Z_2 、...、 Z_n 的配置位置在平面看时重叠,所以通过在辅助电极层 42 中使用低反射率的遮光材料,也可用作像素间的遮光膜(黑色掩模)。辅助电极层 42 的厚度为 10nm~1000nm 左右的厚度,为了提高遮光性最好为 50nm 以上。在选择扫描线 X_1 、 X_2 、...、 X_n 、电流线 Y_1 、 Y_2 、...、 Y_n 、和电压电源扫描线 Z_1 、 Z_2 、...、 Z_n 中的至少一个是由光反射性的导电材料构

成的布线、且在平面看时光学干涉层 19 与由该光反射性的导电材料构成的布线不重叠的情况下,或者,在选择扫描线 X_1 、 X_2 、...、 X_n 、电流线 Y_1 、 Y_2 、...、 Y_n 、和电压电源扫描线 Z_1 、 Z_2 、...、 Z_n 中的至少一个是由光反射性的导电材料构成的布线、且在显示装置 1 上未设置光学干涉层 19 的情况下,辅助电极层 42 可抑制外来光在由反射性导电材料构成的布线中的反射,可提高识别性。此时,具体而言,辅助电极层 42 最好包含铬、铬氧化物、铬合金、镍钽合金、镍铜合金、其它镍合金中的至少一种。另外,也可在辅助电极层 42 的表面设置微小的凹凸,消除光泽,变为低反射率。另外,在不形成透明导电层 13b 的情况下,辅助电极层 42 在绝缘保护层 41、41 彼此之间最好直接连接于电子注入层 13a 上,另外,在未形成电子注入层 13a 的情况下,辅助电极层 42 在绝缘保护层 41、41 彼此之间最好直接连接于由透明导电层 13b 单体构成的对置透明电极 13 上。这样,在像素 $P_{i,j}$ 的周围形成辅助电极层 42,所以,可以较厚地堆积到不透明的程度,因此,可显著降低薄板阻抗。

辅助电极层 42 具有电阻率比透明导电层 13b 低的材料,所以除实现降低 EL 层 15 上侧的电极的薄板阻抗的效果外,还因为不与透明导电层 13b 中位于显示区域的部分重合,所以在透明导电层 13b 的位于显示区域的部分中,EL 层 15 的光可基本上不被辅助电极层 42 遮住地透过并射出到外侧。

在没有辅助电极层 42 的情况下,对置透明电极 13 由于薄板阻抗高,对于与向对置透明电极 13 输出基准电位 V_{ss} 的布线源接近的像素的对置透明电极 13 而言,在较远的像素的对置透明电极 13 中,对置透明电极 13 造成电压衰减,电流密度不均匀,发光亮度在面内分散,但通过使用辅助电极层 42,可降低有机 EL 元件的电极的薄板阻抗,所以可不降低透过率而使流过各像素的对置透明电极 13 的电流的电流密度大致恒定,显示部 7 可均匀发光。

在辅助电极层 42 上,即在非显示区域中形成遮光膜 44,遮光膜 44 与辅助电极层 42 一样在平面看时形成矩阵状,与辅助电极层 42 一致重叠。遮光膜 44 本身也可以不具备导电性,但具有透光性且反射率低。因此,遮光膜 44 设置成在平面看时使辅助电极层 42 与第 1 晶体管 8、第 2 晶体管 9、第 3 晶体管 10、

和选择扫描线 X_1 、 X_2 、...、 X_n 、电流线 Y_1 、 Y_2 、...、 Y_n 、电压电源扫描线 Z_1 、 Z_2 、...、 Z_n 的配置位置重叠, 所以不仅抑制由此产生的光的反射, 还形成反射光难以识别的结构。遮光膜 44, 可以是例如炭黑等遮光性且低反射率的黑色颜料分散到树脂等母材(粘合剂)中来形成, 也可以由遮光性且低反射率的树脂自身来形成, 还可以是氧化铬等金属。此时, 辅助电极层 42 也可以自身不具有遮光性及低反射率, 辅助电极层 42 自身也可以具有遮光性、低反射率。

绝缘保护层 41 和遮光膜 44 上由密封膜 43 覆盖。密封膜 43 成膜在基板 12 的整个面上, 密封膜 43 消除在绝缘保护层 41 与辅助电极层 42 之间产生的阶差, 密封膜 43 的表面形成大致平坦的面。该密封膜 43 具有透光的性质, 由透明的树脂(例如甲基丙烯酸合成树脂、丙烯树脂、环氧树脂)构成。

这里, 不使像素电极 16 在平面看时与选择扫描线 $X_1 \sim X_n$ 、电流线 $Y_1 \sim Y_n$ 及电压电源扫描线 $Z_1 \sim Z_n$ 的重合, 是为了利用像素电极 16 和这些布线间的寄生电容来抑制流过这些布线的电流延迟, 但若绝缘平坦化膜 18 厚度为可充分缓和寄生电容的程度, 则也可不使像素电极 16 与这些布线重合, 与此同时, 由于像素电极 16 上的 EL 层也可以扩展, 所以可增大显示面积或提高显示部 7 中的显示面积比例。

另外, 必要时也可由玻璃基板来密闭密封膜 43 的上方。

另外, 显示装置 1 的像素驱动电路 $D_{1,1} \sim D_{n,n}$ 如后所述地是通过控制流过第 3 晶体管之一的信号电流的电流值来进行多灰度显示的电流灰度型, 但不限于此, 也可以是通过控制施加于像素驱动电路 $D_{1,1} \sim D_{n,n}$ 上的信号电压的电压值来进行多灰度显示的电压灰度型。

下面, 说明显示装置 1 的制造方法。

(1) 阵列基板的制造工序

如图 7A 和图 7B 所示, 在平板状的基板 12 的显示部 7 上, 在各像素中形成第 1 晶体管 8、第 2 晶体管 9、第 3 晶体管 10 的同时, 形成选择扫描线 X_1 、 X_2 、...、 X_n 、电流线 Y_1 、 Y_2 、...、 Y_n 、电压电源扫描线 Z_1 、 Z_2 、...、 Z_n , 之后, 在这些晶体管 8~10 和布线 $X_1 \sim X_n$ 、 $Y_1 \sim Y_n$ 、 $Z_1 \sim Z_n$ 上有选择地覆盖由氮化硅或氧化硅构成的

保护绝缘膜 29，并从其上开始在显示部 7 的整个区域中堆积由聚酰亚胺等树脂构成的绝缘平坦化膜 18，之后，依次成膜反射层 19a、透明层 19b、半反射层 19c，形成光学干涉层 19。

(2) 开口部的形成工序

接着，如图 8A 和图 8B 所示，通过光刻在光学干涉层 19、绝缘平坦化膜 18 和保护绝缘膜 29 上形成通到各像素的第 3 晶体管 10 的源极电极层 28 的多个接触孔 49。绝缘平坦化膜 18 的开口部 18a 构成接触孔 49 的一部分。另外，在绝缘平坦化膜 18 的高度比像素电极 16 的厚度大的情况下，最好在成膜像素电极 16 之前，在开口部 18a 内埋入导电性材料。

(3) 像素电极阵列的形成工序

接着，如图 9A 和图 9B 所示，通过气相生长法在显示部 7 的一个面上形成光透过性的导电性膜(例如 ITO 膜)，通过光刻胶法在该导电性膜上形成矩阵状的抗蚀剂，在利用抗蚀剂形成掩模的状态下，通过蚀刻法等来加工导电性膜的形状。之后，去除抗蚀剂。通过以上工序，残留的导电性膜构成通过接触孔 49 电连接于第 3 晶体管 10 的源极电极层 28 上的像素电极 16，可将多个像素电极 16 布图成矩阵状。多个像素电极 16 按每个像素被配置由第 1 晶体管 8、第 2 晶体管 9 和第 3 晶体管 10 包围的显示区域中，同时，彼此电分离，周缘部 16a 沿第 1 晶体管 8、第 2 晶体管 9 和第 3 晶体管 10 形成。另外，在平面看时像素电极 16 重叠在光学干涉层 19 上，但在光透过性的导电性膜的腐蚀剂侵蚀光学干涉层 19 的情况下，也可使耐蚀刻性良好的绝缘层夹设在光学干涉层 19 与像素电极 16 之间。

(4) 疏液性膜的形成工序

接着，如图 10A 和图 10B 所示，在显示部 7 上网格状地形成具有使像素电极 16 的中央部露出的开口部 14a 的疏液性膜 14。此时，规定疏液性膜 14 的开口部 14a 的周缘覆盖像素电极 16 的周缘部 16a。疏液性膜 14 的形状也可通过光刻和蚀刻来形成。疏液性膜 14 也可以是具有含氟功能团的硅氮烷化合物等氟树脂膜或反应性硅膜，该硅氮烷化合物等氟树脂膜或反应性硅膜具有 Si-N-Si 键、

且在N或/和Si中键合包含氟的功能团。

另外,也可在显示部7的整个面上覆盖疏液性膜14,在像素电极16上面的疏液性膜14上重叠光触媒,该光触媒若接收规定波段的光,则产生促进使疏液性消失的化学反应的活性种(active species),通过从其上方入射规定波段的光,将应成膜EL层15的像素电极16上的疏液性膜14变为亲液性,如后所述,从其上开始成膜EL层15。具体而言,在显示部7的整体上薄薄地成膜含有硅氮烷化合物的液体,硅氮烷化合物成为聚合体后进行干燥,然后使氧化钛等光触媒配置在像素电极16上,选择性地向光触媒照射紫外线,使氟或含氟的功能团脱离像素电极16上的硅氮烷聚合体,消除疏液性膜14的疏液性,而位于像素电极16、16之间的疏液性膜14不被照射紫外线,以维持疏液性。此时,疏液性消失的疏液性膜14是绝缘膜,但因为极薄地成膜,所以即使形成于像素电极16上,也不会明显妨碍空穴或电子等载流子的注入。另外,也可以是疏液性膜14利用聚酰亚胺来形成以开口部14a为侧壁的基体,并在该基体的表面薄薄地覆盖例如氟等疏液性材料。

(5)EL层的形成工序

接着,如图11A和图11B所示,在通过疏液性膜14的开口部14a露出的像素电极16上成膜EL层15。EL层15的布图也可使用喷出包含EL层15的构成材料的液体的液滴喷出喷嘴(喷墨喷嘴)来选择地堆积。即,使喷嘴面向放置在台上的基板12,使喷嘴相对基板12平行移动,同时,在喷嘴位于围绕区域上时,从喷嘴中喷出有机化合物含有液体。从而,可形成EL层15,以便在平面看时EL层15重叠在像素电极16上。

这里,在EL层15由空穴传输层15a与发光层15b构成的情况下,首先空穴传输层用喷嘴向被疏液性膜14的各开口部14a包围的区域作为液滴喷出包含空穴传输层15a的构成材料的液体,该液体干燥后形成空穴传输层15a,之后,狭义的发光层用的喷嘴向被疏液性膜14的各开口部14a包围的区域喷出包含发光层15b的构成材料的液体,作为液滴,该液体干燥后形成发光层15b。即使空穴传输层15a或发光层15b含有的液滴多少滴落在疏液性膜14的边缘,也被疏

液性膜 14 排斥液滴而容纳在周围被疏液性膜 14 包围的开口部(像素电极 16)中。只要可通过疏液性膜 14 充分排斥液滴,则也可通过印刷来成膜 EL 层 15。此时,即使印刷技术没有光刻那么好的精度,也由于疏液性膜 14 在相邻的像素之间隔开包含 EL 层 15 的构成材料的液体,所以可形成细间距的像素。

另外,在基板 12 上设置网格状的金属掩模,以露出像素电极 16,并在该状态下执行气相生长法,从而将 EL 层 15 成膜成矩阵状。另外,各像素的空穴传输层 15a 与发光层 15b 的发光色无关地也可以是相同材料的情况下,可以将显示部 7 整体浸入包含空穴传输层 15a 的构成材料的液体中,通过布图了的疏液性膜 14 来选择地形成于像素电极 16 上,或者,也可以不设置疏液性膜 14,而将显示部 7 整体浸入包含空穴传输层 15a 的构成材料的液体中,将空穴传输层 15a 作为跨跃各像素而连续的层。

(6)对置透明电极的形成工序

接着,如图 12A 和图 12B 所示,在氩等惰性气体的气体介质(雰囲気)或 1Torr 以下的减压气体介质下,通过溅射法或淀积法,在显示部 7 的整体上覆盖 10~200nm 厚度的由镁、钙、锂、钡或稀土类构成的单体金属或包含至少一种以上这些单体的合金,形成电子注入层 13a。接着,通过 CVD 等淀积法溅射法,在显示部 7 的整体上覆盖 50~200nm 厚度的从氧化铟锡(ITO)、氧化铟锌、镉锡氧化物(CTO)中选择材料,在电子注入层 13a 上成膜透明导电层 13b。

(7)绝缘保护层阵列的形成工序

接着,如图 13A 和图 13B 所示,通过依次执行气相生长法、光刻胶法、蚀刻法、抗蚀剂的去除,将多个透明的绝缘保护层 41 布图成矩阵状。这里,在平面看时,绝缘保护层 41 重叠形成在 EL 层 15 上。绝缘保护层 41 对可见光具有高的透过性,例如由氧化硅和氮化硅等无机硅化物或聚酰亚胺等有机树脂形成。另外,在绝缘保护层 41 由有机树脂构成的情况下,也可不依次执行气相生长法、光刻胶法、蚀刻法、抗蚀剂的去除,而通过应用液滴喷出技术(喷墨技术),直接将绝缘保护层 41 布图成矩阵状。

(8)辅助电极层的形成工序

接着,如图 14A 和图 14B 所示,通过溅射等气相生长法,在显示部 7 中成膜从例如铜、银、金、铂、铝、铬或包含其中至少之一的合金中选择的遮光性的导电性膜,而且,在显示部 7 中成膜使炭黑分散到树脂中的遮光性树脂或氧化铬等遮光性金属,通过基于光刻的蚀刻来同时布图,从而形成辅助电极层 42,并在其上方形成遮光膜 44。辅助电极层 42 的电阻率最好为不大于 $50.0 \times 10^{-6} \Omega \text{cm}$,厚度最好为 10nm~1000nm 左右的厚度。在由辅助电极层 42 的开口部 42a 包围的区域中配置绝缘保护层 41、EL 层 15、像素电极 16 和光学干涉层 19,绝缘保护层 41 的周缘部 41a 超出到辅助电极层 42 的开口部 42a 的外侧,因此,在通过蚀刻来布图辅助电极层 42 时,绝缘保护层 41 保护透明导电层 13b 不被蚀刻剂腐蚀,另外,通过在较易被氧化的电子注入层 13a 的上方覆盖绝缘保护层 41 和透明导电层 13b,由此,即使假设在绝缘保护层 41 和透明导电层 13b 中的一个中形成销孔,也可保护另一个,所以可防止被蚀刻剂氧化。另外,辅助电极层 42 和遮光膜 44 形成在平面看时与第 1 晶体管 8、第 2 晶体管 9、第 3 晶体管 10、选择扫描线 X_1 、 X_2 、...、 X_n 、电流线 Y_1 、 Y_2 、...、 Y_n 、电压电源扫描线 Z_1 、 Z_2 、...、 Z_n 重叠的形状。另外,若遮光膜 44 是通过氧化辅助电极层 42 的导电性材料(例如铬)而成,则也可成膜辅助电极层 42,并氧化其表面,由此作为遮光膜 44。此时成膜的导电性材料的厚度包括事先由遮光膜 44 氧化的部分。另外,在导电性膜是铬膜的情况下,也可使用硝酸铈氨与高氯酸的混合液作为蚀刻液来进行湿式蚀刻法。

(9)密封膜的形成工序

接着,如图 15A 和图 15B 所示,在显示部 7 中成膜形成在多个树脂薄膜间夹设金属薄膜、无机化合物层的透明密封膜 43。此时,除选择扫描线 $X_1 \sim X_n$ 、电流线 $Y_1 \sim Y_n$ 和电压电源扫描线 $Z_1 \sim Z_n$ 的各端子、及有机 EL 元件 $E_{1,1} \sim E_{n,n}$ 的对置透明电极 13 的端子等从显示部 7 延伸到该区域外部的部分之外,最好尽可能覆盖显示部 7 内的构成材料。另外,为了平滑密封膜 43 的表面使 EL 层 15 的光高效射出,最好对密封膜 43 的表面进行化学研磨、机械研磨或机械化学研磨。另外,也可以在密封膜 43 的上方配置与基板 12 对置的对置基板,使显示部 7

配置在这些基板内。

在如上所述地制造的显示装置 1 中,选择扫描驱动器 3、电压电源驱动器 4 和数据驱动器 5 经选择扫描线 $X_1 \sim X_n$ 、电流线 $Y_1 \sim Y_n$ 和电压电源扫描线 $Z_1 \sim Z_n$ 来控制各像素 $P_{1,1} \sim P_{n,n}$ 的像素驱动电路 $D_{1,1} \sim D_{n,n}$, 有机 EL 元件 $E_{1,1} \sim E_{n,n}$ 适当发光, 从对置透明电极 13 侧向外部射出光。因此, 对置透明电极 13 侧构成显示面, 面向对置透明电极 13 侧的用户可看见显示内容。

如上所述, 在本实施方式中, 形成网格状的辅助电极层 42 直接形成在对置透明电极 13 上, 以便重叠在多个像素电极 16 间的整个区域上, 所以, 即使对置透明电极 13 以较高的电阻率的金属氧化物材料等构成, 也可降低电极整体的薄板阻抗, 使电流容易流过, 另外, 因为由低阻抗的辅助电极层 42 来包围对置透明电极 13 的周围, 所以可使对置透明电极 13 的电压在面内一样, 故即使假设向全部像素电极 16 施加相同电位的情况下, 流过的电流的电流值也变均匀, 任一 EL 层 15 的发光强度都大致相等, 可使面内的发光强度一样。

另外, 由于较低阻抗的辅助电极层 42 充分降低电极整体的薄板阻抗, 所以可进一步变薄对置透明电极 13, 抑制 EL 层 15 发出的光透过对置透明电极 13 时衰减的程度。这样, 即使在低电压驱动下也能提供亮的显示画面, 进而可抑制施加电压引起的 EL 层 15 的恶化, 并实现显示装置 1 的长寿命化。

因为遮光性辅助电极层 42 在非显示区域中用作遮光膜, 所以可提高对比度。另外, 在光学干涉层 19 产生外来光的干涉作用, 可降低入射到显示装置 1 的显示面的外来光的反射率, 即使在显示装置 1 亮的环境下, 也可抑制显示面的对比度下降。因此, 用户容易看见显示装置 1 的显示画面。

下面, 说明变形例。变形例的显示装置除以下说明的部分之外, 其它结构与上述实施方式的显示装置 1 一样。

(变形例 1)

在上述实施方式中, 像素电极 16 是阳极, 对置透明电极 13 是阴极, 但如图 16 所示, 也可以是像素电极 16 是阴极, 对置透明电极 13 是阳极。此时, 像素电极 16 是从基板 12 侧按透明导电层 16d、电子注入层 16e 的顺序层叠的层叠

结构。透明导电层 16d、电子注入层 16e 在每个像素中独立形成，为矩阵状排列。透明导电层 16d 的特性、成分与上述实施方式中的透明导电层 13b 的一样，电子注入层 16e 的特性、成分与上述实施方式中的电子注入层 13a 的一样。透明导电层 16d 通过开口部 18a 连接于第 3 晶体管 10 的源极电极层 28 上。

此时，对置透明电极 13 是单层结构，该单层成膜在整个表面上。对置透明电极 13 的材料组成及特性与上述实施方式中的像素电极 16 相同。

另外，EL 层 15 的层叠顺序与上述实施方式中的 EL 层 15 相反。即，在该变形例 1 中，EL 层 15 是从像素电极 16 侧按发光层 15b、空穴传输层 15a 的顺序层叠的结构。另外，EL 层 15 也可以是从像素电极 16 开始按电子传输层、发光层、空穴传输层的顺序层叠的三层结构，或是按电子传输层、发光层的顺序层叠的二层结构，或是仅为发光层的单层结构。

在该变形例 1 的显示装置中，也可通过形成网格状的辅助电极层 42 来提高对置透明电极 13 流过的电流的电流密度，同时，使电流密度在面内均匀。

(变形例 2)

在上述实施方式中，辅助电极层 42 形成于对置透明电极 13 上，但如图 17 所示，也可使辅助电极层 42 配置在对置透明电极 13 的下方。此时的辅助电极层 42 的平面看的位置与上述实施方式一样，如图 3 所示。在对置透明电极 13 形成之前，布图辅助电极层 42，所以不必在对置透明电极 13 与辅助电极层 42 之间形成绝缘保护层 41。另外，也可在对置透明电极 13 与辅助电极层 42 之间设置导电性的遮光膜 44。

(变形例 3)

在上述各实施方式中，网格状地形成辅助电极层 42，以使其重叠于像素电极 16 间的整个区域上，但如图 18 所示，也可将辅助电极层 42 成为分割成多个的带状。即，将在行方向(横向)上构成长条形成为带状的辅助电极层 42 直接连接在对置透明电极 13 上，以便连续配置在平面看时在行方向上相邻的多个像素电极 16、16、...之间的周围。因此，各辅助电极层 42 与对置透明电极 13 一起使薄板阻抗降低，所以可使电压在面内一样，以便对于有机 EL 元件的电流密度

变均匀。另外,也可以使辅助电极层 42 在平面看时布与选择扫描线 X_1 、 X_2 、...、 X_n 和电压电源扫描线 Z_1 、 Z_2 、...、 Z_n 中的任一方重叠。为了抑制像素的开口率下降,期望辅助电极层 42 在平面看时尽可能不重叠像素电极 16。

(变形例 4)

如图 19 所示,将列方向(纵向)上构成长条形的带状的多个辅助电极层 42 直接连接在对置透明电极 13 上,以便连续配置在平面看时在列方向上相邻的多个像素电极 16、16、...之间的周围。因此,各辅助电极层 42 与对置透明电极 13 一起使薄板阻抗降低,所以可使电压在面内一样,以便对于有机 EL 元件的电流密度变均匀。另外,通过这种结构,也可使辅助电极层 42 在平面看时不与电流线 Y_1 、 Y_2 、...、 Y_n 重叠。为了抑制像素的开口率下降,期望辅助电极层 42 在平面看时尽可能不重叠像素电极 16。

(变形例 5)

在上述各实施方式中,在平面看时跨跃多个像素间连续形成辅助电极层 42,但不限于此,如图 20 所示,也可在各像素的像素电极 16 的周围分别设置单独的辅助电极层 42。另外,也可以使辅助电极层 42 在平面看时不与选择扫描线 X_1 、 X_2 、...、 X_n 、电流线 Y_1 、 Y_2 、...、 Y_n 、电压电源扫描线 Z_1 、 Z_2 、...、 Z_n 中的任一方重叠。为了抑制像素的开口率下降,期望辅助电极层 42 在平面看时尽可能不重叠像素电极 16。

(变形例 6)

在上述实施方式中,在高阻抗的对置透明电极 13 中设置辅助电极层 42 来降低薄板阻抗,但在为了使像素电极 16 例如变为透明电极而适用金属氧化物并变为较高阻抗的情况下,如图 21 所示,也可以设置与像素电极 16 的周缘部 16a 局部重叠的像素电极用辅助电极层 45。像素电极用辅助电极层 45 在每个像素中电气独立形成,某个像素的像素电极用辅助电极层 45 远离相邻的像素的像素电极用辅助电极层 45。像素电极用辅助电极层 45 围绕对应的像素电极 16 形成为框状,并直接连接于对应的像素电极 16 上。在辅助电极层 42 的下方彼此相邻的像素电极用辅助电极层 45,通过疏液性膜 14 来覆盖其上部。另外,在像素电

极 16 的上面形成由疏液性膜 14 围绕周围的 EL 层 15, 在 EL 层 15 的上面跨跃多个像素来形成对置透明电极 13。这里, 当疏液性膜 14 在像素电极 16 与对置透明电极 13 之间不能表现出充分的绝缘性的情况下, 也可覆盖氮化硅或聚酰亚胺等网格状的绝缘膜, 并在其表面设置表现出疏液性的膜。另外, 为了使整体厚度变薄, 期望像素电极用辅助电极层 45 由电阻率比像素电极 16 低的材料构成, 最好从铜、银、金、铂、铝、铬或包含其中至少之一的合金中选择。另外, 像素电极用辅助电极层 45 的尺寸可以设计成宽度比辅助电极层 42 窄, 以便从辅助电极层 42 的上方看时看不见像素电极用辅助电极层 45, 也可以设计成相同尺寸, 使其与辅助电极层 42 完全重叠。另外, 也可以不设置辅助电极层 42 而仅设置像素电极用辅助电极层 45。

本发明不限于上述实施方式、上述变形例, 在不脱离本发明要点的范围内, 可进行各种改良和设计变更。

在上述说明中, 作为多个像素电极 16 的二维排列的一例, 排列成矩阵状, 但也可以将多个像素电极 16 排列成将相邻的 RGB 像素为分别作为顶点的三角形排列, 或将像素形状设为六边形, 排列成蜂窝状。另外, 沿列方向排列由发出同色光的多个像素构成的像素组, 这种像素组也可在行方向上与由发出不同色光的多个像素构成的像素组邻接。

另外, 在上述说明中, 在平面看时由辅助电极层 42 围绕的一个围绕区域中配置一个有机 EL 元件(即一个像素电极 16 与一个 EL 层 15), 但也可在一个围绕区域内配置多个有机 EL 元件。

下面, 详细说明像素驱动电路 $D_{i,j}$ 的电路结构。

在非选择期间中施加于电压电源扫描线 Z_i 的电压 V_{se} 为基准电位 V_{ss} 以上的电压, 选择期间中施加于电压电源扫描线 Z_i 的电压 V_{se} 小于等于基准电位 V_{ss} 。例如, 基准电位 V_{ss} 是接地电位。

如图 1 所示, 选择扫描驱动器 3 连接于显示面板 2 的选择扫描线 $X_1 \sim X_n$ 上。选择扫描驱动器 3 是所谓的移位寄存器。选择扫描驱动器 3 根据从控制器 6 输出的控制信号组 Φ_s 按从选择扫描线 X_1 至选择扫描线 X_n 的顺序(选择扫描线 X_n

的下一个是选择扫描线 X_i 依次输出扫描信号,从而依次选择连接于各选择扫描线 $X_1 \sim X_m$ 上的第 1 晶体管 8、第 2 晶体管 9。具体而言,选择扫描驱动器 3 在第 1 晶体管 8、第 2 晶体管 9 是 n 沟道的情况下,选择地向选择扫描线 $X_1 \sim X_m$ 施加高电平的导通电压 V_{on} (比基准电位 V_{ss} 高)、或低电平的截止电压 V_{off} (与基准电位 V_{ss} 相等的电位或比基准电位 V_{ss} 低。)之一的选择扫描信号。即,在选择选择扫描线 $X_1 \sim X_m$ 中的任一选择扫描线 X_i 的选择期间,选择扫描驱动器 3 向选择扫描线 X_i 输出导通电压 V_{on} 的脉冲,从而,连接于选择扫描线 X_i 上的第 2 晶体管 9、第 3 晶体管 10 (是从像素驱动电路 $D_{i,1}$ 至像素驱动电路 $D_{i,n}$ 的全部第 2 晶体管 9、第 3 晶体管 10。)变为导通状态,另一方面,在选择期间以外的非选择期间,通过向选择扫描线 X_i 施加截止电压 V_{off} ,第 2 晶体管 9、第 3 晶体管 10 变为截止状态。期望选择扫描线 $X_1 \sim X_m$ 各自的选择期间不重合,但在连接于同一列的电流线 Y_j 上的多个像素 P 以相同灰度发光的情况下,设定成同步选择扫描线 $X_1 \sim X_m$ 的选择期间,且设定成同步电压电源扫描线 $Z_1 \sim Z_m$ 的选择期间。

电压电源驱动器 4 连接于显示面板 2 的电压电源扫描线 $Z_1 \sim Z_m$ 上。电压电源驱动器 4 是所谓的移位寄存器。即,电压电源驱动器 4 根据从控制器 6 输出的控制信号组 Φ_e 按从电压电源扫描线 Z_1 至电压电源扫描线 Z_m 的顺序(电压电源扫描线 Z_m 的下面是电压电源扫描线 Z_1)依次输出脉冲信号。具体而言,电压电源驱动器 4 以规定周期向各电压电源扫描线 $Z_1 \sim Z_m$ 施加与基准电位 V_{ss} 相等的电位或比基准电位 V_{ss} 低的选择电压(在基准电位为接地电位的时候,例如为 $0[V]$)。即,在选择选择扫描线 $X_1 \sim X_m$ 中的任一选择扫描线 X_i 被选择的选择期间,电压电源驱动器 4 向电压电源扫描线 Z_i 施加低电平的选择电压。另一方面,在非选择期间,电压电源驱动器 4 向电压电源扫描线 Z_i 施加比基准电位 V_{ss} 高的高电平的非选择电压 V_{nse} 。若该非选择电压 V_{nse} 比基准电位 V_{ss} 高,则可以是负电压,但为了使第 3 晶体管 10 的源极-漏极间电压 V_{ds} 达到饱和区,是充分大的值。后面详细描述饱和电压。

控制器 6 根据输入的图像数据分别向选择驱动器 3、电压电源驱动器 4 及数据驱动器 5 输出控制信号组 Φ_s 、控制信号组 Φ_e 、控制信号组 Φ_d 。

数据驱动器 5 是接受来自控制器 6 的控制信号组、并从各电流线 $Y_1 \sim Y_n$ 引入流向数据驱动器 5 的存储电流的电流吸收 (sink) 型驱动器。即, 数据驱动器 5 具有电流吸收 (sink) 电路, 如图 22 的箭头所示, 在各电流线 $Y_1 \sim Y_n$ 中产生存储电流。在非选择期间中, 有机 EL 元件 $E_{1,1} \sim E_{n,n}$ 发光时流过的显示电流的电流值等于存储电流的电流值。数据驱动器 5 在选择期间中, 使与该存储电流的电流值对应的大小的电荷积累在各电容器 17 中, 作为电流数据。

这里, 说明数据驱动器 5 基于在各电流线 $Y_1 \sim Y_n$ 中流过规定电流值的存储的各像素 $P_{1,1} \sim P_{n,n}$ 的动作原理。

图 24 是表示作为 n 沟道型 MOSFET 的第 3 晶体管 10 的电流-电压特性的图。图 24 中, 横轴是漏极-源极间的电压值, 纵轴是漏极-源极间的电流值。在 FET 中, 在图中的不饱和区、即源极-漏极间电压 V_{DS} 小于依照栅极-源极间电压值 V_{GS} 决定的漏极饱和阈值电压 V_{TH} 的区域, 若栅极-源极间电压值 V_{GS} 恒定, 则随着源极-漏极间电压 V_{DS} 变大, 源极-漏极间电流值 I_{DS} 变大。另外, 在图中的饱和区中, 即在源极-漏极间电压 V_{DS} 大于等于依照栅极-源极间电压值 V_{GS} 的漏极饱和阈值电压 V_{TH} 的区域中, 若栅极-源极间电压值 V_{GS} 恒定, 则源极-漏极间电流值 I_{DS} 大致恒定。

饱和区中的栅极-源极间电流值 I_{DS} 由如下的式 1 表示。

式 1:

$$I_{DS} = \frac{\mu C_0 Z}{2L} (V_{GS} - V_{TH})^2$$

在上述式 1 中, μ 是载流子(电子)的移动率, C_0 是将 MOS 结构的栅极绝缘膜作为电介质的电容, Z 是沟道宽度, L 是沟道长度。

另外, 在图 24 中, 栅极-源极间电压值 $V_{GS0} \sim V_{GS\max}$ 满足关系 $V_{GS0} = 0 < V_{GS1} < V_{GS2} < V_{GS3} < V_{GS4} < V_{GS\max}$ 。即, 在漏极-源极间电压 V_{DS} 恒定的情况下, 随着栅极-源极间电压值 V_{GS} 变大, 无论是不饱和区还是饱和区, 源极-漏极间电流值 I_{DS} 都变大。再者, 随着栅极-源极间电压值 V_{GS} 变大, 漏极饱和阈值电压 V_{TH} 变大。

从上述可知,在不饱和区中,若源极-漏极间电压值 V_{DS} 稍稍变化,则源极-漏极间电流值 I_{DS} 变化,在饱和区中,若栅极-源极间电压值 V_{GS} 恒定,则漏极-源极间电流值 I_{DS} 唯一确定。这里,将第3晶体管10为栅极-源极间电压电平 $V_{GS_{MAX}}$ 时的漏极-源极间电流水平 I_{DS} ,被设定成以最大亮度发光的有机EL元件 $E_{i,j}$ 的像素电极16与对置电极13之间流过的电流水平。

下面,用图25的时序图来说明上述结构的像素驱动电路 $D_{i,j}$ 的动作、像素驱动电路 $D_{i,j}$ 的驱动方法和显示装置1的动作。图25中, T_{SE} 的期间是选择期间, T_{NSE} 的期间是非选择期间, T_{SC} 的期间是一个扫描期间。另外,有 $T_{SC}=T_{SE}+T_{NSE}$ 。

按照从控制器6输出的控制信号组 ϕ_s ,选择扫描驱动器3从第1行的选择扫描线 X_1 向第 m 行的选择扫描线 X_m 依次输出高电平(导通电位)的脉冲。另外,按照从控制器6输出的控制信号组 ϕ_e ,电压电源驱动器4从第1行的电压电源扫描线 Z_1 向第 m 行的电压电源扫描线 Z_m 依次输出低电平的脉冲。

这里,如图25所示,在各行中输出选择扫描线 X_i 的高电平电压的定时基本上与输出电压电源扫描线 Z_i 的低电平脉冲的输出定时一致,选择扫描线 X_i 的高电平电压与电压电源扫描线 Z_i 的低电平电压的时间长度基本相同。输出高电平的脉冲和低电平的脉冲的期间是该行的选择期间 T_{SE} 。另外,在各行的选择期间 T_{SE} 中,数据驱动器5按照从控制器6输出的控制信号组 ϕ_d 在所有列的电流线 $Y_1 \sim Y_n$ 中产生存储电流(即流向数据驱动器5的电流)。这里,数据驱动器5以控制器6接受的图像数据决定的电流值,在各列的电流线 Y_j 中流过存储电流。

详细说明像素 $P_{i,j}$ 的电流的流动和电压的施加。

在第 i 行的选择期间 T_{SE} 的开始时刻 t_1 ,从选择扫描驱动器3向第 i 行的选择扫描线 X_i 输出导通电位(高电平)的电压,在时刻 $t_1 \sim$ 时刻 t_2 的选择期间 T_{SE} ,向选择扫描线 X_i 施加使第1晶体管8和第2晶体管变为导通状态的扫描信号电压 V_{ON} 。再者,在第 i 行的选择期间 T_{SE} ,向电压电源扫描线 Z_i 施加与基准电位 V_{SS} 相等的电位或比基准电位 V_{SS} 低的选择电压 V_{SE} 。而且,在选择期间 T_{SE} 中,数据驱动器5根据控制器6接受的图像数据,流过规定电流值的存储电流。

因此,在选择期间 T_{SE} 中,第1晶体管8导通,从漏极向源极流过电流,向

第3晶体管10的栅极和电容器17的一端施加电压,第3晶体管10导通。另外,在选择期间 T_{se} 中,第2晶体管9导通,数据驱动器5在电流线 Y_1 、 Y_2 、 $\dots$ 、 Y_j 、 Y_{j+1} 、 $\dots$ 、 Y_n 中流过对应于图像数据的存储电流。此时,数据驱动器5为了在电流线 Y_1 、 Y_2 、 $\dots$ 、 Y_j 、 Y_{j+1} 、 $\dots$ 、 Y_n 中流过存储电流,使电流线 Y_1 、 Y_2 、 $\dots$ 、 Y_j 、 Y_{j+1} 、 $\dots$ 、 Y_n 成为选择电压 V_{se} 以下、且基准电压 V_{ss} 以下,将第3晶体管10的源极10S的电位设得比漏极的电位低。

而且,因为在第3晶体管10的栅极-源极间产生电位差,所以如图22所示,在电流线 Y_1 、 Y_2 、 $\dots$ 、 Y_j 、 Y_{j+1} 、 $\dots$ 、 Y_n 中沿箭头 α 所示方向分别流过由数据驱动器5指定的电流值(即对应于图像数据的电流值)的存储电流 I_1 、 I_2 、 $\dots$ 、 I_j 、 I_{j+1} 、 $\dots$ 、 I_n 。另外,在选择期间 T_{se} 中,因为电压电源扫描线 Z_i 的选择电压 V_{se} 为基准电压 V_{ss} 以下,所以有机EL元件 $E_{i,j}$ 的阳极电位比阴极电位低,向有机EL元件 $E_{i,j}$ 施加逆偏压。因此,在有机EL元件 $E_{i,j}$ 中不流过来自电压电源扫描线 Z_i 的电流。

此时,像素 $P_{i,1}$ ~像素 $P_{i,n}$ 的各电容器17的另一端(连接于第3晶体管10的源极电极10S上。)成为与由数据驱动器5控制(指定)的电流值对应的电位,并且,变为比第3晶体管10的栅极电位低的电位。即,向各像素 $P_{i,1}$ ~像素 $P_{i,n}$ 的各电容器17存储电荷,产生可在各像素 $P_{i,1}$ ~像素 $P_{i,n}$ 的第3晶体管10中分别流过电流 I_1 ~ I_n 的、各第3晶体管10的栅极-源极间电位差。

这里,从第3晶体管10到电流线 Y_i 的布线等任意点上的电位,随着第2晶体管9~第3晶体管10的随时间变化的内部阻抗等而不同。但是,由于通过数据驱动器5的电流控制而流过的电流表示规定的电流值,所以通过使第2晶体管9~第3晶体管10的阻抗成为高阻抗,即使第3晶体管10的栅极-源极间的电位变化,向箭头 α 所示方向流动的电流的规定电流值不会变化。

在选择期间 T_{se} 的终止时刻 t_2 ,从选择扫描驱动器3输出到选择扫描线 X_i 的高电平脉冲终止,从电压电源驱动器4输出到电压电源扫描线 Z_i 的低电平脉冲终止。即,在从该终止时刻 t_2 到下次的选择期间 T_{se} 的开始时刻 t_1 的非选择期间 T_{ns} 中,向选择扫描线 X_i 中第1晶体管8的栅极和第2晶体管9的栅极施加截

止电平(低电位)的扫描信号电压 V_{off} , 并且, 向电压电源扫描线 Z_i 施加比基准电位 V_{ss} 高得多的非选择电压 V_{NSE} 。因此, 如图 23 所示, 在非选择期间 T_{NSE} 中, 第 2 晶体管 9 变为截止状态, 在电流线 $Y_1 \sim Y_n$ 中不流过电流。并且, 在非选择期间 T_{NSE} 中, 第 1 晶体管 8 变为截止状态。

因为有机 EL 元件 $E_{i,j}$ 不能避免从长时间看缓慢高阻抗化的随时间恶化, 所以有机 EL 元件 $E_{i,j}$ 的分压会缓慢变高, 在施加恒定电压的情况下, 担心施加于串联在有机 EL 元件 $E_{i,j}$ 上的晶体管的电压会在晶体管中相对变低。这里, 若将有机 EL 元件 $E_{i,j}$ 在发光寿命期间以最大亮度发光时所需的有机 EL 元件 $E_{i,j}$ 的最大内部电压设为 V_E , 则在选择期间 T_{SE} 后的非选择期间 T_{NSE} , 如图 24 所示, 即使第 3 晶体管 10 的栅极-源极间电压 V_{GS} 为 V_{GSMAX} , 但为了使第 3 晶体管 10 的源极-漏极间维持饱和区, 即为了不依赖于第 3 晶体管 10 的源极-漏极间电压 V_{DS} 、而仅通过第 3 晶体管 10 的栅极-源极间电压 V_{GS} 来控制第 3 晶体管 10 的源极-漏极电流 I_{DS} , 需满足下述所示条件式 2。

式 2:

$$V_{\text{NSE}} - V_E - V_{\text{ss}} \geq V_{\text{THMAX}}$$

V_{THMAX} 是 V_{GSMAX} 时的第 3 晶体管 10 的源极-漏极间的饱和阈值电压, 考虑到伴随第 3 晶体管 10 随时间的恶化而引起的该饱和阈值的位移和显示面板 2 的多个第 3 晶体管 10 彼此的特性差异, 当向第 3 晶体管 10 的栅极提供 V_{GSMAX} 时, 被设定成在第 3 晶体管 10 正常驱动的范围预想为最高的电压。

电容器 17 在其一端和另一端, 连续保持在选择期间 T_{SE} 充电的电荷, 第 3 晶体管 10 连续维持导通状态。即, 在非选择期间 T_{NSE} 与该非选择期间 T_{NSE} 之前的选择期间 T_{SE} 中, 第 3 晶体管 10 的栅极-源极间电压值 V_{GS} 相等。因此, 第 3 晶体管 10 即使在非选择期间 T_{NSE} 中也连续流过与选择期间 T_{SE} 中依照图像数据的电流值的存储电流相等的显示电流, 但因为第 2 晶体管 9 为截止状态, 所以如上述式 2 所示, 通过经有机 EL 元件 $E_{i,j}$ 流向低电位的基准电压 V_{ss} , 在有机 EL 元件 $E_{i,j}$ 的像素电极 16 至对置透明电极 13 之间的有机 EL 层 42 中流过显示电流、即第 3 晶体管 10 的源极-漏极间电流 I_{DS} , 有机 EL 元件 $E_{i,j}$ 发光。

这样,在选择期间 T_{se} 根据图像数据,数据驱动器 5 经电流线 Y_j 强制地在第 3 晶体管 10 的源极-漏极之间流过存储电流,在非选择期间 T_{ns} 中,在有机 EL 元件 $E_{i,j}$ 中流过与拉拔后的存储电流相等的显示电流,所以即使对于第 3 晶体管 10 的特性差异或随时间恶化引起的特性位移,第 3 晶体管 10 也可提供依照图像数据的期望的电流,并且,即使有机 EL 元件 $E_{i,j}$ 随着时间推移阻抗变高,也由于在有机 EL 元件 $E_{i,j}$ 中流过期望的电流,所以可进行稳定的亮度灰度显示。另外,在一个像素内,因为与有机 EL 元件 $E_{i,j}$ 串联连接的晶体管构成为仅形成一个作为电流控制用晶体管的第 3 晶体管 10,所以施加于电压电源扫描线 Z_i 上的电压被分压的结构仅是有机 EL 元件 $E_{i,j}$ 和第 3 晶体管 10 这两个,所以能够以低电压、进而低功耗驱动,同时,抑制像素内的晶体管数量,拓宽像素的发光区域的占有面积(开口率)。

若选择扫描线 X_i 的选择期间 T_{se} 终止,则接着开始选择扫描线 X_{i+1} 的选择期间 T_{se} ,与选择扫描线 X_i 一样地选择扫描驱动器 3、电压电源驱动器 4、数据驱动器 5 和控制器 6 动作。这样,按线顺序依次选择有机 EL 元件 $E_{i,1} \sim E_{i,n}$ 、 $E_{i+1,1} \sim E_{i+1,n}$ 、 $\dots$ 、 $E_{m,1} \sim E_{m,n}$,在选择扫描线 $X_i \sim$ 选择扫描线 X_m 的选择期间依次终止后,选择扫描线 X_i 的选择期间 T_{se} 再次开始。这样,在一个扫描期间 T_{sc} 中,各像素发光的发光期间 T_{em} 实质上相当于非选择期间 T_{ns} ,随着选择扫描线的数量增大,发光期间 T_{em} 的时间可能变长。

另外,对于一个像素 $P_{i,j}$,可由三个第 1 晶体管 8、第 2 晶体管 9、第 3 晶体管 10 来实现基于电流控制的有源矩阵驱动方式的显示装置 1,显示装置 1 的图像特性好。即,就控制电流值的有源矩阵驱动方式的显示装置 1 而言,在本发明中,可提高像素 $P_{i,j}$ 的发光面积的比例,可对其它设计极限提供余裕。若发光面积的比例提高,则可使显示装置 1 的显示面的外观亮度变亮,另外,在以期望的外观亮度显示时,因为可使 EL 层 15 每单位面积中流过的电流值更小,所以可延长有机 EL 元件 $E_{i,j}$ 的发光寿命。

另外,在选择期间 T_{se} 中,因为向有机 EL 元件 $E_{i,j}$ 施加逆偏压,所以有机 EL 元件 $E_{i,j}$ 的元件寿命延长。在上述实施方式中,各像素驱动电路 $D_{i,j}$ 的第 1 晶体

管 8、第 2 晶体管 9、第 3 晶体管 10 全部是非晶硅构成半导体层的仅 n 沟道的单沟道型 FET。因此,可在同一工序中同时在基板 12 上形成第 1 晶体管 8、第 2 晶体管 9、第 3 晶体管 10,抑制显示面板 2、显示装置 1 和像素驱动电路 $D_{i,j}$ 的制造所需的时间或成本的增大。另外,在第 1 晶体管 8、第 2 晶体管 9、第 3 晶体管 10 中也可采用 p 沟道型 FET,可得到同样的效果。此时,图 25 所示的各信号都变为逆相位。

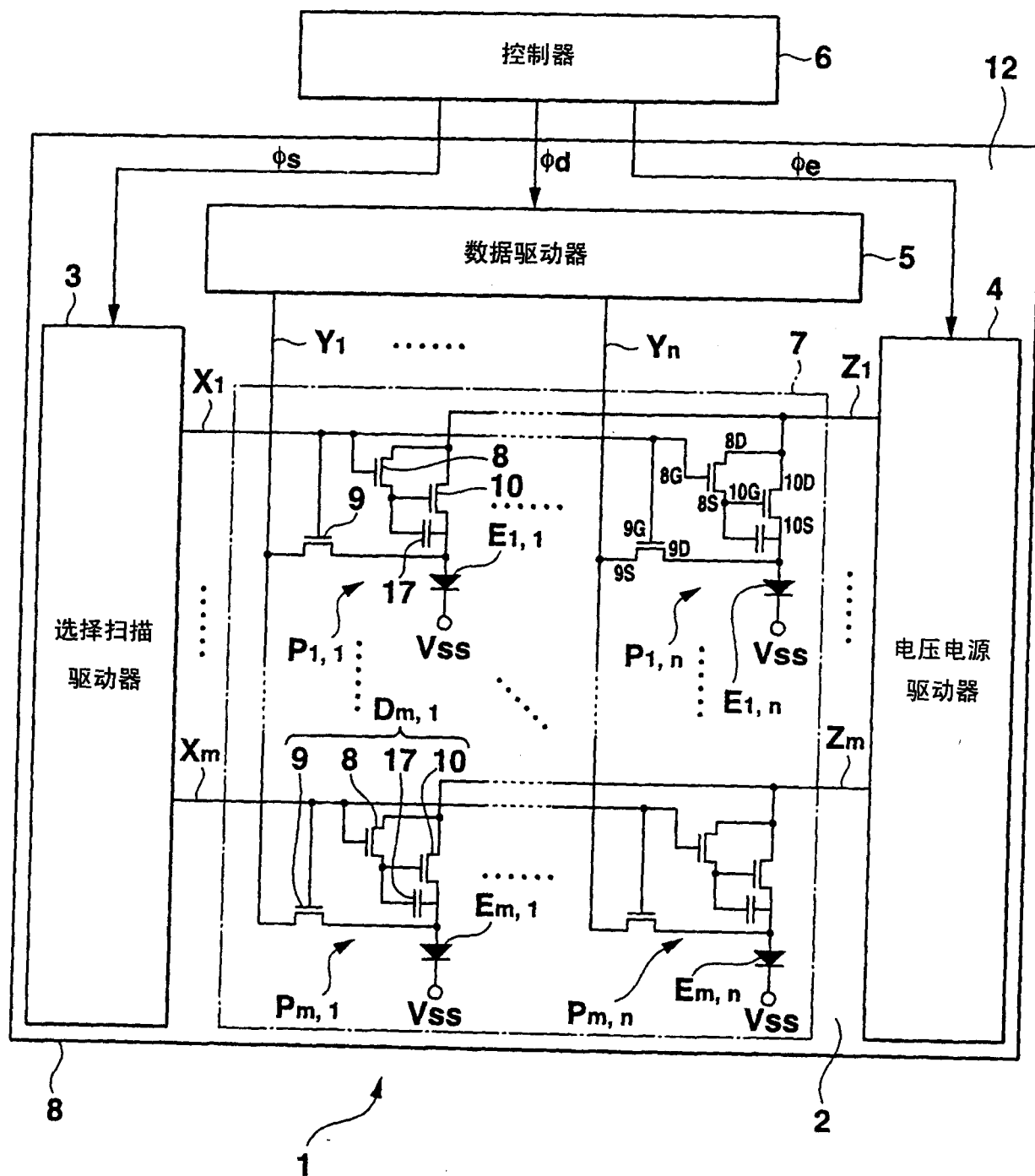


图1

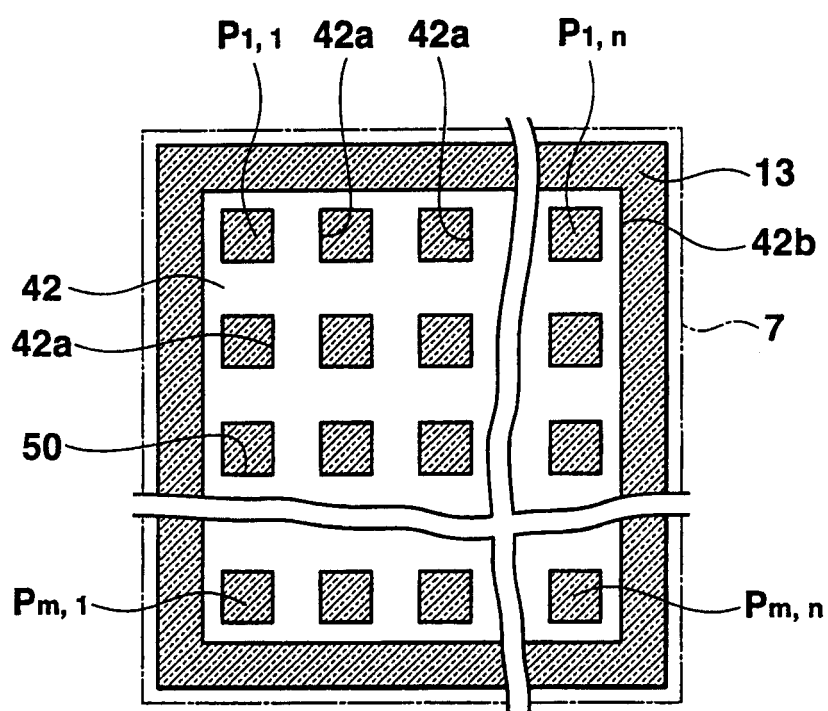


图2

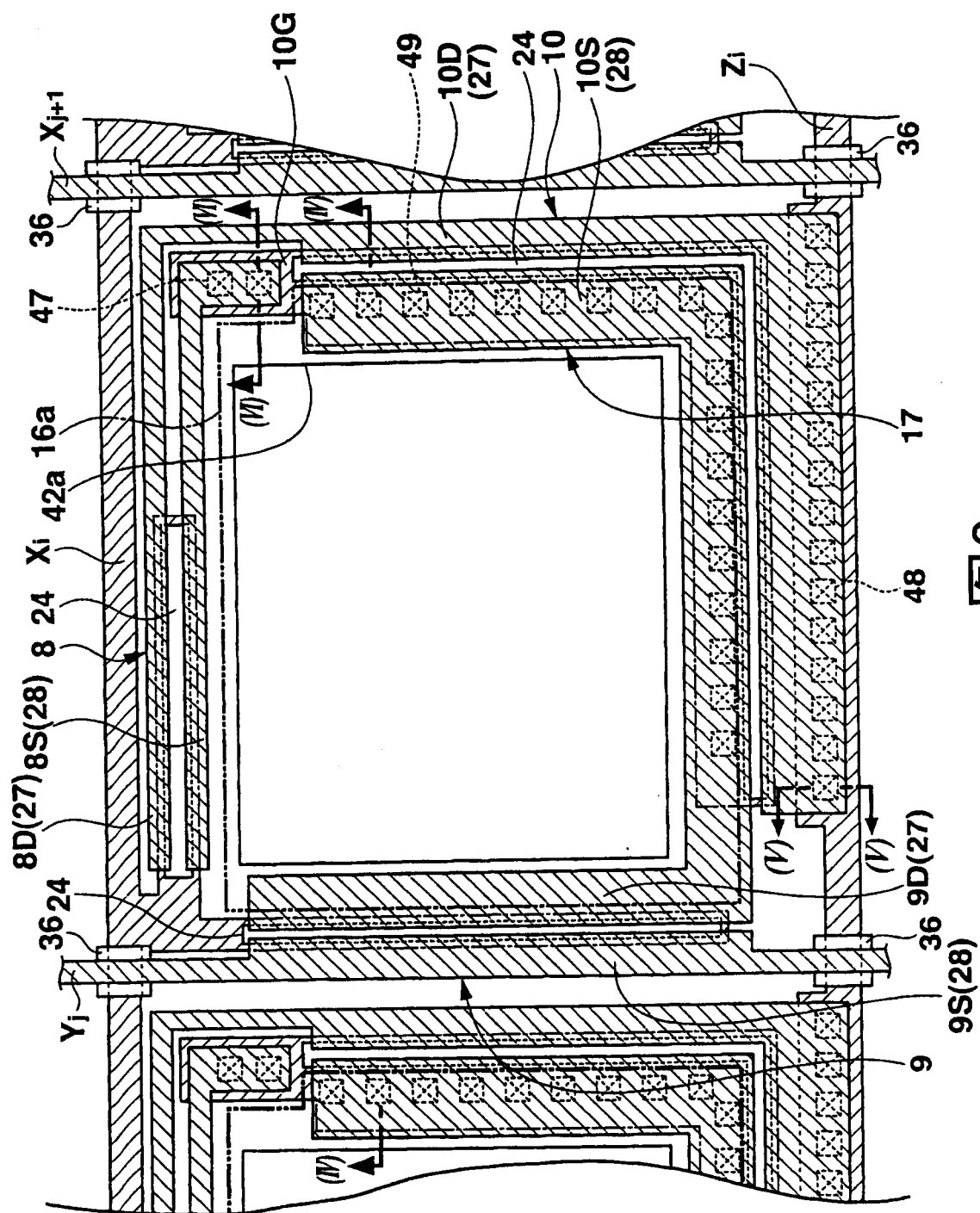


图3

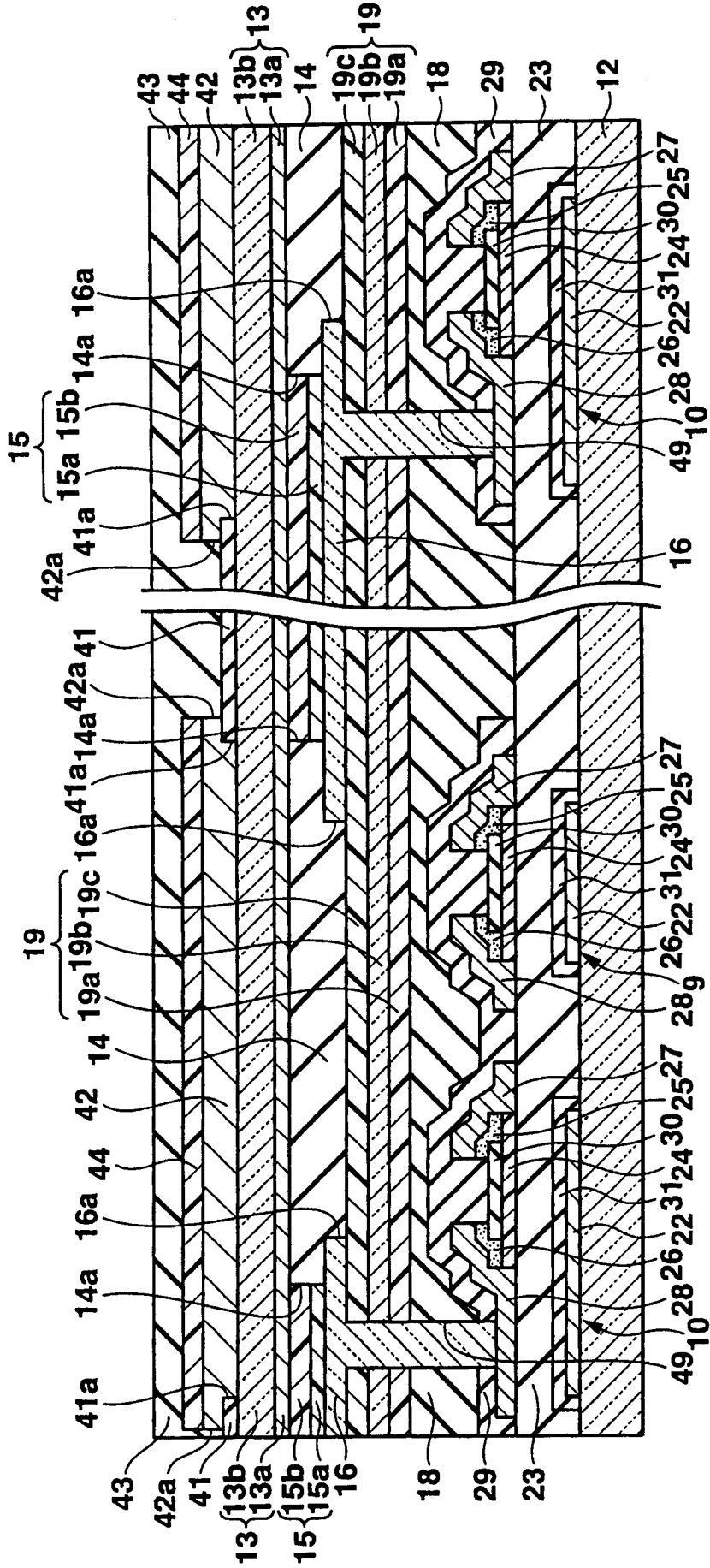


图4

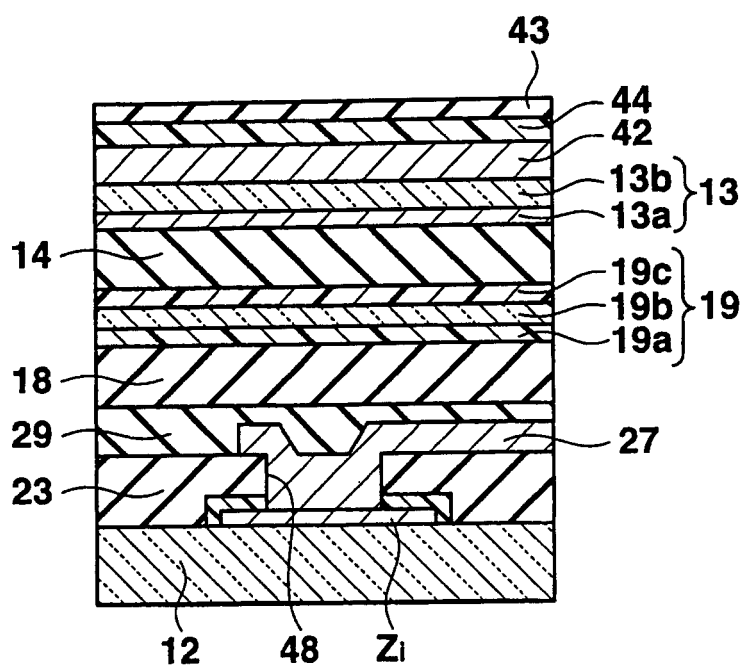


图5

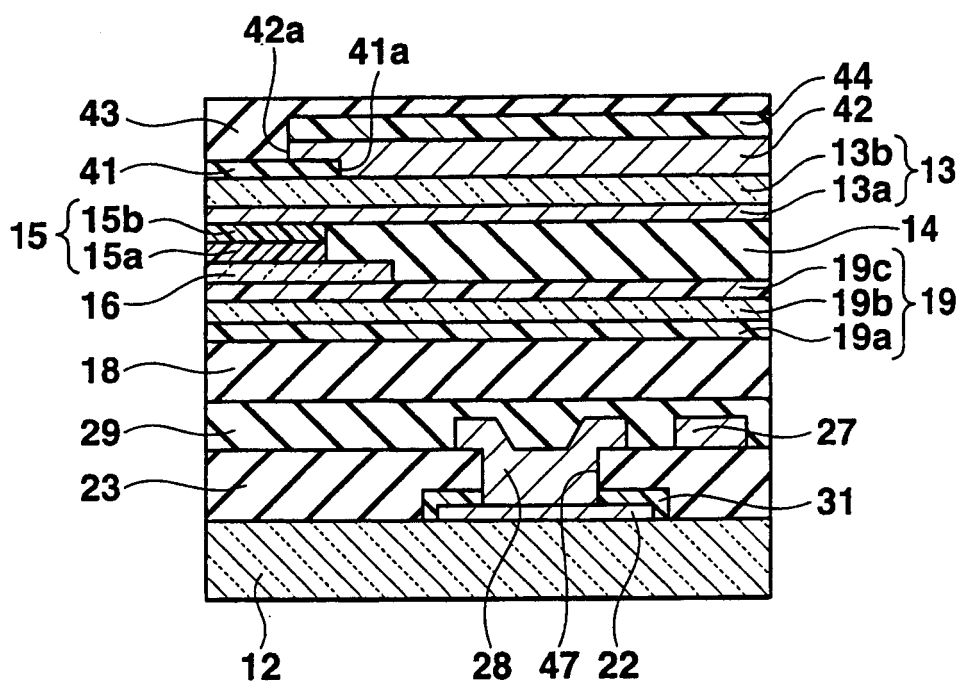


图 6

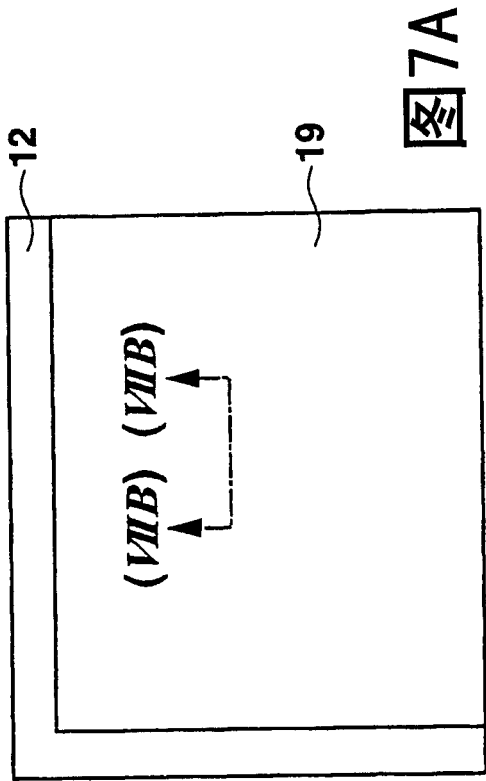


图7A

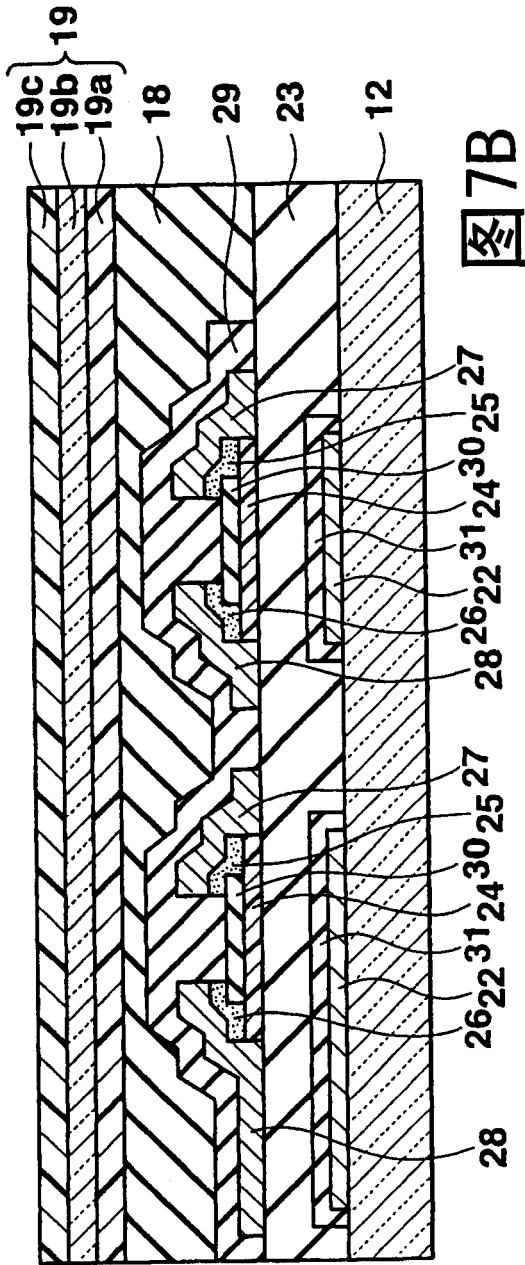


图7B

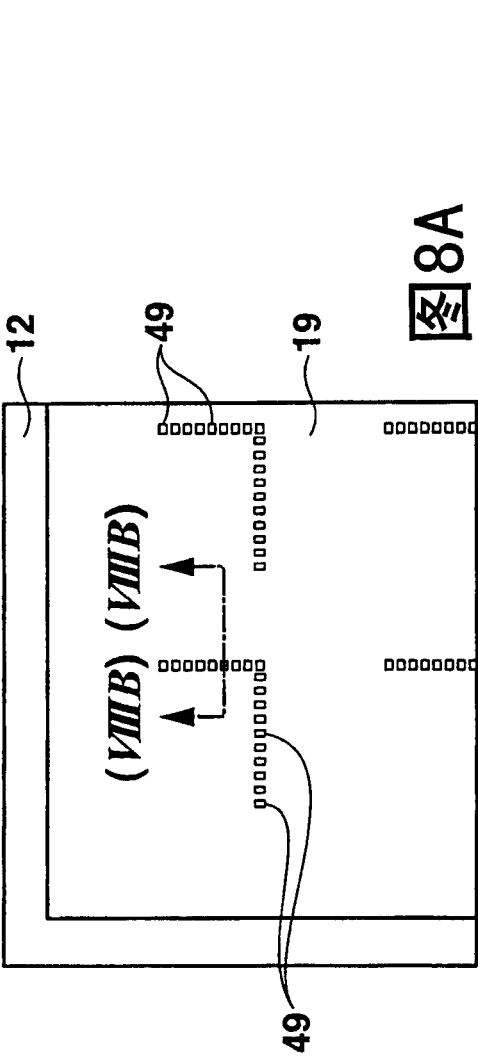


图8A

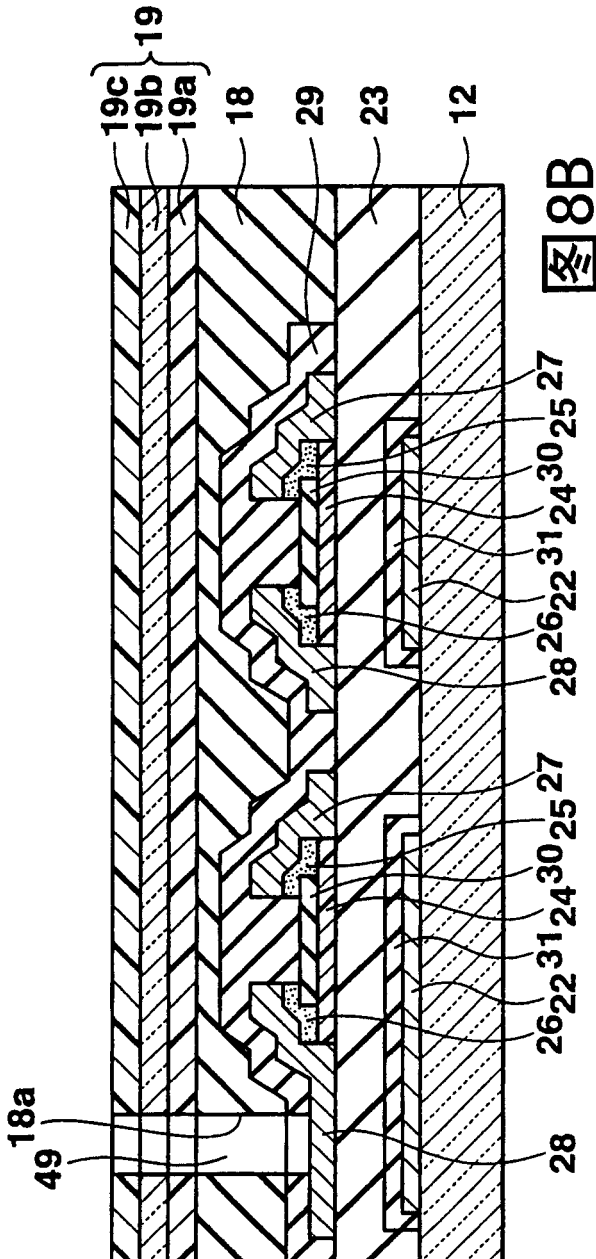


图8B

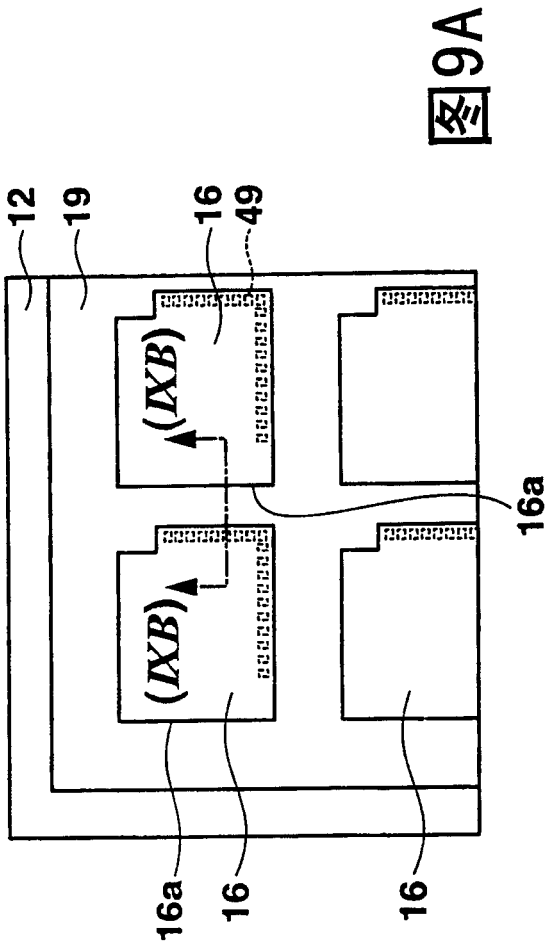


图9A

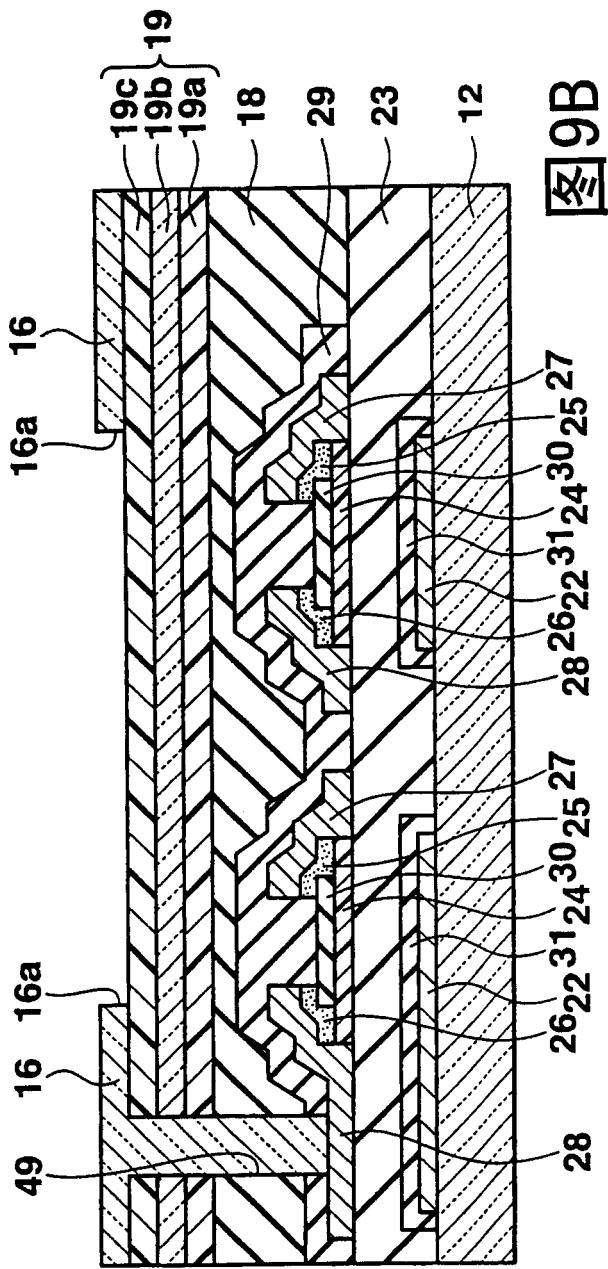
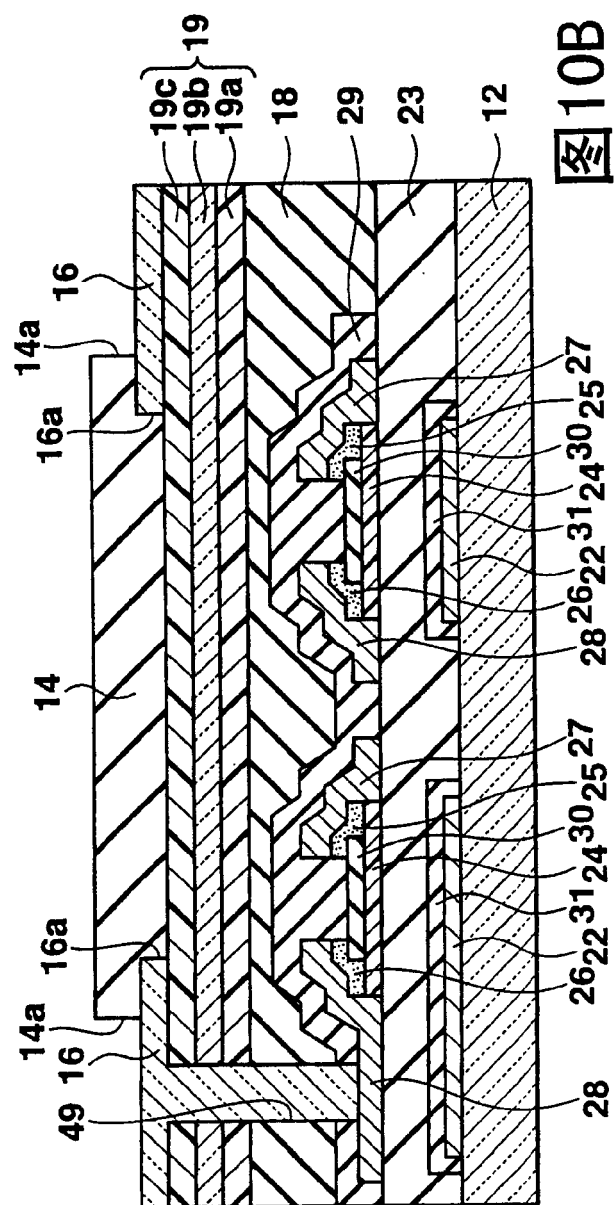
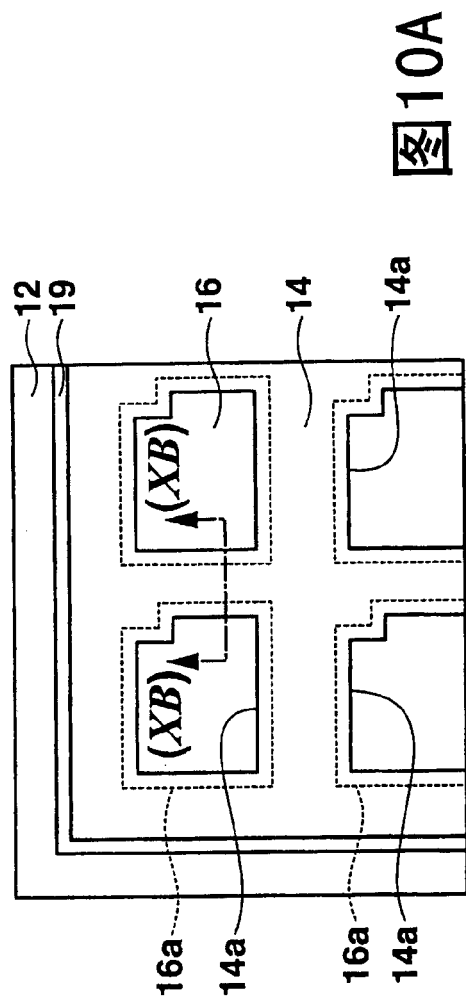


图9B



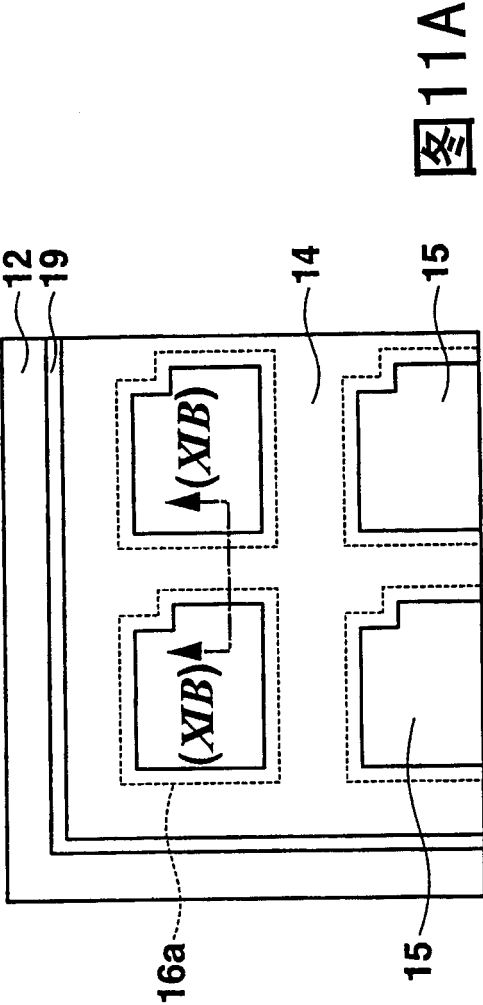


图11A

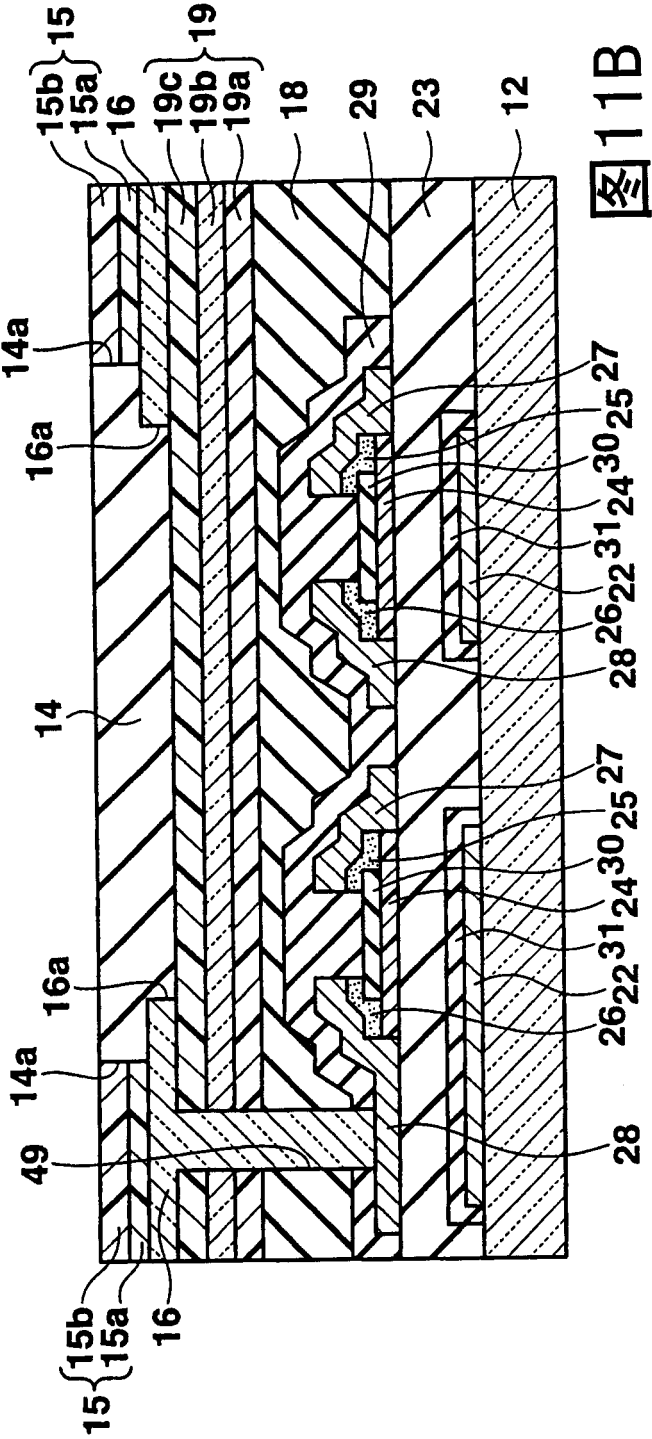


图11B

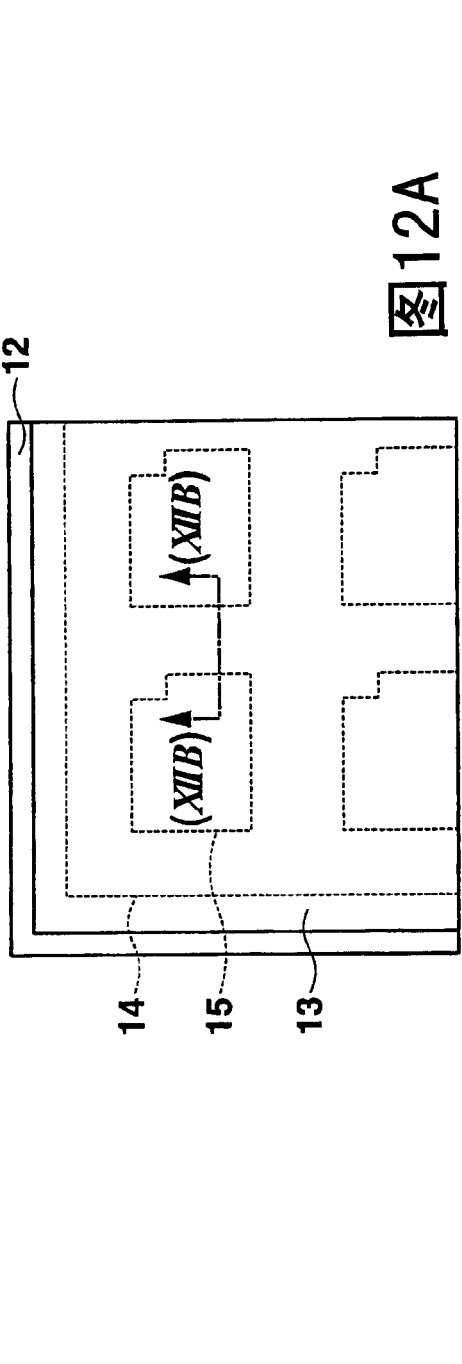


图12A

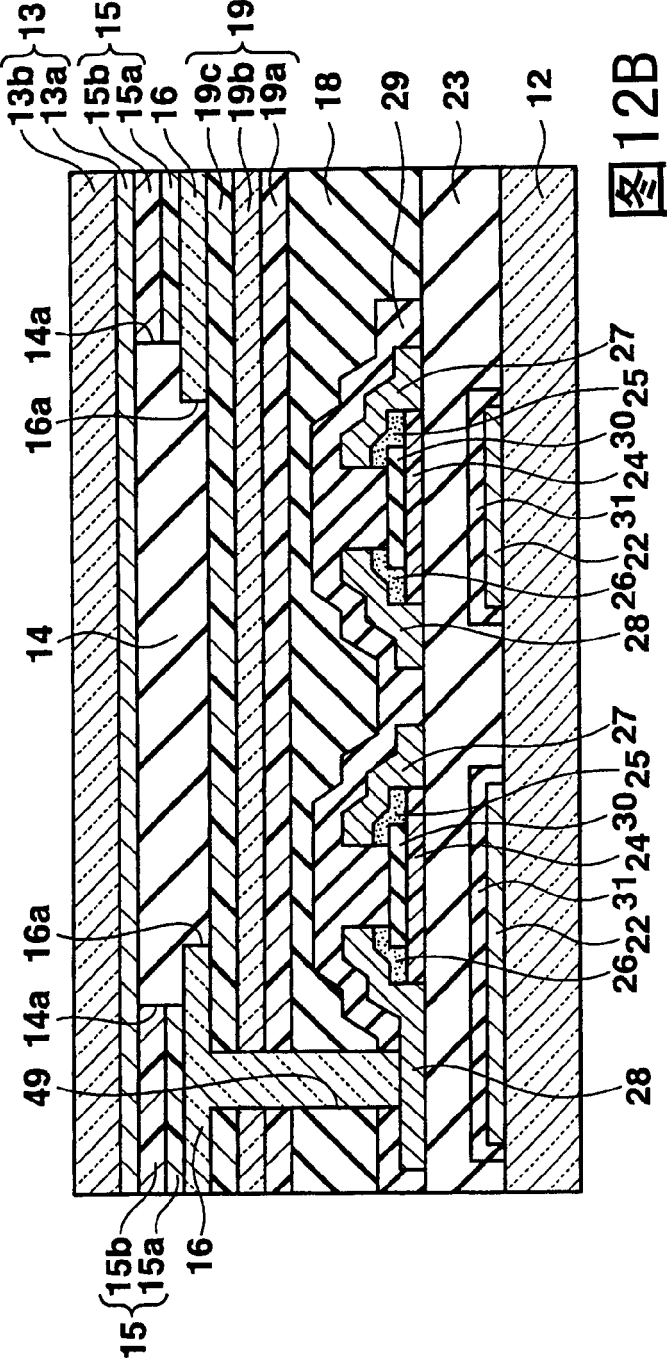
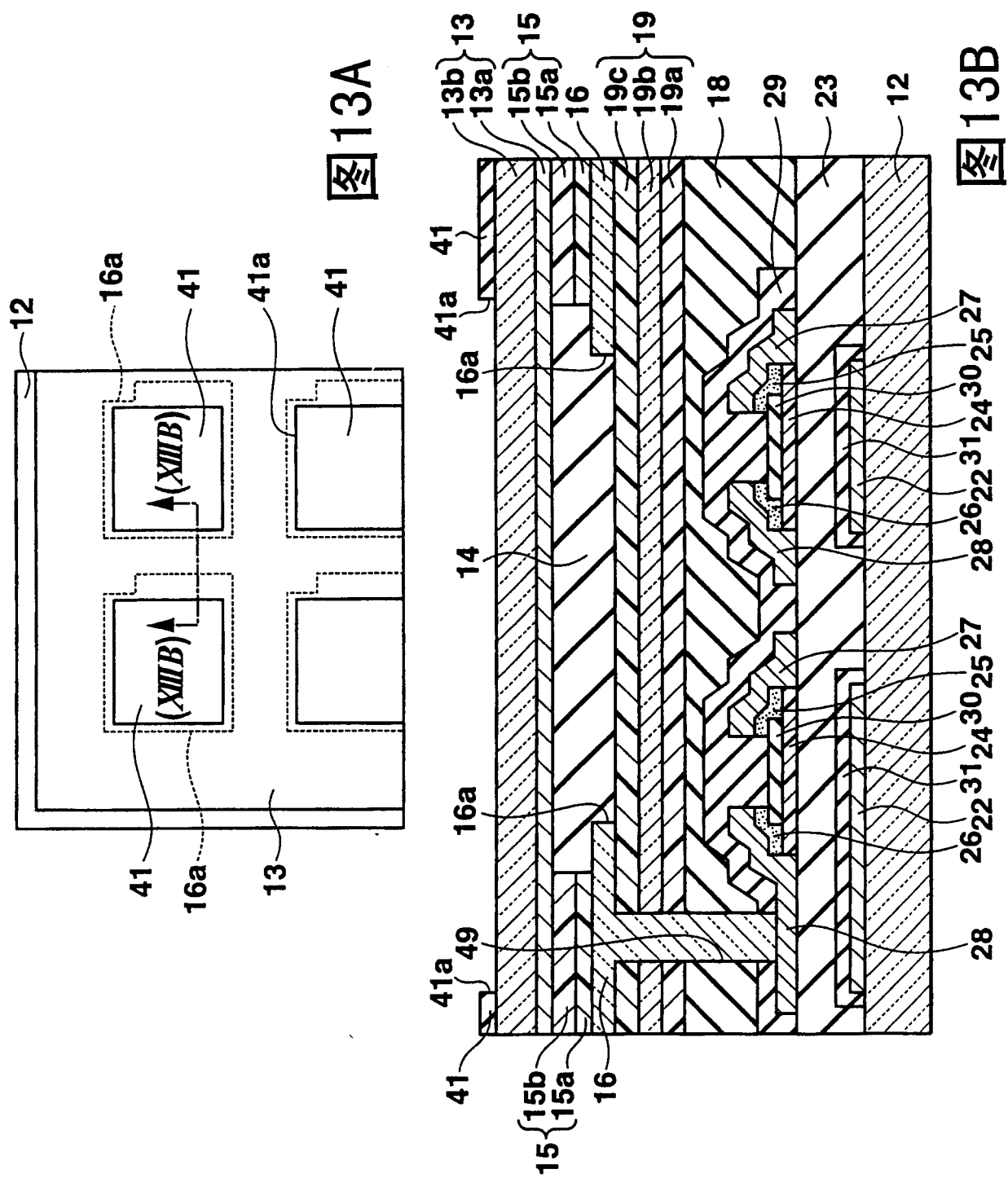
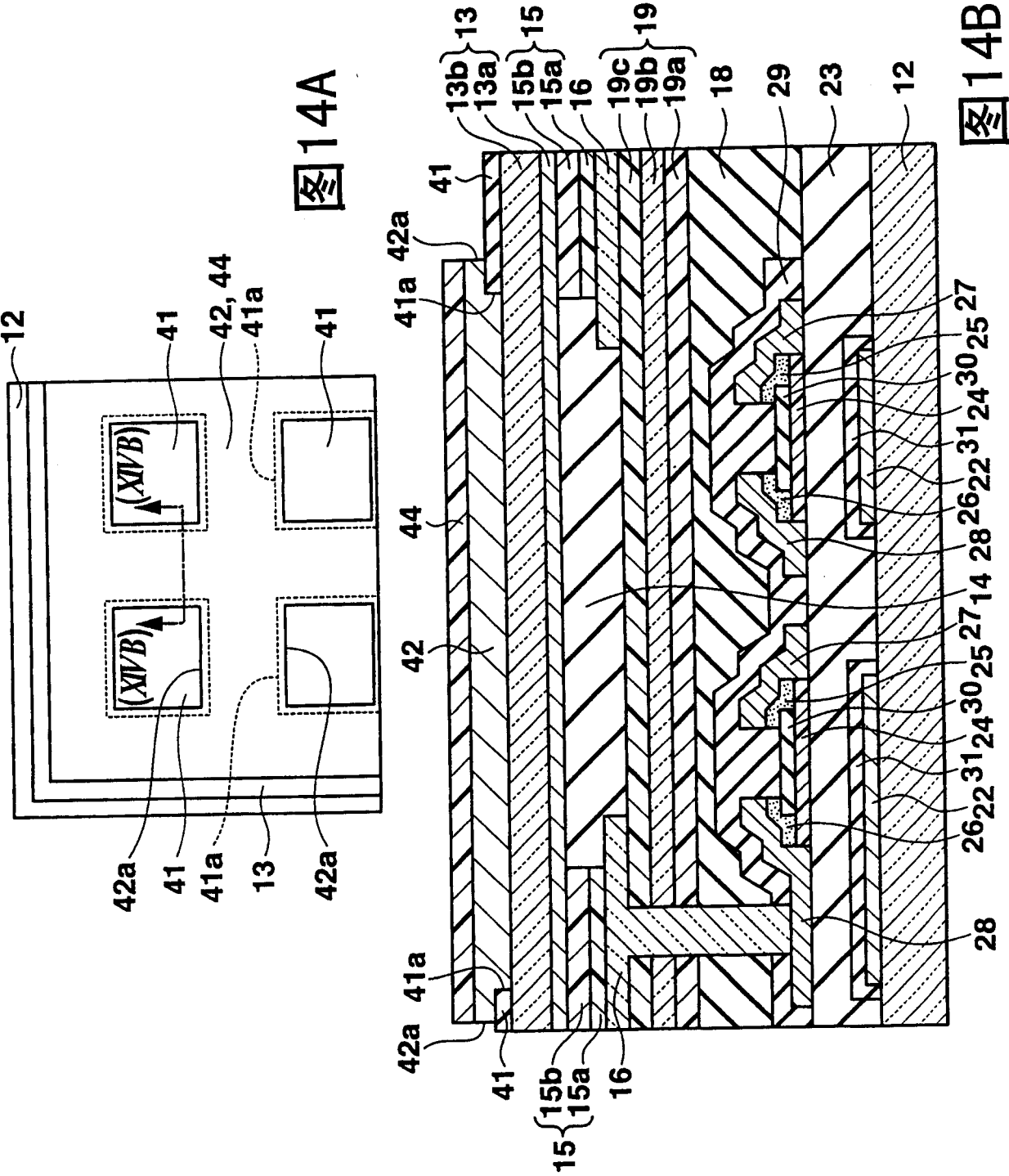
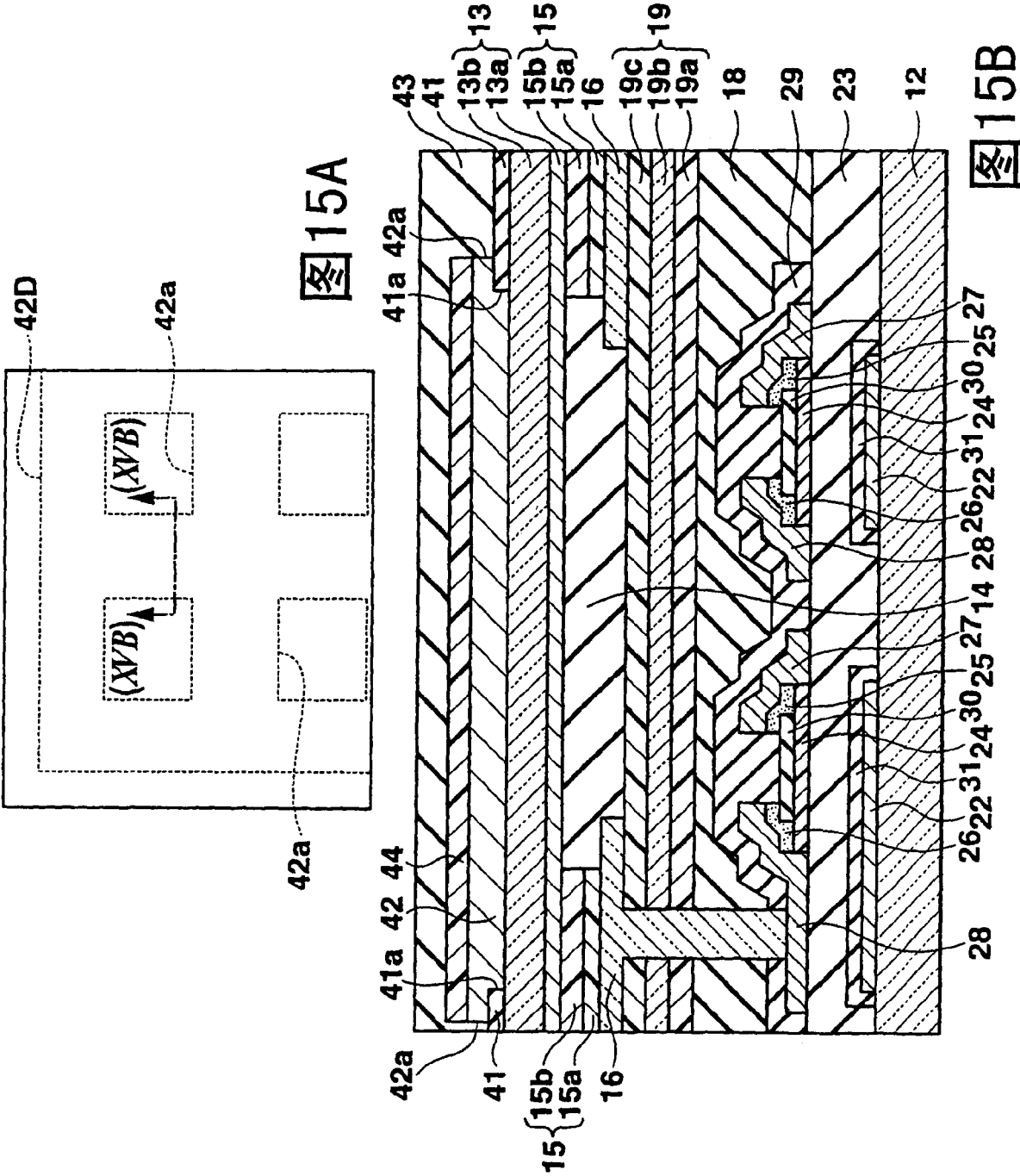


图12B







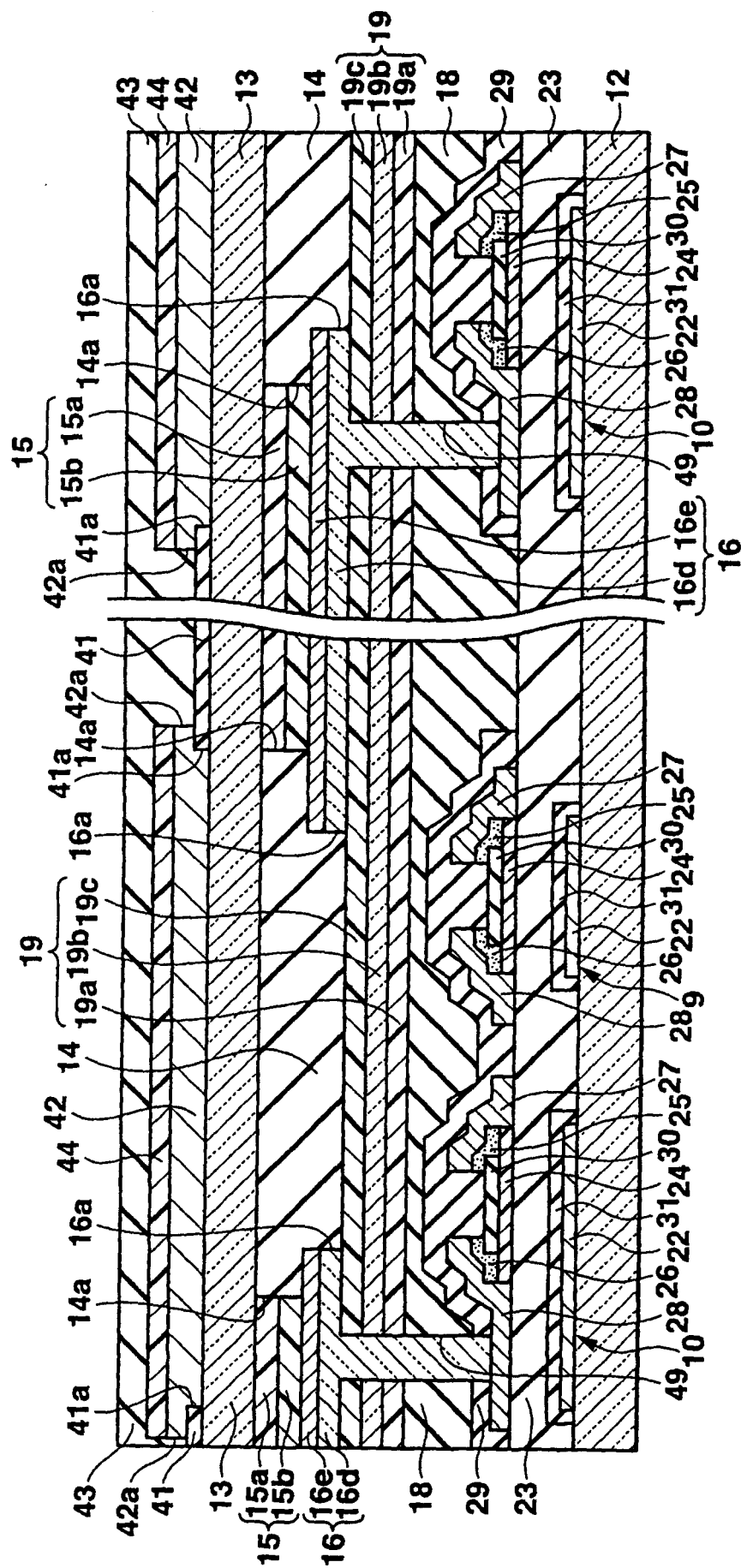


图16

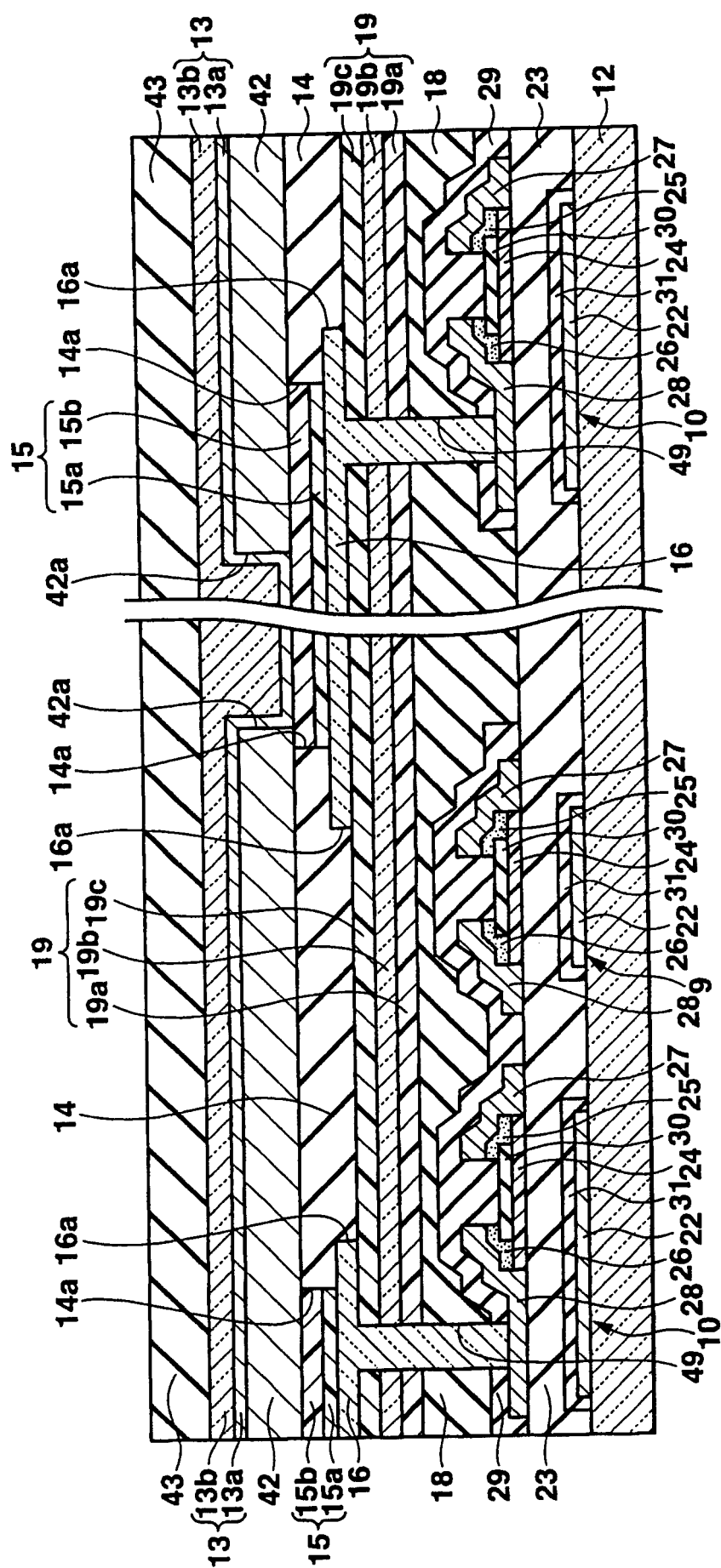


圖 17

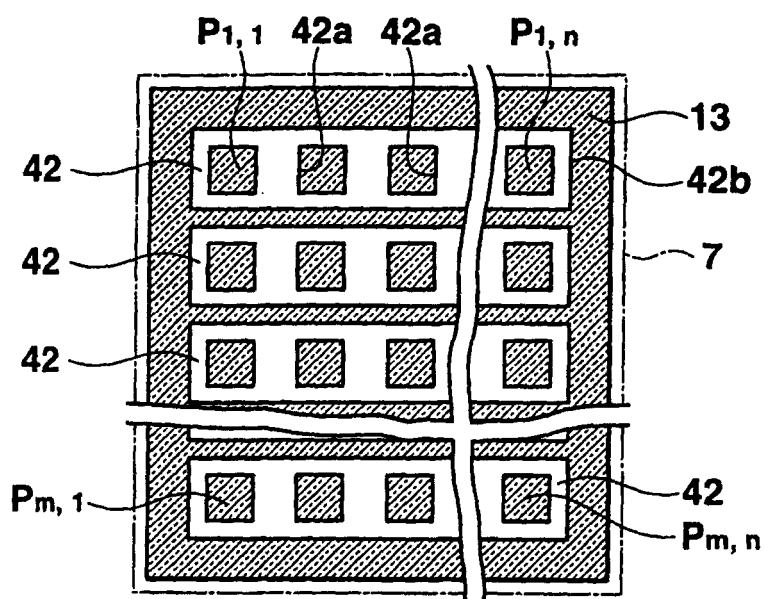


图18

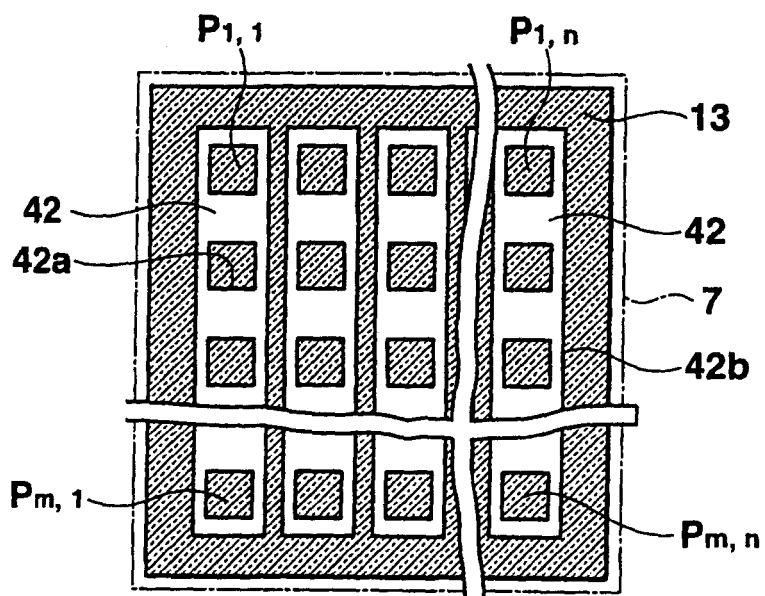


图19

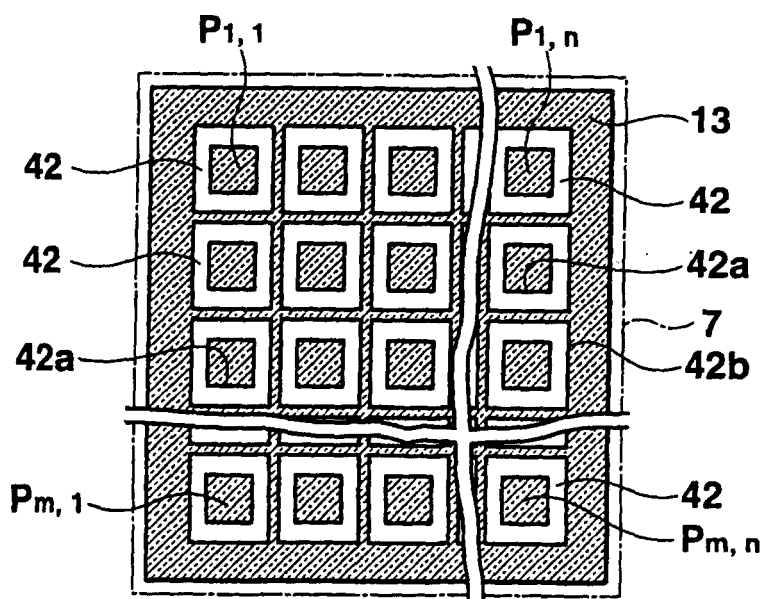


图20

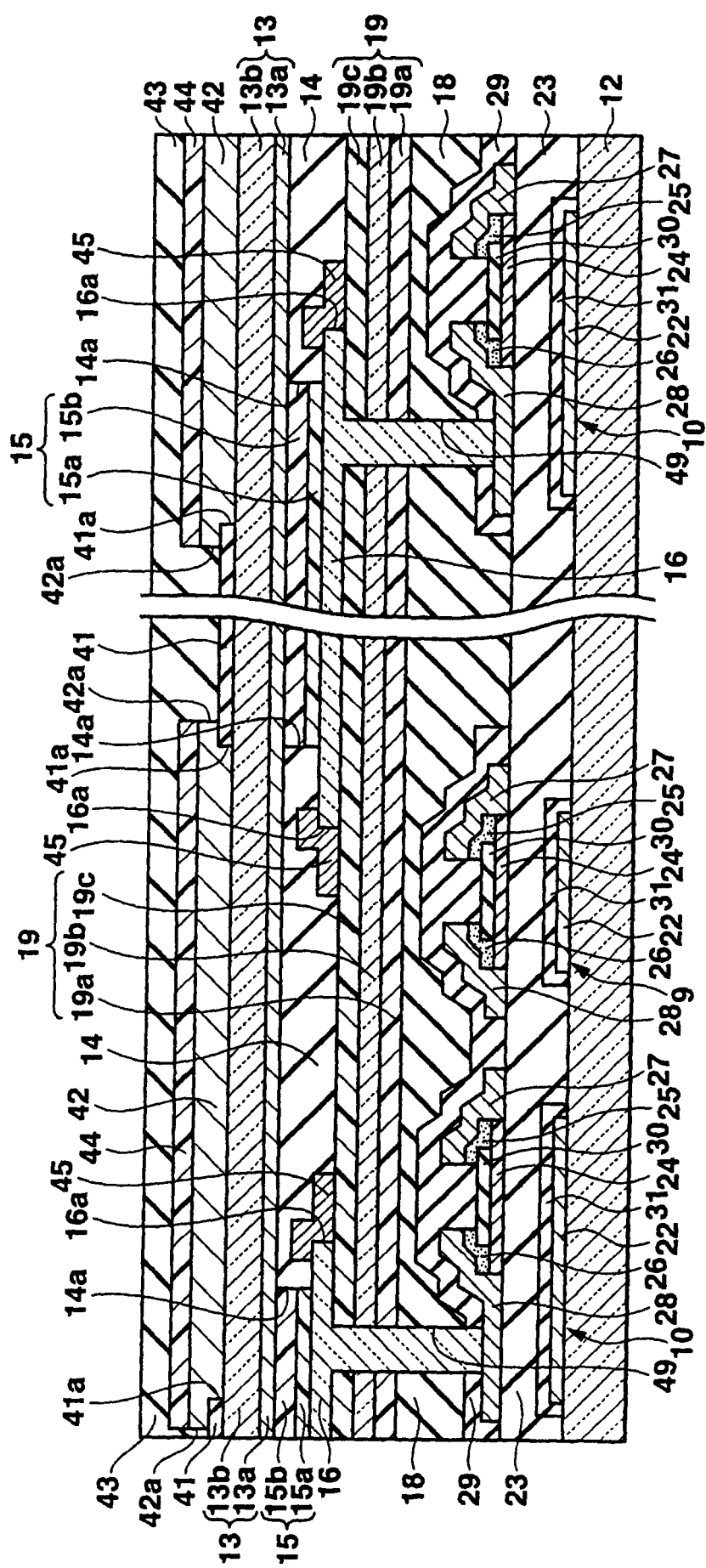


圖 21

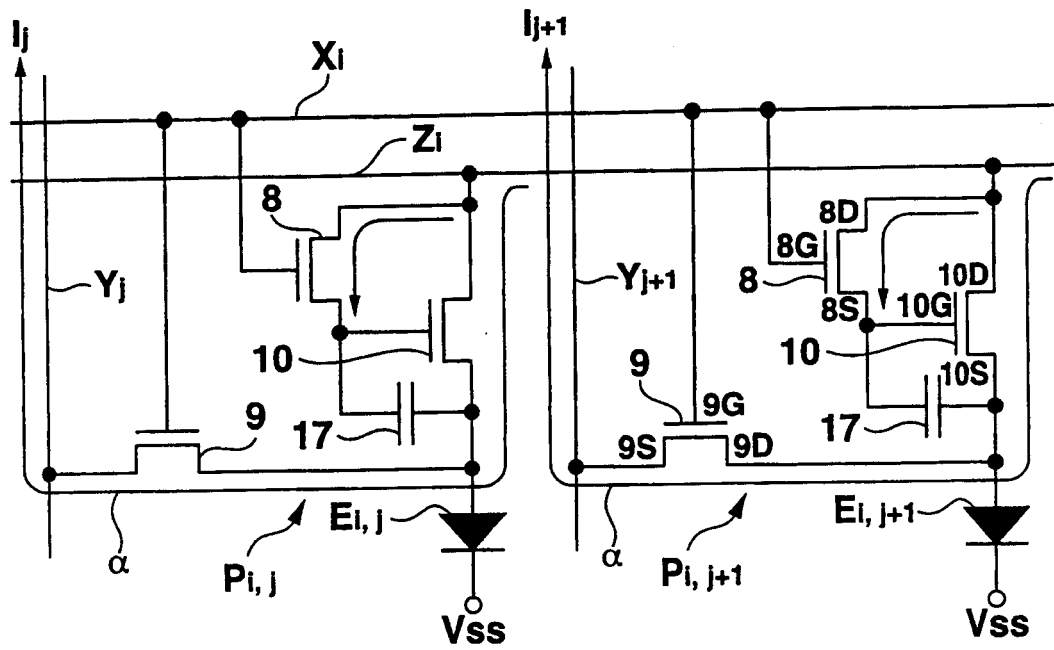


图22

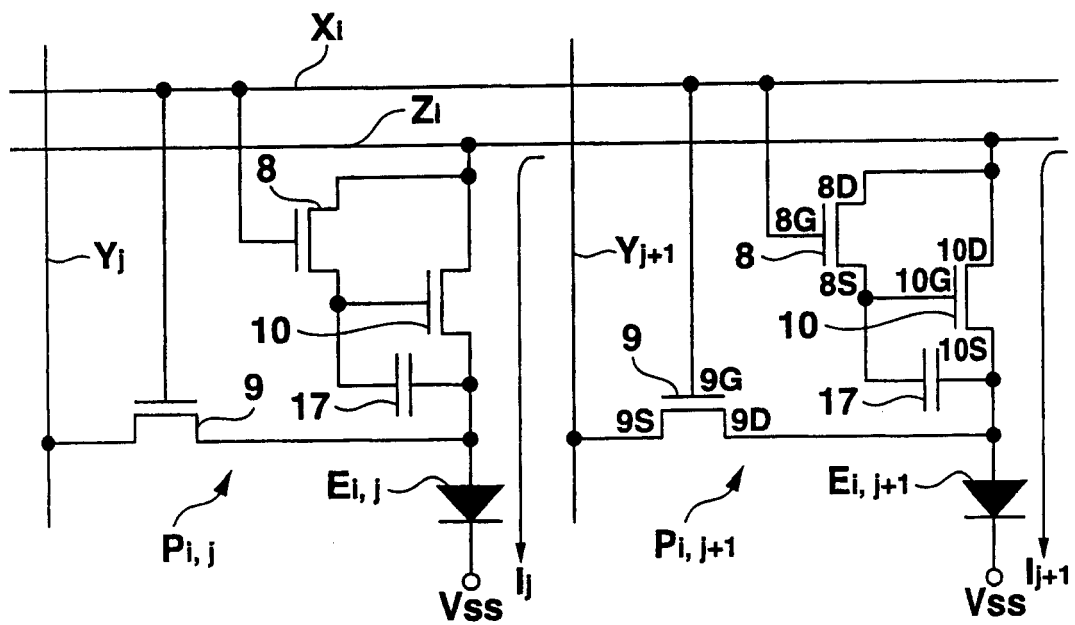


图23

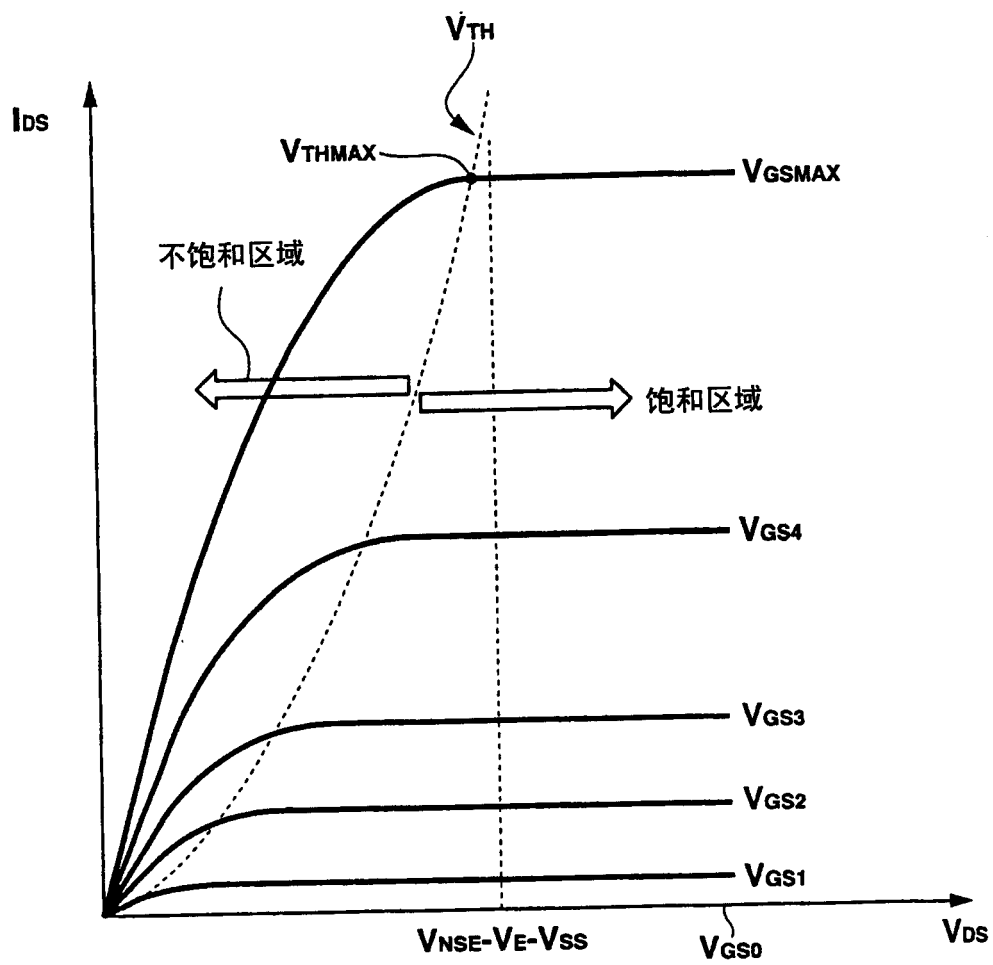


图24

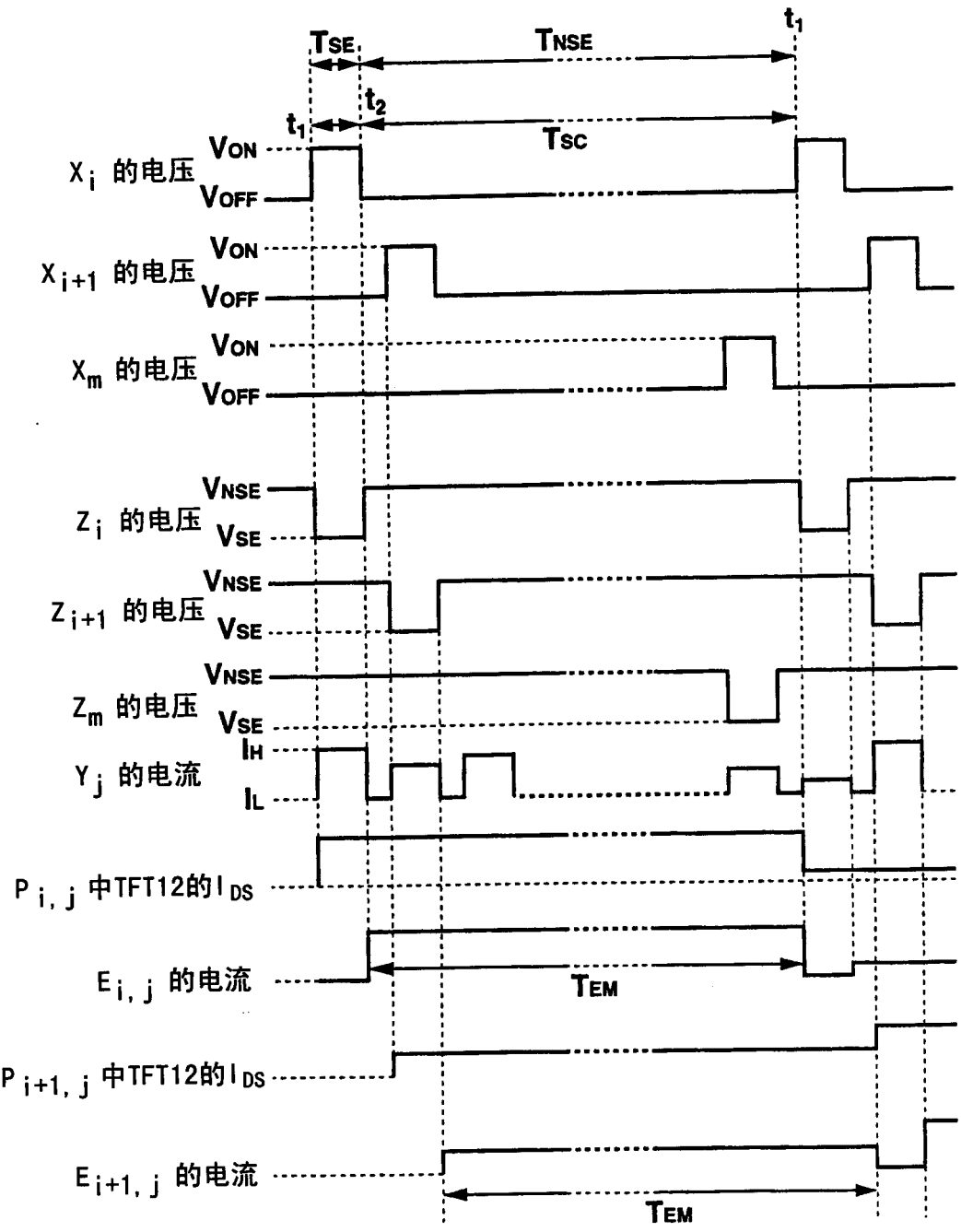


图25

专利名称(译)	显示装置		
公开(公告)号	CN1578571A	公开(公告)日	2005-02-09
申请号	CN200410062038.8	申请日	2004-06-28
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机株式会社		
当前申请(专利权)人(译)	卡西欧计算机株式会社		
[标]发明人	田中幸一 白崎友之		
发明人	田中幸一 白崎友之		
IPC分类号	H05B33/26 G09G3/00 G09G3/12 G09G3/30 G09G3/32 G09G5/00 G09G5/22 H01L27/32 H01L51/50 H01L51/52 H05B33/10 H05B33/12 H05B33/14 H05B33/22 H05B33/24		
CPC分类号	H01L51/5203 H01L27/3272 G09G2300/0842 H01L51/5228 G09G3/325 H01L2251/5315 H01L51/5284 H01L27/3258 G09G2300/0866 H01L51/5262 H01L51/5265		
代理人(译)	黄剑锋		
优先权	2003182489 2003-06-26 JP		
其他公开文献	CN100585909C		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种显示装置，使有机EL元件的电极的电压在面内一样。本发明的显示装置包括：排列在基板上的多个像素电极；形成于各所述像素电极上的EL层；形成于所述EL层上的对置电极；以及与所述对置电极连接的辅助电极，重合在所述多个像素电极间。

