

[19] 中华人民共和国国家知识产权局

[51] Int. Cl<sup>7</sup>

G09F 9/30

G09F 9/302 G09F 9/33

G09G 3/20



# [12] 发明专利申请公开说明书

[21] 申请号 200410062034. X

[43] 公开日 2005 年 2 月 9 日

[11] 公开号 CN 1577415A

[22] 申请日 2004. 6. 28

[21] 申请号 200410062034. X

[30] 优先权

[32] 2003. 6. 27 [33] JP [31] 2003 - 185317

[71] 申请人 卡西欧计算机株式会社

地址 日本东京都

[72] 发明人 白崎友之

[74] 专利代理机构 永新专利商标代理有限公司

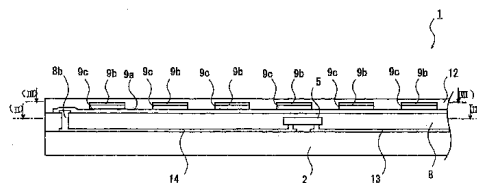
代理人 胡建新

权利要求书 4 页 说明书 41 页 附图 15 页

[54] 发明名称 显示装置

[57] 摘要

提供一种可减小显示区域以外的区域的 EL 显示装置。显示装置具备：基板；安装在所述基板上的驱动电路；覆盖所述驱动电路的覆盖膜；和显示部，作为像素被排列在所述覆盖膜上，同时，被所述驱动电路驱动，且具有一对电极，并具有多个按照流过一对电极间的电流来表示光学动作的光学元件。



I S S N 1 0 0 8 - 4 2 7 4

1、一种显示装置，具备：

基板；

安装在所述基板上的驱动电路；

覆盖所述驱动电路的覆盖膜；和

显示部，具有多个光学元件，该光学元件作为像素被排列在所述覆盖膜上，并被所述驱动电路驱动，且具有一对电极，按照流过一对电极间的电流来表示光学动作。

2、根据权利要求1所述的显示装置，其特征在于：

所述显示部的所述多个光学元件具有：多个第一导线，彼此平行排列，形成于所述覆盖膜上；多个第二导线，在所述多个第一导线上，与所述第一导线正交地排列，且具有透光的性质；和 EL 层，在所述多个第一导线与所述多个第二导线交叉的各部位，夹持在第一导线与第二导线之间。

3、根据权利要求1所述的显示装置，其特征在于：

所述驱动电路是多个 IC 芯片。

4、根据权利要求3所述的显示装置，其特征在于：

内置了用于控制所述驱动电路的 CPU 的驱动电路被安装在所述基板上，并由所述覆盖膜来覆盖。

5、根据权利要求3所述的显示装置，其特征在于：

内置了用于暂时存储图像数据的帧存储器的驱动电路被安装在所述基板上，并由所述覆盖膜来覆盖。

6、根据权利要求1所述的显示装置，其特征在于：

所述显示部为多个，各显示部同时进行显示。

7、根据权利要求1所述的显示装置，其特征在于：

所述显示部还具有：

电流线；

开关电路，在选择期间中，在所述电流线中流过规定电流值的存储电流，在非选择期间中，停止在所述电流线中流过电流；和

电流存储电路，存储在所述选择期间中、基于经所述电流线流过的所述存储电流的电流值的电流数据，并按照在所述选择期间中存储的所述电流数据，在所述非选择期间向所述光学元件提供电流值实质上与所述存储电流相等的显示电流。

8、根据权利要求7所述的显示装置，其特征在于：

所述电流存储电路具有与所述光学元件串联连接的电流控制用晶体管。

9、根据权利要求8所述的显示装置，其特征在于：

所述电流存储电路具有设置在所述电流控制用晶体管的栅极-源极间、且写入电荷来作为所述电流数据的电容器。

10、根据权利要求7所述的显示装置，其特征在于：

所述开关电路具有电流路径控制用晶体管，将电流路径的一端连接于所述电流线上，在所述选择期间，在所述电流线中流过所述存储电流，在所述非选择期间，停止在所述电流线中流过所述显示电流。

11、根据权利要求7所述的显示装置，其特征在于：

所述开关电路具有电流数据写入控制用晶体管，控制所述电流数据写入所述电流存储电路。

12、根据权利要求7所述的显示装置，其特征在于：

所述电流存储电路具有与所述光学元件串联连接的电流控制用晶体管，

所述开关电路具有：电流路径控制用晶体管，在所述选择期间，在所述电流线中流过所述存储电流；和电流数据写入控制用晶体管，将在所述选择期间流过所述电流线的所述存储电流的电流值作为电流数据，写入所述电流控制用晶体管的栅极-源极间。

13、根据权利要求7所述的显示装置，其特征在于：

所述像素具有光学元件、所述电流存储电路和所述开关电路。

14、根据权利要求7所述的显示装置，其特征在于：

还具有数据驱动器，在所述选择期间中，从所述电流存储电路向所述电流线流过所述存储电流。

15、根据权利要求7所述的显示装置，其特征在于：

还具有电压电源扫描线，连接于所述电流存储电路上，输出用于向所述光学元件流过所述显示电流的电压。

16、根据权利要求15所述的显示装置，其特征在于：

所述电流存储电路中电流路径的一端连接于所述光学元件上，所述电流路径的另一端连接于所述电压电源扫描线上。

17、根据权利要求16所述的显示装置，其特征在于：

还具有电压电源驱动器，经所述电压电源扫描线向所述电流存储电路施加在所述选择期间在所述电流存储电路中流过所述存储电流的电压，

在所述非选择期间，经所述电压电源扫描线向所述电流存储电路施加下述电压，该电压用于按照在所述选择期间中存储于所述电流存储电路中的电流数据、向所述光学元件提供电流值与所述选择期间流过了所述电流存储电路中的所述存储电流实质上相等的所述显示电流。

18、根据权利要求17所述的显示装置，其特征在于：

所述光学元件的一对电极之一连接于所述电流存储电路上，另一个连接于恒定电压源上，

所述电压电源驱动器在所述选择期间输出所述恒定电压源的电位以下的电压，

在所述非选择期间，输出为在所述选择期间中输出的电压以上且比所述恒定电压源的电位高的电压。

19、根据权利要求7所述的显示装置，其特征在于：

还具有选择扫描线，输出选择所述开关电路的选择扫描信号。

20、根据权利要求19所述的显示装置，其特征在于：

还具有选择扫描驱动器，向所述选择扫描线输出选择扫描信号。

21、根据权利要求 7 所述的显示装置，其特征在于：

还具有电压电源扫描线，输出用于在所述光学元件流过所述显示电流的电压；和

选择扫描线，输出选择所述开关电路的选择扫描信号，

所述电流存储电路具有电流控制用晶体管，电流路径的一端连接于所述光学元件上，所述电流路径的另一端连接于所述电压电源扫描线上，

所述开关电路具有电流数据写入控制用晶体管，控制端子连接于所述选择扫描线上，电流路径的一端连接于所述电流控制用晶体管的所述控制端子上，所述电流路径的另一端连接于所述电压电源扫描线或所述选择扫描线上；和

电流路径控制用晶体管，控制端子连接于所述选择扫描线上，电流路径的一端连接于所述电流线上，所述电流路径的另一端连接于所述电流控制用晶体管的所述一端上。

22、根据权利要求 21 所述的显示装置，其特征在于：

还具有选择扫描驱动器，向所述选择扫描线输出选择扫描信号；

数据驱动器，在所述选择期间中，在所述电流线和所述电流存储电路中流过所述存储电流；和

电压电源驱动器，在所述选择期间中，经所述电压电源扫描线向所述电流存储电路施加用于在所述电流存储电路中流过所述存储电流的电压，在所述非选择期间中，按照在所述选择期间中存储在所述电流存储电路中的电流数据，经所述电压电源扫描线向所述电流存储电路施加用于向所述光学元件提供电流值实质上与所述存储电流相等的所述显示电流。

23、根据权利要求 7 所述的显示装置，其特征在于：

将所述电流线按每个列分割成多个。

24、根据权利要求 1 所述的显示装置，其特征在于：

所述光学元件具有 EL 元件。

## 显示装置

### 技术领域

本发明涉及一种将 EL (Electro Luminescent) 元件用作像素的 EL 显示装置。

### 背景技术

近年来, 将场致发光元件(下面称为 EL 元件)用作像素的 EL 显示装置的开发盛行。EL 元件具有在阳极与阴极之间夹持 EL 层的结构, EL 显示装置具有将这种 EL 元件作为像素排列成矩阵状的结构。EL 显示装置中与液晶显示装置一样, 具有有源驱动方式和无源驱动方式, 有源驱动方式对每个像素设置 TFT 后, 单独驱动像素, 无源驱动方式以行为单位依次选择, 在选择时同时地使选择行的全部像素发光(例如日本特开 2003-108028 号公报)。

通常, EL 显示装置具有在基板上将多个 EL 元件排列成矩阵状的显示面板, 将执行显示驱动的驱动电路 IC 芯片化后, 设置在显示面板的周围。

但是, 因为将 IC 芯片设置在显示面板的显示画面的周围, 所以显示区域以外的区域变大。

### 发明内容

因此, 本发明的优点在于在 EL 显示装置中可减小显示区域以外的区域。

本发明的显示装置具备以下部件:

基板;

安装在所述基板上的驱动电路;

覆盖所述驱动电路的覆盖膜; 和

显示部，作为像素被排列在所述覆盖膜上，同时，被所述驱动电路驱动，且具有一对电极，并具有多个按照流过一对电极间的电流来表示光学动作的光学元件。

在本发明中，例如用覆盖膜来覆盖安装了 IC 芯片等驱动电路的基板，在该覆盖膜上设置显示部，所以不必在基板的显示区域的周围、即与显示区域重叠地配置驱动电路。因此，可缩小显示装置的非显示区域，小型化显示装置的面板尺寸，尤其可适用于便携电话、数码相机、数码摄像机等小型便携设备的显示面板。并且，因为在这样与显示部重合的位置上设置驱动电路或驱动电路布线，所以可在任意的位置上设置任意数量的驱动电路，可弹性设计布线。

#### 附图说明

图 1 是表示适用本发明的显示装置的侧截面图。

图 2 是图 1 的 II-II 线的平面截面图。

图 3 是图 1 的 III-III 线的平面截面图。

图 4 是表示与图 1 的 EL 显示装置不同的 EL 显示装置的侧截面图。

图 5 是表示与图 1、图 4 的 EL 显示装置不同的 EL 显示装置的侧截面图。

图 6 是表示适用本发明的显示装置的平面图。

图 7 是表示适用本发明的显示装置的第一层的大致平面图。

图 8 是表示适用本发明的显示装置的第二层的大致平面图。

图 9 是像素  $P_{i,j}$  中的像素驱动电路  $D_{i,j}$  的平面图。

图 10 是沿图 9 的 (X)-(X) 线在厚度方向切断时的截面图。

图 11 是沿图 9 的 (XI)-(XI) 线在厚度方向切断时的截面图。

图 12 是沿图 9 的 (XII)-(XII) 线在厚度方向切断时的截面图。

图 13 是表示选择期间的驱动原理的显示装置的像素的等效电路图。

图 14 是表示非选择期间的驱动原理的显示装置的像素的等效电路图。

图 15 是表示串联连接于显示装置的发光元件上的 n 沟道型 MOSFET

中流过的电流与施加于该 MOSFET 的电压的关系的图。

图 16 表示驱动电路的动作的时间图。

图 17 是将本发明的显示装置设为数码相机的显示面板时的数码相机的大致电路框图。

### 具体实施方式

下面，参照附图来说明本发明的具体方式。但是，发明的范围不限于图示实例。

图 1 是表示适用本发明的无源驱动方式(单纯矩阵驱动方式)的场致发光显示装置 1(下面称为显示装置 1)的侧截面图，图 2 是图 1 的 II-II 线的平面截面图，图 3 是图 1 的 III-III 线的平面截面图。另外，图 1 是图 2 的 I-I 线的侧截面图。

该显示装置 1 具备基板 2、安装在基板 2 上的多个 IC 芯片 3-7、覆盖这些 IC 芯片 3-7 的绝缘覆盖膜 8、形成于绝缘覆盖膜 8 上的显示部 9-11、和密封显示部 9-11 的密封膜 12。

基板 2 是在 IC 芯片 3-7 之间形成输入输出数据用的电路布线 19 的多层电路基板。

IC 芯片 3-7 可以是大规模集成电路(LSI)、中规模集成电路(MSI)、小规模集成电路(SSSI)。IC 芯片 3-7 的安装方式可以是表面安装式，也可以是插入安装式。IC 芯片 3-7 可以由陶瓷、塑料等封装件来密封的芯片，也可以是裸芯片。

这些 IC 芯片 3-7 作为整体，具有驱动显示部 9-11 的功能。这里，例如 IC 芯片 3 是内置暂时存储从外部输入的图像数据的帧存储器、与执行显示装置 1 的整体控制的 CPU 的芯片。IC 芯片 4 是内置发生向 IC 芯片 5、6、6 输出用的定时时钟的定时发生器、与 D/A(Digital to Analog)变换暂时存储在 IC 芯片 3 中的图像数据后输出到 IC 芯片 5、6、7 的 D/A 转换器的芯片。IC 芯片 5、6、7 是内置为了分别依次选择扫描后述的扫描线 9a、10a、11a 而向分别连接于扫描线 9a、10a、11a 的布线 13、15、17 传送扫描信号的扫描驱动器(移位寄存器)、与按照从定时发生器输入

的时钟信号的定时取得模拟变换后的图像信号、按照该模拟图像信号将灰度信号输出到分别连接于后述的信号线 9b、10b、11b 上的布线 14、16、18 的数据驱动器的芯片。另外，IC 芯片 3 的帧存储器与 CPU 也可单独芯片化，IC 芯片 4 的 D/A 转换器与定时发生器也可单独芯片化，IC 芯片 5、6、7 的扫描驱动器与数据驱动器也可单独芯片化。

用共同的绝缘覆盖膜 8 来覆盖安装在基板 2 上的 IC 芯片 3-7。该绝缘覆盖膜 8 消除了产生于基板 2 的表面与 IC 芯片 3-7 之间的级差，绝缘覆盖膜 8 的表面变为大致平坦的面。该绝缘覆盖膜 8 可以由树脂(例如甲基丙烯酸合成树脂、丙烯树脂、环氧树脂)构成，或由无机氮元素化合物(例如氧化硅、氮化硅、氧化氮化硅)构成，或按无机氮化合物、树脂的顺序层叠而成。

将该显示装置 1 的显示面纵向分割成由显示部 9、10、11 分别独立进行显示的 3 个区域。显示部 9 由 IC 芯片 5 来驱动，显示部 10 由 IC 芯片 6 来驱动，显示部 11 由 IC 芯片 7 来驱动。即，由显示部 9、10、11 来显示一个画面。

显示部 9 由横向上成长条带状、彼此平行排列地形成于绝缘覆盖膜 8 上的多条扫描线 9a、9a、…、平面视图中(沿与显示面垂直的方向看)与扫描线 9a、9a、…正交排列的信号线 9b、9b、…、和在扫描线 9a、9a、…与信号线 9b、9b、…交叉的部位夹入扫描线 9a 与信号线 9b 之间的 EL 层 9c、9c…构成。扫描线 9a 是具有导电性的第一导电线，信号线 9b 是具有导电性的第二导电线。

在扫描线 9a、9a、…各自的一端部，贯穿绝缘覆盖膜 8 形成接触孔 8a，在该接触孔 8a 中埋入金属等导电性材料。另一方面，在基板 2 中形成布线 13，布线 13 将一个接触孔 8a 电连接于 IC 芯片 5 的一个端子上。从而，IC 芯片 5 的一个端子经接触孔 8a 和布线 13 连接于一条扫描线 9a 上。

信号线 9b、9b、…各自的一端部也一样，在形成于绝缘覆盖膜 8 中的接触孔 8b 中埋入导电性材料，在基板 2 中形成从 IC 芯片 5 至接触

孔 8b、8b、…的布线 14。从而，IC 芯片 5 的一个端子通过接触孔 8b 和布线 13 连接于一条信号线 9b 上。

EL 层 9c 可以是按空穴传输层、发光层、电子传输层的顺序或其相反顺序层叠的三层结构，或是按空穴传输层、发光层的顺序或其相反顺序层叠的二维结构，也可以是由发光层构成的一层结构，就这些层结构而言，也可以是在适当的层间夹入电子或空穴的注入层的多层结构。另外，构成 EL 层 9c 的所有层可以由有机化合物构成，构成 EL 层 9c 的所有层可以由无机化合物构成，EL 层 9c 也可以是层叠由无机化合物构成的层与由有机化合物构成的层而成。这里，EL 层 9c 是按作为导电性高分子的 PEDOT (聚噻吩) 和作为掺杂物的 PSS (聚苯乙烯磺酸) 构成的空穴传输层、聚芴类发光材料构成的发光层的顺序层叠的二维结构。

扫描线 9a 与信号线 9b 交叉的部位形成矩阵状，排列在绝缘覆盖膜 8 上。在扫描线 9a 与信号线 9b 交叉的部位，形成从绝缘覆盖膜 8 侧按扫描线 9a、EL 层 9c、信号线 9b 的顺序层叠的层叠结构，而该层叠结构成为 EL 元件，构成像素。EL 元件的阳极为扫描线 9a，且阴极为信号线 9b，也可以相反，阳极为信号线 9b，且阴极为扫描线 9a。

另外，信号线 9b 具有透光的性质，由氧化铟、氧化锌、氧化锡或镉锡氧化物 (CTO) 或包含其中至少一种的混合物 (例如氧化铟锡 (ITO)、氧化铟锌) 构成。扫描线 9a 由金属、金属化合物或合金构成。

另外，在信号线 9b 是阴极且信号线 9b 自身的功函数较高的情况下，最好在信号线 9b 与 EL 层 9c 之间形成由镁、钙、锂、钡或稀土类构成的单体金属或包含至少一种这些单体的合金构成的低功函数的电子注入层。此时，期望电子注入层尽可能薄，以便光能透过电子注入层。

显示部 10 也与显示部 9 一样，由横向上成长条带状、彼此平行排列的多条扫描线 10a、10a、…、平面视图中与扫描线 10a、10a、…正交排列的信号线 10b、10b、…、和在扫描线 10a、10a、…与信号线 10b、10b、…交叉的各个部位夹入扫描线 10a 与信号线 10b 之间的 EL 层 (省略图示) 构成。

在扫描线 10a、10a、…各自的一端部，在形成于绝缘覆盖膜 8 中的接触孔 8c 中埋入导电性材料，在基板 2 中形成从 IC 芯片 6 至接触孔 8c、8c、…的布线 15，IC 芯片 6 的一个端子通过接触孔 8c 和布线 15 连接于一条扫描线 10a 上。在信号线 10b、10b、…的一端部，通过形成于绝缘覆盖膜 8 中的接触孔 8d、8d、…与形成于基板 2 中的布线 16，将 IC 芯片 6 的一个端子连接于一条信号线 10b 上。

显示部 11 也与显示部 9 一样，由横向上成长条带状、彼此平行排列的多条扫描线 11a、11a、…、平面视图中与扫描线 11a、11a、…正交排列的信号线 11b、11b、…、和在扫描线 11a、11a、…与信号线 11b、11b、…交叉的各个部位夹入扫描线 11a 与信号线 11b 之间的 EL 层(省略图示)构成。

在扫描线 11a、11a、…的一端部，通过形成于绝缘覆盖膜 8 中的接触孔 8e、8e、…与形成于基板 2 中的布线 17，将 IC 芯片 7 的一个端子连接于一条扫描线 11a 上。同样，在信号线 11b、11b、…的一端部，通过形成于绝缘覆盖膜 8 中的接触孔 8f、8f、…与形成于基板 2 中的布线 18，将 IC 芯片 7 的一个端子连接于一条信号线 11b 上。

在一个面中形成密封膜 12，以覆盖扫描线 9a、9a、…、信号线 9b、9b、…、扫描线 10a、10a、…、信号线 10b、10b、…、扫描线 11a、11a、…、和信号线 11b、11b、…整体。该密封膜 12 在对光具有透光性的同时，具有绝缘性，由树脂(例如(例如甲基丙烯酸合成树脂、丙烯树脂、环氧树脂)或无机氮元素化合物(例如氧化硅、氮化硅、氧化氮化硅)构成。

在密封膜 12 的外缘附近与显示部 9、10、11 不重叠的部分中，贯穿密封膜 12 和绝缘覆盖膜 8 来形成接触孔 12a。另一方面，在基板 2 中或基板 2 上将电线布线 19 引导至接触孔 12a，在接触孔 12a 中埋入导电性材料。埋入接触孔 12a 中的导电性材料构成显示装置 1 的端子，输入来自外部的信号。

下面，说明显示装置 1 的制造方法。

首先，准备形成布线 13-布线 18、电路布线 19 的基板 2，在基板 2

上安装 IC 芯片 3-7。接着，在基板 2 的一个面中形成绝缘覆盖膜 8，由绝缘覆盖膜 8 来覆盖 IC 芯片 3-7。之后，在绝缘覆盖膜 8 中形成接触孔 8a、8a、…、接触孔 8b、8b、…、接触孔 8c、8c、…、接触孔 8d、8d、…、接触孔 8e、8e、…和接触孔 8f、8f、…，并在这些接触孔 8a-8f 中埋入导电性材料。然后，在绝缘覆盖膜 8 上布图扫描线 9a、9a、…、扫描线 10a、10a、…、扫描线 11a、11a、…。接着，布图显示部 9 的 EL 层 9c、9c、…、显示部 10 的 EL 层和显示部 11 的 EL 层。然后，在形成的 EL 层中，与扫描线 9a、9a、…、扫描线 10a、10a、…和扫描线 11a、11a、…正交地布图信号线 9b、9b、…、信号线 10b、10b、…和信号线 11b、11b、…。然后，在绝缘覆盖膜 8 的一个面中形成密封膜 12，由密封膜 12 来覆盖扫描线 9a、9a、…、信号线 9b、9b、…、扫描线 10a、10a、…、信号线 10b、10b、…、扫描线 11a、11a、…、和信号线 11b、11b、…。之后，在密封膜 12 和绝缘覆盖膜 8 中形成接触孔 12a，并在接触孔 12a 中埋入导电性材料。

下面，说明显示装置 1 的动作。

从外部经接触孔 12a 输入 1 帧的图像数据，将输入的图像数据暂时存储在 IC 芯片 3 中，由 IC 芯片 3 来进行信号处理。将信号处理后的图像数据输出到 IC 芯片 4，由 IC 芯片 4 来进行 D/A 变换，将 D/A 变换后的图像信号输出到 IC 芯片 5、6、7。IC 芯片 5 按照图像信号，以无源驱动方式来驱动显示部 9，IC 芯片 6 按照图像信号，以无源驱动方式来驱动显示部 10，IC 芯片 7 按照图像信号，以无源驱动方式来驱动显示部 11。在显示部 9 中，IC 芯片 5 依次选择扫描线 9a、9a、…，对应于图像信号的灰度信号通过 IC 芯片 5 与各扫描线 9a 的选择时同步，输出到所有的信号线 9b、9b、…。显示部 10、11 也与显示部 9 一样执行显示动作，但在一帧期间中显示部 9-11 同时显示。

通过驱动显示部 9、10、11，EL 层发光，从 EL 层发出的光透过信号线 9b、10b、11b，从密封膜 12 放射到外部。因此，显示装置 1 的结构为：与基板 2 相反侧的密封膜 12 的表面形成显示面，即所谓顶部发

光结构。

如上所述,在本实施方式中,绝缘覆盖膜8覆盖安装了IC芯片3-7的基板2,在绝缘覆盖膜8上形成显示部9-11,在平面视图中IC芯片3-7重叠在显示部9-11上,所以在该显示装置1中基本上没有显示区域以外的区域。

另外,因为信号线9b、9b、…、信号线10b、10b、…和信号线11b、11b、…和密封膜12是透明的,所以即使IC芯片3-7重叠在显示部9-11上,由EL层发出的光也从密封膜12放射到外部。

另外,因为独立驱动显示部9-11,所以可增大显示装置1自身的发光负载(duty)。即,设显示部9-11的扫描线9a、10a、11a为N条(N为自然数。),在各显示部9-11中,发光负载为 $1/N$ ,即使显示装置1整体的扫描线数量为 $(3 \times N)$ ,发光负载也为 $1/N$ 。但是,因为在整体具有 $(3 \times N)$ 条扫描线的现有EL显示装置中、在显示面板的周围设置驱动电路,所以即使假设仅在显示区域的上侧与下侧两个部位设置数据驱动器,最高也仅能在两个区域中独立驱动。因此,在整体具有 $(3 \times N)$ 条扫描线的现有EL显示装置中,发光负载仅能是 $2/(3 \times N)$ ,本实施方式的显示装置1的发光负荷大。所以,本实施方式的显示装置1即使是低功率也能并实现亮的显示面,可实现显示装置1的长寿命化。

另外,在假设由1个IC芯片向全部信号线输出的情况下,若扫描线为 $3N$ 条,则变为 $1/(3 \times N)$ 的负荷驱动,但如本发明那样,分割成显示部9-11,分别由IC芯片5-7单独驱动显示部9-11,所以显示部9-11可在一帧期间中同时显示。因此,即使将显示部9-11的扫描线总条数设为 $(3 \times N)$ ,各IC芯片5、6、7也可以 $1/N$ 负载驱动。即,为了发光显示部9、10、11的EL元件,可将选择期间设为三倍,与由1个IC芯片输出到全部信号线的情况相比,可将施加于显示部9、10、11的各EL层的电压变为 $1/3$ ,所以可抑制电压引起的恶化。

另外,因为将内置CPU的IC芯片3安装在基板2上,所以可实现显示装置1的多功能化。另外,因为将内置帧存储器的IC芯片3安装

在基板 2 上，所以即使不从外部输入图像数据，也可维持在显示装置 1 中执行显示的状态。

另外，假设在基板 2 上直接形成 CPU、帧存储器、D/A 转换器、定时发生器、扫描驱动器 and 数据驱动器由于分别有最佳的耐压、耐热、加工，所以不太合适。但是，在本实施方式中，因为在基板 2 上安装事先以最佳的耐压、耐热、加工设计的 IC 芯片 3-7，所以可提供具有 CPU、帧存储器、D/A 转换器、定时发生器、扫描驱动器 and 数据驱动器功能的显示装置 1。

另外，本发明不限于上述实施方式，在不脱离本发明的精神的范围内，可进行各种改良和设计变更。

例如，在上述实施方式中，显示部 9、10、11 为按扫描线、EL 层、透明信号线的顺序层叠的结构，但相反，也可以是按信号线、EL 层、透明的扫描线的顺序层叠的结构。另外，将显示部分割成 3 块，但也可将显示部分割成 4 块以上来细化。

另外，在上述实施方式中，在任一显示部 9-11 中，在扫描线与信号线的每个交叉部位都独立形成 EL 层，但 EL 层也可以是共同的层。即，在显示部 9 中，形成 EL 层以覆盖所有扫描线 9a、9a、…，在显示部 10 中，形成 EL 层以覆盖所有扫描线 10a、10a、…，在显示部 11 中，形成 EL 层以覆盖所有扫描线 11a、11a、…。此时，EL 层在显示部 9-11 整体中可以是共同的层。

另外，也可以是如下的变形例。在以下的变形例中，向与上述实施方式的显示装置 1 一样的结构要素附加相同的符号。

#### [变形例 1]

在上述实施方式的显示装置 1 中，在基板 2 中表面安装 IC 芯片 3-7，但在变形例 1 的 EL 显示装置中，将 IC 芯片 3-7 埋入基板 2 中。具体而言，如图 4 所示，在基板 2 中形成凹沟 2a，在该凹沟 2a 内插入 IC 芯片 5。在凹沟 2a 中填充树脂等填充材料 20，由该填充材料 20 来覆盖 IC 芯片 5。在填充材料 20 中形成接触孔 20a，在接触孔 20a 中埋入导电性

材料，由导电性材料来连接 IC 芯片 5 的端子与电路布线 19。变形例 1 的 EL 显示装置除在基板 2 中埋入 IC 芯片 3-7 外，结构与上述实施方式的显示装置 1 一样，同时一样动作。

### [变形例 2]

在变形例 2 的 EL 显示装置中，与变形例 1 的显示装置一样，将 IC 芯片 3-7 埋入基板 2 中。但是，如图 5 所示，通过将形成显示部 9、10、11 的透明基板 30 贴合在埋入 IC 芯片 3-7 且覆盖绝缘覆盖膜 8 的基板上制造变形例 2 的 EL 显示装置。

与上述实施方式、变形例 1 那样在绝缘覆盖膜 8 上形成显示部 9、10、11 一样，在变形例 2 中，在透明基板 30 的表侧面 30a 中形成显示部 9、10、11。另外，在透明基板 30 的表侧面 30a 中形成显示部 9、10、11 的方法与上述实施方式中在绝缘覆盖膜 8 上形成显示部 9、10、11 的方法一样。

透明基板 30 是硼酸玻璃、石英玻璃、其他玻璃、PMMA (聚甲基丙烯酸甲酯)、聚碳酸酯等树脂等透明材料。在上述实施方式中，信号线 9b、9b、…、信号线 10b、10b、…和信号线 11b、11b、…透明，相反，在变形例 2 中，扫描线 9a、9a、…、扫描线 10a、10a、…和扫描线 11a、11a、…透明，透过光。

在透明基板 30 的一个面中形成密封膜 12，以覆盖显示部 9、10、11 整体。在对应于扫描线 9a、9a、…、信号线 9b、9b、…、扫描线 10a、10a、…、信号线 10b、10b、…、扫描线 11a、11a、…、和信号线 11b、11b、…各自一端部的位置上，在密封膜 12 中形成接触孔 12a，在接触孔 12a 中埋入导电性材料。接触孔 12a 位于对应于接触孔 8a-8f 的位置上。

使接触孔 8a-8f 对应于接触孔 12a，使绝缘覆盖膜 8 面对密封膜 12，通过各向异性粘接剂(省略图示)将密封膜 12 粘接在绝缘覆盖膜 8 上。各向异性粘接剂在层方向(厚度方向)具有导电性，但在与层方向正交的方向具有绝缘性。因此，通过各向异性粘接剂将一个接触孔 12a 电连接

于接触孔 8a-8f 之一上。从而，将 IC 芯片 5 的一个端子电连接于一条扫描线 9a 上，将 IC 芯片 5 的一个端子电连接于一条信号线 9b 上，将 IC 芯片 6 的一个端子电连接于一条扫描线 10a 上，将 IC 芯片 6 的一个端子电连接于一条信号线 10b 上，将 IC 芯片 7 的一个端子电连接于一条扫描线 11a 上，将 IC 芯片 7 的一个端子电连接于一条信号线 11b 上。

通过分别由 IC 芯片 5、6、7 来无源驱动显示部 9、10、11 来进行显示动作，但因为扫描线 9a、9a、…、扫描线 10a、10a、…、扫描线 11a、11a、…和透明基板 30 透明，所以 EL 层发出的光从透明基板 30 的背面 30b 放射到外部。即，透明基板 30 的背面 30b 成为显示面。

另外，在上述实施方式中，为无源驱动型的显示装置 1，但也可以是示出的有源驱动型的显示装置 101。下面，用图来说明本发明的具体方式。但是，发明的范围不限于图示实例。另外，以下说明中，所谓[平面视图]是指[从垂直于显示装置 101 的显示面的方向看]。

图 6 是表示适用本发明的显示装置的具体结构的电路框图。如图 6 所示，显示装置 101 是有源矩阵驱动型的显示装置，作为基本结构，具备具有显示图像的显示装置像素的显示部 107；驱动显示部 107 的各像素用的选择扫描驱动器 103、电压电源驱动器 104 和数据驱动器 105；控制选择扫描驱动器 103、电压电源驱动器 104 和数据驱动器 105 的控制器 106。

这里，显示装置 101 为设置在硼酸玻璃、石英玻璃、其他玻璃等对能承受后述的晶体管的制造工序中的温度的基板 112(图 10 中示出)中的第一层、和设置在第一层上的第二层的层叠结构。在第一层中设置选择扫描驱动器 103、电压电源驱动器 104、数据驱动器 105 和控制器 106，在第二层中设置构成显示部 107 的电路元件。在控制器 106、选择扫描驱动器 103、电压电源驱动器 104 和数据驱动器 105 上形成夹层绝缘膜 134，保护这些第一层的电路元件不被第二层的电路元件的制造工序破坏。

选择扫描驱动器 103、电压电源驱动器 104 和数据驱动器 105 分别

可输入数据地与来自控制器 106 的控制信号群  $\phi_s$ 、 $\phi_e$ 、 $\phi_d$  连接。因为设定成来自显示部 107 的各像素的显示光不会经第一层从基板 112 射出，所以基板 112 的显示光透过率可以不一定高。

如图 7 所示，控制器 106、构成选择扫描驱动器 103 的第一选择扫描驱动器 103a、第二选择扫描驱动器 103b、…、第 S 选择扫描驱动器 103c (S 为 2 以上的自然数)、构成数据驱动器 105 的第一数据驱动器 105a、第二数据驱动器 105b、…、第 T 数据驱动器 105c (T 为 2 以上的自然数)、构成电压电源驱动器 104 的第一电压电源驱动器 104a、电压电源驱动器 104b、…、第 S 电压电源驱动器 104c 分别在平面视图中不重叠地设置在基板 112 上。

控制器 106 经布线群 151a、151b、…、151c 分别与第一选择扫描驱动器 103a、第二选择扫描驱动器 103b、…、第 S 选择扫描驱动器 103c 连接，另外，经布线群 152a、152b、…、152c 分别与第一数据驱动器 105a、第二数据驱动器 105b、…、第 T 数据驱动器 105c 连接，另外，经布线群 153a、153b、…、153c 分别与第一电压电源驱动器 104a、电压电源驱动器 104b、…、第 S 电压电源驱动器 104c 连接。

第一选择扫描驱动器 103a、第二选择扫描驱动器 103b、…、第 S 选择扫描驱动器 103c 分别按照从控制器 106 输入的控制信号群  $\phi_s$ ，依次向布线  $L_{x1}$ 、 $L_{x2}$ 、…、 $L_{xm}$  输出选择扫描信号。

第一数据驱动器 105a 按照从控制器 106 输入的控制信号群  $\phi_d$ ，分别在布线  $L_{y11}$ 、 $L_{y12}$ 、…、 $L_{y1n}$  中流入对应于图像数据的存储电流。

第二数据驱动器 105b 按照从控制器 106 输入的控制信号群  $\phi_d$ ，分别在布线  $L_{y21}$ 、 $L_{y22}$ 、…、 $L_{y2n}$  中流入对应于图像数据的存储电流。

第 T 数据驱动器 105c 按照从控制器 106 输入的控制信号群  $\phi_d$ ，分别在布线  $L_{yT1}$ 、 $L_{yT2}$ 、…、 $L_{yTn}$  中流入对应于图像数据的存储电流。

第一电压电源驱动器 104a、电压电源驱动器 104b、…、第 S 电压电源驱动器 104c 分别按照从控制器 106 输入的控制信号群  $\phi_e$ ，依次向布线  $L_{z1}$ 、 $L_{z2}$ 、…、 $L_{zn}$  输出规定的信号。

在布线  $L_{X1}$ 、 $L_{X2}$ 、 $\dots$ 、 $L_{Xm}$ 、布线  $L_{Y11}$ 、 $L_{Y12}$ 、 $\dots$ 、 $L_{Y1n}$ 、布线  $L_{Y21}$ 、 $L_{Y22}$ 、 $\dots$ 、 $L_{Y2n}$ 、布线  $L_{Ym1}$ 、 $L_{Ym2}$ 、 $\dots$ 、 $L_{Ymn}$ 、布线  $L_{Z1}$ 、 $L_{Z2}$ 、 $\dots$ 、 $L_{Zm}$  各自的前端设置端子部  $Tr_1$ ，各端子部  $Tr_1$  通过设置在覆盖选择扫描驱动器 103、电压电源驱动器 104、数据驱动器 105 和控制器 106 的夹层绝缘膜 134 中的未图示的接触孔露出。

在夹层绝缘膜 134 中设置显示部 107，以便在平面视图中至少局部地与图 7 所示的选择扫描驱动器 103、电压电源驱动器 104、数据驱动器 105 和控制器 106 重叠。具体而言，在显示部 107 中，如图 8 所示，沿行方向彼此平行地排列  $m$  条选择扫描线  $X_1$ 、 $X_2$ 、 $\dots$ 、 $X_m$ ，形成于夹层绝缘膜 134 上，另外，沿行方向在夹层绝缘膜 134 上形成相同的  $m$  条电压电源扫描线  $Z_1$ 、 $Z_2$ 、 $\dots$ 、 $Z_m$ ，以分别与选择扫描线  $X_1$ 、 $X_2$ 、 $\dots$ 、 $X_m$  成组地交互排列，另外，沿与行方向正交的列方向在夹层绝缘膜 134 上形成电流线  $Y_{11}$ 、 $Y_{21}$ 、 $\dots$ 、 $Y_{n1}$ 、 $Y_{12}$ 、 $Y_{22}$ 、 $\dots$ 、 $Y_{n2}$ 、 $Y_{1n}$ 、 $Y_{2n}$ 、 $\dots$ 、 $Y_{nn}$ 。

另外，图 6 中示出的第一列电流线  $Y_1$  相当于图 8 的电流线  $Y_{11}$ 、 $Y_{21}$ 、 $\dots$ 、 $Y_{n1}$ ，图 6 中示出的第二列电流线  $Y_2$  相当于图 8 的电流线  $Y_{12}$ 、 $Y_{22}$ 、 $\dots$ 、 $Y_{n2}$ ，图 6 中示出的第  $n$  列电流线  $Y_n$  相当于图 8 的电流线  $Y_{1n}$ 、 $Y_{2n}$ 、 $\dots$ 、 $Y_{nn}$ 。

电压电源扫描线  $Z_1$ 、 $Z_2$ 、 $\dots$ 、 $Z_m$  与选择扫描线  $X_1$ 、 $X_2$ 、 $\dots$ 、 $X_m$  彼此电绝缘。选择扫描线  $X_1$ 、 $X_2$ 、 $\dots$ 、 $X_m$  和电压电源扫描线  $Z_1$ 、 $Z_2$ 、 $\dots$ 、 $Z_m$  可通过布图相同的导电膜来统一形成。另外，电流线  $Y_{11}$ 、 $Y_{12}$ 、 $\dots$ 、 $Y_{1n}$ 、 $Y_{21}$ 、 $Y_{22}$ 、 $\dots$ 、 $Y_{2n}$ 、 $Y_{n1}$ 、 $Y_{n2}$ 、 $\dots$ 、 $Y_{nn}$  与选择扫描线  $X_1$ 、 $X_2$ 、 $\dots$ 、 $X_m$  和电压电源扫描线  $Z_1$ 、 $Z_2$ 、 $\dots$ 、 $Z_m$  交叉地沿列方向设置，通过夹入后述的栅极绝缘膜 123 或阻塞(block)绝缘膜 136 来与选择扫描线  $X_1$ 、 $X_2$ 、 $\dots$ 、 $X_m$  和电压电源扫描线  $Z_1$ 、 $Z_2$ 、 $\dots$ 、 $Z_m$  绝缘。

设置位于选择扫描线  $X_1$ 、 $X_2$ 、 $\dots$ 、 $X_m$ 、电流线  $Y_{11}$ 、 $Y_{12}$ 、 $\dots$ 、 $Y_{1n}$ 、 $Y_{21}$ 、 $Y_{22}$ 、 $\dots$ 、 $Y_{2n}$ 、 $Y_{n1}$ 、 $Y_{n2}$ 、 $\dots$ 、 $Y_{nn}$  和电压电源扫描线  $Z_1$ 、 $Z_2$ 、 $\dots$ 、 $Z_m$  各自的一个前端上的端子部  $Tr_2$ 。

选择扫描线  $X_1$ 、 $X_2$ 、 $\dots$ 、 $X_m$  的端子部  $Tr_2$  分别经设置在夹层绝缘膜 134 中的接触孔与布线  $L_{X1}$ 、 $L_{X2}$ 、 $\dots$ 、 $L_{Xm}$  的各端子部  $Tr_1$  连接。

电流线  $Y_{11}$ 、 $Y_{12}$ 、 $\dots$ 、 $Y_{1n}$ 的端子部  $Tr_2$ 分别经设置在夹层绝缘膜 134 中的接触孔与布线  $L_{Y11}$ 、 $L_{Y12}$ 、 $\dots$ 、 $L_{Y1n}$ 的各端子部  $Tr_1$ 连接。

电流线  $Y_{21}$ 、 $Y_{22}$ 、 $\dots$ 、 $Y_{2n}$ 的端子部  $Tr_2$ 分别经设置在夹层绝缘膜 134 中的接触孔与布线  $L_{Y21}$ 、 $L_{Y22}$ 、 $\dots$ 、 $L_{Y2n}$ 的各端子部  $Tr_1$ 连接。

电流线  $Y_{T1}$ 、 $Y_{T2}$ 、 $\dots$ 、 $Y_{Tn}$ 的端子部  $Tr_2$ 分别经设置在夹层绝缘膜 134 中的接触孔与布线  $L_{YT1}$ 、 $L_{YT2}$ 、 $\dots$ 、 $L_{YTn}$ 的各端子部  $Tr_1$ 连接。

电压电源扫描线  $Z_1$ 、 $Z_2$ 、 $\dots$ 、 $Z_m$ 分别经设置在夹层绝缘膜 134 中的接触孔与布线  $L_{Z1}$ 、 $L_{Z2}$ 、 $\dots$ 、 $L_{Zm}$ 的各端子部  $Tr_1$ 连接。

将多个有机 EL 元件  $E_{i,1}$ - $E_{m,n}$  排列成矩阵状, 在包围在电流线  $Y_{11}$ 、 $Y_{12}$ 、 $\dots$ 、 $Y_{1n}$ 、 $Y_{21}$ 、 $Y_{22}$ 、 $\dots$ 、 $Y_{2n}$ 、 $Y_{T1}$ 、 $Y_{T2}$ 、 $\dots$ 、 $Y_{Tn}$  与选择扫描线  $X_1$ 、 $X_2$ 、 $\dots$ 、 $X_m$  中的各区域中, 配置各有机 EL 元件。另外, 为了在有机 EL 元件  $E_{i,1}$ - $E_{m,n}$  中分别流过期望的电流, 在各有机 EL 元件的周围设置像素驱动电路  $D_{i,1}$ - $D_{m,n}$ 。一个有机 EL 元件和与之对应设置的一个驱动电路对应于显示部 107 的一像素。即在  $(m \times n)$  个像素中分别设置一个有机 EL 元件和一个驱动电路。

下面, 详细说明显示部 107 的各像素。

在显示部 107 内, 将多个像素  $P_{i,1}$ - $P_{m,n}$  ( $m \geq 1$ 、 $n \geq 2$ ) 设置成矩阵状。在第  $i$  行第  $j$  列的像素  $P_{i,j}$  ( $1 \leq i \leq m$ 、 $1 \leq j \leq n$ ) 中, 形成第  $i$  行第  $j$  列有机 EL 元件  $E_{i,j}$ 、和驱动有机 EL 元件  $E_{i,j}$  的第  $i$  行第  $j$  列像素驱动电路  $D_{i,j}$ 。像素驱动电路  $D_{i,j}$  具备电容器 117 和分别作为  $n$  沟道非晶硅薄膜晶体管的第 1 晶体管 108、第 2 晶体管 109、第 3 晶体管 110。

像素驱动电路  $D_{i,j}$  的第 1 晶体管 108 的栅极电极 108G 连接于第  $i$  行的选择扫描线  $X_i$  上, 漏极电极 108D 连接于第  $i$  行电压电源扫描线  $Z_i$  上, 源极电极 108S 连接于第 3 晶体管 110 的栅极电极 110G 上, 同时连接于电容器 117 的一个极上。

像素驱动电路  $D_{i,j}$  的第 2 晶体管 109 的栅极电极 109G 连接于第  $i$  行的选择扫描线  $X_i$  上, 漏极电极 109D 连接于第 3 晶体管 110 的源极电极 110S 上, 同时连接于电容器 117 的另一个极上, 源极电极 109S 连接于

第  $j$  列电流线  $Y_i$  (电流线  $Y_{1j}$ 、 $Y_{2j}$ 、 $\dots$ 、 $Y_{Tj}$  之一) 上。

像素驱动电路  $D_{i,j}$  的第 3 晶体管 110 的栅极电极 110G 连接于第 1 晶体管 108 的源极电极 108S 和电容器 117 的一个极上, 漏极电极 110D 连接于电压电源扫描线  $Z_i$  上, 源极电极 110S 与作为有机 EL 元件  $E_{i,j}$  的一个极的像素电极连接, 同时, 连接于电容器 117 的另一个极上, 并连接于第 2 晶体管 109 的漏极电极 109D 上。

电容器 117 连接于第 3 晶体管 110 的栅极电极 110G 和源极电极 110S 之间, 具有保持栅极电极 110G-源极电极 110S 之间的电位的功能。

有机 EL 元件  $E_{i,j}$  构造成在像素电极与相对透明电极 113 之间夹入有机 EL 层, 像素电极连接于第 3 晶体管 110 的源极电极 110S 上, 向相对透明电极 113 施加基准电位  $V_{ss}$ 。

这里详细说明像素  $P_{i,j}$ 。图 9 是平面看像素  $P_{i,j}$  中的像素驱动电路  $D_{i,j}$  的示意图, 图 10 是沿图 9 的 (X)-(X) 线在厚度方向切断时的截面图, 图 11 是沿图 9 的 (XI)-(XI) 线在厚度方向切断时的截面图, 图 12 是沿图 9 的 (XII)-(XII) 线在厚度方向切断时的截面图。另外, 图 9 中, 为了便于理解, 至少部分省略后述的栅极绝缘膜 123、第一杂质半导体膜 125、第二杂质半导体膜 126、阻塞绝缘膜 130、相对透明电极 113 等。

在夹层绝缘膜 134 上, 以规定图案形成构成第 1 晶体管 108 的栅极电极 108G、第 2 晶体管 109 的栅极电极 109G 和第 3 晶体管 110 的栅极电极 110G 的栅极电极层 122。栅极电极层 122 统一布图与选择扫描线  $X_1$ 、 $X_2$ 、 $\dots$ 、 $X_m$ 、电压电源扫描线  $Z_1$ 、 $Z_2$ 、 $\dots$ 、 $Z_m$  相同的导电材料层, 另外, 具有从铬、铝、铜、钛、钨或从其至少部分中选择的合金等中选择的低阻抗材料。

在栅极电极层 122 上覆盖阳极氧化栅极电极层 122 的阳极氧化膜 131, 设置栅极绝缘膜 123, 以从阳极氧化膜 131 上覆盖显示部 107 的整个面。栅极绝缘膜 123 由氮化硅或氧化硅等具有透光性和绝缘性的材料构成。另外, 栅极绝缘膜 123 还覆盖选择扫描线  $X_1$ 、 $X_2$ 、 $\dots$ 、 $X_m$  和电压电源扫描线  $Z_1$ 、 $Z_2$ 、 $\dots$ 、 $Z_m$ 。

分别经栅极绝缘膜 123 面对各栅极电极层 122 地形成第 1 晶体管 108、第 2 晶体管 109 和第 3 晶体管 110 的半导体膜 124。该半导体膜 124 备有具有从可视光到红外线波长频域的分光灵敏度的本征非晶硅。在各半导体膜 124 上, 形成保护半导体膜 124 的表面不被蚀刻液腐蚀的由氮化硅构成的阻塞绝缘膜 130。在各阻塞绝缘膜 130 的一侧部和另一侧部, 分别彼此间隔地形成第一杂质半导体膜 125 和第二杂质半导体膜 126。各第一杂质半导体膜 125 覆盖半导体膜 124 的一侧部和阻塞绝缘膜 130 的一侧部地形成, 各第二杂质半导体膜 126 覆盖半导体膜 124 的另一侧部和阻塞绝缘膜 130 的另一侧部地形成。第一杂质半导体膜 125 和第二杂质半导体膜 126 由掺杂了 n 型杂质离子的非晶硅构成。

在各第 1 晶体管 108、第 2 晶体管 109 和第 3 晶体管 110 的第一杂质半导体膜 125 上, 形成构成漏极电极 108D、漏极电极 109D 和漏极电极 110D 的漏极电极层 127, 在各第 1 晶体管 108、第 2 晶体管 109 和第 3 晶体管 110 的第二杂质半导体膜 126 上, 形成构成源极电极 108S、源极电极 109S 和源极电极 110S 的源极电极层 128。漏极电极层 127 和源极电极层 128 统一布图与电流线  $Y_1$ - $Y_n$  (即  $Y_{11}$ 、 $Y_{21}$ 、 $\dots$ 、 $Y_{T1}$ 、 $Y_{12}$ 、 $Y_{22}$ 、 $\dots$ 、 $Y_{T2}$ 、 $\dots$ 、 $Y_{1n}$ 、 $Y_{2n}$ 、 $\dots$ 、 $Y_{Tn}$ ) 相同的导电材料层而成, 另外, 具有从铬、铝、铜、钛、钨或从其至少部分中选择的合金等中选择的低阻抗材料, 并具有截断可视光透过的功能。从而, 抑制来自外部或各有机 EL 元件的光入射到半导体膜 124、第一杂质半导体膜 125 和第二杂质半导体膜 126 上。源极电极层 128 与漏极电极层 127 通过彼此间隔来电绝缘。

第 1 晶体管 108、第 2 晶体管 109、第 3 晶体管 110 除逆交错 (stager) 结构外, 也可以是共面 (コプラナ) 型, 另外, 至少之一为 p 沟道型晶体管, 另外, 除非晶硅外, 也可以是多晶硅等晶体管。另外, 为了防止各第 1 晶体管 108、第 2 晶体管 109 和第 3 晶体管 110 的光恶化, 最好基板 112 具有遮光性。

以覆盖第 1 晶体管 108、第 2 晶体管 109、第 3 晶体管 110、电容器 117、选择扫描线  $X_1$ 、 $X_2$ 、 $\dots$ 、 $X_m$ 、电流线  $Y_1$ 、 $Y_2$ 、 $\dots$ 、 $Y_n$ 、电压电源扫

描线  $Z_1$ 、 $Z_2$ 、 $\dots$ 、 $Z_n$  的方式，形成由氮化硅构成的保护绝缘膜 129。

上述结构的第 3 晶体管 110 是将半导体膜 124 设为沟道区域的 MOS 型场效应晶体管。第 1 晶体管 108 和第 2 晶体管 109 的结构与第 3 晶体管 110 实质一样。另外，电容器 117 与第 3 晶体管 110 的栅极电极层 122 共享一个电极，与第 3 晶体管 110 的源极电极层 128 共享另一个电极。电容器 117 用作通过将形成于一个电极和另一个电极之间的栅极绝缘膜 123 设为电介质、积累随着流过第 3 晶体管 110 的源极-漏极间的电流的电流值变化而变化的第 3 晶体管 110 的栅极-源极间电位、作为电荷数据的电容。即，电容器 117 构成第 3 晶体管 110 的栅极-源极间的寄生电容，存储写入的电荷数据，之后，当向第 3 晶体管 110 的源极-漏极间施加规定电压时，保持在第 3 晶体管 110 的栅极-源极间积累的电荷，以在第 3 晶体管 110 的源极-漏极间流过电流值与写入时相等的电流。

通过由聚酰亚胺等构成的绝缘平坦化膜 118 来覆盖保护绝缘膜 129。绝缘平坦化膜 118 用作在显示部 107 的整个面中成膜的平坦化膜，由该绝缘平坦化膜 118 来消除第 1 晶体管 108、第 2 晶体管 109、第 3 晶体管 110 上的保护绝缘膜 129、与夹层绝缘膜 134 的表面上的保护绝缘膜 129 之间产生的级差，绝缘平坦化膜 118 的表面构成大致平坦的面。该绝缘平坦化膜 118 由树脂(例如甲基丙烯酸合成树脂、丙烯树脂、环氧树脂)构成。另外，为了防止第 1 晶体管 108、第 2 晶体管 109、第 3 晶体管 110 的光恶化，例如也可混入炭黑等颜料，使绝缘平坦化膜 118 具有遮光性。

在绝缘平坦化膜 118 上，在显示部 107 的整个面中形成光学干涉层 119。光学干涉层 119 从绝缘平坦化膜 118 侧开始顺序层叠镜面反射来自上方的光的反射层 119a、设定成规定厚度和规定折射率的光透过性透明层 119b、用作单向透视玻璃的半反射层 119c。光学设计光学干涉层 119，使对于可视光波长区域的光的反射率按反射层 119a、半反射层 119c、透明层 119b 的顺序变高，并且，对于可视光波长区域的光的透过率按透明层 119b、半反射层 119c、反射层 119a 的顺序变高。反射层

119a 是由 Ag、Pt、Cu、Sn 等金属或合金构成的、表面平滑、具有金属光泽的膜，透明层 119b 是氧化硅或氧化钛等电介质，可以是单层，但最好是多层。另外，这种光学干涉层 119 从平面看，最好构成对各色的每个象素群或每个象素独立的多个矩阵状来排列，以使形成与以后述的红、绿、蓝色之一分别发光的各有机 EL 元件的发光波长一致的光学膜厚。另外，光学干涉层 119 也可以是单层结构。

另外，各第 3 晶体管 110 的漏极电极层 127 经设置在栅极绝缘膜 123 和阳极氧化膜 131 中的多个接触孔 148 连接于电压电源扫描线  $Z_1$ 、 $Z_2$ 、 $\dots$ 、 $Z_m$  之一上。

各第 1 晶体管 108 的源极电极层 128 和第 3 晶体管 110 的栅极电极层 122 经设置在栅极绝缘膜 123 和阳极氧化膜 131 中的多个接触孔 147 连接。

在光学干涉层 119 上形成有机 EL 元件  $E_{1,1}$ - $E_{m,n}$ 。有机 EL 元件  $E_{1,1}$ - $E_{m,n}$  分别形成按例如用作阳极电极的象素电极 116、若流过阈值以上的电流则发光的电场发光的 EL 层 115、例如用作阴极电极的相对透明电极 113 的顺序层叠的层叠结构。

象素电极 116 经形成于绝缘平坦化膜 118、光学干涉层 119 和保护绝缘膜 129 中的多个接触孔 149 与第 3 晶体管 110 的源极电极层 128 连接。

其中，象素电极 116 在每个象素中电分离地彼此间隔、独立形成，多个象素电极 116 在平面视图中排列成矩阵状。

另外，在象素电极 116 周围的光学干涉层 119 上，与象素电极 116 的周缘部 116a 部分重合地设置不沾液体性质的疏液性膜 114。疏液性膜 114 设置开口部 114a，使对应于象素电极 116 的中央部的位置开口，在该开口部 114a 内堆积 EL 层 115。EL 层 115 是由发光材料形成的层，是通过再键合从象素电极 116 注入的载流子(这里为空穴)与从相对透明电极 113 注入的载流子(这里为电子)来发光的层。另外，象素  $P_{1,1}$ - $P_{m,n}$  的有机 EL 元件象素  $E_{1,1}$ - $E_{m,n}$  的各 EL 层 115 是分别以红、绿、蓝色之一发光的

层, 各色规则地排列。也可将发出同色光的 EL 层 115 排列在相同列中, 也可将红、绿、蓝色的 EL 层 115 构成  $\Delta$  排列。

象素电极 116 对可视光具有透过性, 同时, 具有导电性, 只要能用作阳极, 功函数最好较高。象素电极例如由氧化铟、氧化锌、氧化锡或包含其中至少一个的混合物(例如氧化铟锡(ITO)、氧化铟锌、镉锡氧化物(CTO))形成。另外, 也可通过将象素电极 116 形成单向透视玻璃来形成半反射层 119c, 但此时, 相对可视光波长区域的光的反射率按反射层 119a、象素电极 119、透明层 119b 的顺序变高, 并且, 相对可视光波长区域的光的透过率按透明层 119b、象素电极 119、反射层 119a 的顺序变高。此时, 透明层 119b 的光学膜厚为有机 EL 元件的 EL 层 115 发出的光的主波长(峰值波长)的 2 分之 1 的整数倍。另外, 在不形成光学干涉层 119 的情况下, 象素电极 116 也可不透明, 最好对可视光波长区域的光具有反射性。

可以在 EL 层 115 中适当混合利用电场来传输电子的电子传输性的物质, 可适当混合利用电场来传输空穴的空穴传输性的物质, 或适当混合电子传输性的物质和空穴传输性的物质。即, EL 层 115 可以从象素电极 116 开始按空穴传输层、发光层、电子传输层的顺序层叠的三层结构, 或是按空穴传输层、发光层的顺序层叠的二层结构, 或是按发光层、电子传输层的顺序层叠的二层结构, 或是由发光层构成的单层结构, 或是在这些层结构中在适当的层间夹入电子或空穴的注入层的多层结构。另外, 构成 EL 层 115 的所有层可以由有机化合物构成, 构成 EL 层 115 的所有层可以由无机化合物构成, EL 层 115 也可以是层叠由无机化合物构成的层与由有机化合物构成的层而成。另外, 在构成 EL 层 115 的所有层由无机化合物构成的情况下, 有机 EL 元件是无机有机 EL 元件, 在构成 EL 层 115 的层中存在由有机化合物构成的层的情况下, 有机 EL 元件是有机 EL 元件。

在 EL 层 115 由低分子有机材料或无机物构成的情况下, 可通过蒸镀法、溅射法等气相生长法来形成 EL 层 115。另一方面, 在 EL 层 115

例如由高分子有机材料构成的情况下,通过湿式成膜法在显示部 107 上成膜的包含高分子有机材料的含有机化合物的液体由于与疏液性膜 114 的表面排斥,所以不形成于疏液性膜 114 上,可选择地成膜于对应于各像素  $P_{1,1}$ - $P_{m,n}$  的开口部 114a 内,即各像素电极 116 上。所谓含有机化合物的液体是含有构成 EL 层 115 的有机化合物或其前驱体的液体,也可以是将构成 EL 层 115 的有机化合物或其前驱体作为溶质溶于溶媒中的溶液,或是将构成 EL 层 115 的有机化合物或其前驱体分散到分散媒中的分散液。

另外,EL 层 115 的发光层中含有发光材料。作为发光材料,使用高分子类材料。作为高分子类材料,例如有聚吡唑类,聚对苯撑类,聚丙炔乙烯撑类,聚噻吩类,聚芴类,聚硅烷类,聚乙炔类,聚苯胺类,聚吡啶类,聚吡啶乙烯撑类,聚吡咯类材料。另外,作为高分子材料,可列举形成上述高分子材料(聚合物)的单体或是低聚物的聚合物或共聚物、单体或低聚物的衍生物的聚合物或共聚物、或者具有 唑(呋唑,三唑,二唑)或三苯胺骨架的单体进行聚合的聚合物或共聚物。另外,作为这些聚合体的单体,包含通过加热、加压、施加 UV、电子线等来形成上述化合物的单体和前驱聚合体。另外,也可导入键合这些单体之间的非共役类单元。

作为这种高分子材料的具体实例,例如(聚芴,聚乙炔基呋唑,聚十二烷基噻吩,聚乙炔基噻吩,聚苯乙烯磺酸分散体改性物,聚 9,9-二烷基芴,聚噻吩基-9,9-二烷基噻吩,聚 2,5-二烷基对苯撑噻吩(二烷基:  $R=C_1\sim C_{20}$ ),聚对苯撑乙烯撑,聚 2-甲氧基-5-(2'-乙基-己氧基)-对苯撑乙烯撑,聚 2-甲氧基-5-(2'-乙基-戊氧基)-对苯撑乙烯撑,聚 2,5-二甲基-对苯撑乙烯撑,聚 2,5-噻吩基乙烯撑,聚 2,5-二甲基对苯撑乙烯撑,聚 1,4-对苯撑氰基乙烯撑等。

另外,不限于高分子类材料,也可蒸镀低分子材料来成膜。另外,也可按照低分子材料的性质,以将低分子材料溶解在溶媒中的状态下涂布使用。并且,也可使低分子材料作为掺杂物分散到高分子聚合体中,

作为聚合体分散低分子材料时的聚合体,可对应于状况来使用包含公知的能用聚合体的各种聚合体。

这里,EL层115是通过湿式成膜法形成的层,是按作为导电性高分子的PEDOT(聚噻吩)和作为掺杂物的PSS(聚苯乙烯磺酸)构成的空穴传输层115a、聚芴类发光材料构成的发光层115b的顺序层叠的二层结构。另外,在EL层115通过湿式成膜法来形成的情况下,期望在像素电极116上形成溶于液体、具有液体以40度以下的接触角浸湿的性质(下面称为亲液性。)的亲液性膜的状态下,在该亲液性膜上涂布含有有机化合物的液体。

光学干涉层119的透明层119b的光学膜厚(层的厚度 $d \times$ 折射率 $n$ )是EL层115发出的光的主波长(峰值波长)的 $\frac{2}{1}$ 的整数倍。从而,光学干涉层119构成谐振结构。即,若EL层115发出的光、尤其是主波长附近的波长频域的光进入光学干涉层119内,则其中主波长的光在反射层119a与半反射层119c之间反复反射并谐振,从光学干涉层119射向外部的光的强度变强。另一方面,在进入光学干涉层119内的外光中被谐振的主波长以外的光即使在反射层119a与半反射层119c之间反射时干涉,也由于相位与透明层119b的光学膜厚形成的光路长度不一致进而被衰减,所以基本上不会射到光学干涉层119以外。因此,因为光学干涉层119放大EL层115发出的光后,使较宽波长频域的光作为较窄波长频域的光射出,所以可提高各色的色纯度。此外,因为可抑制外来光的内部反射引起的闪耀,所以可进行暗显示或黑显示,提高对比率。另外,期望透明层119b的光学膜厚对应于各像素的发光色的波长频域不同而不同,若各像素的发光色分别为R(红)、波长比红短的G(绿)、波长比绿短的B(蓝),则设定为像素R的透明层119b的光学膜厚 $>$ 像素G的透明层119b的光学膜厚 $>$ 像素B的透明层119b的光学膜厚。

在各EL层115周围的光学干涉层119上,形成不沾液体、具有液体以50度以上的接触角浸湿的性质(下面称为疏液性。)的疏液性膜114(例如氟类树脂膜、反应性硅膜)。在平面视图中,通过在EL层115

间将疏液性膜 114 形成网格状, 将由疏液性膜 114 围绕的多个围绕区域排列成矩阵状, 在围绕区域内形成 EL 层 115。如图 10 所示, 疏液性膜 114 的一部分既可重叠也可不重叠在象素电极 116 的外缘的一部分上。因为 EL 层 115 非常薄地成膜, 所以在通过湿式成膜法来形成 EL 层 115 的情况下, 若相邻的象素中单方向流过含有有机化合物的液体, 则可能形成 EL 层 115 的厚度薄的象素, 虽然有可能在象素电极 116 与相对透明电极 113 中短路, 但由于疏液性膜 114 间隔在相邻的象素电极 116 之间, 所以可防止流入相邻的象素中, 并且, 在相邻的象素是以各不相同的颜色发光的彼此不同的材料的情况下, 通过混合相邻象素的含有有机化合物的液体, 可防止各象素中发光色的纯度降低。另外, 疏液性膜 114 也可构成为在每个象素中使用未示出疏液性的树脂等材料层来作为贮藏含有有机化合物的液体的水堤, 在该材料层露出的表面上覆盖示出疏液性的层。另外, 在通过气相生长法来形成 EL 层 115 的情况下, 也可不设置疏液性膜 114。

相对透明电极 113 形成为所有象素  $P_{1,1}$ - $P_{m,n}$  的有机 EL 元件  $E_{1,1}$ - $E_{m,n}$  之一的共同电极, 在平面视图中形成于显示部 107 的大致整个区域中, 是从 EL 层 115 侧按电子注入层 113a、透明导电层 113b 的顺序层叠的层叠结构。电子注入层 113a 以透过光的程度非常薄地形成, 由功函数较低的材料(例如镁、钙、锂、钡或稀土类构成的单体金属或包含至少一种这些单体的合金)构成, 其厚度比可视光波长区域薄, 为 10-200nm。透明导电层 113b 对可视光具有透过性, 同时, 具有导电性, 例如由氧化铟、氧化锌、氧化锡或包含其中至少一个的混合物(例如氧化铟锡(ITO)、氧化铟锌、镉锡氧化物(CTO))形成。这种材料的电阻率为  $100 \times 10^{-6} \Omega \text{cm}$ - $1000 \times 10^{-6} \Omega \text{cm}$  左右。另外, 为了提高相对透明电极 113 的光的透过率, 期望将透明导电层 113b 形成得薄, 其膜厚为 50-1000nm。这样, 相对透明电极 113 透过 EL 层 115 的发光波长频域的至少一部分, 显示装置 101 是从相对透明电极 113 侧射出 EL 层 115 的光的所谓顶部发光结构。相对透明电极 113 可以是分割成 2 个以上的多个的电极, 或

是共同连接于在列方向上邻接的像素上的带状的多个电极，或是共同连接于在行方向上邻接的像素上的带状的多个电极。

在相对透明电极 113 上，跨跃显示部 107 整个区域覆盖密封膜 143。该密封膜 143 具有透光的性质，由透明树脂(例如甲基丙烯酸合成树脂、丙烯树脂、环氧树脂)构成。另外，必要时用玻璃基板来密闭密封膜 143 的上方。

这里，平面视图中不使像素电极 116 重叠在选择扫描线  $X_1$ - $X_m$ 、电流线  $Y_1$ - $Y_n$ (电流线  $Y_{11}$ 、 $Y_{12}$ 、 $\dots$ 、 $Y_{1n}$ 、 $Y_{21}$ 、 $Y_{22}$ 、 $\dots$ 、 $Y_{2n}$ 、 $Y_{T1}$ 、 $Y_{T2}$ 、 $\dots$ 、 $Y_{Tn}$ )和电压电源扫描线  $Z_1$ - $Z_m$ 上是为了通过像素电极 116 与这些布线间的寄生电容来抑制流过这些布线的电流延迟，但若绝缘平坦化膜 118 的膜厚到足以充分缓和寄生电容的程度，则也可使像素电极 116 与这些布线重叠，与此同时，因为像素电极 116 上的 EL 层 115 还扩展，所以可增大显示面积或提高显示部 107 中的显示面积比率。

下面，说明显示装置 101 的制造方法。

控制显示部 107 的控制电路的制造工序

在平板状的基板 112 上，成膜布线  $L_{X1}$ 、 $L_{X2}$ 、 $\dots$ 、 $L_{Xm}$ 、布线  $L_{Y11}$ 、 $L_{Y12}$ 、 $\dots$ 、 $L_{Y1n}$ 、布线  $L_{Y21}$ 、 $L_{Y22}$ 、 $\dots$ 、 $L_{Y2n}$ 、 $\dots$ 、布线  $L_{YT1}$ 、 $L_{YT2}$ 、 $\dots$ 、 $L_{YTn}$ 、布线  $L_{Z1}$ 、 $L_{Z2}$ 、 $\dots$ 、 $L_{Zm}$ ，同时，成膜布线群 151a、151b、 $\dots$ 、151c、布线群 152a、152b、 $\dots$ 、152c、布线群 153a、153b、 $\dots$ 、153c。这也可通过布图同一导电膜来统一形成。

接着，使控制器 106 连接于布线群 151a、151b、 $\dots$ 、151c、布线群 152a、152b、 $\dots$ 、152c、布线群 153a、153b、 $\dots$ 、153c 的各端子上。

之后，使第一选择扫描驱动器 103a、第二选择扫描驱动器 103b、 $\dots$ 、第 S 选择扫描驱动器 103c 与布线  $L_{X1}$ 、 $L_{X2}$ 、 $\dots$ 、 $L_{Xm}$ 、布线群 151a、布线群 151b、 $\dots$ 、151c 连接。

另外，使第一电压电源驱动器 104a、电压电源驱动器 104b、 $\dots$ 、第 S 电压电源驱动器 104c 与布线  $L_{Z1}$ 、 $L_{Z2}$ 、 $\dots$ 、 $L_{Zm}$ 、布线群 153a、布线群 153b、 $\dots$ 、153c 连接。

并且,使第一数据驱动器 105a、第二数据驱动器 105b、…、第 T 数据驱动器 105c 与布线  $L_{V11}$ 、 $L_{V12}$ 、…、 $L_{V1n}$ 、布线  $L_{V21}$ 、 $L_{V22}$ 、…、 $L_{V2n}$ 、布线  $L_{V71}$ 、 $L_{V72}$ 、…、 $L_{V7n}$  和布线群 153a、布线群 153b、…、153c 连接。

通过向使第一选择扫描驱动器 103a、第二选择扫描驱动器 103b、…、第 S 选择扫描驱动器 103c、第一电压电源驱动器 104a、电压电源驱动器 104b、…、第 S 电压电源驱动器 104c、第一数据驱动器 105a、第二数据驱动器 105b、…、第 T 数据驱动器 105c 的多个连接端子间填充填充材料 133,使这些驱动器固定在基板 112 上。

之后,在基板 112 的整个区域中成膜兼作平坦化膜的夹层绝缘膜 134,并在该夹层绝缘膜 134 中、对应于布线  $L_{X1}$ 、 $L_{X2}$ 、…、 $L_{Xm}$ 、布线  $L_{V11}$ 、 $L_{V12}$ 、…、 $L_{V1n}$ 、布线  $L_{V21}$ 、 $L_{V22}$ 、…、 $L_{V2n}$ 、布线  $L_{V71}$ 、 $L_{V72}$ 、…、 $L_{V7n}$ 、布线  $L_{Z1}$ 、 $L_{Z2}$ 、…、 $L_{Zn}$  的各端子部  $Tr_1$  的部位分别形成接触孔。

#### 显示部 107 的制造工序

在夹层绝缘膜 134 上对各像素形成第 1 晶体管 108、第 2 晶体管 109、第 3 晶体管 110,同时,形成选择扫描线  $X_1$ 、 $X_2$ 、…、 $X_m$ 、电流线  $Y_{11}$ 、 $Y_{21}$ 、…、 $Y_{T1}$ 、 $Y_{12}$ 、 $Y_{22}$ 、…、 $Y_{T2}$ 、…、 $Y_{1n}$ 、 $Y_{2n}$ 、…、 $Y_{Tn}$  和电压电源扫描线  $Z_1$ 、 $Z_2$ 、…、 $Z_m$ 。

此时,选择扫描线  $X_1$ 、 $X_2$ 、…、 $X_m$  的各端子部  $Tr_2$  经设置在夹层绝缘膜 134 中的接触孔分别连接于布线  $L_{X1}$ 、 $L_{X2}$ 、…、 $L_{Xm}$  的各端子部  $Tr_1$  上,电流线  $Y_{11}$ 、 $Y_{12}$ 、…、 $Y_{1n}$  的各端子部  $Tr_2$  经设置在夹层绝缘膜 134 中的接触孔分别连接于布线  $L_{V11}$ 、 $L_{V12}$ 、…、 $L_{V1n}$  的各端子部  $Tr_1$  上,电流线  $Y_{21}$ 、 $Y_{22}$ 、…、 $Y_{2n}$  的各端子部  $Tr_2$  经设置在夹层绝缘膜 134 中的接触孔分别连接于布线  $L_{V21}$ 、 $L_{V22}$ 、…、 $L_{V2n}$  的各端子部  $Tr_1$  上,电流线  $Y_{T1}$ 、 $Y_{T2}$ 、…、 $Y_{Tn}$  的各端子部  $Tr_2$  经设置在夹层绝缘膜 134 中的接触孔分别连接于布线  $L_{V71}$ 、 $L_{V72}$ 、…、 $L_{V7n}$  的各端子部  $Tr_1$  上,电压电源扫描线  $Z_1$ 、 $Z_2$ 、…、 $Z_m$  经设置在夹层绝缘膜 134 中的接触孔分别连接于布线  $L_{Z1}$ 、 $L_{Z2}$ 、…、 $L_{Zn}$  的各端子部  $Tr_1$  上。

接着,在这些晶体管 108-110 和布线  $X_1$ - $X_m$ 、 $Y_1$ - $Y_n$ 、 $Z_1$ - $Z_m$  上选择地覆

盖由氮化硅或氧化硅构成的保护绝缘膜 129，并从其上开始，在显示部 107 的整个区域中堆积由聚酰亚胺等树脂构成的绝缘平坦化膜 118，之后，依次成膜反射层 119a、透明层 119b、半反射层 119c，形成光学干涉层 119。

之后，通过光刻，在光学干涉层 119、绝缘平坦化膜 118 和保护绝缘膜 129 中形成通到各像素的第 3 晶体管 110 的源极电极层 128 的多个接触孔 149。绝缘平坦化膜 118 的开口部 118a 构成接触孔 149 的一部分。另外，在绝缘平坦化膜 118 的高度比像素电极 116 的厚度厚的情况下，最好在成膜像素电极 116 之前，在开口部 118a 内埋入导电性材料。

之后，通过气相生长法在显示部 107 的一个面中形成光透过性的导电性膜(例如 ITO 膜)，通过光刻胶法在该导电性膜上形成矩阵状的抗蚀剂，在利用抗蚀剂形成掩膜的状态下，通过蚀刻法来加工导电性膜的形状。之后，去除抗蚀剂。通过以上工序，残留的导电性膜构成通过接触孔 149 电连接于第 3 晶体管 110 的源极电极层 128 上的像素电极 116，可将多个像素电极 116 布图成矩阵状。多个像素电极 116 在每个像素中被配置在包围于第 1 晶体管 108、第 2 晶体管 109 和第 3 晶体管 110 中的显示区域中，同时，彼此电分离，周缘部 116a 沿第 1 晶体管 108、第 2 晶体管 109 和第 3 晶体管 110 形成。另外，在平面视图中，将像素电极 116 重叠在光学干涉层 119 上，但在光透过性的导电性膜的腐蚀剂侵蚀光学干涉层 119 的情况下，也可使耐蚀刻性好的绝缘层夹在光学干涉层 119 与像素电极 116 之间。

另外，在显示部 107 上形成网格状的形成了使像素电极 116 的中央部露出的开口部 114a 的疏液性膜 114。此时，定义疏液性膜 114 的开口部 114a 的周缘覆盖像素电极 116 的周缘部 116a。疏液性膜 114 的形状也可通过光刻和蚀刻来形成。疏液性膜 114 也可以是具有 Si-N-Si 键、在 N 或/和 Si 中包含氟元素的功能团键合后的具有含氟元素的功能团的硅氮烷化合物等氟元素树脂膜或反应性硅膜。

另外，也可在显示部 107 的整个面中覆盖疏液性膜 114，在像素电

极 116 上面的疏液性膜 114 上重叠光触媒, 该光触媒若感光规定波长频域的光, 则产生促进使疏液性消失的化学反应的活性种, 通过从其上入射规定波长频域的光, 将应成膜 EL 层 115 的像素电极 116 上的疏液性膜 114 变为亲液性, 如后所述, 从其上开始成膜 EL 层 115。具体而言, 在显示部 107 的整体中薄薄地成膜含有硅氮烷化合物的液体, 硅氮烷化合物构成聚合物, 干燥后, 使氧化钛等光触媒配置在像素电极 116 上, 选择地向光触媒照射紫外线, 使氟元素或含氟元素的功能团脱离像素电极 116 上的硅氮烷聚合物, 消失疏液性膜 114 的疏液性, 不向位于像素电极 116、116 之间的疏液性膜 114 照射紫外线, 以维持疏液性。此时, 消失疏液性的疏液性膜 114 是绝缘膜, 但因为极薄地成膜, 所以即使形成于像素电极 116 上, 也不会明显妨碍空穴或电子等载流子的注入。另外, 也可以是疏液性膜 114 通过聚酰亚胺来形成以开口部 114a 为侧壁的基体, 并在该基体的表面薄薄地覆盖例如氟元素等疏液性材料。

接着, 在通过疏液性膜 114 的开口部 114a 露出的像素电极 116 上成膜 EL 层 115。EL 层 115 的布图也可使用喷出包含 EL 层 115 的构成材料的液体的液滴喷出喷嘴(喷墨喷嘴)来选择地堆积。即, 使喷嘴面对放置在台上的基板 112, 使喷嘴相对基板 112 平行移动, 同时, 在喷嘴位于围绕区域上时, 从喷嘴中喷出含有有机化合物的液体。从而, 可形成 EL 层 115, 以便在平面视图中, 将 EL 层 115 重叠在像素电极 116 上。

这里, 在 EL 层 115 由空穴传输层 115a 与发光层 115b 构成的情况下, 首先空穴传输层用喷嘴向包围在疏液性膜 114 的各开口部 114a 中的区域喷出包含空穴传输层 115a 的构成材料的液体, 作为液滴, 该液体干燥后, 形成空穴传输层 115a, 之后, 狭义的发光层用喷嘴向包围在疏液性膜 114 的各开口部 141a 中的区域喷出包含发光层 115b 的构成材料的液体, 作为液滴, 该液体干燥后, 形成发光层 115b。即使空穴传输层 115a 或发光层 115b 含有的液滴多少滴落在疏液性膜 114 的边缘, 也通过疏液性膜 114 排斥液滴, 容纳在周围由疏液性膜 114 包围的开口部(像素电极 116)中。只要可通过疏液性膜 114 充分排斥液滴, 则也可通

过印刷来成膜 EL 层 115。此时，即使印刷技术没有光刻那么高的精度，也由于在疏液性膜 114 相邻的像素之间隔开包含 EL 层 115 的构成材料的液体，所以可形成精细间距 (fine pitch) 的像素。

另外，露出像素电极 116 地对基板 112 施加网格状的金属掩膜，并在该状态下执行气相生长法，从而将 EL 层 115 成膜成矩阵状。另外，各像素的空穴传输层 115a 无论发光层 115b 的发光色如何都为相同材料的情况下，将显示部 107 整体浸入包含空穴传输层 115a 的构成材料的液体中，通过布图的疏液性膜 114 来选择地形成于像素电极 116 上，或不设置疏液性膜 114，而将显示部 107 整体浸入包含空穴传输层 115a 的构成材料的液体中，将空穴传输层 115a 形成跨跃各像素并连续的层。

接着，在氩等惰性气体气氛或 1Torr 以下的减压气氛下，通过溅射法或蒸镀法，在显示部 107 的整体上覆盖 10-200nm 厚度的由镁、钙、锂、钡或稀土类构成的单体金属或包含至少一种以上这些单体的合金，形成电子注入层 113a。接着，通过 CVD 等蒸镀法溅射法，在显示部 107 的整体上覆盖 50-200nm 厚度的从氧化铟锡 (ITO)、氧化铟锌、镉锡氧化物 (CTO) 中选择材料，在电子注入层 113a 上成膜透明导电层 113b。

之后，在显示部 107 中成膜在多个树脂薄膜间夹入金属薄膜、无机化合物层的透明密封膜 143。此时，除选择扫描线  $X_1-X_m$ 、电流线  $Y_1-Y_n$  和电压电源扫描线  $Z_1-Z_m$  的各端子、和有机 EL 元件  $E_{1,1}-E_{m,n}$  的相对透明电极 113 的端子从显示部 107 延伸到该区域之外，最好尽可能覆盖显示部 107 内的构成部件。另外，为了平滑密封膜 143 的表面，使 EL 层 115 的光高效射出，最好对密封膜 143 的表面进行化学研磨、机械研磨或机械化学研磨。另外，在密封膜 143 的上方配置面对基板 112 的相对基板，使显示部 107 配置在这些基板内。

在如下制造的显示装置 101 中，选择扫描驱动器 103、电压电源驱动器 104、数据驱动器 105、控制器 106 经选择扫描线  $X_1-X_m$ 、电流线  $Y_1-Y_n$  和电压电源扫描线  $Z_1-Z_m$  来控制各像素  $P_{1,1}-P_{m,n}$  的像素驱动电路  $D_{1,1}-D_{m,n}$ ，

有机 EL 元件  $E_{1,1}$ - $E_{m,n}$  适当发光, 从相对透明电极 113 侧向外部射出光。因此, 相对透明电极 113 侧构成显示面, 面向相对透明电极 113 侧的用户可看见显示内容。

本发明不限于上述实施方式、上述变形例, 在不脱离本发明的精神的范围内可进行各种改良和设计变更。

在上述说明中, 作为多个像素电极 116 的二维排列的一例, 排列成矩阵状, 但也可将多个像素电极 116 排列成描绘分别以相邻的 RGB 像素为顶点的三角形的  $\Delta$  排列, 或将像素形状设为六边形, 排列成蜂窝状。另外, 沿列方向排列由同色发光的多个像素构成的像素群, 这种像素群也可在行方向上与由不同色发光的多个像素构成的像素群邻接。

下面, 详细说明像素驱动电路  $D_{i,j}$  的电路结构。

这里, 为了方便, 将电流线  $Y_{11}$ 、 $Y_{21}$ 、 $\dots$ 、 $Y_{11}$ 、 $Y_{12}$ 、 $Y_{22}$ 、 $\dots$ 、 $Y_{12}$ 、 $\dots$ 、 $Y_{1n}$ 、 $Y_{2n}$ 、 $\dots$ 、 $Y_{1n}$  表现为电流线  $Y_1$ - $Y_n$  来进行说明。

在非选择期间中施加于电压电源扫描线  $Z_i$  的电压  $V_{\text{NSE}}$  为基准电位  $V_{\text{ss}}$  以上的电压, 选择期间中施加于电压电源扫描线  $Z_i$  的电压  $V_{\text{SE}}$  小于先于基准电位  $V_{\text{ss}}$ 。例如, 基准电位  $V_{\text{ss}}$  是接地电位。

如图 6 所示, 选择扫描驱动器 103 连接于显示部 107 的选择扫描线  $X_1$ - $X_m$  上。选择扫描驱动器 103 是所谓的移位寄存器。选择扫描驱动器 103 通过对应于从控制器 106 输出的控制信号群  $\Phi_s$ , 按从选择扫描线  $X_1$  至选择扫描线  $X_m$  的顺序(选择扫描线  $X_m$  的下面是选择扫描线  $X_1$ ) 依次输出扫描信号, 从而依次选择连接于各选择扫描线  $X_1$ - $X_m$  上的第 1 晶体管 108、第 2 晶体管 109。具体而言, 选择扫描驱动器 103 在第 1 晶体管 108、第 2 晶体管 109 是 n 沟道的情况下, 选择地向选择扫描线  $X_1$ - $X_m$  施加高电平的导通电压  $V_{\text{ON}}$ (足比基准电位  $V_{\text{ss}}$  高)、或低电平的截止电压  $V_{\text{OFF}}$ (与基准电位  $V_{\text{ss}}$  相等的电位或比基准电位  $V_{\text{ss}}$  低。)之一的选择扫描信号。即, 在选择选择扫描线  $X_1$ - $X_m$  中的任一选择扫描线  $X_i$  的选择期间, 选择扫描驱动器 103 向选择扫描线  $X_i$  输出导通电压  $V_{\text{ON}}$  的脉冲, 从而, 连接于选择扫描线  $X_i$  上的第 2 晶体管 109、第 3 晶体管 110(为从像素驱

动电路  $D_{i,1}$  至象素驱动电路  $D_{i,n}$  的全部第2晶体管109、第3晶体管110。)变为导通状态,另一方面,在选择期间以外的非选择期间中,通过向选择扫描线  $X_i$  施加截止电压  $V_{OFF}$ ,第2晶体管109、第3晶体管110变为截止状态。期望选择扫描线  $X_1$ - $X_m$  各自的选择期间不重合,但在连接于同一列的电流线  $Y_j$  上的多个象素  $P$  以相同灰度发光的情况下,设定成同步选择扫描线  $X_1$ - $X_m$  的选择期间,且设定成同步电压电源扫描线  $Z_1$ - $Z_m$  的选择期间。

电压电源驱动器104连接于显示部107的电压电源扫描线  $Z_1$ - $Z_m$  上。电压电源驱动器104是所谓的移位寄存器。即,电压电源驱动器104依照从控制器106输出的控制信号群  $\Phi_e$ ,按从电压电源扫描线  $Z_1$  至电压电源扫描线  $Z_m$  的顺序(电压电源扫描线  $Z_m$  的下面是电压电源扫描线  $Z_1$ )依次输出脉冲信号。具体而言,电压电源驱动器104以规定周期向各电压电源扫描线  $Z_1$ - $Z_m$  施加与基准电位  $V_{ss}$  相等的电位或比基准电位  $V_{ss}$  低的选择电压(在基准电位为接地电位的情况下,例如为0[V])。即,在选择选择扫描线  $X_1$ - $X_m$  中的任一选择扫描线  $X_i$  的选择期间,电压电源驱动器104向电压电源扫描线  $Z_i$  施加低电平的选择电压。另一方面,在非选择期间中,电压电源驱动器104向电压电源扫描线  $Z_i$  施加比基准电位  $V_{ss}$  高的高电平的非选择电压  $V_{NSE}$ 。只要该非选择电压  $V_{NSE}$  比基准电位  $V_{ss}$  高,则也可以是负电压,但第3晶体管110的源极-漏极间电压  $V_{DS}$  为了达到饱和区域而变为充分大的值。后面详细描述饱和电压。

控制器106根据输入的图像数据,分别向选择驱动器103、电压电源驱动器104和数据驱动器105输出的控制信号群  $\phi_s$ 、控制信号群  $\phi_e$ 、控制信号群  $\phi_d$ 。

数据驱动器105是接受来自控制器106的控制信号群,从各电流线  $Y_1$ - $Y_n$  引入流向数据驱动器105的存储电流的电流 sink 型驱动器。即,数据驱动器105具有电流 sink 电路,如图13的箭头 a 所示,在各电流线  $Y_1$ - $Y_n$  中产生存储电流。在非选择期间中,有机 EL 元件  $E_{i,1}$ - $E_{i,n}$  发光时流过的显示电流的电流值等于存储电流的电流值。数据驱动器105在选

择期间中，使大小依照该存储电流的电流值的电荷积累在各电容器 117 中，作为电流数据。

这里，说明数据驱动器 105 基于在各电流线  $Y_1$ - $Y_n$  中流过规定电流值的存储的各像素  $P_{1,1}$ - $P_{n,n}$  的动作原理。

图 15 是表示作为 n 沟道型 MOSFET 的第 3 晶体管 110 的电流-电压特性的图。图 15 中，横轴是漏极-源极间的电压值，纵轴是漏极-源极间的电流值。在 FET 中，在图中的不饱和区域中，即在源极-漏极间电压  $V_{DS}$  小于依照栅极-源极间电压值  $V_{GS}$  的漏极饱和阈值电压  $V_{TH}$  的区域中，若栅极-源极间电压值  $V_{GS}$  恒定，则随着源极-漏极间电压  $V_{DS}$  变大，源极-漏极间电流值  $I_{DS}$  变大。另外，在图中的饱和区域中，即在源极-漏极间电压  $V_{DS}$  大于等于依照栅极-源极间电压值  $V_{GS}$  的漏极饱和阈值电压  $V_{TH}$  的区域中，若栅极-源极间电压值  $V_{GS}$  恒定，则源极-漏极间电流值  $I_{DS}$  大致恒定。

饱和区域下的源极-漏极间电流值  $I_{DS}$  由下式(1)表示。

式 1

$$I_{DS} = \frac{\mu C_0 Z}{2L} (V_{GS} - V_{TH})^2 \dots (1)$$

在上述式(1)中， $\mu$  是载流子(电子)的移动率， $C_0$  是将 MOS 结构的栅极绝缘膜作为电介质的电容， $Z$  是沟道宽度， $L$  是沟道长度。

另外，在图 15 中，栅极-源极间电压值  $V_{GS0}$ - $V_{GSMAX}$  满足关系  $V_{GS0}=0 < V_{GS1} < V_{GS2} < V_{GS3} < V_{GS4} < V_{GSMAX}$ 。即，在漏极-源极间电压  $V_{DS}$  恒定的情况下，随着栅极-源极间电压值  $V_{GS}$  变大，无论是不饱和区域还是饱和区域，源极-漏极间电流值  $I_{DS}$  都变大。另外，随着栅极-源极间电压值  $V_{GS}$  变大，漏极饱和阈值电压  $V_{TH}$  变大。

从上述可知，在不饱和区域中，若漏极-源极间电压  $V_{DS}$  稍稍变化，则源极-漏极间电流值  $I_{DS}$  变化，在饱和区域中，若栅极-源极间电压值  $V_{GS}$  恒定，则源极-漏极间电流值  $I_{DS}$  唯一确定。这里，将第 3 晶体管 110

为栅极-源极间电压电平  $V_{GS\text{MAX}}$  时的漏极-源极间电流值  $I_{DS}$  设定成以最大亮度发光的有机 EL 元件  $E_{i,j}$  的像素电极 116 与相对透明电极 113 之间流过的电流水平。

下面,用图 16 的时间图来说明上述结构的像素驱动电路  $D_{i,j}$  的动作、像素驱动电路  $D_{i,j}$  的驱动方法和显示装置 101 的动作。图 16 中,  $T_{SE}$  的期间是选择期间,  $T_{NSE}$  的期间是非选择期间,  $T_{SC}$  的期间是一个扫描期间。

另外,有  $T_{SC}=T_{SE}+T_{NSE}$ 。

按照从控制器 106 输出的控制信号群  $\phi_s$ , 选择扫描驱动器 103 从第 1 行的选择扫描线  $X_1$  向第  $m$  行的选择扫描线  $X_m$  依次输出高电平(导通电位)的脉冲。另外,按照从控制器 106 输出的控制信号群  $\phi_e$ , 电压电源驱动器 104 从第 1 行的电压电源扫描线  $Z_1$  向第  $m$  行的电压电源扫描线  $Z_m$  依次输出低电平的脉冲。

这里,如图 16 所示,在各行中,输出选择扫描线  $X_i$  的高电平电压的定时基本上与输出电压电源扫描线  $Z_i$  的低电平脉冲的定时一致,选择扫描线  $X_i$  的高电平电压与电压电源扫描线  $Z_i$  的低电平电压的时间长度基本相同。输出高电平的脉冲和低电平的脉冲的期间是该行的选择期间  $T_{SE}$ 。另外,在各行的选择期间  $T_{SE}$  中,数据驱动器 105 按照从控制器 106 输出的控制信号群  $\phi_d$ , 在所有列的电流线  $Y_1$ - $Y_n$  中产生存储电流(即流向数据驱动器 105 的电流)。这里,数据驱动器 105 以依照控制器 106 接受的图像数据的电流值,在各列的电流线  $Y_j$  中流过存储电流。

详细说明像素  $P_{i,j}$  的电流的流动和电压的施加。

在第  $i$  行的选择期间  $T_{SE}$  的开始时刻  $t_1$ , 从选择扫描驱动器 103 向第  $i$  行的选择扫描线  $X_i$  输出导通电位(高电平)的电压,在时刻  $t_1$ -时刻  $t_2$  的选择期间  $T_{SE}$  之间,向选择扫描线  $X_i$  施加第 1 晶体管 108 和第 2 晶体管变为导通状态的电平的扫描信号电压  $V_{\alpha}$ 。另外,在第  $i$  行的选择期间  $T_{SE}$  之间,向电压电源扫描线  $Z_i$  施加与基准电位  $V_{ss}$  相等的电位或比基准电位  $V_{ss}$  低的选择电压  $V_{SE}$ 。另外,在选择期间  $T_{SE}$  中,数据驱动器 105 根据控制器 106 接受的图像数据,流过规定电流值的存储电流。

因此,在选择期间  $T_{se}$  中,第 1 晶体管 108 导通,从漏极向源极流过电流,向第 3 晶体管 110 的栅极和电容器 117 的一端施加电压,第 3 晶体管 110 导通。另外,在选择期间  $T_{se}$  中,第 2 晶体管 109 导通,数据驱动器 105 在电流线  $Y_1$ 、 $Y_2$ 、 $\dots$ 、 $Y_j$ 、 $Y_{j+1}$ 、 $\dots$ 、 $Y_n$  中流过依照图像数据的存储电流。此时,数据驱动器 105 为了在电流线  $Y_1$ 、 $Y_2$ 、 $\dots$ 、 $Y_j$ 、 $Y_{j+1}$ 、 $\dots$ 、 $Y_n$  中流过存储电流,将电流线  $Y_1$ 、 $Y_2$ 、 $\dots$ 、 $Y_j$ 、 $Y_{j+1}$ 、 $\dots$ 、 $Y_n$  变为选择电压  $V_{se}$  以下,且变为基准电压  $V_{ss}$  以下,将第 3 晶体管 110 的源极 110S 的电位设得比漏极的电位低。

并且,因为在第 3 晶体管 110 的栅极-源极间产生电位差,所以如图 13 所示,在电流线  $Y_1$ 、 $Y_2$ 、 $\dots$ 、 $Y_j$ 、 $Y_{j+1}$ 、 $\dots$ 、 $Y_n$  中,沿箭头  $\alpha$  所示方向分别流过由数据驱动器 105 指定的电流值(即依照图像数据的电流值)的存储电流  $I_1$ 、 $I_2$ 、 $\dots$ 、 $I_j$ 、 $I_{j+1}$ 、 $\dots$ 、 $I_n$ 。另外,在选择期间  $T_{se}$  中,因为电压电源扫描线  $Z_i$  的选择电压  $V_{se}$  为基准电压  $V_{ss}$  以下,所以有机 EL 元件  $E_{i,j}$  的阳极电位比阴极电位低,向有机 EL 元件  $E_{i,j}$  施加逆偏压。因此,在有机 EL 元件  $E_{i,j}$  中不流过来自电压电源扫描线  $Z_i$  的电流。

此时,像素  $P_{i,1}$ -像素  $P_{i,n}$  的各电容器 117 的另一端(连接于第 3 晶体管 110 的源极电极 110S 上。)变为依照由数据驱动器 105 控制(指定)的电流值的电位,并且,变为比第 3 晶体管 110 的栅极电位低的电位。即,向各像素  $P_{i,1}$ -像素  $P_{i,n}$  的各电容器 117 充电产生在各像素  $P_{i,1}$ -像素  $P_{i,n}$  的第 3 晶体管 110 中分别流过电流  $I_1$ - $I_n$  的各第 3 晶体管 110 的栅极-源极间电位差的电荷。

这里,从第 3 晶体管 110 到电流线  $Y_i$  的布线等任意点上的电位随着第 2 晶体管 109-第 3 晶体管 110 随时间变化的内部阻抗等不同而不同。但是,因为通过数据驱动器 105 的电流控制流过的电流表示规定的电流值,所以通过高阻抗化第 2 晶体管 109-第 3 晶体管 110 的阻抗,即使第 3 晶体管 110 的栅极-源极间的电位变化,在箭头  $\alpha$  所示方向上流过的电流的规定电流值不会变化。

在选择期间  $T_{se}$  的终止时刻  $t_2$ ,从选择扫描驱动器 103 输出到选择

扫描线  $X_i$  的高电平脉冲终止, 从电压电源驱动器 104 输出到电压电源扫描线  $Z_i$  的低电平脉冲终止。即, 在从该终止时刻  $t_2$  到下一选择期间  $T_{SE}$  的开始时刻  $t_1$  的非选择期间  $T_{NSE}$  中, 向选择扫描线  $X_i$  中第 1 晶体管 108 的栅极和第 2 晶体管 109 的栅极施加截止电平(低电位)的扫描信号电压  $V_{OFF}$ , 同时, 向电压电源扫描线  $Z_i$  施加比基准电位  $V_{SS}$  高得多的非选择电压  $V_{NSE}$ 。因此, 如图 14 所示, 在非选择期间  $T_{NSE}$  中, 第 2 晶体管 109 变为截止状态, 在电流线  $Y_1$ - $Y_n$  中不流过电流。并且, 在非选择期间  $T_{NSE}$  中, 第 1 晶体管 108 变为截止状态。

因为有机 EL 元件  $E_{i,j}$  会长时间缓慢高阻抗化, 不能避免随时间而恶化, 所以有机 EL 元件  $E_{i,j}$  的分压会缓慢变高, 在施加恒定电压的情况下, 施加于串联连接于有机 EL 元件  $E_{i,j}$  上的晶体管的电压有可能会在晶体管中相对变低。这里, 若将发光寿命期间中以最大亮度发光有机 EL 元件  $E_{i,j}$  所需的有机 EL 元件  $E_{i,j}$  的最大内部电压设为  $V_E$ , 则在选择期间  $T_{SE}$  后的非选择期间  $T_{NSE}$  之间, 如图 15 所示, 即使第 3 晶体管 110 的栅极-源极间电压  $V_{GS}$  为  $V_{GSMAX}$ , 但为了使第 3 晶体管 110 的源极-漏极间维持饱和区域, 即为了不依赖于第 3 晶体管 110 的源极-漏极间电压  $V_{DS}$  而仅通过第 3 晶体管 110 的栅极-源极间电压  $V_{GS}$  来控制第 3 晶体管 110 的源极-漏极电流  $I_{DS}$ , 需满足下述所示条件式(2)。

$$V_{NSE} - V_E - V_{SS} \cong V_{THMAX} \quad (2)$$

$V_{THMAX}$  是  $V_{GSMAX}$  时的第 3 晶体管 110 的源极-漏极间的饱和阈值电压, 考虑到伴随第 3 晶体管 110 随时间的恶化、该饱和阈值的位移和显示部 107 的多个第 3 晶体管 110 彼此的特性差异, 当向第 3 晶体管 110 的栅极提供  $V_{GSMAX}$  时, 第 3 晶体管 110 被设定成在正常驱动的范围预想为最高的电压。

电容器 117 在其一端和另一端连续保持在选择期间  $T_{SE}$  充电的电荷, 第 3 晶体管 110 连续维持导通状态。即, 在非选择期间  $T_{NSE}$  与该非选择期间  $T_{NSE}$  之前的选择期间  $T_{SE}$  中, 第 3 晶体管 110 的栅极-源极间电压值  $V_{GS}$  相等。因此, 第 3 晶体管 110 即使在非选择期间  $T_{NSE}$  中也连续流

过与选择期间  $T_{SE}$  中依照图像数据的电流值的存储电流相等的显示电流，但因为第 2 晶体管 109 为截止状态，所以如上述式(2)所示，通过经有机 EL 元件  $E_{i,j}$  流向低电位的基准电压  $V_{SS}$ ，在有机 EL 元件  $E_{i,j}$  的象素电极 116-相对透明电极 113 之间的有机 EL 层 115 中流过显示电流，即第 3 晶体管 110 的源极-漏极间电流  $I_{DS}$ ，有机 EL 元件  $E_{i,j}$  发光。

这样，在选择期间  $T_{SE}$  中，根据图像数据，数据驱动器 105 经电流线  $Y_j$ ，强制地在第 3 晶体管 110 的源极-漏极之间流过存储电流，在非选择期间  $T_{NSE}$  中，在有机 EL 元件  $E_{i,j}$  中流过与拉拔后的存储电流相等的显示电流，所以即使对于第 3 晶体管 110 的特性差异或随时间恶化引起的特性位移，第 3 晶体管 110 也可提供依照图像数据的期望的电流，并且，即使有机 EL 元件  $E_{i,j}$  随着时间推移阻抗变高，也由于在有机 EL 元件  $E_{i,j}$  中流过期望的电流，所以可进行稳定的亮度灰度显示。另外，在一个象素内，因为与有机 EL 元件  $E_{i,j}$  串联连接的晶体管构成为仅形成一个作为电流控制用晶体管的第 3 晶体管 110，所以分压施加于电压电源扫描线  $Z_i$  上的电压的结构由于仅为有机 EL 元件  $E_{i,j}$  和第 3 晶体管 110 这两个，所以可以低电压、进而低功耗驱动，同时，抑制象素内的晶体管数量，拓宽象素的发光区域的占有面积(开口率)。

若选择扫描线  $X_i$  的选择期间  $T_{SE}$  终止，则接着开始选择扫描线  $X_{i+1}$  的选择期间  $T_{SE}$ ，与选择扫描线  $X_i$  一样，选择扫描驱动器 103、电压电源驱动器 104、数据驱动器 105 和控制器 106 动作。这样，按线顺序依次选择为有机 EL 元件  $E_{1,1}$ - $E_{1,n}$ 、 $E_{2,1}$ - $E_{2,n}$ 、 $\dots$ 、 $E_{m,1}$ - $E_{m,n}$ ，在选择扫描线  $X_1$ -选择扫描线  $X_m$  的选择期间依次终止后，选择扫描线  $X_i$  的选择期间  $T_{SE}$  再次开始。这样，在一个扫描期间  $T_{SC}$  中，各象素发光的发光期间  $T_{EM}$  实质上相当于非选择期间  $T_{NSE}$ ，随着选择扫描线的数量增大，发光期间  $T_{EM}$  的时间可能变长。

另外，对于一个象素  $P_{i,j}$ ，可由三个第 1 晶体管 108、第 2 晶体管 109、第 3 晶体管 110 来实现基于电流控制的有源矩阵驱动方式的显示装置 101，显示装置 101 的图像特性好。即，就控制电流值的有源矩阵驱动

方式的显示装置 101 而言, 在本发明中, 可提高像素  $P_{i,j}$  的发光面积的比例, 可对其它设计极限提供余裕。若发光面积的比例提高, 则可使显示装置 101 的显示面的外观亮度变亮, 另外, 在以期望的外观亮度显示时, 因为可使 EL 层 115 每单位面积中流过的电流值更小, 所以可延长有机 EL 元件  $E_{i,j}$  的发光寿命。

这样, 在通过流过晶体管的电流的电流值来控制有机 EL 元件的亮度灰度的驱动方法中, 必需充电与各电流线之间的寄生电容, 直到流过电流线的存储电流的电流值稳定为止, 但因为存储电流的电流值为了依照有机 EL 元件的特性而非常小, 所以若后述的选择期间 TSE 短, 则担心不能充分充电寄生电容, 不能将存储电流变为期望的电流值。但是, 如图 8 所示, 图 6 所示的电流线  $Y_1$ - $Y_n$  如电流线  $Y_{11}$ 、 $Y_{21}$ 、 $\dots$ 、 $Y_{T1}$ 、 $Y_{12}$ 、 $Y_{22}$ 、 $\dots$ 、 $Y_{T2}$ 、 $\dots$ 、 $Y_{1n}$ 、 $Y_{2n}$ 、 $\dots$ 、 $Y_{Tn}$  那样对各电流值进行 T 分割, 所以可将稳定存储电流的电流值之前所需的寄生电容变为  $1/T$ , 所以即使是短的选择期间 TSE, 也可充分稳定化。因此, 可缩短一帧期间。

另外, 在选择期间  $T_{se}$  中, 因为向有机 EL 元件  $E_{i,j}$  施加逆偏压, 所以有机 EL 元件  $E_{i,j}$  的元件寿命延长。在上述实施方式中, 各像素驱动电路  $D_{i,j}$  的第 1 晶体管 108、第 2 晶体管 109、第 3 晶体管 110 全部是非晶硅构成半导体层的仅 n 沟道的单沟道型 FET。因此, 可在同一工序中同时在夹层绝缘膜 134 上形成第 1 晶体管 108、第 2 晶体管 109、第 3 晶体管 110, 抑制显示部 107、显示装置 101 和像素驱动电路  $D_{i,j}$  的制造所需的时间或成本的增大。另外, 在第 1 晶体管 108、第 2 晶体管 109、第 3 晶体管 110 中也可采用 p 沟道型 FET, 可得到同样的效果。此时, 图 16 所示的各信号都变为逆相位。

显示装置 101 的像素驱动电路  $D_{i,1}$ - $D_{m,n}$  如后所述, 是通过控制在第 3 晶体管 110 之一中流过的存储电流的电流值来进行多灰度显示的电流灰度型, 但不限于此, 也可以是通过控制施加于像素驱动电路  $D_{i,1}$ - $D_{m,n}$  上的信号电压的电压值来进行多灰度显示的电压灰度型。

下面, 用图 17 来说明将上述各实施方式的显示装置 1、101 装载在

数码相机上的应用例。

图 17 是表示将适用本发明的显示装置 1、101 用作显示面板的数码相机的电路结构框图。

图 17 中,数码相机由 IC 芯片 3-7(或选择扫描驱动器 103、电压电源驱动器 104、数据驱动器 105 和控制器 106)、CCD 型拍摄元件 40、放大器 41、A/D(Analog to Digital)转换器 42、驱动电路 43、键输入部 55、I/O 端口 57 和红外线通信部 58 构成。这里,IC 芯片 3、4(或控制器 106)由定时发生器 44、信号发生器 45、VRAM(Video Random Access Memory)46、D/A 转换器 47、放大器 48、DRAM(Dynamic Random Access Memory)49、压缩/扩展电路 50、闪存 51、CG(Character Generator)52、ROM(Read OnLy Memory)53、RAM(Random Access Memory)54 和 CPU(Central Processing Unit)56 构成。

CCD 型拍摄元件 40 由将多个在发光二极管等感光部上重叠传输电极的元件(像素)排列成平面状的像素面、和将积累在各像素中的电荷变换成电压后输出的输出部构成。由成像透镜在 CCD 型拍摄元件 40 中成像,经成像透镜入射的光被所述像素面感光,在各像素中积累与感光量成正比的电荷。对应于从驱动电路 43 提供的驱动信号,从所述输出部一次一个像素地依次读出各像素的积累电荷,经放大器 41 输出到 A/D 转换器 42。

A/D 转换器 42 将从 CCD 型拍摄元件 40 经放大器 41 输入的拍摄信号从模拟信号变换为数字信号,提供给定时发生器 44。

驱动电路 43 根据从定时发生器 44 提供的定时信号,驱动控制 CCD 型拍摄元件 40 的曝光和读出定时。另外,定时发生器 44 根据从 CPU56 输入的映像取入信号,生成控制驱动电路 43 的定时信号。并且,定时发生器 44 向 IC 芯片 5、6、7 输出时钟信号,以使 IC 芯片 5、6、7(或选择扫描驱动器 103、电压电源驱动器 104、数据驱动器 105)以规定的定时动作。

信号发生器 45 对经定时发生器 44 提供的拍摄信号(数字信号)进行

色运算处理,生成由亮度信号(Y 数据)与色信号(C 数据)构成的图像数据,并将该图像数据输出到 DRAM49。

另外,信号发生器 45 向通过 CPU56 从 DRAM49 提供的图像数据附加同步信号等,一旦生成视频信号(数字信号),则存储在 VRAM46 中,之后,将存储在 VRAM46 中的视频信号经 D/A 转换器 47 和放大器 48 输出到 IC 芯片 5、6、7。另外,在经视频电缆将外部设备连接于视频输出端子 59 上的情况下,还对该外部设备输出该视频信号。

VRAM46 是暂时存储由信号发生器 45 生成的视频信号(显示数据)的视频存储器,具有可存储 IC 芯片 5、6、7 的 1 画面大小的显示数据的存储器容量。

D/A 转换器 47 将通过信号发生器 45 从 VRAM46 提供的视频信号(显示数据)从数字信号变换为模拟信号,在经放大器 48 在 IC 芯片 5、6、7、或在经视频电缆在视频输出端子 59 上连接外部设备的情况下,还对该外部设备输出该视频信号。

IC 芯片 5、6、7 根据经 D/A 转换器 47 和放大器 48 输入到场致发光显示装置 1 的布线 13-18 的视频信号(显示数据),向显示画面输出图像信号和选择扫描信号。该场致发光显示装置 1 作为取景器,在拍摄时显示由 CCD 型拍摄元件 40 取入的被摄物的图像,另外,在拍摄后,可再现显示存储在闪存 51 中的拍摄到的图像数据。

DRAM49 是暂时存储从信号发生器 45 提供的拍摄到的图像数据、或通过 CPU56 从闪存 51 中读出、经后述的压缩/扩展电路 50 进行扩展处理后的图像数据的半导体存储器。

压缩/扩展电路 50 通过编码来压缩处理存储在 DRAM49 中的图像数据。具体而言,通过规定的编码方式、即对应于处理图像的种类(此时为静止图像)的、例如基于 JPEG(Joint Photographic Experts Group)算法的每  $8 \times 8$  个像素的 DCT(Discrete Cosine Transform: 离散余弦变换)、量化、霍夫曼编码来压缩处理(编码处理)图像数据,并将压缩处理后的图像数据输出到闪存 51。另外,压缩/扩展电路 50 解码并扩展处

理存储在闪存 51 中的被压缩处理后的图像数据，输出到 DRAM49。

闪存 51 是存储由多个压缩/扩展电路 50 压缩处理的图像数据的半导体存储器，将 [页 No. 数据] 和 [图像数据] 相对应后存储多个上述数据。

[页 No. 数据]是表示对图像数据按存储到该闪存 51 的顺序分配的存储顺序的数值数据。例如，向最初存储在闪存 51 中的图像数据分配“1”，作为 [页 No. 数据]，向接着存储的图像数据分配“2”来作为 [页 No. 数据]。

另外，闪存 51 在通过电源开关的按压操作来 OFF 电源时，保存最后拍摄的图像数据的 [页 No. 数据] +1、最好再现显示的图像数据的 [页 No. 数据]、RAM54 内的后述的拍摄条件存储器中存储的各种拍摄条件数据等。

CG52 是存储显示于场致发光显示装置 1 中的、例如操作指南用假名、汉字、英数字、记号等字符数据的存储器。

ROM53 除存储拍摄处理、再现显示处理、连续拍摄图像再现显示处理、注释图像合成处理外、还存储通信处理等由 CPU56 执行的控制数码相机各部的各种控制程序。以 CPU56 可读取的程序代码的方式来存储各种控制程序。

RAM54 在通过 CPU56 执行各种控制处理时，形成展开进行该控制处理的程序的、或暂时存储处理的各种数据的存储器、存储通过拍摄处理设定的各种拍摄条件数据的拍摄条件存储器。另外，通过 CPU56 从所述 ROM53 向该 RAM54 读出定型注释文字存储表格和底片(plate)存储表格等，并展开。

在 RAM54 内的拍摄条件存储器中，通过 [开始页 No. 数据] [终止页 No. 数据] [页 No. 数据]和未图示的其它各种拍摄条件数据(例如快门速度、光圈、连续拍摄时的拍摄时间间隔等)来构成。

[开始页 No. 数据] 是在拍摄处理中、从此对应于拍摄图像的、存储未使用的新的 [页 No. 数据] 的数据。[终止页 No. 数据] 是在后述的

拍摄处理中、存储一连串快门键的按压状态终止时刻的 [页 No. 数据] 的数据。

[页 No. 数据]是形式与同所述闪存 51 内的各图像数据对应存储的 [页 No. 数据] 相同的数据, 是对存储拍摄处理中拍摄的图像的 [页 No. 数据] 进行暂时存储用的 RAM54 内的数据。另外, 一旦一个图像的拍摄终止, 则增加该 [页 No. 数据] 的值。

在底片存储表格中, 将具有不同形状的多个 [底片图像数据] 对每个底片与 [存储 No. 数据] 相对应后存储。在注释图像合成处理中, 也可在将注释文字合成为拍摄图像(图像数据)时, 将所述注释文字重叠在该注释上后合成为拍摄图像。

键输入部 55 由模式切换开关、电源开关、快门键、菜单键、[+] 键和 [-] 键构成, 将对应于各键的按压操作或滑动操作的各种操作信号输出到 CPU56。

CPU56 是根据存储在 ROM53 中的各种控制程序来控制数码相机各部的中央运算处理装置。具体而言, CPU56 滑动操作模式切换开关, 指定拍摄模式, 并且在快门键为连续按压状态时, 执行拍摄处理。

一旦按压操作快门键, 则 CPU56 执行拍摄处理, 向定时发生器 44 输出映像取入信号。定时发生器 44 根据所述映像取入信号, 生成定时信号, 输出到驱动电路 43, 驱动电路 43 根据所述定时信号, 驱动控制 CCDD 型拍摄元件 40 的曝光和读出定时, 通过 CCD 型拍摄元件 40 取入拍摄信号。A/D 转换器 42 将所述取入的拍摄信号从模拟信号变换为数字信号, 信号发生器 45 对所述拍摄信号进行色运算处理, 生成图像数据, 存储在 DRAM49 中。之后, CPU56 将存储在 DRAM49 中的图像数据传送到压缩/扩展电路 50, 进行压缩处理, 之后, 将所述压缩后的图像数据与新的 [页 No. 数据] 相对应, 存储在闪存 51 中。

之后, CPU56 待机在 RAM54 的拍摄条件存储器中展开的各种拍摄条件中包含的、基于连续拍摄时的拍摄时间间隔的规定时间, 判断快门键是否为按压状态。若快门键是按压状态, 则作为进行连续拍摄, CPU56

分别增加 RAM54 内的 [页 No. 数据] 的值后存储在 RAM54 内, 进行更新。之后, 与上述动作一样, 压缩拍摄到的图像数据, 与存储在 RAM54 中的更新后的 [页 No. 数据] 相对应, 存储在闪存 51 中。

另外, 若滑动操作模式切换开关 13 并指定再现模式, 则 CPU56 执行后述的再现显示处理。

在该再现显示处理中, CPU56 对应于 [+] 键或 [-] 键的按压操作, 从存储在闪存 51 中的图像数据中, 指定按其页 No. 顺序(在按压操作 [+] 键 17a 的情况下为上升顺序、在按压操作 [-] 键的情况下为下降顺序)再现显示的图像数据。之后, 从闪存 51 中依次读出指定的图像数据, 传送到压缩/扩展电路 50, 在进行扩展处理后, 存储在 DRAM49 中。

之后, CPU56 将存储在 DRAM49 中的图像数据传送到信号发生器 45。信号发生器 45 向输入的图像数据附加同步信号等, 生成视频信号(显示数据), 暂时存储在 VRAM46 中, 从其中读出 1 画面大小的图像数据, 经 D/A 转换器 47 和放大器 48 输出到 IC 芯片 5、6、7, 场致发光显示装置 1 再现显示图像。

另外, CPU56 在再现显示处理中, 若通过用户的规定操作指示注释图像合成, 则执行注释图像合成处理。

在该注释图像合成处理中, CPU56 对于通过键输入部 55 的键操作选择指定为合成对象、存储在 DRAM49 中的拍摄到的图像数据, 若通过键输入部 55 的键操作指定从底片存储表格合成的底片的图像数据、与从定型注释文字存储表格合成的注释文字数据, 则就这些指定的图像数据、注释文字的图像数据、底片的图像数据而言, 可设定地控制针对合成对象的图像的注释图像的合成位置等的合成条件。另外, 根据设定的各种合成条件, 将所述注释文字的图像数据重叠在所述底片的图像数据上, 生成注释图像数据。

I/O(Input/Output) 端口 57 是输入输出控制在该数码相同与输入输出端子 60 和经通信电缆连接的外部设备之间传递的串行数据(图像数据、控制数据等)的接口。

红外线通信部 58 是在场致发光显示装置 1 与外部设备之间进行 IrDA (Infrared Data Association) 方式的红外线通信的红外线接口, 收发信控制通过红外线通信传递的图像数据、控制数据等。

具体而言, 该红外线通信部 58 包括: 发送数据存储器, 暂时存储向具有红外线通信功能的外部设备发送的发送数据; 调制部, 将存储在该发送数据存储器中的数据调制成红外线信号; 发送用 LED, 通过红外线脉冲, 经红外线窗将调制后的红外线信号发送到所述外部设备; 发光二极管, 经红外线窗从所述外部设备接收通过红外线脉冲发送的红外线信号; 解调部, 将该接收到的红外线信号解调成接收数据; 和接收数据存储器, 暂时存储解调后的接收数据。

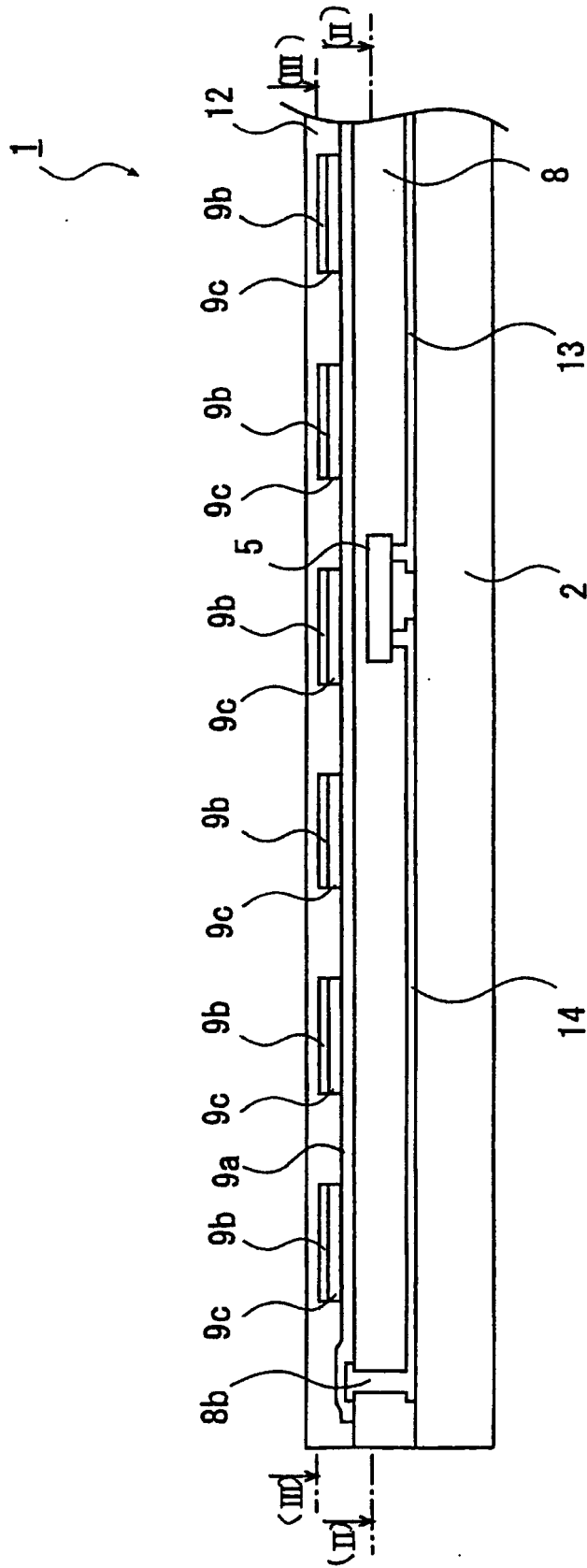


图1

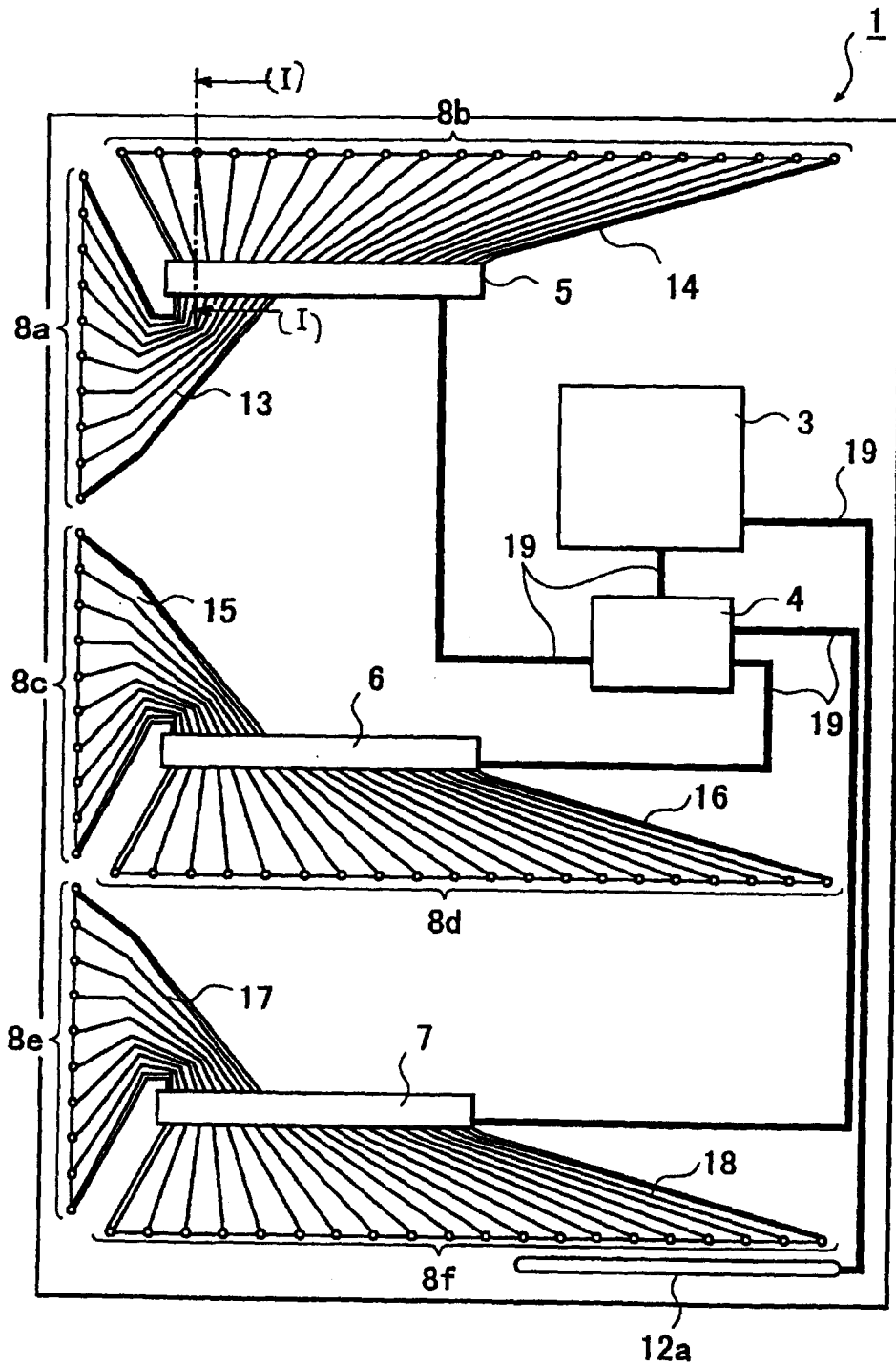


图2

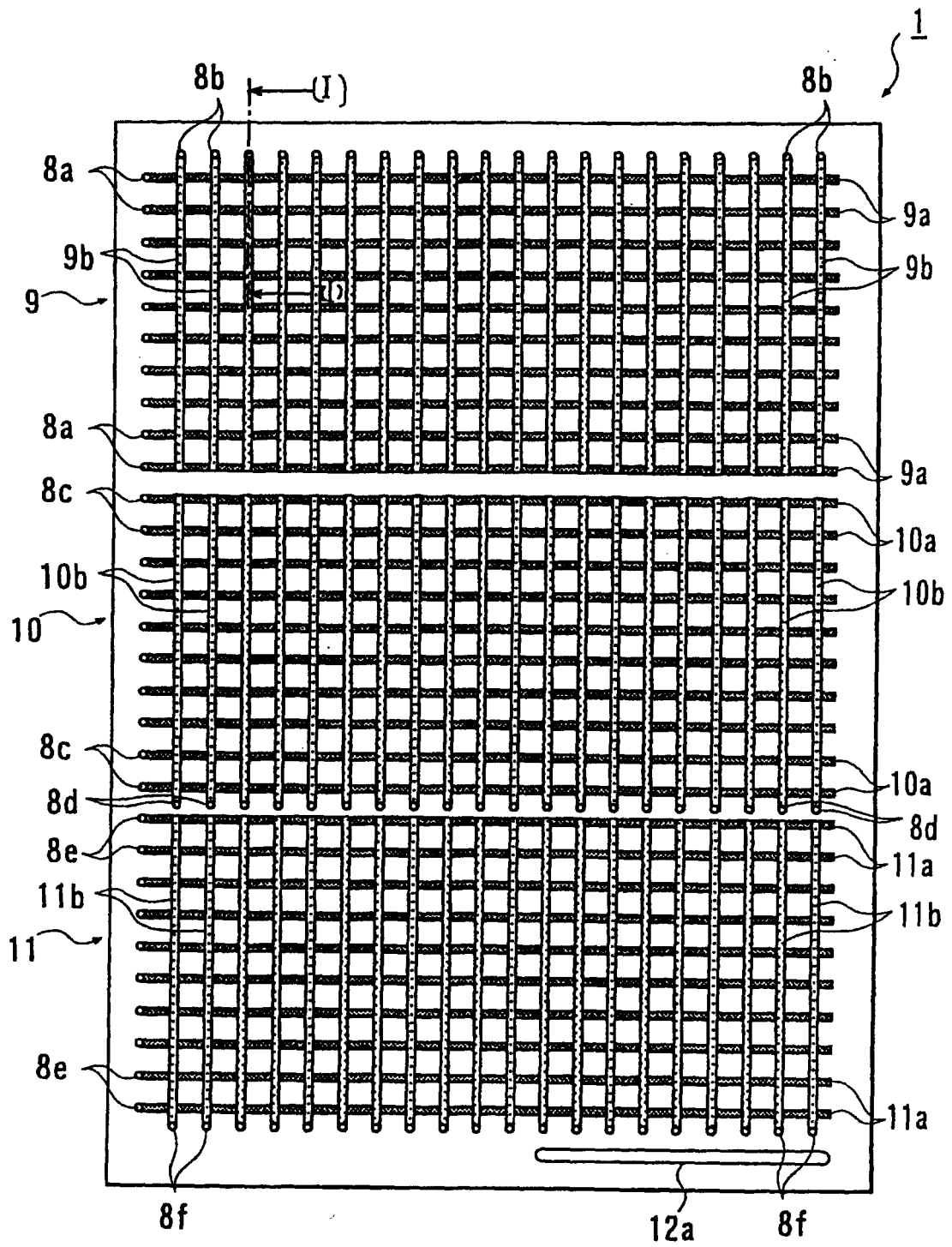


图3

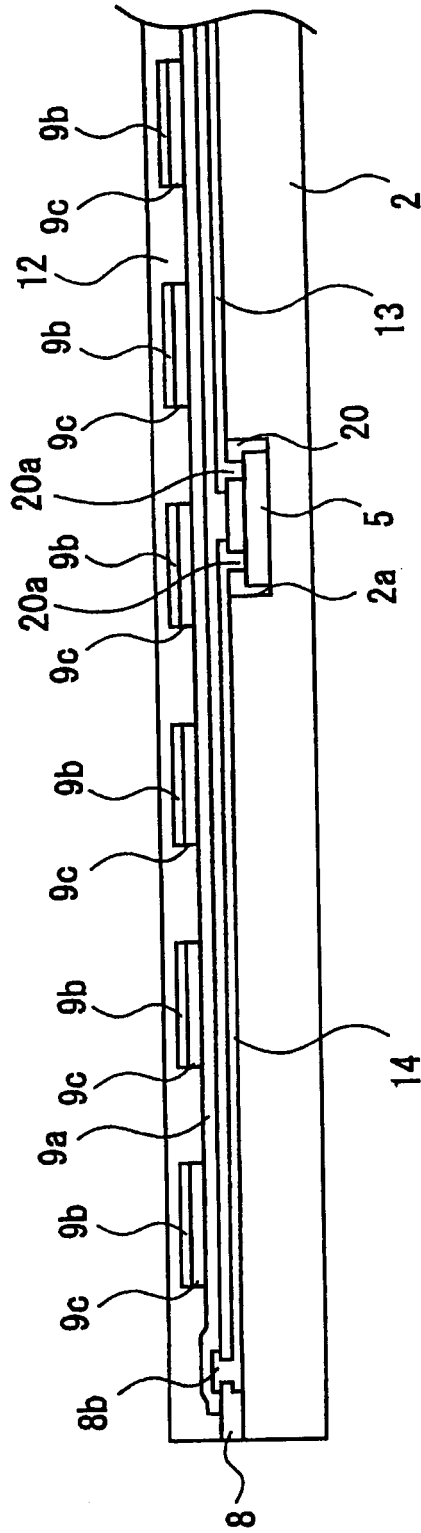


图4







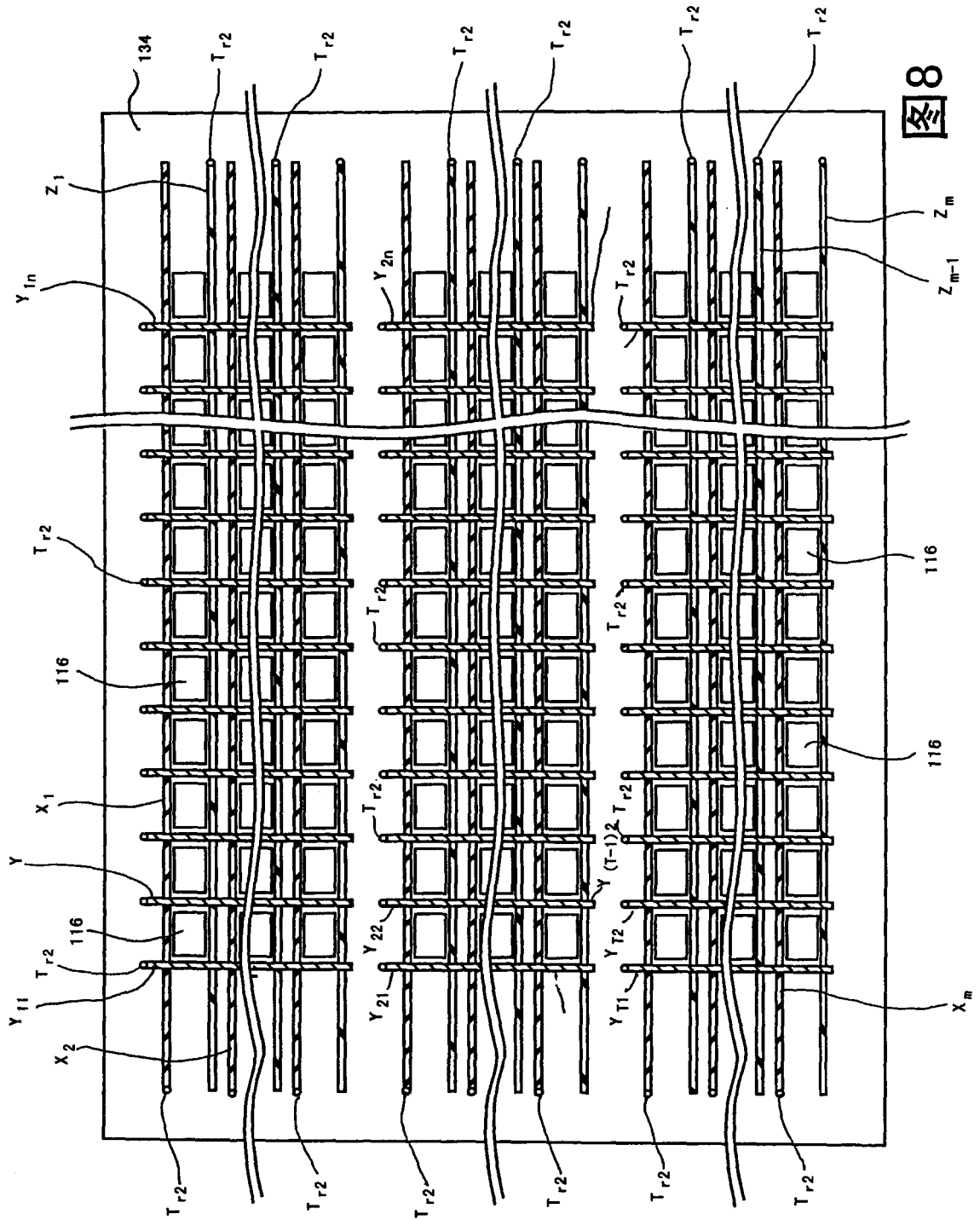


图8

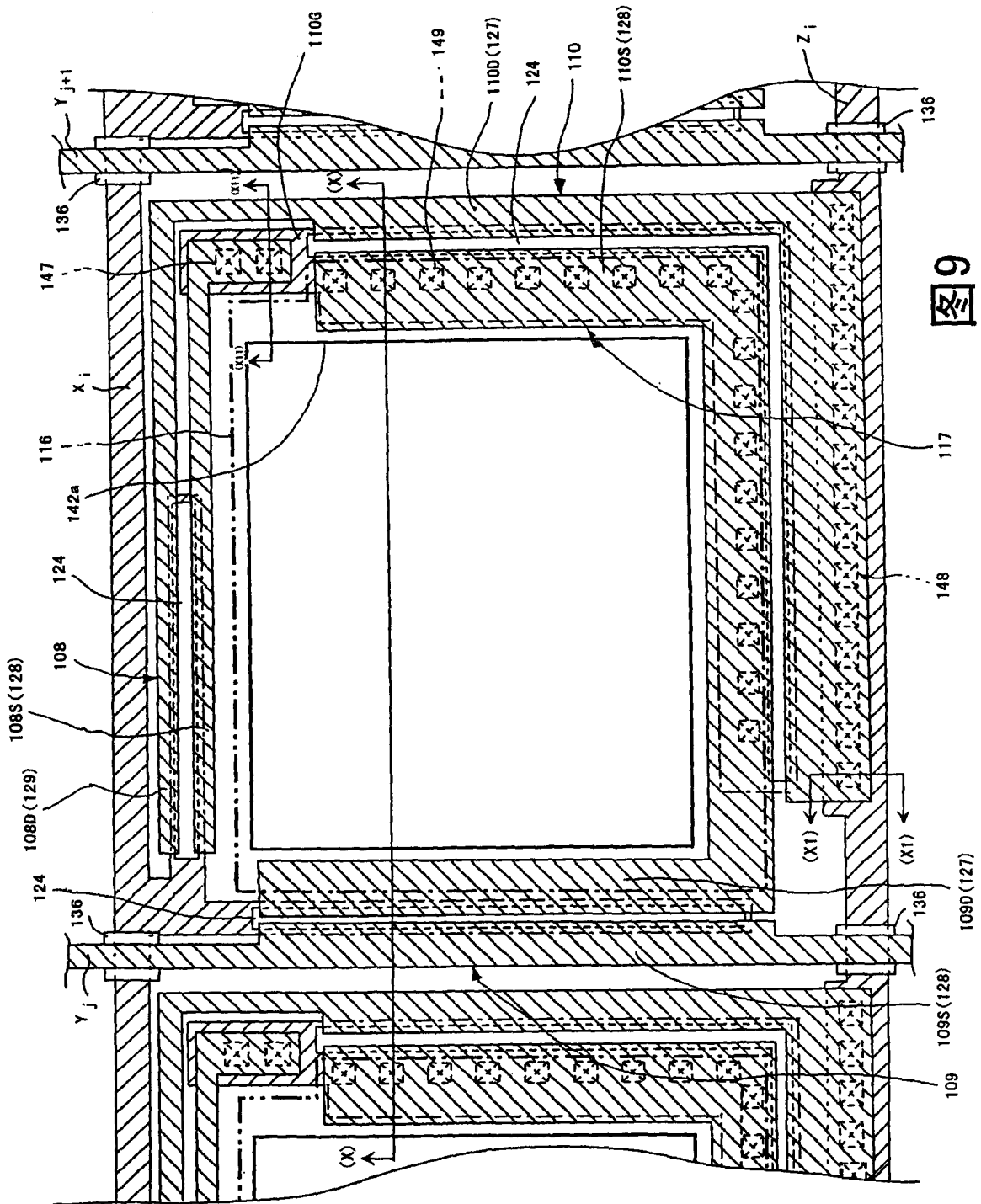


图9

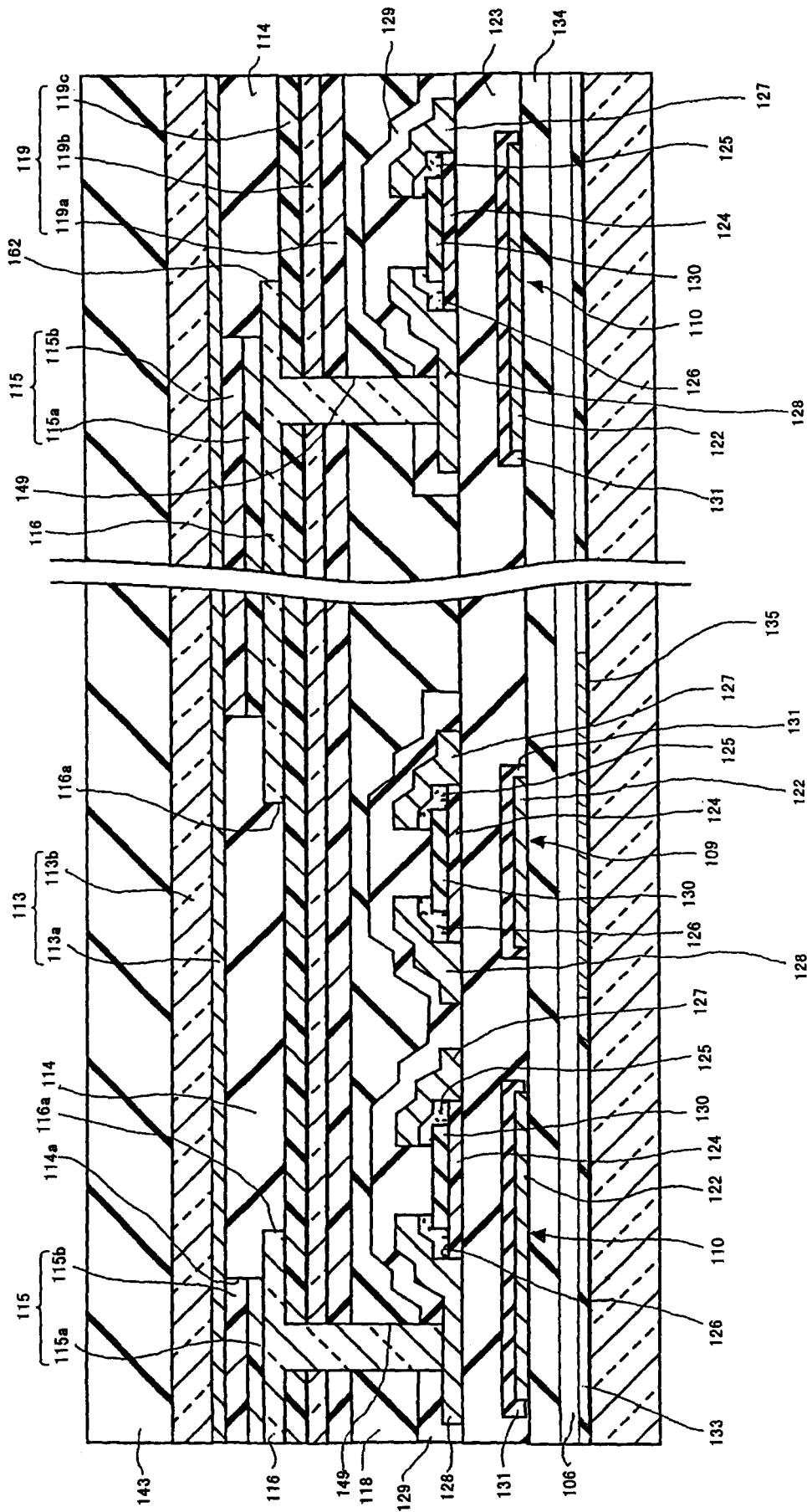


图10

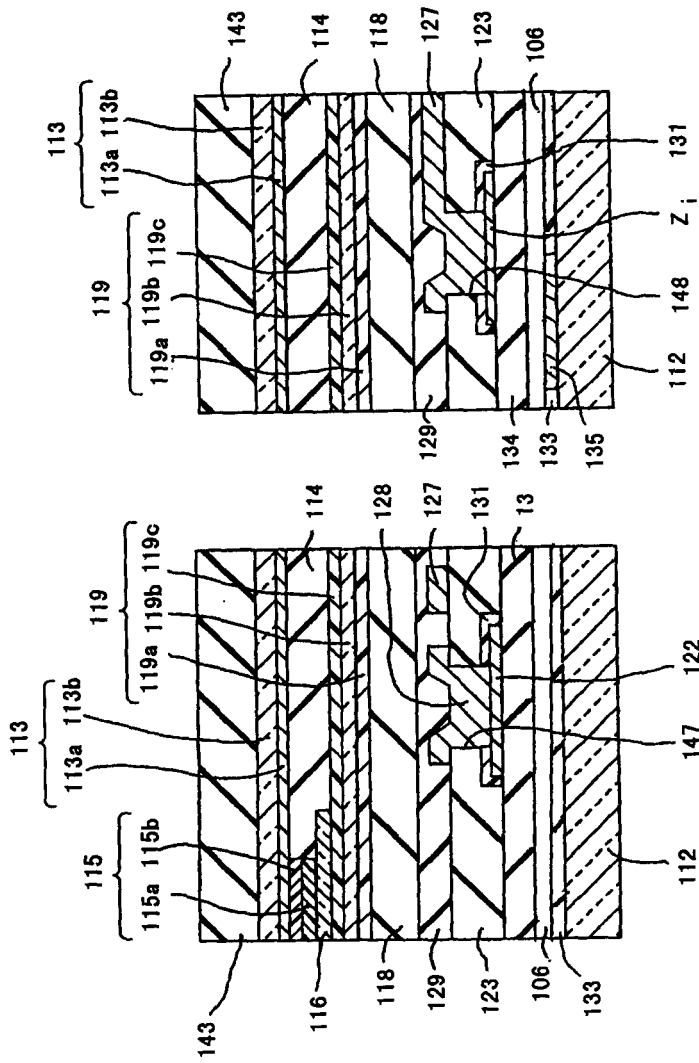


图11

图12

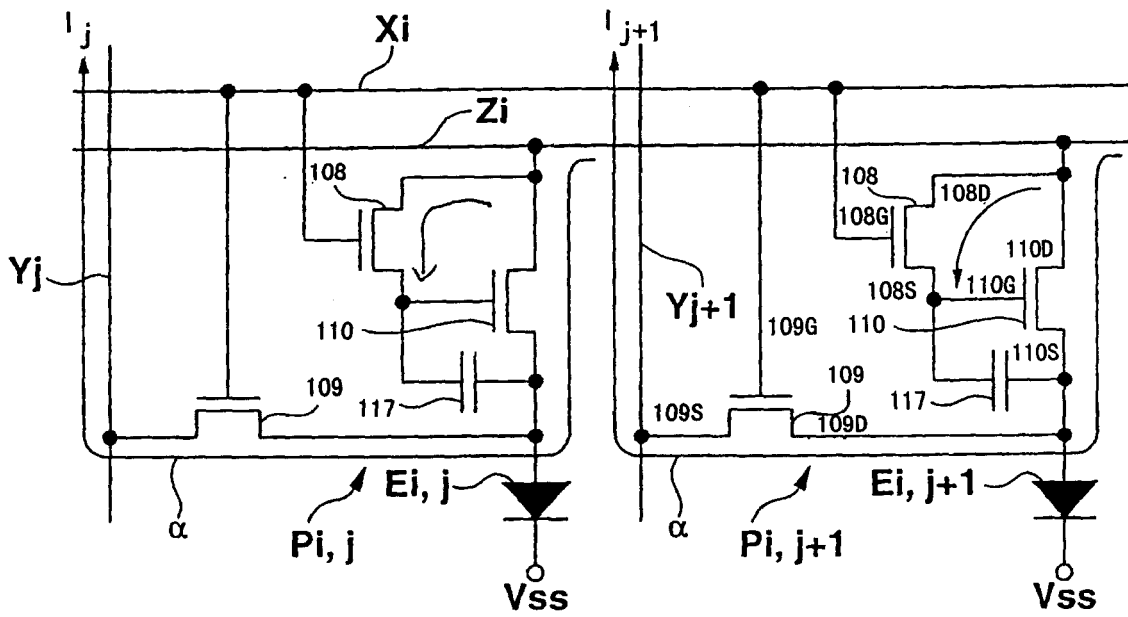


图13

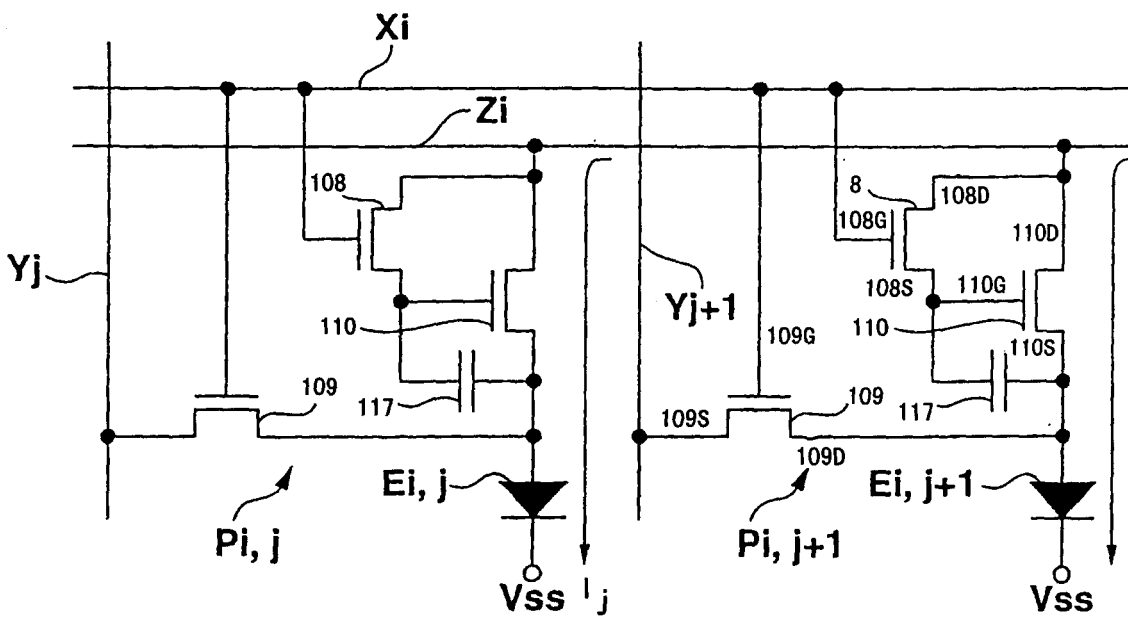


图14

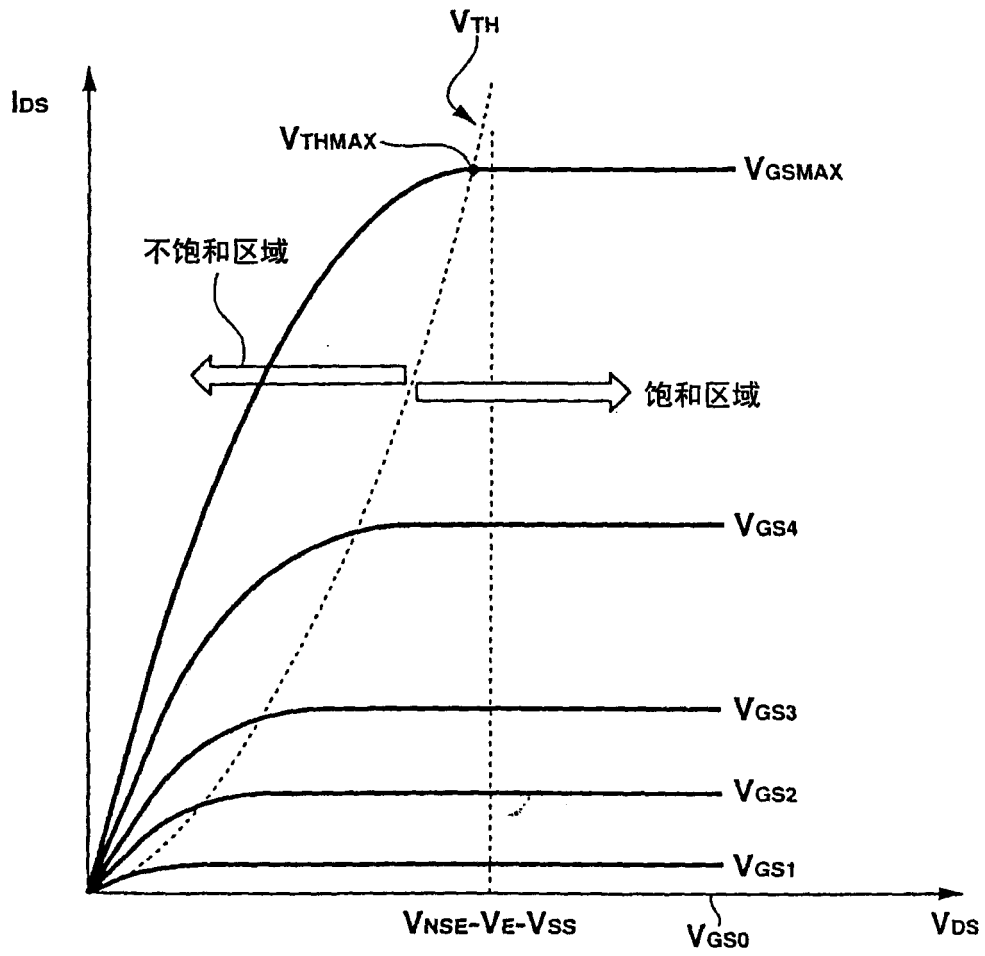


图15

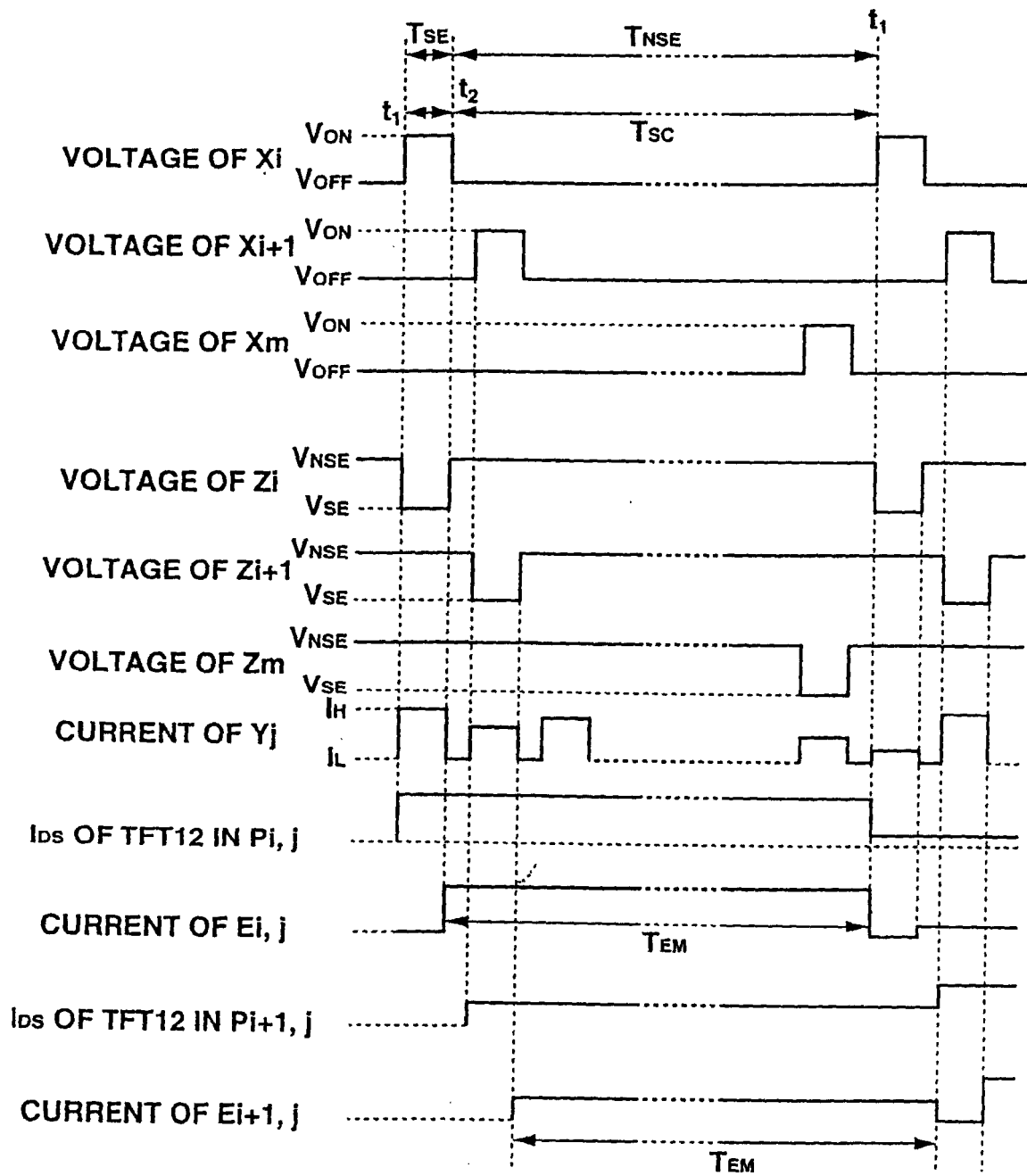


图16

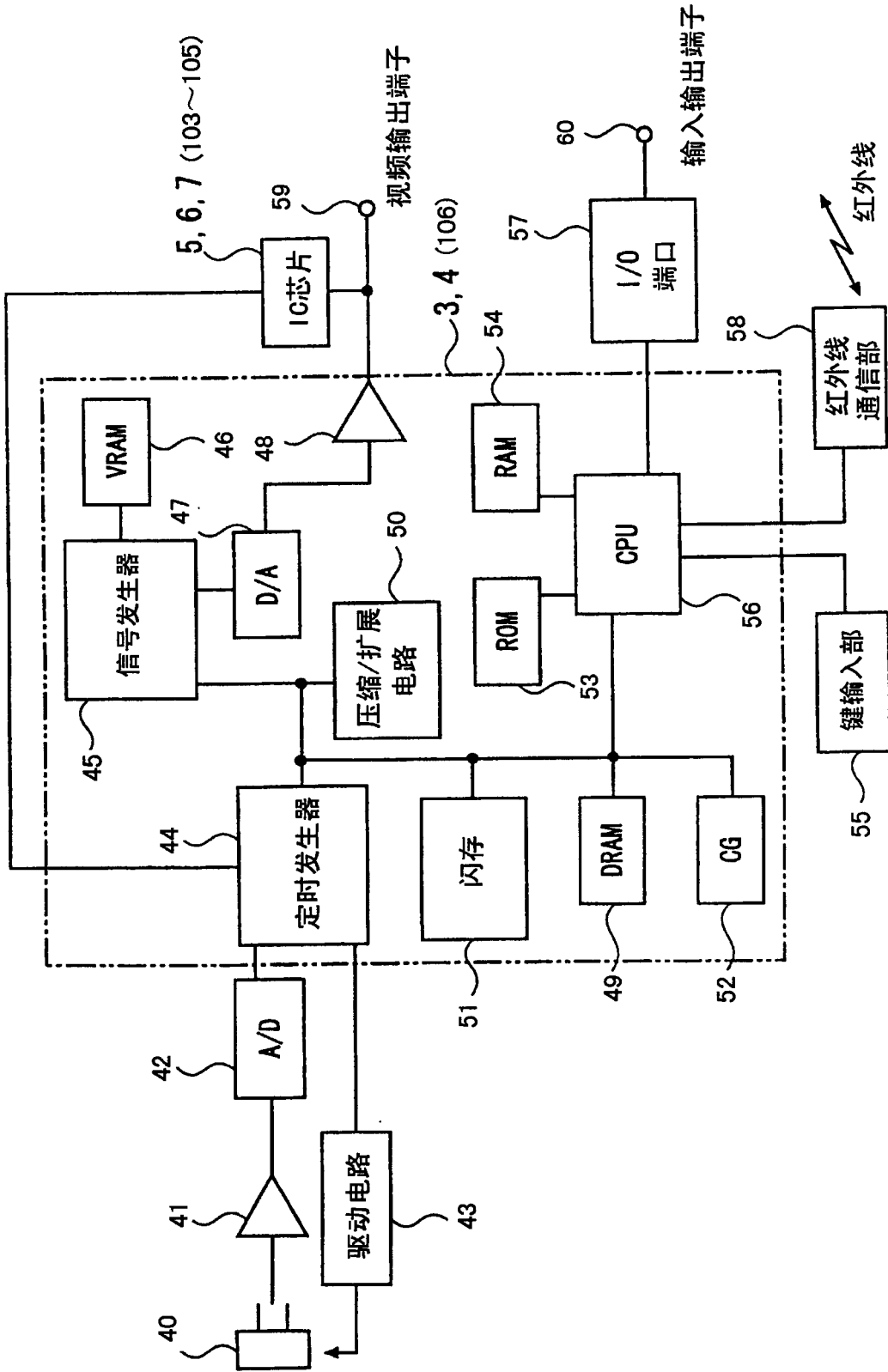


图17

专利名称(译)	显示装置		
公开(公告)号	<a href="#">CN1577415A</a>	公开(公告)日	2005-02-09
申请号	CN200410062034.X	申请日	2004-06-28
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机株式会社		
当前申请(专利权)人(译)	卡西欧计算机株式会社		
[标]发明人	白崎友之		
发明人	白崎友之		
IPC分类号	H01L51/50 G09F9/00 G09F9/30 G09F9/302 G09F9/33 G09F9/40 G09G3/20 G09G3/30 G09G3/32 H01L27/32 H05B33/00 H05B33/08 H05B33/14		
CPC分类号	G09G2300/0842 G09G3/325 H01L27/3244 H01L27/3281 H01L27/3297 G09G2300/0426		
代理人(译)	胡建新		
优先权	2003185317 2003-06-27 JP		
其他公开文献	CN100514395C		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

提供一种可减小显示区域以外的区域的EL显示装置。显示装置具备：基板；安装在所述基板上的驱动电路；覆盖所述驱动电路的覆盖膜；和显示部，作为像素被排列在所述覆盖膜上，同时，被所述驱动电路驱动，且具有一对电极，并具有多个按照流过一对电极间的电流来表示光学动作的光学元件。

