



(12) 发明专利

(10) 授权公告号 CN 101315945 B

(45) 授权公告日 2010.06.16

(21) 申请号 200810109802.0

(22) 申请日 2008.05.30

(30) 优先权数据

2007-146465 2007.06.01 JP

(73) 专利权人 株式会社日立显示器

地址 日本千叶县

(72) 发明人 长谷川笃 德田尚纪

(74) 专利代理机构 北京市金杜律师事务所

11256

代理人 王茂华

(51) Int. Cl.

H01L 27/32(2006.01)

H01L 51/50(2006.01)

H01L 51/52(2006.01)

(56) 对比文件

CN 1432853 A, 2003.07.30, 全文.

CN 1575078 A, 2005.02.02, 说明书第2页第16行-第3页第21行, 第4页第10行-第6页第23行、图2A-3.

JP 特开 2004-144826 A, 2004.05.20, 说明书第[0050]-[0109]段、图1-24.

CN 1599530 A, 2005.03.23, 全文.

US 2006/0131573 A1, 2006.06.22, 全文.

US 2003/0127657 A1, 2003.07.10, 全文.

审查员 杨丽丽

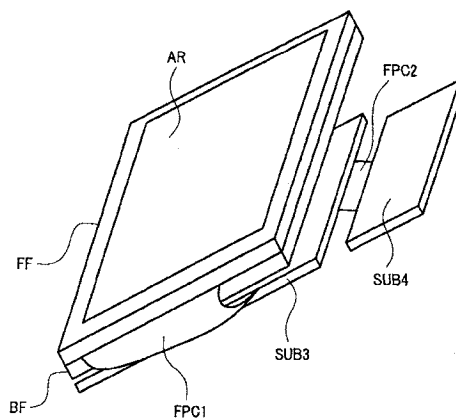
权利要求书 1 页 说明书 11 页 附图 10 页

(54) 发明名称

有机 EL 显示装置

(57) 摘要

一种显示装置,在基板上具有:多个有源元件;覆盖多个有源元件的第一绝缘膜;在上述第一绝缘膜上以按像素分离的状态而配置的导电膜;配置在上述导电膜的上层的发光层;以及配置在上述发光层的上层的共用电极,上述导电膜具有第一导电膜、第二导电膜、第三导电膜的层叠膜,上述第一导电膜由包含ITO或铬的材料构成,上述第一导电膜比上述第二导电膜更接近上述基板配置,上述第二导电膜由在表面具有氧化铝的含Al的材料构成,上述第二导电膜覆盖上述第一导电膜的外缘,上述第三导电膜由包含ITO的材料构成,上述第三导电膜是比上述第一导电膜和上述第二导电膜更接近上述共用电极的层,使上述第一导电膜和上述第三导电膜接触。



1. 一种有机 EL 显示装置,在基板上具有:多个有源元件;覆盖多个有源元件的第一绝缘膜;在上述第一绝缘膜上以按像素分离的状态而被配置的导电膜;配置在上述导电膜的上层的发光层;以及配置在上述发光层的上层的共用电极,

上述导电膜具有第一导电膜、第二导电膜以及第三导电膜的层叠膜,

上述第一导电膜由包含 ITO 或铬的材料而构成,

上述第一导电膜比上述第二导电膜更接近上述基板而配置,

上述第二导电膜由包含铝的材料而构成,

上述第二导电膜覆盖着上述第一导电膜的外缘而配置,

上述第三导电膜由包含 ITO 的材料而构成,

上述第三导电膜是比上述第一导电膜和上述第二导电膜更接近上述共用电极的层,

上述第一导电膜和上述第三导电膜相接触。

2. 根据权利要求 1 所述的有机 EL 显示装置,其特征在于:

上述接触由上述第二导电膜中的第一接触孔进行。

3. 根据权利要求 2 所述的有机 EL 显示装置,其特征在于:

上述接触由上述第二导电膜中的第一接触孔进行;

上述第二导电膜的上表面由上述第三导电膜覆盖。

4. 根据权利要求 1 所述的有机 EL 显示装置,其特征在于:

上述第一导电膜的上表面由第三导电膜覆盖。

5. 根据权利要求 1 所述的有机 EL 显示装置,其特征在于:

上述接触由上述第二导电膜中的第一接触孔进行;

在上述第三导电膜和共用电极之间具有覆盖上述第一导电膜的外缘的第二绝缘膜;

上述第一接触孔由上述第二绝缘膜覆盖。

6. 根据权利要求 5 所述的有机 EL 显示装置,其特征在于:

在上述第三导电膜和共用电极之间具有覆盖上述第一导电膜的外缘的第二绝缘膜;

在上述第一绝缘膜中具有第二接触孔;

上述第三导电膜从上述有源元件经由上述第二接触孔而被供给电流;

上述第二接触孔由上述第二绝缘膜覆盖。

有机 EL 显示装置

技术领域

[0001] 本发明涉及显示装置的像素结构。

背景技术

[0002] 作为有源矩阵型的显示装置之一具有有机 EL 显示装置 (Organicelectroluminescent display device)。

[0003] 如果从显示面的方向和有机 EL 元件的形成面的关系来对有机 EL 显示装置分类,大致可划分为:(1) 将有机 EL 元件的形成面的背面一侧作为表面的底部发射型;(2) 与底部发射型相反,将有机 EL 元件的形成面一侧作为表面的顶部发射型。

[0004] 作为顶部发射型 (TE 型) 的有源矩阵 (AM) 有机 EL 显示装置 (OLED) 的现有技术,有日本特开 2007-103098 号公报和日本特开 2007-102181 号公报。

[0005] 有源矩阵的有机 EL 显示装置 (AM-OLED) 在玻璃基板上具有有源元件。在有源元件的上层具有与有源元件连接的像素电极。在该有源元件和像素电极之间存在第一层间绝缘膜。

[0006] 在日本特开 2007-103098 号公报中公开了一种在第一层间绝缘膜之上使用 ITO (Indium Tin-Oxide) 或者金属的像素电极的 TE 型 AM-OLED。

[0007] 在日本特开 2007-102181 号公报中公开了一种在第一层间绝缘膜之上具有按各像素分离的 Al 的反射膜的结构。进而在该文献中公开了在该反射膜之上还具有由二氧化硅 (SiO₂) 或者氮化硅 (SiN) 构成的硅类的第二层间绝缘膜,在该第二层间绝缘膜之上具有由 ITO 构成的像素电极的 TE 型 AM-OLED。

发明内容

[0008] 如日本特开 2007-103098 号公报那样,在 TE 型 AM-OLED 的像素电极的铝 (以下,称作“Al”) 露出时,由于蚀刻像素电极上的堤时产生的凸起 (hillock) 等,表面容易变得粗糙,稳定的空穴的注入变得困难。

[0009] 在日本特开 2007-102181 号公报中记载的在反射膜和透明导电膜的像素电极之间存在硅类的层间绝缘膜的结构一般按顺序通过溅射形成反射膜,通过 CVD 形成层间绝缘膜,通过溅射形成透明导电膜,随着设置硅类的层间绝缘膜的增多,工艺就增多。

[0010] 本发明者们研究了在日本特开 2007-102181 号公报中记载的不形成硅类的层间绝缘膜的结构。

[0011] 在将由溅射成膜的 Al/钼钨合金 (MoW) 统一湿蚀刻而形成反射膜后,在其上直接将 ITO 作为像素电极而形成。具体而言,用溅射形成 ITO,湿蚀刻为覆盖反射膜外缘的图案。这样,用 ITO 覆盖 Al 的反射膜的外缘,所以 ITO 和 Al 不同时露出。因此,抗蚀剂剥离液中的电池反应几乎不发生,在 Al 的表面没必要形成硅类的绝缘膜,所以能简化工艺。此外,与有源元件的电连接不在 Al/MoW 层进行,而在 ITO 彼此间进行。因此,与将反射层兼作电极相比,提高了向发光层的电流注入效率。

[0012] 此外,在日本特开 2007-102181 号公报中公开了为了使全部像素共用的共用电极的面内的电阻均匀而使用辅助布线的结构。而且,作为一个例子,在与像素电极同层形成辅助布线,在堤处设置开口,用接触孔与共用电极连接。

[0013] 如特开 2007-102181 号公报那样,用相同的结构、相同的工艺形成辅助布线和像素电极,涉及到制造成本的低成本化。

[0014] 但是,当用 ITO 形成辅助布线时,ITO 与金属或合金的布线相比,其电阻更高,所以降低共用电极的电阻的效果较小。

[0015] 为此,本发明者考虑把成为像素电极的 ITO 和成为反射膜的 Al 的层叠结构原封不动地作为辅助布线使用。如果考虑辅助布线的功能,只要电流不在 Al 的层叠结构中流过,效果就小。为了电流流过 Al,重要的是降低 ITO 和 Al 之间的界面的电阻。不仅是 Al 的自然氧化膜,Al 扩散,厚厚地形成氧化铝,该电阻提高。

[0016] 在布线的层叠结构中也具有同样的问题,高熔点金属的氧化物电阻比氧化铝更小,所以通过在 Al 的上表面的 ITO 的界面配置 MoW 等高熔点金属的导电膜而应对。

[0017] 可是,高熔点金属大多反射率低,当用与辅助布线相同的层的金属膜形成显示装置的反射膜时,像素的反射率降低。当反射率降低,其结果就会缩短寿命。因此,无法单纯应用现有的布线的层叠结构的方法。

[0018] 为此,本发明者们也考虑取得高的辅助布线的效果而不降低反射率的结构。

[0019] 首先,本发明者们考虑采用 IT02(最上层)/Al/MoW(用“Al/MoW”形成中间层)/IT01(最下层)的层叠结构,直接连接 IT01 和 IT02。在 IT02 和 Al 的界面生成氧化铝,但在作为中间层的下表面,Al 能通过 MoW 与 IT01 通电,因此 Al/MoW 自身也能作为辅助布线利用。

[0020] 进而,作为优选的结构例 1,考虑了如下的结构,即层叠结构的各层叠的外缘(宽度)满足以下的表达式 1 的关系,最上层覆盖中间层的露出面,中间层覆盖最下层的露出面。

[0021] $IT01 < Al \cong MoW$ (统一蚀刻) $< IT02$...表达式 1

[0022] 但是,在中间层的一部分设置接触孔或切口(表达式 1 的例外),直接连接 IT01 和 IT02。

[0023] 该层叠结构中,最上层覆盖中间层整体,中间层覆盖最下层整体,所以中间层的 Al 和 IT01 或 IT02 同时直接接触抗蚀剂剥离液的可能性降低。

[0024] 此外,作为优选的结构例 2,考虑了如下的结构,即层叠结构的各层的宽度满足以下的表达式 2 的关系,中间层(Al/MoW)的外缘与最下层的外缘相同或位于内侧,用 IT02 覆盖 IT01 的露出面,确保中间层上的 IT02(最上层)和从中间层的端部露出的 IT01(最下层)的连接。

[0025] $Al \cong MoW$ (统一蚀刻) $\leq IT01 < IT02$...表达式 2

[0026] 这样,最下层的 IT01 从中间层露出,所以最下层的 IT01 和中间层 Al 与抗蚀剂剥离液接触,但是最上层的 IT02 和中间层与抗蚀剂剥离液不接触,因此能抑制最上层的 IT02 引起的电池反应。

[0027] 须指出的是,也能应用 Cr 而代替这些下层的 IT01。

[0028] 此外,这些结构例 1 和结构例 2 可以只在像素电极和辅助布线的一方应用,另外,

双方也能应用相同的结构例,或者对一方应用结构例 1,对另一方应用结构例 2。

[0029] 根据本发明,能提供实现高反射率和布线的低电阻化的显示装置。

附图说明

- [0030] 图 1 是表示有机 EL 显示装置的外观的图。
- [0031] 图 2 是从显示面斜上方观察的有机 EL 显示板的分解图。
- [0032] 图 3A 是图 2 所示的 xy 方向剖视图中的 x 方向的 A-A' 剖视图。
- [0033] 图 3B 是图 2 所示的 xy 方向剖视图中的 y 方向的 B-B' 剖视图。
- [0034] 图 4 是表示光学薄膜 OF 的层结构的图。
- [0035] 图 5 是表示取下框架 FF、BF 和光学薄膜 OF 的有机 EL 显示板的模块结构的图。
- [0036] 图 6 是第一基板上的主要的结构图。
- [0037] 图 7 是在虚设像素 DPXL 和显示像素 PXL 配置的像素等价电路图。
- [0038] 图 8 是左右邻接的两个像素的俯视图。
- [0039] 图 9 是以往方式的图 8 的 A-A' 剖视图。
- [0040] 图 10 是相当于像素结构的方式 1 的图 8 的 A-A' 剖视图的剖视图。
- [0041] 图 11 是表示制造工艺的图。
- [0042] 图 12 是表示制造工艺的图。
- [0043] 图 13 是表示制造工艺的图。
- [0044] 图 14 是表示制造工艺的图。
- [0045] 图 15 是表示制造工艺的图。
- [0046] 图 16 是表示制造工艺的图。
- [0047] 图 17 是辅助布线的方式 1 的相当于图 8 的 B-B' 剖视图的剖视图。
- [0048] 图 18 是辅助布线的方式 1 的相当于图 8 的 C-C' 剖视图的剖视图。
- [0049] 图 19 是辅助布线的方式 2 的相当于图 8 的 B-B' 剖视图的剖视图。
- [0050] 图 20 是辅助布线的方式 2 的相当于图 8 的 C-C' 剖视图的剖视图。
- [0051] 图 21 是辅助布线的方式 3 的相当于图 8 的 B-B' 剖视图的剖视图。
- [0052] 图 22 是辅助布线的方式 3 的相当于图 8 的 C-C' 剖视图的剖视图。
- [0053] 图 23 是像素结构的方式 2 的相当于图 8 的 A-A' 剖视图的剖视图。

具体实施方式

[0054] 下面说明应用本发明的有机 EL 显示装置的实施例。

[0055] [实施例 1]

[0056] 图 1 是表示有机 EL 显示装置的外观的图。该有机 EL 显示装置是具有如下部件的结构,即具有有机 EL 显示板(以下也简称为面板)的显示区 AR 露出的开口的前框架 FF;覆盖整个有机 EL 显示板的背面并被固定在前框架 FF 上的背框架 BF;在背框架 BF 的背面配置的第三基板 SUB3;安装在有机 EL 显示板和第三基板 SUB3 的端子 PAD 之间的第一挠性电路板 FPC1;第四基板 SUB4;以及连接第三基板 SUB3 和第四基板 SUB4 之间的第二挠性电路板 FPC2。

[0057] 使用图 2、图 3 说明被夹持在前框架 FF 和背框架 BF 之间的有机 EL 显示板的截面

结构。

[0058] 图 2 是从显示面斜上方观察的有机 EL 显示板的分解图。从前框架 FF 一侧按光学薄膜 OF、有机 EL 显示板 PNL、加热接合层 TDS、背框架 BF 的顺序配置。

[0059] 图 3A 是图 2 所示的 xy 方向剖视图中的 x 方向的 A-A' 剖视图,图 3B 是图 2 所示的 xy 方向剖视图中的 y 方向的 B-B' 剖视图。

[0060] 前框架 FF 和背框架 BF 由以铁和镍为主成分的金属构成,是由称为因瓦 (invar) 的含铁约 36% 的材料构成的合金所构成的金属框架。须指出的是,该金属也可以是由在因瓦合金中含有镍的超因瓦合金构成的金属框架。此外,使用不锈钢或铁的情况下,能廉价地容易地进行制造。

[0061] 前框架 FF 成为向背框架 BF 弯曲的形状,具有比第一基板 SUB1 的显示区还大一圈的开口。

[0062] 背框架 BF 向前框架 FF 弯曲,使得能内包光学薄膜 OF、第一基板 SUB1、第二基板 SUB2 和加热接合层 TDS。

[0063] 此外,上表面具有它们都大的底面积,使得收存光学薄膜 OF、第一基板 SUB1、第二基板 SUB2 和接合薄板 ADF。

[0064] 图 4 是表示光学薄膜 OF 的层结构的图。光学薄膜 OF 是从外侧开始,为静电·反射防止层 OF1、直线偏振层 OF2、接合层 ADF1、1/2 波长相位板 OF3、接合层 ADF2、1/4 波长相位板 OF4、接合层 ADF3、视角补偿层 OF5、接合层 ADF4、胆甾型 (cholesteric) 液晶层 OF6、接合层 ADF5、保护层 OF7 的层叠结构。须指出的是,视角补偿层 OF5 是补偿基于胆甾型液晶层的透射光的视角依赖性的层。

[0065] 该光学薄膜 OF 由直线偏振片 OF2 和 2 层的相位板 OF3、4 构成圆偏振片,由胆甾型液晶层 OF6 构成偏振光分离薄膜,利用该偏振光分离薄膜通过视角补偿层 OF5 进行视角依赖性的补偿。该光学薄膜 OF 比前框架 BF 的开口构成得更大。此外,各光学薄膜 OF1 ~ OF6 几乎是相同的尺寸,接合层 ADF1 ~ ADF5 也几乎是相同的尺寸。

[0066] 第一基板 SUB1 是形成有机 EL 元件、基体材料是玻璃的基板,其外形比光学薄膜 OF 更大。此外,第一基板 SUB1 其一边的周边区域露出,在该露出区域,利用各向异性导电薄膜 ACF 以 COG (Chip On Glass) 安装方式搭载有数据驱动器 IC 作为驱动电路 HDRV。

[0067] 第二基板 SUB2 是用于在密封空间内内置有机 EL 元件和 LTPS 内置电路的密封基板,其外形比第一基板 SUB1 小、比光学薄膜 OF 大。以第一基板 SUB1 的一边的周边区域露出的方式进行配置。

[0068] 此外,第二基板 SUB2 具有凹部,为了干燥气密密封,具有在该凹部,在框上涂敷在粘合剂中溶解的沸石,进行干燥而形成的干燥剂。

[0069] 由第二基板 SUB2 的凹部的侧壁构成的凸部的第二基板 SUB2 的对置面 (凸部上表面) 和第一基板 SUB1 由混合了间隔物的阳离子聚合型的紫外线硬化树脂粘结剂所固定。

[0070] 图 5 是表示取下前框架 FF、背框架 BF、光学薄膜 OF 的有机 EL 显示板的结构的图。取下前框架 FF、背框架 BF、光学薄膜 OF 的有机 EL 显示板包括:上述的第一基板 SUB1 和第二基板 SUB2;第一基板 SUB1 的外部连接端子 PAD1 和外部连接端子 PAD2 以及 PAD3 (未图示) 之间用挠性电路板 FPC1 连接的第三基板 SUB3;第三基板 SUB3 的外部连接端子 PAD4 和外部连接端子 PAD5 之间由挠性电路板 FPC2 连接的第四基板 SUB4。

[0071] 第三基板 SUB3 包括：第一基板 SUB1 的发光元件驱动用的电源 IC(OP-IC)；第一基板的 LTPS 电路用的电源 IC(LP-IC)；定时控制 IC(TCON-IC)。

[0072] 第四基板 SUB4 是外部接口基板，是将来自电源和外部的各 RGB 的灰度信号按各像素的 LVDS 等通信标准提供给第三基板的基板。

[0073] 图 6 是表示第一基板 SUB1 上的主要结构的图。下面使用图 6 说明。

[0074] 第一基板 SUB1 包括：显示像素区域 AR；虚设像素区域 DUMR；数据线 Data；电流供给线 CSL；电流供给总线 CSBL；发光控制线 ILM；复位线 RES；数据线驱动电路 HDRV；第一扫描线驱动电路 VDRV1；第二扫描线驱动电路 VDRV2；共用电极 COM；虚设像素 DPXL；像素 PXL；共用电极总线 CDBL；共用电极接点 CDC；密封区域 SEAL；以及外部端子 PAD。

[0075] 显示像素区域 AR 配置在第一基板 SUB1 的中央，显示像素 PXL 呈矩阵状配置。

[0076] 虚设像素区域 DUMR 配置在显示像素区域 AR 的周围 4 边上，具有与显示像素 PXL 相同的像素布局。

[0077] 数据线驱动电路 HDRV 沿着第一基板的上边配置在密封区域 SEAL 外。该数据线驱动电路 HDRV 将一帧期间分为两个期间，在前半期间将一帧的数据信号作为灰度信号电压提供给数据线 Data，并且在后半期间输出三角波。

[0078] 第一扫描线驱动电路 VDRV1 沿着第一基板的左边配置在密封区域 SEAL 和虚设像素区域 DUMR 之间。

[0079] 第二扫描线驱动电路 VDRV2 沿着第一基板的右边配置在密封区域 SEAL 和虚设像素区域 DUMR 之间。

[0080] 共用电极接点 CDC 分别配置在左右的扫描线驱动电路 VDRV1、VDRV2 和密封区域 SEAL 之间。该共用电极接点 CDC 是连接焊盘，配置在堤或设置在堤的基底绝缘膜的开口部之下。

[0081] 共用电极 COM 覆盖显示像素区域 AR、虚设像素区域 DUMR、第一扫描线驱动电路 VDRV1、第二扫描线驱动电路 VDRV2 和共用电极接点 CDC。此外，共用电极 COM 在堤或设置在堤的基底绝缘膜的开口部与共用电极接点 CDC 连接。

[0082] 数据线 Data 电连接在数据线驱动电路 HDRV 上，通过上下排列的各像素 (DPXL、PXL) 地配置。电流供给线 CSL 通过在数据线 Data 之间上下排列的各像素 (DPXL、PXL) 地配置。电流供给总线 CSBL 是连接各电流供给线 CSL，并延伸到外部端子 PAD 的布线，通过数据线驱动电路 HDRV 的左右而与外部端子连接。发光控制线 ILM 电连接在第一扫描线驱动电路 VDRV1 上，通过左右排列的各像素 (DPXL、PXL) 地连接。复位线 RES 电连接在第二扫描线驱动电路 VDRV2 上，通过左右排列的各像素 (DPXL、PXL) 地连接。须指出的是，通过显示像素 PXL 的数据线 Data、电流供给线 CSL、发光控制线 ILM 和复位线 RES 能供给信号，但是为了不向通过虚设像素 DPXL 的布线提供信号而进行了切断，虚设像素 DPXL 不发光。外部端子 PAD 在第一基板 SUB1 的上边排列。密封区域 SEAL 包围共用电极地配置。

[0083] 图 7 是表示分别在虚设像素 DPXL 和显示像素 PXL 配置的像素电路的等价电路的图。

[0084] 如上所述，各像素具有在上下方向延伸的数据线 Data 和电流供给线 CSL、在左右方向延伸的发光控制线 ILM 和复位线 RES。各像素具有电容 CAP、复位开关 TFT-R、发光控制开关 TFT-I、驱动开关 TFT-D 和有机 EL 元件 ELD。驱动开关 TFT-D 的源极和漏极的一个

电连接在电流供给线 CSL 上,另一个与成为有机 EL 元件 ELD 的阳极的像素电极电连接。发光控制开关 TFT-I 其栅极与发光控制线 ILM 电连接,在驱动开关 TFT-D 和有机 EL 元件 ELD 之间电连接有源极和漏极。电容 CAP 电连接在数据线 Data 和驱动开关 TFT-D 的栅极之间。复位开关 TFT-R 在电容 CAP 和驱动开关 TFT-D 之间电连接源极和漏极的一个,在驱动开关 TFT-D 和发光控制开关 TFT-I 之间电连接另一个,在复位线 RES 上电连接栅极。

[0085] 该像素电路按如下进行发光控制。首先,将一帧划分为前半和后半,在前半,复位开关 TFT-R 和发光控制开关 TFT-I 同时变为导通状态,通过进行二极管连接的驱动开关 TFT-D 和发光控制开关 TFT-I,电流从电流供给线 CSL 流出。这时,驱动开关 TFT-D 的栅极电压降低到与有机 EL 元件 OLED 的驱动电流相平衡的栅极电压。接着,当由发光控制线 ILM 而使发光控制开关 TFT-I 变为断开时,驱动开关 TFT-D 的漏极端就向从栅极电压减去阈值电压 V_{th} 的电压值饱和,在该时刻驱动开关 TFT-D 断开。通过复位线 RES,复位开关 TFT-R 断开,由此从数据线 Data 供给的灰度电压和所述阈值电压 V_{th} 的差存储到电容 CAP,向像素的灰度电压的写入结束。

[0086] 接着,灰度电压的写入向下一行的像素转移,该像素向后半的发光期间转移。使保持发光控制开关 TFT-I 为导通,复位开关 TFT-R 为断开的状态,对数据线 Data 供给三角波。在驱动开关 TFT-D 的栅极上被施加三角波的电压和在电容 CAP 中存储的电压的和,在驱动开关 TFT-D 的栅极电压超过阈值电压的时刻,驱动开关 TFT-D 导通,开始发光,在比阈值电压更低时刻,驱动开关 TFT-D 断开而中止发光。即,三角波电压通过电容 CAP 而施加在驱动开关 TFT-D 的栅极上,因此通过灰度电压而被保持在电容 CAP 中的电压的大小、和三角波的大小的时间变化,驱动开关 TFT-D 的栅极电压与时间一起变化,从而抑制超过驱动开关 TFT-D 的阈值电压 V_{th} 的期间。

[0087] < 像素的现有方式 >

[0088] 下面,说明像素的现有的层叠结构。

[0089] 图 8 表示左右相邻的两个像素的俯视图。图 9 是图 8 的 A-A' 剖视图。

[0090] 各像素 PXL 在玻璃基板 SUB 上具有多个薄膜晶体管即开关 TFT。在该开关 TFT 上配置有绝缘膜 INS。将到这里为止的层称作电路层 CIR。在该绝缘膜 INS 上配置开口。在绝缘膜 INS 之上具有经由该开口与开关 TFT 连接的由反射金属即 ALSi/MoW 构成的像素电极兼反射膜 PIX1 (REF)。在该第一像素电极 PIX1 之上具有由透明导电膜 (例如 ITO) 构成的第二像素电极 PIX2。形成有绝缘分离相邻的第一像素电极和第二像素电极 PIX2 的堤 BANK。该堤覆盖第一像素电极 PIX1 的外缘和第二像素电极 PIX2 的外缘,具有使第二像素电极 PIX2 的中央露出的堤开口 BANK-0。在该堤 BANK 之上配置有包含发光层的有机功能层 OLE。在该有机功能层 OLE 之上配置有透明导电膜 (例如 IZO) 作为共用电极 COM。该有机功能层 OLE 从第二像素电极 PIX2 的表面按空穴注入层、空穴输送层、发光层、电子输送层、电子注入层的顺序进行层叠。

[0091] 在像素 PXL 的上下之间,如图 8 所示,形成辅助布线 COM-SUP。具体而言,在第一像素电极 REF 之间,以绝缘分离的状态配置反射金属。辅助布线 COM-SUP 在左右的像素之间是共用的电极,在左右方向上是长的电极。在反射膜 REF 的正中间配置有共用电极接触孔 COM-CH,该共用电极接触孔 COM-CH 确保辅助布线 COM-SUP 和共用电极 COM 的接触。

[0092] (像素的方式 1)

[0093] 图 10 ~ 16 表示应用本发明的像素结构的方式 1。

[0094] 形成在电路层 CIR 上的像素电极和反射电极的截面结构与上述的现有方式不同。

[0095] 图 10 是表示图 8 的 A-A' 剖视图中的像素的截面结构的图。图 11 ~ 图 16 是表示本发明的制造工艺的图。

[0096] 玻璃基板 SUB 是厚度 0.7mm 的无碱玻璃。在该玻璃基板 SUB 上,通过 P-CVD 形成厚度 150nm 的氮化硅层 SiN、厚度 100nm 的二氧化硅层 SiO₂ 的层叠膜。

[0097] 在该层叠膜之上,用 P-CVD 形成多晶硅层 FG,使用光刻法进行图案化。在薄膜晶体管(以下,称为 TFT)的形成位置和电容 CAP 的形成位置,多晶硅层 FG 形成岛状。也可以采用非晶硅而代替该多晶硅,但是在本方式中,为了提高 TFT 特性,用受激准分子激光器使非晶硅再结晶。

[0098] 在该多晶硅层 FG 之上形成栅极绝缘层 GI。在本实施例中,作为栅极绝缘层 GI,由称作 TEOS 膜的用 P-CVD 形成的厚度 110nm 的二氧化硅 SiO₂ 构成。

[0099] 在栅极绝缘层 GI 上的与多晶硅层 FG 的沟道区重叠的位置形成金属栅电极层 SG。金属栅电极层 SG 通过利用溅射形成厚度 150nm 的 MoW,使用光刻法实施图案加工而形成。

[0100] 在金属栅电极层 SG 之上和栅极绝缘层 GI 之上全面形成第一层间绝缘膜 INS1。第一层间绝缘膜 INS1 通过 P-CVD 而对厚度 500nm 的二氧化硅 SiO₂ 进行成膜。须指出的是,在该第一层间绝缘膜 INS1 的预定位置上(源极、漏极区域上)设置有开口。

[0101] 使源极·漏极金属层 SD 成为最下层的源极·漏极金属层 SDL、中间层的源极·漏极金属层 SDM、最上层的源极·漏极金属层 SDH 的 3 层层叠结构。须指出的是,在第一层间绝缘膜 INS1 的上述开口,成为与多晶硅层 FG 接触的图案而形成第一接触孔。层叠结构通过溅射成膜,使用光刻法加工为布线的图案,以成为从基板一侧开始为 MoW(75nm)/AlSi(500nm)/Mow(38nm) 的层叠结构。图 11 是表示此前制造的基板的截面结构图。

[0102] 在第一层间绝缘膜 INS1 之上与源极·漏极金属层 SDH 之上全面形成第二层间绝缘膜 INS2。第二层间绝缘膜 INS2 通过等离子体 CVD 而形成厚度 500nm 的氮化硅 SiN。在其上通过涂敷、烧成,形成为 1 μm 厚度的由丙烯酸、聚酰亚胺或者环氧树脂构成的有机绝缘膜。在该第二层间绝缘膜 INS2 上,在与第一接触孔偏移的位置设置开口。该开口通过像素电极而成为第二接触孔。由此,取得接触不良的抑制效果和减小接触孔的接地面积的效果。到此为止的层是电路层 CIR。图 12 是此前制造的基板的截面结构图。

[0103] 在电路层 CIR 的最上层即第二层间绝缘膜 INS2 之上形成像素电极。作为像素电极,从基板 SUB 一侧按顺序用溅射层叠第一像素电极 PIX1、第一反射电极 REF1、第二反射电极 REF2 和第二像素电极 PIX2 等 4 层,并用光刻法进行图案化。

[0104] 首先,图 13 是表示形成第一像素电极 PIX1 的状况的图。即,通过 ITO 的溅射成膜和光刻法,对预定的像素图案进行成膜加工,并用热进行结晶化。须指出的是,该第一像素电极 PIX1 也可以是 Cr。

[0105] 图 14 是表示形成第一反射电极 REF1 和第二反射电极 REF2 的状况的图。即,用溅射连续地依次形成 MoW 和 AlSi,通过光刻法对预定的像素图案进行成膜加工。该加工图案比第一像素电极 PIX1 大,而且是覆盖第一像素电极 PIX1 整体的图案。

[0106] 图 15 是表示形成第二像素电极 PIX2 的状况的图。即,通过 ITO 的溅射成膜和光刻法,对预定的像素图案进行成膜加工,并用热进行结晶化。

[0107] 在第一反射电极 REF1 和第二反射电极 REF2 中间层上形成的接触孔 PIX-CH 使第一像素电极 PIX1 和第二像素电极 PIX2 接触。

[0108] 第一反射电极 REF1 和第二反射电极 REF2 为相同的图案,是除了接触孔 PIX-CH,覆盖第一像素电极 PIX1 的整体的图案。

[0109] 第二像素电极 PIX2 是覆盖第一反射电极 REF1 和第二反射电极 REF2 的整体的图案。

[0110] 并且为如下的结构,即,成为像素电极的层叠结构的各层的宽度满足以下的表达式 1 的关系,进而最上层覆盖中间层的露出面(上面)整体,而且中间层覆盖最下层的露出面(上面)整体。

[0111]

$PIX1(ITO1) < REF2(AlSi) \cong REF1(MoW) (统一蚀刻) < PIX2(ITO2) \dots$ 表达式 1

[0112] 但是,在中间层的一部分设置接触孔或切口(表达式 1 的例外),直接连接 ITO1 和 ITO2。

[0113] 该层叠结构中,最上层覆盖中间层整体,进而中间层覆盖最下层整体,所以中间层的 Al 和 ITO1 或 ITO2 与抗蚀剂剥离液同时直接接触的可能性降低。

[0114] 图 16 是表示用堤 BANK 覆盖第一像素电极 PIX1、第一反射电极 REF1、第二反射电极 REF2 和第二像素电极 PIX2 的 4 层全部的外缘的状况的图。堤 BANK 由通过 P-CVD 形成的 SiN 构成,采用确保邻接的第二像素电极 PIX2 之间的绝缘性的结构。此外,形成从堤 BANK 露出第二像素电极 PIX2 的开口。须指出的是,堤 BANK 例如是聚酰亚胺那样的有机绝缘膜。

[0115] 为了除去第二像素电极 PIX2 和堤 BANK 上的有机物,形成堤 BANK 后,在形成有机功能层 OLE 之前,对第二像素电极 PIX2 和堤 BANK 的表面实施氧等离子体处理。由此,露出的第二像素电极 PIX2 的表面的氧浓度表现为比隐藏在堤 BANK 之下的第二像素电极 PIX2 表面的氧浓度更高的值。此时,为了进行第二像素电极 PIX2 的功函数调整,进行 UV 照射。通过进行氧等离子体处理和 UV 照射,功函数从 4.8eV 变为 5.3eV。

[0116] 在由第二像素电极 PIX2 的堤 BANK 包围的开口区域和堤 BANK 上表面,用条状图案形成有机功能层 OLE 中的空穴注入层、空穴输送层和发光层,用全部像素共用的整个图案(所谓的改良图案)蒸镀电子输送层,用改良图案蒸镀电子注入层即 CsCO₃ 和电子输送层的电子输送材料的共用蒸镀膜。须指出的是,也可以是三角图案而代替条纹图案。

[0117] 在这些有机功能层 OLE 之上用溅射形成 IZO(氧化铟锌)的共用电极 COM,通过光刻法对全部像素的共用图案进行图案化。

[0118] (辅助布线的方式 1)

[0119] 表示在辅助布线应用本发明的方式 1。

[0120] 图 17 表示本方式的相当于图 8 的 B-B' 剖视图的剖视图,图 18 表示本方式的相当于图 8 的 C-C' 剖视图的剖视图。

[0121] 在电路层 CIR 之上,从基板 SUB 按顺序,以与第一像素电极 PIX1、第一反射电极 REF1、第二反射电极 REF2 和第二像素电极 PIX2 的 4 层相同的材料、相同的层结构、同时工艺分别层叠形成第一辅助布线 COM-SUP1 ~ 第四辅助布线 COM-SUP4 的 4 层。

[0122] 第一辅助布线 COM-SUP1 由 ITO 或 Cr 构成,如图 17 和图 18 所示,为最细的形状。

[0123] 第二辅助布线 COM-SUP2 由 MoW 构成,第三辅助布线 COM-SUP3 由 AlSi 构成,第二辅助布线和第三辅助布线 COM-SUP3 为相同的图案。在第三辅助布线 COM-SUP3 的表面形成作为氧化膜的氧化铝,所以在反射电极的光刻加工时除去第二辅助布线 COM-SUP2 和第三辅助布线 COM-SUP3 的一部分而形成开口。通过该接触孔,确保第一辅助布线 COM-SUP1 和此后形成的第四辅助布线 COM-SUP4 的电导通。

[0124] 覆盖第三辅助布线 COM-SUP3 的上表面和侧面地形成第四辅助布线 COM-SUP4。

[0125] 这 4 层的辅助布线由堤 BANK 覆盖外缘,中央只有一部分开口。从该开口之上,溅射成膜、光刻加工成为共用电极 COM 的 IZO,所以成为确保第四辅助布线 COM-SUP4 和共用电极 COM 的电导通的结构。

[0126] 即在图 8 中,第一辅助布线 COM-SUP 1、第二辅助布线 COM-SUP2、第三辅助布线 COM-SUP3 和第四辅助布线 COM-SUP4 作为同一图案进行描画,但是在本方式中,是在辅助布线中,层叠结构的各层的宽度满足以下的表达式 3 的关系,最上层覆盖中间层的露出面,进而中间层覆盖最下层的露出面的结构。

[0127]

第一辅助布线 COM-SUP1 (ITO1) < 第二辅助布线 COM-SUP2 (MoW) ≒ 第三辅助布线 COM-SUP3 (AlSi) < 第四辅助布线 COM-SUP4 (ITO2) … 表达式 3

[0128] 但是,在中间层的一部分设置接触孔或切口(表达式 3 的例外),直接连接第一辅助布线 COM-SUP1 和第四辅助布线 COM-SUP4。

[0129] (辅助布线的方式 2)

[0130] 下面,示出在辅助布线中应用本发明的方式 2。

[0131] 图 19 是表示本方式的相当于图 8 的 B-B' 剖视图的剖视图,图 20 是表示本方式的相当于图 8 的 C-C' 剖视图的剖视图。

[0132] 在电路层 CIR 之上,用与反射电极相同的工艺同时形成与第一反射电极 REF1 和第二反射电极 REF 同层的由反射性的金属构成的第二辅助布线 COM-SUP2 和第三辅助布线 COM-SUP3。在第三辅助布线 COM-SUP3 之上用与第二像素电极 PIX2 相同的工艺同时形成与第二像素电极 PIX2 同层的由 ITO 构成的第四辅助布线 COM-SUP4。在该第四辅助布线 COM-SUP4 之上配置具有开口 BANK-0 的堤 BANK。

[0133] 即在图 8 中,第二、第三辅助布线 COM-SUP2、3 和第四辅助布线 COM-SUP4 作为同一图案进行描画,但是在本方式中,如图 20 所示,下层的第二、第三辅助布线 COM-SUP2、COM-SUP3 比上层的第四辅助布线 COM-SUP4 宽度更窄,下层的第二、第三辅助布线 COM-SUP2、COM-SUP3 整体由上层的第四辅助布线 COM-SUP4 覆盖。

[0134] (辅助布线的方式 3)

[0135] 下面,示出在辅助布线中应用本发明的方式 3。

[0136] 图 21 是表示本方式的相当于图 8 的 B-B' 剖视图的剖视图,图 22 是表示本方式的相当于图 8 的 C-C' 剖视图的剖视图。

[0137] 图 22 所示的结构中,在电路层 CIR 之上用与反射电极相同的工艺同时形成与第一反射电极 REF1 和第二反射电极 REF2 同层的由反射性的金属构成的第二辅助布线 COM-SUP2 和第三辅助布线 COM-SUP3。在第三辅助布线 COM-SUP3 之上用与第二像素电极 ITO2 相同

的工艺同时形成与第二像素电极 PIX2 同层的由 ITO 构成的第四辅助布线 COM-SUP4。在该第四辅助布线 COM-SUP4 之上配置具有开口 BANK-0 的堤 BANK。由 IZO 构成的共用电极 COM 从其上配置,并用开口 BANK-0 与第四辅助布线 COM-SUP4 连接。

[0138] 图 22 的结构特征在于,与第二辅助电极 COM-SUP2 和第三辅助电极 COM-SUP3 相比,第一辅助电极 COM-SUP1 和第四辅助电极 COM-SUP4 宽度更大,用第四辅助电极 COM-SUP4 覆盖第一辅助电极 COM-SUP1 的整体。而且,代替设置接触孔 SUP-CH,从第二辅助电极 COM-SUP2 和第三辅助电极 COM-SUP3 的旁边连接第一辅助电极 COM-SUP1 和第四辅助电极 COM-SUP4。

[0139] 在图 8 中,第一辅助电极 COM-SUP1 ~ 第四辅助电极 COM-SUP4 作为同一图案进行描画,但是在本方式中,是如下的结构,即层叠结构的各层的宽度满足以下的表达式 4 的关系,中间层(第三辅助布线电极 COM-SUP3/第二辅助电极 COM-SUP2)的外缘位于与最下层(第一辅助电极 COM-SUP1)的外缘相同侧或位于内侧,用最上层(第四辅助电极 COM-SUP4)覆盖最下层的露出面,连接设置在中间层之上的最上层和从中间层的端部露出的最下层,由此确保电连接。

[0140]

第二辅助电极 COM-SUP2 ≐ 第三辅助电极 COM-SUP3 ≤ 第一辅助电极 COM-SUP1 < 第四辅助电极 COM-SUP4 … 表达式 4

[0141] 这样,最下层的 ITO 从中间层的铝露出,所以最下层的 ITO 和中间层的铝与抗蚀剂剥离液接触,但是最上层的 ITO 和中间层的铝与抗蚀剂剥离液不接触,所以能抑制由最上层的 ITO 引起的电池反应。

[0142] 须指出的是,能使用 Cr 来代替最下层的 ITO。

[0143] < 像素结构的方式 2 >

[0144] 下面,示出应用了本发明的像素结构的方式 2 的截面结构图。

[0145] 图 23 是表示本方式的相当于图 8 的 A-A' 剖视图的截面结构图。

[0146] 图 10 和图 23 的不同点在于,第一反射电极 REF1 和第二反射电极 REF2 比第一像素电极 PIX1 更大地形成。由此,在第一反射电极 REF1 和第二反射电极 REF2 不形成接触孔 PIX-CH,而在未形成第一反射电极 REF1 和第二反射电极 REF2 的区域,使第一像素电极 PIX1 和第二像素电极 PIX2 的接触成为可能。通过保持该接触,能实现向第二像素电极 PIX2 的可靠的电流供给。

[0147] 在第一反射电极 REF1 和第二反射电极 REF2 上不形成接触孔 PIX-CH,在未形成第一反射电极 REF1 和第二反射电极 REF2 的外侧区域,使第一像素电极 PIX1 和第二像素电极 PIX2 的接触成为可能。通过保持该接触,能实现向第二像素电极 PIX2 的可靠的电流供给。

[0148] 即,像素结构的方式 2 是如下的结构,即层叠结构的各层叠的宽度满足以下的表达式 2 的关系,中间层(REF2(AlSi)/REF1(MoW))的外缘与最下层的第一像素电极 PIX1(ITO1)的外缘相同侧或位于内侧,用第二像素电极 PIX2(ITO2)覆盖第一像素电极 PIX1 的露出面,确保设置在中间层上的第二像素电极 PIX2 和从中间层的端部露出的第一像素电极 PIX1 的连接。

[0149] **REF1 (Mo) ≐ REF2 (AlSi) ≐ PIX1 (ITO1) < PIX2 (ITO2) …**

表达式 2

[0150] 这样,最下层的 IT0 1 从中间层露出,所以最下层的 IT01 和中间层的 Al 与抗蚀剂剥离液接触,但是最上层的 IT02 和中间层与抗蚀剂剥离液不接触,所以能抑制最上层的 IT02 引起的电池反应。

[0151] 须指出的是,能应用 Cr 而代替这些下层的 IT01。

[0152] 这些辅助布线的方式 1 ~ 3 和像素结构的方式 1 或 2 能任意组合。

[0153] 以上描述了目前认为是本发明的特定实施方式,但是应当理解为本领域技术人员可以对其进行各种修改和变形,且所有不脱离本发明精神主旨的变形和修改都应理解为落入本发明要求保护的范围内。

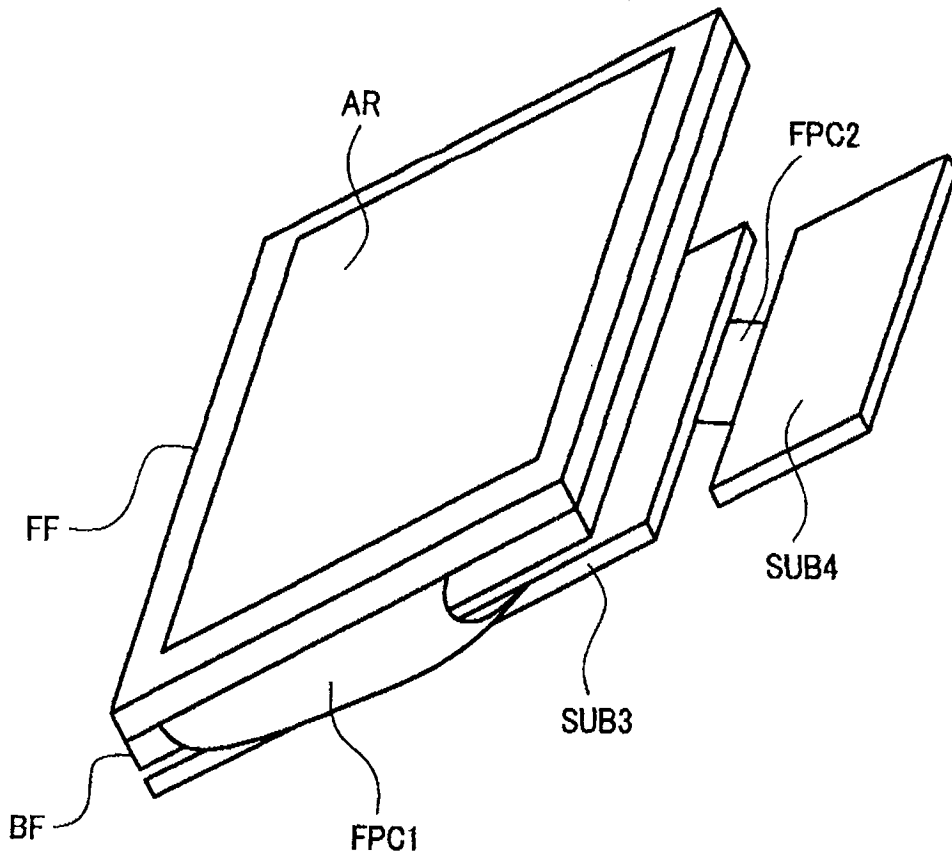


图 1

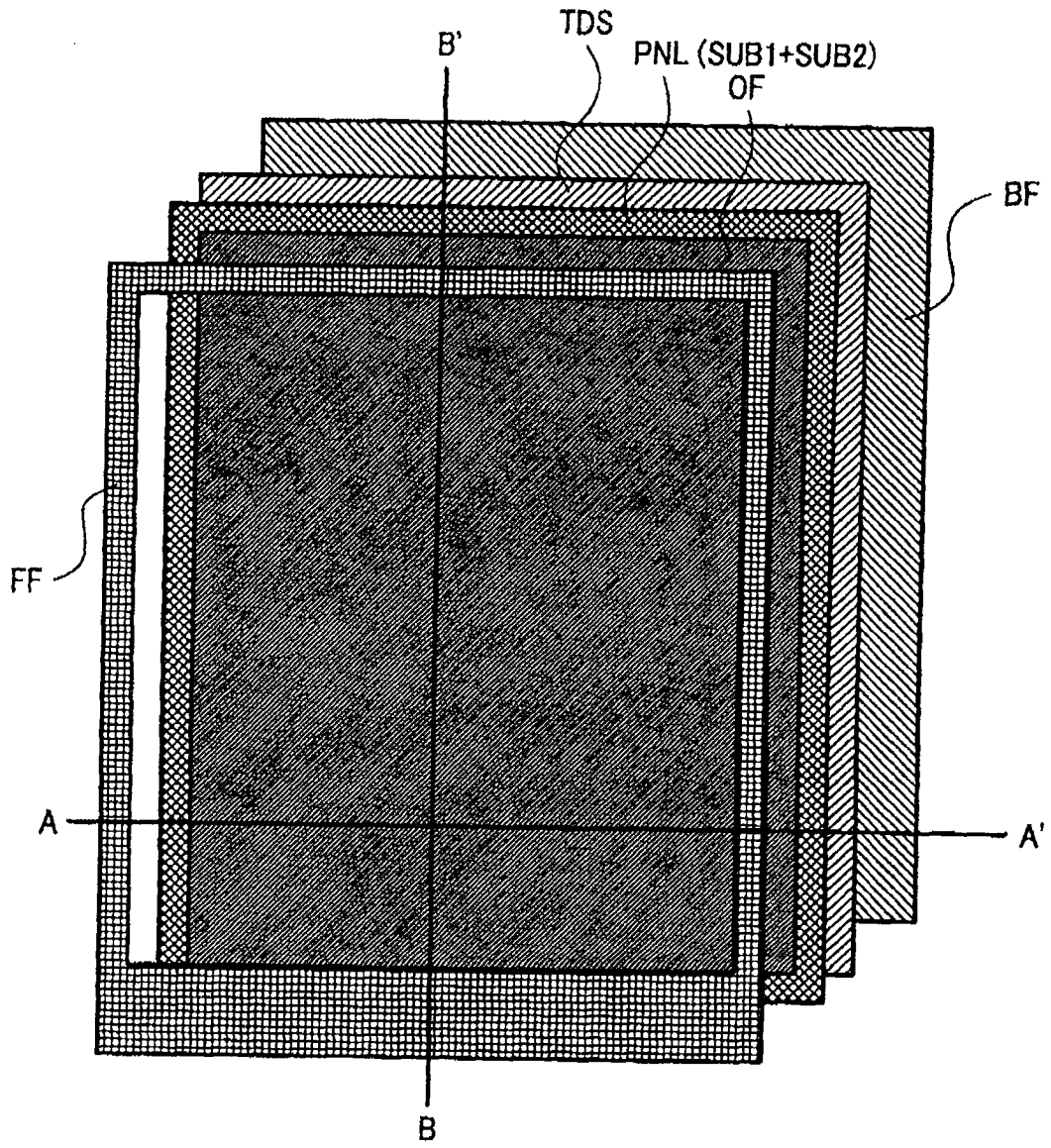


图 2

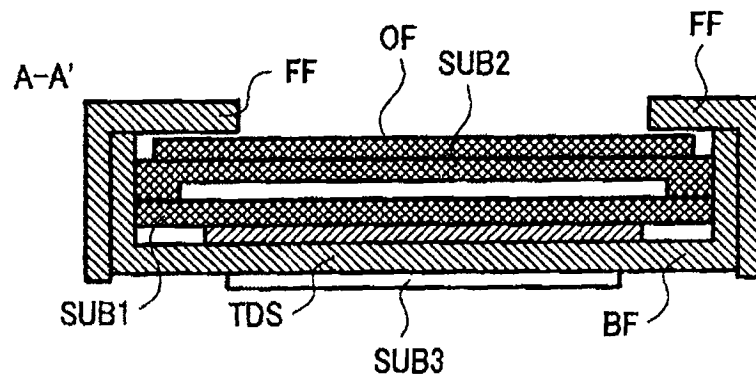


图 3A

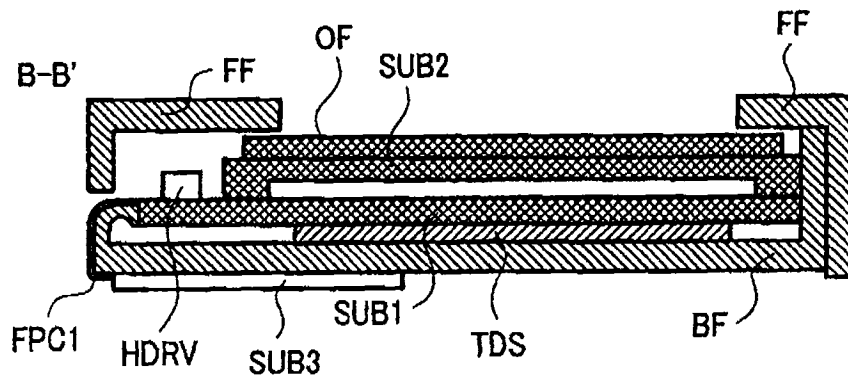


图 3B

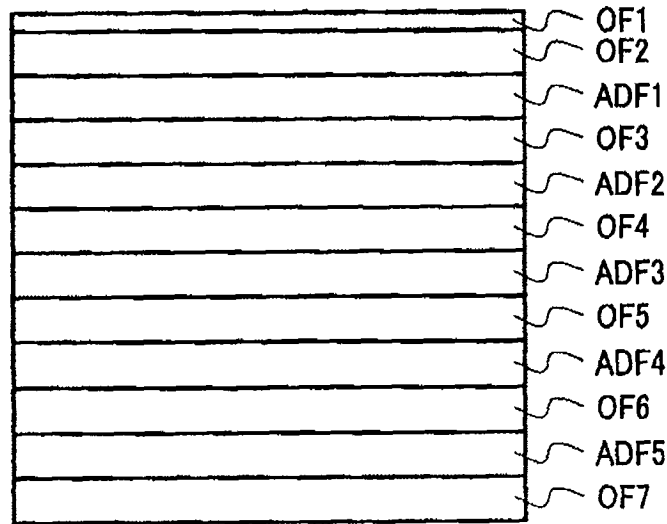


图 4

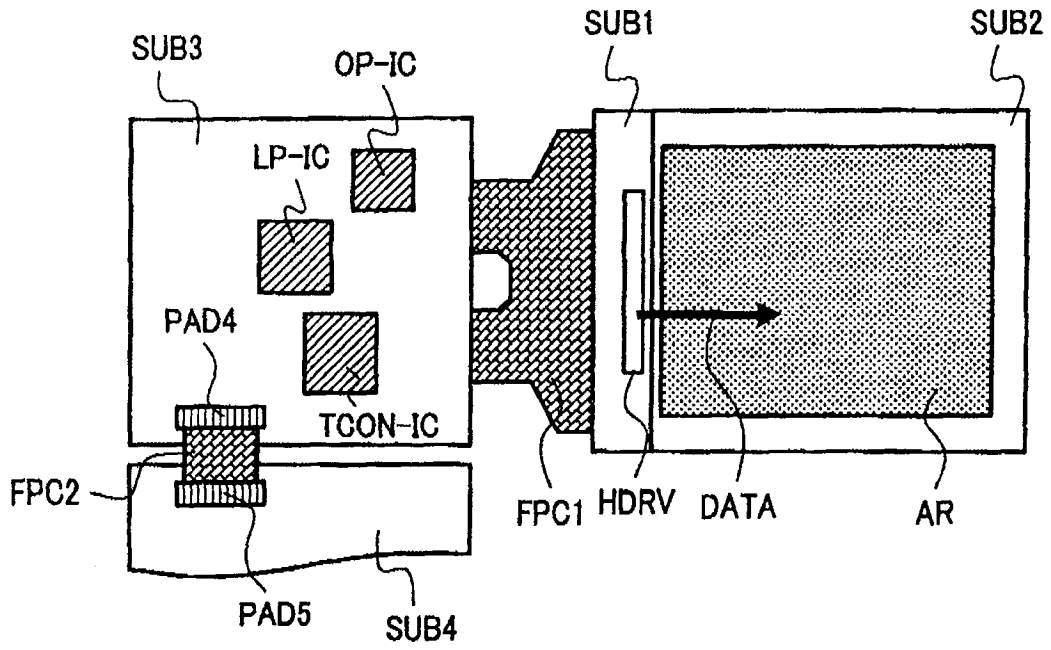


图 5

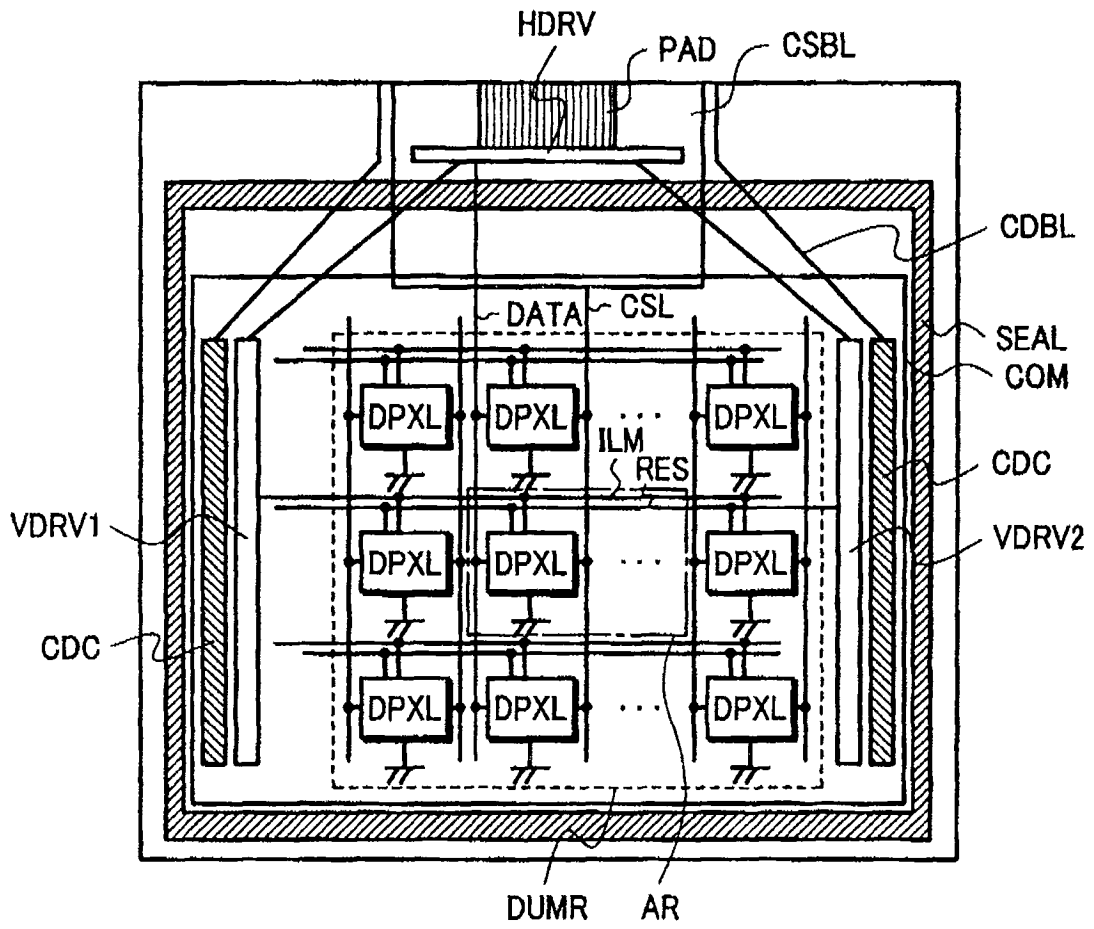


图 6

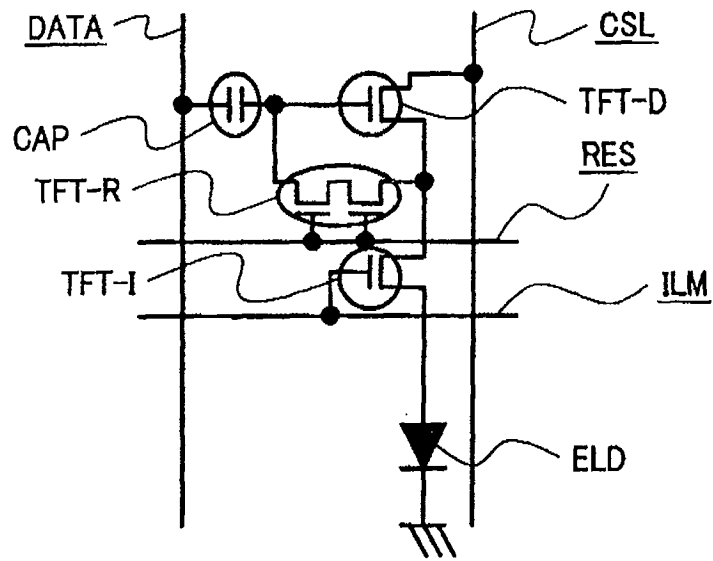


图 7

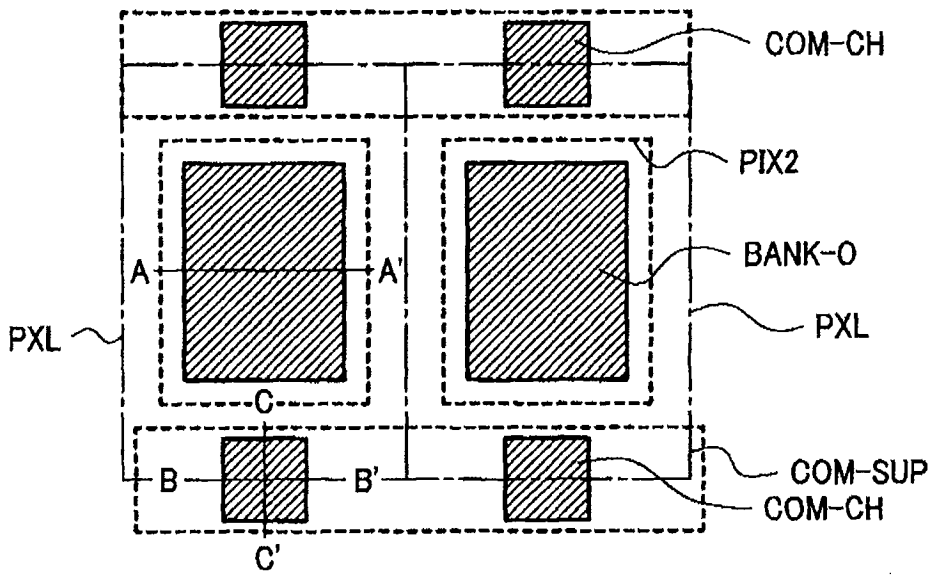


图 8

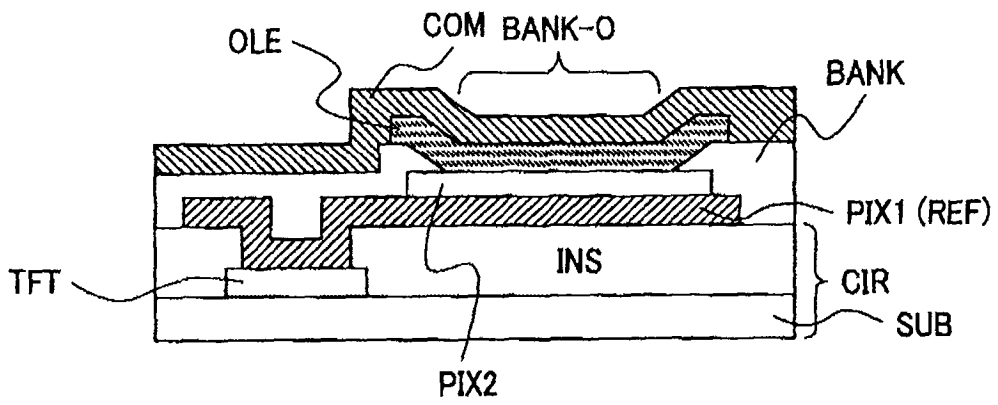


图 9

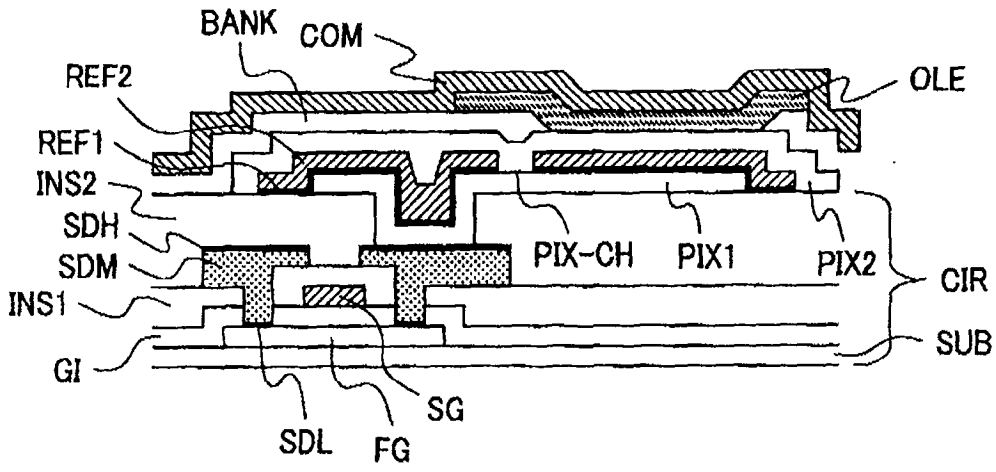


图 10

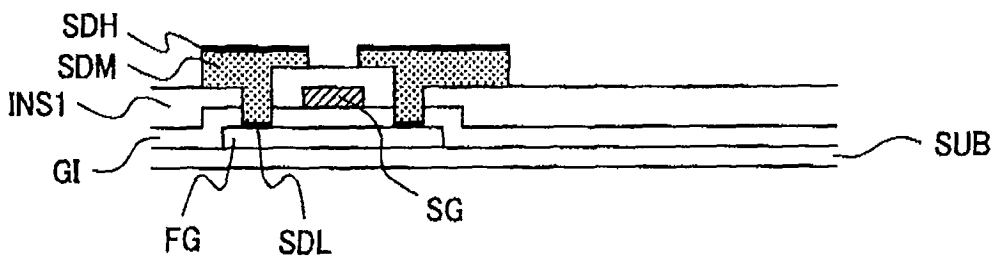


图 11

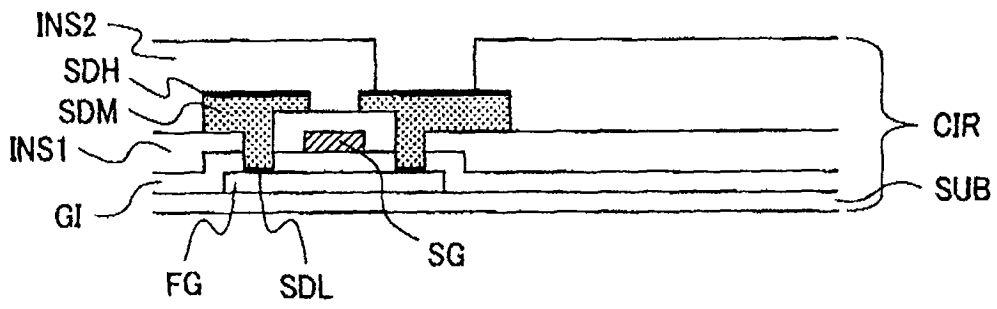


图 12

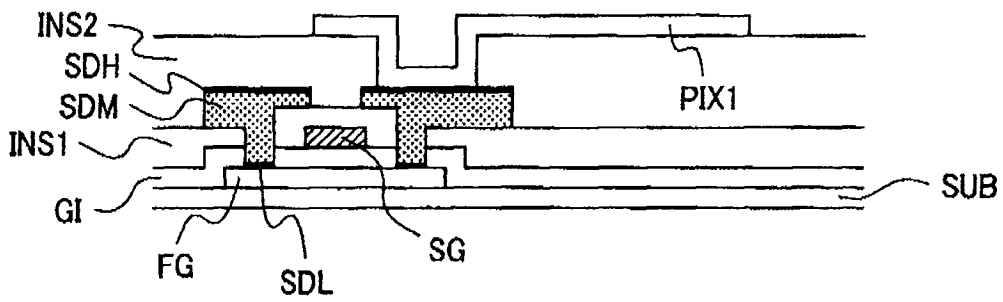


图 13

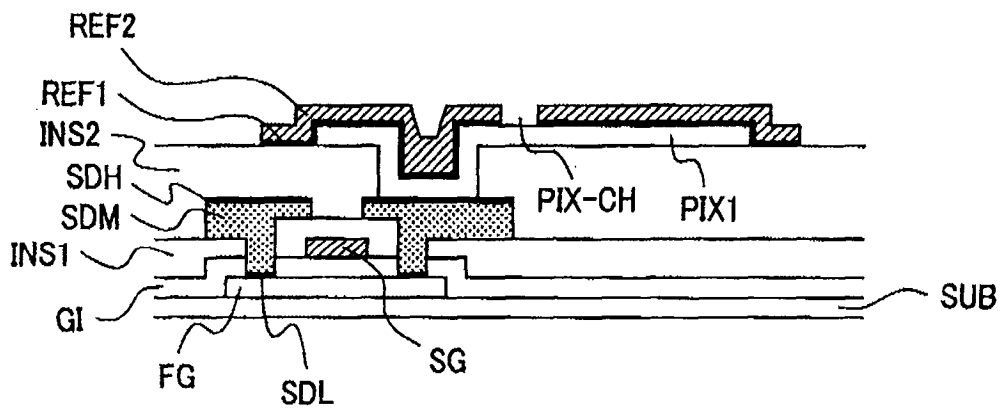


图 14

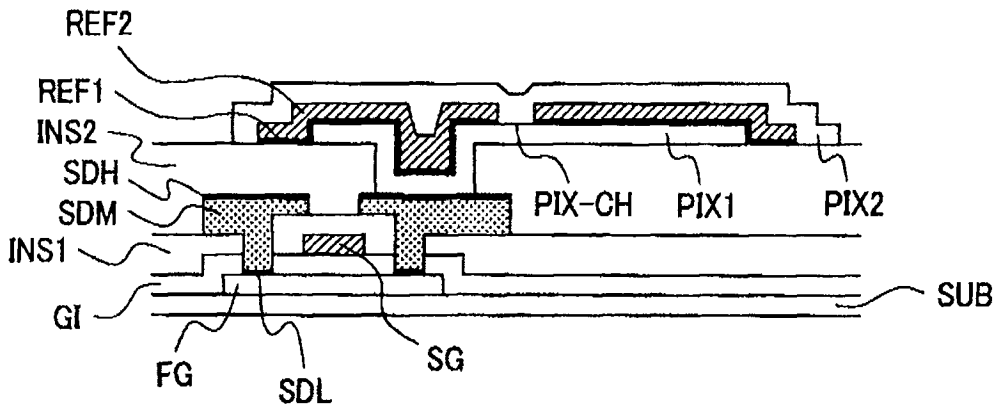


图 15

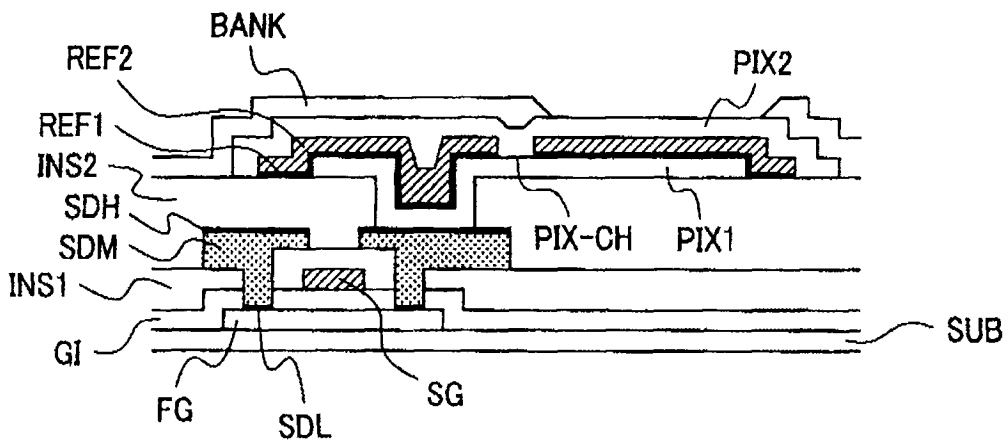


图 16

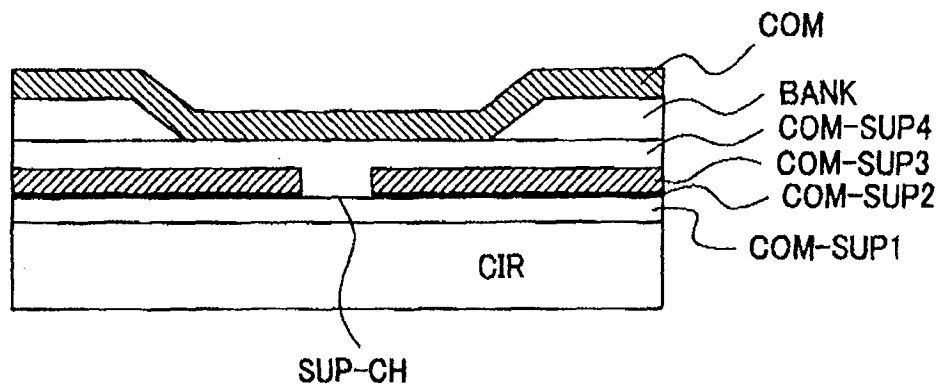


图 17

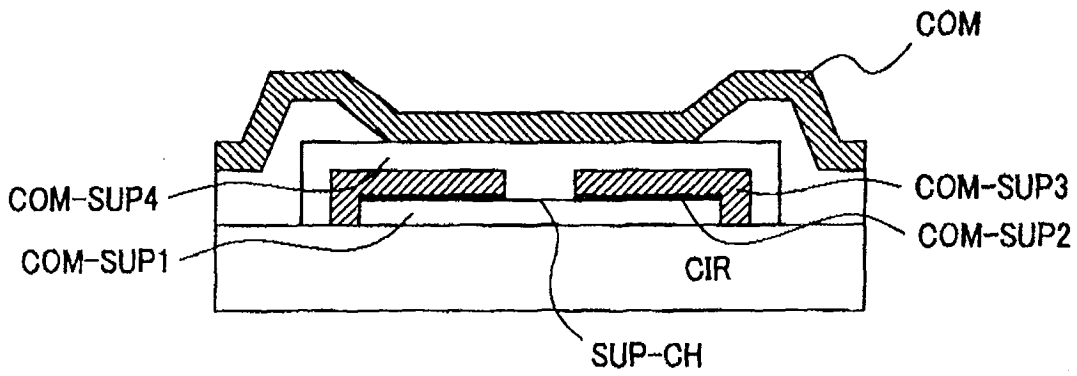


图 18

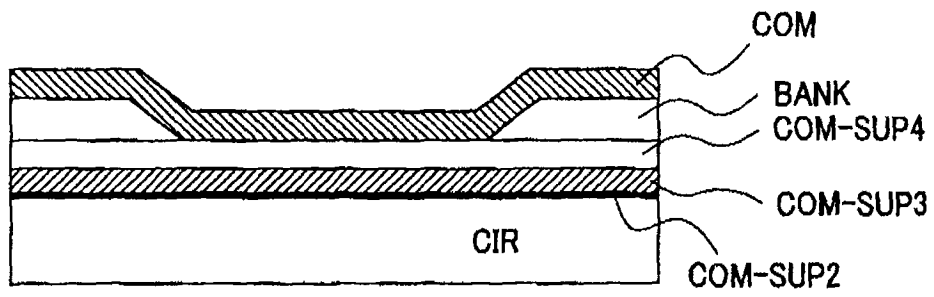


图 19

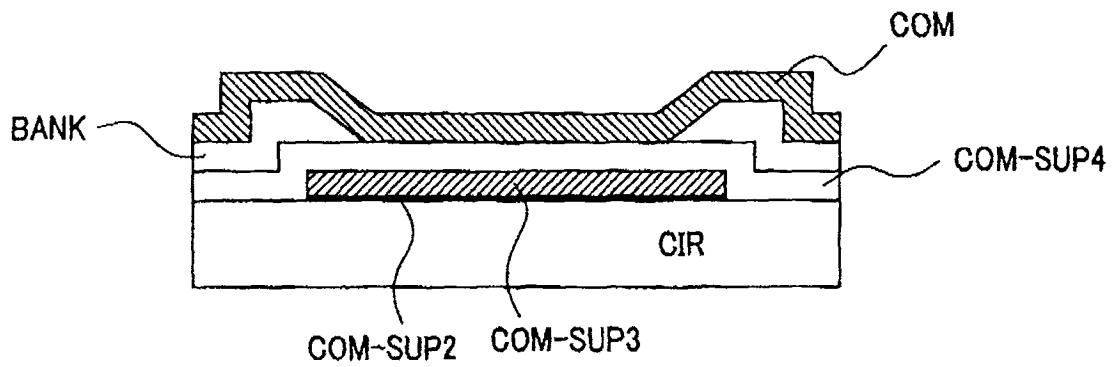


图 20

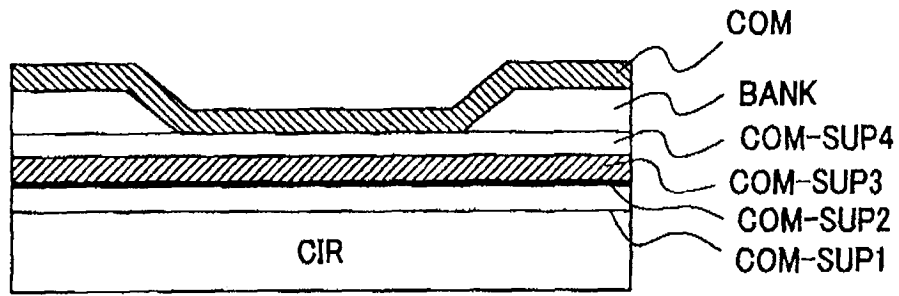


图 21

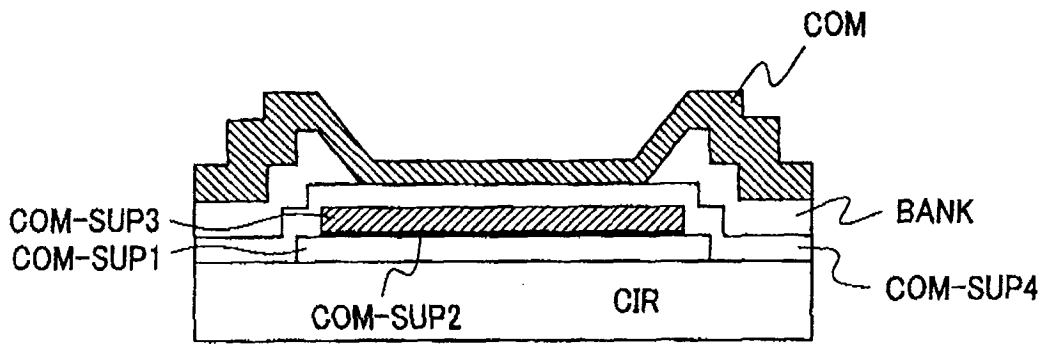


图 22

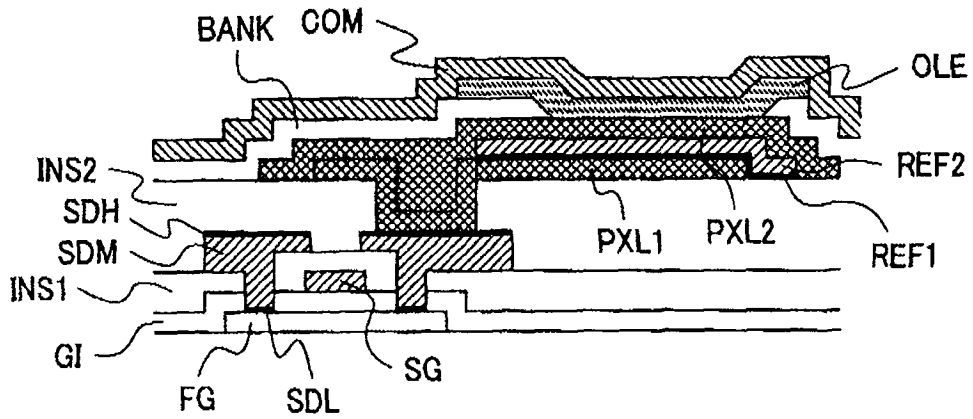


图 23

专利名称(译)	有机EL显示装置		
公开(公告)号	CN101315945B	公开(公告)日	2010-06-16
申请号	CN200810109802.0	申请日	2008-05-30
[标]申请(专利权)人(译)	株式会社日立显示器		
申请(专利权)人(译)	株式会社日立显示器		
当前申请(专利权)人(译)	株式会社日立显示器		
[标]发明人	长谷川笃 德田尚纪		
发明人	长谷川笃 德田尚纪		
IPC分类号	H01L51/50 H01L51/52 H01L27/32		
CPC分类号	H01L27/3244 H05B33/10 H01L51/5228 H01L2251/5315 H01L51/5218 H01L51/5271 H05B33/26 H01L27/3248		
代理人(译)	王茂华		
审查员(译)	杨丽丽		
优先权	2007146465 2007-06-01 JP		
其他公开文献	CN101315945A		
外部链接	Espacenet SIPO		

摘要(译)

一种显示装置，在基板上具有：多个有源元件；覆盖多个有源元件的第一绝缘膜；在上述第一绝缘膜上以按像素分离的状态而配置的导电膜；配置在上述导电膜的上层的发光层；以及配置在上述发光层的上层的共用电极，上述导电膜具有第一导电膜、第二导电膜、第三导电膜的层叠膜，上述第一导电膜由包含ITO或铬的材料构成，上述第一导电膜比上述第二导电膜更接近上述基板配置，上述第二导电膜由在表面具有氧化铝的含Al的材料构成，上述第二导电膜覆盖上述第一导电膜的外缘，上述第三导电膜由包含ITO的材料构成，上述第三导电膜是比上述第一导电膜和上述第二导电膜更接近上述共用电极的层，使上述第一导电膜和上述第三导电膜接触。

